



(12) 发明专利申请

(10) 申请公布号 CN 116317543 A

(43) 申请公布日 2023. 06. 23

(21) 申请号 202310341188.5

(22) 申请日 2023.03.31

(71) 申请人 上海华虹宏力半导体制造有限公司

地址 201203 上海市浦东新区中国(上海)

自由贸易试验区祖冲之路1399号

(72) 发明人 杨光军

(74) 专利代理机构 上海浦一知识产权代理有限公司

公司 31211

专利代理师 郭四华

(51) Int. Cl.

H02M 3/07 (2006.01)

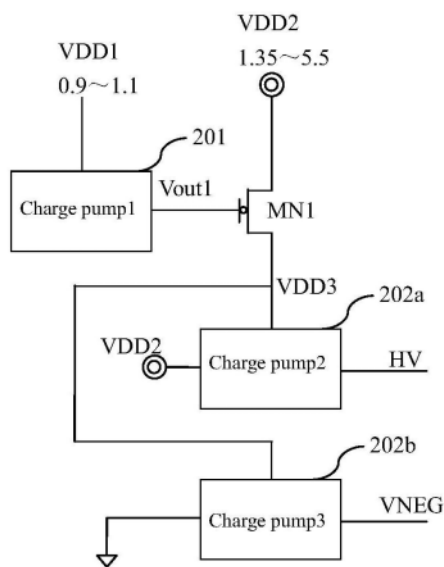
权利要求书2页 说明书5页 附图2页

(54) 发明名称

电荷泵电路

(57) 摘要

本发明公开了一种电荷泵电路,包括辅助电荷泵和主电荷泵。辅助电荷泵电源端连接第一电源电压,输出端输出第一输出电压。第一NMOS管的栅极连接第一输出电压,漏极连接第二电源电压,源极输出第三电源电压,第一NMOS管具有第一阈值电压。主电荷泵电源端连接所述第三电源电压,输出端输出第二输出电压。第二电源电压大于第一电源电压;第二电源电压具有第一变化范围。第一输出电压位于第一变化范围内,当第二电源电压大于第一输出电压时,第三电源电压钳位在第一输出电压减去第一阈值电压。第三电源电压具有第二变化范围,第二变化范围比第一变化范围的上限值减少。本发明能防止输出电压产生波纹缺陷同时提高面积效率。



1. 一种电荷泵电路,其特征在于,包括辅助电荷泵和主电荷泵;

所述辅助电荷泵电源端连接第一电源电压,所述辅助电荷泵的输出端输出第一输出电压;

第一NMOS管,栅极连接所述第一输出电压,所述第一NMOS管的漏极连接第二电源电压,所述第一NMOS管的源极输出第三电源电压;所述第一NMOS管的阈值电压为第一阈值电压;

所述主电荷泵电源端连接所述第三电源电压,所述主电荷泵的输出端输出第二输出电压;

所述第二电源电压大于所述第一电源电压;所述第二电源电压具有第一变化范围,所述第一变化范围的下限值为第一电压值,所述第一变化范围的上限值为第二电压值;

所述第一输出电压位于所述第一变化范围内,当所述第二电源电压大于所述第一输出电压时,所述第三电源电压钳位在所述第一输出电压减去所述第一阈值电压;

所述第三电源电压具有第二变化范围,所述第二变化范围的下限值为第一电压值,所述第二变化范围的上限值为所述第一输出电压和所述第一阈值电压的差值;

所述辅助电荷泵保证所述第一输出电压的稳定性并从而保证所述第二变化范围的上限值的稳定性,所述第二变化范围消除所述第一变化范围中位于所述第二变化范围的上限值以上的所述第二电源电压带来的所述第二输出电压的波纹缺陷;所述第二变化范围的电压大于所述第一电源电压使所述主电荷泵的面积效率增加。

2. 如权利要求1所述的电荷泵电路,其特征在于:所述第二电源电压为芯片的内部电压。

3. 如权利要求2所述的电荷泵电路,其特征在于:所述芯片包括闪存芯片。

4. 如权利要求2所述的电荷泵电路,其特征在于:所述芯片为双电源芯片,所述第一电源电压也为所述芯片的内部电压。

5. 如权利要求2所述的电荷泵电路,其特征在于:所述芯片为单电源芯片;所述第一电源电压为LDO电路的输出电压,所述LDO电路电源端连接所述第二电源电压。

6. 如权利要求1所述的电荷泵电路,其特征在于:所述第一NMOS管采用本征NMOS管,所述第一阈值电压等于0V。

7. 如权利要求1所述的电荷泵电路,其特征在于:所述辅助电荷泵包括多级辅助电荷泵单元,所述辅助电荷泵单元中包括第一开关电路和第一电容,所述第一开关电路通过第一时钟信号控制,所述第一时钟信号的高电平为所述第一电源电压。

8. 如权利要求1所述的电荷泵电路,其特征在于:所述主电荷泵包括多级主电荷泵单元,所述主电荷泵单元中包括第二开关电路和第二电容,所述第二开关电路通过第二时钟信号控制,所述第二时钟信号的高电平为所述第三电源电压。

9. 如权利要求7所述的电荷泵电路,其特征在于:第一级所述辅助电荷泵单元的输入端也连接所述第一电源电压,第二级以上的各级所述辅助电荷泵单元的输入端连接上一级所述辅助电荷泵单元的输出端。

10. 如权利要求8所述的电荷泵电路,其特征在于:所述主电荷泵包括正压主电压泵,所述正压主电压泵中,第一级所述主电荷泵单元的输入端连接所述第二电源电压,第二级以上的各级所述主电荷泵单元的输入端连接上一级所述主电荷泵单元的输出端。

11. 如权利要求8所述的电荷泵电路,其特征在于:所述主电荷泵包括负压主电压泵,所

述负压主电压泵中,第一级所述主电荷泵单元的输入端连接地,第二级以上的各级所述主电荷泵单元的输入端连接上一级所述主电荷泵单元的输出端。

12.如权利要求4所述的电荷泵电路,其特征在于:所述第二电源电压的所述第一变化范围为1.35V~5.5V;

所述第一电源电压的变化范围为0.9V~1.1V;

所述第二输出电压为8V以上。

13.如权利要求12所述的电荷泵电路,其特征在于:所述第一输出电压在1.5V~1.8V中取值。

14.如权利要求5所述的电荷泵电路,其特征在于:所述第二电源电压的所述第一变化范围为1.35V~5.5V;

所述第二输出电压为8V以上。

15.如权利要求14所述的电荷泵电路,其特征在于:所述第一电源电压取1.35V;所述第一输出电压在1.5V~1.8V中取值。

电荷泵电路

技术领域

[0001] 本发明涉及一种半导体集成电路,特别是涉及一种电荷泵电路。

背景技术

[0002] 随着半导体技术的发展,器件的工作电压越来越低,对于存储器来说,其工作所需的电源电压不断缩小到如2.5V、1.8V或1V以下。但是,存储器的编程和擦除电压会远大于电源电压,也即存储器的编程和擦除电压相对于电源电压为高压,这时通常需要采用电荷泵电路来将电源电压变换到所需的编程电压或擦除电压,在集成电路中,往往需要同时采用到正电压和负电压。

[0003] 如图1所示,是现有第一种电荷泵电路的结构图;电荷泵101的电源端连接较低的电源电压VDD1,图1中还显示了电源电压VDD1的大小为0.9V~1.1V,当然根据实际应用也能不同于0.9V~1.1V。电荷泵是通过开关电路控制,对电容进行充电使得电容两个电极之间的电压产生电压差;在电容存储有电荷时,当一个电极的电压突变时,另一个电极的电压也会产生突变,从而使得两个电极之间的电压差保持不变,当一个电极的电压为电源电压VDD1时,另一个电极的电压则大于电源电压VDD1,从而使得电压提升,通过多个电荷泵单元的级联,能在输出端得到比电源电压VDD1大很多的高压HV。高压HV的大小根据芯片如存储器的需要确定,存储器包括闪存。

[0004] 如图2所示,是现有第二种电荷泵电路的结构图;电荷泵201的电源端连接较低的电源电压VDD2,图1中还显示了电源电压VDD2的大小为1.35V~5.5V,当然根据实际应用也能不同于1.35V~5.5V。图2所示的现有第二种电荷泵电路和图1所示的现有第一种电荷泵电路的区别之处为,电源电压VDD2大于电源电压VDD1,这样,当得到相同大小的高压HV时,高压HV和电源电压VDD2之间的比值会小于高压HV和电源电压VDD1之间的比值,故现有第二种电荷泵电路所需要级联的电荷泵单元数量会变少,电容面积也会变少,从而会提高面积效率并降低整个电荷泵的面积。

[0005] 但是,图2所示的现有第二种电荷泵电路虽然能降低面积,但是电源电压VDD2具有较大的变化范围,电源电压VDD2较高时如接近5.5V时会使输出的高压HV产生较大波纹,也即高压HV并不会很稳定,而是会产生上下波动也即具有较大抖动,这就不利于对存储器进行相应的擦除或写入操作。而图1所示的现有第一种电荷泵电路中,电源电压VDD1的值较小,比电源电压VDD2的下限值还小,最后高压HV的值很稳,不会产生抖动。

[0006] 所以,现有第一种电荷泵电路和现有第二种电荷泵电路都各有优缺点,其中,现有第一种电荷泵电路虽然能产生稳定的输出电压,但是面积效率较低,当输出相同的高压HV时,现有第一种电荷泵电路的面积会比现有第二种电荷泵电路的大,面积增加会增加成本。而现有第二种电荷泵电路的面积效率虽然提升,但是容易使输出的高压HV产生抖动,高压HV的抖动增加,则会影响可靠性。

发明内容

[0007] 本发明所要解决的技术问题是提供一种电荷泵电路,能防止输出电压产生波纹缺陷,同时还能提高面积效率从降低电路面积。

[0008] 为解决上述技术问题,本发明提供的电荷泵电路包括辅助电荷泵和主电荷泵。

[0009] 所述辅助电荷泵电源端连接第一电源电压,所述辅助电荷泵的输出端输出第一输出电压。

[0010] 第一NMOS管,栅极连接所述第一输出电压,所述第一NMOS管的漏极连接第二电源电压,所述第一NMOS管的源极输出第三电源电压;所述第一NMOS管的阈值电压为第一阈值电压。

[0011] 所述主电荷泵电源端连接所述第三电源电压,所述主电荷泵的输出端输出第二输出电压。

[0012] 所述第二电源电压大于所述第一电源电压;所述第二电源电压具有第一变化范围,所述第一变化范围的下限值为第一电压值,所述第一变化范围的上限值为第二电压值。

[0013] 所述第一输出电压位于所述第一变化范围内,当所述第二电源电压大于所述第一输出电压时,所述第三电源电压钳位在所述第一输出电压减去所述第一阈值电压。

[0014] 所述第三电源电压具有第二变化范围,所述第二变化范围的下限值为第一电压值,所述第二变化范围的上限值为所述第一输出电压和所述第一阈值电压的差值。

[0015] 所述辅助电荷泵保证所述第一输出电压的稳定性并从而保证所述第二变化范围的上限值的稳定性,所述第二变化范围消除所述第一变化范围中位于所述第二变化范围的上限值以上的所述第二电源电压带来的所述第二输出电压的波纹缺陷;所述第二变化范围的电压大于所述第一电源电压使所述主电荷泵的面积效率增加。

[0016] 进一步的改进是,所述第二电源电压为芯片的内部电压。

[0017] 进一步的改进是,所述芯片包括闪存芯片。

[0018] 进一步的改进是,所述芯片为双电源芯片,所述第一电源电压也为所述芯片的内部电压。

[0019] 进一步的改进是,所述芯片为单电源芯片;所述第一电源电压为低压差线性稳压器(LDO)电路的输出电压,所述LDO电路电源端连接所述第二电源电压。

[0020] 进一步的改进是,所述第一NMOS管采用本征NMOS管,所述第一阈值电压等于0V。

[0021] 进一步的改进是,所述辅助电荷泵包括多级辅助电荷泵单元,所述辅助电荷泵单元中包括第一开关电路和第一电容,所述第一开关电路通过第一时钟信号控制,所述第一时钟信号的高电平为所述第一电源电压。

[0022] 进一步的改进是,所述主电荷泵包括多级主电荷泵单元,所述主电荷泵单元中包括第二开关电路和第二电容,所述第二开关电路通过第二时钟信号控制,所述第二时钟信号的高电平为所述第三电源电压。

[0023] 进一步的改进是,第一级所述辅助电荷泵单元的输入端也连接所述第一电源电压,第二级以上的各级所述辅助电荷泵单元的输入端连接上一级所述辅助电荷泵单元的输出端。

[0024] 进一步的改进是,所述主电荷泵包括正压主电压泵,所述正压主电压泵中,第一级所述主电荷泵单元的输入端连接所述第二电源电压,第二级以上的各级所述主电荷泵单元

的输入端连接上一级所述主电荷泵单元的输出端。

[0025] 进一步的改进是,所述主电荷泵包括负压主电压泵,所述负压主电压泵中,第一级所述主电荷泵单元的输入端连接地,第二级以上的各级所述主电荷泵单元的输入端连接上一级所述主电荷泵单元的输出端。

[0026] 进一步的改进是,所述第二电源电压的所述第一变化范围为1.35V~5.5V。

[0027] 所述第一电源电压的变化范围为0.9V~1.1V。

[0028] 所述第二输出电压为8V以上。

[0029] 进一步的改进是,所述第一输出电压在1.5V~1.8V中取值。

[0030] 进一步的改进是,所述第二电源电压的所述第一变化范围为1.35V~5.5V;

[0031] 所述第二输出电压为8V以上。

[0032] 进一步的改进是,所述第一电源电压取1.35V;所述第一输出电压在1.5V~1.8V中取值。

[0033] 本发明的电荷泵电路并不是采用单一电源电压的电荷泵结构,而是带有双电源电压的电荷泵结构,分别为采用第一电源电压的辅助电荷泵以及第二电源电压的主电荷泵,由于第二电源电压更大,故面积效率更高,也即得到相同的高压时,电源电压越大,所需要的级数以及电容面积会越小,故面积效率更高,最后能降低电路面积,也即相对于采用较低的第一电源电压的现有单一电源电压的电荷泵结构,本发明的电荷泵电路的面积会更小,面积减少会降低芯片的成本。

[0034] 同时,由于第二电源电压的变化范围较大,本发明不是直接将第二电源电压连接到主电荷泵的电源端,而是利用辅助电荷泵对第二电源电压的上限值进行钳位,使得实际连接到主电荷泵的电源端的第三电源电压的变化范围即第二变化范围变小且上限值稳定,这样和采用第二电源电压的现有单一电源电压的电荷泵容易出现输出电压波纹不同,本发明能消除整个电荷泵电路的输出电压即第二输出电压的波纹缺陷。

[0035] 所以,本发明能防止输出电压产生波纹缺陷,同时还能提高面积效率从降低电路面积。

附图说明

[0036] 下面结合附图和具体实施方式对本发明作进一步详细的说明:

[0037] 图1是现有第一种电荷泵电路的结构图;

[0038] 图2是现有第二种电荷泵电路的结构图;

[0039] 图3是本发明第一实施例电荷泵电路的结构图;

[0040] 图4是本发明第二实施例电荷泵电路的结构图。

具体实施方式

[0041] 如图3所示,是本发明第一实施例电荷泵电路的结构图;本发明第一实施例电荷泵电路包括辅助电荷泵201和主电荷泵。

[0042] 本发明第一实施例中,所述主电荷泵包括正压主电压泵202a和负压主电压泵202b。图2中,所述辅助电荷泵201也采用charge pump1表示,正压主电压泵202a也采用charge pump2表示,负压主电压泵202b也采用charge pump3表示。

[0043] 所述辅助电荷泵201的电源端连接第一电源电压VDD1,所述辅助电荷泵201的输出端输出第一输出电压Vout1。

[0044] 第一NMOS管,栅极连接所述第一输出电压Vout1,所述第一NMOS管的漏极连接第二电源电压VDD2,所述第一NMOS管的源极输出第三电源电压VDD3;所述第一NMOS管的阈值电压为第一阈值电压。

[0045] 在一些实施例中,所述第一NMOS管采用本征NMOS管,所述第一阈值电压等于0V。

[0046] 所述主电荷泵的电源端连接所述第三电源电压VDD3,所述主电荷泵的输出端输出第二输出电压。本发明第一实施例中,所述正压主电压泵202a输出的所述第二输出电压为正高压HV;所述负压主电压泵202b输出的所述第二输出电压为负高压VNEG。

[0047] 所述第二电源电压VDD2大于所述第一电源电压VDD1;所述第二电源电压VDD2具有第一变化范围,所述第一变化范围的下限值为第一电压值,所述第一变化范围的上限值为第二电压值。

[0048] 所述第一输出电压Vout1位于所述第一变化范围内,当所述第二电源电压VDD2大于所述第一输出电压Vout1时,所述第三电源电压VDD3钳位在所述第一输出电压Vout1减去所述第一阈值电压。

[0049] 所述第三电源电压VDD3具有第二变化范围,所述第二变化范围的下限值为第一电压值,所述第二变化范围的上限值为所述第一输出电压Vout1和所述第一阈值电压的差值。

[0050] 所述辅助电荷泵201保证所述第一输出电压Vout1的稳定性并从而保证所述第二变化范围的上限值的稳定性,所述第二变化范围消除所述第一变化范围中位于所述第二变化范围的上限值以上的所述第二电源电压VDD2带来的所述第二输出电压的波纹缺陷;所述第二变化范围的电压大于所述第一电源电压VDD1同时使所述主电荷泵的面积效率增加。

[0051] 本发明第一实施例中,所述辅助电荷泵201包括多级辅助电荷泵单元,所述辅助电荷泵单元中包括第一开关电路和第一电容,所述第一开关电路通过第一时钟信号控制,所述第一时钟信号的高电平为所述第一电源电压VDD1。

[0052] 第一级所述辅助电荷泵单元的输入端也连接所述第一电源电压VDD1,第二级以上的各级所述辅助电荷泵单元的输入端连接上一级所述辅助电荷泵单元的输出端。

[0053] 本发明第一实施例中,所述主电荷泵包括多级主电荷泵单元,所述主电荷泵单元中包括第二开关电路和第二电容,所述第二开关电路通过第二时钟信号控制,所述第二时钟信号的高电平为所述第三电源电压VDD3。

[0054] 本发明第一实施例中,所述正压主电压泵202a中,第一级所述主电荷泵单元的输入端连接所述第二电源电压VDD2,第二级以上的各级所述主电荷泵单元的输入端连接上一级所述主电荷泵单元的输出端,这样,在所述第二电源电压VDD2的基础上,各级所述主电荷泵单元的输出电压会逐级增加并最后输出正高压HV。

[0055] 所述主电荷泵包括负压主电压泵202b,所述负压主电压泵202b中,第一级所述主电荷泵单元的输入端接地,第二级以上的各级所述主电荷泵单元的输入端连接上一级所述主电荷泵单元的输出端,这样,在接地的基础上,各级所述主电荷泵单元的输出电压会逐级降低并最后输出负高压VNEG。

[0056] 本发明第一实施例中,电荷泵电路所应用的芯片为双电源芯片。所述第一电源电压VDD1和所述第二电源电压VDD2都为芯片的内部电压。

[0057] 所述芯片包括闪存芯片。

[0058] 在一些实施例中,所述第二电源电压VDD2的所述第一变化范围为1.35V~5.5V,第一电压值为1.35V,第二电压值为5.5V。所述第一电源电压VDD1的变化范围为0.9V~1.1V。所述第二输出电压为8V以上。所述第一输出电压Vout1在1.5V~1.8V中取值。

[0059] 在其他实施例中,所述第一电源电压VDD1的变化范围也能根据实际工艺需要进行改变,所述第二电源电压VDD2的所述第一变化范围也能根据实际工艺需要进行改变。所述第一输出电压Vout1的大小也能进行相应的改变,仅需保证所述第二输出电压不会出现波纹缺陷即可。

[0060] 本发明第一实施例的电荷泵电路并不是采用单一电源电压的电荷泵结构,而是带有双电源电压的电荷泵结构,分别为采用第一电源电压VDD1的辅助电荷泵201以及第二电源电压VDD2的主电荷泵,由于第二电源电压VDD2更大,故面积效率更高,也即得到相同的高压时,电源电压越大,所需要的级数以及电容面积会越小,故面积效率更高,最后能降低电路面积,也即相对于采用较低的第一电源电压VDD1的现有单一电源电压的电荷泵结构,本发明第一实施例的电荷泵电路的面积会更小,面积减少会降低芯片的成本。

[0061] 同时,由于第二电源电压VDD2的变化范围较大,本发明第一实施例不是直接将第二电源电压VDD2连接到主电荷泵电源端的,而是利用辅助电荷泵201对第二电源电压VDD2的上限值进行钳位,使得实际连接到主电荷泵电源端的第三电源电压VDD3的变化范围即第二变化范围变小且上限值稳定,这样和采用第二电源电压VDD2的现有单一电源电压的电荷泵容易出现输出电压波纹不同,本发明第一实施例能消除整个电荷泵电路的输出电压即第二输出电压的波纹缺陷。

[0062] 所以,本发明第一实施例能防止输出电压产生波纹缺陷,同时还能提高面积效率从降低电路面积。

[0063] 如图4所示,是本发明第二实施例电荷泵电路的结构图;本发明第二实施例电荷泵电路和本发明第一实施例电荷泵电路的区别之处为:

[0064] 所述芯片为单电源芯片;这时芯片的内部电源电压只有一个即所述第二电源电压VDD2。由于没有所述第一电源电压VDD1,故本发明第二实施例中需要采用LDO电路203,所述第一电源电压VDD1为LDO电路203的输出电压,所述LDO电路203的电源端连接所述第二电源电压VDD2。

[0065] 在一些实施例中,所述第二电源电压VDD2的所述第一变化范围为1.35V~5.5V。所述第二输出电压为8V以上。所述LDO电路203能得到较为准确的所述第一电源电压VDD1,如所述第一电源电压VDD1取1.35V;所述第一输出电压Vout1在1.5V~1.8V中取值。在其他实施例中,所述第一电源电压VDD1的取值也能根据实际工艺需要进行改变,所述第二电源电压VDD2的所述第一变化范围也能根据实际工艺需要进行改变。所述第一输出电压Vout1的大小也能进行相应的改变,仅需保证所述第二输出电压不会出现波纹缺陷即可。

[0066] 以上通过具体实施例对本发明进行了详细的说明,但这些并非构成对本发明的限制。在不脱离本发明原理的情况下,本领域的技术人员还可做出许多变形和改进,这些也应视为本发明的保护范围。

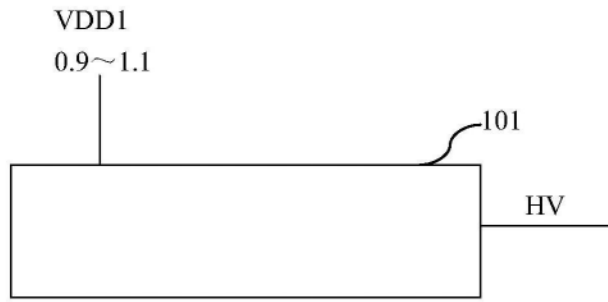


图1

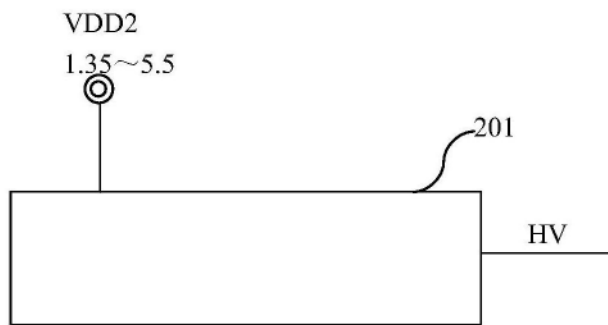


图2

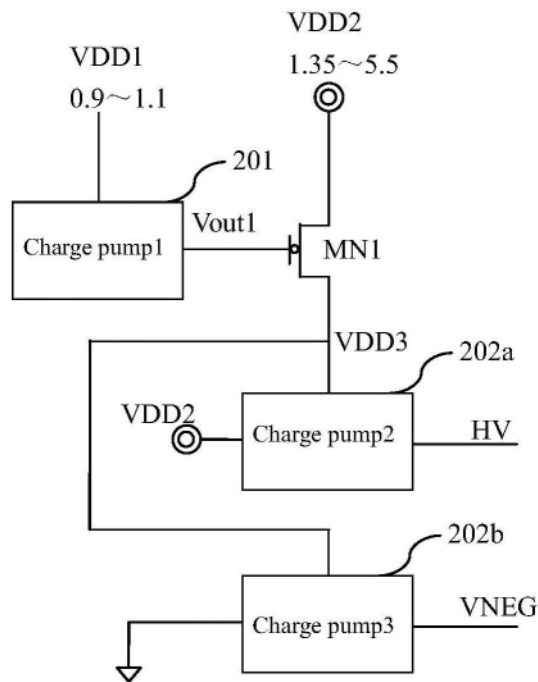


图3

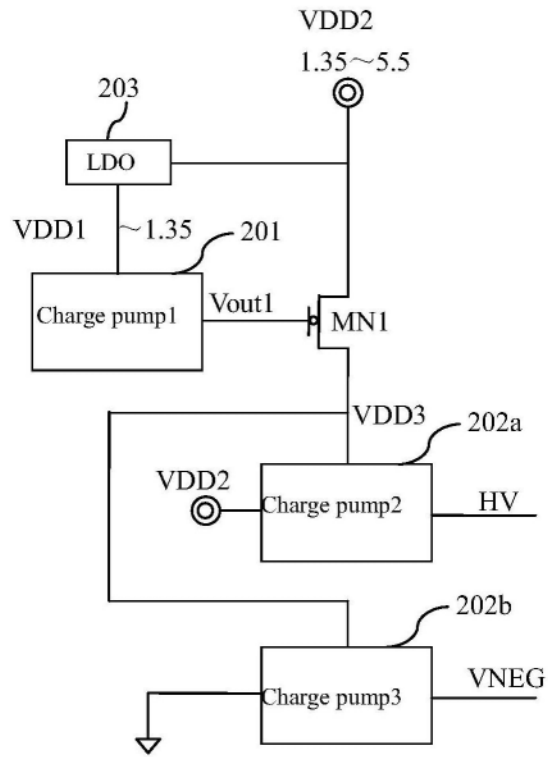


图4