(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H01L 21/304

(11) 공개번호 특1995-0034570
(43) 공개일자 1995년12월28일

(21) 출원번호 특1995-0008922
(22) 출원일자 1995년04월17일
(30) 우선권주장 94-109079 1994년04월25일 일본(JP)
(71) 출원인 소니 가부시기가이샤 오가 노리오
일본국 도오교도 시나가와구 기다시나가와 6죠메 7반 35고 소니 가부시기가이샤 내
(72) 발명자 호시노 가즈히로
일본국 도오교도 시나가와구 기다시나가와 6죠메 7반 35고 소니 가부시기가이샤 내
(74) 대리인 박종길

심사청구 : 없음

(54) 멀티체임버장치 및 반도체장치의 제조방법

요약

생산성을 저하시키지 않고 고융점 금속재료의 성막 및 리플로처리를 확실하게 행하는 것을 가능하게 하는 멀티체임버장치 및 이러한 장치를 사용한 반도체장치의 제조방법을 제공한다.

멀티체임버장치는, (가)감압하에 있어서 기체(基體)상에 금속막을 성막하는 성막장치(10), (11)와, (나) 복수매의 기체의 성막된 금속막을 1.3×10^{-6}Pa 이하의 진공분위기 중에서 동시에 리플로시키는 리플로장치(20)와, (다)성막장치와 리플로장치 와를 연결하는 1.3×10^{-6}Pa 이하의 진공분위기로 된 반송로(30)로 이루어진다.반도체장치의 제조방법은, (가) 성막장치내에서 절연층상에 금속막을 감압하에서 성막하는 공정과, (나) 1.3×10^{-6}Pa 이하의 진공분위기에서, 성막장치로부터 리플로장치에 반도체기판을 반송한 후, 1.3×10^{-6}Pa 이하의 진공분위기중에서 복수매의 반도체기판을 동시에 가열하여, 절연층상의 금속막을 리플로시키는 공정으로 이루어진다.

대표도

도1

명세서

[발명의 명칭]

멀티체임버장치 및 반도체장치의 제조방법

[도면의 간단한 설명]

제1도는 실시예1의 멀티체임버장치의 개요도, 제2도는 실시예1의 멀티체임버장치를 구성하는 리플로장치의 개요도, 제3도는 본 발명의 반도체장치의 제조방법에 각 공정을 설명하기 위한 반도체기판등의 모식적인 일부 단면도.

본 건은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

(가) 감압하에 있어서 기체(基體)상에 금속막을 성막하는 성막장치와, (나)복수매의 기체의 성막된 금속막을 1.3×10^{-6}Pa 이하의 진공분위기 중에서 동시에 리

플로시키는 리플로장치와, (다) 이 성막장치와 리플로장치와를 연결하는 1.3×10^{-6}Pa 이하의 진공분위기로 된 반송로, 로 이루어지는 것을 특징으로 하는 멀티체임버장치.

청구항 2

제1항에 있어서, 성막장치에 있어서, 동, 동합금, 은, 은합금, 금, 또는 금합금으로 이루어지는 금속막을 기체상에 성막하는 것을 특징으로 하는 멀티체임버장치.

청구항 3

제1항 또는 제2항에 있어서, 성막장치는 스피터장치 또는 증착장치로 이루어지는 것을 특징으로 하는 멀티체임버장치.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서, 리플로장치에는 적외선램프 또는 저항가열기가 구비되어 있는 것을 특징으로 하는 멀티체임버장치.

청구항 5

(가) 반도체기판상에 형성된 절연층에 개구부를 형성한 후, 성막장치내에서 이 절연층상에 금속막을 감압하에서 성막하는 공정과, (나)1.3×10^{-6}Pa 이하의 진공분위기하에서, 이 성막장치로부터 리플로장치에 반도체기판을 반송한 후, 1.3×10^{-6}Pa 이하의 진공분위기 중에서 복수매의 이 반도체기판을 동시에 가열하여, 절연층상에 성막된 금속막을 리플로시키고, 이로써 금속막으로 개구부를 매입하는 공정, 으로 이루어지는 것을 특징으로 하는 반도체장치 제조방법.

청구항 6

제5항에 있어서, 동, 동합금, 은, 은합금, 금, 또는 금합금으로 이루어지는 금속막을 성막하는 것을 특징으로 하는 반도체장치 제조방법.

청구항 7

제5항 또는 제6항에 있어서, 금속막의 성막을 스피터법 또는 증착법으로 행하는 것을 특징으로 하는 반도체장치 제조방법.

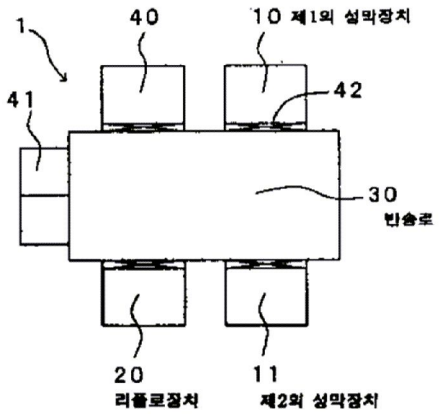
청구항 8

제5항 내지 제7항중 어느 한 항에 있어서, 반도체기판의 가열을 적외선램프 또는 저항가열기를 사용하여 행하는 것을 특징으로 하는 반도체장치 제조방법.

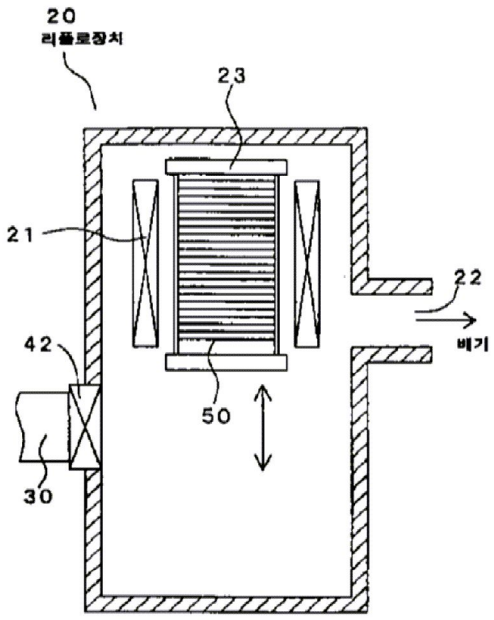
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

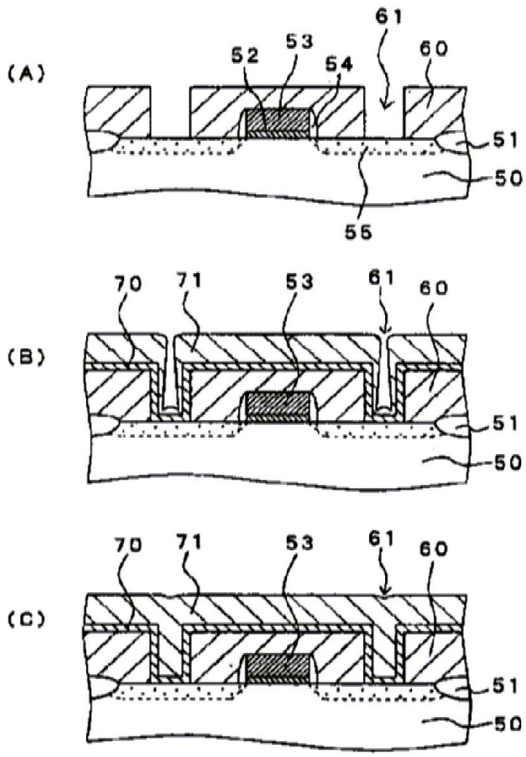
도면1



도면2


20
리플로장치
23
21
22
배기
42
50
30

도면3


(A)
61
52
53
54
60
51
50
55
(B)
70
71
53
61
60
51
50
(C)
70
71
53
61
60
51
50