

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成20年10月16日(2008.10.16)

【公表番号】特表2008-512920(P2008-512920A)

【公表日】平成20年4月24日(2008.4.24)

【年通号数】公開・登録公報2008-016

【出願番号】特願2007-530809(P2007-530809)

【国際特許分類】

H 03 L 7/10 (2006.01)

H 03 L 7/08 (2006.01)

【F I】

H 03 L 7/10 D

H 03 L 7/08 K

【手続補正書】

【提出日】平成20年8月27日(2008.8.27)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

フェーズロックループ回路であって、

a) ループフィルタ手段と、

b) 前記ループフィルタ手段に結合された電圧制御発振器手段と、

c) 前記ループフィルタ手段に結合されて、前記フェーズロックループ回路の閉ループ動作中に所定のオフセット電圧を前記ループフィルタ手段に供給する電圧発生器手段と、

d) 前記電圧制御発振器手段の特性に従って前記オフセット電圧を設定する設定手段と、

、
を備えるフェーズロックループ回路。

【請求項2】

補償電流を発生し、かつ前記補償電流を前記ループフィルタ手段の入力に供給して前記フェーズロックループ回路の位相検出器手段の位相誤差を補償するための補償手段をさらに備える、請求項1に記載の回路。

【請求項3】

前記電圧発生器手段と前記ループフィルタ手段の入力抵抗器との間に直列に結合された抵抗器手段をさらに備え、前記補償手段が、前記抵抗器手段に並列に接続された電流源を備える、請求項2に記載の回路。

【請求項4】

前記設定手段が、前記オフセット電圧を前記電圧制御発振器の入力に要求される値に設定して所望の出力周波数を発生させるように構成されている、前記請求項のいずれか一項に記載の回路。

【請求項5】

前記フェーズロックループ回路が、一次ループ回路である、前記請求項のいずれか一項に記載の回路。

【請求項6】

前記設定手段が、前記電圧制御発振器の所望の出力周波数に基づいて、前記電圧制御発振器の特性曲線を事前選択するように構成されている、前記請求項のいずれか一項に記載

の回路。

【請求項 7】

前記補償手段が、入力変調周波数を前記補償電流に変換するための第1の変換手段を備える、請求項2または3に記載の回路。

【請求項 8】

前記変調周波数を入力位相信号に変換するための第2の変換手段をさらに備える、請求項7に記載の回路。

【請求項 9】

入力変調周波数を、前記フェーズロックループ回路に設けられた分数分割器の分割係数に変換するための第3の変換手段をさらに備える、前記請求項のいずれか一項に記載の回路。

【請求項 10】

前記第3の変換手段の入力に接続された事前補償手段をさらに備える、請求項9に記載の回路。

【請求項 11】

前記設定手段が、前記特性をシフトさせるように前記電圧制御発振器を制御するように構成されている、前記請求項のいずれか一項に記載の回路。

【請求項 12】

フェーズロックループ回路を補償する方法であって、

a) 所定のオフセット電圧を、閉ループ動作中の前記フェーズロックループ回路のループフィルタ手段に供給するステップと、

b) 前記オフセット電圧を、前記フェーズロックループ回路の電圧制御発振器の特性に従って、所望の出力周波数に要求される値に設定するステップと、

を備える方法。