

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-68313

(P2010-68313A)

(43) 公開日 平成22年3月25日(2010.3.25)

(51) Int. Cl.		F I		テーマコード (参考)	
H O 1 P	3/02	(2006.01)	H O 1 P	3/02	5 E 3 3 8
H O 1 P	3/08	(2006.01)	H O 1 P	3/08	5 J O 1 4
H O 5 K	1/02	(2006.01)	H O 5 K	1/02	P
H O 1 L	23/12	(2006.01)	H O 1 L	23/12	3 O 1 Z

審査請求 未請求 請求項の数 16 O L (全 24 頁)

(21) 出願番号	特願2008-233399 (P2008-233399)	(71) 出願人	000000295
(22) 出願日	平成20年9月11日 (2008.9.11)		沖電気工業株式会社
			東京都港区西新橋三丁目16番11号
		(74) 代理人	100085419
			弁理士 大垣 孝
		(74) 代理人	100141955
			弁理士 岡田 宏之
		(72) 発明者	横田 毅彦
			東京都港区西新橋三丁目16番11号 沖
			電気工業株式会社内
		(72) 発明者	玉井 功
			東京都港区西新橋三丁目16番11号 沖
			電気工業株式会社内

最終頁に続く

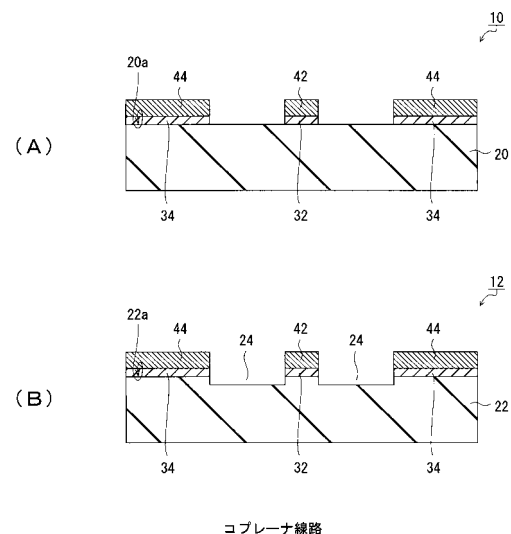
(54) 【発明の名称】 コプレーナ線路及びその製造方法

(57) 【要約】

【課題】 シリコン単結晶基板に膜厚が10 μ m以上であるような厚い絶縁膜を形成することなく、ミリ波帯域での基板への電磁波の漏れによる減衰が小さいコプレーナ線路及びその製造方法を提供する。

【解決手段】 基板20と、基板上に形成された信号線路42と、基板上の、信号線路を挟む位置に形成された1対の接地導体44と、基板と信号線路の間に設けられた信号線路用絶縁膜32と、基板と接地導体の間に、信号線路用絶縁膜と離間して設けられた接地導体用絶縁膜34とを有して構成される。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基板と、
該基板上に形成された信号線路と、
前記基板上の、前記信号線路を挟む位置に形成された 1 対の接地導体と、
前記基板と前記信号線路の間に設けられた信号線路用絶縁膜と、
前記基板と前記接地導体の間に、前記信号線路用絶縁膜と離間して設けられた接地導体用絶縁膜と
を有することを特徴とするコプレーナ線路。

【請求項 2】

前記信号線路用絶縁膜及び前記接地導体用絶縁膜の厚みが $200\text{ nm} \sim 2\text{ }\mu\text{ m}$ であることを特徴とする請求項 1 に記載のコプレーナ線路。

【請求項 3】

前記信号線路用絶縁膜及び前記接地導体用絶縁膜が、シリコン酸化膜、シリコン窒化膜及びシリコン酸窒化膜のいずれか 1 つであることを特徴とする請求項 1 又は 2 に記載のコプレーナ線路。

【請求項 4】

前記信号線路用絶縁膜及び前記接地導体用絶縁膜が、シリコン酸化膜及びシリコン酸窒化膜のいずれか一方と、シリコン窒化膜との積層構造であることを特徴とする請求項 1 又は 2 に記載のコプレーナ線路。

【請求項 5】

前記基板が高抵抗シリコン基板であることを特徴とする請求項 1 ～ 4 のいずれか一項に記載のコプレーナ線路。

【請求項 6】

前記基板の、前記信号線路と前記接地導体との間の領域に凹部が形成されていることを特徴とする請求項 1 ～ 5 のいずれか一項に記載のコプレーナ線路。

【請求項 7】

前記基板の、前記信号線路と前記接地導体との間の領域に凹部が形成され、
前記 1 対の接地導体がエアブリッジ配線で接続されている
ことを特徴とする請求項 1 ～ 5 のいずれか一項に記載のコプレーナ線路。

【請求項 8】

前記凹部の深さが、少なくとも 200 nm であることを特徴とする請求項 6 又は 7 に記載のコプレーナ線路。

【請求項 9】

基板の 1 の主表面上に絶縁膜を形成する工程と、
前記絶縁膜上に信号線路、及び、該信号線路を挟む位置に 1 対の接地導体を形成する工程と、
前記信号線路及び接地導体をマスクとして、前記信号線路及び前記接地導体間の部分の前記絶縁膜を除去する工程と
を備えることを特徴とするコプレーナ線路の製造方法。

【請求項 10】

前記絶縁膜を $200\text{ nm} \sim 2\text{ }\mu\text{ m}$ の厚みで形成することを特徴とする請求項 9 に記載のコプレーナ線路の製造方法。

【請求項 11】

前記絶縁膜を、シリコン酸化膜、シリコン窒化膜及びシリコン酸窒化膜のいずれか 1 つで形成することを特徴とする請求項 9 又は 10 に記載のコプレーナ線路の製造方法。

【請求項 12】

前記絶縁膜を、シリコン酸化膜及びシリコン酸窒化膜のいずれか一方と、シリコン窒化膜との積層構造として形成する

10

20

30

40

50

ことを特徴とする請求項 9 又は 10 に記載のコプレーナ線路の製造方法。

【請求項 13】

前記基板として、高抵抗シリコン基板を用意する

ことを特徴とする請求項 9～12 のいずれか一項に記載のコプレーナ線路の製造方法。

【請求項 14】

前記絶縁膜の、前記信号線路及び前記接地導体間の部分を除去した後、

前記基板の、前記信号線路と前記接地導体との間の領域に凹部を形成する

ことを特徴とする請求項 9～13 のいずれか一項に記載のコプレーナ線路の製造方法。

【請求項 15】

前記絶縁膜の、前記信号線路及び前記接地導体間の部分を除去した後、

前記基板の、前記信号線路と前記接地導体との間の領域に凹部を形成する工程と、

前記 1 対の接地導体を接続するエアブリッジ配線を形成する工程と

を行うことを特徴とする請求項 9～13 のいずれか一項に記載のコプレーナ線路の製造方法。

【請求項 16】

前記凹部の深さを、少なくとも 200 nm にする

ことを特徴とする請求項 14 又は 15 に記載のコプレーナ線路の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、ミリ波の周波数帯域で動作する集積回路チップ間の接続、又は、集積回路チップとパッケージのコネクタとの接続に用いられるコプレーナ線路と、その製造方法に関する。

【背景技術】

【0002】

ミリ波の周波数帯域で用いられるコプレーナ線路は、一般に GaAs あるいは InP 等の化合物半導体結晶基板に、金属配線パターンが形成されて構成される。これら化合物半導体結晶基板は、 $10^7 \Omega \cdot \text{cm}$ 程度の高い抵抗率を有するため、化合物半導体結晶基板に、コプレーナ線路を形成すれば、基板への電磁波の漏れを低減できる。

【0003】

従って、化合物半導体結晶基板を用いることにより、周波数が 10 GHz 以上の高周波数帯域における MMIC (Monolithic Microwave Integrated Circuit) を作成することが可能である。すなわち、化合物半導体結晶基板にトランジスタ又はミキサ等の能動デバイスや、能動デバイスの入出力側にインピーダンス整合回路としての伝送線路、あるいは、フィルタ又はインダクタ等の受動素子を形成することができる。

【0004】

しかしながら、化合物半導体結晶基板は、シリコン結晶基板と比較して高価格である。また、これら化合物半導体結晶基板の市場におけるサイズの主流は、直径 3～4 インチである。一方、シリコン結晶基板のサイズの主流は、直径 6 インチ以上である。このように、化合物半導体結晶基板は、高価格である上、サイズも小さいので、化合物半導体結晶基板に形成されるコプレーナ線路は、製造コストが高くなる。

【0005】

一方、抵抗率が $1 \text{ k}\Omega \cdot \text{cm} \sim 10 \text{ k}\Omega \cdot \text{cm}$ 程度のシリコン単結晶基板に膜厚が 10 μm 以上のシリコン酸化膜、シリコン窒化膜又はポリイミド膜などの絶縁膜を形成し、この絶縁膜上に信号線路と接地導体を形成したコプレーナ線路が知られている (例えば、特許文献 1 参照)。このコプレーナ線路によれば、基板としてシリコン単結晶基板を用いる場合であっても、基板への電磁波の漏れを低減でき、周波数が 10 GHz 以上の高周波数帯域の MMIC を製造することが可能である。

10

20

30

40

50

【特許文献1】特開2000-68714号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、上述の特許文献1に開示されているコプレーナ線路では、絶縁膜の膜厚が $10\mu\text{m}$ 以上である。絶縁膜としてシリコン酸化膜又はシリコン窒化膜を、発明者が使用できるプラズマCVD装置を用いて形成する場合、シリコン酸化膜及びシリコン窒化膜の成長レートは、それぞれ $40\text{nm}/\text{分}$ 及び $14\text{nm}/\text{分}$ である。従って、膜厚 $10\mu\text{m}$ の絶縁膜を形成するのに、それぞれ250分及び720分程度かかることになり、プラズマCVD法による絶縁膜の形成は、非現実的である。

10

【0007】

なお、成膜条件を変更することによって、成長速度を増大させることは可能であるが、その場合、膜質の劣化を改善する工夫も必要となる。さらに、膜厚増に応じたウエハのそりも問題となり、後のフォトリソグラフィ工程による現像不具合についても考慮しなければならない。

【0008】

また、ポリイミド膜のようにスピンコートを利用した塗布系の膜材料であれば、膜厚 $2\sim 8\mu\text{m}$ で形成可能な製品も市販されている。

【0009】

しかし、ポリイミド膜で絶縁膜を形成する場合、通常の半導体プロセスと異なる工程を採用するため、例えば、金属の密着力を高めるための表面処理を行うなど、追加処理を導入することになり、結果的にコスト増につながる恐れがある。また、市販品の塗布系の膜材料は、1回の塗布工程で膜厚を $10\mu\text{m}$ 以上にすることが困難であることが多い。このため、膜厚を $10\mu\text{m}$ 以上にするには、2回以上の塗布工程が必要になる。

20

【0010】

この場合、焼成時間が30分から1時間程度の焼成工程が、各塗布工程後に必要となり、製造時間増につながる。また、2回目の塗布工程では、膜にひび割れが発生する場合がある。

【0011】

この発明は、上述の問題点に鑑みてなされたものであり、この発明の目的は、シリコン単結晶基板に膜厚が $10\mu\text{m}$ 以上であるような厚い絶縁膜を形成することなく、ミリ波帯域での基板への電磁波の漏れによる減衰が小さいコプレーナ線路及びその製造方法を提供することである。

30

【課題を解決するための手段】

【0012】

上述した目的を達成するために、この発明のコプレーナ線路は、基板と、基板上に形成された信号線路と、基板上の、信号線路を挟む位置に形成された1対の接地導体と、基板と信号線路の間に設けられた信号線路用絶縁膜と、基板と接地導体の間に、信号線路用絶縁膜と離間して設けられた接地導体用絶縁膜とを有して構成される。

【0013】

上述したコプレーナ線路の好適な実施形態によれば、信号線路用絶縁膜及び接地導体用絶縁膜の厚みが $200\text{nm}\sim 2\mu\text{m}$ であるのが良い。

40

【0014】

また、信号線路用絶縁膜及び接地導体用絶縁膜が、シリコン酸化膜、シリコン窒化膜及びシリコン酸窒化膜のいずれか1つであるのが良い。また、信号線路用絶縁膜及び接地導体用絶縁膜を、シリコン酸化膜及びシリコン酸窒化膜のいずれか一方と、シリコン窒化膜との積層構造としても良い。

【0015】

また、上述したコプレーナ線路の好適な実施形態によれば、基板が高抵抗シリコン基板であるのが良い。

50

【0016】

また、上述したコプレーナ線路の好適な実施形態によれば、基板の、信号線路と接地導体との間の領域に凹部が形成され、1対の接地導体がエブリッジ配線で接続されているのが良い。

【0017】

このとき、凹部の深さが、少なくとも200nmとするのが好適である。

【0018】

また、この発明のコプレーナ線路の製造方法は、以下の工程を有している。

【0019】

10 先ず、基板の1の主表面上に絶縁膜を形成する。次に、絶縁膜上に信号線路、及び、該信号線路を挟む位置に1対の接地導体を形成する。次に、信号線路及び接地導体をマスクとして、絶縁膜の、信号線路及び接地導体間の部分を除去する。

【0020】

このとき、絶縁膜を200nm～2μmの厚みで形成するのが良い。

【0021】

この発明のコプレーナ線路の製造方法の好適な実施形態によれば、絶縁膜を、シリコン酸化膜、シリコン窒化膜及びシリコン酸窒化膜のいずれか1つで形成するのが良い。また、絶縁膜を、シリコン酸化膜及びシリコン酸窒化膜のいずれか一方と、シリコン窒化膜との積層構造として形成しても良い。

【0022】

20 また、この発明のコプレーナ線路の製造方法の好適な実施形態によれば、基板として、高抵抗シリコン基板を用意するのが良い。

【0023】

また、この発明のコプレーナ線路の製造方法の好適な実施形態によれば、絶縁膜の、信号線路及び接地導体間の部分を除去した後、以下の工程を行うのが良い。

【0024】

信号線路及び接地導体間の部分の絶縁膜を除去した後、基板の、信号線路と接地導体との間の領域に凹部を形成する。1対の接地導体を接続するエブリッジ配線を形成する。

【0025】

このとき、凹部の深さを、少なくとも200nmに形成するのが良い。

【発明の効果】

【0026】

この発明のコプレーナ線路及びその製造方法によれば、信号線路及び接地導体間の部分の絶縁膜が除去されている。高抵抗シリコン基板上に絶縁膜を形成することによりシリコン基板と絶縁膜との境界付近に低抵抗層が生じるが、信号線路及び接地導体間の部分の絶縁膜が除去されているので、この低抵抗層が消失する。

【0027】

40 このことから、信号線路用絶縁膜及び接地導体用絶縁膜の膜厚は、信号線路及び接地導体と基板とを絶縁できる程度の厚みで良く、例えば200nm程度にすることができる。この結果、絶縁膜を通常のプラズマCVD法で形成することが可能となり、コプレーナ線路を安価かつ容易に提供することができる。

【発明を実施するための最良の形態】

【0028】

以下、図を参照して、この発明の実施の形態について説明するが、各構成要素の形状、大きさ及び配置関係については、この発明が理解できる程度に概略的に示したものに過ぎない。また、以下、この発明の好適な構成例につき説明するが、各構成要素の材質及び数値的条件などは、単なる好適例にすぎない。従って、この発明は以下の実施の形態に限定されるものではなく、この発明の構成の範囲を逸脱せずにこの発明の効果を達成できる多くの変更又は変形を行うことができる。

【0029】

10

20

30

40

50

(コプレーナ線路)

図1 (A) 及び (B) を参照して、この発明のコプレーナ線路について説明する。

【0030】

図1 (A) は、コプレーナ線路の一構成例の主要部の切断端面を示す図である。

【0031】

コプレーナ線路10は、基板20と、基板20上に形成された信号線路42と、基板20上の、信号線路42を挟む位置に形成された1対の接地導体44とを備えている。信号線路42及び接地導体44は、基板20の一方の主表面20a上に形成された絶縁膜上に、形成されている。ここで、基板20と信号線路42の間に設けられた絶縁膜を信号線路用絶縁膜32と称し、また、基板20と接地導体44の間に、信号線路用絶縁膜32と離間して設けられた絶縁膜を接地導体用絶縁膜34と称する。すなわち、このコプレーナ線路10は、信号線路42と接地導体44の間の領域には、絶縁膜が設けられておらず、基板と信号線路42の間、及び、基板20と接地導体44の間にのみ絶縁膜が設けられている。

【0032】

基板20として、高抵抗のシリコン単結晶基板（以下、高抵抗シリコン基板と称することもある。）が用いられる。ここでは、高抵抗シリコン基板の抵抗率は、 $1\text{ k}\Omega\cdot\text{cm}$ 以上 $10\text{ k}\Omega\cdot\text{cm}$ 以下とする。

【0033】

信号線路用絶縁膜32及び接地導体用絶縁膜34は、例えば、シリコン酸化膜（ SiO_2 膜）、シリコン窒化膜（ SiN 膜）及びシリコン酸窒化膜（ SiON 膜）のいずれか1つにすることができる。これら SiO_2 膜、 SiN 膜及び SiON 膜は、任意好適な従来周知の方法で形成することができ、例えば、プラズマCVD法で形成すればよい。

【0034】

信号線路用絶縁膜32及び接地導体用絶縁膜34の膜厚は、基板20と、信号線路42及び接地導体44との間で絶縁される程度の厚みであれば良く、 200 nm 以上であるのが良い。

【0035】

また、信号線路用絶縁膜32及び接地導体用絶縁膜34の膜厚が大きくなると、応力の影響が大きくなるので、 $2\text{ }\mu\text{m}$ 以下にするのが良い。

【0036】

なお、信号線路用絶縁膜32及び接地導体用絶縁膜34を SiO_2 膜又は SiON 膜で形成する場合、信号線路及び接地導体との密着力を高めるため、 SiO_2 膜又は SiON 膜上に、 SiN 膜を設けた積層構造にするのが良い。

【0037】

図1 (A) は、基板20の主表面20aが平坦な場合を示しているが、この例に限定されない。

【0038】

図1 (B) は、この発明のコプレーナ線路の他の構成例の主要部の切断端面を示す図である。

【0039】

この構成例のコプレーナ線路12は、基板22の、信号線路42と接地導体44の間の領域、すなわち、絶縁膜が形成されていない領域の、基板22の主表面22aに凹部24を有している。この凹部24の深さは、少なくとも 200 nm 程度の深さに形成するのが良い。これは、通常、コプレーナ線路では、伝播する電磁波の波長の4分の1程度の間隔で、信号線路の両側にある接地導体を同電位にするためのエアブリッジを形成することによる。

【0040】

このエアブリッジを形成するには、信号線路42と接地導体44の間の、絶縁膜が形成されていない領域に、保護膜が形成される。この保護膜を SiO_2 膜や SiON 膜などで

形成すると、この保護膜と基板との界面に低抵抗層が発生し、基板への電磁波の漏れが大きくなる。

【0041】

これに対し、この構成例では、基板22の主表面22aに少なくとも200nmの深さの凹部24が設けられている。このため、基板22と保護膜との界面に低抵抗層が発生したとしても、信号線路42からの距離が凹部24の深さの分だけ離れるので、その影響を受けない。

【0042】

なお、保護膜として、感光性低誘電率コーティング樹脂であるAL-Polymer（旭硝子株式会社製：商品名）を用いる場合は、低抵抗層が発生しないため、必ずしも凹部を設けなくてもよい。

【0043】

図2を参照してエアブリッジ構造について説明する。図2は、エアブリッジ構造の主要部の切断端面を示す図である。

【0044】

ここでは、図1（B）を参照して説明した、基板22に凹部を有するコプレーナ線路の場合について説明する。

【0045】

コプレーナ線路には、保護膜50が設けられている。保護膜50は、信号線路42及び接地導体44の上側表面及び側面上と、信号線路用絶縁膜32及び接地導体用絶縁膜34の側面上と、基板22に形成された凹部24の底面及び側面上に設けられている。

【0046】

保護膜50には、1対の接地導体44の部分をそれぞれ露出する開口部52が設けられていて、この1対の接地導体44間を金属配線で接続する、エアブリッジが形成されている。この金属配線は、例えば、カレントフィルム62及びめっきにより形成された任意好適な金属64で構成されている。なお、カレントフィルム62は、例えば、それぞれ膜厚が50nmと100nmのチタン（Ti）と金（Au）の積層膜とすることができる。

【0047】

（コプレーナ線路の製造方法）

図3（A）～（E）を参照して、コプレーナ線路の製造方法について説明する。図3（A）～（E）は、コプレーナ線路の製造方法を説明するための工程図である。

【0048】

まず、基板20として、抵抗率が、 $1\text{ k}\Omega\cdot\text{cm}$ 以上 $10\text{ k}\Omega\cdot\text{cm}$ 以下であるような、高抵抗シリコン基板を用意する（図3（A））。この基板20は、任意好適な従来周知の方法により洗浄されて、自然酸化膜が除去される。

【0049】

次に、基板20の1の主表面20a上に絶縁膜30を形成する。絶縁膜30の形成は、例えば、任意好適な従来周知のプラズマCVD法や熱CVD法により行われ、絶縁膜30として、 SiO_2 膜、 SiN 膜、又は、 SiON 膜が形成される（図3（B））。

【0050】

この絶縁膜30の膜厚は、後の工程で形成される信号線路及び接地導体と、基板とが絶縁される程度の膜厚であれば良く、200nm以上の厚みで形成される。一方、絶縁膜30の膜厚が大きくなると、応力の影響が大きくなるので、絶縁膜30の膜厚を $2\text{ }\mu\text{m}$ 以下にするのが良い。

【0051】

ここで、絶縁膜30を SiO_2 膜又は SiON 膜で形成する場合、後の工程で形成される信号線路及び接地導体との密着力を高めるために、 SiO_2 膜又は SiON 膜上に、膜厚が20nm程度のごく薄い SiN 膜を形成するのが良い。すなわち、絶縁膜30を、 SiO_2 膜及び SiON 膜のいずれか一方と、 SiN 膜との積層構造として形成するのが良い。

10

20

30

40

50

【0052】

次に、絶縁膜30上に、信号線路と、信号線路を挟む位置に1対の接地導体を形成する。信号線路及び接地導体は、例えば、従来周知のフォトリソグラフィ法及び蒸着により形成される。

【0053】

この場合、まず、絶縁膜30上にレジストを塗布する。その後、露光及び現像を行い、信号線路が形成される領域72、及び、接地導体が形成される領域74のレジストを除去して、コプレーナ線路用のレジストパターン70を形成する。その後、例えば、蒸着又はめっきにより金属膜40を形成する。金属膜40の材質として、例えば金(Au)を用いることができる(図3(C))。

10

【0054】

その後、有機溶剤等を用いて、レジストパターン70を除去すると、信号線路42及び接地導体44が得られる(図3(D))。

【0055】

次に、信号線路42及び接地導体44をマスクとして用いたエッチングを行い、信号線路42及び接地導体44間の領域部分73の絶縁膜30を除去する。このエッチングは、例えば、SF₆ガス又はCF₄ガスを用いた反応性イオンエッチング(RIE: Reactive Ion Etching)によって行うことができる。ここで用いられる、SF₆ガス又はCF₄ガスは、金属とは反応しないので、前の工程で形成された信号線路42及び接地導体44を、そのままマスクとして用いることができる。また、ウェットエッチングによりエッチングを行っても良い(図3(E))。

20

【0056】

なお、このエッチングの際には、絶縁膜30とともに、基板20の部分をオーバーエッチングして、基板20の主表面側に凹部を形成しても良い。

【0057】

(エアブリッジの製造方法)

図4及び図5を参照して、エアブリッジ構造の製造方法について説明する。図4及び5は、エアブリッジ構造の製造方法を説明するための工程図である。

【0058】

このエアブリッジの製造方法は、図3を参照して説明した、コプレーナ線路の製造工程に引き続いて行われる。

30

【0059】

図3(E)に示されるコプレーナ線路を形成した後、さらに、基板20のオーバーエッチングを行い、基板22の主表面22a側に凹部24を形成する。この凹部24は、200nm以上の深さで形成される(図4(A))。

【0060】

次に、コプレーナ線路上に、保護膜50を形成する。保護膜50の形成は、例えば、任意好適な従来周知のプラズマCVD法や熱CVD法により行われ、保護膜50として、SiO₂膜又はSiN膜が200nm程度の膜厚で形成される。その後、保護膜50の接地導体44上の部分に開口部52を形成する。この開口部52の形成は、任意好適なフォトリソグラフィ法及びエッチング工程により行われる(図4(B))。

40

【0061】

次に、保護膜50上に、エアブリッジ用のレジストパターン75を形成する。このレジストパターン75は、保護膜50に形成された開口部52に対応する部分に、開口部76を有している(図4(C))。

【0062】

次に、レジストパターン75上に、カレントフィルム62を蒸着する。カレントフィルム62は、例えばチタン(Ti)と金(Au)の積層膜で、それぞれ膜厚が50nmと100nmである(図5(A))。

【0063】

50

次に、めっき用のレジストパターン78を形成する。このレジストパターン78は、エアブリッジ配線を形成する部分を露出し、他の部分を覆うように形成されている。めっき用のレジストパターン78を形成した後、めっき用のレジストパターン78から露出したカレントフィルム62上に、例えば金めっきを行い金属64を形成し、エアブリッジ配線を得る(図5(B))。

【0064】

その後、めっき用のレジストパターン78、エアブリッジ配線の非形成領域のカレントフィルム62、及びエアブリッジ用のレジストパターン75を順に除去すると、エアブリッジ構造が得られる(図5(C))。

【0065】

(コプレーナ線路の動作)

図6(A)及び(B)を参照して、コプレーナ線路の動作の評価方法を説明する。図6(A)は、図1(A)を参照して説明した一構成例のコプレーナ線路の概略的な上面図である。なお、図6(A)中、構成要素にハッチングを施してあるが、このハッチングは断面を表示するのではなく、各構成要素の領域を強調して示してあるに過ぎない。図1(A)は、図6(A)のI-I'線に沿って取った断面図に相当する。

【0066】

図6(B)は、コプレーナ線路の小信号特性としてSパラメータを求めるための評価装置の模式図である。

【0067】

コプレーナ線路のパターンでは、基板表面に、信号線路42と、信号線路42を挟む位置に1対の接地導体44-1及び44-2とが配置されている。信号線路42の両端には、第1ポートP1と第2ポートP2である電極パッドが形成されている。また、接地導体44の両端にも、それぞれ、接地ポートQである電極パッドが形成されている。

【0068】

図6(A)に示す構成例では、信号線路42と、1対の接地導体44-1及び44-2の対向辺は互いに平行となっている。また、信号線路42と、1対の接地導体44-1及び44-2との距離は、同一となっている。また、信号線路42の長手方向に対して対称なパターンとなっている。

【0069】

図6(B)に示す、Sパラメータを求めるための評価装置は、ネットワークアナライザ124、パーソナルコンピュータ126、基板搭載ステージ128、及び、プローブヘッド132-1及び132-2を備えている。コプレーナ線路が形成された被測定基板110は、基板搭載ステージ128に設置される。接地導体44-1及び44-2の両端の接地ポートQと、信号線路42の第1ポートP₁及び第2ポートP₂は、従来周知のコプレーナ形状を有するプローブヘッド132-1及び132-2を介して、ネットワークアナライザ124に接続される。コプレーナ形状を有するプローブヘッド132-1及び132-2は、信号線路42の第1ポートP₁及び第2ポートP₂と、接地導体44-1及び44-2の接地ポートQに、同時に接触可能である形状に形成されている。すなわち、この構成例では、一方のプローブヘッド132-1は、図6(A)中の信号線路42及び接地導体44-1及び44-2の左側の電極パッドに接続され、他方のプローブヘッド132-2は、右側の電極パッドに接続される。

【0070】

このプローブヘッド132-1及び132-2として、例えば、カスケードマイクロテック社が提供しているエアコプレーナプローブヘッドを用いることができる。また、ネットワークアナライザには、アジレント・テクノロジー株式会社やアンリツ株式会社等から提供されている、測定周波数帯域に応じたネットワークアナライザを適宜利用することができる。

【0071】

高周波数帯域における小信号特性を示す指標として、Sパラメータを行列要素とするS

10

20

30

40

50

行列が利用されている。Sパラメータは、入力信号に対する、透過出力電気信号及び反射出力電力成分の比として表現されるパラメータであるため、高周波数帯域においても、測定することが可能なパラメータである。S行列は次式(1)によって定義される2行2列の行列である。

【0072】

【数1】

$$\begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \begin{pmatrix} a_1 \\ a_2 \end{pmatrix} \quad (1)$$

【0073】

10

ここで、 a_1 及び a_2 は入力信号の電力を与える縦ベクトル成分である。また、 b_1 、 b_2 は出力信号の電力を与える縦ベクトル成分である。

【0074】

信号線路42の両端をそれぞれ第1ポート P_1 及び第2ポート P_2 とした場合、第1ポート P_1 に入力信号 a_1 を入力して、第1ポート P_1 から出力される反射信号 b_1 及び第2ポート P_2 から出力される透過信号 b_2 を観測することによって、第1ポート P_1 に入力された入力信号 a_1 に対する反射係数及び透過係数を求めそれぞれをS行列の s_{11} 及び s_{21} 成分とする。そして、第2ポート P_2 に入力信号 a_2 を入力して、第2ポート P_2 から出力される反射信号 b_2 及び第1ポート P_1 から出力される透過信号 b_1 を観測することによって、第2ポート P_2 に入力された入力信号 a_2 に対する反射係数及び透過係数を求めそれぞれをS行列の s_{22} 及び s_{12} 成分とすることにより、コプレーナ線路のS行列が確定される。

20

【0075】

すなわち、S行列の行列要素 s_{11} や s_{22} は、第1ポート P_1 あるいは第2ポート P_2 側で観測される反射係数である。一方、S行列の行列要素 s_{12} や s_{21} は、第1ポート P_1 から第2ポート P_2 への透過係数、あるいは第2ポート P_2 から第1ポート P_1 への透過係数である。

【0076】

図6(A)に示したコプレーナ線路の場合には、第1ポート P_1 と第2ポート P_2 とに対して、そのパターン形状が左右対称の形をしているから、測定誤差、あるいは外部環境の擾乱による影響を除けば、 $s_{11} = s_{22}$ 、かつ $s_{12} = s_{21}$ となるはずである。外部環境の擾乱とは、温度変化あるいは雑音等を指す。

30

【0077】

ここで、小信号(入力信号)の周波数帯域を必要とする周波数帯域に設定して、Sパラメータの計測を実行する。減衰定数 α_m は、計測されたSパラメータのうち s_{21} (又は S_{12}) を用いて、次式(2)で与えられる。

【0078】

【数2】

$$\alpha_m = -20 \cdot \frac{\log(|S_{21}|)}{H} \quad (2)$$

40

【0079】

ここで、Hはコプレーナ線路を形成する信号線路の両端の間隔(第1ポート P_1 と第2ポート P_2 の間の間隔)であり、伝送線路の長さに該当する。

【0080】

上述した方法で得られた減衰定数を図7に示す。図7は、減衰定数の周波数依存性を示す特性図である。図7では、横軸に周波数(GHz)を取って示し、縦軸に、減衰定数 α_m (dB/m)を取って示している。図7は、図1(A)を参照して説明した本発明のコプレーナ線路についての測定結果であり、基板の抵抗率が $10 \text{ k}\Omega \cdot \text{cm}$ の減衰定数を○で示し、基板の抵抗率が $1 \text{ k}\Omega \cdot \text{cm}$ の減衰定数を×で示している。また、従来のコプレ

50

ーナ線路について基板を I n P 基板とした場合について、□で示している。

【0081】

図7に示されるように、本発明の構成によれば、基板に安価なシリコン基板を用いた場合でも、化合物半導体基板を用いた場合と、同等の減衰定数を有するコプレーナ線路が形成されていることがわかる。

【0082】

図8を参照して、コプレーナ線路の等価回路について説明する。図8(A)及び(B)はコプレーナ線路の等価回路を示す図である。図8(B)は、特に図8(A)の G_s 、 C_s 、 C_a 、及び C_i が関っている箇所を抜き出した等価回路である。

【0083】

10

図8に示すL及びRは、それぞれ信号線路42の単位長さ当たりのインダクタンスと抵抗である。 C_s 及び G_s はそれぞれ基板とコプレーナ線路とによって形成される単位長さ当たりのキャパシタンス及びコンダクタンスの値である。 C_i は、基板と、信号線路の間に設けられた信号線路用絶縁膜のキャパシタンスの値である。また、 C_a は、コプレーナ線路と、上方の空気とによって形成される単位長さ当たりのキャパシタンスの値である。基板の比誘電率を ϵ_r 、真空の誘電率を ϵ_0 、絶縁膜の比誘電率を ϵ_i 、真空中の光速を c_0 とする。また、長さの単位はメートルであり、単位長さとは、ここでは1(m)を意味する。

【0084】

信号線路42の抵抗Rは、信号線路の材質と形状から計算することができる。例えば、信号線路を構成する導体金属の抵抗率を ρ 、信号線路の幅を w 、信号線路の厚みを d とすると、信号線路の単位長さあたりの抵抗Rは、次式(3)で与えられる。

20

【0085】

【数3】

$$R = \rho \frac{1}{wd} \quad (3)$$

【0086】

また、表皮効果の影響が現れる周波数帯域のSパラメータを求める場合には、以下の手順に従って抵抗Rの値を算出する。表皮効果とは、高周波信号が導体金属薄膜等の導体線

30

を流れる時、電流密度が導体線の表面で高く、表面から離れると低くなる現象のことである。すなわち、周波数が高くなるほど電流が表面へ集中するという効果である表皮効果によって、周波数が高くなるほど導体線の交流抵抗値は、見かけ上大きくなる。

【0087】

電磁場の強度が導体金属薄膜表面における値の $1/e$ (e は自然対数の底の値である。)倍の値まで減衰する距離 δ を表皮厚さ($skin\ depth$)といい、次式(4)で与えられる。

【0088】

【数4】

$$\delta = \sqrt{\frac{2}{\omega \mu \sigma}} \quad (4)$$

40

【0089】

ここで、 σ は導体金属のコンダクタンス、 ω は角周波数、 μ は導体金属の透磁率であり通常は真空の透磁率 μ_0 に等しい。

【0090】

いま、信号線路42の幅 w と薄膜の厚さ d との関係が、 $w > d$ であると仮定する。この幅 w は、信号線路42の延在方向に直交し、かつ基板20の表面に平行な方向にとった長さであり、厚さ d は、基板20の表面に直交する方向の長さである。一般に蒸着法で形成される金属膜の膜厚 d は100nmのオーダーである。一方、信号線路42の幅 w は数 μ

50

m ～数十 μm 程度に形成される。したがって、上述の仮定 $w > d$ は十分に成り立っている。

【0091】

表皮効果が顕著に発現するのは、距離 δ が $d/2$ 以下となる角周波数 ω においてである。このときの周波数 f は、式(4)において、 $\delta = d/2$ 、 $\omega = 2\pi f$ の関係を代入して、次式(5)で与えられる。

【0092】

【数5】

$$f = \frac{4}{\pi \mu \sigma d^2} \quad (5)$$

10

【0093】

図9を参照して表皮効果を考慮した抵抗値を求める。図9は抵抗値を算出するための金属直方体モデルを示す斜視図である。この金属直方体モデルは、高さが d [m]、幅が w ($> d$) [m]、長さが H [m] の金属の直方体である。この金属の直方体を、信号が伝播する導体線とみなすことができる。すなわち、後述する金属薄膜、好ましくはAu薄膜、で形成される信号線路の一部とみなすことができる。

【0094】

表面からの距離 $x \sim (x + dx)$ の範囲の領域での微小コンダクタンス $d\sigma$ は、図9に斜線を施して示してある領域の面積が $dx \times 2\{(w - 2x) + (d - 2x)\}$ であるから、次式(6)で与えられる。

20

【0095】

【数6】

$$dG = \sigma \cdot \exp\left(-\frac{x}{\delta}\right) \cdot \frac{2\{(w-2x)+(d-2x)\} dx}{H} \quad (6)$$

【0096】

この式を x について $0 \sim d/2$ まで積分してその逆数をとれば、次式(7)で与えられるように、この導体線の抵抗値 R ($= 1/G$) が求まる。

30

【0097】

【数7】

$$R = \frac{H}{2\sigma\delta \left\{ w+d-4\delta + (d-w+4\delta) \exp\left(-\frac{d}{2\delta}\right) \right\}} \quad (7)$$

【0098】

以上説明した計算結果をまとめると、以下のとおり式(8-1)及び式(8-2)として表すことができる。

【0099】

40

【数 8】

$$f < \frac{4}{\pi \mu \sigma d^2} \text{ のとき}$$

$$R = \rho \frac{1}{wd} \quad (8-1)$$

$$f \geq \frac{4}{\pi \mu \sigma d^2} \text{ のとき}$$

$$R = \frac{1}{2\sigma\delta \left\{ w+d-4\delta+(d-w+4\delta) \exp\left(-\frac{d}{2\delta}\right) \right\}} \quad (8-2)$$

10

【0100】

上述の式(8-1)及び式(8-2)において、周波数 f の値が $4/(\pi \mu \sigma d^2)$ の前後において抵抗値 R の値は不連続となる。しかしながら、実際の導体線においては、周波数 f の値の全てに対して抵抗値 R が式(8-2)で与えられるものとして扱っても、特段の問題は生じない。

【0101】

基板とコプレーナ線路とによって形成される単位長さ当たりのキャパシタンス成分の値 C_s 、及びコンダクタンスの値 G_s は、等角写像法によって求めることができる（例えば、論文：C.P.Wen, "Coplanar Waveguide: A Surface Strip Transmission Line Suitable for Nonreciprocal Gyromagnetic Device Applications", IEEE Transactions on Microwave Theory and Techniques, vol.MTT-17, No.12, pp.1087-1090 (1969)を参照）。

20

【0102】

図10(A)及び(B)を参照して、キャパシタンス成分の値 C_s 、及びコンダクタンスの値 G_s を導出する。図10(A)は、コプレーナ線路の、基板20の表面に垂直であり、かつ信号線路の長さ方向に対しても垂直な平面による切り口断面を示す図である。図10(B)は、等角写像によって得られるコプレーナ線路の写像を示す図である。

【0103】

図10(A)の紙面内において、信号線路42の幅方向の線対称中心を原点0とし、基板20の表面上であって、信号線路42の幅方向に x 軸、この x 軸と被測定基板とに垂直に y 軸を取る。信号線路42の両端の x 座標を $-a_1$ 及び a_1 とすると、信号線路42の幅 w は $2a_1$ で与えられる。また、接地導体44-1及び44-2の信号線路42に対する側の端の x 座標をそれぞれ $-b_1$ 及び b_1 とすれば、信号線路42から接地導体44-1及び44-2までのそれぞれの距離 g は、 $b_1 - a_1$ で与えられる。

30

【0104】

基板20は、 y 軸の負の方向に半無限大の大きさを有しているものとする。C.P.Wenの上述の論文によれば、図10(A)に示すコプレーナ線路を等角写像することによって、図10(B)に示す写像が得られる。すなわち図10(B)に示す写像において、誘電体である半無限大の基板20が、等角写像を表す複素平面上での4点 $(-a + jb)$ 、 $(a + jb)$ 、 $(-a)$ 、 (a) を頂点とする長方形で囲まれた図形として写像される。

40

【0105】

写像前の信号線路42、接地導体44-1及び44-2のそれぞれは、写像後は図10(B)に示すように、等角写像を表す複素平面上で $(-a + jb)$ 、 $(a + jb)$ 、 $(-a)$ 及び (a) で与えられる4点を頂点とする長方形を構成する4辺にそれぞれ写像される。信号線路42から接地導体44-1及び44-2までのそれぞれの距離 g は、写像によって、距離 b に変換され、等角写像を表す複素平面上での長方形の上下の辺の長さは $2a$ となる。

【0106】

このように写像することによって、コプレーナ線路を構成する導体部分と、基板と、コ

50

プレーナ線路を構成する導体部分、及び周囲の真空によって形成されるキャパシタの容量が計算可能となる。

【0107】

写像後の a 及び b の具体的な値は得られないが、上述の C.P.Wen の論文に開示された公式を用いれば、 a と b との比 (a/b) を得ることができる。比 (a/b) の値の求め方は後述するが、この比 (a/b) の値を用いて、コプレーナ線路を構成する導体部分と被測定基板とによって形成されるキャパシタンス成分の値 C_s 、及びコプレーナ線路を構成する導体部分及び被測定基板の双方以外の領域によって形成されるキャパシタンスの値 C_a は、それぞれ次式 (9-1) 及び (9-2) で与えられる。ここで、 ϵ_r は基板 20 の比誘電率、 ϵ_0 は真空の誘電率である。

10

【0108】

【数9】

$$C_s = 2\epsilon_r\epsilon_0 \frac{a}{b} \quad (9-1)$$

$$C_a = 2\epsilon_0 \frac{a}{b} \quad (9-2)$$

【0109】

次に、信号線路 42 のインダクタンス L を求める。コプレーナ線路を一体と見なす系全体のキャパシタンス C は、 $C_s + C_a$ で与えられる。すなわち、 $C = C_s + C_a$ である。

20

【0110】

コプレーナ線路を伝播する電磁波の位相速度 v_p は、次式 (10) で与えられる。

【0111】

【数10】

$$v_p = \sqrt{\frac{2}{\epsilon_r + 1}} c_0 \quad (10)$$

【0112】

従って、コプレーナ線路を一体と見なす系全体の特性インピーダンス Z_0 は、次式 (11) で与えられる。

30

【0113】

【数11】

$$Z_0 = \frac{1}{Cv_p} \quad (11)$$

【0114】

無線通信システムにおいては、特性インピーダンスは 50Ω に設定される場合が多いので、式 (11) で与えられる特性インピーダンスの値が 50Ω となるよう設定するのがよい。

【0115】

40

以上説明した内容を整理すると、信号線路 42 のインダクタンス L の値は、次式 (12) で与えられる。

【0116】

【数12】

$$L = C \cdot Z_0^2 \quad (12)$$

【0117】

最後に、コンダクタンス G_s は、誘電損失に係わるパラメータである。結晶基板の供給メーカからは、結晶基板についての、直流 (DC) 信号に対するコンダクタンス σ_p あるいは抵抗率 ρ_0 が提供される。上述の C.P.Wen の論文で開示されている等角写像法によっ

50

て、結晶基板に形成されるコプレーナ線路の直流信号に対するコンダクタンス G_s が求められ、 $G_s = \sigma_0 \times (a/b)$ で与えられる。

【0118】

次に、図11を参照して、基本的な分布定数回路として平面上に平行に配置された2本の平行導体線を考える。図11は、平面上に平行に配置された2本の平行導体線からなる分布定数回路の等価回路を示す図である。

【0119】

図11において、平行導体線の長さ方向に沿った方向に x 軸が設定されている。

【0120】

図11に示す等価回路の単位長さ（1m）当たりの抵抗、インダクタンス、コンダクタンス及びキャパシタンスを、それぞれ R_0 、 L_0 、 G_0 及び C_0 とする。図11に示す分布定数回路の微小区間に対してキルヒホッフの法則を適用する。

【0121】

x 軸上での点 x における電圧、電流をそれぞれ V 、 I として、点 $(x + dx)$ における電圧、電流をそれぞれ $(V + dV)$ 、 $(I + dI)$ とすると、電圧及び電流に対して、次式(13-1)および式(13-2)がそれぞれ成立する。

【0122】

【数13】

$$V - (V + dV) = R_0 dx \cdot I + L_0 \frac{dI}{dt} dx \quad (13-1)$$

10

20

$$I - (I + dI) = G_0 dx \cdot V + C_0 \frac{dV}{dt} dx \quad (13-2)$$

【0123】

式(13-1)及び式(13-2)を整理して、次式(14-1)及び式(14-2)が得られる。

【0124】

【数14】

$$-\frac{dV}{dx} = L_0 \frac{dI}{dt} + R_0 I \quad (14-1)$$

30

$$-\frac{dI}{dx} = C_0 \frac{dV}{dt} + G_0 V \quad (14-2)$$

【0125】

電圧 V 、電流 I に対してそれぞれ、 $V = V(x) \cdot \exp(j\omega t)$ 、 $I = I(x) \cdot \exp(j\omega t)$ として、式(14-1)及び式(14-2)に代入して、次式(15-1)及び(15-2)が得られる。

【0126】

40

【数15】

$$-\frac{dV}{dx} = (R_0 + j\omega L_0) I \quad (15-1)$$

$$-\frac{dI}{dx} = (G_0 + j\omega C_0) V \quad (15-2)$$

【0127】

式(15-1)及び(15-2)を x で微分すると、次式(16-1)及び(16-2)が得られる。

【0128】

50

【数 1 6】

$$-\frac{d^2V}{dx^2} = (R_0 + j\omega L_0) \frac{dI}{dx} \quad (16-1)$$

$$-\frac{d^2I}{dx^2} = (G_0 + j\omega C_0) \frac{dV}{dx} \quad (16-2)$$

【0 1 2 9】

式(16-1)及び(16-2)に式(15-1)及び(15-2)を代入すると、次式(17-1)及び(17-2)が得られる。

10

【0 1 3 0】

【数 1 7】

$$\frac{d^2V}{dx^2} = (R_0 + j\omega L_0) (G_0 + j\omega C_0) V \quad (17-1)$$

$$\frac{d^2I}{dx^2} = (R_0 + j\omega L_0) (G_0 + j\omega C_0) I \quad (17-2)$$

【0 1 3 1】

式(17-1)及び(17-2)で与えられる微分方程式の解 $V(x)$ 及び $I(x)$ は、それぞれ次式(18-1)及び(18-2)で与えられる。

20

【0 1 3 2】

【数 1 8】

$$V(x) = A \exp(\gamma x) + B \exp(-\gamma x) \quad (18-1)$$

$$I(x) = \frac{1}{W} \{-A \exp(\gamma x) + B \exp(-\gamma x)\} \quad (18-2)$$

【0 1 3 3】

ここで、A 及び B の値は境界条件によって確定する積分定数であり、W 及び γ は、それぞれ次式(19-1)及び(19-2)で与えられる。

30

【0 1 3 4】

【数 1 9】

$$W = \sqrt{\frac{R_0 + j\omega L_0}{G_0 + j\omega C_0}} \quad (19-1)$$

$$\gamma^2 = (R_0 + j\omega L_0) (G_0 + j\omega C_0) = (\alpha + j\beta)^2 \quad (19-2)$$

【0 1 3 5】

ここで、 γ は伝播係数と呼ばれ、 γ の実数部 α 及び虚数部 β は、それぞれ減衰定数及び位相定数と呼ばれる。

40

【0 1 3 6】

γ の実数部 α については、次式(20)で与えられる。

【0 1 3 7】

【数 2 0】

$$\alpha_c = \sqrt{\frac{1}{2} \left[\sqrt{(R_0^2 + \omega^2 L_0^2) (G_0^2 + \omega^2 C_0^2)} + (R_0 G_0 - \omega^2 L_0 C_0) \right]} \quad (20)$$

【0 1 3 8】

この発明の構成要素であるコプレーナ線路に対する γ の実数部 α は、式(20)の R_0 お

50

よび L_0 に、それぞれ式(8-2)及び式(12)で与えられる R 及び L を代入することによって求められる。また、この発明の対象であるコプレーナ線路のコンダクタンス G_0 及びキャパシタンス C_0 については、図8を参照して説明した G_s 、 C_s 、 C_i 及び C_a が関っている。

【0139】

図8(B)に示した、 G_s 、 C_s 、 C_i 及び C_a が関っている部分を、並列アドミッタンスとして表現し、その実部を G_0 、虚部を C_0 として代入すれば良い。

【0140】

C_i はアドミッタンスとして、 $j\omega C_i$ となる。また、 G_s 、 C_s が関っている部分は、 $G_s + j\omega C_s$ となる。よって、全体のアドミッタンスは、 $j\omega C_i (G_s + j\omega C_s)$ 10
 $\{G_s + j\omega(C_s + C_i)\}$ となる。

【0141】

C_a は、 $j\omega C_a$ となるから、図8(B)全体の並列アドミッタンスは、次式(21)で与えられる。

【0142】

【数21】

$$Y = \frac{\omega^2 G_s C_i^2 + j\omega \{C_i G_s^2 + \omega^2 C_i C_s (C_i + C_s)\}}{G_s^2 + \omega^2 (C_s + C_i)^2} + j\omega C_a \quad (21)$$

20

【0143】

従って、式(20)における G_0 及び C_0 はそれぞれ、次式(22-1)及び(22-2)となる。

【0144】

【数22】

$$G_0 = \frac{\omega^2 G_s C_i^2}{G_s^2 + \omega^2 (C_s + C_i)^2} \quad (22-1)$$

30

$$C_0 = \frac{\{C_i G_s^2 + \omega^2 C_i C_s (C_i + C_s)\}}{G_s^2 + \omega^2 (C_s + C_i)^2} + C_a \quad (22-2)$$

【0145】

また、式(20)で与えられる γ の実数部 α_c の値は、 Np/m (ネーパー/m) で表される値であるので、 dB/m で表すためには、 $20/\ln(10)$ を乗ずればよい。

【0146】

40

以上説明した様に、分布定数回路の等価回路に基づいてコプレーナ線路の減衰定数 α_c を求めることが可能である。

【0147】

以上のように導出して計算した減衰定数の周波数依存性を図12(A)に示す。ここでは、シリコン基板上に SiN 膜を積層し、この上に、 Au によってコプレーナ線路を形成した場合について計算している。

【0148】

ここでは、 Au の抵抗率を $\rho = 2.4 \times 10^{-8} \Omega \cdot m$ 、信号線路の幅を $w = 16 \mu m$ 、信号線路と接地導体の距離を $G = 12 \mu m$ 、信号線路の膜厚を $4 \mu m$ 、 Si の比誘電率を 11.9 、 SiN の比誘電率を 6.5 、 SiN の膜厚を $200 nm$ としている。

50

【0149】

また、シリコン基板の抵抗率については、 $10\text{ k}\Omega\cdot\text{cm}$ (○)、 $1\text{ k}\Omega\cdot\text{cm}$ (×)、 $100\Omega\cdot\text{cm}$ (◇)、 $10\Omega\cdot\text{cm}$ (●)、 $1\Omega\cdot\text{cm}$ (■) の場合についてそれぞれ計算している。また、比較のため、InP基板 (□) の場合について、InP基板の抵抗率を $1\times 10^{-7}\Omega\cdot\text{cm}$ として計算している。

【0150】

この結果から、InP基板と同程度の低い減衰定数を示すのは、シリコン基板の抵抗率が $1\text{ k}\sim 10\text{ k}\Omega\cdot\text{cm}$ であることが分かる。例えば、周波数が 1 GHz の場合、 $10\text{ k}\Omega\cdot\text{cm}$ 、 $1\text{ k}\Omega\cdot\text{cm}$ 及び InP の場合は、いずれも減衰定数が 100 (dB/m) 以下であるのに対し、 $1\Omega\cdot\text{cm}$ 、 $10\Omega\cdot\text{cm}$ 、 $100\Omega\cdot\text{cm}$ の場合は、減衰定数が 300 (dB/m) より大きい値である。また、周波数が 10 GHz の場合、InP が 70 (dB/m) 程度であるのに対し、 $10\text{ k}\Omega\cdot\text{cm}$ 、 $1\text{ k}\Omega\cdot\text{cm}$ の場合は、減衰定数がおよそ 100 (dB/m) と InP と同程度の値であるが、 $100\Omega\cdot\text{cm}$ の場合は、 400 程度となり、 $10\Omega\cdot\text{cm}$ 、 $1\Omega\cdot\text{cm}$ の場合は、 2000 以上と 1 桁以上大きい値となっている。

【0151】

上記の計算条件と同様の条件で製造したコプレーナ線路について測定した結果を、図 12 (B) に示す。図 12 (B) に示されるように、抵抗率が $10\text{ k}\Omega\cdot\text{cm}$ 、 $1\text{ k}\Omega\cdot\text{cm}$ の場合、周波数が 1 GHz のときに減衰定数が 1000 (dB/m) を超えており、 10 GHz のときは減衰定数が 2000 (dB/m) になるなど、減衰定数は、計算値より遥かに大きい値となっている。なお、上記の計算には、 $\tan\delta$ として知られる誘電損失の影響は考慮していないが、この誘電損失によるもの以上の劣化が見られる。これは、絶縁膜を SiO_2 膜とした場合も同様である。

【0152】

この原因を説明するため、SiN 絶縁膜と Si 基板との界面に低抵抗層の存在を仮定した。図 13 に低抵抗層の存在を仮定した場合の等価回路を示す。この低抵抗層の抵抗成分 R_L は、図 13 に示すように、コンダクタンス G_s に対して並列に接続される。

【0153】

この低抵抗層を仮定して減衰定数を計算した結果を図 14 (A) に示す。この結果、 $10\text{ k}\Omega\cdot\text{cm}$ 、 $1\text{ k}\Omega\cdot\text{cm}$ の場合に、周波数が 1 GHz のときに 1000 (dB/m) 程度となり、 10 GHz のときに 2700 (dB/m) 程度になるなど、図 12 (B) に示した実験結果を再現する。

【0154】

この減衰定数の増大は、コプレーナ線路を伝播する電磁波がこの低抵抗層を通じて接地導体に漏れることによるものと考えられる。この低抵抗層を仮定した場合、絶縁膜の膜厚を $10\text{ }\mu\text{m}$ 程度まで厚くすると、低抵抗層の影響を低減することができる。図 14 (B) は、低抵抗層を仮定して、絶縁膜の膜厚を $10\text{ }\mu\text{m}$ にした場合の減衰定数の計算結果を示している。

【0155】

以上、説明したように、高抵抗シリコン基板と絶縁膜の界面に低抵抗層があると減衰定数が増大する。そこで、本発明のコプレーナ線路のように絶縁膜をエッチングにより除去すると、低抵抗層が消失するので、ミリ波の周波数帯域で用いるコプレーナ線路が実現できる。

【図面の簡単な説明】

【0156】

【図 1】コプレーナ線路の切断端面を示す図である。

【図 2】エアブリッジ構造の切断端面を示す図である。

【図 3】コプレーナ線路の製造方法を説明するための工程図である。

【図 4】エアブリッジ構造の製造方法を説明するための工程図 (1) である。

【図 5】エアブリッジ構造の製造方法を説明するための工程図 (2) である。

【図 6】コプレーナ線路の評価方法を説明するための模式図である。

【図 7】減衰定数の周波数依存性を示す特性図である。

【図 8】コプレーナ線路の等価回路である。

【図 9】抵抗値を算出するための金属直方体モデルを示す模式図である。

【図 10】キャパシタンス及びコンダクタンスの値の導出に用いる写像を示す図である。

【図 11】分布定数回路の等価回路を示す図である。

【図 12】減衰定数の周波数依存性を示す特性図である。

【図 13】低抵抗層の存在を仮定した場合の等価回路である。

【図 14】減衰定数の周波数依存性を示す特性図である。

【符号の説明】

10

【0157】

10、12 コプレーナ線路

20、22 基板

24 凹部

30 絶縁膜

32 信号線路用絶縁膜

34 接地導体用絶縁膜

40 金属膜

42 信号線路

44 接地導体

50 保護膜

52、76 開口部

62 カレントフィルム

64 金属

70、75、78 レジストパターン

124 ネットワークアナライザ

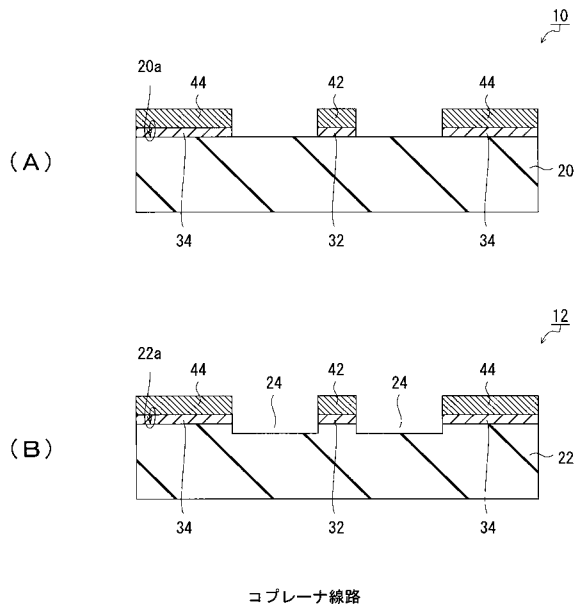
126 パーソナルコンピュータ

128 基板搭載ステージ

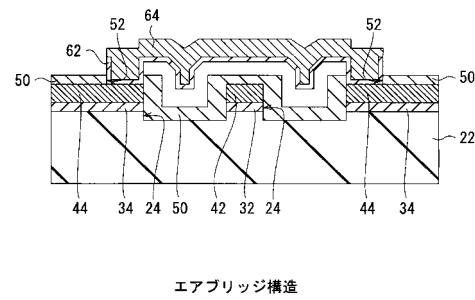
131-1、131-2 プローブヘッド

20

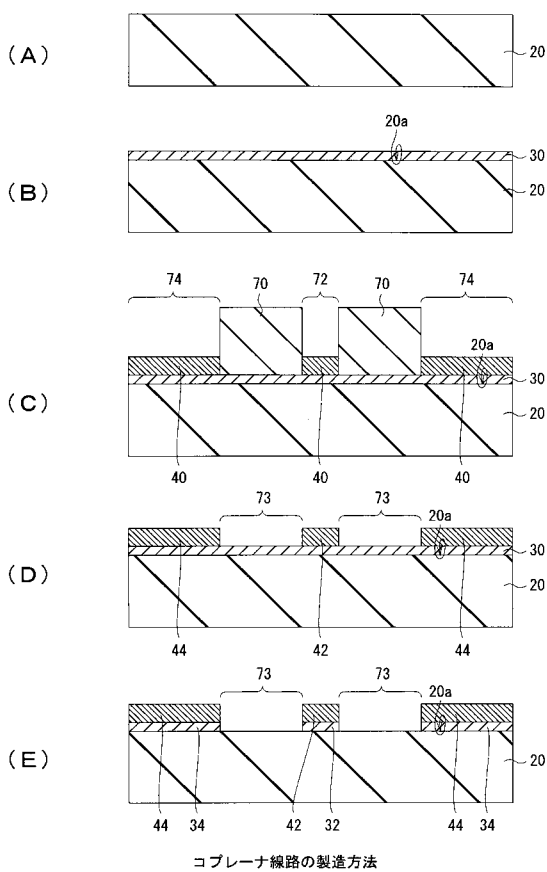
【図 1】



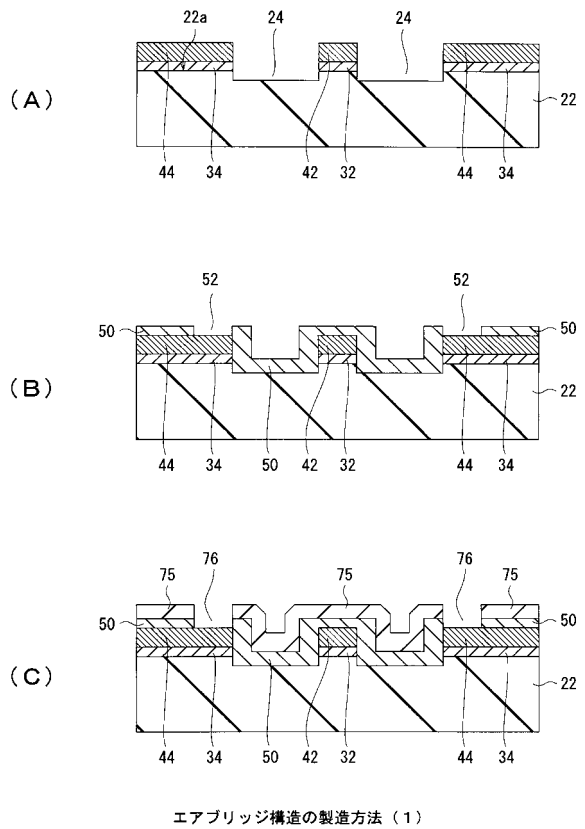
【図 2】



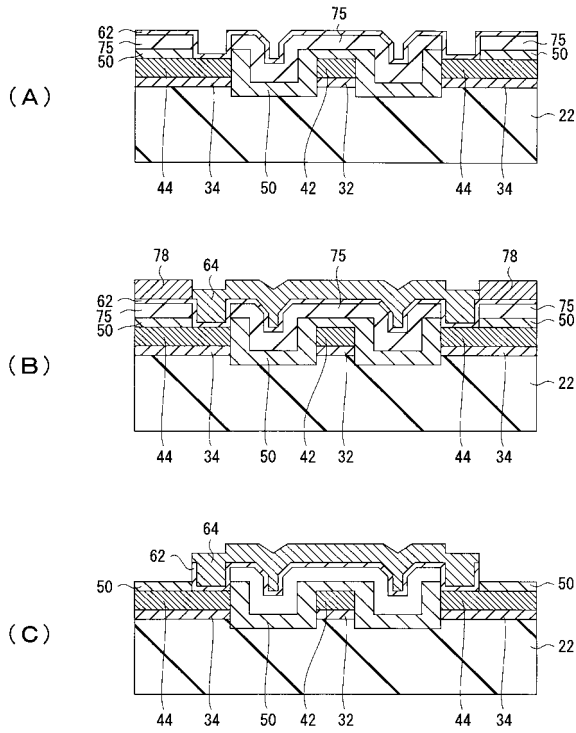
【図 3】



【図 4】

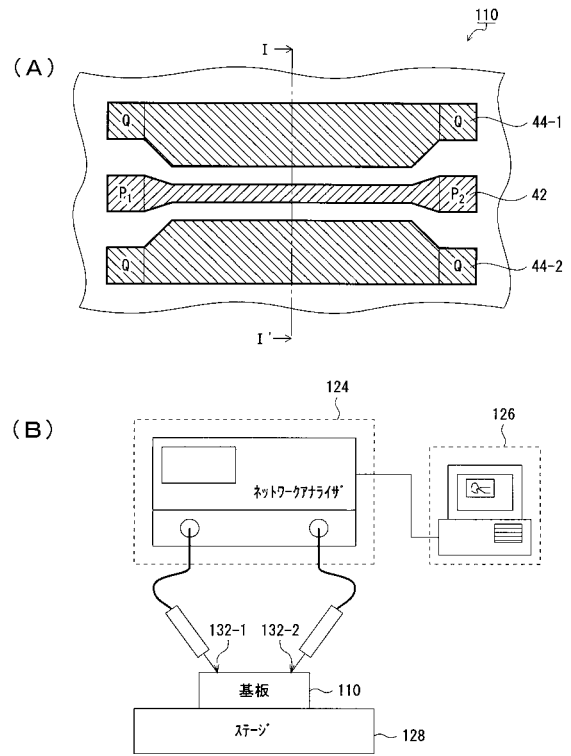


【図 5】



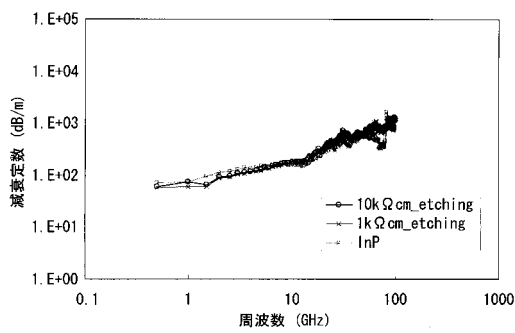
エアブリッジ構造の製造方法 (2)

【図 6】



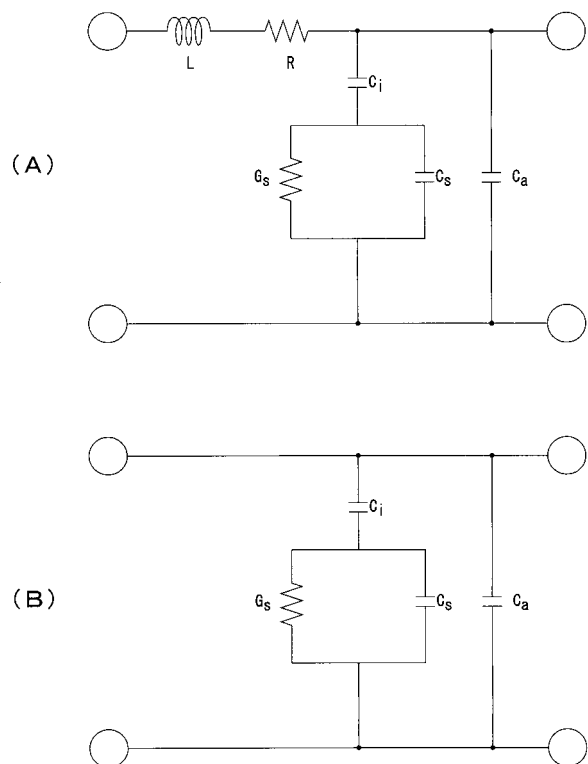
コプレーナ線路の評価方法

【図 7】



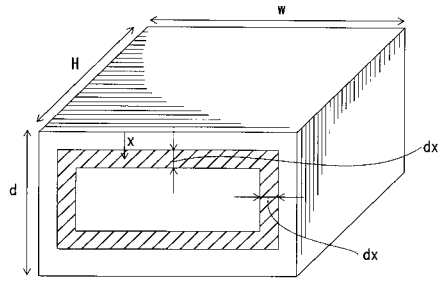
減衰定数の周波数依存性

【図 8】



コプレーナ線路の等価回路

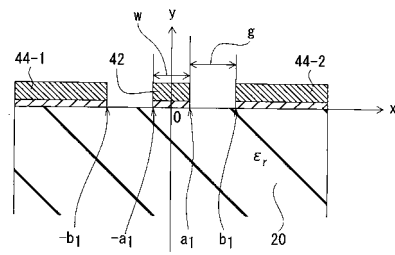
【図 9】



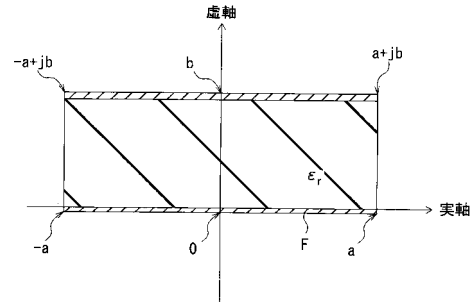
抵抗値を算出するための金属直方体モデル

【図 10】

(A)

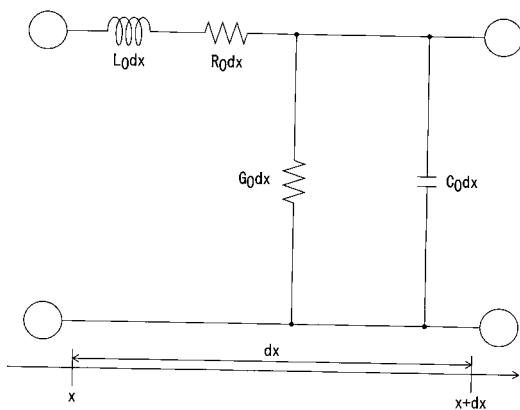


(B)



等角写像

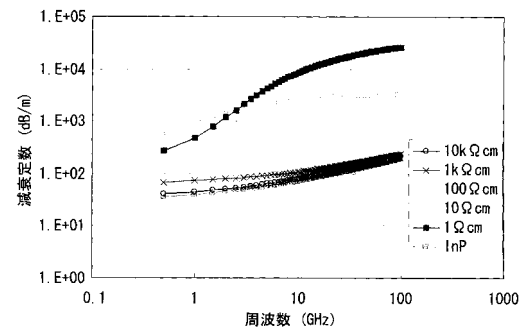
【図 11】



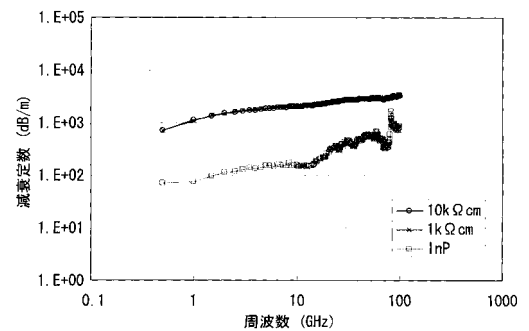
分布定数回路の等価回路

【図 12】

(A)

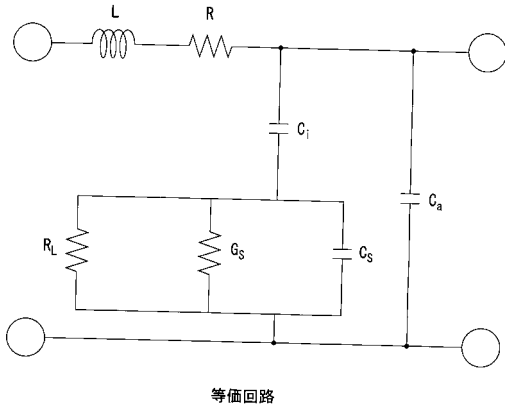


(B)

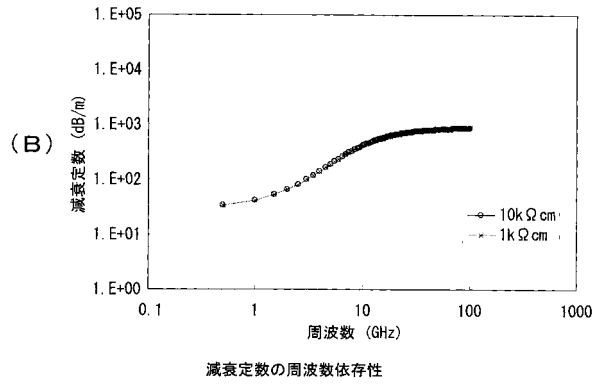
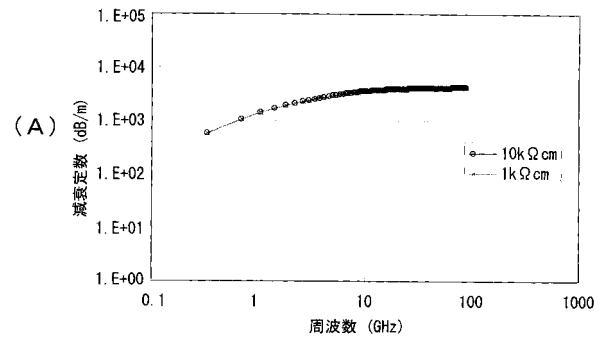


減衰定数の周波数依存性

【図 13】



【図 14】



フロントページの続き

(72)発明者 星 真一

東京都港区西新橋三丁目１番１号 沖電気工業株式会社内

Fターム(参考) 5E338 AA01 AA18 CC02 CC05 CD02 CD13 EE14

5J014 CA05 CA52