



(12) 发明专利

(10) 授权公告号 CN 101099085 B

(45) 授权公告日 2011.01.19

(21) 申请号 200580046181.0

(22) 申请日 2005.12.15

(30) 优先权数据

11/031,504 2005.01.07 US

(85) PCT申请进入国家阶段日

2007.07.09

(86) PCT申请的申请数据

PCT/US2005/045583 2005.12.15

(87) PCT申请的公布数据

WO2006/073737 EN 2006.07.13

(73) 专利权人 佛姆法克特股份有限公司

地址 美国加利福尼亚州

(72) 发明人 C·A·米勒

(74) 专利代理机构 上海脱颖律师事务所 31259

代理人 脱颖

(51) Int. Cl.

G01R 31/02 (2006.01)

(56) 对比文件

US 6784674 B2, 2004.08.31, 全文.

US 5623214 A, 1997.04.22, 说明书正文第6栏49行至第53行及附图1b.

US 20030020502 A1, 2003.01.30, 说明书正文的第2页第0022段至第3页第0051段、图1.

US 5086271 A, 1992.02.04, 全文.

US 4392107 A, 1983.07.05, 全文.

US 6798225 B2, 2004.09.28, 说明书正文第4栏第64行至第6栏第41行, 第11栏第15行至第44行及附图4, 5, 6, 15.

审查员 刘俊杰

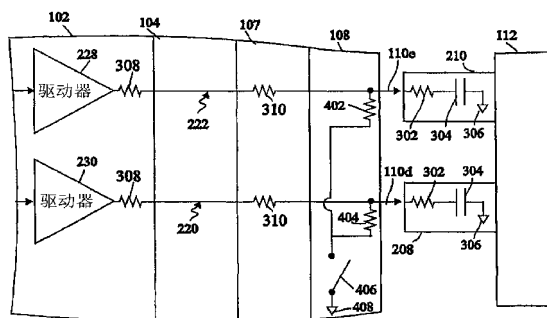
权利要求书 2 页 说明书 9 页 附图 7 页

(54) 发明名称

用于提高电子器件测试系统的工作频率的方法和装置

(57) 摘要

测试系统包括端接于探针中的通信信道, 该探针接触待测电子器件的输入端。电阻器连接在探针附近的通信信道与接地之间。该电阻器可减小该端的输入阻抗, 由此可减小输入端的上升时间和下降时间。信道可以端接在具有多个路径的分支中, 其中各个路径是由用于接触待测电子器件各端的探针来端接的。这些分支中包括隔离电阻器, 用于防止一个输入端的故障传播到其它输入端。各分支中都设有分流电阻器, 用于减小该端的输入阻抗, 由此减小输入端的上升时间和下降时间。还可以调整分流电阻器的大小, 以减少、最小化或者消除通过该信道所返回的信号反射。



1. 一种在测试机与待测电子器件之间交互测试信号的装置,所述装置包括:
结构;
多个信道端子,所述信道端子设置在所述结构上并且被配置成与来自所述测试机的通信信道电连接;
多个探针,所述探针设置在所述结构上并且被配置成接触所述电子器件的测试特征;
多个驱动信道,所述驱动信道将一些信道端子与一些探针连接起来;以及
多个分流电阻器,所述分流电阻器设置在所述结构上,每个所述分流电阻器直接连接到所述驱动信道之一,其中
所述驱动信道中至少一个包括多个分支,
每个所述分支电连接到所述信道端子之一,
每个所述分支端接在所述探针的一个不同的一个,
每个所述分支包括设置在所述信道端子和所述分支端接在其中的探针之间的分支中的隔离电阻器,以及
每个所述分支通过所述分流电阻器之一从设置在所述分支中的所述隔离电阻器和所述分支端接在其中的所述探针之间电连接到接地。
2. 如权利要求 1 所述的装置,其特征在于,所述分流电阻器是薄膜电阻器。
3. 如权利要求 1 所述的装置,其特征在于,所述结构包括第一基板且所述探针设置在所述第一基板上。
4. 如权利要求 3 所述的装置,其特征在于,所述分流电阻器设置在所述第一基板上。
5. 如权利要求 4 所述的装置,其特征在于,所述分流电阻器是薄膜电阻器。
6. 如权利要求 4 所述的装置,其特征在于,所述探针和所述分流电阻器都设置在所述第一基板的第一表面上。
7. 如权利要求 4 所述的装置,其特征在于,所述分流电阻器设置在所述第一基板之内。
8. 如权利要求 3 所述的装置,其特征在于,所述结构进一步包括第二基板且所述信道端子设置在所述第二基板上。
9. 如权利要求 4 所述的装置,其特征在于,所述隔离电阻器设置在所述第一基板上。
10. 如权利要求 4 所述的装置,其特征在于,所述分流电阻器是薄膜电阻器,并且所述隔离电阻器是设置在所述第一基板上的薄膜电阻器。
11. 一种适用于测试包括多个输入端的电子器件的方法,每个所述输入端包含电容,该方法用于包括测试机和端接于探针中的多个驱动信道的测试系统中,所述方法包括:
提供多个驱动器,每个所述驱动器连接至所述驱动信道之一;
提供多个分流电阻器,每个所述分流电阻器设置在所述驱动信道之一中的探针末端处并连接着接地;
使所述探针与所述输入端接触,每个所述驱动信道通过所述探针之一连接至一个所述输入端;
利用开关将所述多个分流电阻器连接到一些驱动信道,其中所述开关被配置成有选择地将所述分流电阻器与所述一些驱动信道连接和断开;
通过所述一些驱动信道将来自所述测试机的测试信号提供给所述电子器件,以执行所述电子器件的高频功能性测试;

利用所述开关以断开所述分流电阻器和所述一些驱动信道 ; 以及

当所述分流电阻器与所述一些驱动信道断开时, 通过所述驱动信道提供第二测试信号, 以执行所述电子器件的参数检验。

12. 如权利要求 11 所述的方法, 其特征在于, 所述分流电阻器被配置成提高从所述测试机通过所述一些驱动信道将所述测试信号提供给所述电子器件所处的频率。

13. 如权利要求 11 所述的方法, 其特征在于, 所述分流电阻器减小所述输入端的上升时间。

14. 如权利要求 13 所述的方法, 其特征在于, 所述分流电阻器减小所述输入端的下降时间。

15. 如权利要求 13 所述的方法, 其特征在于, 所述分流电阻器连接到所述一些驱动信道, 每个所述分流电阻器都提供在所述驱动信道之一与接地之间的电阻性电路路径。

用于提高电子器件测试系统的工作频率的方法和装置

[0001] 发明背景

[0002] 本发明一般可应用于沿一个或多个通信信道向下驱动数据的任何系统。这种系统的一个示例是用于测试电子器件（比如半导体器件）的测试系统。图 1 示出了用于测试电子器件的测试系统 100 的简化框图。图 1 所示的测试系统 100 可以测试非单一半导体晶片构成的芯片、单一芯片（封装或未封装的）或多芯片模块。这种系统 100 可以配置成测试其它类型的电子器件（比如印刷电路板）。如图所示，系统 100 包括测试机 102、通信连接 104（例如，同轴电缆、光纤链路、无线通信链路等）、探针头 107 和探针卡 108，探针卡 108 用于在测试机 102 和待测的电子器件 112（“DUT”）之间传送测试信号。测试系统 100 还包括外壳 106，外壳 106 具有可移动的卡盘 114 以便于支持并移动 DUT 112。探针卡的探针 110 与 DUT 112 接触，由此与 DUT 形成电连接。

[0003] 测试机 102 产生测试数据，通过导电路径（该路径穿过通信连接 104、探针头 107 和探针卡 108）构成的通信信道将测试数据驱动到 DUT 112 的输入端（图 1 中未示出）。DUT 112 所产生的响应数据是通过 DUT 的输出端输出的并且通过比较信道（也由导电路径构成，该路径通过探针卡 108、探针头 107 和 104）传递给测试机 102。通常，测试机 102 随后将 DUT 112 所产生的响应数据与预期的响应数据进行比较从而确定 DUT 112 是否良好。（这种测试可以附加或者替代用于评定 DUT 的工作情况。）

[0004] 图 2 示出了典型的 DUT 112，它具有两个输入端 208 和 210、两个输出端 204 和 206、一个电源端 212 和一个接地端 202。（典型的 DUT 可能具有更多的端子，但为了便于描述和讨论，图 2 只示出了 6 个端子。）如图 2 所示，由测试机 102 通过电源通道 224 向电源端 212 提供电源，电源通道 224 由通过通信连接 104、探针头 107 和探针卡 108 的导电路径构成，探针卡 108 包括与电源端 212 相接触的探针 110f。相类似的是，测试机 102 通过接地通道 214 提供接地连接，该接地连接端接于探针 110a 中。测试机 102 中的驱动器 228 和 230 通过驱动信道 220 和 222（它们分别端接于输入端 208 和 210 中）将测试数据驱动到输入端 208 和 210。测试机 102 中的比较器 232 和 234 接收由 DUT 112 产生且通过输出端 204 和 206 输出的响应数据。（比较器 232 和 234 可以将该响应数据与预期的响应数据进行比较。）控制模块 226 控制测试机 102 的整体操作，提供电源和接地，产生测试数据，获取实际响应数据和预期响应数据的比较结果，和 / 或产生定时信号等。

[0005] 图 3 示出了测试机 102 的局部视图，仅示出了驱动信道 222 和 220 的驱动器 228 和 230。在图 3 中，电阻器 308 表示驱动器（228 或 230）的输出阻抗，而电阻器 310 表示通信信道（220 或 222）的特性阻抗。在图 3 中，假定 DUT 112 是互补金属氧化物半导体（CMOS）器件。众所周知，CMOS 器件（比如 112）的输入端（例如 208 或 210）主要是电容性的。用于输入端 208 和 210 的简化等效电路在图 3 中被显示成电阻器 302（表示输入端（例如 208 或 210）的输入阻抗）与电容器 304（表示输入端 208 和 210 的主要电容特征）的串联。（306 表示接地。）

[0006] 众所周知，直到电容器 304 累积了足够的电荷，输入端 208 或 210 从低到高的信号变化才寄存于 DUT 112。相似地，直到电容器 304 的电荷消失，输入端 208 或 210 从高到低

的信号变化才寄存于 DUT 112。为电容器 304 充电所需的时间通常称之为上升时间,而使电容器 304 放电所需的时间是下降时间。

[0007] 众所周知,串联的电阻器和电容器的上升时间正比于阻抗和电容的乘积。上升时间的时间常数 (τ) 表达如下: $\tau = R * C$ (其中 τ 是上升时间或下降时间的时间常数, R 是电阻器的阻抗, C 是电容器的电容,并且 * 表示乘法)。电容器 304 两端的电压表达如下: $v_c(t) = C * v_d * (1 - e^{-t/\tau})$, 其中

[0008] • $v_c(t)$ 是时间为 t 时电容器 304 两端的电压,

[0009] • v_d 是驱动器 228 或 230 的输出电压,

[0010] • t 是从 v_d 的上升沿算起的时间 (从低到高电压电平)

[0011] • τ 是时间常数,并且 $\tau = R * C$

[0012] • R 是各驱动器 228 和 230 与各输入端 208 和 210 的电容 304 之间的总阻抗 (因此, R 是驱动器的输出阻抗 308、驱动信道的特性阻抗 310 以及 DUT 112 的输入端的输入阻抗 302 这三者之和), 并且,

[0013] • C 是电容器 304 的电容。

[0014] 串联的电阻器和电容器的下降时间还正比于阻抗和电容的乘积,并且可以应用相同的时间常数 (τ)。电容器 304 两端的电压表达如下: $v_c(t) = C * v_o * e^{-t/\tau}$, 其中 v_o 是电容器上的初始电荷,其它参数就像上文所定义的那样。

[0015] 很显然,输入端 208 和 210 的上升时间和下降时间会限制输入到 DUT 112 的信号切换频率。很明显,测试系统 100 会增加 DUT 112 的输入端 208 和 210 的上升时间和下降时间。这是因为,对于每个驱动器 228 和 230 以及驱动信道 220 和 222 而言,驱动器 228 和 230 的输出阻抗 308 以及信道 220 和 222 的特性阻抗 310 会有效地增加 DUT 112 的输入端 208 和 210 的阻抗 302。

[0016] 对 DUT 112 的切换频率的另一个潜在的限制源自信道 220 和 222 上的信号反射。由驱动器 228 或 230 通过信道 222 或 220 所驱动的测试信号将 (至少局部地) 发生反射偏离输入端 210 或 208,并且通过信道 222 或 220 返回至驱动器 228 或 230。如果驱动器输出阻抗 308 与信道 (222 或 220) 的特性阻抗 310 相匹配,则所反射的信号被驱动器输出阻抗 308 吸收并且不会从信道 (222 或 220) 反射到 DUT 112。驱动器 (或者信号源) 的输出阻抗与信道的特性阻抗相匹配这样一种结构常常被称为“源端接”。即使图 3 所示系统是源端接,通过信道 222 和 220 所进行的反射也有可能引起抖动、噪声、或符号间的干扰,这些都会限制输入端 210 和 208 的切换频率。

[0017] 在许多测试应用中,提高 DUT 测试频率都将是有利的。

[0018] 发明简述

[0019] 在本发明的一个实施方式中,测试系统包括端接于探针中的通信信道。探针接触待测电子器件的输入端,并且测试数据通过通信信道驱动待测电子器件。电阻器连接在探针附近的通信信道和接地之间。因此,该电阻器与输入端的输入阻抗和电容并联,该电阻器可减小该端的输入阻抗,由此可减小该输入端的上升时间和下降时间。还可以调整电阻器的大小,以便于减少、最小化或消除通过通信信道所返回的信号反射。

[0020] 在本发明的第二实施方式中,测试系统包括分成多个路径的通信信道,每个路径端接于探针中。探针接触待测电子器件上的输入端。各分支中都包括隔离电阻器,从而防

止一个输入端处的故障传播到其它输入端。各分支中都设有分流电阻器。分流电阻器从探针电连接着接地,从而进一步减小该端的输入阻抗,由此减小输入端的上升时间和下降时间。还可以调整分流电阻器的大小,以便于减少、最小化或消除通过通信信道所返回的信号反射。

[0021] 附图简述

[0022] 图 1 示出了典型的现有技术测试系统。

[0023] 图 2 示出了图 1 所示测试系统的一些元件的简化方框图。

[0024] 图 3 示出了图 2 所示测试系统的局部视图。

[0025] 图 4 示出了本发明的第一典型实施方式,其中测试系统包括分流电阻器,以便于提高测试系统的工作频率。

[0026] 图 5 示出了典型的探针卡组件。

[0027] 图 6A 和 6B 示出了图 5 所示探针板的俯视图和底视图。

[0028] 图 7A 和 7B 示出了图 5 所示内插器的俯视图和底视图。

[0029] 图 8A 和 8B 示出了图 5 所示探针基板的俯视图和底视图。

[0030] 图 9 示出了本发明的第二实施方式,其中测试系统包括分流电阻器,以便于提高测试系统的工作频率。

[0031] 图 10 示出了多个分流电阻器在测试系统中的应用,该测试系统将测试数据扇出到多个待测器件。

[0032] 图 11A 示出了针对图 10 所示测试系统所用的探针卡组件而构成的探针基板的俯视图。

[0033] 图 11B 示出了图 11A 的探针基板的底部透视图。

[0034] 图 12 图示说明了用于构成图 11A 所示探针基板的两个层之间的界面。

[0035] 图 13A 示出了探针基板的一部分的俯视透视截面图。

[0036] 图 13B 示出了图 13A 的探针基板的底视图。

[0037] 典型实施方式的详细描述

[0038] 尽管本说明书描述了本发明的典型实施方式和应用,但是本发明并不限于这些典型实施方式和应用,或者并不限于这些典型实施方式操作方式或描述方式。

[0039] 图 4 示出了本发明的第一实施方式,其中包括分流电阻器 402 和 404,以便于减小 DUT 112 的输入端 208 和 210 的上升时间和下降时间。图 4 示出了图 2 所示测试系统 100 中与图 3 所示相同的局部视图。即,两个驱动器 228 和 230 驱动两个信道 220 和 222,这两个信道包括通过通信连接 104、探针头 107 和探针卡组件 108(它包括探针 110d 和 110e)的导电路径。探针 110d 和 110e 接触 DUT 112 的输入端 208 和 210,由此与这两个输入端 208 和 210 电连接。

[0040] 如图 4 所示,在各个驱动信道 220 和 222 的探针末端处或其附近都设置分流电阻器 402 和 404。分流电阻器 402 和 404 连接着接地 408。(在图 4 中,分流电阻器 402 和 404 任选地通过开关 406 连接着接地 408,这将在下文中进行讨论。)存在于各个信道的分流电阻器 402 和 404 可改善输入端 208 和 210 的上升时间和下降时间。

[0041] 很明显,当开关 406 关闭时,各个分流电阻器 402 和 404 通常是与各端 208 和 210 的输入阻抗 302 相并联。众所周知,并联的两个电阻器的总阻抗小于任一阻抗自身的阻抗。

(用于求并联阻抗之和的公知公式是 $R_T = (R_1 * R_2) / (R_1 + R_2)$, 其中 R_T 是并联电阻器 R_1 和 R_2 的总阻抗, 而 $*$ 表示相乘。) 因此, 分流电阻器 402 和 404 可减小驱动器 228 和 230 与输入端 210 和 208 之间的总阻抗, 进而减小时间常数 $\tau = R * C$ 以及各输入端 208 和 210 的上升时间和下降时间。通过减小输入端 208 和 210 的输入阻抗 302 的有效电阻, 分流电阻器 402 和 404 可有效地减小或消除驱动器输出阻抗 308 和驱动信道阻抗 310 的效应, 这两种阻抗都与端输入阻抗 302 串联, 从而增加了输入端的上升时间和下降时间。因此, 通过适当地调整分流电阻器 402 和 404 的大小, 以便于减小 DUT 112 的输入端 208 和 210 的上升时间和下降时间, 从而提高 DUT 112 的测试频率。

[0042] 通过调整分流电阻器 402 和 404 的大小, 以便于减少、最小化或者消除信号的反射, 从而有可能进一步提高像图 4 所示系统那样的系统工作频率。通过使信道 222 或 220 末端处的阻抗与信道阻抗 310 匹配或接近匹配, 便可以减少、最小化或者消除信道 222 或 220 的 DUT 末端处的反射。(假定驱动器输出阻抗 308 和信道阻抗 310 匹配(即, 它们具有相等或大约相等的值)。) 这一点可以这样来实现: 通过调整分流电阻器 402 或 404 的大小, 从而使信道 222 或 220 末端处所提供的 DUT 端输入阻抗 302 的总阻抗等于或大约等于信道阻抗 310。注意到, 分流电阻器 402 或 404 与 DUT 端输入阻抗 302 并联, 众所周知, 并联电阻器的总阻抗是并联电阻器的乘积除以并联电阻器之和。因此, 为了消除反射, 应该调整分流电阻器 402 或 404 的大小, 使得分流电阻器 402 或 404 与 DUT 输入端阻抗 302 的总阻抗等于信道阻抗 310。通过使分流电阻器 402 或 404 与并联 DUT 输入端阻抗 302 的总阻抗大约等于或至少更接近等于信道阻抗 310, 便可以减少或者最小化这种反射。对于许多器件(比如 CMOS 器件)而言, 器件的输入阻抗 302 充分地大于传输线阻抗 310 而使得后者可以忽略, 因此可以使分流电阻器 402 和 404 等于传输线阻抗 310 以便于适当匹配。

[0043] 应该很明显, 对于各信道 222 和 220 而言, 分流电阻器 402 或 404 形成具有信道阻抗 310 的分压器。在 DUT 输入端 210 或 208 切换到高状态并且电容器 304 充满电之后, 相当大的电流停止流入 DUT 输入端 210 或 208, 而流过分流电阻器 402 或 404。驱动器 228 或 230 所输出的电压应该使得分流电阻器 402 或 404 两端的电压足以使 DUT 输入端 210 或 208 保持在高状态中。因此, 例如, 如果分流电阻器 402 或 404 与信道阻抗 310 大小相同, 则驱动器 228 或 230 的输出电压(此处, 驱动器包括其输出阻抗 308 并且驱动器输出电压是驱动信道 222 或 220 的电压)应该是使 DUT 输入端 210 或 208 保持在高状态中所需电压的两倍。(众所周知, 在电压源以及串联的第一和第二电阻器所构成的分压器电路中, 第二电阻器两端的电压是源电压乘以第二电阻器的阻抗并且除以第一和第二电阻器之和。)

[0044] 开关 406 允许分流电阻器 402 和 404 在使用和不使用之间切换。当开关 406 关闭时, 分流电阻器 402 和 404 连接着接地 408 并且减小输入端 208 和 210 的上升时间和下降时间。当开关 406 打开时, 便从图 4 所示系统中有效地取出了分流电阻器 402 和 404。

[0045] 像参数检验等一些测试最好是在开关 406 打开时进行。参数检验包括许多用于确定 DUT 112 的一个或多个端是否短接着接地或另一个端的测试以及用于确定流过一个端的漏电流的测试。如上所述, 在开关 406 关闭时, 测试系统已准备好执行高频功能性测试。

[0046] 图 5 示出了典型的探针卡组件, 可用于测试半导体晶片的芯片或其它电子器件, 其中包括但不限于单一芯片(封装的或未封装的)、多芯片电子模块等。图 5 所示探针卡组件可以用在像图 1 所示测试系统 100 那样的测试系统中。图 5 所示的典型探针卡组件包

括探针板 502, 探针板 502 在一边上具有用于接触探针头 (例如, 图 1 的探针头 107) 的端子 505。通过探针板 502 的电连接 510 将端子 505 连接着端子 512。内插器 504 用探针基板 506 电连接着探针板端子 512。内插器 504 包括与端子 512 啮合的电触点 514 (它们可以是伸长的弹簧触件)。内插器的电触点 514 附着于内插器 504 的一边上的端子 516, 并且通过连接器 520 电连接着内插器 504 的另一边上的端子 515。电触点 522 (它们可以与电触点 514 相似) 与探针基板 506 上的端子 524 啮合。端子 524 通过连接 526 穿过探针基板 506 而电连接着探针端子 525, 并且用于接触 DUT (图 5 中未示出) 的探针 530 附着于探针端子 525。因此, 在探针板 502 上的端子 505 与探针基板 506 上的探针 530 之间设置了电路路径。通过使用合适的手段, 可以将探针板 502、内插器 504 和探针基板 506 一个接一个地固定起来。美国专利 5, 974, 662 更详细地描述了这种探针卡组件, 该专利全文引用在此作为参考。

[0047] 图 6A 和 6B 分别示出了探针板 502 的俯视图和底视图。如图 6A 所示, 端子 505 设置在探针板 502 的一边上, 而端子 512 设置在探针板 502 的另一边。相似的是, 图 7A 和 7B 分别示出了内插器 504 的俯视图和底视图, 其中端子 516 在一边而端子 515 在另一边。内插器 504 上的端子 516 排列成对应于探针板 502 上的端子 512。图 8A 和 8B 同样分别示出了探针基板 506 的俯视图和底视图, 其中端子 524 设置在一边而探针端子 525 位于另一边。探针基板 506 上的端子 524 排列成对应于内插器 504 上的端子 515。探针端子 525 排列成对应于一个或多个 DUT 上的输入端、输出端、电源端和接地端等的位置, 并且探针 530 附着于探针端子 525。

[0048] 分流电阻器 402 和 404 最好置于图 5 所示的探针卡组件上并尽可能接近探针 530。因此, 分流电阻器 402 和 404 最好置于探针基板 506 上。然而, 分流电阻器 402 和 404 可以置于探针板 502、内插器 504、或探针基板 506 中的任一个或多个之上。此外, 分流电阻器 402 和 404 可以置于探针板 502、内插器 504、或探针基板 506 的任一边上。事实上, 分流电阻器 402 和 404 可以置于探针板 502、内插器 504、或探针基板 506 之内 (例如, 在探针板 502 内沿连接 510, 在内插器 504 内沿连接 520, 或在探针基板 506 内沿连接 526)。开关 406 可以同样置于探针板 502、内插器 504、或探针基板 506 上的任何位置。分流电阻器 402 和 404 可以嵌入在探针板 502、内插器 504、或探针基板 506 之内或之上的薄膜电阻器来实现, 或者以附着于探针板 502、内插器 504、或探针基板 506 的分立电阻器电路元件来实现。

[0049] 图 9 示出了本发明的另一个典型实施方式。图 9 示出了构成用于驱动信道 922 的驱动器 928, 该信道 922 通过三个探针 920、924 和 926 而连接着三个 DUT 936、938 和 940 的输入端 30(e)、32(e) 和 34(e)。驱动器 928 和驱动信道 922 可以与图 2 的驱动器 228 和驱动信道 222 相似, 并且驱动器 928 和驱动信道 922 可以是像图 2 所示测试系统这样的测试系统中许多这种驱动器和驱动信道中的一种。

[0050] 如图 9 所示, 驱动信道 922 包括三个分支 902、904 和 906, 这三个分支通过三个探针 920、924 和 926 将驱动器 928 连接着三个 DUT 936、938 和 940 的三个输入端 30(e)、32(e) 和 34(e)。这样, 在测试机 102 (参照图 1) 处为一个 DUT 产生的测试数据可以用于测试三个 DUT。当然, 驱动信道可以扇出到少于或多于三个端子, 并且一些或全部端子可以位于同一 DUT 上。还应该很明显, 可以使用附加的比较信道或复用方案, 从而将多个 DUT 所产生的响应数据返回到测试机。

[0051] 在图 9 中, 隔离电阻器 980 设置在每个分支 902、904 和 906 上, 以防止一个端子

(例如 30(e)) 处的故障对另一个端子 (例如 32(e)) 造成不利影响。例如,若没有隔离电阻器 980,则端子 30(e) 短接到接地这一故障将通过分支 902、904 和 906 将端子 32(e) 和 34(e) 短接到接地,从而使 DUT 938 和 940 因具有与 DUT936 相同的故障而无法进行正常测试。然而,隔离电阻器 980 将端子 30(e) 处的故障与端子 32(e) 和 34(e) 隔离开。

[0052] 附加电阻器 (即隔离电阻器 980) 的存在可能对端子 30(e)、32(e) 和 34(e) 的上升时间和下降时间造成不利影响。(如上所述,附加阻抗可能会增加适用于各输入端 30(e)、32(e) 和 34(e) 的方程 $\tau = R \cdot C$ 中的 R 的值,因此增大各输入端的上升时间和下降时间。)事实上,分支 (例如,902、904 和 906) 数目越多,对输入端 30(e)、32(e) 和 34(e) 的上升时间和下降时间的潜在影响就越大。如图 9 所示,接地的分流电阻器 990 设置在各分支 902、904 和 906 中。如上所述,分流电阻器 990 (它们有效地与各端 30(e)、32(e) 和 34(e) 的输入阻抗并联) 将减小隔离电阻器 980 的效应并且通常改善输入端 30(e)、32(e) 和 34(e) 的上升时间和下降时间。

[0053] 应该很明显,各分支 902、904 和 906 中的分流电阻器 990 构成了具有各分支 902、904 和 906 中的隔离电阻器 980 的分压器电路。如上文参照图 4 所讨论的,应该调整各分支 902、904 和 906 中的分流电阻器 990 和隔离电阻器 980 的大小,使得在驱动器 928 输出高信号的同时,在各探针 920、924 和 926 处保持足够的电压以使 DUT 936、938 和 940 的各输入端 30(e)、32(e) 和 34(e) 保持在高状态中。应该注意到,为了简化讨论,图 9 没有示出输出驱动器 928 的输出阻抗,也没有示出信道 922 的信道阻抗,但这种阻抗是存在的。如上文参照图 4 所描述的那样,可以调整分流电阻器 990 和隔离电阻器 980 的大小,以便于减少、最小化或消除由驱动器 928 通过信道 922 所返回的驱动信号的反射。应该注意到,图 9 可以包括一个或多个像图 4 所示开关 406 那样的开关,从而切换分流电阻器 990 使其与分支 902、904 和 906 有效连接或断开连接,这可能有利于上文参照图 4 所讨论的参数测试。

[0054] 图 10 示出了分流电阻器和隔离电阻器一起使用的典型实现方式。图 10 所示典型的测试系统示出了图 9 所示驱动器 928 和驱动信道 922,用于在测试系统中测试图 9 所示的三个 DUT936、938 和 940。

[0055] 如图 10 所示,两个驱动器 928 和 1030 驱动两个驱动信道 922 和 1020。通过三个分支 902、904 和 906,将驱动信道 922 扇出到各 DUT 936、938 和 940 上的三个输入端 30(e)、32(e) 和 34(e)。各分支 902、904 和 906 包括隔离电阻器 980 和接地的分流电阻器 990。相似地,通过三个分支 1002、1004 和 1006,驱动信道 1020 扇出到各 DUT 936、938 和 940 上的三个输入端 30(d)、32(d) 和 34(d),并且各分支 1002、1004 和 1006 还包括隔离电阻器 980 和接地的分流电阻器 990。如图 10 所示,比较器 1036、1010、1014、1018、1024 和 1032 通过比较信道 1008、1012、1016、1022、1028 和 1034 而连接着 DUT 936、938 和 940 的输出端 30(c)、30(b)、32(c)、32(b)、34(c) 和 34(b)。控制器 (它与图 2 所示控制器 226 相似) 控制测试数据输入到驱动器 928 和 1030,并且接收来自比较器 1036、1010、1014、1018、1024 和 1032 的响应数据。控制器 1026 通过电源信道 1038 将电源提供给 DUT 936、938 和 940 的电源端 30(f)、32(f) 和 34(f),还通过接地信道 1040 向 DUT 936、938 和 940 的接地端 30(a)、32(a) 和 34(a) 提供接地。这样,只够用于测试一个 DUT 的驱动器和驱动信道可用于测试三个 DUT; 提供了隔离电阻器,可防止一个 DUT 的故障导致其它 DUT 无法进行正常测试; 并且提供了分流电阻器,以改善 DUT 的输入端的上升时间和下降时间。

[0056] 图 9 和 10 所示的隔离电阻器 980 和分流电阻器 990 可以在探针卡组件上实现, 比如图 5 所示的典型探针卡组件。像图 4 所示的分流电阻器 402 和 404 那样, 隔离电阻器 980 和分流电阻器 990 可以置于像图 5 所示那样的探针卡组件的探针板 502、内插器 504、或探针基板 506 中的任一个或多个之上。此外, 隔离电阻器 980 和分流电阻器 990 可以置于探针板 502、内插器 504、或探针基板 506 的任一边上。事实上, 隔离电阻器 980 和分流电阻器 990 可以置于探针板 502、内插器 504、或探针基板 506 之内 (例如, 在探针板 502 之内沿连接 510, 在内插器 504 之内沿连接 520, 或在探针基板 506 之内沿连接 526)。隔离电阻器 980 和分流电阻器 990 可以薄膜电阻器来实现或者以分立的电阻器电路元件来实现。

[0057] 图 11A 到 13B 示出了一些示例, 其中隔离电阻器 980 和分流电阻器 990 可替代图 5 所示探针基板 506 的探针基板 1102 或 1302 上的薄膜电阻器来实现。在图 11A 到 12B 所示的示例中, 隔离电阻器 980 和分流电阻器 990 可以位于构成探针基板 1102 的两个层 1108 和 1110 之间 1170 处的薄膜电阻器 1280 和 1290 来实现。在图 13A 和 13B 中, 隔离电阻器 980 可以探针基板 1302 内的薄膜电阻器 1340、1342 和 1343 以及分流电阻器 990 可以位于探针基板 1302 的底面 1306 上的薄膜电阻器 1362、1364 和 1366 来实现。

[0058] 图 11A 和 11B 分别示出了典型探针基板 1102 (它可以与图 5 所示探针基板 506 相似并用于替代探针基板 506) 的俯视图和底视图。可以看出, 探针基板 1102 可构成实现图 10 所示的典型测试系统。探针基板 1102 的表面 1104 上的端子 111、1112、1113、1114、1115、1116、1117、1118、1120、1122、1124、1126、1128、1129、1130 和 1131 可构成接触来自内插器 504 (参照图 5) 的连接 522, 并且为了简便, 将在下文中称之为“内插器 - 端子”。

[0059] 在本示例中, 内插器 - 端子 1112、1113 和 1114 通过图 5 所示探针卡组件的内插器 504 和探针板 502 而有线连接着图 10 所示的电源信道 1040。相似地, 内插器 - 端子 1128、1130 和 1131 通过内插器 504 和探针板 502 而有线连接着接地通道 1038。内插器 - 端子 1118、1120、1122、1124、1126 和 1129 同样通过内插器 504 和探针板 502 而有线连接着比较信道 1008、1012、1016、1022、1028 和 1034, 并且内插器 - 端子 1111 和 1115 通过内插器 504 和探针卡 502 而有线连接着驱动信道 922 和 1020。(在本示例中没有使用内插器 - 端子 1116 和 1117)。

[0060] 探针端子 (探针附着于其上) 设置在探针基板 1102 的底面 1106 上。探针端子可组成三行 1132、1136 和 1140, 每行有 6 个端子。各行 1132、1136 和 1140 对应于一个 DUT 936、938 和 940, 并且各行中的各端子对应于一个 DUT 上的一个端子。在本示例中 (探针基板 1102 可构成测试图 10 所示 DUT 936、938 和 940), 附着于探针端子 1132(f)、1136(f) 和 1140(f) 的探针是电源探针, 用于将电源提供给 DUT 936、938 和 940 的电源端 30(f)、32(f) 和 34(f)。附着于探针端子 1132(a)、1136(a) 和 1140(a) 的探针是接地探针, 用于向 DUT 936、938 和 940 的接地端 30(a)、32(a) 和 34(a) 提供接地。附着于探针端子 1132(c)、1132(b)、1136(c)、1136(b)、1140(c) 和 1140(b) 的探针可设置成接触 DUT 936、938 和 940 的输出端 30(c)、30(b)、32(c)、32(b)、33(c) 和 34(b); 并且附着于探针端子 1132(e)、1132(d)、1136(e)、1136(d)、1140(e) 和 1140(d) 的探针可设置成接触 DUT 936、938 和 940 的输入端 30(e)、30(d)、32(e)、32(d)、33(e) 和 34(d)。

[0061] 图 11A 和 11B 所示的探针基板可以由多层构成的。为了说明和讨论, 图 11A 和 11B 示出了探针基板 1102 具有两层 1108 和 1110, 它们可以是彼此粘在一起的两个基板。借

助于穿过第一层 1108 的通孔（图 11A 和 11B 中未示出）、位于第一层 1108 和第二层 1110 之间 1170 处的轨迹（图 11A 和 11B 中未示出）以及穿过第二层 1110 的通孔（图 11A 和 11B 中未示出），便可以在表面 1104 上设置内插器 - 端子（例如 1111）与表面 1106 上的探针端子（例如 1140(f)）之间的电连接路径。

[0062] 图 12 示出了用于探针基板 1102 的第一层 1108 和第二层 1110 之间的界面 1170 的典型结构。在图 12 中，穿过第一层 1108 且电连接着表面 1104 上的内插器 - 端子（例如 1111）的那些通孔都用暗圆圈（即元件 1211、1212、1213、1214、1215、1216、1217、1218、1220、1222、1224、1226、1228、1229、1230 和 1231）表示。穿过第二层 1110 且电连接着表面 1106 上的探针端子（例如 1140(f)）的那些通孔由不暗的圆圈（即 1232(a)-(f)、1236(a)-(f) 以及 1240(a)-(f)）表示。在图 12 中，导电轨迹显示成 1250、1252、1254 和 1256，并且这种轨迹可设置在层 1108 或 1110 的内表面上，从而在层 1104 和 1106 像图 11A 和 11B 所示那样彼此粘合的同时将穿过层 1108 的通孔和穿过层 1110 的通孔连接起来。

[0063] 探针基板 1102 的表面 1104 上的那些内插器 - 端子（例如，1111）可用于提供电源、接地、或与比较信道的连接，它们按照一对一的方式连接着探针基板 1002 的表面 1106 上的探针端子（例如 1140(f)）。在当前的示例中（其中探针基板 1102 构成可用于图 10 所示的系统中），内插器 - 端子 1112、1113 和 1114（如上所述，它们连接着图 10 所示的电源信道 1140）通过下述如图 12 所示的通孔对而连接着电源探针端子 1132(f)、1136(f) 和 1140(f)：1214 和 1232(f)；1213 和 1236(f)；以及 1212 和 1240(f)。（轨迹 1250 电连接上述各个通孔对，就像图 12 所示那样。）相似的是，内插器 - 端子 1128、1130 和 1131（如上所述，它们连接着图 10 所示的接地通道 1138）通过下述如图 12 所示的通孔对而连接着接地探针端子 1132(a)、1136(a) 和 1140(a)：1228 和 1240(a)；1230 和 1236(a)；以及 1231 和 1232(a)。（同样，轨迹 1250 电连接上述各个通孔对，就像图 12 所示那样。）按照相同的方式，内插器 - 端子 1118、1120、1122、1124、1126 和 1129（它们连接着图 10 所示的比较信道 1008、1012、1016、1022、1028 和 1034）通过下述如图 12 所示的通孔对而连接着探针端子 1132(b)、1132(c)、1136(b)、1136(c)、1140(b) 和 1140(c)：1218 和 1232(c)；1226 和 1232(b)；1222 和 1236(c)；1224 和 1236(b)；1220 和 1240(c)；以及 1229 和 1240(b)。

[0064] 另一方面，探针基板 1102 的表面 1104 上用于提供到驱动信道的连接的各个内插器端子连接着探针基板 1102 的表面 1106 上的多个探针端子。在图 12 所示的示例中，内插器 - 端子 1111（如上所述，它连接着驱动信道 922）通过通孔 1211 而连接着轨迹 1252，轨迹 1252 电连接着通孔 1240(e)、1236(e) 和 1232(e)，这些通孔转而分别连接着探针端子 1140(e)、1136(e) 和 1132(e)。通孔 1211、轨迹 1252 以及通孔 1140(e)、1136(e) 和 1132(e) 由此将内插器端子 1111 连接着三个探针端子：1140(e)、1136(e) 和 1132(e)。相似的是，内插器 - 端子 1115（如上所述，它连接着驱动信道 1020）通过通孔 1215 连接着轨迹 1256，该轨迹 1256 电连接着通孔 1240(d)、1236(d) 和 1232(d)，这些通孔转而分别连接着探针端子 1140(d)、1136(d) 和 1132(d)。通孔 1215、轨迹 1256 以及通孔 1140(d)、1136(d) 和 1132(d) 由此将内插器端子 1115 连接着三个探针端子：1140(d)、1136(d) 和 1132(d)。

[0065] 如图 12 所示，薄膜电阻器 1280 设置在轨迹 1252 与各个通孔 1240(e)、1236(e) 和 1232(e) 之间。薄膜电阻器 1280 还设置在轨迹 1256 与各个通孔 1240(d)、1236(d) 和 1232(d) 之间。因此，薄膜电阻器 1280 实现了图 10 中的隔离电阻器 980。在各个通孔

1240(e)、1236(e)、1232(e)、1240(d)、1236(d) 和 1232(d) 与接地的轨迹 1254 之间还设置了薄膜电阻器 1290(例如,通孔 1228 通过内插器-端子 1128 连接着接地通道 1040 之一(参照图 10))。薄膜电阻器 1290 由此是图 10 中的分流电阻器 990 的实现方式。

[0066] 如上所述,图 13A 和 13B 示出了在探针基板 1302 上实现隔离电阻器 980 和分流电阻器 910 的另一种典型方式。图 13A 示出了与图 11A 和 11B 所示探针基板 1102 大致相似的探针基板 1302 的局部透视剖面图。图 13B 示出了探针基板 1302 的局部底视图。

[0067] 像探针基板 1102 那样,探针基板 1302(它可以替代图 5 中的探针基板 506)包括两个层 1308 和 1310,并且具有位于第一表面 1304 上的内插器端子(示出了 1302、1304 和 1306)以及位于第二表面 1306 上的探针端子(示出了 1308、1310、1312、1314 和 1316),探针(示出了 1318、1320、1322、1324 和 1326)连接着这些探针端子上。在图 13A 中,内插器端子 1302 构成向 DUT(图 13A 和 13B 中未示出)提供接地连接,并且通过通孔 1330 和 1332 而连接着探针端子 1308 和接地探针 1318。内插器端子 1306 构成连接着比较信道,由此将 DUT(图 13A 和 13B 中未示出)所产生的输出数据传递到比较信道的末端处的比较器。如图 13A 所示,内插器端子 1306 通过穿过层 1308 的通孔、设置在第二层 1310 的表面 1370 上的轨迹 1350 以及穿过第二层 1310 的通孔 1352,而连接着探针端子 1316(输出探针 1326 附着于该探针端子 1316 上)。

[0068] 内插器-端子 1304 构成连接着驱动信道,由此将测试数据提供给 DUT(图 13A 和 13B 中未示出)。为了实现图 10 所示的测试结构,内插器-端子 1304 连接着三个探针端子(1310、1312 和 1314),附着于这三个探针端子上的是构成与三个 DUT(图 13A 和 13B 中未示出)的输入端子相接触的三个输入探针 1320、1322 和 1324。如图 13A 所示,通孔 1334 将内插器-端子 1304 连接着探针基板 1302 的第二层 1301 的表面 1370 上的轨迹 1338。表面 1370 上的薄膜电阻器 1340、1342 和 1343 将轨迹 1338 连接着三个通孔 1344、1346 和 1348,这三个通孔转而连接着探针端子 1310、1312 和 1314。薄膜电阻器 1340、1342 和 1343 由此实现了图 9 和 10 所示的隔离电阻器 980。如图 13B 所示,在探针基板 1302 的第二表面 1310 上,薄膜电阻器 1362、1364 和 1366 将各个探针端子 1310、1312 和 1324 电连接着来自接地端子 1308 的轨迹 1360。薄膜电阻器 1362、1364 和 1366 由此实现了图 9 和 10 所示的分流电阻器 990。

[0069] 尽管本文已经描述了本发明的典型实施方式和应用,但是本发明并不限于这些典型的实施方式和应用,或者并不限于这些典型实施方式和应用的操作方式和本文的描述方式。事实上,对典型实施方式所作的许多变形和修改都是可能的。例如,上述实施方式可以在除图 5 所示探针卡组件以外的装置上实现。例如,上述实施方式可以在用于测试单一芯片的负载板上来实现。作为另一个示例,这些实施方式可以在不同类型的探针卡组件上来实现,比如其元件比图 5 所示典型探针卡组件要多一些或少一些的探针卡组件(例如,缺少内插器或缺少内插器和探针基板的探针卡组件(在这种情况下,探针 530 将直接附着于探针板 502 上))。

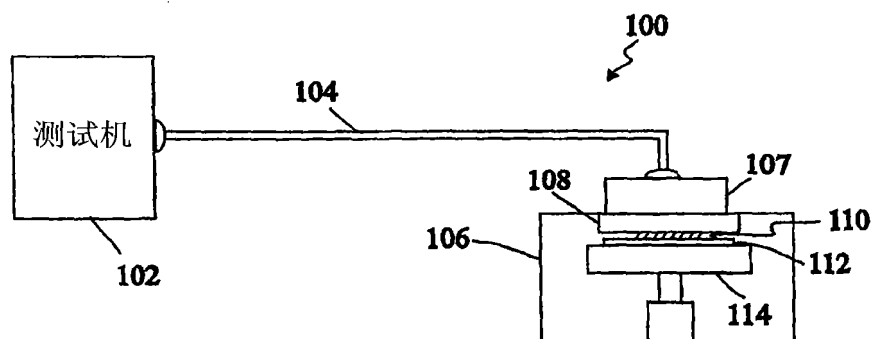


图 1 现有技术

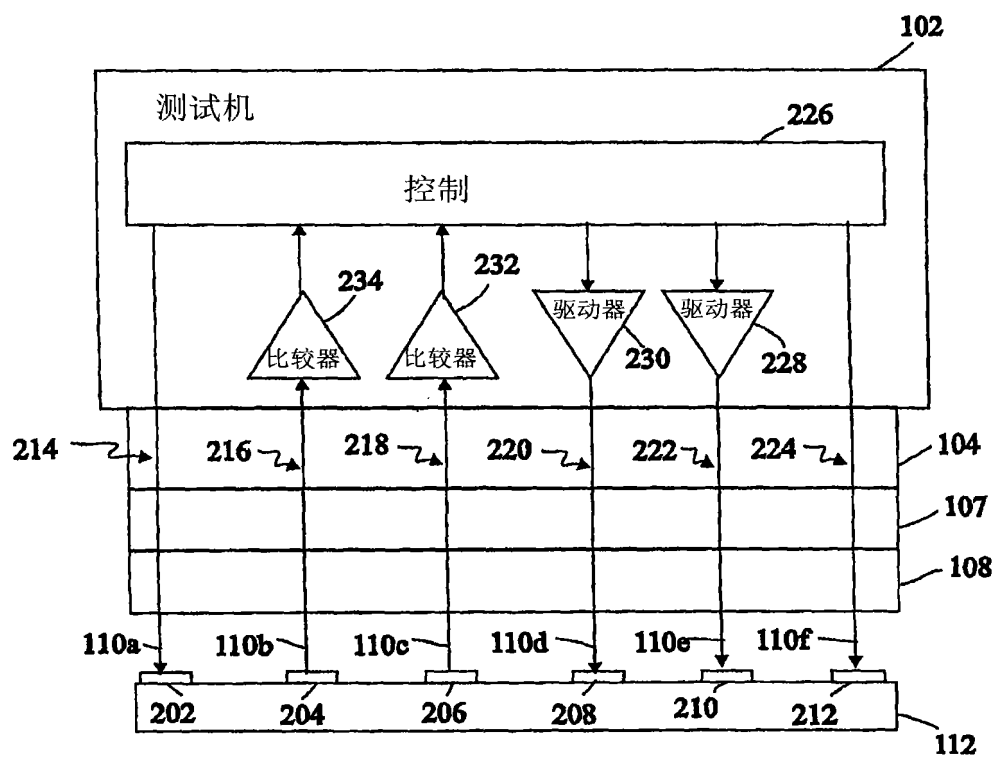


图 2 现有技术

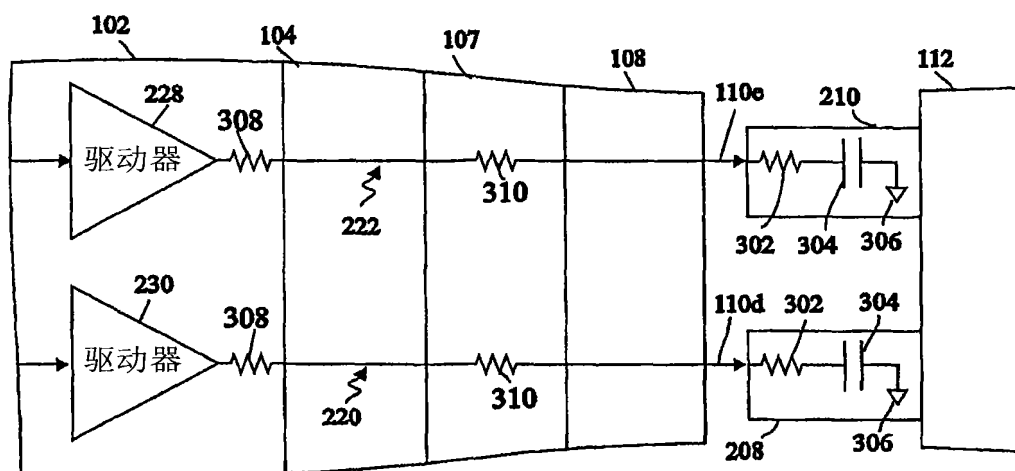


图 3

现有技术

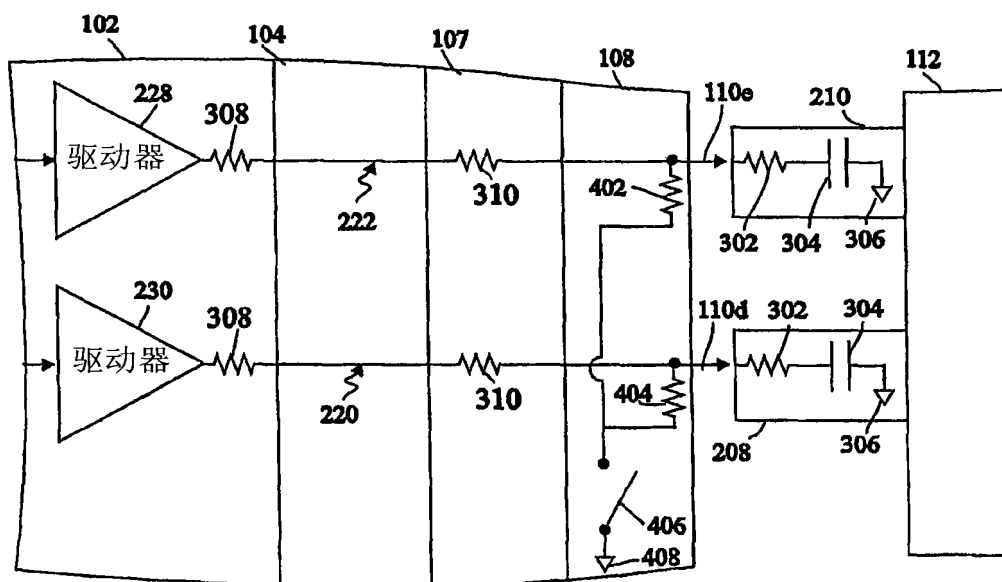


图 4

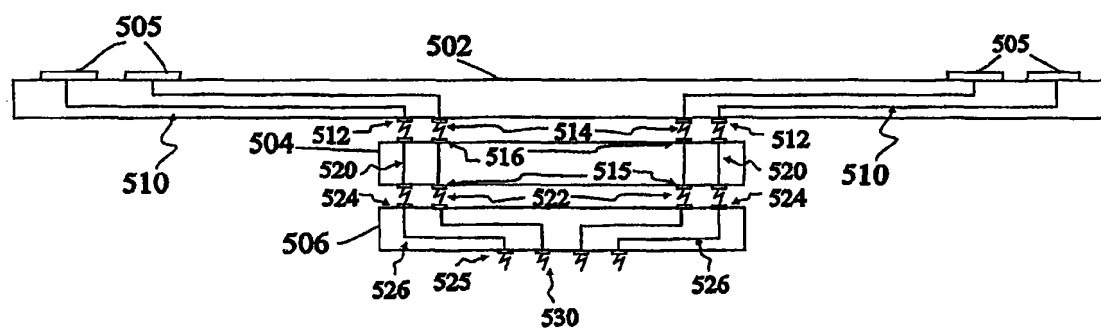


图 5

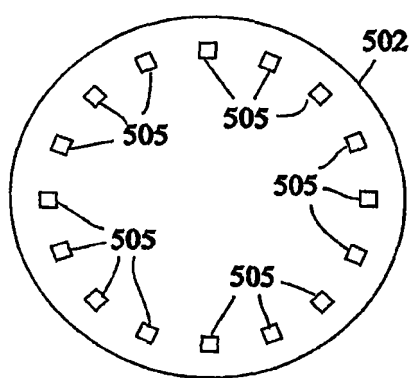


图 6A

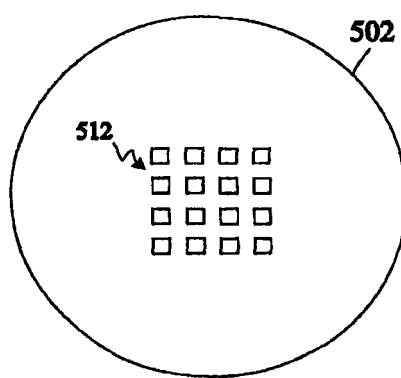


图 6B

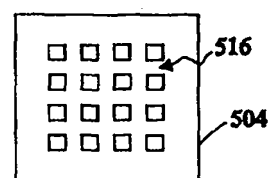


图 7A

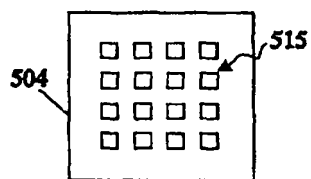


图 7B

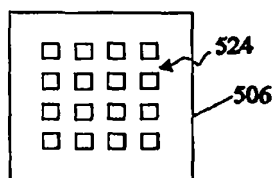


图 8A

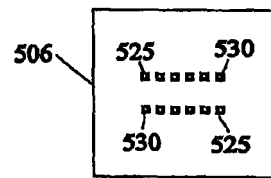


图 8B

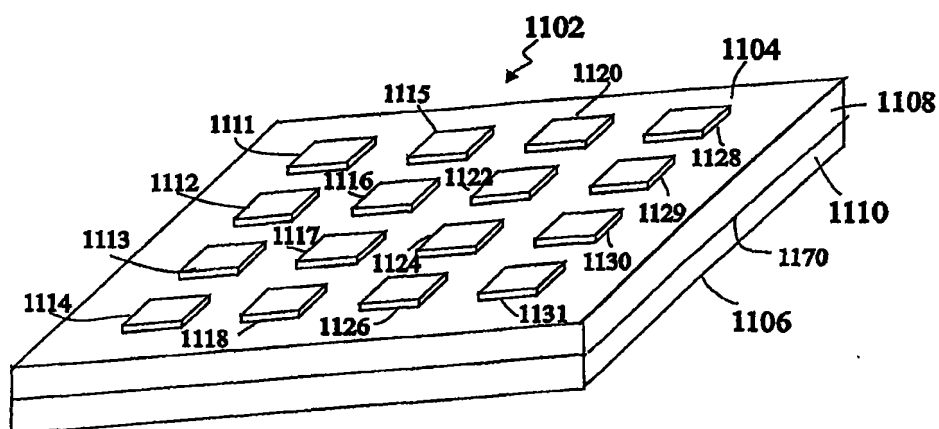


图 11A

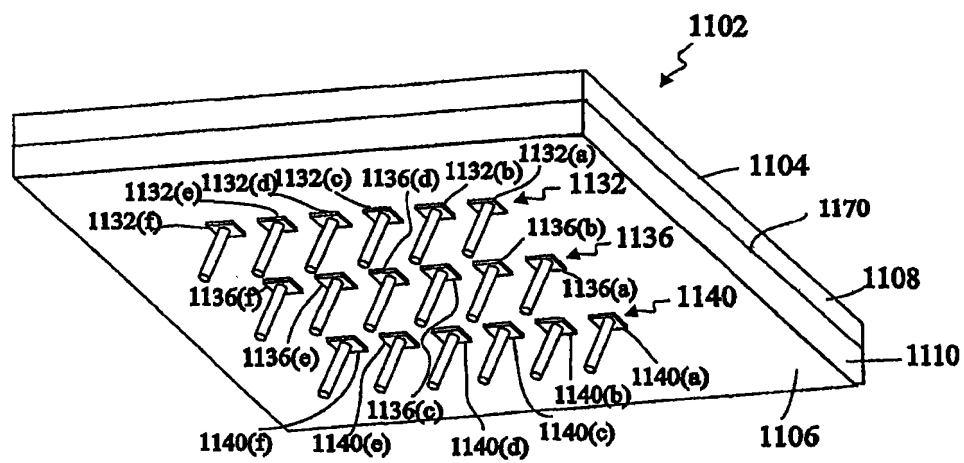


图 11B

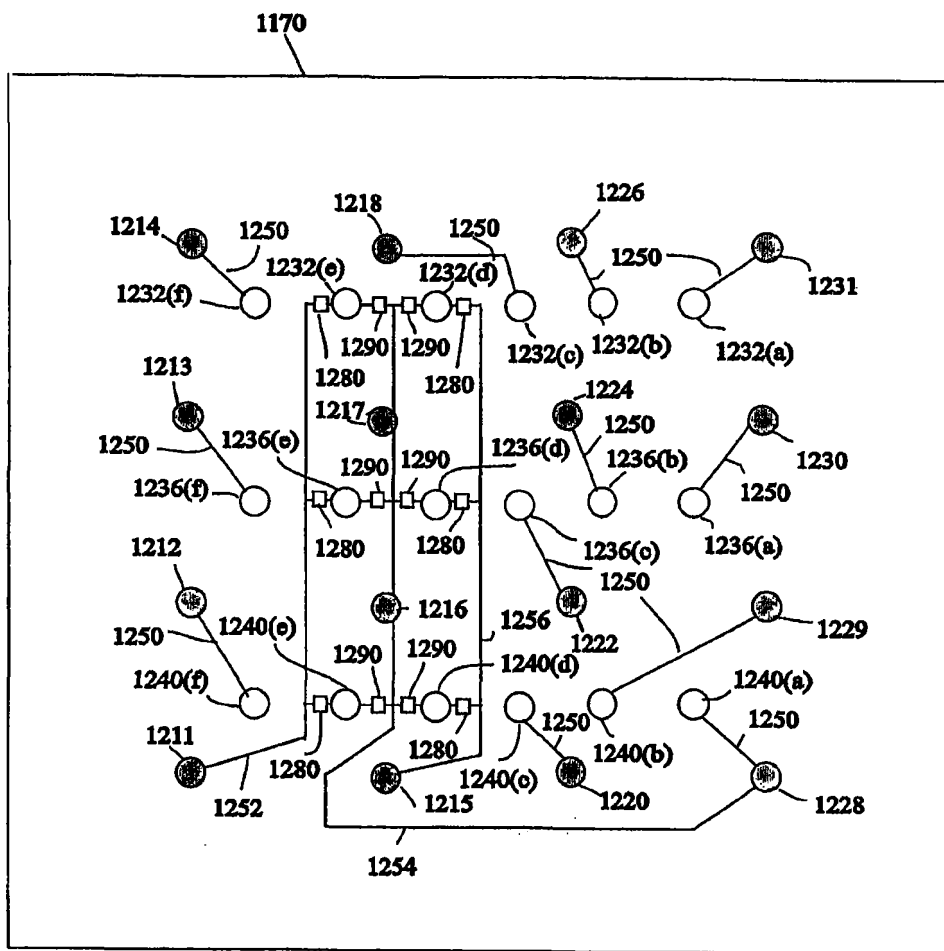


图 12

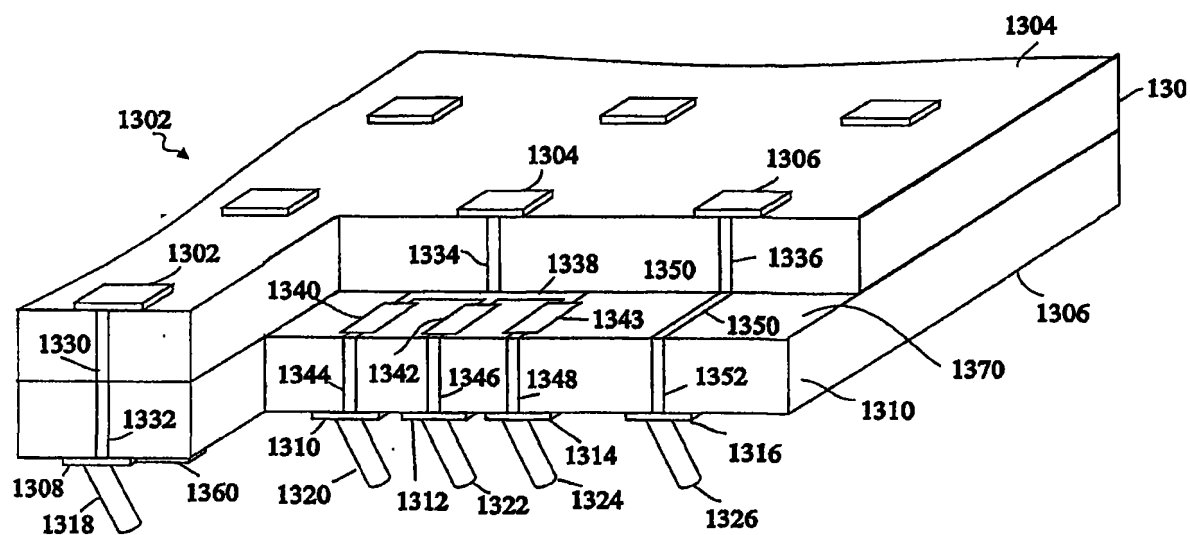


图 13A

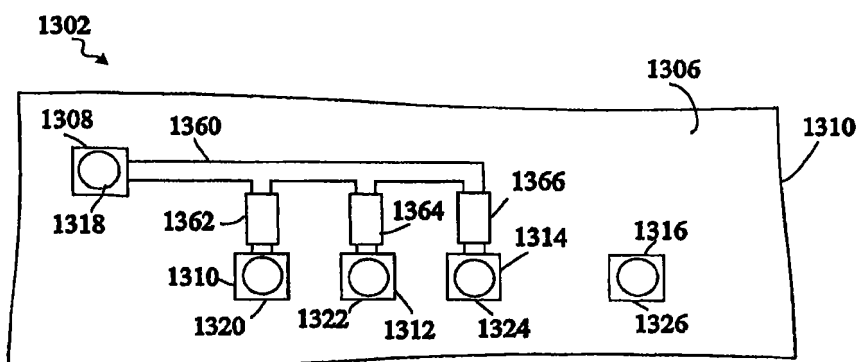


图 13B