

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-49603

(P2010-49603A)

(43) 公開日 平成22年3月4日(2010.3.4)

(51) Int.Cl.	F I	テーマコード (参考)
G08B 17/00 (2006.01)	G08B 17/00 C	2F073
G08B 25/00 (2006.01)	G08B 25/00 520C	5C087
G08C 19/02 (2006.01)	G08C 19/02 301	5G405

審査請求 未請求 請求項の数 12 O L (全 24 頁)

(21) 出願番号	特願2008-215095 (P2008-215095)	(71) 出願人	000003403
(22) 出願日	平成20年8月25日 (2008.8.25)		ホーチキ株式会社
			東京都品川区上大崎2丁目10番43号
		(74) 代理人	100079359
			弁理士 竹内 進
		(72) 発明者	栗本 光広
			東京都品川区上大崎2丁目10番43号
			ホーチキ株式会社内
		Fターム(参考)	2F073 AA01 AA25 AA26 AB04 AB05
			AB12 AB14 BB04 BC01 CC01
			CC08 CC11 CD02 CD03 CD16
			CD28 DD02 DE06 DE12 EE12
			EF01 FG04 GG01 GG03 GG07
			GG08 GG09

最終頁に続く

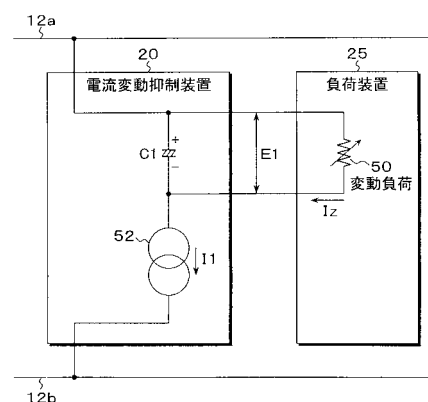
(54) 【発明の名称】 監視システム及び電流変動抑制装置

(57) 【要約】 (修正有)

【課題】 子機の負荷電流のステップ的な変動に対し伝送線に流れる線路電流の増加を抑え、子機から親機への安定した通信を可能とする。

【解決手段】 監視システムは、親機から引き出された電源供給線を兼ねた伝送線12a、12bに複数の子機を接続し、子機から親機に電流モードで上り信号を伝送して監視する。電流変動抑制装置20を負荷装置25と見做す子機側に設ける。電流変動抑制装置20は、変動負荷50の負荷両端電圧E1の低下に応じて線路電流I1を直線的に増加させる定電流回路52と、変動負荷50と並列に接続され、負荷抵抗のステップ的变化に対する充電又は放電により負荷両端電圧E1を放電時定数又は充電時定数に応じて緩やかに変化させて定電流回路52により線路電流のステップ的变化を抑制するコンデンサC1を備える。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

親機から引き出された電源供給線を兼ねた伝送線に複数の子機を接続し、親機から子機に電圧モードで下り信号を伝送し、子機から親機に電流モードで上り信号を伝送し、親機で子機により検出された異常を受信して警報する監視システムに於いて、

前記子機に、負荷の変動に伴う線路電流のステップ的な変動を抑制する電流変動抑制装置を設け、

前記電流変動抑制装置は、

前記変動負荷の負荷両端電圧の低下に応じて線路電流を直線的に増加させる定電流回路と、

前記変動負荷と並列に接続され、負荷抵抗のステップ的变化に対する充電又は放電により前記負荷両端電圧を放電時定数又は充電時定数に応じて緩やかに変化させることにより前記定電流回路に線路電流のステップ的变化を抑制させるコンデンサと、
を備えたことを特徴とする監視システム。

【請求項 2】

請求項 1 記載の監視システムに於いて、前記定電流回路は、

プラス伝送線とコレクタの間に前記変動負荷とコンデンサの並列回路を接続し、エミッタとマイナス伝送線の間に第 1 抵抗を接続した NPN 型の第 1 トランジスタと、

前記マイナス伝送線とコレクタの間に第 4 抵抗を接続し、プラス伝送線とエミッタの第 5 抵抗を接続し、プラス伝送線とベースとの間に前記負荷両端電圧を入力した PNP 型の第 2 トランジスタと、

非反転入力端子に所定の基準電圧を印加し、反転入力端子に前記第 2 トランジスタのコレクタを第 3 抵抗を介して接続し、出力端子を前記第 1 トランジスタのベースに接続し、出力端子から反転入力端子に至る帰還回路に第 2 抵抗を接続したオペアンプと、
を備えたことを特徴とする監視システム。

【請求項 3】

請求項 2 記載の伝送システムに於いて、前記定電流回路のオペアンプの帰還回路に設けた第 2 抵抗と並列に、電源投入時や負荷短絡時の最大電流を規制するダイオードを並列接続したことを特徴とする監視システム。

【請求項 4】

請求項 1 記載の監視システムに於いて、前記定電流回路は、

プラス伝送線とコレクタの間に前記変動負荷とコンデンサの並列回路を接続し、エミッタとマイナス伝送線の間に第 1 抵抗を接続した NPN 型の第 1 トランジスタと、

反転入力端子に、前記トランジスタのエミッタとプラス伝送線の間に接続した第 2 抵抗と第 3 抵抗の接続部分を接続し、非反転入力端子に、前記トランジスタのコレクタと所定の基準電圧との間に接続した第 4 抵抗と第 5 抵抗の接続部分を接続し、出力端子を前記第 1 トランジスタのベースに接続したオペアンプと、
を備えたことを特徴とする監視システム。

【請求項 5】

請求項 1 記載の監視システムに於いて、

前記親機は受信機であり、

前記子機は、火災による煙濃度又は温度のアナログ値を検出して前記受信機に伝送するアナログ型感知器、及び、異常を検出して発報電流信号を出力するオンオフ型の検知器を前記伝送回線から電源供給を受けている信号回線に接続した中継器であり、

前記中継器を、前記電流変動抑制装置を介して伝送線に接続したことを特徴とする監視システム。

【請求項 6】

請求項 1 記載の監視システムに於いて、

前記親機は受信機であり、

前記子機は、火災による煙濃度又は温度のアナログ値を検出して前記受信機に伝送する

10

20

30

40

50

アナログ型感知器、及び、異常を検出して発報電流信号を出力するオンオフ型の検知器を前記伝送回線から電源供給を受けている信号回線に接続した中継器であり、

前記中継器に前記電流変動抑制装置を一体に設けたことを特徴とする監視システム。

【請求項 7】

請求項 6 又は 7 記載の監視システムに於いて、前記オンオフ型の検知器は、火災を検出して信号回線に発報電流を流すオンオフ型火災感知器、又は、侵入者を検出して信号回線に検出電流を流す盗難検知器であることを特徴とする監視システム。

【請求項 8】

請求項 1 記載の監視システムに於いて、前記受信機は、子機から電流モードで伝送された上り信号を受信して入力する伝送入力回路を有し、

10

前記伝送入力回路は、

前記伝送線に流れる線路電流を電圧信号に変換する電流検出抵抗と、

デジタルデータのセットにより出力される調整電圧を設定する D A コンバータと、

前記電流検出抵抗の検出電圧から前記 D A コンバータの調整電圧を差し引いた調整検出電圧を出力するオペアンプと、

前記オペアンプから出力された調整検出電圧と所定の基準電圧とを比較し、前記基準電圧を超える調整検出電圧の部分に応じた受信信号を出力するコンパレータと、

信号電流のない所定の調整タイミングで、前記コンパレータの出力電圧に基づき、前記調整検出電圧を前記基準電圧に一致するように前記 D A コンバータにデジタルデータをセットして前記調整電圧を変更した後に、変更後の調整電圧を前記基準電圧の半分の値だけ低下させるように前記 D A コンバータにデジタルデータをセットする基準調整部と、

20

を備えたことを特徴とする監視システム。

【請求項 9】

請求項 8 記載の監視システムに於いて、前記基準調整部は、前記コンパレータの出力電圧が H レベルと L レベルの中間電圧となるように前記 D A コンバータにデジタルデータをセットして前記調整検出電圧を前記基準電圧に一致するように前記調整電圧を変更することを特徴とする監視システム。

【請求項 10】

親機から引き出された電源供給線を兼ねた伝送線に接続した子機に設けられ、負荷の変動に伴う線路電流のステップ的な変動を抑制する電流変動抑制装置に於いて、

30

前記負荷の両端電圧の低下に応じて線路電流を直線的に増加させる定電流回路と、

前記変動負荷と並列に接続され、負荷抵抗のステップ的な変化に対する充電又は放電により前記負荷両端電圧を放電時定数又は充電時定数に応じて緩やかに変化させることにより前記定電流回路により線路電流のステップ的な変化を抑制させるコンデンサと、

を備えたことを特徴とする電流変動抑制装置。

【請求項 11】

請求項 10 記載の電流変動抑制装置に於いて、前記定電流回路は、

プラス伝送線とコレクタの間に前記変動負荷とコンデンサの並列回路を接続し、エミッタとマイナス伝送線の間に第 1 抵抗を接続した N P N 型の第 1 トランジスタと、

前記マイナス伝送線とコレクタの間に第 4 抵抗を接続し、プラス伝送線とエミッタの第 5 抵抗を接続し、プラス伝送線とベースとの間に前記負荷両端電圧を入力した P N P 型の第 2 トランジスタと、

40

非反転入力端子に所定の基準電圧を印加し、反転入力端子に前記第 2 トランジスタのコレクタを第 3 抵抗を介して接続し、出力端子を前記第 1 トランジスタのベースに接続し、出力端子から反転入力端子に至る帰還回路に第 2 抵抗を接続したオペアンプと、

を備えたことを特徴とする電流変動抑制装置。

【請求項 12】

請求項 11 記載の電流変動抑制装置に於いて、前記定電流回路のオペアンプの帰還回路に設けた第 2 抵抗と並列に、電源投入時や負荷短絡時の最大電流を規制するダイオードを並列接続したことを特徴とする電流変動抑制装置。

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、受信機から引き出された伝送線に接続した感知器により火災等の異常を監視すると共に感知器側での負荷変動に伴う線路電流の急激な変動を抑制する監視システム及び電流変動抑制装置に関する。

【背景技術】

【0002】

従来、受信機からの伝送線に火災感知器、ガス検知器などのセンサを接続して火災、ガス漏れなどの異常を監視する監視システムにあっては、受信機から電圧モードで制御情報などの下り信号としてのデジタル信号を端末に伝送し、端末は電流モードでセンサ情報などの上り信号としてのデジタル信号を受信機に伝送している。

【0003】

図15は従来の監視システムを示しており、親機としての受信機100からは電源供給線を兼ねた伝送線102a、102bが引き出され、子機としてアナログ型感知器104や中継器106を接続している。アナログ型感知器104と中継器106には固有のアドレスが設定されている。

【0004】

アナログ型感知器104は火災による煙濃度又は温度のアナログ値を検出し、煙濃度データ又は温度データを受信機100に伝送して火災を判断し、火災警報を出す。

【0005】

中継器106からは感知器回線105a、105bが引き出され、伝送機能を持たないオンオフ型感知器108を負荷として接続しており、オンオフ型感知器108が火災を検出すると感知器回線105a、105bに発報電流を流し、この発報電流を中継器106で受信し、受信機100に火災発報データを伝送して火災警報を出す。

【0006】

また受信機100は子機アドレスを順次指定してポーリング用の下り信号を電圧モードで送っており、このポーリングに対し子機側は自己アドレスを判別すると正常を示す上り信号を電流モードで伝送している。

【0007】

図16は図15の従来システムにおけるアナログ感知器104と中継器106を等価回路により示している。中継器106は負荷として接続しているオンオフ型感知器の発報で線路電流が増加することから、可変抵抗で示す変動負荷110と見做すことができ、場合によってはコンデンサC10が接続される。

【0008】

アナログ型感知器104は定電流源112とスイッチ114を持ち、例えば受信機100からのポーリングに対しCPU116が正常を示す上り信号を所定ビット長の電流パルス信号により伝送している。

【0009】

アナログ型感知器104から伝送されて電流パルス信号は受信機100の受信抵抗に流れ、電流パルスに比例した電流検出電圧パルスを生成して受信機100内のCPUに読み込み、正常であることを認識する。

【0010】

図17は受信機100で受信された複数のアナログ型感知器104からの電流検出電圧パルス118であり、電流検出電圧パルス118に対し所定の基準電圧 V_e を設定し、コンパレータで基準電圧 V_e との比較で受信パルスを生成して処理している。

【0011】

このとき伝送線102a、102b間にはアナログ型感知器104や中継器106などの子機に流れる消費電流を合計した負荷電流が流れており、信号電流がないときに負荷電流検出電圧116として受信され、負荷電流検出電圧116は比較的緩やかに変動してお

10

20

30

40

50

り、この状態では基準電圧 V_e により電流検出電圧パルス 118 をコンパレータにより正確に検出することができる。

【特許文献 1】特開平 9-91576 号公報

【特許文献 2】特開平 6-301876 号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

しかしながら、このような従来の監視システムにあっては、中継器の負荷として接続しているオンオフ型感知器 108 が誤動作などにより一時的に発報電流を流して負荷電流がステップ的に増加した場合、図 18 の時刻 $t_1 \sim t_2$ に示すように、受信機における負荷電流検出電圧 116 がステップ的に増加して基準電圧 V_e を上回る電圧 120 となり、その間に受信された電流検出電圧パルス 118 をコンパレータで検出することができず、アナログ型感知器 104 からの上り信号が失われ、正常に通信できなくなるという問題がある。

10

【0013】

本発明は、子機側に負荷電流のステップ的な変動が発生しても、伝送線に流れる線路電流の増加を抑え、子機からの電流信号を親機で正確に検出して安定した通信を可能とする監視システム及び電流変動抑制装置を提供することを目的とする。

【課題を解決するための手段】

【0014】

20

(監視システム)

本発明は、親機から引き出された電源供給線を兼ねた伝送線に複数の子機を接続し、親機から子機に電圧モードで下り信号を伝送し、子機から親機に電流モードで上り信号を伝送し、親機で子機により検出された異常を受信して警報する監視システムに於いて、

子機に、負荷の変動に伴う線路電流のステップ的な変動を抑制する電流変動抑制装置を設け、

電流変動抑制装置は、

変動負荷の負荷両端電圧の低下に応じて線路電流を直線的に増加させる定電流回路と、

変動負荷と並列に接続され、負荷抵抗のステップ的变化に対する充電又は放電により負荷両端電圧を放電時定数又は充電時定数に応じて緩やかに変化させることにより定電流回路により線路電流のステップ的变化を抑制させるコンデンサと、
を備えたことを特徴とする。

30

【0015】

ここで、定電流回路は、

プラス伝送線とコレクタの間に変動負荷とコンデンサの並列回路を接続し、エミッタとマイナス伝送線の間に第 1 抵抗 R_1 を接続した NPN 型の第 1 トランジスタ Q_1 と、

マイナス伝送線とコレクタの間に第 4 抵抗 R_4 を接続し、プラス伝送線とエミッタの第 5 抵抗 R_5 を接続し、プラス伝送線とベースとの間に負荷両端電圧を入力した PNP 型の第 2 トランジスタ Q_2 と、

非反転入力端子に所定の基準電圧を印加し、反転入力端子に第 2 トランジスタ Q_2 のコレクタを第 3 抵抗 R_3 を介して接続し、出力端子を第 1 トランジスタ Q_1 のベースに接続し、出力端子から反転入力端子に至る帰還回路に第 2 抵抗 R_2 を接続したオペアンプと、
を備えたことを特徴とする。

40

【0016】

定電流回路のオペアンプの帰還回路に設けた第 2 抵抗 R_2 と並列に、電源投入時や負荷短絡時の最大電流を規制するダイオードを並列接続する。

【0017】

定電流回路の別の形態として、

プラス伝送線とコレクタの間に変動負荷とコンデンサの並列回路を接続し、エミッタとマイナス伝送線の間に第 1 抵抗 R_1 を接続した NPN 型の第 1 トランジスタ Q_1 と、

50

反転入力端子に、トランジスタのエミッタとプラス伝送線の間に接続した第2抵抗R12と第3抵抗R13の接続部分を接続し、非反転入力端子に、トランジスタのコレクタと所定の基準電圧Vfとの間に接続した第4抵抗R14(=R3)と第5抵抗R15(=R2)の接続部分を接続し、出力端子をトランジスタのベースに接続したオペアンプと、を備えたことを特徴とする。

【0018】

親機は受信機であり、子機は、火災による煙濃度又は温度のアナログ値を検出して受信機に伝送するアナログ型感知器、及び、異常を検出して発報電流信号を出力するオンオフ型の検知器を伝送線から電源供給を受けている信号回線に接続した中継器であり、中継器を電流変動抑制装置を介して伝送線に接続する。

10

【0019】

また中継器に電流変動抑制装置を一体に設けるようにしても良い。

【0020】

オンオフ型の検知器は、火災を検出して信号回線に発報電流を流すオンオフ型火災感知器、又は、侵入者を検出して信号回線に検出電流を流す盗難検知器である。

【0021】

親機としての受信機は、子機から電流モードで伝送された上り信号を受信して入力する伝送入力回路を有し、この伝送入力回路は、

伝送線に流れる線路電流を電圧信号に変換する電流検出抵抗と、

デジタルデータのセットにより出力される調整電圧を設定するDAコンバータと、

20

電流検出抵抗の検出電圧から前記DA変換器の調整電圧を差し引いた調整検出電圧を出力するオペアンプと、

オペアンプから出力された調整検出電圧と所定の基準電圧とを比較し、基準電圧を超える調整検出電圧の部分に応じた受信信号を出力するコンパレータと、

信号電流のない所定の調整タイミングで、コンパレータの出力電圧に基づき、調整検出電圧を基準電圧に一致するようにDAコンバータにデジタルデータをセットして変更した後、変更後の調整電圧を基準電圧の半分の値だけ低下させるようにDAコンバータにデジタルデータをセットする基準調整部と、

を備える。

【0022】

30

基準調整部は、コンパレータの出力電圧がHレベルとLレベルの中間電圧となるようにDAコンバータにデジタルデータをセットして調整検出電圧を基準電圧に一致させる。

(電流変動抑制装置)

本発明は、親機から引き出された電源供給線を兼ねた伝送線に接続した子機に設けられ、負荷の変動に伴う線路電流のステップ的な変動を抑制する電流変動抑制装置に於いて、

負荷の両端電圧の低下に応じて線路電流を直線的に増加させる定電流回路と、

変動負荷と並列に接続され、負荷抵抗のステップ的变化に対する充電又は放電により負荷両端電圧を放電時定数又は充電時定数に応じて緩やかに変化させることにより定電流回路により線路電流のステップ的变化を抑制させるコンデンサと、

を備えたことを特徴とする。

40

【0023】

定電流回路は、

プラス伝送線とコレクタの間に変動負荷とコンデンサの並列回路を接続し、エミッタとマイナス伝送線の間に第1抵抗R1を接続したNPN型の第1トランジスタQ1と、

マイナス伝送線とコレクタの間に第4抵抗R4を接続し、プラス伝送線とエミッタの第5抵抗R5を接続し、プラス伝送線とベースとの間に負荷両端電圧を入力したPNP型の第2トランジスタQ2と、

非反転入力端子に所定の基準電圧を印加し、反転入力端子に第2トランジスタQ2のコレクタを第3抵抗R3を介して接続し、出力端子を第1トランジスタQ1のベースに接続し、出力端子から反転入力端子に至る帰還回路に第2抵抗R2を接続したオペアンプと、

50

を備えたことを特徴とする。

【0024】

定電流回路のオペアンプの帰還回路に設けた第2抵抗と並列に、電源投入時や負荷短絡時の最大電流を規制するダイオードを並列接続する。

【発明の効果】

【0025】

本発明によれば、中継器に負荷として接続したオンオフ型感知器の一時的な発報動作で負荷電流がステップ的に増加した場合、電流変動抑制装置が負荷電流のステップ的な増加に対し伝送路に流す線路電流を、変動負荷に並列接続されたコンデンサの放電による負荷両端電圧の緩やかな低下に反比例して線路電流を増加させる定電流回路の動作により、線路電流のステップ的な変動を抑制する。

10

【0026】

このように負荷変動に伴う線路電流の急激な変動が抑制されて線路電流が緩やかに変動するようになると、親機としての受信機の伝送入力回路に設けている基準調整機能、即ち、信号電流が流れていないときの基底的な線路電流の変動に対し基準電圧との差を常に基準電圧の1/2に保つように調整する機能が有効に働き、負荷電流にステップ的な変動があっても子機から親機に対する通信を確実に継続することができる。

【発明を実施するための最良の形態】

【0027】

図1は本発明による監視システムの基本的な構成を示したシステムブロック図である。図1において、本実施形態の監視システムは、親機としての受信機10から警戒区域に向けて引き出された伝送線12a, 12bに、子機としてアナログ型感知器14及び中継器16を設けている。

20

【0028】

アナログ型感知器14及び中継器16は、受信機10との間で上り信号及び下り信号による伝送機能を備えており、アナログ型感知器14及び中継器16には1つの伝送回線当たり、例えば127アドレスを最大アドレスとする固有のアドレスが予め割り当てられている。

【0029】

アナログ型感知器14は火災による煙濃度または温度を検出し、検出した値をアナログデータとして受信機10に伝送し、受信機10側で受信した煙濃度または温度のアナログデータから火災を判断して警報するようにしている。

30

【0030】

一方、中継器16は伝送機能を持たないオンオフ型感知器18を伝送線12a, 12bに接続するために設けられている。中継器16は受信機10との間で伝送機能を持ち、中継器16から引き出された感知器回線15a, 15bにオンオフ型感知器18を接続している。オンオフ型感知器18は火災を検出すると、感知器回線15a, 15b間に発報電流を流し、この発報電流を中継器16で受信し、火災発報データを受信機10に伝送する。

【0031】

ここで受信機10から子機となるアナログ型感知器14及び中継器16に対する下り信号は、電圧モードで伝送している。例えば受信機10は一定のポーリング周期で子機アドレスを順次指定してポーリング信号を伝送しており、このポーリング信号は伝送線12a, 12bの電圧を例えば18ボルトと30ボルトの間で変化させる電圧パルスとして伝送される。

40

【0032】

これに対し、アナログ型感知器14及び中継器16からの上り信号は電流モードで伝送される。即ち電流モードにあっては、伝送線12a, 12b間に伝送データのビット1のタイミングで信号電流を流し、いわゆる電流パルス列として上り信号が受信機10に伝送される。

50

【0033】

また伝送線12a, 12bは、子機となるアナログ型感知器14及び中継器16に対する電源供給線として使用されている。即ち伝送線12a, 12bは、電圧モードによる下り信号の伝送時にあっても18ボルトから30ボルトの範囲で電圧を変動させており、最低でも18ボルトの電圧供給が行われていることから、これによって子機側に電源供給を継続的に行っている。

【0034】

中継器16から引き出されている感知器回線15a, 15bに対しても、伝送線12a, 12bから行われた電源供給が中継器16を経由して同時に行われ、オンオフ型感知器18に電源を供給している。

【0035】

本実施形態にあつては、オンオフ型感知器18を負荷として接続した中継器16を、本発明による電流変動抑制装置20を介して伝送線12a, 12bに接続している。電流変動抑制装置20は、負荷の変動に伴う線路電流のステップ的な変動を抑制する。

【0036】

即ち、中継器16に感知器回線15a, 15bを介して接続しているオンオフ型感知器18で、例えば火災の誤検出などにより一時的に火災発報が行われて発報電流が流れたとすると、この発報電流は中継器16を介して伝送線12a, 12b間の線路電流をステップ的に増加させることになる。

【0037】

しかしながら、本実施形態にあつては、その間に電流変動抑制装置20を設けていることで、中継器16における負荷変動で感知器回線15a, 15bの線路電流がステップ的に増加しても、中継器16の負荷側における線路電流のステップ的な変動は伝送線12a, 12bに伝わらず、時間の経過に伴って緩やかに変動する伝送線12a, 12bの線路電流の変動を作り出す。

【0038】

図2は本発明の監視システムにおける受信機、アナログ型感知器及び中継器の回路構成を示したブロック図である。図2において、受信機10にはCPU22が設けられ、CPU22に対しては伝送回路部24が設けられ、伝送回路部24より伝送線12a, 12bが引き出されている。

【0039】

伝送回路部24には伝送出力回路26と伝送入力回路28が設けられている。伝送出力回路26は、CPU22からの例えばポーリングなどのコマンド指示に基づき、電圧モードで下り信号を伝送線12a, 12bに出力する。

【0040】

伝送入力回路28は、子機となるアナログ型感知器14または中継器16からの電流モードによる上り信号を受信し、受信信号をCPU22に出力し、火災警報動作を行わせる。

【0041】

CPU22に対しては、表示部30、操作部32、記憶部34及び移報部36が設けられ、火災監視に必要な各種の警報出力、警報表示、操作、監視情報の記憶、移報信号の出力などができるようにしている。

【0042】

アナログ型感知器14には、CPU38、センサ部40及び伝送回路部42が設けられている。センサ部40は火災による煙濃度あるいは温度などを検出し、検出したアナログ信号をCPU38でデジタルデータに変換し、伝送回路部42から電流モードによる上り信号として受信機10に伝送する。

【0043】

また伝送回路部42は、受信機10からのポーリングなどの下り信号を受信し、CPU38に対し正常であれば、正常を示す応答上り信号を電流モードで受信機10に送信する。

10

20

30

40

50

。

【0044】

中継器16には、CPU44、発報受信部46及び伝送回路部48が設けられている。発報受信部46からは感知器回線15a, 15bが引き出され、そこにオンオフ型感知器18を負荷として接続している。

【0045】

オンオフ型感知器18が火災を検出すると、感知器回線15a, 15b間に発報電流を流し、この発報電流を発報受信部46で受信してCPU44に出力し、CPU44は伝送回路部48により、上り信号として火災発報信号を受信機10に伝送して火災警報を行わせる。

10

【0046】

またアナログ型感知器14と同様、受信機10からのポーリングのための下り信号を伝送回路部48で受信すると、受信したポーリング信号をCPU44に出力し、中継器16に異常がなければ、正常を示す上り信号を電流モードで受信機10に伝送する。

【0047】

図3は本発明による電流変動装置の等価回路を示した回路図である。図3において、負荷装置25は図1に示した感知器回線15a, 15bにオンオフ型感知器18を接続した中継器16に相当し、可変抵抗器で示す変動負荷50を備えた負荷装置25と見做すことができる。

【0048】

このような中継器に相当する負荷装置25は、電流変動抑制装置20を介して伝送線12a, 12bに接続される。電流変動抑制装置20にはコンデンサC1と定電流回路52が設けられている。

20

【0049】

定電流回路52は、負荷装置25における変動負荷50の負荷両端電圧E1の低下に応じて線路電流I1を直線的に増加させる定電流動作を行う。コンデンサC1は負荷装置25の変動負荷50と並列に接続され、変動負荷50における負荷抵抗のステップ的变化に対する充電または放電により、負荷両端電圧E1を放電時定数または充電時定数に応じて緩やかに変化させ、これを受けて定電流回路52により線路電流Iのステップ的变化を抑制する。

30

【0050】

図4は図3に示した等価回路に対応した本発明による電流変動抑制装置の実施形態を示した回路図である。図4において、負荷装置25に設けている変動負荷50にコンデンサC1が並列接続されており、負荷両端電圧E1の減少に対し、線路電流I1を直線的に増加させる定電流回路52が設けられている。

【0051】

定電流回路52は、NPN型の第1トランジスタとしてのトランジスタQ1、PNP型の第2トランジスタとしてのトランジスタQ2、オペアンプ54、第1抵抗R1、第2抵抗R2、第3抵抗R3、第4抵抗R4及び第5抵抗R5で構成される。

【0052】

即ち定電流回路52は、プラス側の伝送線12aとトランジスタQ1のコレクタの間に変動負荷50とコンデンサC1の並列回路を接続し、トランジスタQ1のエミッタとマイナス側の伝送線12bとの間に抵抗R1を接続している。

40

【0053】

またトランジスタQ2のコレクタとマイナス側の伝送線12bとの間に抵抗R4を接続すると共に、トランジスタQ2のエミッタとプラス側の伝送線12aの間に抵抗R5を接続している。

【0054】

オペアンプ54の非反転入力端子（プラス入力端子）には所定の基準電圧Vf、例えばVf = 1ボルトが設定される。オペアンプ54の反転入力端子（マイナス入力端子）は、

50

抵抗 R 3 を介してトランジスタ Q 2 のコレクタと抵抗 R 4 の接続点に接続される。オペアンプ 5 4 の出力はトランジスタ Q 1 のベースに接続される。

【 0 0 5 5 】

更にトランジスタ Q 1 のエミッタからオペアンプ 5 4 の反転入力端子との帰還回路に抵抗 R 2 を接続している。抵抗 R 1 ～ R 4 の間には次の関係がある。

$$R 2 \gg R 1$$

$$R 4 \gg R 3$$

ここで、トランジスタ Q 2 のベース、エミッタ間電圧を V_{BE} 、抵抗 R 1 を流れる電流（線路電流）を $I 1$ とすると、変動負荷 5 0 の負荷両端電圧 E 1 は次式で表すことができる。

【 0 0 5 6 】

【数 1】

$$E1 = (Vf - R1 \cdot I1) \frac{R3}{R2} \cdot \frac{R5}{R4} + Vf \frac{R5}{R4} + V_{BE} \quad (1)$$

この（ 1 ）式の導出過程を示すと次のようになる。まず抵抗 R 5 の両端電圧 V 5 は次式となる。

$$V 5 = E 1 - V_{BE}$$

また、抵抗 R 4 の両端電圧 V 4 は、抵抗 R 4 と R 5 の按分により次式となる。

【 0 0 5 7 】

【数 2】

$$V4 = (E1 - V_{BE}) \frac{R4}{R5} \quad (2)$$

一方、R 1 の両端電圧 V 1 は

$$V 1 = R 1 \times I 1$$

であり、抵抗 R 2 の両端電圧 V 2 は次式となる。

$$V 2 = V f - V 1 = V f - R 1 \cdot I 1 \quad (3)$$

このため抵抗 R 3 の両端電圧 V 3 は、抵抗 R 2 , R 3 の按分により次式となる。

【 0 0 5 8 】

【数 3】

$$V3 = V2 \frac{R2}{R3} = (Vf - R1 \cdot I1) \frac{R3}{R2} \quad (4)$$

ここでオペアンプ 5 4 のイマジナリショートによりマイナス入力端子はプラス入力端子と同じ V f にあることから、

$$V 4 = V 3 + V f \quad (5)$$

が成立する。

【 0 0 5 9 】

そこで（ 5 ）式に（ 2 ）（ 3 ）（ 4 ）式を代入すると次式が得られる。

【 0 0 6 0 】

10

20

30

40

【数 4】

$$(E2 - V_{BE}) \frac{R4}{R5} = (Vf - R1 \cdot I1) \frac{R3}{R2} + Vf$$

これを E 1 についてまとめると次式が得られる。

【0061】

【数 5】

10

$$E1 = (Vf - R1 \cdot I1) \frac{R3}{R2} \cdot \frac{R5}{R4} + Vf \frac{R5}{R4} + V_{BE} \quad (1)$$

ここで、V f, R 1 ~ R 4, V_{BE} は定数であることから、

$$E1 = A - K \cdot I1 \quad (6)$$

の関係が成立している。

【0062】

20

図 5 は前記 (1) 式で与えられる図 3 の電流変動抑制装置の負荷両端電圧 E 1 の変化に対する線路電流 I 1 の制御特性を示したグラフ図である。図 5 の特性から明らかなように、変動負荷 50 に電流が流れていない線路電流 I 1 = 0 mA のとき、負荷両端電圧 E 1 は例えば 11.6 ボルトとなっている。この 11.6 ボルトは前記 (6) 式における定数 A に相当する。

【0063】

この状態から負荷両端電圧 E 1 が低下すると、負荷両端電圧 E 1 の低下に伴って線路電流 I 1 が直線的に増加する。そして、例えば負荷両端電圧 E 1 が 10.6 ボルトに低下したとき、線路電流 I 1 は I 1 = 50 mA に増加している。

【0064】

図 4 の電流変動抑制装置 20 にコンデンサ C 1 を設けていない場合には、変動負荷 50 における負荷抵抗の低下に伴う負荷両端電圧 E 1 の低下に対し、定電流回路 52 は図 5 の特性に従って、負荷両端電圧 E 1 の減少に応じて増加する線路電流 I 1 を伝送線 12 a, 12 b に流すこととなり、変動負荷 50 の抵抗値の変化に伴うステップ的な負荷電流の変化が、そのまま伝送線 12 a, 12 b に表れることになる。

30

【0065】

しかしながら、本実施形態にあつては、変動負荷 50 と並列にコンデンサ C 1 を接続したことにより、負荷両端電圧 E 1 のステップ的な変化をコンデンサ C 1 の充電または放電により緩やかに変化させ、伝送線 12 a, 12 b に流れる電流を、コンデンサ C 1 の放電時定数または充電時定数に従った緩やかな電流変化に抑制することができる。

【0066】

40

図 4 の電流変動抑制装置 20 における動作を具体的に説明すると次のようになる。いま図 5 の特性図に示すように、負荷装置 25 の変動負荷 50 に負荷電流 I z が流れておらず、電流 I 1 = 0 mA の状態で負荷両端電圧 E 1 が 11.6 ボルトにあったとする。

【0067】

このため、並列接続したコンデンサ C 1 も負荷両端電圧 E 1 と同じ 11.6 ボルトに充電され、これによりトランジスタ Q 2 のエミッタ、ベース間を順バイアスし、トランジスタ Q 2 を導通状態として、抵抗 R 4 に電流を流している。

【0068】

オペアンプ 54 は、イマジナリショートによって反転入力端子の入力電圧を非反転入力端子の基準電圧 V f に一致させるように、出力に接続したトランジスタ Q 1 を制御してい

50

るが、このとき抵抗 R_1 に線路電流 I_1 を流さないようにすることから、トランジスタ Q_1 はカットオフ状態に保たれる。

【0069】

この状態で、変動負荷 50 の負荷抵抗がステップ的に減少し、例えば負荷電流 I_z として $I_z = 50 \text{ mA}$ が流れたとする。変動負荷 50 の負荷抵抗の減少に伴い、それまで 11.6 ボルトに充電されていたコンデンサ C_1 は、変動負荷 50 の負荷抵抗の低下に伴い放電電流を変動負荷 50 に流し、これによって、負荷両端電圧 E_1 がコンデンサ C_1 と変動負荷 50 の負荷抵抗で決まる放電時定数に従って減少を始める。

【0070】

負荷両端電圧 E_1 が減少を始めると、トランジスタ Q_2 のベース、エミッタ間電圧 V_{BE} が減少してトランジスタ Q_2 を流れる電流が減少し、これに伴い抵抗 R_3 、 R_4 で決まるオペアンプ 54 の反転入力端子の入力電圧が低下する。この反転入力端子の入力電圧の低下に対し、オペアンプ 54 は反転入力端子の入力電圧を非反転入力端子の基準電圧 V_f に一致させるようにトランジスタ Q_1 を駆動し、これによって、抵抗 R_1 に流れる線路電流 I_1 が図 5 に示す直線特性に従って増加を始める。

【0071】

変動負荷 50 の負荷抵抗の低下で放電を開始したコンデンサ C_1 は、負荷両端電圧 E_1 が 10.6 ボルトに低下すると、放電を終了し、このとき抵抗 R_1 には線路電流 I_1 として $I_1 = 50 \text{ mA}$ が流れる。

【0072】

即ち、図 4 に示す電流変動抑制装置 20 にあっては、後の説明で明らかにする図 9 (A) のタイムチャートに示すように、時刻 t_1 における変動負荷 50 における負荷電流 I_z の 0 mA から 50 mA の増加に対し、コンデンサ C_1 の充電時定数に従って線路電流 I_1 を緩やかに増加させる。

【0073】

また時刻 t_2 で変動負荷 50 の抵抗負荷が元に戻って、負荷電流 I_z が $I_z = 0 \text{ mA}$ に戻ると、負荷両端電圧 E_1 が $E_1 = 11.6$ ボルトに回復してコンデンサ C_1 の充電を開始し、このときの充電時定数に従って、線路電流 I_1 は緩やかに減少するようになる。

【0074】

図 6 は図 2 の受信機 10 に設けた伝送入力回路の実施形態を示した回路図である。図 6 において、伝送入力回路 28 には、子機により伝送線 12a, 12b に流れる電流信号、即ち子機から伝送された上り信号としての電流信号を検出する電流検出抵抗 R_{10} が設けられ、電流検出抵抗 R_{10} の両端に線路電流 I_1 に比例した検出電圧 V_a が得られる。

【0075】

受信抵抗 R_{10} に続いてはオペアンプ 56 が設けられる。オペアンプ 56 は、プラス入力端子に電流検出抵抗 R_{10} で検出した検出電圧 V_a を入力し、マイナス入力端子に DA コンバータ 62 にセットしたデジタルデータに基づく調整電圧 V_b を抵抗 R_{11} を介して入力している。

【0076】

オペアンプ 56 は、マイナス入力端子と出力端子との間に基幹抵抗 R_{12} を備えた差動増幅回路を構成している。このためオペアンプ 56 は、検出電圧 V_a から調整電圧 V_b を差し引いた調整検出電圧 V_c 、即ち

$$V_c = V_a - V_b$$

を出力する。

【0077】

オペアンプ 56 から出力された調整検出電圧 V_c は、コンパレータ 58 のマイナス入力端子に入力される。コンパレータ 58 のプラス入力端子には、基準電圧源 60 によって基準電圧 V_e が設定されている。コンパレータ 58 は、基準電圧 V_e を超える調整検出電圧 V_c の電流に相当するローレベルに立ち下がるパルスを出力する。

【0078】

10

20

30

40

50

コンパレータ 58 の出力は、CPU 22 に設けられたプログラムにより実現される機能として設けた基準調整部 64 に入力される。基準調整部 64 は、伝送線 12a, 12b に信号電流のない所定の調整タイミングで、コンパレータ 58 の出力電圧に基づき、オペアンプ 56 から出力される調整検出電圧 V_c を基準電圧 V_e に一致するように、DA コンバータ 62 にデジタルデータをセットして調整電圧 V_b を変更する。

【0079】

この変更後に、調整電圧 V_b を基準電圧 V_e の半分の値、即ち $(V_e / 2)$ だけ低下させるように、DA コンバータ 62 にデジタルデータをセットする。

【0080】

基準調整部 64 により調整検出電圧 V_c を基準電圧 V_e に一致させるための DA コンバータ 62 に対するデジタルデータのセットは、コンパレータ 58 の出力電圧が H レベルと L レベルの中間電圧（2 分の 1 電圧）となるように、DA コンバータ 62 にデジタルデータをセットして行う。

【0081】

図 7 は図 6 の基準調整部による調整検出電圧を示したタイムチャートである。図 7 (A) は図 6 のオペアンプ 56 から出力される電流検出抵抗 R_{10} の検出電圧 V_a から DA コンバータ 62 による調整電圧 V_b を差し引いた調整検出電圧 V_c であり、図 1 に示したアナログ型感知器 14 から受信機 10 からのポーリングに応じて一定周期で正常を示す電流パルスに対応した電流検出電圧パルス 72 を含む調整検出電圧 V_c が得られている。

【0082】

調整検出電圧 V_c に含まれる電流検出電圧パルス 72 に対しては基準電圧 V_e が設定されており、コンパレータ 58 が基準電圧 V_e を超える電流検出電圧パルス 72 の部分を L レベルに反転した受信パルスを、CPU 22 に出力することになる。

【0083】

このような調整検出電圧 V_c に対し、一定周期 T_1 で基準調整のための調整タイミング 70 を信号電流のないタイミングに設定している。調整タイミング 70 における基準調整は、A 部を拡大した図 7 (B) に示すようになる。

【0084】

即ち基準調整は、調整開始時における P1 の調整検出電圧 V_c を基準電圧 V_e に一致するように、DA コンバータ 62 にデジタルデータをセットして調整電圧 V_b を調整する。これによって調整検出電圧は、P2 に移動して基準電圧 V_e に一致する。

【0085】

次に、P2 で基準電圧 V_e に一致した調整検出電圧 V_c を、DA コンバータ 62 に対するデジタルデータのセットで基準電圧 V_e の半分の $(V_e / 2)$ だけ低下させて、調整検出電圧 V_c を P3 に移動し、これで基準調整を終了する。

【0086】

このような基準調整により、負荷電流の変化に伴って変動する信号電流のない状態での基底定電流としての調整検出電圧 V_c は、基準電圧 V_e に対し常に、その半分即ち $(V_e / 2)$ だけ低いレベルを保つように調整され、基底部分に重畳される信号電流による電圧パルスの振幅のほぼ中心が基準電圧 V_e となるように調整し、これによって確実に信号電流を検出して CPU 22 に入力することができる。

【0087】

図 8 は図 6 の CPU 22 に設けた基準調整部 64 による処理動作を示したフローチャートである。図 8 において、基準調整処理は、ステップ S1 で信号電流のない周期 T_1 ごとの調整タイミングに達したことを判別すると、ステップ S2 に進み、コンパレータ 58 の出力レベルを読み込み、ステップ S3 で基準電圧 V_e と調整検出電圧 V_c が一致する $V_c = V_e$ とするコンパレータ 58 の基準出力レベルか否かチェックする。

【0088】

このコンパレータ 58 の基準出力レベルは、H レベルと L レベルの中間に位置する 2 分の 1 のレベルである。コンパレータ 58 の基準出力レベルであれば $V_c = V_e$ の関係が得

10

20

30

40

50

られていることから、ステップ S 4 に進み、D A コンバータ 6 2 から出力している調整電圧 V_b の値を $(V_e / 2)$ だけ低下させるようにデジタルデータをセットする。

【0089】

一方、ステップ S 3 で $V_c = V_e$ とするコンパレータ 5 8 の基準出力レベルにない場合には、ステップ S 5 に進み、基準出力レベル以上であることを判別してステップ S 6 に進み、D A コンバータ 6 2 の値を低下させ、調整電圧 V_b を $\Delta D A$ 分だけ減少させる。

【0090】

このようなステップ S 2, S 3, S 5, S 6 の処理を $V_c = V_e$ とするコンパレータの基準出力レベルが得られるまで、D A コンバータ 6 2 の値を $\Delta D A$ ずつ下げながら繰り返し、ステップ S 3 で $V_c = V_e$ の関係が得られたら、ステップ S 4 で D A コンバータ 6 2 の値により $(V_e / 2)$ だけ調整電圧 V_b を低下させ、これによって、基準電圧 V_e に一致した調整検出電圧 V_c は $(V_e / 2)$ だけ低下されて調整処理を終了する。

【0091】

逆に、ステップ S 5 でコンパレータ 5 8 の出力が基準出力レベル未満であった場合には、ステップ S 7 に進み、D A コンバータ 6 2 による調整電圧 V_b の値を $\Delta D A$ 分だけ順次増加させる処理を繰り返す。

【0092】

この調整電圧 V_b を増加させる処理の繰り返しを行っている途中で、ステップ S 3 で $V_c = V_e$ が判別されると、ステップ S 4 に進み、調整検出電圧 V_c から $(V_e / 2)$ だけ減少させる D A コンバータ 6 2 のデジタルデータのセットを行い、調整処理を終了し、ステップ S 1 で次の調整タイミングを待つことになる。

【0093】

図 9 は図 3 の電流変動抑制装置による線路電流の変化と受信機における基準調整を示したタイムチャートである。図 9 (A) は、図 4 の電流変動抑制装置 2 0 における負荷電流 I_z と線路電流 I_1 の変化を示している。

【0094】

即ち、時刻 t_1 で変動負荷 5 0 の負荷抵抗が低下して負荷電流 I_z が 5 0 m A にステップ的に増加したとする。このような負荷電流 I_z の増加に対し、コンデンサ C 1 の放電により負荷電流 $I_z = 5 0$ m A が流れ、負荷両端電圧 E_1 が $I_1 = 0$ m A における図 5 の特性の 1 1. 6 ボルトから $I_1 = 5 0$ m A となる 1 0. 6 ボルトに向けて、コンデンサ C 1 と変動負荷 5 0 の負荷抵抗で決まる放電時定数に従って緩やかに減少する。

【0095】

このような負荷両端電圧 E_1 の減少に伴い、定電流回路 5 4 の抵抗 R_1 を流れる線路電流 I_1 は、放電時定数による減少と逆の放電時定数に従った上昇カーブに従って緩やかに増加して 5 0 m A に達する。

【0096】

このような電流変動抑制装置 2 0 により緩やかに変化する線路電流 I_1 は、図 6 に示した受信機に設けている伝送入力回路 2 8 の電流検出抵抗 R_{10} に流れて、検出電圧 V_a に変換されてオペアンプ 5 6 に入力している。

【0097】

伝送入力回路 2 8 にあっては、図 9 (B) の矢印で示す調整タイミングごとに、基準調整部 6 4 による基準調整を実行している。したがって、図 9 (A) に示すような線路電流 I_1 の緩やかな増加に対し、それより短い調整周期 T_1 で調整処理が実行され、信号電流のない状態で流れている線路電流 I_1 に比例したオペアンプ 5 6 の出力となる調整検出電圧 V_c を、基準電圧 V_e に対し $(V_e / 2)$ だけ低下したレベルとなるように調整する。

【0098】

変動負荷は、その後、時刻 t_2 で負荷抵抗が元に戻って負荷電流 $I_z = 0$ m A に戻り、コンデンサ C 1 が $I_1 = 0$ m A の $E_1 = 1 1. 6$ ボルトに向かって充電を開始し、このときの充電時定数に従った負荷両端電圧 E_1 の増加に伴い、負荷電流 I_1 は放電電流の増加を反転した形で減少し、0 ミリアンペアに戻る。

10

20

30

40

50

【0099】

このような負荷電流のステップ的な低下についても、電流変動抑制装置20により線路電流I1は緩やかに低下し、受信機における伝送入力回路28の基準調整動作により、図9(B)に示す調整タイミングで緩やかに変動する線路電流に対する調整検出電圧Vcが基準電圧Veに対し($V_e/2$)だけ低下した位置を保つように調整される。

【0100】

図10は本発明の電流変動抑制装置20を設けずに負荷装置25を直接、伝送線12a, 12bに接続した場合の線路電流の変化と受信機における基準調整を示したタイムチャートである。

【0101】

本発明の電流変動抑制装置20を設けなかった場合、図10(A)に示すように、負荷電流Izの50mAに増加するステップ的な変化は、そのまま線路電流I1となって表れる。

【0102】

時刻t1の線路電流I1の立ち上がりに対し、図10(B)に示すように、基準調整が行われることで、最初の立ち上がり部分はそのまま伝送入力回路28における調整検出電圧Vcに表れるが、その後は調整された電圧となる。

【0103】

また時刻t2で負荷電流Izが立ち上がって0mAに戻ると、同様に線路電流I1も0mAに立ち下がり、このとき図10(B)の伝送入力回路28における調整検出電圧Vcもステップ的に50mA下がるが、その後の調整タイミングによる基準調整で元に戻る。

【0104】

しかしながら、線路電流I1の立ち上がり及び立ち下がりに続く矩形的な調整検出電圧Vcが生ずることで、この部分で信号電流を受信すると、基準電圧Vcによる信号電流の検出は不能となるため、受信機との通信ができなくなる。このような問題を図9(A)に示すような本発明の電流変動抑制装置20による抑制作用で改善することができる。

【0105】

図11は伝送線に信号電流が伝送されている状態で変動負荷によるステップ的な線路電流の上昇が生じた場合のタイムチャートである。図11(A)は図9(A)の時刻t1と同じであり、時間軸を長く表して示している。

【0106】

時刻t1における負荷電流Izのステップ的な上昇に対し、本発明の電流変動抑制装置20による抑制作用で線路電流I1は、緩やかに0mAから50mAに向かって上昇している。

【0107】

このような線路電流I1の増加に対し、図6に示した伝送入力回路28にあっては、CPU22の基準調整部64による基準調整が矢印で示す調整タイミング70ごとに行われ、調整タイミング70ごとに信号電流のない基底レベルとしての調整検出電圧Vcは、基準電圧Veに対し($V_e/2$)だけ低下したレベルに調整され、これによって電流信号のない状態の基底レベルとなる調整検出電圧Vcが基準電圧Veを上回って信号電流を検出できなくなる通信不能状態を確実に回避することができる。

【0108】

図12は本発明における電流変動抑制装置の他の実施形態を示した回路図である。図12の電流変動抑制装置20の実施形態にあっては、電源投入時や負荷装置25の短絡時に過大な線路電流I1が流れることを防止するようにしたことを特徴とする。

【0109】

即ち、電流変動抑制装置20にはコンデンサC1が設けられているため、伝送線12a, 12b間に電源を投入すると、コンデンサC1を充電するため大きな突入電流が流れる。

【0110】

10

20

30

40

50

このような電源投入時の突入電流などの過大電流を防止するため、オペアンプ 54 の帰還回路に設けている抵抗 R 2 と並列にダイオード D 1 を接続している。ここでダイオード D 1 の順方向の電圧効果を例えば 0.6 ボルトとすると、抵抗 R 1 に流れる線路電流 I 1 の最大電流 (I 1) max は

$$(I 1) \max = (V f + 0.6) / R 1$$

とすることができる。

【0111】

また図 12 の実施形態にあつては、コンデンサ C 1 と並列にツェナーダイオード Z D 2 を接続し、コンデンサ C 2 に加わる最大電圧を規制している。

【0112】

図 13 は本発明による電流変動抑制装置の他の実施形態を示した回路図であり、図 1 に示したように本発明の電流変動抑制装置 20 は中継器 16 の前段に設けられることから、別の装置とせず中継器と一体化したことを特徴とする。

【0113】

図 13 において、中継器 18 は図 2 に示した中継器 16 本来の部分である負荷部 66 と負荷電流制御部 68 で構成されており、負荷部 66 は変動負荷 50 として等価回路的に表している。負荷電流制御部 68 は図 12 の実施形態と同じ回路構成である。

【0114】

このように負荷電流制御部 68 を伝送路に接続する中継器などの負荷側装置と一体化することで、装置構成を簡単にし、別々の装置を接続する必要がないことから設置作業を容易にすることができる。

【0115】

図 14 は本発明による電流変動抑制装置の他の実施形態を示した回路図である。図 14 の実施形態にあつては、図 3 に示した変動負荷 50 とコンデンサ C 1 の並列回路に接続される定電流回路 52 として、トランジスタ Q 1、オペアンプ 54、第 1 抵抗 R 1、第 2 抵抗 R 2、第 3 抵抗 R 3、第 4 抵抗 R 14、第 5 抵抗 R 15 で構成したことを特徴とする。

【0116】

即ち定電流回路 52 は、プラス側の伝送線 12a とトランジスタ Q 1 のコレクタとの間に変動負荷 50 とコンデンサ C 1 の並列回路を接続し、トランジスタ Q 1 のエミッタとマイナス側の伝送線 12b の間に抵抗 R 1 を接続している。

【0117】

またオペアンプ 54 は、非反転入力端子（プラス入力端子）をトランジスタ Q 1 のコレクタと所定の基準電圧 V f（例えば V f = 1 ボルト）との間に直列接続した抵抗 R 14 と R 15 の接続部分に接続し、また反転入力端子（マイナス入力端子）をトランジスタ Q 1 のコレクタとプラス側の伝送線 12a との間に接続した抵抗 R 2 と R 3 の間の部分に接続している。

【0118】

この図 14 の回路は、図 4 におけるトランジスタ Q 2 を省略し、コンデンサ C 1 の充放電による負荷両端電圧 E 1 の変化を直接、抵抗 R 3 を介してオペアンプ 54 の反転入力端子に加えており、その分、回路構成を簡略化することができる。

【0119】

図 14 に設けた定電流回路 52 の動作も基本的には図 4 の実施形態と同じであり、負荷両端電圧 E 1 の変化に対し、図 5 に従った負荷電流 I 1 を抵抗 R 1 に流し、コンデンサ C 1 を変動負荷 50 に並列接続したことで、負荷電流のステップ的な変動に伴い、コンデンサ C 1 の充放電で決まる時定数に従って定電流回路 52 が線路電流を緩やかに変化させることができる。

【0120】

ここで図 14 の定電流回路 52 による負荷両端電圧 E 1 と抵抗 R 1 を流れる線路電流 I 1 の間には次の関係式が成立している。

【0121】

10

20

30

40

50

まず抵抗 R_1 , R_2 の間には次の関係を持たせている。

$$R_2 \gg R_1$$

また抵抗 R_{14} は抵抗 R_2 に等しく、抵抗 R_{15} は抵抗 R_3 に等しいことから

$$R_{14} = R_3$$

$$R_{15} = R_2$$

に置き換える。

【0122】

ここで、トランジスタ Q_1 のエミッタ側の電圧を V_1 、プラス側伝送線 $12a$ の電圧を V_2 、トランジスタ Q_1 のコレクタ側の電圧を V_3 、抵抗 R_{14} , R_{15} を流れる電流を I_2 、抵抗 R_3 , R_2 を流れる電流を I_3 とすると、次の関係式が成り立つ。

$$V_2 - R_3 \cdot I_3 = R_2 \cdot I_2 + V_f \quad (7)$$

$$I_3 = (V_2 - V_3) / (R_3 + R_2) \quad (8)$$

$$I_2 = (V_3 - V_f) / (R_3 + R_2) \quad (9)$$

そこで、(7) 式に、(8) (9) 式を代入してまとめると次のようになる。

$$V_2 - R_3 (V_2 - V_3) / (R_3 + R_2) = [R_2 (V_3 - V_f) / (R_3 + R_2)] + V_f$$

これを展開すると次のようになる。

$$V_2 R_3 + V_2 R_2 - R_3 V_2 + R_3 V_3 = R_2 V_3 - R_2 V_f + R_3 V_f + R_2 V_f$$

$$V_2 R_2 - R_2 V_3 = -R_3 V_1 + (-R_2 + R_3 + R_2) V_f$$

$$R_2 (V_2 - V_3) = R_3 \cdot V_f - R_3 \cdot V_1$$

$$V_2 - V_3 = (R_3 / R_2) V_f - (R_3 / R_2) V_1 \quad (10)$$

ここで

$$E_1 = V_2 - V_3$$

であることから、(10) 式を代入すると次式が得られる。

$$E_1 = (R_3 / R_2) V_f - (R_3 / R_2) R_1 \cdot I_1 \quad (11)$$

ここで、 $R_1 \sim R_3$ 、 V_f は定数であることから、

$$E_1 = A - K \cdot I_1 \quad (12)$$

の関係が成立している。

【0123】

図14の定電流回路52の動作を具体的に説明すると次のようになる。まず変動負荷50の負荷電流 I_z が0mAのとき、負荷両端電圧 E_1 は例えば図5に示したように11.6ボルトとなっている。

【0124】

この状態でオペアンプ54の反転入力端子と非反転入力端子の入力電圧が同じになるように、抵抗 R_{14} , R_{15} による分圧電圧も及び抵抗 R_3 , R_2 , R_1 による分圧電圧を決めており、したがってトランジスタ Q_1 はカットオフ状態にあり、抵抗 R_1 に流れる線路電流 I_1 は0mAとなっている。

【0125】

次に、変動負荷50の負荷抵抗が低下して負荷電流 $I_z = 50$ mAが流れ、負荷両端電圧 E_1 が図5に示した10.6ボルトに低下したとする。このような負荷両端電圧 V_1 の低下に対し、コンデンサ C_1 は抵抗値が下がった変動負荷50に対し放電電流を流し、負荷両端電圧 E_1 が放電時定数に従って低下を始める。

【0126】

このためオペアンプ54の反転入力端子に加わる入力電圧が低下を始め、この低下分を補うようにオペアンプ54はトランジスタ Q_1 を導通して、抵抗 R_1 に流れる線路電流を増加させ、コンデンサ C_1 の放電が終了する負荷両端電圧 $E_1 = 10.6$ ボルトへの到達で、負荷電流 I_1 は50mAとなる。

【0127】

このような電流変動抑制装置20の動作により、図9(A)に示したと同様にして、負荷電流 I_z のステップ的な変化に対し線路電流 I_1 を緩やかに変動させることができる。

【0128】

10

20

30

40

50

なお上記の実施形態は、オンオフ型感知器を負荷に接続した中継器に電流変動抑制装置を設けた場合を例に取るものであったが、本発明はこれに限定されず、一時的に負荷電流がステップ的に増加する適宜の子機につき同様に電流変動抑制装置を設ける場合を含む。

【0129】

また本発明は、その目的と利点を損なうことのない適宜の変形を含み、更に上記の実施形態に示した数値による限定は受けない。

【図面の簡単な説明】

【0130】

【図1】本発明による監視システムの基本的な構成を示したシステムブロック図

【図2】本発明の監視システムにおける受信機、アナログ型感知器及び中継器の回路構成を示したブロック図
本発明の伝送システムが適用される防災監視システムを示したブロック図

10

【図3】本発明による電流変動抑制装置の等価回路を示した回路図

【図4】本発明により電流変動抑制装置の実施形態を示した回路図

【図5】図3の電流変動抑制装置の負荷両端電圧 E_1 の変化に対する線路電流 I_1 の制御特性を示したグラフ図

【図6】図2の受信機に設けた伝送入力回路の実施形態を示した回路図

【図7】図6の基準調整処理による電流検出電圧波形を示した説明図

【図8】図6のCPUに設けた基準調整部による処理動作を示したフローチャート

【図9】図4の電流変動抑制装置による線路電流の変化と信号電流がない状態での受信機の基準調整を示したタイムチャート

20

【図10】電流変動抑制を行わない場合の線路電流の変化と受信機の基準調整を示したタイムチャート

【図11】図3の電流変動抑制装置による線路電流の変化と信号電流があるときの受信機の基準調整による電流パルス検出電圧を示したタイムチャート

【図12】最大電流規制用のダイオードを設けた本発明による電流変動抑制装置の実施形態を示した回路図

【図13】中継器と一体に設けた図12と同じ電流変動抑制装置の実施形態を示した回路図

【図14】本発明による電流変動抑制装置の他の実施形態を示した回路図

30

【図15】従来の監視システムを示したシステムブロック図

【図16】従来の監視システムにおける中継器とアナログ型感知器を等価回路で示した本ブロック図

【図17】負荷電流が安定している時の受信機における電流パルス検出電圧を示したタイムチャート

【図18】負荷電流がステップ的に増加した時の受信機における通信不能となる電流パルス検出電圧を示したタイムチャート

【符号の説明】

【0131】

10：受信機

40

12a, 12b：伝送線

14：アナログ型感知器

15a, 15b：感知器回線

16：中継器

18：オンオフ型感知器

20：電流変動抑制装置

22, 38, 44：CPU

24：伝送回路部

25：負荷装置

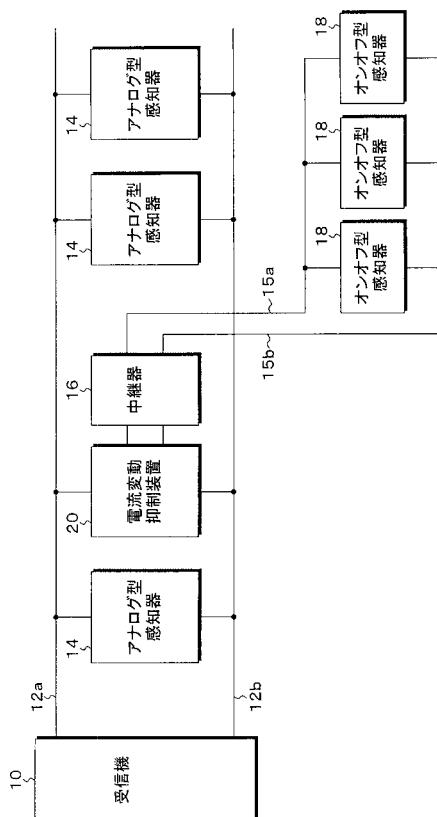
26：伝送出力回路

50

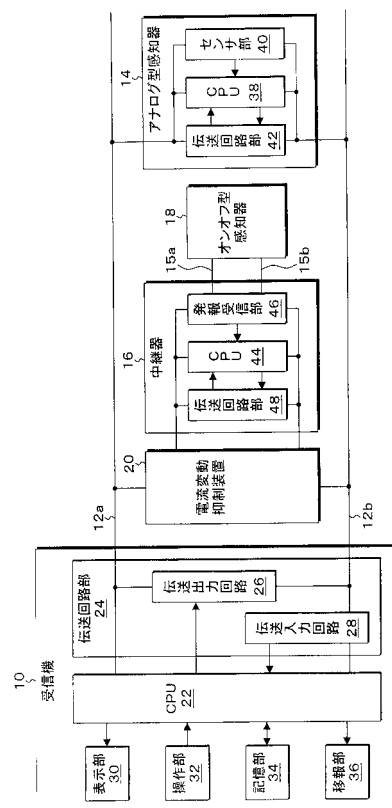
- 28 : 伝送入力回路
- 30 : 表示部
- 32 : 操作部
- 34 : 記憶部
- 36 : 移報部
- 40 : センサ部
- 42, 48 : 伝送回路部
- 46 : 発報受信部
- 50 : 変動負荷
- 52 : 定電流回路
- 54, 56 : オペアンプ
- 58 : コンパレータ
- 60 : 基準電圧源
- 62 : D Aコンバータ
- 64 : 基準調整部
- 70 : 調整タイミング

10

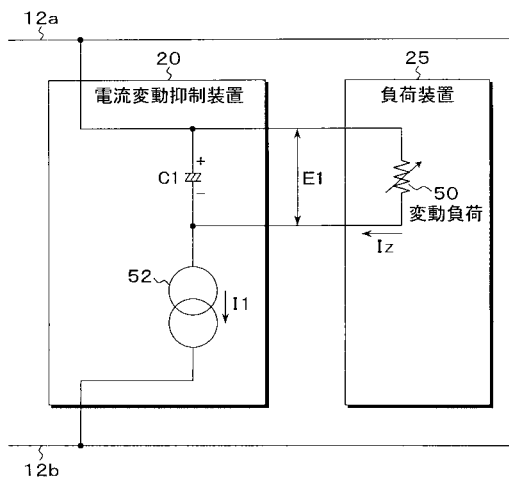
【図 1】



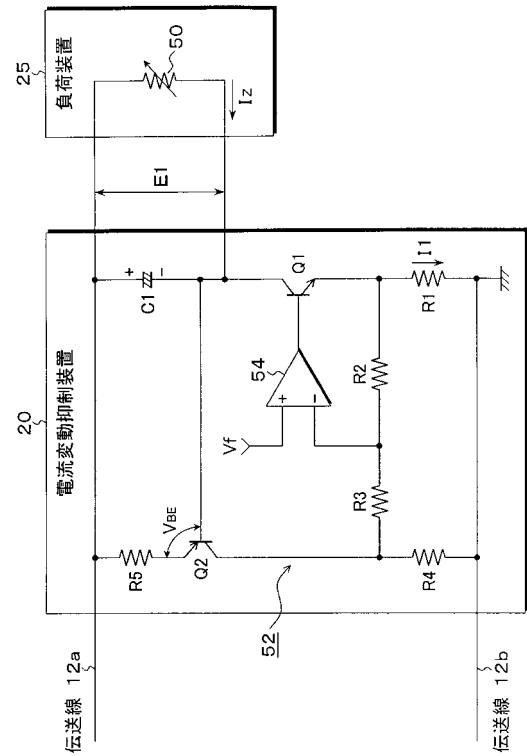
【図 2】



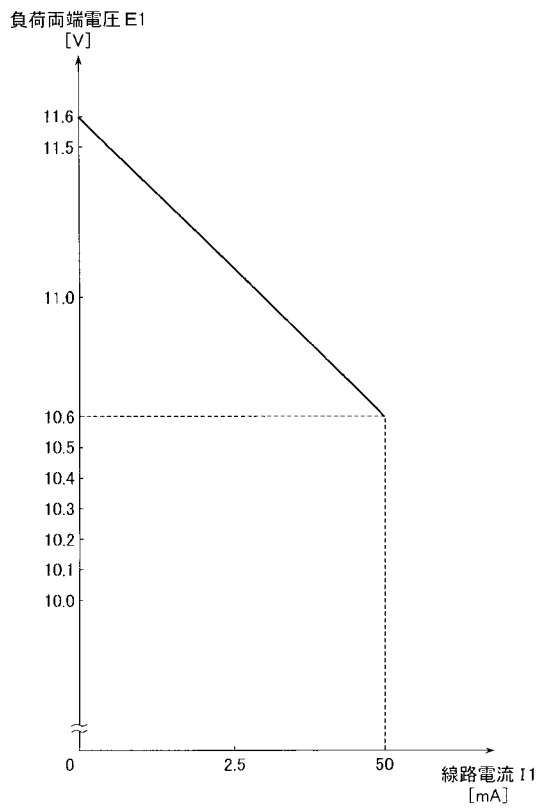
【図 3】



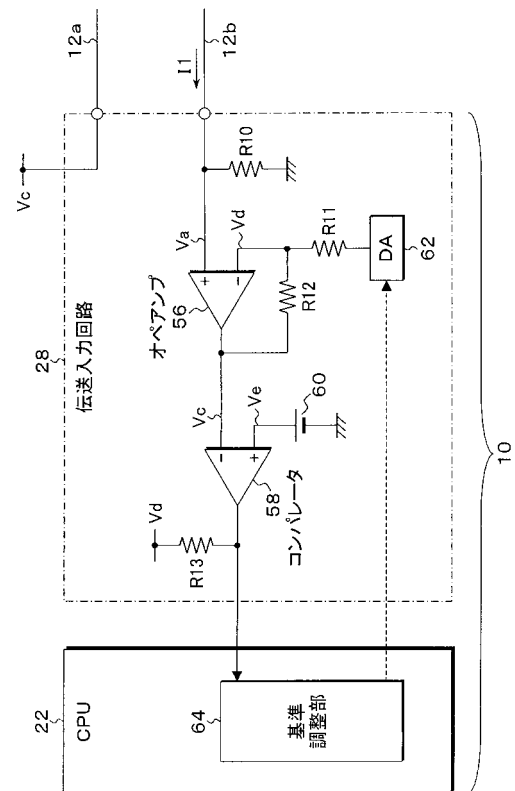
【図 4】



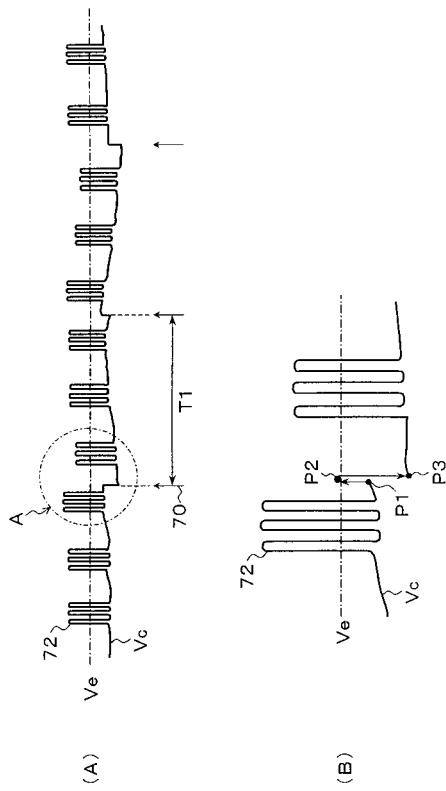
【図 5】



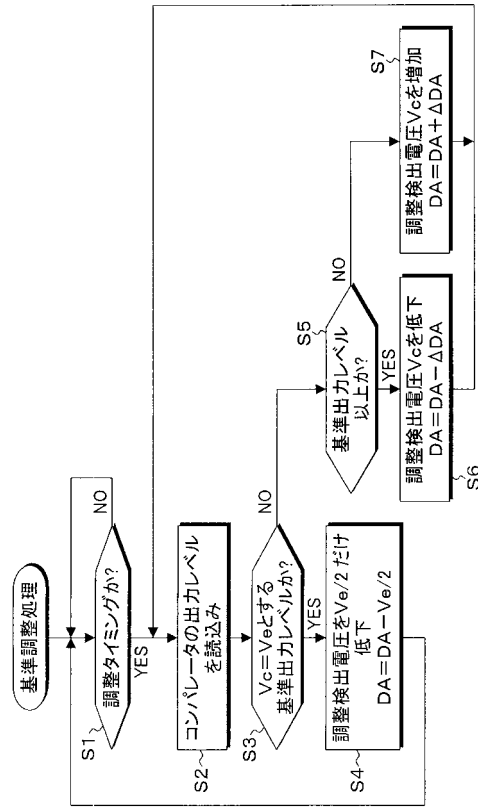
【図 6】



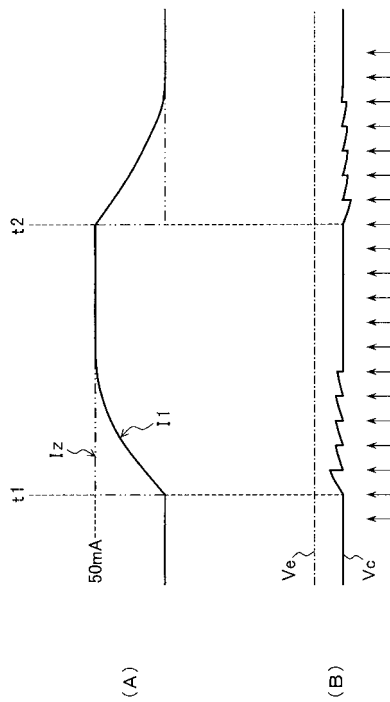
【図 7】



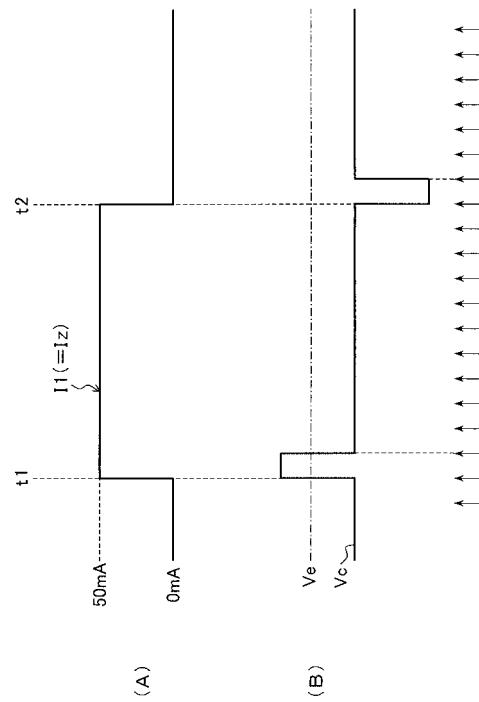
【図 8】



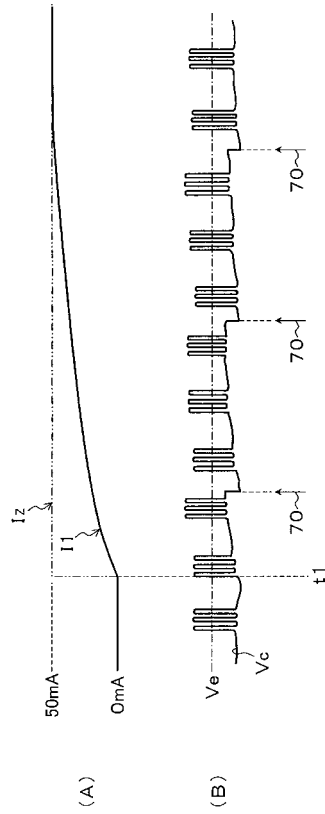
【図 9】



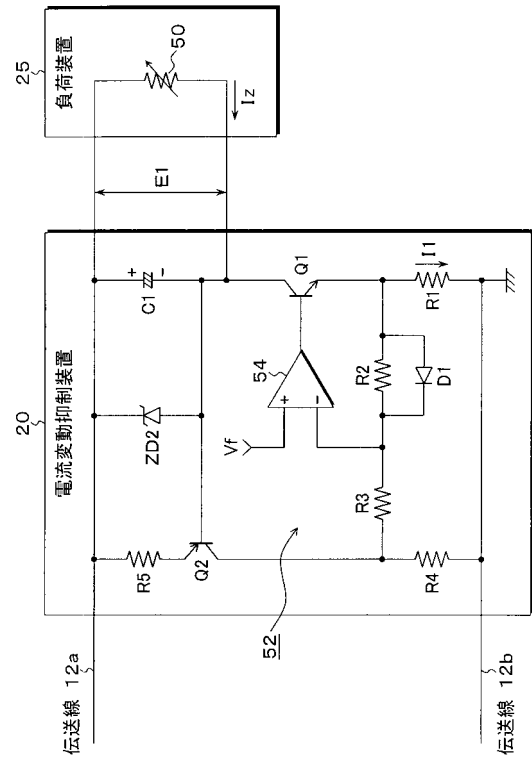
【図 10】



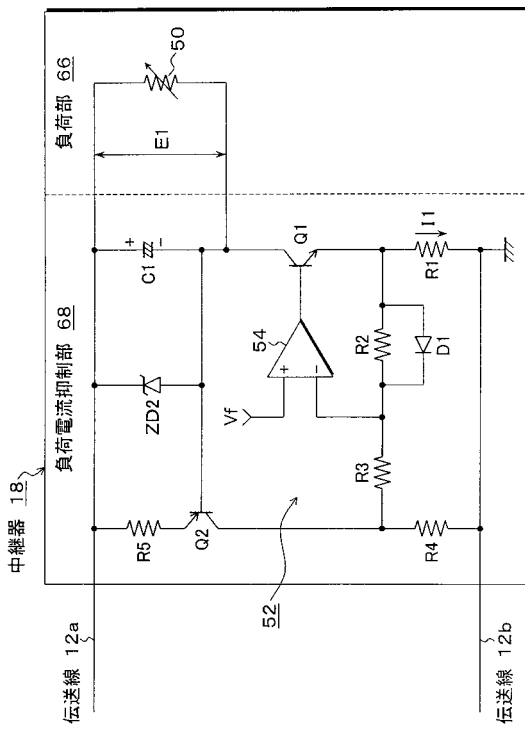
【図 1 1】



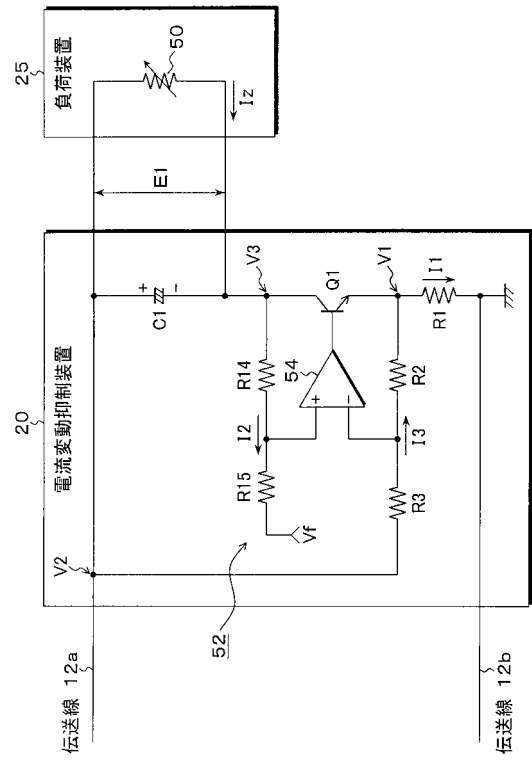
【図 1 2】



【図 1 3】



【図 1 4】



フロントページの続き

Fターム(参考) 5C087 BB07 BB35 BB74 DD04 DD05 FF01 FF03 FF04 FF12
5G405 AA04 BA03 CA18 DA11 DA13