

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 24 年 11 月 29 日 (2012.11.29)

【公表番号】特表 2009-532902 (P2009-532902A)
 【公表日】平成 21 年 9 月 10 日 (2009.9.10)
 【年通号数】公開・登録公報 2009-036
 【出願番号】特願 2009-504230 (P2009-504230)
 【国際特許分類】

H 0 1 L 21/329 (2006.01)

H 0 1 L 29/47 (2006.01)

H 0 1 L 29/872 (2006.01)

【F I】

H 0 1 L 29/48 P

H 0 1 L 29/48 F

【手続補正書】

【提出日】平成 24 年 10 月 8 日 (2012.10.8)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の伝導型の半導体材料を含む基板層；

前記基板層上の前記第 1 の伝導型の半導体材料を含む任意のバッファ層、

前記基板層上あるいはバッファ層上のドリフト層であって、前記ドリフト層が前記第 1 の伝導型の半導体材料を含むドリフト層；

前記ドリフト層上の中央部分上の前記第 1 の伝導型と異なる第 2 の伝導型の半導体材料の多数の領域を含む中央領域であって、前記第 2 の伝導型の半導体材料の前記領域が上面と側壁を有する中央領域；および、

前記第 2 の伝導型の半導体材料の前記多数の領域と隣接し、且つ前記第 2 の伝導型の半導体材料の前記多数の領域の上面にあってもよい、前記ドリフト層上の前記第 1 の伝導型の半導体材料のエピタキシャルオーバーグロースドリフト領域を含む半導体デバイス。

【請求項 2】

前記第 2 の伝導型の半導体材料の前記領域が第 1 および第 2 の対向する末端を有する多数の間隔の開いた延長セグメントを含む、請求項 1 に記載のデバイス。

【請求項 3】

前記第 1 の伝導型の半導体材料が前記第 2 の伝導型の半導体材料の前記多数の領域の上面にある、請求項 1 又は 2 に記載のデバイス。

【請求項 4】

前記デバイスが前記バッファ層を含むか、又は、前記基板層、前記ドリフト層、前記中央領域および前記ドリフト層の前記半導体材料が炭化ケイ素であるか、又は、記第 1 の伝導型の前記半導体材料が n 型半導体材料であり且つ前記第 2 の伝導型の前記半導体材料が p 型半導体材料であるか、又は、前記ドリフト領域が前記ドリフト層と異なるドーパント濃度を有する、請求項 1 ～ 3 のいずれか一項に記載のデバイス。

【請求項 5】

前記ドリフト層と反対側の前記基板上のオーミックコンタクト材料および前記中央領域上のオーミックコンタクト材料をさらに含み、適宜、前記オーミックコンタクト材料上の

金属層および前記ドリフト領域の少なくとも１部分と接触するショットキー金属層をさらに含み、及び、適宜、前記中央領域上の前記オーミックコンタクト材料上の前記金属層が前記ショットキー金属層と異なる組成を有することが出来る、請求項１～４のいずれか一項に記載のデバイス。

【請求項６】

前記第２の伝導型の半導体材料の前記領域が前記延長セグメントの前記第１の末端と接続する第１の母線および前記延長セグメントの前記第２の末端と接続する第２の母線をさらに含み、適宜、前記第１および第２の母線がそれぞれ第１の幅を有し且つ前記の突起したセグメントが前記の第１の幅よりも狭い第２の幅を有するか、又は、前記第１および第２の母線が第１および第２の対向する末端を有し且つ前記第１の母線の前記第１の末端が第３の母線によって前記第２の母線の前記第１の末端と接続し、適宜、前記第１の母線の前記第２の末端が第４の母線によって前記第２の母線の前記第２の末端と接続する、請求項２～６のいずれか一項に記載のデバイス。

【請求項７】

前記デバイスの周縁部分にエッジ終端構造をさらに含み、適宜、前記エッジ終端構造上に絶縁層をさらに含む、請求項１～６のいずれか一項に記載のデバイス。

【請求項８】

前記エッジ終端構造が、前記ドリフト層内に注入された前記第２の伝導型の半導体材料の領域か、メサエッジ終端か、又は、前記中央領域を囲む前記ドリフト層上の前記第２の伝導型の半導体材料の１つあるいはそれ以上の連続領域を含み、適宜、前記中央領域を囲む前記第２の伝導型の半導体材料の前記１つあるいはそれ以上の連続領域と隣接するか又は前記中央領域を囲む前記第２の伝導型の半導体材料の前記１つあるいはそれ上の連続領域の上に前記第１の伝導型のエピタキシャル成長半導体材料をさらに含む、請求項７に記載のデバイス。

【請求項９】

請求項１に記載の半導体デバイス、および

前記基板層上に形成された、好ましくは、バイポーラ接合トランジスタ（ＢＪＴ）、接合型電界効果トランジスタ（ＪＦＥＴ）、金属酸化膜半導体電界効果トランジスタ（ＭＯＳＦＥＴ）、ゲートターンオフサイリスタ（ＧＴＯ）およびその組合せからなる群より選択される少なくとも１つの追加的パワーコンポーネントを含む、集積回路。

【請求項１０】

第２の伝導型と異なる第１の伝導型の半導体材料のドリフト層上の前記第２の伝導型の半導体材料の層を選択的にエッチングして前記ドリフト層の材料を露出させることによる前記ドリフト層上の前記第２の伝導型の半導体材料の多数の領域を含む中央領域の形成であって、前記第２の伝導型の半導体材料の前記領域が上面と側壁を有する形成；

前記第２の伝導型の半導体材料の前記領域と隣接する前記ドリフト層の露出面上および前記第２の伝導型の半導体材料の前記領域の上面における前記第１の伝導型の半導体材料のドリフト領域のエピタキシャルオーバーグロース；および

前記第２の伝導型の半導体材料の前記領域の前記上面の少なくとも１部分の露出するための前記ドリフト領域のエッチングを含む半導体の製造方法であって、

前記ドリフト層が半導体基板にあるか、あるいは前記ドリフト層が前記第１の伝導型の半導体材料を含むバッファ層上にあり、且つ前記バッファ層が前記半導体基板上にある、半導体の製造方法。

【請求項１１】

前記第２の伝導型の半導体材料の前記領域が第１および第２の対向する末端を有する多数の間隔の開いた延長セグメントを含むか、又は、前記デバイスの周縁部分の前記ドリフト層、およびもし存在する場合は、任意のバッファ層をエッチングして下層の基板を露出させることをさらに含むか、又は、前記デバイスの周縁部分の前記ドリフト層内に注入された前記第２の伝導型の半導体材料の領域を形成することをさらに含む、請求項１０に記載の方法。

【請求項 1 2】

前記第 2 の伝導型の半導体材料の前記領域が前記延長セグメントの前記第 1 の末端と接続する第 1 の母線および前記延長セグメントの前記第 2 の末端と接続する第 2 の母線をさらに含み、適宜、前記第 1 および第 2 の母線が第 1 の幅を有し且つ前記の突起した延長セグメントが前記の第 1 の幅よりも狭い第 2 の幅を有するか、又は、前記第 1 および第 2 の母線が第 1 および第 2 の対向する末端を有し且つ前記第 1 の母線の前記第 1 の末端が第 3 の母線によって前記第 2 の母線の前記第 1 の末端と接続し、前記第 1 の母線の前記第 2 の末端が第 4 の母線によって前記第 2 の母線の前記第 2 の末端と適宜接続する、請求項 1 1 に記載の方法。

【請求項 1 3】

前記第 1 の伝導型の半導体材料の前記エピタキシャル成長層のエッチング時に前記第 1 および / あるいは第 2 の母線が露出し、適宜、前記第 1 の伝導型の半導体材料の前記エピタキシャル成長層のエッチング時に前記間隔の開いた多数の延長セグメントが露出しない、請求項 1 2 に記載の方法。

【請求項 1 4】

前記ドリフト領域上および前記ドリフト層と反対側の前記半導体基板の表面にコンタクトを形成することをさらに含み、適宜、コンタクトの形成が前記中央領域および前記ドリフト層の反対側の前記半導体基板の前記表面にオーミックコンタクト材料を蒸着することおよび前記オーミックコンタクト材料上に電気伝導性金属を蒸着することを含み、適宜、前記ドリフト層上にショットキー金属を蒸着することをさらに含み、適宜、前記ショットキー金属を蒸着する前に前記コンタクトをアニールすることをさらに含みアニールが適宜 900 よりも高い温度で実施され、適宜、前記ドリフト領域上の前記オーミックコンタクト材料上の前記ショットキー金属および前記電気伝導性金属が同時に蒸着され、適宜、前記ドリフト領域上および前記ドリフト層と反対側の前記半導体基板の前記表面上のコンタクトをアニールすることをさらに含みアニールが 500 よりも高い温度で実施される、請求項 1 0 に記載の方法。

【請求項 1 5】

前記第 2 の伝導型の半導体材料の前記層を選択的にエッチングすることによる前記ドリフト層上および前記第 2 の伝導型の半導体材料の前記領域の周囲における前記第 2 の伝導型の前記半導体材料の 1 つあるいはそれ以上の連続領域の形成であって、且つ

前記ドリフト層の露出面上で第 1 の伝導型の半導体材料のエピタキシャル成長が第 2 の伝導型の半導体材料の前記 1 つあるいはそれ以上の連続領域と隣接する前記ドリフト層上における前記第 1 の伝導型の半導体材料のエピタキシャル成長を含むか、又は、前記ドリフト層が前記第 1 の伝導型の半導体材料を含むバッファ層上にあり且つ前記バッファ層が前記半導体基板上にある、請求項 1 0 に記載の方法。