



# [12] 发明专利说明书

专利号 ZL 200510065220.3

[45] 授权公告日 2007年7月11日

[11] 授权公告号 CN 1326056C

[22] 申请日 2005.4.14

[21] 申请号 200510065220.3

[30] 优先权

[32] 2004.5.31 [33] JP [31] 2004-161418

[73] 专利权人 株式会社东芝

地址 日本东京都

[72] 发明人 中林阳一

[56] 参考文献

US2003/0005231A1 2003.1.2

US6199122B1 2001.3.6

CN1409228A 2003.4.9

US2003/0074515A1 2003.4.17

CN1424638A 2003.6.18

审查员 解欣

[74] 专利代理机构 中国国际贸易促进委员会专利  
商标事务所  
代理人 付建军

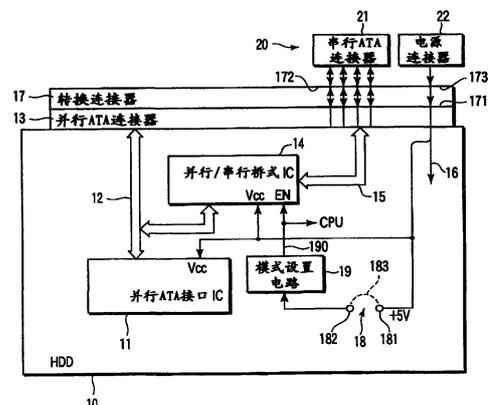
权利要求书 3 页 说明书 14 页 附图 7 页

[54] 发明名称

具有并行接口连接器的存储设备

[57] 摘要

模式指示设备(18)指定串行接口模式或并行接口模式。并行/串行桥式电路(14)在串行接口模式工作,并将通过并行接口总线(12)传输的并行接口信号转换为串行接口信号。所产生的信号被传输到串行接口总线(15)。串行接口总线(15)连接到并行接口连接器(13)中包含的并且不由并行接口使用的特定引脚。并行/串行桥式电路(14)进一步将通过串行接口总线(15)传输的串行接口信号转换为并行接口信号。所产生的信号被传输到并行接口总线(12)。



1.一种具有能连接到适用于并行接口的主机系统的并行接口连接器的存储设备，所述并行接口连接器包括连接到并行接口总线并由所述并行接口使用的第二针脚，以及不能由并行接口使用的第二针脚，所述并行接口总线连接到用于输入和输出并行接口信号的并行接口电路，所述存储设备的特征在于包括：

模式指示设备，该设备指定串行接口模式和并行接口模式中的一种模式，串行接口模式能使存储设备根据串行接口进行工作，并行接口模式能使存储设备根据并行接口进行工作；

串行接口总线，用于传输串行接口信号，所述串行接口总线连接到并行接口连接器的第二针脚中包含的多个针脚；以及

并行/串行桥式电路，该电路连接到并行接口总线和串行接口总线，并被配置为将通过并行接口总线传输的并行接口信号转换为串行接口信号，并将串行接口信号输出到串行接口总线，并行/串行桥式电路还被配置为，将通过串行接口总线传输的串行接口信号转换为并行接口信号，并将并行接口信号输出到并行接口总线，并行/串行桥式电路在串行接口模式工作，

其中，模式指示设备包括并行接口连接器的第二针脚中包含的且不同于第二针脚中的多个针脚的特定第二针脚，所述特定第二针脚是这样的针脚：当存储设备通过并行接口连接器连接到适用于串行接口的主机系统时，由适用于串行接口的主机系统向该针脚施加电源电压。

2. 根据权利要求 1 所述的存储设备，其特征在于，进一步包括模式设置电路，该电路根据是否向并行接口连接器的特定第二针脚施加了电源电压，将存储设备设置为串行接口模式和并行接口模式的其中一个模式。

3. 根据权利要求 1 所述的存储设备，其特征在于，进一步包括转换连接器，该连接器用于将存储设备的并行接口连接器连接到适用

于串行接口的主机系统的串行接口连接器，该转换连接器被配置为将用于输入和输出串行接口信号的串行接口连接器的针脚连接到并行接口连接器的第二针脚中的多个针脚。

4. 根据权利要求 3所述的存储设备，其特征在于：

并行接口连接器进一步包括充当电源针脚的第三针脚；以及  
转换连接器被配置为将并行接口连接器的第三针脚连接到适用于串行接口的主机系统的电源连接器的电源针脚。

5. 根据权利要求 4 所述的存储设备，其特征在于：

转换连接器被配置为将并行接口连接器的特定第二针脚连接到电源连接器的电源针脚中特定的一个。

6. 根据权利要求 1 所述的存储设备，其特征在于：

存储设备的并行接口连接器进一步包括充当并行接口和串行接口所共同使用的电源针脚的第三针脚；

存储设备的并行接口连接器至少能连接到适用于串行接口的主机系统的并行接口连接器；以及

适用于串行接口的主机系统的并行接口连接器包括能连接到第一针脚的针脚，用于传输串行接口信号并能连接到第二针脚的针脚，以及用作用于向串行接口提供电源的电源针脚并能连接到第三针脚的针脚。

7. 一种在适用于并行接口和串行接口两种接口的存储设备的并行接口连接器与适用于串行接口的主机系统的串行接口连接器之间连接，从而将存储设备连接到主机系统的转换连接器，所述存储设备的并行接口连接器包括连接到用于传输并行接口信号的并行接口总线的第一针脚，以及不由并行接口使用的第二针脚，所述存储设备连接到第二针脚中的多个针脚，并包括用于传输串行接口信号的串行接口总线，所述转换连接器的特征在于，包括：

能连接到存储设备的并行接口连接器的第一连接器部分；

能连接到主机系统的串行接口连接器的第二连接器部分；

内部电线，当第一连接器部分连接到并行接口连接器，第二连接

器部分连接到串行接口连接器时，所述内部电线将用于输入和输出串行接口信号的串行接口连接器的针脚连接到并行接口连接器的第二针脚中的多个针脚；

能连接到主机系统的电源连接器的第三连接器部分；以及

内部电线，当第一连接器部分连接到并行接口连接器，第二连接器部分连接到串行接口连接器，第三连接器部分连接到电源连接器时，所述内部电线将电源连接器的特定针脚连接到并行接口连接器的第二针脚中的多个针脚中包含的特定第二针脚，所述特定第二针脚用于指定存储设备应该在串行接口模式工作还是在并行接口模式工作。

## 具有并行接口连接器的存储设备

### 技术领域

本发明涉及具有并行接口连接器的存储设备，具体来说，涉及与并行和串行接口两者都兼容的存储设备。

### 背景技术

最近已经拟定了针对串行 AT 连接 (ATA) 接口的标准。与常规 ATA 接口 (即，并行 ATA 接口) 一样，串行 ATA 接口在主机系统和由诸如硬盘驱动器之类的存储设备代表的外围设备之间使用。常规存储设备只适用于一种 ATA 接口 - 要么并行要么串行。因此，某些存储设备可能不能连接到某些主机系统。

实用新型 No. 3093782 说明了涉及用于将存储设备连接到主机系统的系统的技术 (以下简称为“现有技术”)。现有技术能使任何存储设备连接到任何主机系统，不管该设备是为并行 ATA 接口 (并行接口) 还是为串行 ATA 接口 (串行接口) 而设计的。然而，在此情况下，主机系统必须与并行和串行 ATA 接口两种接口都兼容。换句话说，只适用于并行 ATA 接口的存储设备不能连接到只适用于串行 ATA 接口的主机系统。同样，只适用于串行 ATA 接口的存储设备不能连接到只适用于并行 ATA 接口的主机系统。

### 发明内容

本发明的目的是能使具有并行接口连接器的存储设备连接到主机系统，不管该主机系统是适用于并行接口还是适用于串行接口。

根据本发明的实施例，提供了具有能连接到适用于并行接口的主机系统的并行接口连接器的存储设备。并行接口连接器包括连接到并行接口总线的第二针脚，以及不能由并行接口使用的第二针脚。并行接口总线连接到用于输入和输出并行接口信号的并行接口电路。存储设备包括模式指示设备、串行接口总线和并行/串行桥式电路。模式指

示设备指定串行接口模式和并行接口模式中的一种模式，串行接口模式能使存储设备根据串行接口进行工作，并行接口模式能使存储设备根据并行接口进行工作。串行接口总线用于传输串行接口信号，并连接到并行接口连接器的第二针脚中包含的多个针脚。并行/串行桥式电路连接到并行接口总线和串行接口总线。桥式电路被配置为将通过并行接口总线传输的并行接口信号转换为串行接口信号，并将串行接口信号输出到串行接口总线。并行/串行桥式电路还被配置为将通过串行接口总线传输的串行接口信号转换为并行接口信号，并将并行接口信号输出到并行接口总线。并行/串行桥式电路在串行接口模式工作，其中，模式指示设备包括并行接口连接器的第二针脚中包含的且不同于第二针脚中的多个针脚的特定第二针脚，所述特定第二针脚是这样的针脚：当存储设备通过并行接口连接器连接到适用于串行接口的主机系统时，由适用于串行接口的主机系统向该针脚施加电源电压。

根据本发明的另一个实施例，提供了一种在适用于并行接口和串行接口两种接口的存储设备的并行接口连接器与适用于串行接口的主机系统的串行接口连接器之间连接，从而将存储设备连接到主机系统的转换连接器，所述存储设备的并行接口连接器包括连接到用于传输并行接口信号的并行接口总线的第二针脚，以及不由并行接口使用的第二针脚，所述存储设备连接到第二针脚中的多个针脚，并包括用于传输串行接口信号的串行接口总线，所述转换连接器的特征在于，包括：能连接到存储设备的并行接口连接器的第一连接器部分；能连接到主机系统的串行接口连接器的第二连接器部分；内部电线，当第一连接器部分连接到并行接口连接器，第二连接器部分连接到串行接口连接器时，所述内部电线将用于输入和输出串行接口信号的串行接口连接器的针脚连接到并行接口连接器的第二针脚中的多个针脚；能连接到主机系统的电源连接器的第三连接器部分；以及内部电线，当第一连接器部分连接到并行接口连接器，第二连接器部分连接到串行接口连接器，第三连接器部分连接到电源连接器时，所述内部电线将电源连接器的特定针脚连接到并行接口连接器的第二针脚中的多个针脚

中包含的特定第二针脚，所述特定第二针脚用于指定存储设备应该在串行接口模式工作还是在并行接口模式工作。

### 附图说明

本说明书收入的并构成本说明书的一部分的附图说明了本发明的实施例，与上文给出的一般说明，下面给出的实施例的详细说明一起，用于说明本发明的原理。

图 1 是说明根据本发明的实施例的硬盘驱动器 (HDD) 相对于硬盘驱动器和主机系统之间的接口的配置的方框图；

图 2 是说明图 1 的中出现的并行 ATA 连接器 13 的每一个针脚和分配给每一个针脚的信号之间的关系的关系的视图；

图 3 是说明图 1 的中出现的串行 ATA 连接器 21 的每一个针脚和分配给每一个针脚的信号之间的关系的关系的视图；

图 4 是说明图 1 的中出现的电源连接器 22 的每一个针脚和分配给每一个针脚的信号之间的关系的关系的视图；

图 5 是说明并行 ATA 连接器 13 的每一个针脚、串行 ATA 连接器 21 的每一个针脚和分配给串行 ATA 连接器 21 的每一个针脚的信号之间的关系示例的视图；

图 6 是说明并行 ATA 连接器 13 的每一个针脚、电源连接器 22 的每一个针脚和分配给电源连接器 22 的每一个针脚的信号之间的关系示例的视图；

图 7 是详细说明图 1 中出现的串行 ATA 连接器 21、电源连接器 22、转换连接器 17 和并行 ATA 连接器 13 之间的在连接方

面的关系的视图;

图 8 是类似于图 7 的视图, 用于说明实施例的第一修改方案;  
以及

图 9 是类似于图 7 的视图, 用于说明实施例的第二修改方案;  
以及

### 具体实施方式

下面将参考附图详细描述其中根据本发明的存储设备应用于硬盘驱动器的实施例。图 1 是说明根据本发明的实施例的硬盘驱动器 (HDD) 10 相对于主机系统 20 的接口的配置的方框图。在图 1 中, 假设主机系统 20 只适用于串行 ATA 接口 (SATA 接口)。相应地, 主机系统 20 包括串行 ATA 接口 21 和电源连接器 22。还假设, 串行 ATA 连接器 21 和电源连接器 22 被固定到主机系统 20 的印刷电路板。然而, 串行 ATA 连接器 21 和电源连接器 22 可以是连接到串行 ATA 接口电缆和电源电缆的连接器, 电缆连接到主机系统 20 的主单元。

HDD 10 可以是 2.5 英寸的那种类型。HDD 10 包括并行 ATA 接口 IC 11、并行 ATA 总线 12、并行 ATA 连接器 13 和并行/串行桥式 IC 14。HDD 10 进一步包括串行 ATA 总线 15、电源线 16、转换连接器 17、跳接开关 18 和模式设置电路 19。

并行 ATA 接口 IC 11 是由单芯片构成的接口电路。如果与图 1 的情况不同, 主机系统 20 被设计成适用于并行 ATA 接口 (PARA 接口), 并行 ATA 接口 IC 11 根据 PATA 接口的协议与主机系统 20 进行通信。然而, 即使与图 1 的情况相同, 主机系统 20 被设计成适用于串行 ATA 接口 (SATA 接口), 并行 ATA 接口 IC 11 也是可工作的。并行 ATA 接口 IC 11 通过并行 ATA 总线 12 连接到并行 ATA 连接器 13 的针脚 (第一针脚)。

在使用 2.5 英寸的 HDD 10 的实施例中, 并行 ATA 连接器 13 由 2.5 英寸 HDD 连接器构成。此外, 此连接器是 50 针脚的连接器, 50 个连接器针脚分上下两级 (每一级中有 25 个针脚)。图

2 显示了每一个针脚(针脚编号为 1-43 的针脚,即,第 1 到第 43 针脚)和分配给它的信号之间的关系。在图 2 中,附加到某些信号名称的“-”表示信号以负逻辑的形式使用。除分配给并行 ATA 连接器 13 的针脚的信号的功率信号之外,并行 ATA 总线 12 还包括用于传输信号(并行 ATA 接口信号)的信号线。假设主机系统适用于并行 ATA 接口,为将 HDD 10 连接到主机系统 20, HDD 10 的并行 ATA 连接器 13 连接到主机系统 20 的并行 ATA 连接器(未显示)就足够了。

只有在主机系统 20 适用于并行 ATA 接口的情况下,并行/串行桥式 IC 14 才工作。并行/串行桥式 IC 14 通过并行 ATA 总线 12 连接到并行 ATA 接口 IC 11,并通过串行 ATA 总线 15 连接到并行 ATA 连接器 13 的多个特定针脚(第二针脚)。特定针脚(第二针脚)是并行 ATA 接口的多余针脚,即,它们不能被并行 ATA 接口所使用。具体来说,在本实施例中,特定针脚是作为并行 ATA 接口中的接地(GND)针脚分配的八个针脚(针脚编号为 2、19、22、24、26、30、40、和 43)中包含的七个针脚。稍后将详细描述特定针脚中包含的上文所提及的多个针脚。

并行/串行桥式 IC 14 具有并行到串行的转换功能,用于将来自并行 ATA 总线 12 的信号(并行 ATA 接口信号)转换为串行 ATA 总线 15 的信号(串行 ATA 接口信号)。并行/串行桥式 IC 14 还具有串行到并行的转换功能,用于将来自串行 ATA 总线 15 的信号转换为并行 ATA 总线 12 的信号。可以使用单芯片 IC,代替并行/串行桥式 IC 14 和并行 ATA 接口 IC 11。然而,在此情况下,必须能够独立于并行 ATA 接口 IC 的功能选择并行/串行桥式 IC 的功能。

串行 ATA 总线 15 包括信号线(未显示),用于进行分配到串行 ATA 连接器 21 的信号针脚(在本实施例中为四个信号针脚)的信号传输。具体来说,串行 ATA 总线 15 包括一对信号线,用于传输一对接收到的串行 ATA 接口信号 R+ 和 R-,以及一对信号线,

用于传输一对传输串行 ATA 接口信号 T+ 和 T-。电源线 16 可以包括两个 +5V 线和单接地 (GND) 线。

转换连接器 17 用于在主机系统 20 适用于串行 ATA 接口时将 HDD 10 连接到主机系统 20, 与图 1 的情况相同。转换连接器 17 具有连接器部分 171, 该部分可以连接到并行 ATA 连接器 13, 还具有连接器部分 172 和 173, 这些部分可以连接到适用于串行 ATA 接口的主机系统 (在本实施例中为主机系统 20) 的串行 ATA 连接器 21 和电源连接器 22。在其中主机系统 20 适用于串行 ATA 接口的图 1 的示例中, 并行 ATA 连接器 13 连接到转换连接器 17 的连接器部分 171。此外, 所述转换连接器 17 的连接器部分 172 连接到主机系统 20 的串行 ATA 连接器 21, 连接器 17 的连接部分 173 连接到主机系统 20 的电源连接器 22。

跳接开关 18 用作模式开关(模式指示设备), 用于指定 HDD 10 的操作模式。HDD 10 的工作模式包括串行 ATA 接口模式和并行 ATA 接口模式。串行 ATA 接口模式能使 HDD 10 作为适用于串行 ATA 接口的设备工作, 而并行 ATA 接口模式能使 HDD 10 作为适用于并行 ATA 接口的设备工作。跳接开关 18 具有一对端子 181 和 182。从电源线 16 向端子 181 施加 +5V 的电压。端子 182 连接到模式设置电路 19。

根据跳接开关 18 的状态(模式指示状态), 模式设置电路 19 输出高或低电平的模式信号 190, 用于将 HDD 10 设置为串行或并行 ATA 接口模式。当通过具有被跳接线 183 短路的端子 181 和 182 的跳接开关 18 施加 +5V 的电压时, 模式设置电路 19 输出高电平的模式信号 190。另一方面, 当在端子 181 和 182 断开连接的情况下不施加 +5V 的电压时, 模式设置电路 19 输出低电平的模式信号 190。模式信号 190 被提供到并行/串行桥式 IC 14 的启用端子 EN。

图 3 显示了串行 ATA 连接器 21 的每一个针脚和分配给每一个针脚的信号之间的关系。如图 3 所示, 接收到的串行 ATA 接口信号 R+ 和 R- 被分别分配给编号为 2 和 3 的针脚。此外, 传输串

行 ATA 接口信号 T+ 和 T- 被分别分配给编号为 5 和 6 的针脚。在图 3 中,使用被 HDD 10 识别的信号名称。显而易见,主机系统 20 识别出串行 ATA 接口信号 T+ 和 T- 被分别分配给编号为 2 和 3 的针脚,接收到的串行 ATA 接口信号 R+ 和 R- 被分别分配给编号为 5 和 6 的针脚。如上所述,本实施例使用被 HDD 10 识别的信号名称。

图 4 显示了电源连接器 22 的每一个针脚和分配给每一个针脚的信号之间的关系。如图 4 所示,串行 ATA 接口的电源连接器的规范定义了三个电源 +3.3V、+5V 和 +12V。然而,在其中 HDD 10 是 2.5 英寸的类型的实施例中,只使用 +5V 电源。

图 5 显示了连接到转换连接器 17 的连接器部分 171 的并行 ATA 连接器 13 的每一个针脚、连接到连接器 17 的连接器部分 172 的串行 ATA 连接器 21 的每一个针脚,以及分配给串行 ATA 连接器 21 的每一个针脚的信号之间的关系示例。如图 5 所示,在本实施例中,转换连接器 17 使并行 ATA 连接器 13 中的编号为 19 的针脚,即,信号 GROUND 的第十九个针脚(参见图 2),对应于串行 ATA 连接器 21 中的编号为 1、4 和 7 的针脚,即,信号 GROUND 的第一、第四和第七针脚(参见图 3)。此外,转换连接器 17 使并行 ATA 连接器 13 中的编号为 22 和 24 的针脚,即,信号 GROUND 的第 22 个和第 24 个针脚(参见图 2)对应于串行 ATA 连接器 21 中的编号 2 和 3 的针脚,即,接收到的串行 ATA 接口信号 R+ 和 R- 的第二和第三针脚(参见图 3)。同样,转换连接器 17 使并行 ATA 连接器 13 中的编号为 26 和 30 的针脚,即,信号 GROUND 的第 26 个和第 30 个针脚(参见图 2)对应于串行 ATA 连接器 21 中的编号为 5 和 6 的针脚,即,传输串行 ATA 接口信号 T+ 和 T- 的第五和第六针脚(参见图 3)。

图 5 所示的关系只是一个示例而已。换句话说,串行 ATA 连接器 21 的第一到第七针脚和并行 ATA 连接器 13 的第 19、22、24、26 和 30 针脚之间的组合是任意的。此外,并不总是使串行

ATA 连接器 21 的第一到第七针脚对应于并行 ATA 连接器 13 的第 19、22、24、26 和 30 针脚。使当 HDD 10 在并行 ATA 接口模式工作时不使用的并行 ATA 连接器 13 的针脚对应于连接器 21 的第一到第七针脚就足够了。

图 6 显示了连接到转换连接器 17 的连接器部分 171 的并行 ATA 连接器 13 的每一个针脚、连接到连接器 17 的连接器部分 173 的电源连接器 22 的每一个针脚，以及分配给电源连接器 22 的每一个针脚的信号之间的关系示例。如图 6 所示，在本实施例中，转换连接器 17 使并行 ATA 连接器 13 中的编号为 40 的针脚，即，信号 GROUND 的第 40 个针脚（参见图 2），对应于电源连接器 22 中的编号为 4、5 和 6 的针脚，即，信号 GROUND 的第四、第五和第七针脚（参见图 4）。此外，转换连接器 17 使并行 ATA 连接器 13 中的编号为 41 的针脚，即，信号 +5V 的第 41 个针脚（参见图 2），对应于电源连接器 22 中的编号为 7 的针脚，即，信号 +5V 的第七针脚（参见图 4）。同样，转换连接器 17 使并行 ATA 连接器 13 中的编号为 42 的针脚，即，信号 +5V 的第 42 个针脚（参见图 2），对应于电源连接器 22 中的编号为 8 和 9 的针脚，即，信号 +5V 的第八和第九针脚（参见图 4）。转换连接器 17 使并行 ATA 连接器 13 中的编号为 43 的针脚，即，信号 GROUND 的第 43 个针脚（参见图 2），对应于电源连接器 22 中的编号为 10 和 12 的针脚，即，信号 GROUND 的第十和第十二针脚（参见图 4）。如此，谈及电源，并行 ATA 连接器 13 由并行 ATA 接口和串行 ATA 接口共同使用。

图 7 详细说明了串行 ATA 连接器 21、电源连接器 22、转换连接器 17 和并行 ATA 连接器 13 之间的在连接方面的关系。在图 7 中，HDD 10 的并行 ATA 连接器 13 连接到转换连接器 17 的连接器部分 171。此外，转换连接器 17 的连接器部分 172 连接到主机系统 20 的串行 ATA 连接器 21，转换连接器 17 的连接部分 173 连接到主机系统 20 的电源连接器 22。

在此状态下，串行 ATA 连接器 21 中的编号为 1、4 和 7 的接地针脚通过转换连接器 17 的内部电线 W1 连接到并行 ATA 连接器 13 中的编号为 19 的接地针脚。此外，串行 ATA 连接器 21 中的编号为 2 和 3 的接收到的串行 ATA 接口信号针脚分别通过连接器 17 的内部电线 W2 和 W3 连接到并行 ATA 连接器 13 中的编号为 22 和 24 的接地针脚。同样，串行 ATA 连接器 21 中的编号为 5 和 6 的传输串行 ATA 接口信号针脚分别通过连接器 17 的内部电线 W4 和 W5 连接到并行 ATA 连接器 13 中的编号为 26 和 30 的接地针脚。在 HDD 10 中，并不总是需要使用并行 ATA 连接器 13 的所有八个接地针脚。在本实施例的 HDD 10 中，只有稍后将描述的编号为 19 的接地针脚，以及编号为 40 和 43 的接地针脚用作接地针脚。相应地，当 HDD 10 在串行 ATA 接口模式工作时，即使并行 ATA 连接器 13 中的编号为 22、24、26 和 30 的接地针脚分配给信号 GROUND 之外的信号，也不会发生问题。

电源连接器 22 中的编号为 4、5 和 6 的接地针脚通过转换连接器 17 的内部电线 W6 连接到并行 ATA 连接器 13 的编号为 40 的接地针脚。此外，电源连接器 22 中的编号为 10 和 12 的接地针脚通过转换连接器 17 的内部电线 W7 连接到并行 ATA 连接器 13 中的编号为 43 的接地针脚。电源连接器 22 中的编号为 7 的 +5V 针脚通过转换连接器 17 的内部电线 W8 连接到并行 ATA 连接器 13 中的编号为 41 的 +5V 针脚。同样，电源连接器 22 中的编号为 8 和 9 的 +5V 针脚通过转换连接器 17 的内部电线 W9 连接到并行 ATA 连接器 13 中的编号为 42 的 +5V 针脚。即，并行 ATA 连接器 13 的第 40 到第 43 针脚在串行 ATA 接口和并行 ATA 接口之间被共同用作电源针脚。

在 HDD 10 中，并行 ATA 连接器 13 中的编号为 19、40 和 43 的针脚共同连接到接地线 161。接地线 161 包括在电源线 16 中。此外，在 HDD 10 中，并行 ATA 连接器 13 中的编号为 22、24、26 和 30 的针脚连接到串行 ATA 总线 15。

下面将描述上文所描述的实施例的操作。这里假设 HDD 10 连接到只适用于串行 ATA 接口的主机系统 20。在此情况下，用户通过跳接线 183 连接跳接开关 18 的端子 181 和 182，以使 HDD 10 在串行 ATA 接口模式工作。此时，可以使用跳接开关 18 之外的开关。用户还将 HDD 10 的并行 ATA 连接器 13 连接到转换连接器 17 的连接器部分 171，从而将主机系统 20 的串行 ATA 连接器 21 和电源连接器 22 分别连接到转换连接器 17 的连接器部分 172 和 173。

在此状态下，电源从主机系统 20 的电源连接器 22 通过转换连接器 17 的连接器部分 173 和并行 ATA 连接器 13 中的编号为 40 到 43 的电源针脚，提供到 HDD 10 中的电源线 16。结果，电源被提供到 HDD 10 的各种电路，如并行 ATA 接口 IC 11、并行/串行桥式 IC 14 和 CPU(未显示)。当跳接开关 18 的端子 181 和 182 被短路时，即，当跳接开关 18 指定串行 ATA 接口模式时，电源还通过跳接开关 18 提供到模式设置电路 19。此时，模式设置电路 19 输出高电平的模式信号 190，用于将 HDD 10 设置为串行 ATA 接口模式。

来自模式设置电路 19 的模式信号 190 被发送到 CPU。CPU 是控制 HDD 10 的每一部分的主控制器。在检测到来自模式设置电路 19 的高电平的模式信号 190 的输出时，CPU 认识到 HDD 10 被设置为串行 ATA 接口模式。模式信号 190 被还发送到并行/串行桥式 IC 14 的启用端子 EN。当高电平的模式信号 190 被输入到端子 EN 时，即，在串行 ATA 接口模式，并行/串行桥式 IC 14 是工作的。

另一方面，并行 ATA 接口 IC 11 以与 HDD 10 充当适用于并行 ATA 接口的 HDD 的情况同样的方式工作。相应地，在传输模式，并行 ATA 接口 IC 11 向并行 ATA 总线 12 发送并行 ATA 接口信号。然后，信号被从并行 ATA 总线 12 传输到并行/串行桥式 IC 14。并行/串行桥式 IC 14 又将并行 ATA 接口信号转换为串行 ATA 接口信号，并将串行 ATA 接口信号发送到串行 ATA 总线

**15.**

从并行/串行桥式 IC 14 发送到串行 ATA 总线 15 的串行 ATA 接口信号通过并行 ATA 连接器 13 的第 26 和第 30 针脚被发送到转换连接器 17。然后，通过转换连接器 17 的内部电线 W4 和 W5，将串行 ATA 接口信号发送到主机系统 20 的串行 ATA 连接器 21 的第五和第六针脚。如此，主机系统 20 接收串行 ATA 接口信号。

现在将描述主机系统 20 将串行 ATA 接口信号发送 HDD 10 的情况。这里假设在主机系统 20 中生成的串行 ATA 接口信号被发送到串行 ATA 连接器 21。串行 ATA 接口信号通过连接器 21 的第二和第三针脚发送到转换连接器 17。然后，通过连接器 17 的内部电线 W2 和 W3，将发送到转换连接器 17 的串行 ATA 接口信号发送到并行 ATA 连接器 13 的第 22 和第 24 针脚。

然后，通过串行 ATA 总线 15 将串行 ATA 接口信号传输到并行/串行桥式 IC 14。并行/串行桥式 IC 14 将串行 ATA 接口信号转换为并行 ATA 接口信号，并将它发送到并行 ATA 总线 12。并行 ATA 接口 IC 11 接收并行 ATA 总线 12 上的并行 ATA 接口信号。如此，在本实施例中，在串行接口模式，串行 ATA 接口信号可以通过 HDD 10 的并行 ATA 连接器 13 特定针脚（即，编号为 2、19、22、24、26、30、40 和 43）中包含的多个针脚（编号为 22、24、26 和 30 的针脚）在主机系统 20 和 HDD 10 之间进行传输。特定针脚不被并行接口使用，因此，在使用某些特定针脚来输入和输出串行接口信号的情况下，不会发生任何问题。

现在将描述 HDD 10 连接到只适用于并行 ATA 接口信号的主机系统的情况。在此情况下，用户将跳接开关 18 的端子 181 和 182 彼此断开连接，以使 HDD 10 在并行 ATA 接口模式工作。此外，用户可以如现有技术那样将 HDD 10 的并行 ATA 连接器 13 连接到主机系统的并行 ATA 连接器，而不使用转换连接器 17。

在跳接开关 18 的端子 181 和 182 断开连接的情况下，即，在

指定了并行 ATA 接口模式的情况下，模式设置电路 19 输出低电平的模式信号 190。在此情况下，并行/串行桥式 IC 14 不能工作。此意味着，并行/串行桥式 IC 14 与并行 ATA 总线 12 和串行 ATA 总线 15 不通电。在此状态下，并行 ATA 接口 IC 11 根据并行 ATA 接口的协议，通过并行 ATA 总线 12 和并行 ATA 连接器 13，与只适用于并行 ATA 接口的主机系统进行通信。

#### [第一种修改方案]

在上文所描述的实施例 1 中，用户需要对跳接开关 18 进行操作。本实施例的第一种修改方案与本实施例的不同之处在于，在前者中，HDD 和主机系统可以进行连接，而无需用户对跳接开关 18 进行操作。下面将参考图 8 描述第一种修改方案。图 8 是类似于图 7 的视图，说明了第一种修改方案。在图 7 和 8 中，类似的参考数字表示相同的元件。在第一种修改方案中，使用 HDD 100 代替 HDD 10。此外，还使用转换连接器 170 代替转换连接器 17。转换连接器 170 与转换连接器 17 的不同之处在于，在前者中，电源连接器 22 中的编号为 7 的 +5V 针脚还通过内部电线 W8 的内部电线 W10 分支连接到并行 ATA 连接器 13 中的编号为 2 的针脚（接地针脚）。

另一方面，HDD 100 与 HDD 10 的不同之处在于，前者没有跳接开关 18。在 HDD 100 中，模式设置电路 19 连接到并行 ATA 连接器 13 中的编号为 2 的针脚，而不是连接到跳接开关 18 的端子 182。

这里假设用户将 HDD 100 连接到只适用于串行 ATA 接口的主机系统 20。在此情况下，用户将转换连接器 170 的连接器部分 171 连接到 HDD 100 的并行 ATA 连接器 13，并将转换连接器 170 的连接器部分 172 和 173 分别连接到主机系统 20 的串行 ATA 连接器 21 和电源连接器 22。

在此状态下，如在上文所描述的实施例 1 中，通过转换连接器 170 的连接器部分 173 和并行 ATA 连接器 13 中的编号为 40 到 43

的针脚，将电源从主机系统 20 的电源连接器 22 提供到 HDD 100 的电源线 16。同时，通过并行 ATA 连接器 13 中的编号为 2 的针脚（第二针脚）向 HDD 10 的模式设置电路 19 施加 +5V。换句话说，在第一种修改方案中，并行 ATA 连接器 13 的第二针脚被用作对应于跳接开关 18 的模式指示设备。当通过并行 ATA 连接器 13 的第二针脚向模式设置电路 19 施加 +5V 时，电路 19 输出高水平的模式信号 190，结果，HDD 100 在串行 ATA 接口模式工作。

另一方面，假设用户将 HDD 100 的并行 ATA 连接器 13 连接到只适用于并行 ATA 接口的主机系统的并行 ATA 连接器。在此情况下，不通过并行 ATA 连接器 13 中的第二针脚（接地针脚）向模式设置电路 19 施加 +5V。在此状态下，模式设置电路 19 输出低电平的模式信号 190。结果，HDD 100 在并行 ATA 接口模式工作。

#### [第二种修改方案]

在上文所描述的实施例中，用户需要使用转换连接器 17 将 HDD 10 连接到只适用于串行 ATA 接口的主机系统 20。本实施例的第二种修改方案与本实施例的不同之处在于，在前者中，HDD 和主机系统可以进行连接，而不使用转换连接器 17。下面将参考图 9 描述第二种修改方案。图 9 是类似于图 7 的视图，说明了第二种修改方案。在图 7 和 9 中，类似的参考数字表示相同的元件。在第二种修改方案中，使用主机系统 200 代替主机系统 20。主机系统 200 的特征在于，与主机系统 20 一样，它只适用于串行 ATA 接口，但是与主机系统 20 不同，还包括并行 ATA 连接器 210。并行 ATA 连接器 210 具有对应于图 7 所示的串行 ATA 连接器 21 和电源连接器 22 的功能的功能。HDD 10 通过将 HDD 10 的并行 ATA 连接器 13 连接到主机系统 200 的并行 ATA 连接器 210 来连接到主机系统 200。

并行 ATA 连接器 210 中的编号为 19 的针脚（接地针脚）被指定为串行 ATA 接口的接地针脚。并行 ATA 连接器 210 中的编号为 22 和 24 的针脚（接地针脚）被分别指定为用于传输串行 ATA

接口信号 R+ 和 R- 的针脚。此外，并行 ATA 连接器 210 中的编号为 26 和 30 的针脚（接地针脚）被分别指定为用于传输串行 ATA 接口信号 T+ 和 T- 的针脚。并行 ATA 连接器 210 中的编号为 40 和 43 的针脚（接地针脚）被指定为串行 ATA 接口的接地针脚。此外，并行 ATA 连接器 210 中的编号为 41 和 42 的针脚（+5V 针脚）被指定为串行 ATA 接口的 +5V 针脚。简而言之，在图 9 的示例中，与分配给并行 ATA 连接器 13 中的编号为 19、22、24、26、30、40、41、42 和 43 的针脚的信号相同的信号被分配给并行 ATA 连接器 210 的对应的针脚。如上所述，编号为 19、22、24、26、30、40、41、42 和 43 的针脚不由并行接口使用。相应地，如果 HDD 10 的并行 ATA 连接器 13 连接到主机系统 200 的并行 ATA 连接器 210，则串行 ATA 接口信号可以通过并行 ATA 连接器 13 和 210 直接在 HDD 10 和主机系统 200 之间进行传输。

如上所述，在本实施例的第二种修改方案中，串行 ATA 接口信号可以在 HDD 10 和主机系统 200 之间进行传输，而不必使用转换连接器，虽然只适用于串行 ATA 接口的主机系统 200 具有并行 ATA 连接器 210。在串行 ATA 连接器由于厂商的包装技术的限制而不能用作主机系统（例如，个人计算机）的连接器的情况下，这是有利的。可以使主机系统 200 包括如在 HDD 10 中使用的功能，用于使主机系统能与并行和串行 ATA 接口两种接口兼容。

在上文所描述的的实施例和修改方案中，本发明应用于硬盘驱动器 (HDD)。然而，本发明还适用于配备有诸如光盘驱动器和磁光盘驱动器之类的其他光盘驱动器的系统。只要光盘驱动器与串行和并行 ATA 接口两种接口兼容就足够了。

那些精通本技术的人可以轻松地实现其他优点，并进行各种修改。因此，本发明在更广的方面不仅局限于这里显示和描述的具体细节和代表性的实施例。相应地，在不偏离所附权利要求和它们的等效物所定义的一般发明概念的精神或范围的情况下，可以进行各种修改。

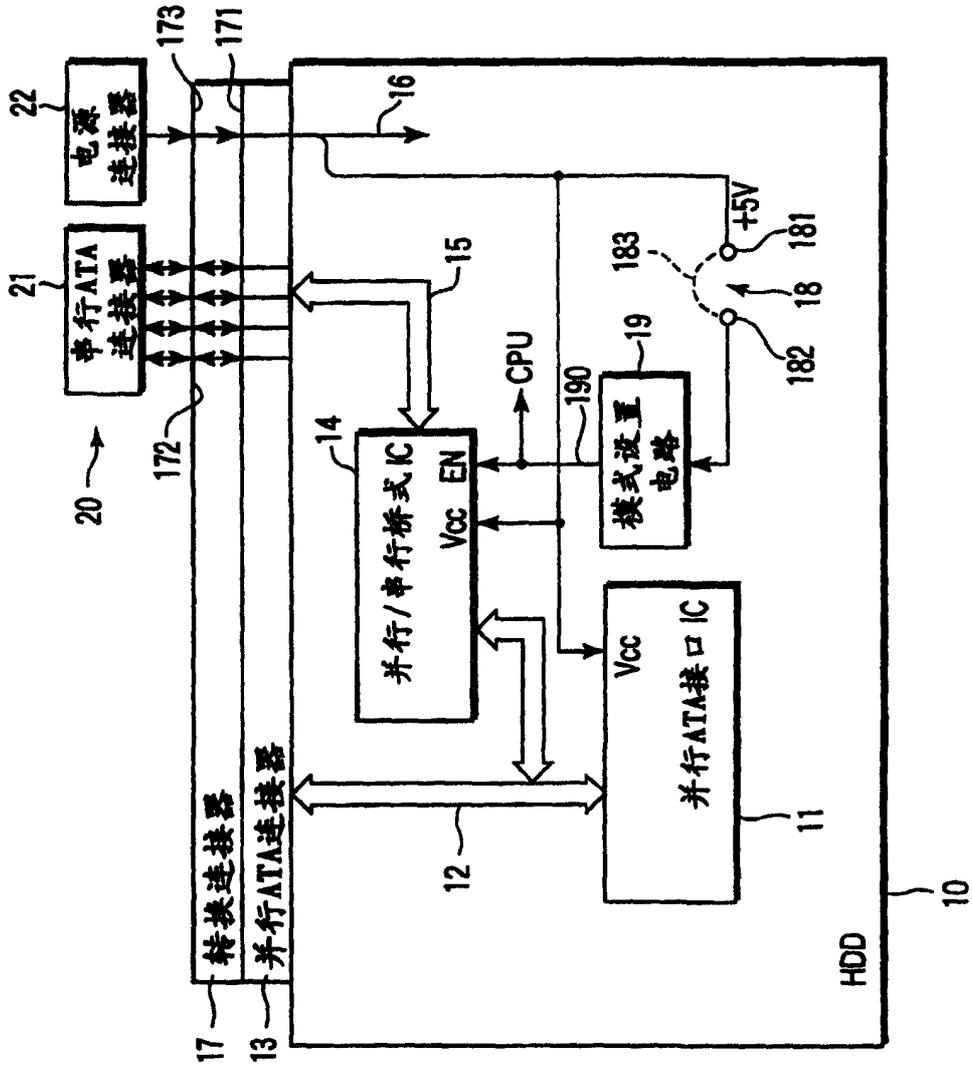


图1

引脚编号	信号名称	引脚编号	信号名称
1	-RESET	2	GROUND
3	DD 7	4	DD 8
5	DD 6	6	DD 9
7	DD 5	8	DD 10
9	DD 4	10	DD 11
11	DD 3	12	DD 12
13	DD 2	14	DD 13
15	DD 1	16	DD 14
17	DD 0	18	DD 15
19	GROUND	20	KEY
21	DMARQ	22	GROUND
23	-DIOW STOP	24	GROUND
25	-DIOR -DMARDY HSTROBE	26	GROUND
27	IORDY -DMARDY -DSTROBE	28	CSEL
29	-DMACK	30	GROUND
31	INTRQ	32	-IOCS 16
33	DA 1	34	-PDIAG/-CBLID
35	DA 0	36	DA 2
37	-CS 0	38	-CS 1
39	-DASP	40	GROUND
41	+5V	42	+5V
43	GROUND	44	RESERVED

图 2

引脚编号	信号名称
1	GROUND
2	R+
3	R-
4	GROUND
5	T+
6	T-
7	GROUND

图 3

引脚编号	信号名称
1	+3.3V
2	+3.3V
3	+3.3V
4	GROUND
5	GROUND
6	GROUND
7	+5V
8	+5V
9	+5V
10	GROUND
11	RESERVED
12	GROUND
13	+12V
14	+12V
15	+12V

图 4

PATA 连接器的 引脚编号	SATA 连接器的 引脚编号	SATA接口 信号名称	PATA 连接器的 引脚编号	SATA 连接器的 引脚编号	SATA接口 信号名称
1	1,4,7	GROUND	2	2 3 5 6	R+ R- T+ T-
3			4		
5			6		
7			8		
9			10		
11			12		
13			14		
15			16		
17			18		
19			20		
21			22		
23			24		
25			26		
27			28		
29			30		
31			32		
33			34		
35			36		
37			38		
39			40		
41			42		
43			44		

图 5

PATA 连接器的 针脚编号	电源 连接器的 针脚编号	SATA接口 信号名称	PATA 连接器的 针脚编号	电源 连接器的 针脚编号	SATA接口 信号名称
1			2		
3			4		
5			6		
7			8		
9			10		
11			12		
13			14		
15			16		
17			18		
19			20		
21			22		
23			24		
25			26		
27			28		
29			30		
31			32		
33			34		
35			36		
37			38		
39			40	4,5,6	GROUND
41	7	+5V	42	8,9	+5V
43	10,12	GROUND	44		

图 6

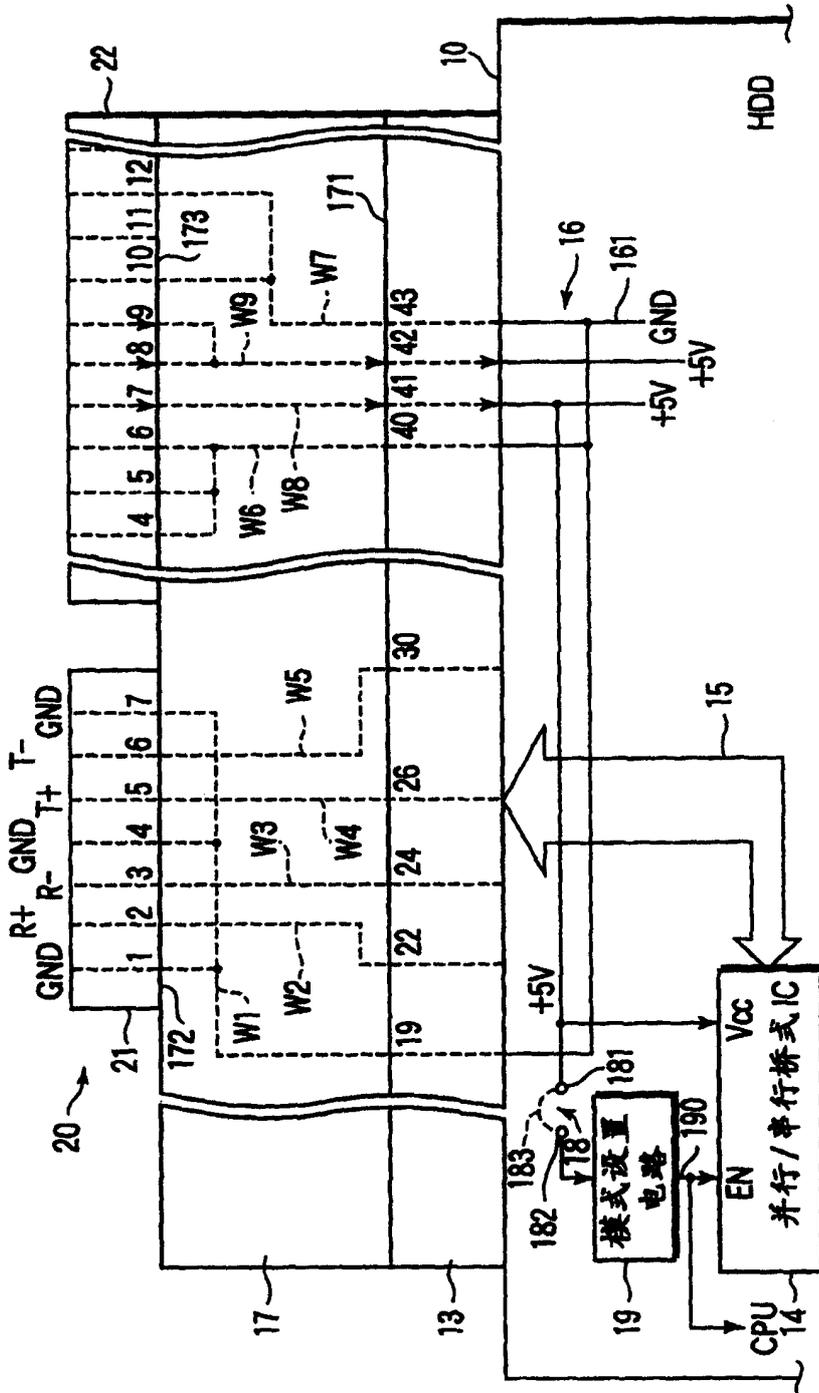


图 7

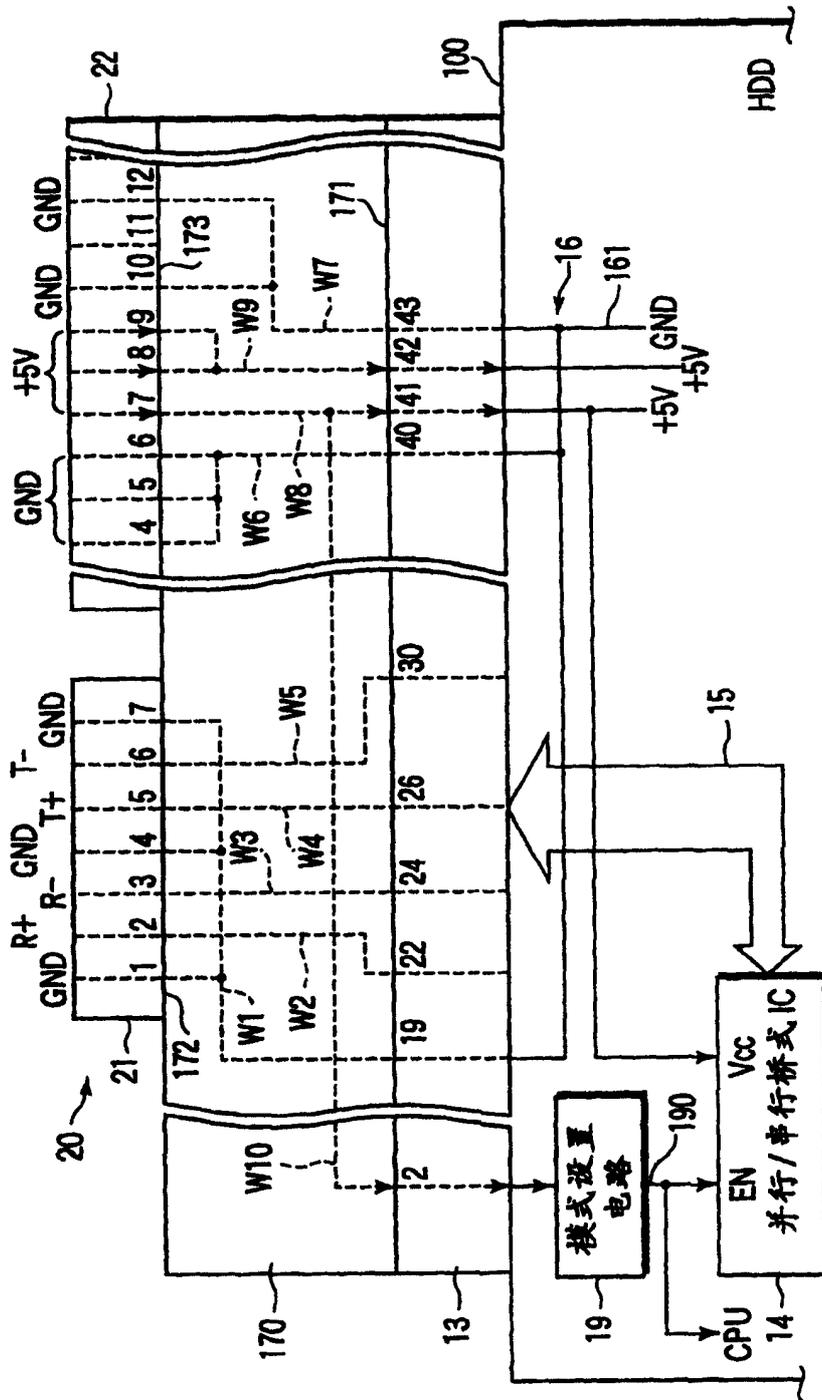


图 8

