發明專利說明書 200415828

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號：92125936

※ 申請日期：92-09-19 ※IPC 分類：H01R24/00

壹、發明名稱：（中文/英文）

通用序列匯流排連結之介面積體電路裝置

INTERFACE INTEGRATED CIRCUIT DEVICE FOR A USB CONNECTION

貳、申 請 人：（共 1 人）

姓名或名稱：（中文/英文）

荷蘭商皇家飛利浦電子股份有限公司

KONINKLIJKE PHILIPS ELECTRONICS N.V.

代表人：（中文/英文）

J.L. 凡 德 渥

J.L. VAN DER VEER

住居所或營業所地址：（中文/英文）

荷蘭愛因和文市格羅尼渥街 1 號

GROENEWOUDSEWEG 1 5621 BA EINDHOVEN

THE NETHERLANDS

國 籍：（中文/英文）

荷蘭 THE NETHERLANDS

參、發明人：（共 2 人）

姓　名：（中文/英文）

1.翟吉然

CHEE YEN TEE

2.拉吉夫 梅塔尼

RAJEEV MEHTANI

住居所地址：（中文/英文）

1.新加坡東 BT 貝托克大道 5 號第 236 大樓 04-147 室

BLK 236, BT BATOK EAST AVE 5, #04-147, SINGAPORE 650236, REPUBLIC OF SINGAPORE

2.新加坡河谷路 327 號 20-01 室

327 RIVER VALLEY ROAD, #20-01, SINGAPORE 238359, REPUBLIC OF SINGAPORE

國　籍：（中文/英文）

1.馬來西亞　MALAYSIA

2.荷蘭　THE NETHERLANDS

肆、聲明事項：

☐ 本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間，其日期為： 年 月 日。

☑ **本案申請前已向下列國家（地區）申請專利：**

1.專利合作條約；2002 年 09 月 24 日；PCT/SG02/00240

2.

3.

4.

5.

☑ **主張國際優先權(專利法第二十四條)：**

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1.專利合作條約；2002 年 09 月 24 日；PCT/SG02/00240

2.

3.

4.

5.

☐ **主張國內優先權(專利法第二十五條之一)：**

【格式請依：申請日；申請案號數 順序註記】

1.

2.

☐ **主張專利法第二十六條微生物：**

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

☐ 熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

本發明係關於一種用於在一USB連結與另一電路之間建立介面之介面積體電路。

【先前技術】

USB係一種用於在周邊設備與一PC (個人電腦)之間建立介面之流行匯流排。USB術語可將設備定義爲"主機"或"裝置"。在一USB匯流排系統中，該等設備之一(通常爲PC)充當"主機"，且其他設備充當"裝置"。在充當主機之設備與同時充當裝置之該等設備之一間建立通信的路線。該充當主機之設備控制著與哪些設備進行通信及何時進行通信。

在建構具有積體電路之USB設備時，已習用多種方法。在其中之一方法中，該設備之功能電路(其執行可經由匯流排獲得的一些功能，譬如數位攝影機功能)與該USB介面同時被完全整合於相同的積體電路中。

在第二種建構方法中，使用一當做USB控制器之獨立積體電路來擴充功能電路。在該方法中，該USB控制器處理整個USB通信協定，且該功能電路經由某個標準設備內之介面(諸如使用並列位址與資料線之記憶體映射介面)而接至USB控制器積體電路。該第二種方法之優勢在於可有效地大量製造該等控制器來應用於不同的功能電路。

在第三種建構方法中，使用了一獨立收發器積體電路。在該方法中，大部分USB控制器功能被整合在功能電路中，且僅有USB通信所需之類比訊號處理由該收發器積體電

路來處理(如此處所用，"類比"一詞係指無法藉由假設訊號代表'1'或'0'而被完全描述之訊號態樣)。在該第三種方法中，由該收發器處理USB通信之最爲訊號關鍵之態樣。此可減緩必須由包含功能電路與控制器之積體電路達成之訊號處理需求。由此，可將一標準數位電路用於該積體電路。

目前，吾人已開發出可充當USB主機兼USB裝置之設備。例如，一具有該性能之數位攝影機既可當做一PC之周邊設備的裝置，亦可當做接至具有USB裝置介面之印表機的主機。

上文所提及的習知USB設備之該等已知建構方法亦適用於該主機/裝置設備。特定而言，在第三種方法中，已將該收發器積體電路擴展爲所謂的OTG(On The Go；活動式)收發器，其具有一USB介面、一主機控制器介面及一從屬控制器介面，後兩者分別用於連接主機及裝置控制器。利用該收發器，可在USB連結與習知主機及裝置控制器之間建立介面，以控制USB通信之序列。

在第二種方法中，已將主機及裝置控制器與收發器電路整合在一起，該積體電路爲連接至功能電路而提供設備內之標準介面。由此，在主機與裝置之運作過程中，該積體電路控制USB通信之序列。不難經由該標準介面(譬如，記憶體映射介面)在並非特定用於USB之現有功能電路與USB系統之間建立介面，以允許可將設備功能選擇爲主機或裝置。在第一種方法中，最終，特定而言，在一可充當主機兼裝置之設備中，可將積體電路設計成同時包括收發器、

主機控制器、裝置控制器及功能電路。

所有上述方法存在一共同缺點：未能完全開發提供USB裝置控制器而非USB主機控制器之現有積體電路的可用性。

【發明內容】

其中，本發明之一目的係提供能夠充當主機兼裝置之USB設備，且該等設備可更完全地利用提供USB裝置控制器之現有電路。

其中，本發明之另一目的係提供一種介面積體電路，其使得具有USB裝置性能之現有電路可充當USB裝置兼USB主機。

本發明提供一種根據申請專利範圍第1項之積體電路。該積體電路包括一收發器電路及一USB主機控制器，該積體電路具有一在設備內部使用的標準介面，但具有用於外部USB裝置控制器之連結。此意即，對於主機功能而言，該積體電路充當一完全USB介面，同時對於裝置功能而言，其在其外部端子之間僅提供收發器功能性。由此，可經由充當主機兼裝置之積體電路，將具有內建式裝置控制器及一標準的裝置內匯流排之功能電路接至USB匯流排。該積體電路支援一種新穎架構概念，其中存在從功能電路至USB連結之兩個存取路徑，意即，僅發送USB裝置相容訊號之第一路徑，及提供一非USB標準介面以產生USB主機相容訊號之並列於該第一路徑的第二路徑。

在一實施例中，被連接至積體電路之外部端子的裝置介面係由至少兩個介面組成，包括一外部類比介面(鑒於在該

介面與裝置控制器之間需要一USB收發器)，及一數位介面(鑒於在該介面與裝置控制器之間不需要收發器)。由此，該積體電路支援具有及不具有用於裝置控制器的內建式收發器之現有電路。

【實施方式】

圖1圖解展示了一介面積體電路10，其具有：USB連結D+、D-、Vbus；一記憶體映射介面160；及被耦接至介面積體電路10的外部端子之USB裝置控制器介面140、142、144。此外，儘管未圖示，介面積體電路10較佳具有電源連結、重置連結及用於產生時鐘訊號之輸入。

介面積體電路10包含一USB主機控制器12、一OTG USB收發器14、一CPU(中央處理器)匯流排介面單元16及OTG("活動式")控制電路18。USB連結之資料線D+、D-被耦接至收發器14。OTG控制電路18被耦接在USB主機控制器12與收發器14之間。OTG控制電路18包含一被耦接至USB線Vbus之電荷泵電路(未圖示)，及一被耦接至OTG-USB線ID之輸入。此外，OTG控制電路18包含用於儲存狀態資訊之暫存器，及用於執行OTG-USB主機協商協定與USB會期請求協定之控制位元。USB主機控制器12經由CPU匯流排單元16被耦接至記憶體映射介面160。收發器14被耦接至USB裝置控制器介面140、142、144。

介面積體電路10包含被耦接至USB主機控制器12之一時鐘電路120及一緩衝記憶體電路。記憶體映射匯流排介面160包含並列雙向資料線163、位址線164、讀/寫控制線165

與166及一中斷線168，該等線路被耦接至介面積體電路10之外部端子及CPU匯流排介面單元16。

介面積體電路10提供一USB連結之介面，該介面可被用作在USB連結D+、D-、Vbus處交替提供USB主機功能性與USB裝置功能性。使用ID線以訊號來通知介面積體電路10是需要進行USB主機運作，還是需要進行USB裝置運作。當需要進行USB主機運作時，介面積體電路10使用內部USB主機控制器12來控制USB通信。當需要進行USB裝置運作時，介面積體電路10(較佳經過一些訊號處理後)將USB通信傳遞至USB裝置控制器介面140、142、144，保留USB對介面積體電路10外之電路(未圖示)的控制。

圖2展示一提供裝置功能性之USB系統。該USB系統包含充當USB裝置之第一設備22(譬如一數位攝影機)，及充當USB主機裝置之第二設備24(譬如，一PC)。第一設備22包含介面積體電路10(如圖1所示)，及一功能積體電路20。第二設備24具有許多USB埠26a-c(爲清楚起見，僅展示了一條線來象徵接至各埠26a-c之連結)，其中一埠(此處爲26a)經由介面積體電路10之USB連結被耦接至第一設備22。其他埠26b-c可被耦接至其他設備(未圖示)。

功能積體電路20包含一CPU 200、一USB裝置控制器202及用於執行某些功能(諸如取樣及/或儲存攝影機影像之像素值)之功能電路204。USB裝置控制器202被耦接在CPU 200與介面積體電路10的USB裝置介面之間。功能電路204亦被耦接至CPU 200。CPU 200被耦接至記憶體映射介面160

。在該功能積體電路內，記憶體映射介面160可被耦接至其他單元，諸如一指令記憶體(未圖示)、一資料記憶體(未圖示)、功能電路204及裝置控制器202等。

在本發明之一重要態樣中，功能積體電路20可爲一被設計成充當習知USB裝置(意即並非充當可爲USB主機兼USB裝置之OTG設備)之積體電路。藉由以介面積體電路10將該功能積體電路20連接至一USB連結，可將該習知功能積體電路用於可支援OTG(意即可充當USB主機兼USB裝置)之設備22中。圖2中，展示了充當USB裝置之情形。

在運作過程中，第二設備24充當一USB主機，選擇應經由埠26a-c中用於進行USB通信之埠，並且控制第一設備22是否接收或發送資料以及控制資料接收或發送方向。收發器14係一習知USB-OTG收發器(USB活動式)，其本身已知且在裝置控制器202與第二設備24之間接收及發送USB訊號。由介面積體電路10中之收發器14進行該等USB訊號之"類比"訊號處理，諸如以類比方式偵測主機(第二設備24)是否存在，在資料線D+、D-上之差動訊號間取樣轉換成單端數位訊號等，及在被發送到主機設備24後，將來自裝置控制器202之單端訊號轉換成USB訊號。可被用於收發器14與USB裝置控制器202間之通信的訊號線組合之一實例如下：

OE_Tp_Int_N

VM

VP

RCV

SE0_VM

DAT_VP

VM與VP線(其爲來自介面積體電路之輸出線)反映USB連結之D-與D+線的單端值。於介面積體電路10中，在一模式選擇暫存器(未圖示)之內容的控制下，該等訊號線可被控制成按照自衆多模式中一所選之模式運作。該等模式包括差動USB發訊號模式(VP_VM)及單端發訊號模式(DAT_SE)，及單向雙向模式。在一第一模式(DAT_SE0)中，DAT_VP、SE0_VM線之使用如下：

使用DAT_VP線將單端資料發送至收發器(當OE_TP_INT_N=低位準時)，或自收發器接收單端資料(當OE_TP_INT_N=高位準時)。

使用SE0_VM引腳(pin)迫使收發器之D+/-輸出處於單端零(SE0)狀態(當OE_TP_INT_N =低位準)，或指示D+/-線皆爲邏輯低位準(當OE_TP_INT_N =高位準時)。

在一第二模式(VP_VM)中，DAT_VP、SE0_VM及RCV引腳之使用如下：

使用DAT_VP引腳以驅動D+引腳之位準(當OE_TP_INT_N=低位準時)，或指示D+引腳上之邏輯位準(當OE_TP_INT_N=高位準時)。

使用SE0_VM引腳以驅動D-引腳之位準(當OE_TP_INT/ =低位準時)，或指示D-引腳上之邏輯位準(當OE_TP_INT/ =高位準時)。

RCV引腳始終爲一輸出，且來自收發器電路中之一差動

接收器(differential receiver)(未圖示)。

在單向模式中，DAT_VP與SE0_VM始終爲介面積體電路10之輸入。在雙向模式中，該等訊號之方向(輸入或輸出)取決於OE_TP_INT_N之值(如第一及第二模式中所述)。此外，可使用一UART(通用異步接收器/發送器)介面模式，其中分別使用DAT_VP與SE0_VP來當做接收(RXD)線及發送(TXD)線。

在功能積體電路20中，裝置控制器202(一習知USB裝置控制器)處理該等訊號，且與CPU 200通信以傳達來自主機設備24之資料及/或命令，或獲取必須被發送至主機設備24之資料。在作爲裝置設備之運作過程中，不需要使用經由記憶體映射介面160而達成之功能積體電路20與介面積體電路10間之連結。在此情況下，所有USB連結之通信皆經由裝置控制器介面140傳遞至裝置控制器202。

圖3展示了第一設備22如何被用作USB主機。在此情況下，介面積體電路10之USB連結被耦接至充當USB裝置之第三設備30的USB介面32。在此情況下，當CPU 200所執行之一電腦程式指示「需要寫入或讀取資料或命令」時，功能積體電路20中之CPU 200經由記憶體映射介面160將資訊寫入主機控制器12，或自主機控制器12讀取資訊。主機控制器12、OTG USB收發器14及OTG("活動式")控制電路18經由充當USB主機之介面積體電路10之USB連結來傳達資料與命令。此可以本身已知之方式來進行。主機控制器12控制排程(scheduling)。OTG控制電路18啟動電荷泵，且供應電

源至介面積體電路之USB連結的Vbus線(當充當USB裝置運作時，大體上不供應電源)。當充當USB主機運作時，無需使用裝置控制器介面140。經由USB連結來通信的所有資訊經由記憶體映射介面160，在功能積體電路20與介面積體電路10之間傳遞。

現在應瞭解，該介面積體電路實現了一混合式介面，其中爲可能的通信之一部分提供控制器功能，及爲可能的通信之另一部分僅提供收發器功能(分別爲充當USB主機及充當USB裝置時)。此外，對來自一個USB連結之USB通信而言，需提供介於介面積體電路10與功能積體電路20之間的至少兩個介面，意即，一接至功能積體電路20中USB裝置控制器202之專用介面，及一通用介面160。由此，儘管功能積體電路最初被設計成僅充當USB裝置而非USB主機，但已可能實現將功能積體電路20交替用作USB主機與USB裝置。在介面積體電路10中，不需要額外裝置控制器，其減少了介面積體電路10中所需之矽區域之量。

如圖1所示，介面積體電路10亦較佳配備有一第三介面142、144，該介面包括類比USB訊號142、144(如D+與D-，其可實現接至一具有裝置控制器的功能積體電路之介面，將該裝置控制器與USB收發器整合在一起)。在充當裝置運作之狀況下，介面積體電路10之USB收發器14將類比訊號自USB連結D+、D-傳遞至介面142、144。由此，介面積體電路10提供具有及不具有用於裝置控制器的內建式收發器之不同類型功能積體電路的應用。

儘管所有功能電路較佳被整合在功能積體電路20中(如圖所示)，應瞭解，在不偏離本發明之情形下，介面積體電路10可與分散在大量積體電路上之功能電路結合在一起使用，且應瞭解功能電路可實際上包括離散組件。同樣地，可部分或完全地由CPU 200執行裝置控制器202之功能。在此情況下，依運作模式(主機或裝置)而定，CPU 200經由並列介面160或經由專用USB介面140或142、144傳達USB資訊。

應瞭解，介面積體電路10允許以不同速度來混合使用多個模式。其中，可以所謂的全速模式及所謂的高速模式(後者更爲快速)發生USB通信。在一指定模式中之運作需要皆可支援相關模式下之運作的一主機設備與一裝置設備。介面積體電路10可在功能電路之控制下，被設計成按照以不同速度模式中所選擇之一模式來充當主機進行運作，且可按照裝置控制器202所選擇之一模式來充當裝置進行運作。由此，可相互獨立地選擇在分別充當裝置與主機之運作過程中的速度。

【圖式簡單說明】

將使用以下圖式更爲詳盡地描述根據本發明之積體電路的該等及其他有利態樣。

圖1圖解展示根據本發明之一積體電路，

圖2展示一USB系統，

圖3展示另一USB系統。

【圖式代表符號說明】

10　　介面積體電路

12	USB主機控制器
14	OTG USB收發器
16	CPU匯流排介面單元
18	OTG控制電路
20	功能積體電路
22	第一設備
24	第二設備
26a至26c	USB埠
30	第三設備
32	USB介面
120	時鐘電路
140, 142, 144	USB裝置控制器介面
160	記憶體映射介面
163	並列雙向資料線
164	位址線
165, 166	讀/寫控制線
168	中斷線
200	CPU
202	USB裝置控制器
204	功能電路

伍、中文發明摘要：

本發明係關於一種具有USB(通用序列匯流排)連結之電子設備，其具有：一具有一處理器之功能電路；一被耦接至該處理器之並列位址/資料匯流排；及一具有一與該位址/資料匯流排並列之USB介面的USB裝置控制器電路。該設備包含一介面積體電路，該介面積體電路一方面電連接在該USB連結與該並列位址/資料介面之間，另一方面電連接在該USB連結與該USB介面。該介面積體電路具有：用於連接一USB匯流排之多個外部端子；一可爲USB主機及USB裝置收發資料之收發器，其中該收發器具有一USB介面、一主機介面及一裝置介面。該USB介面被耦接至該USB連結。該裝置介面被連接至外部USB裝置控制器電路。一主機控制器被耦接至該主機介面，其中經由並列資料/位址匯流排將該主機控制器耦接至該等功能電路。

陸、英文發明摘要：

An electronic apparatus with a USB connection has a functional circuit with a processor, a parallel address/data bus coupled to the processor and a USB device controller circuit with a USB interface in parallel with said address/data bus. The apparatus contains an interface integrated circuit electronically between the USB connection on one hand and the parallel address/data interface and the USB interface on the other hand. The interface integrated circuit has external terminals for connecting to a USB bus, a transceiver capable of transceiving for both a USB host and a USB device, the transceiver having a USB interface, a host interface and a device interface. The USB interface is coupled to the USB connection. The device interface is connected to the external USB device controller circuit. A host controller is coupled to the host interface, the host controller being coupled to the functional circuits via the parallel data/address bus.

拾、申請專利範圍：

1. 一種用於將一USB連結接至另一電路之介面積體電路，該介面積體電路包括：
   - 多個第一外部端子，用於連接一USB匯流排；
   - 一收發器，用於爲一USB主機及一USB裝置收發資料，該收發器具有一USB介面、一主機介面及一裝置介面，該USB介面被耦接至該等第一外部端子；
   - 多個第二外部端子，其被耦接至該裝置介面，該等第二外部端子係用於連接一外部USB裝置控制器；
   - 一主機控制器，其被耦接至該主機介面，該主機控制器具有一並列資料/位址匯流排；
   - 多個第三外部端子，其被耦接至該並列資料/位址匯流排。
2. 如申請專利範圍第1項之介面積體電路，其中該裝置介面包括一類比USB裝置介面兼一收發數位USB裝置介面，該等介面分別用於連接一不具有及具有一外部收發器之外部USB裝置控制器。
3. 一種具有一USB連結之電子設備，該電子設備包括一具有一處理器之功能電路、一被耦接至該處理器之並列位址資料匯流排以及一具有一與該位址/資料匯流排並列之USB介面的USB裝置控制器電路，該設備一方面包括一介面積體電路，該介面積體電路一方面電連接在該USB連結與該並列位址/資料介面之間，另一方面電連接在該USB連結與該USB介面，該介面積體電路包括：

- 多個第一外部端子，用於連接該USB連結；
- 一收發器，用於爲一USB主機及一USB裝置收發資料，該收發器具有一USB介面、一主機介面及一裝置介面，該USB介面被耦接至該等第一外部端子；
- 該裝置介面，其被連接至該功能電路中的該USB裝置控制器電路；
- 一主機控制器，其被耦接至該主機介面，該主機控制器經由該並列資料/位址匯流排被耦接至該處理器。

4. 如申請專利範圍第3項之電子設備，其中當運作為USB主機時，該設備被配置成按照一第一速度模式，經由該USB連結來使用來自該主機控制器之USB通信，而當運作為USB裝置時，該設備被配置成按照由該裝置控制器所確定之不同於該第一速度模式的一第二速度模式，經由該USB連結來使用USB通信。

5. 一種包括一或多個USB匯流排連結、一主機設備及一裝置設備之電子系統，該主機設備與該裝置設備中至少一設備包括一具有一處理器之功能電路、一被耦接至該處理器之並列位址資料匯流排以及一具有一與該位址/資料匯流排並列之USB介面的USB裝置控制器電路，該設備包含一介面積體電路，該介面積體電路一方面電連接在該USB連結與該並列位址/資料介面之間，另一方面電連接在該USB連結與該USB介面，該介面積體電路包括：
- 多個第一外部端子，用於連接一USB匯流排連結；
- 一收發器，用於爲一USB主機及一USB裝置收發資料，

該收發器具有一USB介面、一主機介面及一裝置介面，該USB介面被耦接至該等第一外部端子；

- 該裝置介面，其被連接至該功能電路中的該USB裝置控制器電路；
- 一主機控制器，其被耦接至該主機介面，該主機控制器經由該並列資料/位址匯流排被耦接至該處理器。

6. 一種運作被整合在一USB系統中之一介面積體電路之方法，該方法包括：

- 接收一選擇，用於選擇包含該介面積體電路之該設備應運作為一USB主機，還是應運作為一USB裝置；
- 利用該介面積體電路中之一收發器來收發USB訊號；
- 利用該介面積體電路中之一主機控制器來排序經由該收發器之USB通信，且當選擇進行USB主機運作時，經由一並列位址資料介面將USB已收發資料發送至該積體電路外部之功能電路，或自功能電路接收USB已收發資料；及
- 當需要運作USB裝置控制器時，自該收發器將USB訊號傳遞至在該積體電路外部之該等功能電路中的一裝置控制器。

拾壹、圖式：

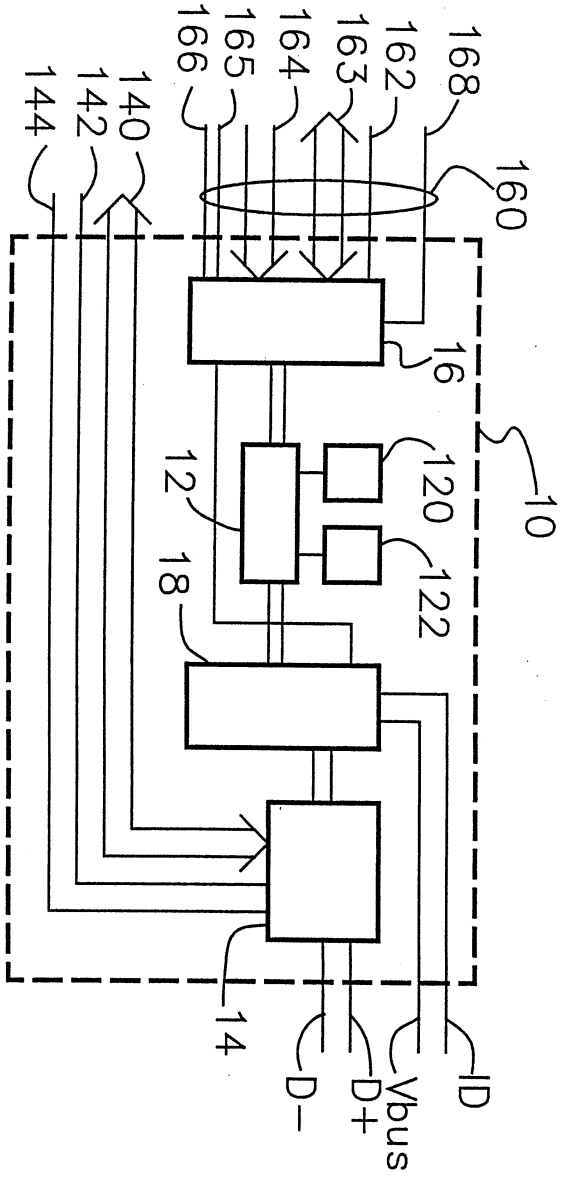

168
162
163
164
165
166
160
144
142
140
16
10
12
120
122
18
14
D−
D+
Vbus
ID

圖 1

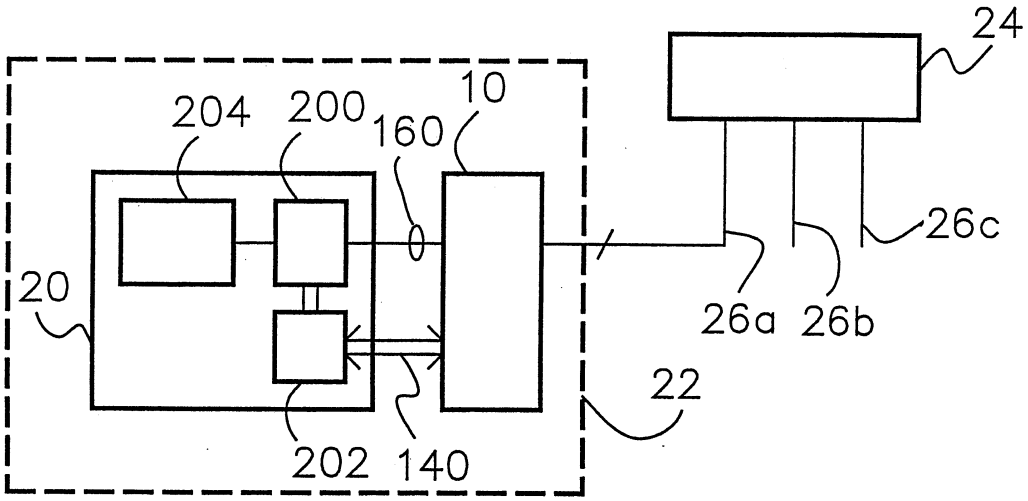

24
204
200
160
10
20
26c
26a
26b
22
202
140

圖 2

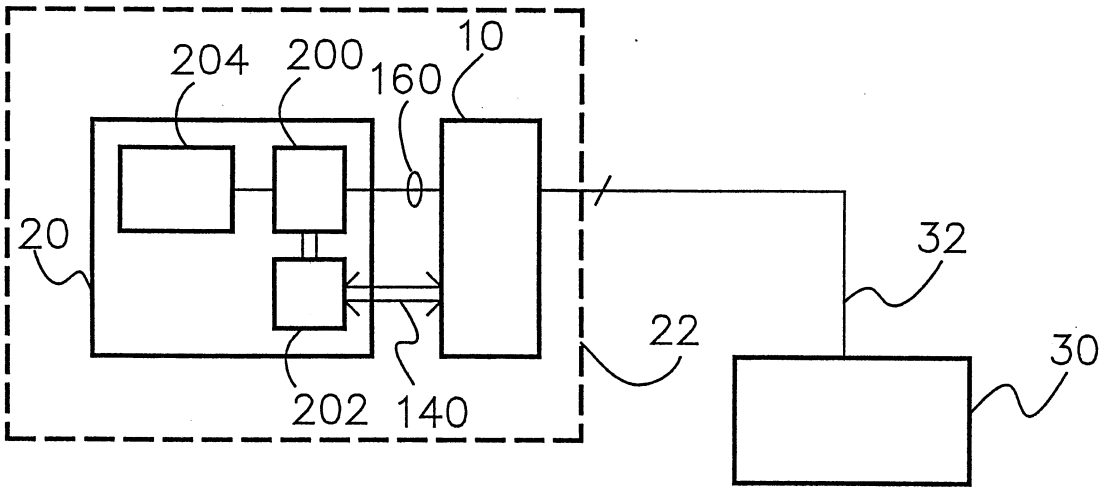

204
200
160
10
20
32
22
30
202
140

圖 3

柒、指定代表圖：

(一)本案指定代表圖為：第（ 1 ）圖。

(二)本代表圖之元件代表符號簡單說明：

10	介面積體電路
12	USB主機控制器
14	OTG USB收發器
16	CPU匯流排介面單元
18	OTG控制電路
120	時鐘電路
140, 142, 144	USB裝置控制器介面
160	記憶體映射介面
163	並列雙向資料線
164	位址線
165, 166	讀/寫控制線
168	中斷線
200	CPU
202	USB裝置控制器
204	功能電路

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：