

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 8 月 8 日(08.08.2013)



(10) 国際公開番号
WO 2013/115270 A1

(51) 国際特許分類:

<i>G01L 9/00</i> (2006.01)	<i>H01L 41/18</i> (2006.01)
<i>B41J 2/045</i> (2006.01)	<i>H01L 41/187</i> (2006.01)
<i>B41J 2/055</i> (2006.01)	<i>H01L 41/22</i> (2013.01)
<i>G01L 9/08</i> (2006.01)	<i>H01L 41/39</i> (2013.01)
<i>H01L 29/84</i> (2006.01)	<i>H04R 17/00</i> (2006.01)
<i>H01L 41/08</i> (2006.01)	<i>H04R 17/02</i> (2006.01)
<i>H01L 41/09</i> (2006.01)	<i>H04R 31/00</i> (2006.01)

(21) 国際出願番号: PCT/JP2013/052087

(22) 国際出願日: 2013 年 1 月 30 日(30.01.2013)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2012-016017 2012 年 1 月 30 日(30.01.2012) JP

(72) 発明者: および

(71) 出願人: 保坂 俊 (Hosaka Takashi) [JP/JP]; 〒
1670052 東京都杉並区南荻窪 4-19-3 Tokyo
(JP).

(81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES,
FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN,
IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH,
PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW.

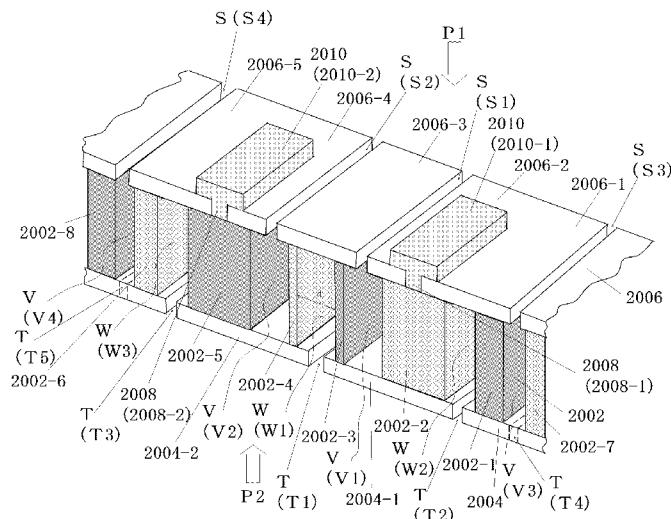
(84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ
ア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: SEMICONDUCTOR SENSOR/DEVICE AND METHOD FOR PRODUCING SAME

(54) 発明の名称: 半導体センサー・デバイスおよびその製造方法



(57) Abstract: [Problem] To reduce the size and increase the pressure detection sensitivity of a semiconductor pressure sensor. [Solution] At least two deep indentations or through holes are formed adjacent in the thickness direction of a semiconductor substrate, conductor substrate, or the like. By means of a pressure difference of the two adjacent indentations or through holes, a dividing wall (substrate-side wall) (corresponding to a diaphragm) of the two adjacent indentations or through holes bows, changing the volume of an airtight space or groove and changing the capacitance of the substrate-side wall itself or between electrodes formed thereupon. Pressure detection is performed on the basis of the amount of change. The deeper the groove or the like, the thinner the substrate-side wall, and the smaller the distance between substrate-side walls, the more favorable detection sensitivity becomes, and so it is possible to produce an extremely minute pressure sensor or the like.

(57) 要約:

[続葉有]

WO 2013/115270 A1



【課題】半導体圧力センサーのサイズを小さくし、圧力検出感度を高めること。【解決手段】半導体基板や導電体基板等の厚み方向に隣接する2つ以上の深い凹部または貫通孔を形成する。隣接する2つの凹部または貫通孔の圧力差によって、隣接する2つの凹部または貫通孔の隔壁（基板側壁）（ダイヤフラムに相当）が湾曲して気密空間または溝部の容量が変化し、これらの基板側壁自体またはこれらの上に形成した電極間の静電容量も変化する。この変化量から圧力検出を行なう。溝等を深いほど、基板側壁が薄くし、基板側壁間距離が小さいほど検出感度が良くなり、非常に微細な圧力センサ等を作製できる。

明 細 書

発明の名称：半導体センサー・デバイスおよびその製造方法

技術分野

[0001] 本発明は、半導体圧力センサーの構造およびその製造方法、さらには加速度センサー、音響トランスデューサー、ポンプデバイス等各種小型センサーまたは各種小型デバイスに関するものであり、センサーや各種デバイスの大きさを非常に小さくすることが可能であり、その結果従来に比較して安価で高性能な圧力センサー等各種センサーや各種デバイスを提供するものである。

背景技術

[0002] 半導体圧力センサーとして、シリコンウエハ等の半導体基板の一部を薄くして、その上に蓋を被せたものがある。たとえば、特許文献1において、基板内に凹部を作りその凹部をダイヤフラムで被った構造のものがある。この半導体圧力センサーは、外部圧力により、ダイヤフラムが変形し、凹部内部の静電容量が変化することを利用して、圧力を検出するものである。

先行技術文献

特許文献

[0003] 特許文献1：特許2918272

発明の開示

発明が解決しようとする課題

[0004] 従来の半導体基板内に空間（空洞または凹部）を作りその空間の静電容量の変化を利用した圧力センサーにおいては、空間が半導体基板の横方向（平面方向）に形成するため、その空間は半導体基板の横方向（平面方向）に大きな面積を占有していた。図36は、従来の圧力センサーを模式的に示した図である。図36（a）は半導体基板内のチップ501の表面に形成された空間502を蓋503で覆っている。空間502は真空状態（或いは、1気圧以下の低圧状態）になっている。空間内には基板501上に形成された下部

電極 504 と蓋 503 に形成された上部電極 505 が対向している。下部電極 504 と上部電極 505 の間隔は z である。図 36 (b) は平面的に見た図である。蓋 503 は省略している。空間の平面的な大きさは、横 x 、縦 y の矩形となっている。507 は x および y で規定される圧力センサーを示す。

下部電極と上部電極で構成されるこの空間の容量 C は、 $C = \epsilon * \epsilon_0 * S / z$ で示される。ここで、 ϵ は比誘電率、 ϵ_0 は真空誘電率、 S は半導体基板の平面方向における面積で、 $S = x * y$ である。空間が空気の場合は ϵ は約 1 である。外部から圧力 P を受けたとき、蓋は変形して下方へ曲がり、 z が変化する。この z の変化により、容量 C が変化して、変化量から圧力を計算できる。変化量は大きいほど検出しやすいので、面積 S は大きいほど良い。すなわち、圧力を精密に測定するためには、面積を大きくする必要があるので、この空間の平面的サイズ、すなわち x や y を大きくする必要がある。従って、チップサイズが大きくなってしまふ。ウエハ面積は限られているので、ウエハ内のチップ（圧力センサーチップ）の取れ個数が少なくなる。この結果、圧力センサーチップの価格も高くなってしまふ。

課題を解決するための手段

[0005] 本発明は、平面的な基板（たとえば、円板状、矩形形状の板状）の厚み方向に深い溝または貫通溝を複数作り、隣接する貫通溝によって挟まれる側壁がその両側の圧力差により変形することにより静電容量が変化することを利用した静電容量型圧力センサーに関するものである。具体的には以下のような手段を取る。

[0006] (1) 本発明は、上面および下面の一方の面だけに開口し、或いは両方の面に貫通する少なくとも 2 つの溝（貫通溝）空間を有する（たとえば、2.0 mm 以下の厚みを持つ）導電体基板、前記導電体基板の上面（第 1 面）に付着した（たとえば、1.0 mm 以下の厚みを持つ）絶縁体基板（第 1 面絶縁体基板）および前記導電体基板の下面（第 2 面）に付着した（たとえば、1.0 mm 以下の厚みを持つ）絶縁体基板（第 2 面絶縁体基板）から構成さ

れることを特徴とする静電容量型圧力センサーであって、
隣接する2つの貫通溝（第1貫通溝および第2貫通溝）を横方向（導電体基板の厚さ方向に対して略直角方向）に隔てる導電体基板を一方の電極（第1側壁容量電極）とし、

前記第1側壁容量電極と前記隣接する貫通溝のうちの1つ（第1貫通溝）を挟んで対向し、前記第1側壁容量電極と電氣的に導通しない導電体基板の側壁を他方の対向電極（第2側壁容量電極）とし、これらの第1側壁容量電極および第2側壁容量電極の間の第1貫通溝空間を静電容量空間とし、前記静電容量空間となる第1貫通溝の空間の圧力と前記第1側壁容量電極を挟んだ他の貫通溝（第2貫通溝）の空間の圧力との圧力差により、前記第1側壁電極が変位することにより前記第1貫通溝空間の静電容量が変化することを用いて圧力を検出することを特徴とし、さらに

第1側壁容量電極は、その上面が第1面絶縁体基板に付着、および／またはその下面が第2面絶縁体基板に付着していること、および／または
第2側壁容量電極は、その上面が第1面絶縁体基板に付着、および／またはその下面が第2面絶縁体基板に付着していること、を特徴とする、静電容量型圧力センサーである。

[0007] （2）本発明は、前記第2側壁容量電極を挟んで第1貫通溝と対向する貫通溝（第3貫通溝）を有し、前記第3貫通溝の圧力と第1貫通溝の圧力との圧力差により前記第2側壁容量電極が変位することにより前記第1貫通溝空間の静電容量が変化することを用いて圧力を検出することを特徴とする、（1）に記載の静電容量型圧力センサーである。

（3）本発明は、前記第2貫通溝は、その上面が第1面絶縁体基板、その下面が第2面絶縁体基板、その側面が第1側壁容量電極を含む連続した導電体基板（第1連続導電体基板）であり、これら第1面絶縁体基板、第2面絶縁体基板、および第1連続導電体基板によって囲まれた閉空間であることを特徴とする、（1）または（2）に記載の静電容量型圧力センサーである。

（4）本発明は、前記第3貫通溝は、その上面が第1面絶縁体基板、その下

面が第2面絶縁体基板、その側面が第2側壁容量電極を含む連続した導電体基板（第2連続導電体基板）であり、これら第1面絶縁体基板、第2面絶縁体基板、および第2連続導電体基板によって囲まれた閉空間であることを特徴とする、（2）または（3）に記載の静電容量型圧力センサーである。

（5）本発明は、第1貫通溝および／または第2貫通溝および／または第3貫通溝の上面の第1面絶縁体基板および／または下面の第2面絶縁体基板における1部の領域に圧力を導入する圧力伝達孔が形成されていることを特徴とする、（1）～（4）のいずれかに記載の静電容量型圧力センサー。

[0008] （6）本発明は、第2貫通溝および／または第3貫通溝を取り囲む導電体基板を取り囲む貫通溝（第4貫通溝）を有し、第4貫通溝は第2貫通溝を含み第2貫通溝と同じ圧力空間をなし、第4貫通溝はその上面が第1面絶縁体基板、その下面が第2面絶縁体基板、その側面が連続した導電体基板（第3連続導電体基板）であり、第4貫通溝はこれら第1面絶縁体基板、第2面絶縁体基板、および第3連続導電体基板によって囲まれた閉空間であることを特徴とする、（1）～（5）のいずれかに記載の静電容量型圧力センサーである。

（7）本発明は、第2貫通溝を含む第4貫通溝の上面の第1絶縁体基板および／または下面の第2絶縁体基板における1部に圧力を導入する圧力伝達孔が形成されていることを特徴とする、（6）に記載の静電容量型圧力センサーである。

（8）本発明は、第2貫通溝は第1側壁容量電極を形成する導電体基板（第1連続導電体基板）によってその側面を取り囲まれており、第1側壁容量電極を形成する導電体基板は第1貫通溝によってその側面を取り囲まれており、第1貫通溝は第2側壁容量電極を形成する導電体基板によってその側面を取り囲まれており、第2側壁容量電極を形成する導電体基板は第3貫通溝によってその側面を取り囲まれており、

第2貫通溝の外側面（第2貫通溝および第1側壁容量電極を形成する導電体基板で形成される面であって、第1側壁容量電極を形成する導電体基板の内面

でもある)は、その平面形状が多角形状(G形状)であり、

第1側壁容量電極の外表面(第1側壁容量電極および第1貫通溝で形成される面であって、第1貫通溝の内面でもある)は、その平面形状が前記G形状に略相似の多角形状であり、

第1貫通溝の外表面(第2側壁容量電極および第1貫通溝で形成される面であって、第2側壁容量電極の内面でもある)は、その平面形状が前記G形状に略相似の多角形状であり、

第2側壁容量電極の外表面(第2側壁容量電極および第3貫通溝で形成される面であって、第3貫通溝の内面でもある)は、その平面形状が前記G形状に略相似の多角形状であり、

さらに、

多角形状の第1側壁容量電極を形成する導電体の各辺厚み(幅)はそれぞれ略等しく、多角形状の第1貫通溝の各辺幅はそれぞれ略等しく、多角形状の第2側壁容量電極を形成する導電体の各辺厚み(幅)はそれぞれ略等しく、

多角形状の第1側壁容量電極を形成する導電体の各辺はそれぞれ第1側壁容量電極を形成し、

多角形状の第2側壁容量電極を形成する導電体の各辺はそれぞれ第2側壁容量電極を形成することを特徴とする、(1)～(5)のいずれかに記載の静電容量型圧力センサー。

[0009] (9) 本発明は、第2貫通溝は第1側壁容量電極を形成する導電体基板によってその側面を取り囲まれており、第1側壁容量電極を形成する導電体基板は第1貫通溝によってその側面を取り囲まれており、第1貫通溝は第2側壁容量電極を形成する導電体基板によってその側面を取り囲まれており、第2側壁容量電極を形成する導電体基板は第3貫通溝によってその側面を取り囲まれており、

第2貫通溝の外表面(第2貫通溝および第1側壁容量電極を形成する導電体基板で形成される面であって、第1側壁容量電極を形成する導電体基板の内面

でもある）は、その平面形状が曲線形状（S形状）であり、

第1側壁容量電極の外表面（第1側壁容量電極および第1貫通溝で形成される面であって、第1貫通溝の内面でもある）は、その平面形状が前記S形状に略相似の曲線形状であり、

第1貫通溝の外表面（第2側壁容量電極および第1貫通溝で形成される面であって、第2側壁容量電極の内面でもある）は、その平面形状が前記S形状に略相似の曲線形状であり、

第2側壁容量電極の外表面（第2側壁容量電極および第3貫通溝で形成される面であって、第3貫通溝の内面でもある）は、その平面形状が前記S形状に略相似の曲線形状であり、

さらに、

前記曲線形状の第1側壁容量電極を形成する導電体の厚み（幅）は各部分で略一定であり、曲線形状の第1貫通溝の幅は各部分で略一定であり、曲線形状の第2側壁容量電極を形成する導電体の各辺厚み（幅）は各部分で略一定であり、

曲線形状の第1側壁容量電極を形成する導電体全体は第1側壁容量電極を形成し、

曲線形状の第2側壁容量電極を形成する導電体全体は第2側壁容量電極を形成することを特徴とする、（1）～（5）のいずれかに記載の静電容量型圧力センサーである。

（10）本発明は、第3貫通溝を取り囲むその側面が連続する導電体基板（第3連続導電体基板）をさらに有し、第3貫通溝はこれら第1面絶縁体基板、第2面絶縁体基板、導電体基板（第3連続導電体基板）によって囲まれた閉空間であることを特徴とする、（8）または（9）に記載の静電容量型圧力センサーである。

（11）本発明は、第3貫通溝の上面の第1絶縁体基板および／または下面の第2絶縁体基板における1部の領域に圧力を導入する圧力伝達孔が形成されていることを特徴とする、（10）に記載の静電容量型圧力センサーであ

る。

(12) 本発明は、第3貫通溝の上面の第1絶縁体基板および／または下面の第2絶縁体基板における1部の領域に圧力を導入する圧力伝達孔が形成されていることを特徴とする、(10)に記載の静電容量型圧力センサーである。

(13) 本発明は、導電体基板は、高濃度不純物元素を有する低抵抗のN型シリコン基板、高濃度不純物元素を有する低抵抗のP型シリコン基板、導電性ゴム基板、導電性高分子材料基板、銅やアルミニウム等の金属基板から選択された基板であることを特徴とする(1)～(12)のいずれかに記載の静電容量型圧力センサー。

(14) 本発明は、第1面絶縁体基板は、ガラス基板、石英基板、透明プラスチック基板、高分子材料基板、セラミック基板から選択された基板であることを特徴とする(1)～(13)のいずれかに記載の静電容量型圧力センサーである。

(15) 本発明は、第2面絶縁体基板は、ガラス基板、石英基板、透明プラスチック基板、高分子材料基板、セラミック基板から選択された基板であることを特徴とする(1)～(14)のいずれかの項に記載の静電容量型圧力センサーである。

[0010] (16) 本発明は、上面(第1面)および下面(第2面)を有する(たとえば、2.0mm以下の厚みを持つ)導電体基板の第2面に(たとえば、1.0mm以下の厚みを持つ)絶縁体基板(第2面絶縁体基板)とを付着させた複合基板を作製する工程、
前記導電体基板の第1面側にパターンニングされた感光性膜を用いて導電体基板の第1面から第2面に貫通し第2面絶縁体基板に達する貫通溝を形成する工程、
前記導電体基板の第1面側に(たとえば、1.0mm以下の厚みを持つ)絶縁体基板(第1面絶縁体基板)を付着させ、前記貫通溝の1部または全部を閉空間とする工程

を含む静電容量型圧力センサーの製造方法であって、
隣接する2つの貫通溝により挟まれた導電体側壁を静電容量素子の電極として用い、前記隣接する2つの貫通溝内部の圧力差により前記導電体側壁電極が変形することによる静電容量素子の電気容量が変化することを用いた静電容量型圧力センサーの製造方法である。

(17) 本発明は、表面(第1面)および裏面(第2面)を有する(たとえば、2.0mm以下の厚みを持つ)導電体基板の第2面に(たとえば、1.0mm以下の厚みを持つ)絶縁体基板(第2面絶縁体基板)とを付着させた複合基板を作製する工程、

前記導電体基板の第1面側にパターンニングされた感光性膜を用いて導電体基板の第1面から第2面に貫通し第2面絶縁体基板に達する第1面貫通溝を形成する工程、

前記導電体基板の第1面側に(たとえば、1.0mm以下の厚みを持つ)絶縁体基板(第1面絶縁体基板)を付着させ、前記第1面貫通溝の1部または全部を閉空間とする工程、

前記複合基板の第2面絶縁体基板にパターンニングされた感光性膜を用いて第2面絶縁体基板および導電体基板の第2面から第1面に貫通し第1面絶縁体基板に達する貫通溝(第2面貫通溝)を形成する工程、

を含む静電容量型圧力センサーの製造方法であって、
隣接する2つの貫通溝(第1面貫通溝および第2面貫通溝)により挟まれた導電体側壁を静電容量素子の電極として用い、第1面貫通溝の圧力と第2面貫通溝の圧力差により前記導電体側壁電極が変形することによる静電容量素子の電気容量が変化することを用いた静電容量型圧力センサーの製造方法である。

[0011] (18) 本発明は、前記導電体基板の第1面側に(たとえば、1.0mm以下の厚みを持つ)絶縁体基板(第1面絶縁体基板)を付着させ、前記第1面貫通溝の1部または全部を閉空間とする工程の後に、第2面絶縁基板を薄くする工程をさらに含むことを特徴とする、(17)に記載の静電容量型圧力

センサーの製造方法である。

(19) 本発明は、貫通溝或いは、第1面貫通溝および／または第2面貫通溝の上面に付着している第1面絶縁体基板、および／または貫通溝或いは、第1面貫通溝および／または第2面貫通溝の下面に付着している第2面絶縁体基板に圧力伝達孔を形成する工程をさらに含むことを特徴とする、(16)～(18)のいずれかの項に記載の静電容量型圧力センサーの製造方法である。

(20) 本発明は、隣接する2つの貫通溝(第1面貫通溝および第2面貫通溝)により挟まれた導電体側壁である前記静電容量素子の電極と連続する導電体基板、およびこれと対向する静電容量素子の他方の電極と連続する導電体基板の上面に付着した第1面絶縁体基板および／または仮面に付着した第2面絶縁体基板における1部の領域にコンタクト孔を形成する工程、および前記コンタクト孔に導電体膜を形成し第1面絶縁体基板上および／または第2面絶縁体基板上に外部と接続するための電極・配線を形成する工程をさらに含むことを特徴とする、(16)～(19)のいずれかの項に記載の静電容量型圧力センサーの製造方法。

(21) 本発明は、導電体基板は、高濃度不純物元素を有する低抵抗のN型シリコン基板、高濃度不純物元素を有する低抵抗のP型シリコン基板、導電性ゴム基板、導電性高分子材料基板、銅やアルミニウム等の金属基板から選択された基板であることを特徴とする、(16)～(20)のいずれかの項に記載の静電容量型圧力センサーの製造方法である。

(22) 本発明は、第1面絶縁体基板は、ガラス基板、石英基板、透明プラスチック基板、高分子材料基板、セラミック基板から選択された基板であることを特徴とする、(16)～(21)のいずれかの項に記載の静電容量型圧力センサーの製造方法である。

(23) 本発明は、第2面絶縁体基板は、ガラス基板、石英基板、透明プラスチック基板、高分子材料基板、セラミック基板から選択された基板であることを特徴とする、(16)～(22)のいずれかの項に記載の静電容量型

圧力センサーの製造方法である。

[0012] (24) 本発明は、上面（第1面）側に低濃度不純物領域を有し、その下側に下面（第2面）に達する逆導電型の高濃度不純物領域を有するシリコン基板において、第1面側から形成され第2面に達しない溝（第1面溝）および第2面側から形成され基板厚み方向に対して第1面側の低濃度不純物領域に達するが第1面には達しない溝（第2面溝）を有する静電容量型圧力センサーであって、

隣接する第1面溝O1および第2面溝Q2により挟まれたシリコン基板側壁（A1）を一方の静電容量素子の電極として用い、第2面溝Q2を挟んで第1面溝O1と対向する第1面溝O2および第2面溝Q2により挟まれたシリコン基板側壁（A2）を他方の静電容量素子の電極として用い、第1面溝O1およびO2の圧力と第2面溝Q2の圧力差により前記シリコン基板側壁A1およびA2が変形することにより、第2面溝Q2における静電容量素子の電気容量が変化することによって圧力検出を行うことを特徴とする静電容量型圧力センサーであり、

前記第1面溝O1およびO2は第2面溝によって囲まれていて、シリコン基板の上面（第1面）側における低濃度不純物領域を有するシリコン基板によって支持されていることを特徴とする静電容量型圧力センサーである。

(25) 本発明は、上面（第1面）側に低濃度不純物領域を有し、その下側に下面（第2面）に達する逆導電型の高濃度不純物領域を有するシリコン基板において、第1面側から形成され第2面に達する貫通溝（第1面貫通溝R1）および第2面側から形成され基板厚み方向に対して第1面側の低濃度不純物領域に達するが第1面には達しない溝（第2面溝）を有する静電容量型圧力センサーであって、

隣接する第1面貫通溝R1および第2面溝Q2により挟まれたシリコン基板側壁（A1）を一方の静電容量素子の電極として用い、第2面溝Q2を挟んで第1面貫通溝R1と対向する第1面貫通溝R2および第2面溝Q2により挟まれたシリコン基板側壁（A2）を他方の静電容量素子の電極として用い

、第1面貫通溝R1およびR2の圧力と第2面溝Q2の圧力差により前記シリコン基板側壁A1およびA2が変形することにより、第2面溝Q2における静電容量素子の電気容量が変化することによって圧力検出を行うことを特徴とする静電容量型圧力センサーであり、

前記第1面貫通溝R1およびR2は第2面溝によって囲まれていて、シリコン基板の上面（第1面）側における低濃度不純物領域を有するシリコン基板によって支持されていることを特徴とする静電容量型圧力センサーである。

[0013] (26) 本発明は、第1面貫通溝R1およびR2の第2面側は絶縁基板が付着して閉じられていることを特徴とする、(25)に記載の静電容量型圧力センサーである。

(27) 本発明は、第2面溝Q2側の上部における低濃度不純物領域には、これと逆導電型の高濃度不純物拡散層を形成しないことを特徴とする静電容量型圧力センサーであって、第2面溝Q2側とは異なる第2面貫通溝の上部における低濃度不純物領域（B領域）における上面およびそれにつながる第1面溝O1およびO2、或いは第1面貫通溝R1およびR2の側壁における低濃度不純物領域にこれと逆導電型の高濃度不純物拡散層を形成するとともに、前記B領域における上面に形成された高濃度不純物拡散層に接続する電極・配線（C電極・配線）を形成し、第2面溝Q2側の第1面溝O1および第1面溝O2あるいは、第1面貫通溝R1および第1面貫通溝R2の側壁における高濃度不純物（低抵抗）領域であるシリコン半導体基板と、第1面溝O1および第1面溝O2あるいは、第1面貫通溝R1およびR2の側壁における高濃度不純物（低抵抗）領域であるシリコン半導体基板を通じて前記C電極・配線と電氣的に接続していることを特徴とする、(24)～(26)のいずれかの項に記載の静電容量型圧力センサーである。

(28) 本発明は、第2面溝Q2側の上部における低濃度不純物領域の第1面には、これと逆導電型の高濃度不純物拡散層を形成しないことを特徴とする静電容量型圧力センサーであって、第2面溝Q2側とは異なる第2面貫通溝の上部における低濃度不純物領域（B領域）における上面およびそれにつ

ながる第1面溝O1およびO2、或いは第1面貫通溝R1およびR2の側壁における低濃度不純物領域にこれと逆導電型の高濃度不純物拡散層を形成するとともに、前記B領域における上面に形成された高濃度不純物拡散層に接続する電極・配線（C電極・配線）を形成し、第2面溝Q2側の第1面溝O1および第1面溝O2あるいは、第1面貫通溝R1および第1面貫通溝R2の側壁における高濃度不純物（低抵抗）領域であるシリコン半導体基板と、第1面溝O1および第1面溝O2あるいは、第1面貫通溝R1およびR2の側壁における高濃度不純物（低抵抗）領域であるシリコン半導体基板を通じて前記C電極・配線と電氣的に接続していることを特徴とする、（24）～（26）のいずれかの項に記載の静電容量型圧力センサーである。

（29）本発明は、低濃度不純物領域は高濃度不純物を有する低抵抗シリコン基板上にエピタキシャル成長法により形成した領域であることを特徴とする、（24）～（28）のいずれかの項に記載の静電容量型圧力センサーである。

（30）本発明は、低濃度不純物領域は高濃度不純物を有する低抵抗シリコン基板上に高濃度不純物を有する高抵抗シリコン基板を貼り合わせるによって形成された領域であることを特徴とする、（24）～（28）のいずれかの項に記載の静電容量型圧力センサーである。

（31）本発明は、第1面溝O1およびO2或いは、第1面貫通溝R1およびR2の低濃度不純物領域には、これと逆導電型の不純物拡散層を、回転イオン注入法またはプリデポ法により導入した高濃度不純物層から熱処理により拡散させて作成したものであることを特徴とする、（24）～（30）のいずれかの項に記載の静電容量型圧力センサーである。

（32）本発明は、トランジスタ等の半導体デバイスが形成されたシリコン基板と同一のシリコン基板に搭載されていることを特徴とする、（24）～（31）のいずれかの項に記載の静電容量型圧力センサーである。

（33）本発明は、（24）～（31）のいずれかの項に記載の静電容量型圧力センサーを同一チップ内に搭載したことを特徴とする半導体デバイス。

[0014] (34) 本発明は、上面（第1面）側に低濃度不純物領域を有し、その下側に下面（第2面）に達する逆導電型の高濃度不純物領域を有するシリコン基板において、

第1面側から第2面側に達しない溝（第1面溝）を形成する工程、および第2面側から第1面側の低濃度不純物領域に達するが第1面には達しない溝（第2面溝）を形成する工程を含むことを特徴とする、静電容量型圧力センサーの製造方法であって、

隣接する第1面溝O1および第2面溝Q2により挟まれたシリコン基板側壁（A1）を一方の静電容量素子の電極として用い、第2面溝Q2を挟んで第1面溝O1と対向する第1面溝O2および第2面溝Q2により挟まれたシリコン基板側壁（A2）を他方の静電容量素子の電極として用い、第1面溝O1およびO2の圧力と第2面溝Q2の圧力差により前記シリコン基板側壁A1およびA2が変形することにより、第2面溝Q2における静電容量素子の電気容量が変化することによって圧力検出を行うことを特徴とする静電容量型圧力センサーの製造方法であり、

前記第1面溝O1およびO2は第2面溝によって囲まれていて、シリコン基板の上面（第1面）側における低濃度不純物領域を有するシリコン基板によって支持されていることを特徴とする静電容量型圧力センサーの製造方法である。

(35) 本発明は、上面（第1面）側に低濃度不純物領域を有し、その下側に下面（第2面）に達する逆導電型の高濃度不純物領域を有するシリコン基板において、

第1面側から第2面に達する貫通溝（第1面貫通溝）を形成する工程、および

第2面側から第1面側の低濃度不純物領域に達するが第1面には達しない溝（第2面溝）を形成する工程を含むことを特徴とする、静電容量型圧力センサーの製造方法であって、

隣接する第1面貫通溝（第1面貫通溝R1）および第2面溝（第2面溝Q2

）により挟まれたシリコン基板側壁（A 1）を一方の静電容量素子の電極として用い、第2面溝Q 2を挟んで第1面貫通溝R 1と対向する第1面貫通溝R 2および第2面溝Q 2により挟まれたシリコン基板側壁（A 2）を他方の静電容量素子の電極として用い、第1面貫通溝R 1およびR 2の圧力と第2面溝Q 2の圧力差により前記シリコン基板側壁A 1およびA 2が変形することにより、第2面溝Q 2における静電容量素子の電気容量が変化することによって圧力検出を行うことを特徴とする静電容量型圧力センサーの製造方法であり、

前記第1面貫通溝R 1およびR 2は第2面溝によって囲まれていて、シリコン基板の上面（第1面）側における低濃度不純物領域を有するシリコン基板によって支持されていることを特徴とする静電容量型圧力センサーの製造方法である。

（3 6）本発明は、前記第1面貫通溝を形成した後に、第1面貫通溝の第2面側に絶縁基板を付着する工程をさらに含み、これによって、第1面貫通溝の第2面側は閉じられていることを特徴とする、（3 5）に記載の静電容量型圧力センサーの製造方法である。

（3 7）本発明は、第1面貫通溝における側壁の低濃度基板表面にこれと逆導電型の不純物層をプリデポ法により、或いは回転イオン注入法により導入する工程をさらに含むことを特徴とする、（3 4）～（3 6）のいずれかの項に記載の静電容量型圧力センサーの製造方法である。

[0015] （3 8）本発明は、半導体基板の厚み方向に深い溝または貫通孔を形成して、溝または貫通孔同士の間で形成される容量を用いて、圧力センサーを形成する。また、この溝または貫通孔側面（側壁）にピエゾ抵抗を形成して、貫通孔側壁の変形によるピエゾ抵抗の変化を利用して、圧力センサーを形成する。

（3 9）本発明は、半導体基板の厚み方向に形成された複数の溝部を有する半導体装置において、隣接する複数の溝部の1つの溝部（第1溝部）内の空間の圧力と、これと隣接する溝部（第2溝部）内の空間の圧力によって、第

1 溝部と第2溝部の間の側壁（隔壁）が変形することを利用した圧力センサーを有する半導体装置である。

（40）本発明は、第1溝部内および／または第2溝部内の容量変化により圧力検出をする静電容量型圧力センサーを有し、第1溝部の開口部をキャップにより気密にして一定の圧力に保持したことを特徴とする。さらに、第1溝部の開口部に1つまたは複数の圧力導入孔を設けたキャップを取り付け、第2溝部の開口部に1つまたは複数の圧力導入孔を設けたキャップを取り付けたことを特徴とする。

（41）本発明は、第2溝部に対して第1溝部と対向する、第2溝部に隣接する第3の溝部（第3溝部）を有する半導体装置において、第1溝部内および第3溝部内は同じ圧力になり、この圧力は第2溝部内の圧力と異なり、第1溝部と第2溝部との間の側壁（隔壁）において第1溝部側壁に第1の電極が形成され、第3の溝部と第2の溝部との間の側壁（隔壁）において第3の溝部側壁に第2の電極が形成され、第1の電極と第2の電極の間で容量が形成されていることを特徴とする。第1溝部の対向する2つの側壁に分離された2つの電極を有し、これらの2つの電極間で第1溝部内空間容量が形成されていることを特徴とする。

（42）本発明は、第2溝部の対向する2つの側壁に分離された2つの電極を有し、これらの2つの電極間で第2溝部内空間容量が形成されていて、2つ以上の容量が並列に接続していることを特徴とする。或いは、2つ以上の容量が直列に接続していることを特徴とする。

（43）本発明は、半導体基板の厚み方向に形成された、半導体基板の第1の面と第2の面とを貫通した複数の貫通孔を有する半導体装置において、隣接する複数の貫通孔の1つの貫通孔（第1貫通孔）内の空間の圧力と、これと隣接する貫通孔（第2貫通孔）内の空間の圧力によって、第1貫通孔と第2貫通孔の間の側壁（隔壁）が変形することを利用し、第1貫通孔内および／または第2貫通孔内の容量変化により圧力検出をする静電容量型圧力センサーを有し、第1貫通孔の開口部をキャップにより気密にして一定の圧力に保

持したことを特徴とする。また、第1貫通孔の開口部に1つまたは複数の圧力導入孔を設けたキャップを取り付け、第2貫通孔の開口部に1つまたは複数の圧力導入孔を設けたキャップを取り付けたことを特徴とする。

[0016] (44) 本発明は、第2貫通孔に対して第1貫通孔と対向する、第2貫通孔に隣接する第3の貫通孔（第3貫通孔）を有する半導体装置において、第1貫通孔内および第3貫通孔内は同じ圧力になり、この圧力は第2貫通孔内の圧力と異なり、第1貫通孔と第2貫通孔との間の側壁（隔壁）において第1貫通孔側壁に第1の電極が形成され、第3の貫通孔と第2の貫通孔との間の側壁（隔壁）において第3の貫通孔側壁に第2の電極が形成され、第1の電極と第2の電極の間で容量が形成されていることを特徴とする。さらに、第1貫通孔の対向する2つの側壁に分離された2つの電極を有し、これらの2つの電極間で第1貫通孔内空間容量が形成されていることを特徴とする。

(45) 本発明は、第2貫通孔の対向する2つの側壁に分離された2つの電極を有し、これらの2つの電極間で第2貫通孔内空間容量が形成されていて、2つ以上の容量が並列に接続していることを特徴とする。或いは、2つ以上の容量が直列に接続していることを特徴とする。

(46) 本発明は、前記側壁（隔壁）に形成されたピエゾ抵抗の変化により圧力検出をするピエゾ抵抗型圧力センサーを有する。さらに、2つ以上の溝部側壁に形成された抵抗が並列に接続していることを特徴とする。或いは、2つ以上の溝部側壁に形成された抵抗が直列に接続していることを特徴とする。或いは、4つの抵抗体が1つの溝部側壁に形成された環状直列に接続していることを特徴とする。また、第1溝部または第1貫通孔の開口部をキャップにより気密にして一定の圧力に保持し、また、第1溝部および／または第2溝部、あるいは第1貫通孔および／または第2貫通孔の開口部に1つまたは複数の圧力導入孔を設けたキャップを取り付けたことを特徴とする。

(47) 本発明は、第1面（主面）および第2面（裏面）からなる基板において、隣接する複数の凹部が基板中に形成され、前記隣接する凹部に挟まれた基板側壁をダイヤフラムとする圧力センサーであって、前記基板側壁上に

形成された第1導電体膜、前記第1導電体膜上に作成された圧電体膜、および前記圧電体膜上に形成された第2導電体膜を含み、前記隣接する複数の凹部内の異なる圧力差により前記基板側壁とともに前記圧電体膜が変形することによって発生する電位差を前記第1導電体膜および前記第2導電体膜を用いて検出することを特徴とする圧力センサーであり、前記基板側壁は前記基板の第1面または第2面に垂直または略垂直（第1面または第2面に対して傾きが20度以下、好適には10度以下、もっと好適には5度以下）であることを特徴とし、また、圧力センサーは、前記基板側壁の両側に形成されており、あるいは、前記隣接する凹部の一方（第1凹部）は前記基板の第1面側から形成し、前記隣接する凹部の他方（第2凹部）は前記基板の第2面側から形成したものであり、あるいは、前記第1凹部は前記基板の第2面側に貫通しておらず、前記第2凹部は第2面側に貫通しておらず、あるいは、前記隣接する凹部（第1凹部および第2凹部）はともに前記基板の第1面側から形成したものであるか、あるいは前記隣接する凹部（第1凹部および第2凹部）はともに前記基板の第2面側から形成したものであり、あるいは、前記隣接する凹部（第1凹部および第2凹部）は第1面側から第2面側に貫通した貫通溝であるか、あるいは前記隣接する凹部（第1凹部および第2凹部）は第2面側から第1面側に貫通した貫通溝であり、さらに、前記凹部の第1面側および／または第2面側は前記基板とは異なる薄板で被われていることを特徴とし、また、前記凹部を被っている薄板の一部に前記凹部内に圧力を伝達する圧力伝達孔が開いており、また、基板は、半導体基板または導電体基板であり、前記基板側壁および第1導電体膜の間に絶縁膜を介在していて、さらに、前記圧力センサーおよび前記トランジスタは1チップ内にも搭載されており、あるいは、前記基板はポリマーであり、前記ポリマー内にインプリント法を用いて前記凹部を形成することを特徴とする。

[0017] (48) 本発明は、(47)に加えて、前記基板側壁の両側に形成された圧力センサーにおいて、前記基板の第1面側に形成され前記第1面側に開口した第1凹部側の第1導電体膜および第2導電体膜と接続する引き出し電極パ

ッドは前記基板の第1面側に形成されており、前記基板の第2面側に形成され前記第2面側に開口した第2凹部側の第1導電体膜（第3導電体膜）および第2導電体膜（第4導電体膜）と接続する引き出し電極パッドは前記基板の第2面側に形成されており、さらに前記基板内に複数の圧力センサーが形成されている場合において、複数の圧力センサーが接続されており、同じ極性の電位を有する導電体膜および／または電極は接続されて電位を増大させていることを特徴とする。

（48）本発明は、半導体基板上に形成された絶縁体膜内に形成された複数の凹部を有する圧力センサーであって、かつ、隣接する2つの凹部（第1凹部および第2凹部）に挟まれた絶縁体膜側壁をダイヤフラムとし、前記絶縁体膜側壁の側面に形成された第1導電体膜、前記第1導電体膜上に形成された圧電体膜、および前記圧電体膜上に形成された第2導電体膜を有する圧力センサーであって、前記2つの凹部（第1凹部および第2凹部）の間の圧力差によって前記絶縁体膜側壁およびその上に形成した前記圧電体膜が変形することにより、前記圧電体膜の両側の面に発生した電位差を前記第1導電体および前記第2導電体を通して測定することによって、前記2つの凹部（第1凹部および第2凹部）の間の圧力差を検出することを特徴とする圧力センサーであり、また、第1導電体膜、前記第1導電体膜上に形成された圧電体膜、および前記圧電体膜上に形成された第2導電体膜は、前記絶縁体膜側壁の両方の側面に形成されていて、また、前記絶縁体膜はポリマーまたはセラミックまたはこれらの混合体であり、あるいは前記絶縁体膜内の凹部はインプリント法を用いて形成したものであり、前記絶縁体膜は半導体基板内に形成した凹部に形成されていることを特徴とする。

（49）本発明は、第1面（主面）および第2面（裏面）からなる基板において、隣接する第1面側を開口部とする第1凹部および第2面側を開口部とする第2凹部により挟まれた基板側壁をダイヤフラムとし、前記基板側壁上に形成された圧電体膜を有する圧力センサーにおいて、第1凹部を形成する工程、第1凹部側面に第1導電体膜を形成する工程、

前記第1導電体膜上に第1の圧電体膜を形成する工程、前記圧電体膜上に第2導電体膜を形成する工程、第1面上に第1凹部をカバーする第1の薄板を付着する工程、第2凹部を形成する工程、第2凹部側面に第3導電体膜を形成する工程、前記第2導電体膜上に第2の圧電体膜を形成する工程、前記第2の圧電体膜上に第4導電体膜を形成する工程、および第2面上に第2凹部をカバーする第2の薄板を付着する工程、を含むことを特徴とする圧力センサーの製造方法であり、さらに、前記第1凹部は前記基板の第2面側に貫通する貫通溝であり、あるいは前記第2凹部は前記基板の第1面側に貫通する貫通溝であり、さらに、第1導電体膜と接続する第1の電極・配線を第1面側に形成する工程、第2導電体膜と接続する第2の電極・配線を第1面側に形成する工程、第3導電体膜と接続する第3の電極・配線を第2面側に形成する工程、および第4導電体膜と接続する第4の電極・配線を第2面側に形成する工程を含むことを特徴とする。

[0018] (50) 本発明は、第1面（主面）および第2面（裏面）からなる基板において、隣接する第1面側を開口部とする第1凹部および第2凹部により挟まれた基板側壁をダイヤフラムとし、前記基板側壁上に形成された圧電体膜を有する圧力センサーにおいて、前記第1凹部および第2凹部を形成する工程、前記第1凹部側面に第1導電体膜を形成する工程、前記第1導電体膜上に第1の圧電体膜を形成する工程、前記第1の圧電体膜上に第2導電体膜を形成する工程、前記第1面上に第1凹部および第2凹部をカバーする第1の薄板を付着する工程を含むことを特徴とする圧力センサーの製造方法であり、さらに、第2凹部側面に第3導電体膜を形成する工程、前記第3導電体膜上に第2の圧電体膜を形成する工程、および前記第2の圧電体膜上に第4導電体膜を形成する工程を含むことを特徴とし、また、前記第1凹部および第2凹部は前記基板の第2面側に貫通する貫通溝であり、あるいはさらに、第1導電体膜と接続する第1の電極・配線を第1面側に形成する工程、第2導電体膜と接続する第2の電極・配線を第1面側に形成する工程、第3導電体膜と接続する第3の電極・配線を第1面側に形成する工

程、および第4導電体膜と接続する第4の電極・配線を第1面側に形成する工程を含むことを特徴とする。

(51) 本発明は、第1面(主面)および第2面(裏面)からなる圧電体基板において、隣接する複数の凹部が圧電体基板中に形成され、前記隣接する凹部に挟まれた圧電体基板側壁をダイヤフラムとする圧力センサーであって、前記圧電体基板側壁の一方の側面上に形成された第1導電体膜および前記圧電体基板側壁の他方の側面上に形成された第2導電体膜を含み、前記隣接する複数の凹部内の異なる圧力差により前記圧電体基板側壁が変形することによって発生する電位差を前記第1導電体膜および前記第2導電体膜を用いて検出することを特徴とする圧力センサーであり、また、前記圧電体基板側壁は前記圧電体基板の第1面または第2面に垂直または略垂直(第1面または第2面に対して傾きが20度以下、好適には10度以下、もっと好適には5度以下)であることを特徴とし、

[0019] (51-2) 本発明は、(51)に加えて、前記隣接する凹部の一方(第1凹部)は前記基板の第1面側から形成し、前記隣接する凹部の他方(第2凹部)は前記基板の第2面側から形成したものであり、また、前記第1凹部は前記基板の第2面側に貫通しておらず、前記第2凹部は第2面側に貫通していないことを特徴とし、あるいは前記第1凹部は前記基板の第2面側に貫通し、および／または前記第2凹部は第2面側に貫通しており、あるいは、前記隣接する凹部(第1凹部、第2凹部)はともに前記基板の第1面側から形成したものであるか、あるいは前記隣接する凹部(第1凹部、第2凹部)はともに前記基板の第2面側から形成したものであり、さらに前記隣接する凹部は第1面側から第2面側に貫通した貫通溝であるか、あるいは前記隣接する凹部は第2面側から第1面側に貫通した貫通溝であることを特徴とする。あるいはさらに前記凹部の第1面側および／または第2面側は前記基板とは異なる薄板で被われていることを特徴とし、また、前記凹部を被っている薄板の一部に前記凹部内に圧力を伝達する圧力伝達孔が開いており、あるいは、圧電体基板は圧電性ポリマーであり、前記圧電性ポリマー内にインプリント

法を用いて前記凹部を形成することを特徴とし、あるいは圧電体基板は圧電性セラミックであり、前記圧電性セラミック内にインプリント法を用いて前記凹部を形成することを特徴とする。さらに、基板内に複数の圧力センサーが形成されている場合において、複数の圧力センサーが接続されており、同じ極性の電位を有する導電体膜および／または電極は接続されて電位を増大させていることを特徴とする。

(52) 本発明は、第1面(主面)および第2面(裏面)からなる圧電体基板において、隣接する第1面側を開口部とする第1凹部および第2面側を開口部とする第2凹部により挟まれた圧電体基板側壁をダイヤフラムとする圧力センサーにおいて、第1凹部を形成する工程、第1凹部側面に第1導電体膜を形成する工程、第1面上に第1凹部をカバーする第1の薄板を付着する工程、第2凹部を形成する工程、第2凹部側面に第2導電体膜を形成する工程、および第2面上に第2凹部をカバーする第2の薄板を付着する工程を含むことを特徴とする圧力センサーの製造方法であり、さらに、前記第1凹部は前記基板の第2面側に貫通する貫通溝であり、また、前記第2凹部は前記基板の第1面側に貫通する貫通溝である。

(53) 本発明は、第1面(主面)および第2面(裏面)からなる圧電体基板において、隣接する第1面側を開口部とする第1凹部および第2凹部により挟まれた圧電体基板側壁をダイヤフラムとする圧力センサーにおいて、第1凹部および第2凹部を形成する工程、第1凹部側面に第1導電体膜を形成する工程、第2凹部側面に第2導電体膜を形成する工程、および第1面上に第1凹部および第2凹部をカバーする第1の薄板を付着する工程を含むことを特徴とする圧力センサーの製造方法であり、さらに前記第1凹部および第2凹部は前記基板の第2面側に貫通する貫通溝である。

[0020] (54) 本発明は、半導体基板上に形成された圧電体膜内に形成された複数の凹部を有する圧力センサーであって、隣接する2つの凹部(第1凹部および第2凹部)に挟まれた圧電体膜側壁をダイヤフラムとする圧力センサーに

において、前記2つの凹部（第1凹部および第2凹部）の間の圧力差によって前記圧電体膜側壁が変形することにより前記圧電体膜側壁の両側の面に発生した電位差を用いて、前記2つの凹部（第1凹部および第2凹部）の間の圧力差を検出することを特徴とする圧力センサーであり、さらにまた前記圧電体膜はポリマーまたはセラミックまたはこれらの混合体であり、さらに前記圧電体膜内の凹部はインプリント法を用いて形成したものであり、また前記圧電体膜は半導体基板内に形成した凹部に形成されており、さらにあるいは、前記圧電体膜内に複数の圧力センサーが形成されている場合において、複数の圧力センサーが接続されており、同じ極性の電位を有する導電体膜および／または電極は接続されて電位を増大させていることを特徴とし、また、半導体基板内には圧力センサー以外のデバイスが存在し、前記圧力センサーと前記圧力センサー以外のデバイスは前記圧電体膜側壁の両側の面に形成した導電体膜を少なくとも介して接続していることを特徴とする。

（55）本発明は、第1面（主面）および第2面（裏面）からなる基板において、隣接する複数の凹部（第1凹部および第2凹部）が基板中に形成され、前記隣接する凹部に挟まれた基板側壁をダイヤフラムとする圧力センサーであって、隣接する複数の凹部（第1凹部および第2凹部）の間の圧力差によって前記基板側壁が変形することにより前記基板側壁上に形成されたピエゾ抵抗の抵抗が変化することを用いて、前記隣接する複数の凹部（第1凹部および第2凹部）の間の圧力差を検出することを特徴とする圧力センサーであり、また前記基板側壁は前記圧電体基板の第1面または第2面に垂直または略垂直（第1面または第2面に対して傾きが20度以下、好適には10度以下、もっと好適には5度以下）であり、あるいはさらに、前記隣接する複数の凹部（第1凹部および第2凹部）において、前記第1凹部は前記基板の第1面側を開口部として第1面側から形成され、前記第2凹部は前記基板の第2面側を開口部として第2面側から形成されたものであり、あるいはさらに、前記第1凹部は前記基板の第2面側に貫通する貫通溝であり、および／または前記第2凹部は前記基板の第1面側に貫通する貫通溝である。

(56) 本発明は、(55)に加えて、前記隣接する複数の凹部（第1凹部および第2凹部）は、前記基板の第1面側を開口部として第1面側から形成されたものであり、さらに前記隣接する複数の凹部（第1凹部および第2凹部）は、前記基板の第2面側に貫通する貫通溝であり、あるいは前記piezo抵抗は薄膜抵抗であり、あるいはさらに、基板は半導体基板であり、前記piezo抵抗はプリデポ法またはイオン注入法により形成した拡散抵抗であるか、または薄膜抵抗であることを特徴とし、また基板内に圧力センサーの他にトランジスタを搭載し、圧力センサーからの信号を処理する演算回路を有し、あるいはさらに基板はポリマーであり、凹部はインプリント法により形成されることを特徴とし、あるいはさらに、前記piezo抵抗の変化は基板側壁に形成されたブリッジ回路を用いて検出することを特徴とし、あるいはさらに複数の圧力センサーを接続して前記piezo抵抗の変化を増幅させることを特徴とする。

(56-2) 本発明は、半導体基板上に形成された絶縁体膜内に形成された複数の凹部を有する圧力センサーであって、隣接する2つの凹部（第1凹部および第2凹部）に挟まれた絶縁体膜側壁をダイヤフラムとし、隣接する複数の凹部（第1凹部および第2凹部）の間の圧力差によって前記絶縁体膜側壁が変形することにより前記絶縁体膜側壁上に形成されたpiezo抵抗の抵抗が変化することを用いて、前記隣接する複数の凹部（第1凹部および第2凹部）の間の圧力差を検出することを特徴とし、前記絶縁体膜はポリマーであり、前記凹部はインプリント法により形成され、前記piezo抵抗は薄膜抵抗であることを特徴とする。

[0021] (57) 本発明は、第1面（主面）および第2面（裏面）からなる基板において、隣接する複数の凹部（第1凹部および第2凹部）が基板中に形成され、前記隣接する凹部に挟まれた基板側壁をダイヤフラムとする圧力センサーであって、隣接する複数の凹部（第1凹部および第2凹部）の間の圧力差によって前記基板側壁が変形することにより前記凹部内の静電容量が変化することを用いて、前記隣接する複数の凹部（第1凹部および第2凹部）の間の

圧力差を検出することを特徴とする圧力センサーであり、また前記圧電体基板側壁は前記圧電体基板の第1面または第2面に垂直または略垂直（第1面または第2面に対して傾きが20度以下、好適には10度以下、もっと好適には5度以下）であり、あるいはさらに前記隣接する複数の凹部（第1凹部および第2凹部）において、前記第1凹部は前記基板の第1面側を開口部として第1面側から形成され、前記第2凹部は前記基板の第2面側を開口部として第2面側から形成されたものであり、さらに前記第1凹部は前記基板の第2面側に貫通する貫通溝であり、および／または前記第2凹部は前記基板の第1面側に貫通する貫通溝であり、あるいはさらに前記隣接する複数の凹部（第1凹部および第2凹部）は、前記基板の第1面側を開口部として第1面側から形成されたものであることを特徴とし、また前記隣接する複数の凹部（第1凹部および第2凹部）は、前記基板の第2面側に貫通する貫通溝であり、あるいはさらに前記基板はポリマーであり、前記凹部はインプリント法により形成されることを特徴とする。

（58）本発明は、半導体基板上に形成された絶縁体膜内に形成された複数の凹部を有する圧力センサーであって、隣接する2つの凹部（第1凹部および第2凹部）に挟まれた絶縁体膜側壁をダイヤフラムとし、前記凹部内の対向する側面に形成された対向電極を有する圧力センサーにおいて、前記2つの凹部（第1凹部および第2凹部）の間の圧力差によって前記絶縁体膜側壁が変形することにより、前記凹部内の対向電極間の静電容量の変化を用いて、前記2つの凹部（第1凹部および第2凹部）の間の圧力差を検出することを特徴とする圧力センサーであり、また前記絶縁体膜はポリマーまたはセラミックであり、前記凹部はインプリント法により形成されることを特徴とし、あるいはさらに前記絶縁体膜は半導体基板内に形成した凹部に形成されており、あるいはさらに前記凹部の開口部は薄板で被われており、さらに前記凹部を被っている薄板の一部に前記凹部内に圧力を伝達する圧力伝達孔が開いていることを特徴とする。

（59）本発明は、第1面から第2面に貫通する複数の貫通溝を有する基板

を用いた媒体吐出デバイスにおいて、隣接する複数の貫通溝のうち少なくとも1つの貫通溝を媒体吐出用貫通溝とし、少なくとも1つの貫通溝を圧力が変化可能な貫通溝（圧力可変貫通溝）とし、前記圧力可変貫通溝内の圧力を変化させることによって、前記圧力可変貫通溝と前記媒体吐出用貫通溝との間の基板側壁が膨張または収縮することを用いて、前記媒体吐出用貫通溝内へ媒体を導入するか、あるいは前記媒体吐出用貫通溝内の媒体を前記媒体吐出用貫通溝から吐出することを特徴とする媒体吐出デバイスであり、あるいはさらに前記貫通溝の第1面側に第1の薄板が付着し、前記貫通溝をカバーするとともに、前記圧力可変貫通溝において前記第1の薄板には圧力伝達孔が開口し、前記媒体吐出用貫通溝において前記第1の薄板には媒体導入孔が開口しており、前記貫通溝の第2面側に第2の薄板が付着し、前記貫通溝をカバーするとともに、前記媒体吐出用貫通溝において前記第2の薄板には媒体吐出孔が開口しており、前記圧力可変貫通溝の圧力伝達孔を通じて前記圧力可変貫通溝の圧力を隣接する前記媒体吐出用貫通溝の圧力よりも低下させることによって、前記圧力可変貫通溝および媒体吐出用貫通溝の間の前記基板側壁を前記圧力可変貫通溝側へ膨らませることにより、前記媒体吐出用貫通溝の媒体導入孔から媒体を前記媒体吐出用貫通溝内へ導入し、前記圧力可変貫通溝の圧力伝達孔を通じて前記圧力可変貫通溝の圧力を隣接する前記媒体吐出用貫通溝の圧力よりも上昇させることによって、前記圧力可変貫通溝および媒体吐出用貫通溝の間の前記基板側壁を前記媒体吐出用貫通溝側へ膨らませることにより、前記媒体吐出用貫通溝の媒体吐出孔から媒体を前記媒体吐出用貫通溝外へ排出することを特徴とする。

[0022] (60) 本発明は、第1面から第2面に貫通する複数の貫通溝を有する基板を用いた媒体吐出デバイスにおいて、隣接する複数の貫通溝のうち少なくとも1つの貫通溝を媒体吐出用貫通溝とし、前記媒体吐出用貫通溝および前記媒体吐出用貫通溝と隣接する貫通溝（基板側壁可変貫通溝）の間の基板側壁は、前記基板側壁可変貫通溝側および／または前記媒体吐出用貫通溝側における前記基板側壁上に形成した第1導電体膜、前記第1導電体膜上の圧電体

膜および前記圧電体膜上の第2導電体膜を有することを特徴とし、前記1導電体膜および前記第2導電体膜の間に電圧を印加することによって前記圧電体膜を変形させて前記基板側壁を変形させることにより、前記媒体吐出用貫通溝内へ媒体を導入するか、あるいは前記媒体吐出用貫通溝内の媒体を前記媒体吐出用貫通溝から吐出することを特徴とする媒体吐出デバイスである。

(61) 本発明は、第1面から第2面に貫通する複数の貫通溝を有する圧電体基板を用いた媒体吐出デバイスにおいて、隣接する複数の貫通溝のうち少なくとも1つの貫通溝を媒体吐出用貫通溝とし、前記媒体吐出用貫通溝および前記媒体吐出用貫通溝と隣接する貫通溝（基板側壁可変貫通溝）の間の圧電体基板側壁において、前記媒体吐出用貫通溝側の圧電体基板側壁上に形成した第1導電体膜および前記基板側壁可変貫通溝側の圧電体基板側壁上に形成した第2導電体膜を有することを特徴とし、前記1導電体膜および前記第2導電体膜の間に電圧を印加することによって前記圧電体基板側壁を変形させることにより、前記媒体吐出用貫通溝内へ媒体を導入するか、あるいは前記媒体吐出用貫通溝内の媒体を前記媒体吐出用貫通溝から吐出することを特徴とする媒体吐出デバイスである。

(62) 本発明は、第1面から第2面に貫通する複数の貫通溝を有する基板を用いた媒体を移動するポンプデバイスにおいて、隣接する複数の貫通溝のうち少なくとも1つの貫通溝を媒体吐出用貫通溝とし、少なくとも1つの貫通溝を圧力が変化可能な貫通溝（圧力可変貫通溝）とし、前記圧力可変貫通溝内の圧力を変化させることによって、前記圧力可変貫通溝と前記媒体吐出用貫通溝との間の基板側壁が膨張または収縮することを用いて、前記媒体吐出用貫通溝内へ媒体を導入するか、あるいは前記媒体吐出用貫通溝内の媒体を前記媒体吐出用貫通溝から吐出するとともに、複数の媒体吐出用貫通溝は前記媒体吐出用貫通溝を被う前記基板の第1面に付着した第1の薄板および／または前記基板の第2面に付着した第2の薄板に形成された媒体流動通路により接続し、媒体が1つの媒体吐出用貫通溝から前記媒体流動通路を通り他方の媒体吐出用貫通溝へ移動することを特徴とするポンプデバイスで

ある。

(63) 本発明は、第1面から第2面に貫通する複数の貫通溝を有する基板を用いた媒体を移動するポンプデバイスにおいて、隣接する複数の貫通溝のうち少なくとも1つの貫通溝を媒体吐出用貫通溝とし、少なくとも1つの貫通溝を内容積が変化可能な貫通溝（内容積可変貫通溝）とし、前記媒体吐出用貫通溝側および／または前記内容積可変貫通溝側における前記媒体吐出用貫通溝と前記内容積可変貫通溝との間の基板側壁上に第1の導電体膜、前記第1の導電体膜上に圧電体膜、および前記圧電体膜上に第2の導電体膜を有し、前記第1の導電体膜および第2の導電体膜に電圧を印加することにより前記圧電体膜を変形して、前記基板側壁が膨張または収縮することを用いて、前記媒体吐出用貫通溝内へ媒体を導入するか、あるいは前記媒体吐出用貫通溝内の媒体を前記媒体吐出用貫通溝から吐出するとともに、複数の媒体吐出用貫通溝は前記媒体媒体吐出用貫通溝を被う前記基板の第1面に付着した第1の薄板および／または前記基板の第2面に付着した第2の薄板に形成された媒体流動通路により接続し、媒体が1つの媒体吐出用貫通溝から前記媒体流動通路を通り他方の媒体吐出用貫通溝へ移動することを特徴とするポンプデバイスである。

[0023] (64) 本発明は、基板内に形成され入り口及び出口を有する第1凹部および第2凹部を含み、前記第1凹部および第2凹部の開口部は薄板でカバーされた熱交換器であって、熱媒体が第1凹部の入り口から入り、出口から出ていき、熱交換媒体が第2凹部の入り口から入り、出口から出ていき、第1凹部は第2凹部と隣接し、第1凹部および第2凹部の間の基板側壁を通して第1凹部内の熱媒体の熱が第2凹部内の熱交換媒体に移動することを特徴とする熱交換器であり、また、第1凹部および／または第2凹部は貫通溝であり、前記貫通溝の上面および下面は薄板でカバーされており、あるいはさらに基板は、熱良導体であり、さらに熱良導体は、炭素、窒化アルミニウム、金、銀、銅、アルミニウム、またはシリコンであることを特徴とする。

(65) 本発明は、第1凹部を有する第1基板および前記第1凹部の内サイ

ズより小さな外サイズを有する第1凸部を持つ第2基板から構成される加速度センサーであって、前記第1凸部が前記第1凹部内に挿入された状態で前記第1基板および前記第2基板が付着し、前記第1凹部の内面および前記第1凸部の外面が離間して対向した構造であり、前記第1凸部および第1凹部の間の静電容量の変化を用いて加速度を検出することを特徴とする加速度センサーであり、また、前記第1凹部は矩形形状であり、前記第1凸部は矩形形状であり、前記第1凹部の内側面は前記第1凸部の外側面と対向しており、あるいはさらに、前記第1凹部内側面は多角形柱側面であり、前記第1凸部外側面は多角形柱側面であり、前記第1凹部の内側面は前記第1凸部の外側面と対向しており、あるいはさらに、前記第1凸部の外側面は曲面を有した形状であり、前記第1凹部の内側面は前記第1凸部外側面の曲面に対向した曲面であり、さらに前記第1凸部の外側面および第1凹部の内側面は円柱側面または楕円柱側面であることを特徴とする。

(66) 本発明は、(65)に加えて、前記第1凸部の4つの外側面のうち少なくとも1つの外側面には導電体膜が形成され、当該第1凸部外側面上の導電体膜は静電容量の一方の電極となっており、および／または、前記第1凸部外側面上の導電体膜に対向する前記第1凹部の内側面に導電体膜が形成され、当該第1凹部内側面上の導電体膜は静電容量の一方の電極となっており、あるいはさらに前記第1凸部外側面上の導電体膜上に絶縁膜が形成されており、および／または前記第1凹部外側面上の導電体膜上に絶縁膜が形成されており、あるいはさらに第1凸部外側面のすべての面に導電体膜(第1導電体膜)が形成されており当該第1導電体膜はすべて接続しており、および／または、第1凹部内側面のすべての面に導電体膜(第2導電体膜)が形成されており当該第2導電体膜はすべて接続していて、あるいはさらに、前記第1凸部の底面に第1凸部の材料の質量より大きな錘が付着していることを特徴とする。

[0024] (67) 本発明は、第1面(表面)および第2面(裏面)を有する基板内に第1面に開口部を有する第1凹部、並びに第1凹部に隣接する第2凹部を有

する音響トランスデューサーであって、前記第 1 凹部および第 2 凹部に挟まれた基板側壁をダイヤフラムとし、前記第 1 凹部へ導入された振動波により前記基板側壁が振動することによって前記基板側壁に形成された圧電素子に発生する電位の変化を検出するか、または前記基板側壁に形成された圧電素子に電圧を印加することによって前記基板側壁を振動させて前記第 1 凹部から振動波を発生することを特徴とする音響トランスデューサーであり、さらにあるいは前記基板は圧電体であり、前記第 1 凹部側の基板側壁上に形成した第 1 導電体膜および前記第 2 凹部側の基板側壁上に形成した第 2 導電体膜の間で電位差を検出するか、または前記第 1 凹部側の基板側壁上に形成した第 1 導電体膜および前記第 2 凹部側の基板側壁上に形成した第 2 導電体膜の間に電圧を印加して前記基板側壁を振動させることを特徴とし、さらにあるいは、前記第 1 凹部側の基板側壁上に形成した第 1 導電体膜、前記第 1 導電体膜上に形成した第 1 圧電体膜、および前記第 1 圧電体膜上に形成した第 2 導電体膜を有することを特徴とし、前記第 1 凹部へ導入された振動波により前記基板側壁が振動することによって前記基板側壁に形成された前記第 1 圧電体膜で発生した電荷により前記第 1 導電体膜および前記第 2 導電体膜の間で電位差を検出するか、あるいは前記第 1 導電体膜および前記第 2 導電体膜の間に電圧を印加することにより前記基板側壁を振動させて前記第 1 凹部から振動波を発生することを特徴とし、さらにあるいは、前記第 2 凹部側の基板側壁上に形成した第 3 導電体膜、前記第 3 導電体膜上に形成した第 2 圧電体膜、および前記第 2 圧電体膜上に形成した第 4 導電体膜を有することを特徴とし、前記第 1 凹部へ導入された振動波により前記基板側壁が振動することによって前記基板側壁に形成された前記第 2 圧電体膜で発生した電荷により前記第 3 導電体膜および前記第 4 導電体膜の間で電位差を検出するか、あるいは前記第 3 導電体膜および前記第 4 導電体膜の間に電圧を印加することにより前記基板側壁を振動させて前記第 1 凹部から振動波を発生することを特徴とする。

発明の効果

[0025] 基板の厚み方向にセンサーが形成されるので、半導体基板の平面における圧力センサーの大きさを極めて小さくできる。しかもリソグラフィー等のLSI技術を用いて形成できるので、極めて精密なセンサーを作成できる。その他種々の効果については、以下の各項目で記載する。

図面の簡単な説明

[0026] [図1]本発明の1実施形態における圧力センサー（静電容量型素子）の構造を説明するための斜視図である

[図2]図1の斜視図で示された圧力センサーを平面的に描いた図である。

[図3]圧力センサの構造およびその作製方法を説明する図である。

[図4]貫通溝または凹部を形成した圧力センサの構造および製造方法を示す図である。

[図5]本発明の実施形態である半導体圧力センサーの構造を示す図である。

[図6]本発明の1実施形態における圧力センサー（静電容量型素子）の幅方向における断面の斜視図である。

[図7]図6に示す本発明の1実施形態における圧力センサー（静電容量型素子）を製造する方法について説明する図である。

[図8]図6または図7に示す実施形態によって作成した容量素子（圧力センサー）の投影図および容量素子（圧力センサー）パッケージを実装基板に搭載したときの図を模式的に示した図である。半導体基板に第3の基板を接合する方法について説明する図である。

[図9]図6に示す本発明の1実施形態における圧力センサー（静電容量型素子）を製造する別の方法について説明する図である。

[図10]図6に示す本発明の実施形態のバリエーションである。

[図11]図6に示す本発明の実施形態のバリエーションである。

[図12]図6に示す本発明の実施形態のバリエーションである。

[図13]本発明の縦型圧力センサーの断面図（別の実施形態における）を示す図である。

[図14]本発明の圧電体基板を用いた圧電素子（圧力センサー）の製造方法を

示す図である。

[図15-1]図15は、インプリント法を用いて本発明の圧電デバイスを作製する方法を示す図である。

[図15-2]図15は、インプリント法を用いて本発明の圧電デバイスを作製する方法を示す図である。

[図16]基板内の第1面（表面）側に形成した第1凹部だけで側壁を形成した実施形態を示す図である。

[図17]図16に示す本発明の圧電素子を用いた圧力センサーの製造方法を示す図である。

[図18]凹部が第1面（表面）から第2面（裏面）に貫通している場合を示す図である。

[図19]インプリント法を用いた圧力センサーの製造方法を示す図である。

[図20]シリコン等の半導体基板内にこのような凹部を形成してインプリント法を用いた圧力センサーの製造方法を示す図である。

[図21]隣接する凹部間の基板側壁の側面にピエゾ抵抗を配置してそのピエゾ抵抗効果を利用した本発明の圧力センサーの構造および製造方法を示す図である。

[図22]半導体基板内にピエゾ抵抗を形成する場合の構造および製造方法を示す別の実施形態を示す図である。

[図23]側壁の側面に抵抗体を形成する一実施形態を示す図である。

[図24]感光性膜を側壁の側面に形成する方法について説明する図である。

[図25]基板内に形成した凹部を用いた静電容量型の圧力センサーの構造および製造方法を示す図である。

[図26]圧力センサーのパッケージの例を示す図である。

[図27]本発明の縦型圧力動作素子を用いたインクジェット（ポンプ）デバイスを示す図である

[図28]本発明のインクジェットデバイス（ポンプ）の動作方法を示す図である。

[図29]本発明の圧電素子を用いたインク（液体）ジェットデバイスを示す図である。

[図30]ポンプデバイスの実施例を示す図である。

[図31]本発明の加速度センサーの構造および製造方法を示す図である。

[図32]インプリント法を用いた凸部電極の作製方法を示す図である。

[図33]凹部を用いた圧電体マイクの構造および製造方法を示す図である。

[図34]本発明を適用した熱交換器を示す図である。

[図35]インプリント法を用いて本発明の凹部パターンを形成する方法を示す図である。

[図36]従来の実施形態を示す図である。

発明を実施するための形態

[0027] 本発明の圧力センサーの第1の実施形態は、半導体ウエハのような円板状の基板や、矩形状（たとえば、正方形や長方形）の薄板状の基板の一方の面（第1の面）に他方の面（第2の面）まで貫通しない溝（第1面溝）を形成し、第2の面に第1面溝と交差せずかつ第2の面まで貫通しない溝（第2面溝）を形成し、第1面溝と第2面溝を隔てる隔壁（側壁）を用いた容量型センサーである。

[0028] 図1は、本発明の圧力センサーの構造を分かりやすく説明するための斜視図である。本発明の第1の実施形態において使用される基板は基本的に導電体基板である。基本的にという意味は、後述するように基板の一部は絶縁体や半導体であるが、大部分は導電体であるということである。また、導電体という意味は、必ずしも金属や合金であるということではなく、電気抵抗が低く電気が流れやすい物質ということである。たとえば、N+シリコンやP+シリコンのような高濃度の不純物元素を含む低抵抗の半導体も本発明では導電体に含まれる。図1に示すように、第1面側（上面側）に溝（第1面溝）O（O1、O2、O3）が第2面側（下面側）に向かって基板の厚み方向に形成されているが、第2面までは達していない。すなわち、第1面溝は第2面には貫通していない。一方、第2面にも溝Q（Q1、Q2、Q3、Q4）

が形成されているが、第1面までは達していない。すなわち、第2面溝は第1面には貫通していない。図1に示す構造は、本発明の圧力センサーの構造の断面からの斜視図で示されている。実際の第1面溝は、この断面側（図に示すx軸方向（+側および-側））にも隔壁がある。すなわち、第1面溝は、第1面側にのみ開口している。一方、実際の第2面溝は、第1面溝を取り囲むように形成されている。（この詳細は、後の図でより明確に把握される。）

第1面溝O1の1つの側壁（第1面溝O1と第2面溝Q1との隔壁）を側壁1003-1、第1面溝O1の他の側壁（第1面溝O1と第2面溝Q2との隔壁）を側壁1003-3、第1面溝O1の底壁を1003-2とする。第1面溝O2の1つの側壁（第1面溝O2と第2面溝Q2との隔壁）を側壁1004-1、第1面溝O2の他の側壁（第1面溝O2と第2面溝Q3との隔壁）を側壁1004-3、第1面溝O2の底壁を1004-2とする。第1面溝O3の1つの側壁（第1面溝O3と第2面溝Q3との隔壁）を側壁1005-1、第1面溝O3の他の側壁（第1面溝O3と第2面溝Q4との隔壁）を側壁1005-3、第1面溝O1の底壁を1005-2とする。尚、第1面溝O（O1～O3）は、第2面側の溝によってその側壁が取り囲まれているので、実際にはもう2面の側壁（x方向の+側および-側）があるが、ここでは省略する。

[0029] 第1面溝Oによって分離されている第1面1001側の上壁を第1面上壁1006（1006-1～4）とする。図1に示す基板1000は導電体であるから、第1面溝Oおよび第2面溝Qを形成しても、図1に示す構造（溝パターンと称する）は電氣的につながっているので、このままでは容量を形成できない。そこで、本発明は、第1面上壁において第1面側から第2面溝に達する電氣的不活性領域を備えている。すなわち、図1において、第1面上壁1006-2に形成された領域I1および第1面上壁1006-3に形成された領域I2がその電氣的不活性領域である。これらの電氣的不活性領域I1およびI2は図1では分離されて示されているが、実際には、第1面溝

02を囲んでいるのでつながっていて、同じ領域である。ここで記載する電気的不活性領域とは、電気が流れない領域である。すなわち、第1面上壁1006-2は導電体であるが、電気的不活性領域11によって分離された2つの領域1006-2-1および1006-2-2は電気的には導通していないので、1006-2-1および1006-2-2に電圧を印加したときには、一定の耐圧までは電気が流れない。同様に、第1面上壁1006-3は導電体であるが、電気的不活性領域12によって分離された2つの領域1006-3-1および1006-3-2は電気的には導通していないので、1006-3-1および1006-3-2に電圧を印加したときには、一定の耐電圧までは電気が流れない。

それぞれの第1面上壁に配線・電極を設ける。ここでは、模式的にN1～N6で示す。すなわち、1006-1にはN1、1006-2-1にはN2、1006-2-2にはN3、1006-3-1にはN4、1006-3-2にはN5および1006-4にはN6の配線・電極を設ける。N1とN2、N3とN4、N5とN6は電気的に導通しているが、N2とN3は電気的不活性領域11により電気的に導通していない。従って、圧力がかからないときは、側壁1003-3および側壁1004-1は（略）平行になっているので、第2面溝Q2を空間（絶縁）領域として、側壁1003-3および側壁1004-1で容量（コンデンサ）を形成している。第2面溝Q2の溝幅（側壁1003-3および側壁1004-1の離間距離）を d_1 、側壁1003-3および側壁1004-1の対面する面積を S_1 とすれば、これらの側壁電極間に生じる容量は、 $\varepsilon * S_1 / d_1$ となる。同様に、N4とN5は電気的不活性領域12により電気的に導通していない。従って、側壁1004-3および側壁1005-1は（略）平行になっているので、第2面溝Q3を空間（絶縁）領域として、側壁1004-3および側壁1005-1で容量（コンデンサ）を形成している。第2面溝Q3の溝幅（側壁1004-3および側壁1005-1の離間距離）を d_2 、側壁1004-3および側壁1005-1の対面する面積を S_2 とすれば、これらの側壁電極間に生じ

る容量は、 $\varepsilon * S^2 / d^2$ となる。このように電気的不活性領域を備えることにより、導電体基板の厚み方向に形成された溝を用いて静電容量を測定できる。（ ε は誘電率、本発明の容量では空間容量なので、 ε は空気等の気体の誘電率或いは、真空誘電率に近い。真空は存在しないので、圧力を小さくしても真空には近くなるが真空にはならない。物質の比誘電率を ε_1 、真空誘電率を ε_0 とすると、物質の誘電率 ε_s は $\varepsilon_s = \varepsilon_1 * \varepsilon_0$ となる。）

[0030] 図1は、第1面溝の両サイドは開放して記載しているが、実際には両サイドも閉じて上方（第1面側）だけが開口された溝となっている。また、第2面溝は、上述したように、第1面溝を取り巻くように形成されている。この結果、第1面溝は、上方の基板すなわち上壁だけで支持され、溝の4つの側面側（側壁）や溝の底面（底壁）はどこにも接触していない状態、すなわち浮いた状態となっている。また、第1面側（上方）の空間と第2面側（下方）の空間は溝状に形成された基板1000によって完全に分離している。従って、上方空間の圧力（ P_u ）と下方空間の圧力（ P_b ）が異なっても圧力が伝達され平準化することはない。そこで $P_u > P_b$ の場合、その圧力差により溝を形成する上壁、側壁および底壁は第1面側から第2面側に膨らむ。逆に $P_u < P_b$ の場合、その圧力差により溝を形成する上壁、側壁および底壁は第2面側から第1面側に膨らむ。特に容量を構成している側壁（電極）1003-3、1004-1、1004-3、1005-1などは上壁1006や底壁よりも薄く形成されているので、撓みやすい。つまり、容量を構成する側壁は圧力差により変形するダイヤフラムのようにになっている。 P_u と P_b の圧力差 $P_u - P_b$ による d_1 の変形量を Δd_1 とすれば、容量変化 ΔC_1 は、 $\Delta C_1 = \varepsilon * S \{1 / (d_1 - \Delta d_1) - 1 / d_1\}$ となる。また d_2 に関しては、 P_u と P_b の圧力差 $P_u - P_b$ による d_2 の変形量を Δd_2 とすれば、容量変化 ΔC_2 は、 $\Delta C_2 = \varepsilon * S \{1 / (d_2 - \Delta d_2) - 1 / d_2\}$ となる。この変形量は、変形する材料である側壁（導電体基板）の物理量（たとえば、ヤング率）や側壁の厚みによっても変化する。導電体であってヤング率の小さな材料を用いたり、側壁の厚みを薄くすれば撓

み量が大きくなるので、同じ圧力差でも容量変化 ΔC を大きくできる。（もちろん、繰り返しの圧力差によりダイヤフラムが破壊しない程度の強度が必要である。）尚側壁（電極）は側壁の枠（上壁、両側面、底壁）によって周囲が押さえられているので、側壁の周囲は変形量が小さいか殆どなく、そこから離れた側壁の中心部付近の変形量が大きく、曲面形状の撓みとなる。従って、上記の d_1 、 d_2 、 Δd_1 、 Δd_2 などは平均値として考える必要がある。（尚、電極・配線 N_2 および N_3 の間に生じる静電容量として、電気的不活性領域に生じる静電容量も存在するが、この静電容量は圧力差が生じててもほぼ一定であるため、圧力差による容量変化を問題にするときは考えなくても良い。）

[0031] 前述のように導電体基板として各種の金属材料や合金を使用できる。また N^+ シリコン基板、 P^+ シリコン基板などの低抵抗半導体基板も使用できる。導電性高分子や導電性ゴムも使用でき、これらの材料のヤング率は小さいのでわずかな圧力差によって側壁電極が変動するので、逆に微小な圧力変動を検知することができる。導電性炭素や導電性カーボンナノチューブや導電性グラフェンも使用できる。さらに、ステンレス鋼（たとえば、SUS6300）も使用でき、金属ガラス（Ni基金属ガラス： $Ni_{53}Nb_{20}Ti_{10}Zr_8Co_6Cu_3$ （ヤング率100Gpa、引張強度1700Mpa）やZr基金属ガラス： $Zr_{55}Al_{10}Cu_{30}Ni_5$ （ヤング率140Gpa、引張強度2700Mpa））のように、ステンレス鋼より低ヤング率で高強度な材料も使用できる。

ヤング率が小さく高強度の材料を有する導電性基板（以下、低Y基板と称する）とシリコンを貼り合わせて形成した貼り合わせ基板（エピウエハ等も含めて以下複合基板と呼ぶ場合もある）でも良い。シリコン基板側はあらかじめ高濃度領域の導電体層を低濃度領域内に形成したものを貼り合わせても良い。さらには、低Y基板にあらかじめ第1面溝および／または第2面溝を形成した基板をシリコン基板に貼り付けても良い。および／またはシリコン基板にもあらかじめ第1面溝を形成したものを低Y基板に貼り付けても良い。複合基板は上記の組合せに限らず各種の導電体基板を組み合わせても良い。低Y基

板で側壁電極を作り、ダイヤフラムとして機能させると低い圧力差でも変形することができ感度を良くすることができる。また、シリコン基板側には電気不活性領域Iを作製しやすい。たとえば、電気不活性領域としてシリコン酸化膜などを形成することができる。

低Y基板とシリコン基板を張り付けた複合基板に関して、低Y基板側から第2面溝を形成するとき、高速にしかも異方性エッチングができるエッチング方法（エッチング装置、エッチング方式、エッチングガス、その他のエッチング条件）により低Y基板をシリコン基板側までエッチングする必要がある。低Y基板側はかなり厚い（たとえば、シリコン基板の厚みは約10～100 μm に対して、低Y基板を200 μm 以上とする）ので、オーバーエッチングが必要であるから、早く露出した一部のシリコン基板もエッチングされるので、そのエッチング量も見込んでシリコン基板の厚みを決定しなければならない。しかし、低Y基板のエッチング速度は速いが、シリコン基板のエッチングが遅いか殆どエッチングしないエッチング方法で行うことによりシリコン基板側のオーバーエッチング量を抑えることができる。複合基板の場合には、異なる材料であるため、このような選択比の高いエッチング方法を選定しやすいという利点もある。低Y基板として金属や合金等の導電体基板や、もっとYが小さい材料も使用できる。たとえば、導電性ゴム部材や導電性高分子などを使用すれば、側壁電極の厚みも厚くできるので、プロセスの安定度が向上する。低Y基板に貼りつける基板としてはシリコン基板以外の導電体基板を使用しても良い。ただし、電気不活性層を形成しやすい基板が良い。

[0032] 図2は、図1の斜視図で示された圧力センサーを平面的に描いた図である。

図2(a)は第1面側から見た図（平面図）である。図2(b)は図2(a)に示すA1－A2における切断面の側面図であり、図2(c)は図2(a)に示すB1－B2における切断面の側面図である。図2は、容量を構成する部分だけを描いているが、図1に含まれる部分および図1に含まれない部分についても容易に図2を拡張できる。1011（1011－1、1011－2）の実線は溝O（O1、O2）の内枠を示す。溝Oは第1面（上面）から下方に向かって

形成されていて、図2(b)や(c)に示されるように、第2面(下面)には達せず完全に貫通していない文字通りの溝となっている。すなわち、溝O1は第1面(上面)側が開口され、その他の面(側壁1003-1、1003-3、1003-4、1003-5および底壁1003-2)によって囲まれている。溝O2も第1面(上面)側が開口され、その他の面(側壁1004-1、1004-3、1004-4、1004-5および底壁1004-2)によって囲まれている。

図2(a)に示す矩形状の破線は第2面側の溝部との境界を示すもので、この外側が第2面溝Q(Q1、Q2、Q3)となっている。すなわち、第2面溝Qは第2面側(下側)が開口され、第1面側(上面側)に向かって形成されているが、第1面(上面)には到達せず完全に貫通していない文字通りの溝となっている。図2から分かるように、第2面溝Qは第1面溝Oを取り囲んでいるが、第1面溝Oは第2面溝Qと側壁や底壁によって隔離されている。すなわち、第1面溝O1は、側壁1003-1、1003-3、1003-4、1003-5および底壁1003-2により、第1面溝O2は、側壁1004-1、1004-3、1004-4、1004-5および底壁1004-2により隔離されている。この結果、第1面側(上側)の圧力(P1)と第2面側(下側)の圧力(P2)と異なる圧力を印加することが可能となる。

[0033] 図2(a)に示すように、溝部O(O1、O2)は電気不活性層I(I1、I2、I3、I4、I5)により取り囲まれている。この電気不活性層I(I1、I2、I3、I4、I5)は、平面的に溝部O(O1、O2)を取り囲んでいるだけでなく、図2(b)および図2(c)から分かるように、基板の深さ方向に形成されており、第1面(上面)から第2面溝Qへ達している。すなわち、溝部O(O1、O2)は電気不活性層I(I1、I2、I3、I4、I5)によって完全に隔離されている。基板1000は導電体であるが、基板1000は、電気不活性層I(I1、I2、I3、I4、I5)により、1000-2および1000-3は完全に隔離されている。たとえば、基板1

000-1や1000-4は、基板1000-2や1000-3を取り囲んでいて、基板1000-1や1000-4は、基板1000-2や1000-3と電氣的に導通していない。電気不活性層Iの耐電圧までは、基板1000-1や1000-4と、基板1000-2や1000-3との間には電気が流れない。さらに基板1000-2と1000-3とも電気不活性層Iによって隔離されているため、基板1000-2と1000-3とは導通せず、電気不活性層Iの耐電圧までは、基板1000-2と1000-3との間には電気が流れない。

図2(b)に示すように、第1面溝O1の側壁1003-3と第1面溝O2の側壁1004-1は、第2面溝Q2を介して互いに対面している。側壁1003-3と側壁1004-1との距離をdとする。第1面側の圧力P1は第1面溝O1やO2の内部に伝達し、第2面側の圧力P2は第2面溝Q2の内部に伝達される。P1とP2が等しいときは第1面溝O1およびO2の側壁1003-3および1004-1は変形していないので、その時のこれらの側壁間の距離をd0とする。P1がP2より大きいとき、第1面溝O(O1、O2)は膨らみ、側壁1003-1、1003-3、1004-1、1004-3は第2面側の空間Q(Q1、Q2、Q3)の方へ膨らむ。すなわち、 $d < d_0$ となる。P1がP2より小さいとき、第1面溝O(O1、O2)はへこみ、側壁1003-1、1003-3、1004-1、1004-3は第1面側の空間O(O1、O2)の方へ膨らむ。すなわち、 $d > d_0$ となる。P1 = P2のときは、側壁1003-3と側壁1004-1はほぼ平行であるから、dは側壁1003-3および側壁1004-1の全域でほぼ一定である。

[0034] しかし、第1面上壁1006(1006-1、1006-2、1006-3)は側壁1003-1、1003-3、1004-1、1004-3に比べて厚い(たとえば、基板がシリコンの場合には、使用圧力にもよるが、上壁の厚みは約20 μm 以上、側壁の厚みは約20 μm 以下である。)ので、上壁は余り変形せずに側壁の方が大きく変形する。また、第1面溝O1は4

つの側壁（１００３－１、１００３－３、１００３－４、１００３－５）によって囲まれているので、容量変化に影響をおよぼす距離の方向（図２ではＡ１－Ａ２の方向）において、側壁同士の角部（たとえば、１００３－１と１００３－４、１００３－１と１００３－５、１００３－３と１００３－４、１００３－３と１００３－５）では、側壁１００３－３の変形は小さい。また、第１面溝Ｏ１の底壁１００３－２の厚みも容量を構成する側壁１００３－３の厚みより厚いので、底壁１００３－２の変形は側壁１００３－３の変形よりも小さくなる。当然側壁１００３－３と底壁１００３－２の角部では側壁１００３－３の変形は小さい。さらに、上壁１００６－２と側壁１００３－３との角部における側壁１００３－３の変形も小さい。すなわち、 P_1 と P_2 の圧力差 $P_1 - P_2$ が生じると、最も大きく変形する部分は側壁１００３－３の中心部付近であり、そこから離れるに従い変形量は小さくなる。１００３－３と対面する側壁１００４－１に関しても同様である。

P_1 と P_2 の圧力差 $P_1 - P_2$ によって変形しやすい方が容量変化を大きくできるので、容量を構成する側壁１００３－３や１００４－１の厚みは小さい方が、圧力検出感度が高まる。（ただし、圧力差による破壊や繰り返しの疲労破壊が生じないほどの厚みは必要である。）一方、壁の中で容量を構成しない側壁（第１面溝Ｏ１では１００３－４および１００３－５、第１面溝Ｏ２では１００４－４および１００４－５）の厚みは、容量を構成する側壁１００３－３や１００４－１よりも大きくした方がよい。何故なら、第１面溝Ｏや第２面溝を形成するときに、容量を構成しない側壁の方はプロセス余裕度を高めることができるし、容量を構成する側壁よりも破壊しにくくもできる。さらに、これらが変形がしにくければ、効果的に容量を構成する側壁１００３－３や１００４－１が変形しやすくなる。底壁や上壁に関しても上述の理由により厚くした方がよいが、さらにエッチングによって形成するときにエッチングの余裕度をできるだけ大きくした方がよいという理由もある。もちろん、精度よく形成できればそれほど厚くする必要はない。

[0035] 図２（ｄ）、（ｅ）に $P_1 > P_2$ のときと $P_1 > P_2$ のときのＡ１－Ａ２の

断面の状態を示す。図2(b) (これは、 $P_1=P_2$ の図とほぼ同じである) と同様の図である。上述したように、 $P_1 > P_2$ のとき (図2(d)) は、側壁1003-1、1003-3、1004-1、1004-3は第2面溝Q (Q1、Q2、Q3) の方へ膨らみ、余り変形しない上壁1006 (1006-1、1006-2、1006-3) や底壁1003-2、1004-2に支持されて、側壁1003-1、1003-3、1004-1、1004-3の中心部の膨らみが他の部分よりも大きくなる。紙面に垂直な方向においても、側壁1003-3および1004-1は、側壁1003-4と1003-5、および1004-4と1004-5に支持されているので、側壁1003-3および1004-1の中心部の膨らみが他の部分よりも大きい凸状になる。 $P_1 < P_2$ のとき (図2(e)) は、側壁1003-1、1003-3、1004-1、1004-3は第1面溝O (O1、O2) の方へ膨らみ、余り変形しない上壁1006 (1006-1、1006-2、1006-3) や底壁1003-2、1004-2に支持されて、側壁1003-1、1003-3、1004-1、1004-2の中心部の膨らみが他の部分よりも大きくなる。紙面に垂直な方向においても、側壁1003-3および1004-1は、側壁1003-4と1003-5、および1004-4と1004-5に支持されているので、側壁1003-3および1004-1の中心部の膨らみ (第1面溝O側への) が他の部分よりも大きい凸状 (第1面溝O側への) になる。

従って、 P_1 と P_2 に圧力差があるときは、容量を構成する側壁1003-3および1004-1の距離 d は平均距離を考える必要がある。すなわち、 P_1 と P_2 に圧力差があるときの容量は、異なる距離 d を有する微小部分の容量として、全体の容量はその積分値となる。図2(d) に示すように、 $P_1 > P_2$ のときの平均距離を d_1 とすると、 $d_1 < d_0$ となり容量が増大する。第1面溝O1とO2はほぼ等しい特性値を有する (同じ材料であるから、ヤング率 E やポアッソン比 σ は等しく、また、側壁や底壁や上壁などの厚みやサイズも同じ) とすれば、第1面溝O1とO2は同じ圧力差 $P_1 - P_2$

で同じ量だけ膨らむ。すなわち、側壁 1003-2 および 1004-1 は Δd_1 だけ膨らむ（この Δd_1 も平均値である）とすると、 $d_1 = d_0 - 2 \Delta d_1$ となる。本発明はこのように両側から側壁間距離 d を小さくするので、2 倍の効果がある。（尚、片側だけの構造とすることも簡単にできる。O1 は形成するが、O2 は電極だけにして第 1 面溝 O2 を形成しなければ良い。）図 2（d）からすぐ分かるように、圧力差を大きくしても Δd_1 を $d_0 / 2$ 以上にはできないので、側壁 1003-3 や 1004-1 の破壊強度を $\Delta d_1 = d_0 / 2$ になるときの圧力差による強度よりも大きくしておけば、側壁 1003-3 や 1004-1 が破壊することはない。容量を構成しない側壁（1003-1、1003-4、1003-5、1004-3、1004-4、1004-5）や底壁（1003-2、1004-2）や上壁などは、容量を構成する側壁 1003-3 や 1004-1 より厚くしておけば、破壊強度も大きくなるので、これらも圧力差 $P_1 - P_2$ の増大による破壊を防止できる。もちろん、容量の上限値を設定してこれよりも圧力差が生じたときに圧力がこのセンサーにかかることを防止する機構を備えておけば、確実にセンサーの破壊を防止できる。さらにこの容量も本発明の圧力センサーを使って検出できる。

[0036] また、図 2（e）に示すように、 $P_1 < P_2$ のときの平均距離を d_2 とすると、 $d_2 > d_0$ となり容量が減少する。第 1 面溝 O1 と O2 はほぼ等しい特性値を有する（同じ材料であるから、ヤング率 E やポアッソン比 σ は等しく、また、側壁や底壁や上壁などの厚みやサイズも同じ）とすれば、第 1 面溝 O1 と O2 は同じ圧力差 $P_1 - P_2$ で同じ量だけ縮む。すなわち、側壁 1003-3 および 1004-1 は Δd_2 だけ縮む（この Δd_2 も平均値である）とすると、 $d_2 = d_0 + 2 \Delta d_2$ となる。本発明はこのように両側から側壁間距離 d を大きくするので、2 倍の効果がある。（尚、片側だけの構造とすることも簡単にできる。O1 は形成するが、O2 は電極だけにして第 1 面溝 O2 を形成しなければ良い。）図 2（e）からすぐ分かるように、圧力差を大きくしても Δd_2 を {第 1 面溝 O(O1、O2)の幅} / 2 以上にはでき

ないので、側壁 1003-3 や 1004-1 の破壊強度を $\Delta d_2 = \{\text{第 1 面溝 } O(O_1, O_2) \text{ の幅} \} / 2$ になるときの圧力差による強度よりも大きくしておけば、側壁 1003-3 や 1004-1 が破壊することはない。容量を構成しない側壁 (1003-1、1003-4、1003-5、1004-3、1004-4、1004-5) や底壁 (1003-2、1004-2) や上壁などは、容量を構成する側壁 1003-3 や 1004-1 より厚くしておけば、破壊強度も大きくなるので、これらも圧力差 $P_1 - P_2$ の増大による破壊を防止できる。もちろん、容量の下限值を設定してこれよりも圧力差が生じたときに圧力がこのセンサーにかかることを防止する機構を備えておけば、確実にセンサーの破壊を防止できる。

図 2(c) は、図 2(a) における B1-B2 における切断面の側面図である。B1-B2 の方向は第 1 面溝 O2 (奥側の O1 は省略する) の縦方向である。

(A1-A2 の方向は横方向である。) 第 1 面溝 O2 の壁 1004 (1004-2、1004-4、1004-5) は導電体であり、同じ導電体である上壁 1000 (1000-3) とつながっているが、電気不活性領域 I4 や I5 により、その外側の上壁 1000 (1000-1) とは電気的には接続していない。第 1 面溝 O (O2) の長さ (縦方向長さ) を a、幅 (横方向長さ) を b、深さ (上壁の下面から溝の底面までの距離) を h、底壁の厚みを q_3 、側壁 1004-4 の厚みを q_1 、1004-5 の厚みを q_2 とすると、容量を構成する電極の面積 S (側壁 1003-3 および 1004-1 の容量に寄与する面積にほぼ等しい) は、 $S = (a + q_1 + q_2) * (h + q_3)$ となる。

側壁 1003-3 および 1004-1 で構成される容量 C は、 $C = \varepsilon * S / d$ で示される。 $P_2 = P_1$ のときは、側壁 1003-3 および 1004-1 はほぼ平行と考えて良いので $C = \varepsilon * S / d_0$ である。 $P_1 > P_2$ のときは $C = \varepsilon * S / d_1$ 、 $P_1 < P_2$ のときは $C = \varepsilon * S / d_2$ である。尚、静電容量を測定するときは、図 2(b) に示すように、対向する側壁電極 1003-3 および 1004-1 へ接続する電極・配線 F1 および F2 を形成するが、

上述したようにF 1とF 2に生じる静電容量は、側壁電極1003-3および1004-1の間に生じる静電容量のほかに、電気不活性領域11に生じる静電容量もある。（これらの容量は並列に入っていると考えれば良い。すなわち、全体の静電容量は個々の静電容量の和となる。）しかし、この電気不活性領域11に生じる静電容量は一定であるから、静電容量変化に寄与するのは、側壁電極1003-3および1004-1の間に生じる静電容量である。

[0037] 図1、図2に示したものが本発明の圧力センサーに用いる容量の1つの実施形態である。このように、本発明は、導電体基板の厚み方向に第1面（上面）側および第2面（下面）側から形成した溝を利用した静電容量型圧力センサーである。導電体基板として、金属や合金などを用いることができる。この場合、電気不活性領域は第1面側の一部に絶縁体を形成して作成することができる。また、導電体基板として、不純物元素を高濃度に固溶した低抵抗のシリコンなどの半導体基板を使うことができる。この場合、電気不活性領域は第1面側の一部に絶縁体を形成して作成することができる。たとえば、電気不活性領域となるべき部分を酸化または窒化して酸化物（絶縁体）や窒化物（絶縁体）や酸窒化物（絶縁体）を形成して作成できる。或いは、酸素や窒素をイオン注入して酸化物（絶縁体）や窒化物（絶縁体）や酸窒化物（絶縁体）を形成して作成できる。或いは、電気不活性領域となるべき部分にトレンチ溝を形成して絶縁体を埋めこんだり、酸化または窒化して絶縁体を形成して作成できる。また、導電体基板として、導電体高分子や導電体ゴムを使うこともできる。この場合、電気不活性領域は第1面側の一部に絶縁体を形成して作成することができる。導電体高分子や導電体ゴムはわずかな圧力差により縮小または膨張するので、微小な圧力変動を検出することができる。

また高濃度不純物を有する低抵抗の半導体基板上に高濃度不純物元素と逆導電体の元素である低濃度の不純物を有する半導体をエピタキシャル成長させた基板（たとえば、N型不純物元素を高濃度を含み低抵抗のシリコン半導体基

板（N+基板）上に低濃度のP型不純物元素を含むエピ層）、或いは、高濃度不純物を有する低抵抗の半導体基板上に高濃度不純物元素と逆導電体の元素である低濃度の不純物を有する半導体基板を接合させた複合基板を用いることができる。これらの場合、第1面溝の側壁およびこれに接続する第1面溝の一部に高濃度不純物領域と同じ導電体の元素を有する高濃度領域を形成し、容量を形成する2つの電極に接続する第1面に形成される高濃度領域はそれぞれ離間して形成する。このようにすると低濃度の不純物領域がこれらの電極間の電氣的不活性領域となる。さらに導電体基板として、貼り合わせ基板を用いることもできる。第1面側には電気不活性領域を形成しやすい基板を用い、その下側に深い溝部を形成しやすい基板或いは、薄い側壁を形成しやすい基板、或いはヤング率が低い基板、さらには破壊強度が高く繰り返し疲労強度が高い基板を使用することができる。

[0038] 図3（a）は、高濃度不純物元素（P型またはN型で、不純物濃度 $10^{19}/\text{cm}^3$ 以上）を含む低抵抗Si基板を用いたときの圧力センサの構造およびその作製方法を説明する図である。低抵抗Si基板1101の分離領域1110を作製するために、Si基板1101上に酸化法やCVD法、PVD法を用いてSiO₂膜等の絶縁膜1102を形成し（厚みは、100nm～2000nm、好適には500nm～1000nm）、フォトリソ法を用いて分離領域1110の形成領域を窓開けし、絶縁膜1102をエッチングし、さらに分離領域1110にドライエッチングやウエットエッチングにより凹部を形成する。凹部を形成後酸化法やCVD法、PVD法を用いてSiO₂やSiON膜等の絶縁膜で凹部を埋設する。この分離領域1110は幅がd₂、深さがh₃である。平坦化が必要ならSOG法等の塗布絶縁膜形成法を用いても良い。次にSi基板1101上の絶縁膜を除去して、再度Si基板1101上にCVD法や酸化法等でSiO₂膜等の絶縁膜を形成しても良い。次に圧力センサの一方の凹部となる領域01をフォトリソ法等を用いてパターニングし、絶縁膜1102をエッチングし（絶縁膜1102が存在する場合）、さらにSi基板1101を深堀りRIE法等を用いて垂直エッチングする。（エッチング深さh₂）

この凹部O1はSi基板側壁（ダイヤフラムとなる）の厚みyを決定するので、できるだけ垂直パターンが良い。また、このエッチングではSi基板1101の裏面には貫通させずに少し残すようにする。（h4）

次に、Si基板の裏面側にSiO2等の絶縁膜1103を形成し、圧力センサの他方の凹部となる領域O2（Si基板の裏面側）をフォトリソ等を用いてパターンニングし（当然、表面側の凹部O1領域はレジスト等を形成する）、絶縁膜1103をエッチングし（絶縁膜1103が存在する場合）、さらにSi基板を深堀りRIE法等を用いて垂直エッチングする。（エッチング深さh1）この凹部O2はSi基板側壁（ダイヤフラムとなる）の厚みyを決定するので、できるだけ垂直パターンが良い。また、このエッチングではSi基板1101の表面には貫通させずに少し残すようにする（h5）とともに、表面側に形成した分離領域1110に達し、一部の分離領域1110を厚み方向に一部エッチングするようにする。（すなわち、h3-h5だけエッチング）Si基板側壁1101（1101-3）の厚みyをできるだけ正確に作製するために、表側の凹部O1に対して、フォトリソ工程でできるだけ正確にパターンニングする必要がある。そのために両面（マスクまたはレチクル）アライナー（またはステッパー）を用いるとともに、表側の凹部パターンを検出するために、Si基板1101を透過する光（電磁波）を使用してマスク合わせすることが望ましい。

[0039] さらに別の方法も用いて合わせ精度をさらに向上できる。この方法では、第1面溝（Si基板の表面（上面）を第1面として、凹部O1は第1面溝とも言う）を形成する前か或いは第1面溝を形成した後で、第2面の一部だけエッチングにより薄くして第1面溝と貫通させるか或いは第1面溝の底壁の厚みを非常に薄くしておく方法である。この方法により、その貫通された部分（或いは、非常に薄くなった部分）を通して第2面から第1面の溝パターンを読むことができ、第1面溝パターンに直接合わせ込むことができる。この場合は、合わせ込みに用いた第1面溝パターンを実パターンとして用いることはできないが、種々の場所に設けておくことにより、ステッパーによる合わせ

込みも可能となるので、非常に精度良く合わせ込みが可能となる。

さらに別の方法も用いることができる。第2面側にガラス基板を接合する方法である。この場合は、シリコン基板の第2面（下面または裏面）側にガラス基板を接合する。ガラス基板なので陽極接合も可能となり強固な接合を行うことができる。あるいは接着剤や熱融着法や常温接合法を用いて接合しても良い。シリコン基板は第1面溝形成のときに厚み方向に完全に貫通させる。（貫通溝または貫通孔とも呼ぶ。）シリコン基板とガラス基板は材質が異なるので、ガラス基板がエッチングストッパーとなるので、第1面溝の深さ方向の厚みも非常に精度良くコントロールすることができる。第1面溝のパターンは第2面側から正確に読み取れるので直接に第1面溝に対して第2面溝の感光性パターンを合わせこむことが可能となる。この結果、第1面溝と第2面溝を非常に精度良く形成できる。この場合、第2面溝を形成するとき、最初にガラス基板を垂直にエッチングして感光性膜パターンにできるだけ忠実に形成する必要がある。この場合も材質が異なるので、シリコン基板をストッパーとして用いることが可能であり、オーバーエッチングの余裕度も大きいので、ウエハの全域にわたり、必要な場所においてシリコン基板を完全に露出させることができる。

[0040] その後で別のエッチング種を用いて（条件しだいでは同じエッチング種でもできる場合がある）Si基板を垂直に精度良く形成することができるので、第1面溝と第2面溝の間に形成される側壁の厚みを非常に精度良く形成できる。この場合は、第1面溝の底壁はガラス基板となる。ガラス基板は絶縁体であるが、側壁の低抵抗シリコンを通して電気を伝達できるので容量特性には特に問題はない。さらにガラス基板を使用するメリットとして、第1面（貫通）溝を形成した後でガラス基板全体をエッチングして薄くすることもできる。この薄くする方法として、ウエットエッチングを用いることもできるし、ドライエッチングを用いることもできるし、さらにはBG法（裏面研磨法）やCMP法（化学的機械的研磨方法）を用いることもできる。ウエットエッチングの場合には、HF系のエッチング液を用いて精度良いエッチングを

行うことができる。ドライエッチングの場合にも前述したC F系等のエッチングガスを用いて精度良くガラス基板のエッチングを行うことができる。このように第2面溝の感光性パターン形成前にガラス基板を薄くしておけば、第2面溝形成時にエッチングするガラス基板の厚みが薄くなっている。従って、オーバーエッチングも少なく済むので精度良いエッチングが可能となり、第2面溝も精度良く形成できる。尚、ガラス基板の他に石英基板やセラミック基板、プラスチック基板も使用できる。さらに、第1面貫通孔を形成してからS i 基板にガラス基板を接合（付着）することもできる。この場合、ガラス基板はエッチングされることはなく、かつ貫通孔の深さもS i 基板の厚みと同じとなるので、非常に正確な深さの第1面貫通溝を形成できる。

次にS i 基板の表面（あるいは、絶縁膜1102上）に酸化法、CVD法、PVD法によりS i O₂等の絶縁膜1104を形成し、凹部O1（O1-1、2）内にも絶縁膜1104（保護膜としても作用）を積層する。さらにS i 基板の裏面（あるいは、絶縁膜1103上）にS i O₂等の絶縁膜1105を形成し、凹部O2（O2-1、2、3）内にも絶縁膜1105（保護膜としても作用）を積層（あるいは酸化）する。耐湿性を向上するためにS i ONやS i N膜でも良い。次にS i 基板表面側に接着剤等を付着し、ガラス基板等の絶縁基板1130を付着し、フォトリソ法およびエッチング法により凹部O1の開放部やコンタクト形成領域における絶縁基板1130を除去する。あるいは、既に凹部O1の開放部やコンタクト形成領域を窓開けしたガラス基板等の絶縁基板1130を付着しても良い。絶縁基板1130の窓開けされた領域で凹部O1以外の平坦部でS i 基板1101にコンタクト穴1132（1132-1、2）を形成し、シリサイドや各種金属膜（たとえば、Al、Cu、Ti）を積層し、コンタクト穴1132で導電体であるS i 基板1101と電氣的接続をさせ、さらに電極・配線1134（1134-1、2）をフォトリソ法・エッチング法によりパターンニングする。S i 基板裏面側にも接着剤等を付着し、ガラス基板等の絶縁基板1126を付着し、フォトリソ法およびエッチング法により凹部O2（O2-1、2、3）の

開放部やコンタクト形成領域における絶縁基板 1126 を除去する。あるいは、既に凹部 O2 の開放部やコンタクト形成領域を窓開けしたガラス基板等の絶縁基板 1126 を付着しても良い。また、裏面側にコンタクト孔および電極を設けても良く、全体サイズを小さくできる。

[0041] ガラス基板等の絶縁基板 1126、1130 は、薄くなった Si 基板を補強するとともに圧力差（表側の圧力 P1 と裏側の圧力 P2 との差）による変形を防止する効果がある。さらに、裏面の絶縁基板 1126 にポール（支持層）1142 を付着させ、このポール 1142 に圧力導入孔 1147 を有するプロテクト基板 1146 を付着しても良い。このプロテクト基板 1146 は、圧力 P2 を圧力導入孔 1147 からスムーズに導入するとともにセンサーを保護する役目を持つパッケージである。ポール 1142 はこのプロテクト基板 1146 に対して絶縁基板（サポート基板）1126 に付着したセンサーを支持しているとともに、プロテクト基板 1146 と絶縁基板（サポート基板）1126 の間に空間を形成し、圧力をスムーズかつ速やかに圧力導入孔 1147 から凹部 O2 開口部へ導く。ポール 1142 は、所定の厚みの基板を絶縁基板 1126、1130 上に接着剤等を用いて付着させて、フォトリソ法・エッチング法を用いてエッチングして形成する。絶縁体基板がガラスであるときは Si 基板を陽極接合で強固に付着させることができる。或いは、あらかじめポールを貼りつけたプロテクト基板を絶縁基板にアライメントしてポールを付着させても良い。尚、図 3（a）では記載していないが、Si 基板の表側にも同様なものを付着しても良い。

Si 基板厚み h_0 は $100\mu\text{m} \sim 1000\mu\text{m}$ 、O1（O1-1、2）の幅は $10\mu\text{m}$ 以上、O2（O2-1）の幅 d_1 は $10\mu\text{m} \sim 100\mu\text{m}$ 、O2（O2-2、3）の幅は $10\mu\text{m}$ 以上、 h_1 は $80\mu\text{m} \sim 980\mu\text{m}$ 、 h_1 は $80\mu\text{m} \sim 980\mu\text{m}$ 、 h_3 は $1\mu\text{m} \sim 50\mu\text{m}$ 、 h_4 は $1\mu\text{m} \sim 50\mu\text{m}$ 、 h_5 は $1\mu\text{m} \sim 50\mu\text{m}$ 、 y は小さいほど良いが技術的には $1\mu\text{m} \sim 15\mu\text{m}$ である。また、 $h_0 \div h_1 + h_5 \div h_2 + h_4$ 、 $h_3 \geq h_5$ である。 h_4 や h_5 の厚みが $10\mu\text{m}$ 以下にする場合は絶縁基板 1130 や 1126

で補強することが望ましい。エッチング前に付着させておくのも良い。圧力センサーのダイヤフラムに寄与するのは、基板側壁1101（1101-3、4）であり、O1（O1-1、2）の圧力P1とO2-1の圧力P2との圧力差により変形し、O2-1の空間容量が変化する。基板側壁1101-3は基板側壁1101-2と、基板側壁1101-4は基板側壁1101-5と導通している。基板側壁1101-3と基板側壁1101-4は、分離領域1110で電氣的に分離されている。従って、電極1134-1と1134-2の間に一定電圧を印加すれば、基板側壁1101-3と基板側壁1101-4の間の静電容量を測定できる。分離領域1110の幅d2は、 $1\mu\text{m} \sim d1$ であるが、この分離領域自体で静電容量を生じるので、センサーの静電容量への寄与を小さくするためには、幅d2は大きい方が良いが、分離領域の強度を考慮してこの分離領域幅を決定する。尚、絶縁膜1102の上に別の絶縁膜（SiO₂、SiON、SiN等）を積層することもでき、電極・配線1134を形成し、絶縁基板1130を付着する前または後に保護膜としてSiO₂等（SiO₂、SiON、SiN等）の絶縁膜を積層しても良い。（これらの絶縁膜の厚みは、電氣的絶縁性を考慮すれば、 $100\text{nm} \sim 2000\text{nm}$ 、好適には $500\text{nm} \sim 1000\text{nm}$ ）ダイヤフラムとなる凹部の基板側壁（1101-3、4）上の絶縁膜の厚みは、余り厚いと静電容量に影響を与えるので、 $1.0\mu\text{m}$ 以下、好適には $0.5\mu\text{m}$ 以下、もっと好適には $0.2\mu\text{m}$ 以下が良い。汚染防止や保護などの必要がなければ、絶縁膜なしでも良い。

絶縁基板1130、1126の厚みは、 $30\mu\text{m} \sim 500\mu\text{m} \sim 1\text{mm}$ であり、PKGのサイズや強度や使用環境を基準に決定すれば良い。ポール厚みは $10\mu\text{m} \sim 500\mu\text{m}$ 、幅 $10\mu\text{m} \sim 100\mu\text{m}$ 、プロテクト基板1146の厚みは $30\mu\text{m} \sim 500\mu\text{m} \sim 1\text{mm}$ が好ましい。圧力差を検出する感度を高めるために、図3（a）に示すセンサーを並列につなげば良く、本発明のセンサーは非常に小さな面積で済むので多数のセンサーを連結できる。あるいは、直列に接続することによっても容量を制御できる。しかも配線は

S i 基板表面でL S Iプロセスを用いてパターニングできるので、多数のセンサーを簡単に並列接続ができる。

図3 (a) においては、O 1 (O 1-1、2) およびO 2 (O 2-1) は圧力が外側から印加できるようにしているが、O 1 またはO 2 を絶縁基板 (薄板、サポート基板) で閉じて圧力を固定することもできる。たとえば、O 1 (O 1-1、2) 内の圧力P 1 で固定したければ、圧力P 1 をかけた状態で絶縁基板 (薄板、サポート基板) を接着剤や熱融着や常温接合や陽極接合で付着すれば良い。真空 ($P 1 = 0$) にしたければ、真空状態で付着すれば良い。このとき、凹部内の気体や接着剤によるアウトガスを除去してできるだけ真空状態を実現する場合は、気体吸着物をあらかじめ凹部内に入れておけば良い。これによって固定圧力P 1 に対する圧力差 ($P 2 - P 1$) を検出できる。

[0042] 図3 (b) は、高濃度不純物元素S i ウエハ (低抵抗ウエハ) 1 1 0 0-2 上に、これと逆導電体の低濃度不純物元素を有する高抵抗のシリコン半導体基板 1 1 0 0-1 を接合させた基板 (複合基板とも言う) を用いて良好な特性を持つ容量型圧力センサーを形成することもできる。この複合基板として、たとえば、それぞれの半導体基板を貼り合わせた基板 (貼り合わせ基板) や、高濃度不純物シリコン半導体基板に逆導電体の低濃度不純物元素を有する単結晶シリコンをエピタキシャル成長させたエピ基板を使用することができる。基板表面が低濃度エピタキシャル層 (高抵抗S i) 1 1 0 0-1 を形成したエピタキシャルウエハを基板 1 1 0 1 に用いた場合 (あるいは、低濃度基板 1 1 0 0-1 と高濃度基板 1 1 0 0-2 を貼り合わせた基板 1 1 0 1 を用いた場合) における本発明の圧力センサの構造とその作製方法を示す図である。基本的には図3 (a) において説明した作製方法と類似であるから、重複する内容は説明を省略する。エピ層 1 1 0 0-1 の厚みh 7 はたとえば $5 \mu m \sim 50 \mu m$ である。エピ層 1 1 0 0-1 は高抵抗 (たとえば、不純物濃度 $10^{13} / cm^3 \sim 10^{17} / cm^3$ 、抵抗率 $0.1 \Omega cm$ 以上) であり、低抵抗基板 1 1 0 0-2 と逆導電型であるから、図3 (a) に示すようなコ

ンタクト孔をあけて導電体膜を形成しても低抵抗領域（たとえば、不純物濃度 $10^{19}/\text{cm}^3$ 以上、抵抗率 $0.01\ \Omega\text{cm}$ 以下）1100-2と電氣的に導通しない。

低抵抗のシリコン半導体基板1201がN型の場合には、不純物元素はヒ素（As）、リン（P）、アンチモン（Sb）等のV族元素であり、その不純物濃度はたとえば、約 $10^{19}/\text{cm}^3$ 以上で、抵抗率は約 $0.01\ \Omega\text{cm}$ 以下である。低抵抗のシリコン半導体基板1201がP型（いわゆるN+シリコン）の場合には、不純物元素はホウ素（B）、アルミニウム（Al）等のV族元素であり、その不純物濃度はたとえば、約 $10^{19}/\text{cm}^3$ 以上で、抵抗率は約 $0.02\ \Omega\text{cm}$ 以下である。（ただし、圧力センサーの特性によってはこれらより1桁〜2桁高い抵抗率を有するものでも使用できる場合がある。）

高抵抗のシリコン半導体基板1202がN型の場合には、その不純物濃度はたとえば、約 $10^{17}/\text{cm}^3$ 以下（好適には、約 $10^{16}/\text{cm}^3$ 以下）であり、抵抗率は約 $0.1\ \Omega\text{cm}$ 以上（好適には、約 $0.7\ \Omega\text{cm}$ 以上）である。

高抵抗のシリコン半導体基板1202がP型の場合には、その不純物濃度はたとえば、約 $10^{17}/\text{cm}^3$ 以下（好適には、約 $10^{16}/\text{cm}^3$ 以下）であり、抵抗率は約 $0.3\ \Omega\text{cm}$ 以上（好適には、約 $1\ \Omega\text{cm}$ 以上）である。

そこで、凹部01を形成した後でフォトリソ法を用いて必要な部分を窓開けして、低抵抗領域の導電体型と同じ不純物元素をエピ層1100-1の表面および凹部01の開口部上部から低抵抗領域部分までイオン注入して高濃度イオン注入層を形成した後必要な熱処理（ 900°C 以上の活性化処理）を行ない、低抵抗拡散層1108（1108-1、2）を形成する。その後コンタクト孔1132、導電体膜1133、電極・配線1134を形成すれば、電極・配線1134は低抵抗拡散層1108（1108-1、2）を通して低抵抗領域1100-2と電氣的に導通でき、静電容量を検出できる。凹部01の開口部上部からおよそ $50\ \mu\text{m}$ の深さまでの基板側壁領域にイオン注入すれば良いので、イオン注入方向に対して基板1101を傾けてイオン注入すれば良い。開口部の幅が $20\ \mu\text{m}$ であれば、角度（基板面の法線に対す

る)を約22度より小さくすれば(ただし、0度では基板側へイオン注入されないので0度より大きくする。)50 μ m以上の深さまでイオンが入る。特に回転イオン注入を用いれば凹部O1の基板側壁上部全体へイオン注入できる。絶縁膜等を通してイオン注入する場合は絶縁膜の厚みを考慮してイオン注入の加速電圧を選択する。イオン注入を用いないで、低抵抗拡散層1108(1108-1、2)を形成すべき領域の絶縁膜1102を除去して、プリデポ(たとえば、BCl₃やPOCl₃等の不純物ソースから半導体基板(ウエハ)上にBやPの不純物拡散源を付着させる)または高濃度不純物を含むCVD法等により絶縁膜(P+(P型の高濃度Si層)ではBSG膜、N+(N型の高濃度Si層)ではPSG膜)形成を行なった後、熱処理して低抵抗拡散層1108(1108-1、2)を形成することもできる。

[0043] 図3(b)に示すように、基板1101の裏面側に低抵抗領域1100-2があるので、絶縁膜1103および絶縁基板1126にコンタクト孔1132(1132-3、4)を形成して、その部分に導電体膜1133(1133-3、4)を形成し、さらの電極・配線1134(1134-3、4)を形成することによって、イオン注入層を形成せずに低抵抗領域1100-2と電氣的に接続できる。尚、この場合でもイオン注入層を形成すれば、エピ層もセンサ領域として使用できる。また、裏面からの凹部O2の深さh1はエピ層1100-1に達すれば良く、分離領域の深さh3はエピ層の厚さh7より浅くても良く、分離領域1110の下部に高抵抗のエピ層が存在しても良い。(ただし、低抵抗層は存在しないようにする。)高抵抗基板(エピ層)の場合、図3(a)に示したトレンチ分離以外に、分離領域1110は拡散分離やLOCOS分離でも良い。たとえば、分離領域1110において、絶縁膜1102の直下に低抵抗基板と同じ不純物元素の反転防止層を形成すれば拡散分離ができ、またはLOCOSを形成すれば良い。このように、エピウエハを用いて圧力センサを作製できるので、LSIと同じチップ内に圧力センサを搭載でき、実装サイズを大幅に低減できると同時に、チップ内配線でLSIと接続できるので信頼性および歩留まりを向上できる。プロセ

スもLSIプロセス（たとえば、CMOS、MOS、あるいはバイポーラ）と兼用できるので製造コストも低減できる。

図3（c）はLSI作製用に用いられる高抵抗（不純物濃度約 $10^{17}/\text{cm}^3$ 以下）Si基板を用いるときの本発明の圧力センサの構造およびその製造方法を示す図である。Si基板1101の表面側および裏面側から凹部01および02を形成した後、Si基板1101の表面側および裏面側において、Si基板1101の導電体型とは反対の導電型の不純物元素のイオン注入を行なう。イオン注入したくない領域は、フォトリソ等を用いてマスクングする。凹部01および02は深い垂直孔であり、それらの基板側壁（たとえば、1101-2、3、4、5）の側面（表面）にイオン注入するためにイオン注入の傾斜角度を基板表面に対して傾けてイオン注入する。基板面の法線に対してイオン注入の傾斜角度を α 、凹部の幅を d 、凹部の深さを h とすれば、 $\tan \alpha = d/h$ よりも小さい傾斜角度でイオン注入する。（ただし、 $\alpha \neq 0$ ）凹部底面のイオン注入は垂直イオン注入する。（ $\alpha = 0$ ）回転イオン注入を用いれば凹部の基板側壁側面の全領域にイオン注入できる。次に熱処理を行ない形成したイオン注入層1112（1112-1、2）および1113（1113-1、2）を基板側壁または凹部底面部または基板表面部で接触させる。イオン注入の加速エネルギーや熱処理条件（温度、時間）を適宜選定して接触させる。接触すべき部分における基板を薄くしても良い。基板が厚過ぎて接触できない場合は、図3（c）に示すように基板裏面側からコンタクト孔1132（1132-3、4）を形成し、コンタクト孔に導電体膜1133（1133-3、4）を積層し、さらに電極・配線1134（1134-3、4）を形成する。（図3（b）、（c）では、絶縁基板（サポート基板）1126にもコンタクト孔等を形成しているが、この領域における絶縁基板（サポート基板）1126を除去しておけば、絶縁膜1103にコンタクト孔を形成できアスペクト比を小さくすることもできる。イオン注入層1112および1113が接続する場合は、基板1101の表面における電極・配線1134-1と1134-2を通して、あるいは、イオン注入層

1 1 1 2 および 1 1 1 3 が接続しない場合は、基板 1 1 0 1 の裏面における電極・配線 1 1 3 4 - 3 と 1 1 3 4 - 4 を通して、圧力センサの静電容量を測定できる。

[0044] Si 基板等の半導体基板（A 基板）に、半導体基板、ガラス基板やセラミック基板等の絶縁基板、プラスチック基板等の付着基板（B 基板）を付着させる方法について説明する。B 基板に接着層（D 接着層）を用いてサポート基板（C 基板）を付着させる。次に A 基板に接着層（E 接着層）を用いて B 基板が付着した C 基板を B 基板側から付着させる。D 接着層は、温度 T_{d-1} で強固に接着し、 T_{d-2} ($T_{d-2} > T_{d-1}$) で接着性を失う熱可塑性接着性樹脂による接着層である。E 接着層は、温度 T_{e-1} ($T_{e-1} < T_{d-2}$) で強固に接着し、 T_{e-3} ($T_{d-2} < T_{e-3}$) で接着性を失う熱可塑性接着性樹脂、または温度 T_{e-2} ($T_{e-2} < T_{d-2}$) で強固に接着する熱硬化性樹脂による接着層である。E 接着層が熱硬化性樹脂の場合は、 T_{e-2} 以上で T_{d-2} 以下の温度にして A 基板に B 基板（C 基板付き）を付着させた後、温度を T_{d-2} 以上にして C 基板を B 基板から引き離す。E 接着層が熱可塑性樹脂の場合は、温度 T_{e-1} 以上で T_{d-2} 以下の温度にして A 基板に B 基板（C 基板付き）を付着させた後、温度を T_{d-2} 以上で T_{e-3} 以下の温度にして C 基板を B 基板から引き離す。

このような接着剤は多数存在するので、適宜選択することができる。A 基板にパターンがないときはラフな合わせで B 基板を接着できるが、A 基板にパターンがあり、そのパターンに B 基板上に付着した接着層パターンを合わせるときはアライメントが必要である。たとえば、A 基板に既に貫通孔が形成されており、貫通孔に接着層を入れたくないときなどである。また、B 基板に既にパターンが形成（基板のない領域があるなど）されている場合も同様である。接着剤は塗布法（スプレー方式、スピンコーティング、ディップ等）、スクリーン印刷、接着シート付着法等で接着層を形成できる。接着層のパターニングは、フォトリソ法（接着剤が感光性を有する場合）、スタンプ法、スクリーン印刷法等を用いることができる。また、光（電磁波）照射で硬化または剥離できる接着層の場合は、上記の温度範囲を余り考慮すること

なく B 基板を A 基板に貼り付け C 基板を引き離すことができる。たとえば、D 接着層が光照射により剥離できる場合は、A 基板に B 基板（C 基板付き）を付着させた後、光照射で C 基板を B 基板から引き離すことができる。また、E 接着層が光硬化型接着層であれば、温度 T_{e-1} や T_{e-3} を考慮しないで良いので、熱処理プロセスが簡便になる。

A 基板が Si 基板で B 基板がガラス基板である場合、陽極接合、常温接合を使用できる。この場合、接合温度を T_p としたとき、 $T_p < T_{d-2}$ であるような D 接着層を使用することによって、A 基板と B 基板を接合した後に温度 T_{d-2} 以上にして C 基板を分離できる。B 基板と C 基板を真空吸着、静電吸着すれば、 T_{d-1} や T_{d-2} の熱処理温度を考慮する必要がない。B 基板がフェライト、鉄、ニッケル、コバルトやこれらの複合体など種々の磁性体材料であるときは、C 基板として電磁石基板を用いることができ、A 基板と B 基板を付着した後に通電をやめれば簡単に C 基板を分離できる。これらの場合に、E 接着層として光硬化型樹脂を用いれば、熱処理プロセスは少なくでき、あるいは、全くなくすこともできる。B 基板を薄い場合でも本発明を用いれば A 基板に精度良く付着することができる。B 基板の厚みが $200\ \mu\text{m}$ 以下になると単独で A 基板に付着することが難しくなる。そこで、B 基板を C 基板に付着した後に、CMP、ドライエッチング、WET エッチング、通常の BG (Back Grind) 法などを用いて B 基板を薄く（たとえば、 $100\ \mu\text{m}$ 以下、 $50 \sim 5\ \mu\text{m}$ も、またはそれ以下も可能）でき、この薄い B 基板を A 基板に付着できる。

[0045] 図 3 においては、絶縁基板 1130 や 1126 は凹部開口部全体を開口しているが、圧力 (P_1 や P_2) が速やかに凹部へ伝達するなら、凹部開口部の一部だけ開口するようにしても良い。絶縁基板 1130 や 1126 によって凹部開口を狭くすれば、汚染物質や水分、異物等の凹部への侵入を防止できる。さらに凹部の入り口を絶縁基板 1130 や 1126 によって規制できるので、圧力変動による凹部上部および下部の変動も防止できるので、より正確な容量変化を検出できるとともに、圧力センサの信頼性および寿命も増大

させることができる。

図3 (d) は、図3 (a) ~ (c) に示した断面構造図の平面図 (凹部の中心付近の断面) である。逆に、図3 (d) のA1-A2の縦方向断面図が図3 (a) ~ (c) である。凹部O1を囲む基板側壁 (1011-2、3、4、5、7、8、9、10等) と凹部O2を囲む基板側壁1101 (1101-1、6、11、12等) は、上部は基板上部 (たとえば、図3 (a) の1101-7) で、下部は絶縁基板1126でつながっているため、これらは一体物として固定されている。しかし、基板上部では分離領域1110等があるので、凹部O1を囲む基板側壁 (1011-2、3、4、5、7、8、9、10等) と凹部O2を囲む基板側壁1101 (1101-1、6、11、12等) は電氣的に完全に分離している。従って、凹部O2 (O2-1) は容量空間となり、基板側壁1101-3と基板側壁1101-4との間で静電容量を検出することができる。また、基板側壁1101 (1101-7、8、9、10) の一部に分離領域を作製する (たとえば、この領域に絶縁膜を作製することによって、導電型の異なる拡散層を作製する) ことによって、凹部O1も容量空間となり、基板側壁1101-2と基板側壁1101-3の間で、さらに、基板側壁1101-4と基板側壁1101-5の間で、静電容量を測定することができ、感度を高めることができる。

図3 (d) から分かるように、凹部O1を取り囲む基板側壁1101 (1101-1、6、11、12等) は圧力センサPKGの外側外壁 (保護部材) となる。従って、この基板側壁1101 (1101-1、6、11、12等) を一定の厚み (たとえば、50 μm 以上、好適には100 μm 以上、または、圧力により変形しないようにしたり、外界の力によって変化しないようにするためにもっと厚くしても良い。) にすることによって、上部は絶縁基板1130 (さらにはプロテクト基板も含め) により、下部は絶縁基板1126 (さらにはプロテクト基板1146も含め) により、強固な圧力センサPKGとなる。また本発明の圧力センサPKGはウエハレベルPKGであり、工程も単純で安価で超小型で信頼性も高いPKGを作製できる。容量を並

列接続することによって感度を高めることができ、ICと同じチップ内に搭載もできる。電極・配線にバンプも形成できるので、フリップチップ実装も可能である。チップの表にも裏にも電極・配線を簡単に形成できるので、チップ（PKG）実装の自由度も増大する。図3に示すセンサチップは、基板の厚い部分でダイシングしているが、ダイシングする部分もO1またはO2の凹部形成時に基板を薄くしておくことにより、ダイシングが容易になる。第2面溝の形成において最も重要なことは、容量を構成する側壁（図3(d)においては、1101-3、4）の厚み y と電極間の距離 d_1 である。厚み y が薄ければ圧力差による感度が良くなる。たとえば、周囲のみが拘束された厚み y の長方形（ $h \times a$ ）（ $h \div h_1 - h_4 \div h_2 - h_5$ 、 a は第2面溝O2の長さ）のシリコンダイヤフラムの最大たわみ（長方形の中心部付近）はおおよそ以下の計算式で与えられる。

$$W_{\max} = \alpha * z * h^4 / (E y^3) \rightarrow W_{\max} = \alpha * z * h^2 a^2 / (E y^3)$$

（ z は圧力差（ $= P_1 - P_2$ ）、 E はダイヤフラム材料のヤング率、（ α はシリコンダイヤフラムの縦横比により変化する定数）正形状ダイヤフラムでは $\alpha = 0.0138$ 、長形状ダイヤフラムでは $\alpha = 0.0277$ である。） $h = a = 300 \mu\text{m}$ のとき、 $W_{\max}$ は約 $600 z / y^3 (\mu\text{m})$ （ z をMpa単位で示し、 y は μm 単位）で、 z を1Mpa（約1 atm）、 y を $3 \mu\text{m}$ とすると $W_{\max} = \text{約}22 \mu\text{m}$ となる。 $h = 300 \mu\text{m}$ 、 $a = 600 \mu\text{m}$ のとき、 $W_{\max}$ は約 $1200 z / y^3 (\mu\text{m})$ で、 z を1Mpa（約1 atm）、 y を $3 \mu\text{m}$ とすると $W_{\max} = \text{約}45 \mu\text{m}$ となる。上記の式は理論式であるから、この式等を考慮して設計して、できあがったものでデータを取り、実際値と理論式を近づければ精密なセンサーを作製できる。これまでも説明した様に、基板側壁（ダイヤフラムに相当）は、たとえば上下が絶縁体基板等によって、横方向は、たとえば矩形状の場合は基板側壁（ダイヤフラム）に接続する他の基板側壁等によって規制されているので、圧力差により基板側壁（ダイヤフラム）の中心付近が最大たわみとなり、周辺の規制部分は殆ど変形せず、その間が湾曲している。従って、圧力差と変形量との関係曲線を得ることができる。（これは、従来の半導

体ダイヤフラム圧力センサと同様である。)

[0046] 図4 (a) ~ (c) は、高濃度基板 (ウエハ) 11201上にこれと導電型の異なる低濃度ウエハ (エピタキシャル層) 11202を付着 (成長) させた貼り合わせ基板 (エピウエハ、以下複合基板と言う) 11200に第1面貫通溝および第2面凹部を形成した圧力センサの構造および製造方法を示す図である。複合基板11200の第1 (表) 面上にSiO₂膜等の絶縁膜11204、第2 (裏) 面上にSiO₂膜等の絶縁膜11203を積層し、イオン注入+熱処理により第1 (表) 面の表面に反転防止層11205を形成する。低濃度層11202の不純物濃度が薄い場合 (約 $1 \sim 5 \times 10^{16} / \text{cm}^3$ 以下) に基板表面が反転しないように、これよりも濃い拡散層 (約 $1 \sim 5 \times 10^{16} / \text{cm}^3 \sim 10^{19} / \text{cm}^3$) を形成する。従って、同じ導電体型である。次に、フォトリソ法により第1面に第1面貫通溝 (孔) 形成用のパターニングを行ない、絶縁膜11204および複合基板11200の垂直エッチングを行ない、第1面および第2面に垂直で第1面から第2面に貫通した貫通溝 (孔) R (R1、R2) を形成する。

次に、フォトリソ法により、第1面に低濃度層11202と逆導電型 (高濃度木場11201とは同じ導電型) の拡散層を形成すべき領域のパターニングを行なう。たとえば、基板側壁の高濃度基板と接続するコンタクト孔を形成する領域であるM (M1、M2) や

第1面貫通溝の低濃度ウエハ領域である基板側壁の側面における領域は感光性膜 (フォトレジスト膜や感光性シート等) の窓開けを行なう。(図4 (a)) 静電容量を測定する凹部 (第2面凹部) を形成する領域では、両側の拡散層の (電極間) 距離を基板側壁間距離 (図3におけるd1) より余り小さくしたくない (小さくなると容量変化の感度が悪くなる) ので、貫通孔Rとほぼ同じ位置に合わせるのが良い。この領域において第1面貫通溝Rの上部に拡散層を形成したくないときには、図4 (a) に示すように貫通溝R側に出っ張った感光性膜の廂Hを作製する。感光性シートを用いた場合はこの廂を形成しやすい。スピコートやディップ等のフォトレジストを用いる場合

は、ポジレジストを用いて、レジストを残すべき場所に（たとえば、第1面貫通溝上部）光を照射すれば良い。この陥部分H（H1、H2）は熱処理（たとえば、100℃～200℃）により第1面貫通溝の上部に垂れて基板側壁の側面を覆う。

[0047] 次に窓開けされて感光性膜のない領域における絶縁膜11204を除去する。この結果領域Mや第1面貫通溝上部、特に低濃度ウエハ領域はシリコンが露出する。次に感光性膜を除去して、プリデポ等（不純物を含む絶縁膜の積層も含む）+熱処理によりM領域および第1面貫通溝の基板側壁の側面に、高濃度拡散層（低濃度ウエハの導電型とは逆導電型）11207を形成する。

（たとえば、B等のP+拡散層、あるいはP、As、Sb等のN+拡散層）尚、この拡散層11207はイオン注入+熱処理によっても形成できる。その場合は、絶縁膜11204は除去しなくても良い場合がある。（イオン注入の加速エネルギーから計算してイオンが突きぬける一定膜厚以下であれば良い。）また、第1面貫通溝の高濃度基板領域と接触する深さまで高濃度拡散層11207が形成できれば良い。次に、第1面貫通溝内壁を被い、第1面表面の露出した部分を被覆するSiO₂膜等の絶縁膜11208をCVD法、PVD法、あるいは酸化法により積層する。。耐湿性向上にはSiON膜、SiN膜が良い。絶縁膜の厚みは、好適には、第1面表面で約500nm以上、第1面貫通溝側面で約50nm以上である。次に第2（裏）面にガラス基板、セラミック基板、プラスチック基板等の絶縁基板11209を接着剤を用いる方法、拡散接合、常温接合等で付着させる。ガラス基板の場合は、裏面の絶縁膜11023を除去してSi基板11201を露出させて陽極接合により強固に接合できる。尚、絶縁膜がSiN膜の場合、絶縁膜がSiO₂膜の場合でもその上にPolySiを積層した場合などはガラス基板と陽極接合が可能である。次に第2面凹部を形成するために感光性膜パターン11211を形成する。このパターンニングでは、第1面貫通孔Rに対して精度良く合わせることが重要である。特にガラス基板等のように裏面から第1面貫通孔R等のパターンを認識できると合わせ精度が向上する。特に静電容量を測定するパ

ターン 1 1 2 1 - 2、3 と貫通孔 R 1、R 2 との合わせを精度良く行なう。

(図 4 (b))

次に、感光性マスクパターン 1 1 2 1 1 (1 1 2 1 1 - 1、2、3、4) をマスクとして絶縁基板 1 1 2 0 9 をエッチングし、さらに、絶縁膜 1 1 2 0 3 をエッチングし、さらに、S i 基板 1 1 2 0 0 をエッチングし、第 2 面凹部 Q (Q 1、Q 2、Q 3) を形成する。これらのエッチングでダイヤフラム (基板側壁) が形成されるので、深堀リエッチング (D R I E) 法などを用いた垂直エッチングが望ましい。絶縁基板 1 1 2 0 9 の厚みは、 $1\mu\text{m}\sim 100\mu\text{m}$ であるが、基板付着法の所で説明した様に、厚い絶縁基板 1 1 2 0 9 を別基板 (サポート基板) に付着させた後、CMP 等で所望の厚みに薄くして、複合基板 1 1 2 0 0 の第 2 面に付着させた後、サポート基板を分離すれば良い。あるいは、厚い絶縁基板 1 1 2 0 9 を複合基板 1 1 2 0 0 の第 2 面に付着させた後、CMP 等で所望の厚みに薄くする。あるいは、第 2 面凹部形成領域および第 1 面凹部 (貫通孔) 形成領域だけ薄くする方法 (他の領域をマスクしてドライエッチングやウエットエッチングで薄くする) があり、これによって、絶縁基板 1 1 2 1 2 を複合基板 1 1 2 0 0 の第 2 面に付着させた時に、第 1 面貫通孔 R の底部にある絶縁基板 1 1 2 0 9 (1 1 2 0 9 - 2、3) は絶縁基板 1 1 2 1 2 と付着せず、第 1 面貫通孔 R は浮いた (宙ぶらりんの) 状態になり、第 1 面貫通溝 (R 1、R 2) は外部からの衝撃や振動の影響を受けにくくなり、容量素子の精度も向上する。絶縁基板 1 1 2 0 9 を薄くすることによって第 2 面凹部形成時に第 2 面凹部上の絶縁基板 1 1 2 0 9 のエッチング量が少なくなるので、精度良い第 2 面凹部エッチングが可能となる。

高濃度基板 1 1 2 0 1 領域はすべてエッチングし、低濃度領域 1 1 2 0 2 の途中で終点する。できるだけバラツキの少ないエッチングがベターであり、低濃度領域に達した段階でエッチングストップすることが望ましい。ただし、低濃度基板を用いているので、仮に一部で第 1 面に突きぬけても、この後で第 1 面に絶縁基板を付着するので、第 2 面側の圧力が第 1 面側に漏れることはない。次に、第 2 凹部内面に保護膜として S i O 2 膜等の絶縁膜 1 1 2

21を積層する。耐湿性向上にはSiON膜、SiN膜が良い。厚みは100nm以上積層すれば良い。この絶縁膜形成の前後で凹部Qの底面（図では上面）に（低濃度層と同じ導電型の）イオン注入を行ない、熱処理し反転防止層11210を形成する。第1面側に、さらに層間絶縁膜が必要ななら絶縁膜を積層し、ガラス基板、セラミック基板、プラスチック基板等の絶縁基板11216を、接着剤等を用いて付着し、必要な窓開けを行なう。（たとえば、第1面貫通孔Rへの圧力伝達孔11217やコンタクト孔形成領域）絶縁基板11216のない領域では、絶縁膜11208や11204にコンタクト孔11214（11214-1）をあけて導電体膜を積層し、電極・配線11215（11215-1）を形成する。また、絶縁基板11216からコンタクト孔11214（11214-2）をあけて導電体膜を積層し、電極・配線11215（11215-2）を形成することもできる。絶縁基板11216の厚みが200 μ mである場合は、20 μ m程度の大きさのコンタクト孔を形成すれば良く、アスペクト比は10程度なので、エッチング選択比や導電体膜のカバレッジ等の問題はなく、コンタクト孔によるチップサイズの増大は殆ど問題はない。尚、チップサイズをさらに小さくしたければ、第2凹部Q1の形成領域上側の貫通孔近傍に拡散層11207-2、3を延ばせば良い。センサ感度は少し低下するが、これによる圧力変動が増大する分けではないので、その低下を考慮した設計をすれば良い。

[0048] 第2面側にガラス基板、セラミック基板、プラスチック基板等の絶縁基板絶縁基板11212を接着剤等を用いて付着させ、第2面側を保護し強化する。圧力伝達孔11213を設けてセンサ検出用凹部Q1へ圧力伝達できるようにする。ただし、絶対圧測定のためには、RかQのどちらかを開けないようにし、RまたはQの中の圧力を一定に保持する。凹部Q1の容量変化を精度良く高感度に検出するには、基板側壁1120-3および11200-4の厚みy3およびy4を薄くかつばらつきを小さく作製すると良い。たとえば、y3およびy4を3 μ m～20 μ m程度にし、厚みバラツキを10%以下、好適には5%以下に抑えると良い。一方、基板側壁1120-2および

11200-5の厚み y_2 および y_5 は厚くても良く、バラツキももっと大きくても良い。たとえば、 y_2 および y_5 は $20\mu\text{m}$ 以上にもできるので、第2面側に絶縁基板11212および絶縁基板11209-2や11209-3を通して、基板側壁11200-2や11200-5の底面（高濃度基板である）にコンタクト孔を形成し電極・配線を形成することもできる。絶縁基板11209-2や11209-3の部分において、絶縁基板11212を開口して、絶縁基板11209-2や11209-3上にコンタクト孔および電極配線を形成すれば、アスペクト比も小さくなり、小さなコンタクト孔および電極配線を作製できる。

[0049] この結果、第1面側に電極配線を形成するよりもチップサイズを小さくできる。この実施形態では、高濃度基板11201の厚みが基板側壁の深さに相当するので、第1貫通孔Rおよび第2凹部Qのエッチングのバラツキに依存せず、センサ精度が非常に良くなる。低濃度基板11202には反転防止層も形成されているので、電極11200-3および11200-4の間の電气的分離も充分である。両側の基板側壁11200-1および11200-6はセンサチップの防護壁となっている。ダイシングの負荷を減らすために、感光性膜パターン11211-1、4の幅を制御して、第2面凹部Qを形成時に基板側壁11200-1および11200-6の外側における複合基板11200をエッチングして薄くしておく。また、絶縁基板11216および11212についても同時に開口しておく。さらに、コンタクト孔形成時に同時にコンタクト孔をあけ、この部分から導電体膜を除去しておけば、ダイシング時は低濃度基板11202の一部だけとなる。ただし、これだけでウエハ全体の強度が保持できない場合は、たとえば、基板11212だけ残しておくということもできる。さらに、このエッチングした基板側壁11200-1や11200-6の側面に SiO_2 膜等の保護膜をCVD法等で積層しても良い。耐湿性向上のためには、 SiON 膜や SiN 膜が良い。

図4（d）は、高濃度基板11201の上面に低濃度基板11202が下面にも低濃度基板11230が存在する場合のセンサの構造およびその作製方

法を示す図である。図4（a）～（c）に示す構造と同じものは同じ番号を付している。第1面凹部R（R1、R2）は、垂直エッチングを行なうが、半導体基板11200（11201を挟んで上面に11202、下面に11230を貼り合わせた基板、または11201の両面に低濃度エピ層を成長させたエピタキシャル基板）の下部基板11230に達した段階でエッチングを終了して作製した凹部（垂直溝）である。従って半導体基板11200の下面には貫通しない。図4（c）において説明したように、半導体基板11200の上部の低濃度基板11202に反転防止層11205および不純物拡散層11207を形成する。第1面凹部Rの底部は低濃度基板11230（高濃度基板11201とは逆導電型）であるが、その底部に不純物拡散層が形成されても良いが、形成されなくても、基板側壁が高濃度基板でつながっているので問題ない。低濃度基板11230の不純物濃度は、反転しないように（この中に能動素子を作製しない）ある程度高い（たとえば、 $10^{16}/\text{cm}^3 \sim 10^{19}/\text{cm}^3$ ）方が良い。次に第1面凹部Rにマスク合わせして第2面凹部Qを形成する。図4（a）～（c）とは異なり、第1面凹部Rは貫通孔ではないので、絶縁基板を付着する必要はない。このとき、複合基板11200の第2面に絶縁膜を形成してから感光性膜をパターンニングしても良い。第2面凹部Qを形成後、低濃度基板11202の第2面凹部Q側に露出している部分（絶縁膜11221を形成してからでも良い）に反転防止層11210を形成することが望ましい。第2面凹部Qの内面および複合基板11200の第2面に保護膜としてSiO₂膜等の絶縁膜11221をCVD法、PVD法または酸化法で積層する。その後、第1面にコンタクト孔11214、電極・配線11215、絶縁基板11216を形成することは図4（a）～（c）と同様である。第2面側には絶縁基板11212を付着させ、必要な窓開け11213等を行なう。尚、複合基板11200の第2面の絶縁膜を除去して、ガラス基板11212を陽極接合で強固に接合しても良い。この実施形態では、ダイヤフラムの深さは、高濃度基板11201の厚みとほぼ等しくなることである。しかも絶縁基板11209を付着しなくて

も良いこと、第2面凹部形成時に絶縁基板11209をエッチングしなくても良く、Si基板をエッチングすれば良いので精度良い第2面凹部を形成できる。さらにセンサの駆動部に接合を用いていない（第1面凹部は複合基板を貫通していない。絶縁基板11209を使用していない。）ので、信頼性が増大する。

[0050] 図6は本発明の別の実施形態を示す。図6はこの実施形態の容量素子の幅方向における断面の斜視図である。本実施形態は、導電体基板2002に形成された貫通溝を上下（第1面および第2面）から絶縁基板で閉じて圧力伝達孔以外には外部に通じていない密閉空間を作り、圧力伝達孔からの圧力により変形する側壁を両側電極とする空間容量素子である。導電体基板2002には貫通溝W（W1、W2、W3）、V（V1、V2）が形成され、導電体基板2002の上面（第1面）に第2基板2006が接着し、導電体基板2002の下面（第2面）に第3基板2004が接着している。（導電体基板を第1基板とも呼ぶ。）導電体基板2002内に形成された貫通溝W（W1、W2、W3）、V（V1、V2）は、側面を導電体基板2002の側壁により、上部を第2基板2006により（従って、貫通溝の上面（第1面）は第2基板2006となる）、下部を第3基板2004により（従って、貫通溝の下面（第2面）は第3基板2004となる）、囲まれた閉空間となっている。貫通溝W（W1）と貫通溝V1を隔てる側壁2002-3と、貫通溝W（W1）と貫通溝V2を隔てる側壁2002-4とは、（貫通溝W1、V1、V2内の圧力が同じときは）略平行になっていて、この側壁2002-3および側壁2002-4は対向する両側電極となり、これらの側壁2002-3および側壁2002-4により挟まれた（貫通溝）空間W（W1）が静電容量空間となる。この両側電極の側壁2002-3および側壁2002-4の距離、すなわち貫通溝W1の幅をd、電極の面積、すなわち側壁2002-3および側壁2002-4の面積をSとすれば、この容量素子による容量Cは、 $C = \epsilon * S / d$ となる。（ ϵ は誘電率、本発明の静電容量空間は空間W1であるから、物質は空気等の気体で ϵ は真空誘電率にほぼ等しい

。)

[0051] 貫通溝W1には第2面側に接着した第3基板2004に圧力伝達孔T(T1)が形成され、第2面側(第3基板2004の下方から)の圧力P2がこの圧力伝達孔T(T1)を通じて貫通溝W1の内部に印加される。貫通溝V1およびV2には第1面側に接着した第2基板2006に圧力伝達孔S(S1、S2)が形成され、第1面側(第2基板2006の上方から)の圧力P1がこの圧力伝達孔S(S1、S2)を通じて貫通溝V1およびV2の内部に印加される。従って、側壁2002-3および2002-4は、貫通溝W1からの圧力と貫通溝V1およびV2との圧力差によって変形する。この変形により、電極間距離dが変化し、静電容量Cが変化する。T(T1)が形成されなければ、貫通溝W1は完全に密閉されているので、内部圧力は一定であり、この圧力とV1およびV2の圧力P1との差によってdが変化し静電容量も変化する。逆に、S1およびS2を形成されなければ、貫通溝V1およびV2は完全に密閉されているので、内部圧力は一定であり、この圧力とW1の圧力P2との差によってdが変化し静電容量も変化する。また、側壁2002-3や2002-4の厚みにより、同じ圧力差でも変形率が異なる。厚みが薄ければ変形率が大きくなる。この厚みは、既に明白なように、或いは後述するように、エッチング量や感光性膜の合わせ精度や感光性膜のパターン形成精度、導電体膜のエッチング精度(特にサイドエッチング量やそのばらつき)などによって薄くできる厚みが異なってくる。これらの精度が良くなると側壁の厚みをかなり薄くできる。薄くできれば変形量を大きくできるので感度が高くなる。現状のエッチング精度や感光性膜の合わせ精度や感光性膜の形成精度では、薄い方は約3 μ mの厚みが限界(エッチング量が約300 μ mの場合)であるが、今後の精度向上によりこれよりも薄い厚みの側壁を実現できるであろう。1 μ m以下でも可能となると思われる。

また厚みを薄くすると側壁の破壊強度も小さくなるので使用する圧力も考慮する必要がある。厚い側壁では変形量が小さく感度が悪くなるので小さな圧力差を検出することが困難となる。従って、使用圧力により、側壁の厚みを

変化させることも必要となる。さらに、この実施形態では導電体基板2002だけが変形するので、導電体基板の材質も重要となる。小さな圧力で変形量を大きくする場合には、ヤング率が小さな材料を用いると良い。導電体膜が高濃度不純物シリコン半導体基板のヤング率は約100GPa~200GPa（結晶方位依存性あり）であり、銅、チタンは約100GPa~130GPa、タングステンは約400GPa、アルミ合金は約70GPa、導電性高分子は約0.2~5GPa、導電性ゴムは約0.01~0.1GPaである。カーボンナノチューブは約1000GPa、鋼鉄で約200GPaである。本実施形態では、電極として使用可能な導電体は導電体基板2002として使用できる。加工性能から検討すれば、現状ではシリコンが精度良く加工できベターであるが、他の導電体材料でも良い。導電性ゴムや導電性高分子はヤング率が非常に小さいので微小な圧力変動を検出することができる。またカーボンナノチューブはヤング率が大きいので、高い圧力を検出するのに適している。尚、導電性が低い半導体や絶縁体基板でも貫通溝を形成後、貫通溝側面へ導電体膜を積層し、不要な側面（底面もあれば）の導電体膜はフォトリソ法およびエッチング法により導電体膜を除去すれば、本実施形態の構造で圧力センサを作製できる。

[0052] 導電体基板2002の側壁2002-3は容量素子の電極であるが、対向する電極2002-4とは電氣的に導通していない。側壁2002-3は貫通溝Vを隔てたもう一方の対向する側壁2002-2とつながっている。斜視図6では良く分からないが、貫通溝V1は側壁2002-3、これにつながる横側の側壁そしてそれにつながる側壁2002-2、さらにその横側に存在する側壁（この側壁は斜視図の断面側となる）につながり、その側壁が側壁2002-3につながって、貫通溝V1はこれらの側壁に囲まれている。これらの側壁はすべて導電体基板2002であるから、当然電氣的に接続している（要するに、一体物である）。これらの側壁の外側は空間（W1およびW2はつながっていて、全体空間はWとなっている）となっていて、導電体基板はなくなっていて、上下の第2基板2006および第3基板2004

によって支持されている。第3基板2004および第2基板2006とこれらの側壁は電気的には接続しない。第2基板2006および第3基板2004そのものは絶縁基板でなくとも良いが、導電体基板2002と電気的に接続しないようにする。すなわち、第2基板2006および第3基板2004が導電体基板や半導体基板であるときは、導電体基板2002と接着する部分には絶縁体を介在する必要がある。導電体基板2002と、第2基板2006および第3基板2004とを接続していないことを保証するには、第2基板2006および第3基板2004が絶縁体であることがベターである。たとえば、第2基板2006および第3基板2004が絶縁体であるガラス、石英や透明プラスチックであれば透明であるから、内部が観察でき合わせ精度も向上でき扱いやすい。

側壁2002-3や2002-2につながる側壁の外側空間は、貫通溝W(W1)およびW(W2)の空間と同じであり、同じ圧力となっていて、圧力伝達孔T(T1)が存在すれば第2面側の圧力P2と同じ圧力となる。従って、側壁2002-3と同様にそれ以外の側壁も溝V1の内部圧力P1とP2の圧力を受けている。側壁2002-3と同様に他の側壁も変形しても良いが、変形を小さくした方が容量素子の強度や信頼性を向上できるし、それらの変形が容量素子の特性に影響するので、変形を小さくした方が良い。そこで、容量素子を構成する側壁より厚くなるように形成する。ただし、側壁2002-3の横側につながる側壁の厚みが厚すぎると電極の端部の面積が大きくなる。この部分は電極の厚み方向で見ると厚みがかなり厚くなっている部分であり、殆ど変形しない部分であるから、面積を大きくしなくても良い。たとえば、側壁2002-3の横側につながる側壁の厚みは、側壁2002-3より少し厚めに形成するのが良い。また、この部分は角部になっているので、エッチング時の欠陥や歪や残留応力が残りやすいので、丸みを出して形成するのが良い。一方、側壁2002-3に対向する側壁2002-2はかなり厚くても構わない。この側壁2002-2の厚み（ここでは、基板厚みと区別する意味で幅と言った方が良いと考えられる）を厚くして容量素

子と第2基板および第3基板との接着強度を増大させることもできる。ただし、余り厚くするとセンサーのサイズが大きくなるので、全体のバランスを考えてこれらの厚みを決定するのが良い。

[0053] 容量素子の側壁2002-2と接着している第2基板2006にコンタクト孔2008(2008-1)を形成し、第2基板2006上に導電体膜2010を積層し、このコンタクト孔2008-1を被うようにして電極・配線2010(2010-1)をパターンニングし形成する。この電極・配線2010(2010-1)は他の静電容量素子や外部素子(たとえば、IC、トランジスタ、抵抗、インダクタ、コンデンサ等)と接続する。

また、側壁電極2002-4に対しても同様に、貫通溝V2は側壁電極2002-4につながるその横側の側壁、さらにそれらにつながる側壁2002-5によりその周囲を囲まれている。また上面(第1面)を第2基板2006によって、下面(第2面)を第3基板2004によって塞がれているので、貫通溝V2は完全に閉じた空間となっている。ただし、第2基板2006に圧力伝達孔S2が開いている場合には、第2面側、すなわち第2基板2006の外側の圧力P1がこの圧力伝達孔S2から貫通溝V2の内部に圧力が伝達して、貫通溝の内壁2002-4等に圧力P1が印加される。従って、側壁2002-4は貫通溝W1の内部圧力P2と貫通溝V2の内部圧力P1の差圧により変形し、その結果、電極2002-3および2002-4の電極間距離dが変化して電極2002-3および2002-4による静電容量が変化する。側壁電極2002-5と側壁2002-4は一体になっているので、電氣的につながっている。側壁2002-5と付着している第2基板2006にはコンタクト孔2008(2008-2)が開いていて、そこに電極・配線2010(2010-2)が形成される。これらの2つの電極2010-1および2010-2から静電容量を検出できる。貫通溝V2は側壁電極2002-4や側壁2002-5等の側壁によって隔離されていて、貫通溝V2を囲んでいる側壁電極2002-4や側壁2002-5等は他の導電体基板2002にはつながっていない。すなわち、側壁電極2002-

4や側壁2002-5等の一体となった側壁導電体基板2002は貫通溝W1やW3を含む空間Wに囲まれている。従って貫通溝W(W1、W2、W3)は1つのつながった空間である。図6においては、W2およびW3にも圧力伝達孔T(T2、T3)を形成しているが、貫通溝W(W1、W2、W3)へ迅速に圧力が伝達すれば、圧力伝達孔は1つでも良い。

[0054] 圧力伝達孔T(T1、T2、T3)は第3基板2004のごく1部分にあり、ただであり、大部分は連続している。(尚、汚染や強度上などの点で、圧力伝達孔Tを大きくあけても問題なければ大きくあけても良い。) また圧力伝達孔S(S1、S2)は第2基板2006のごく1部分にあり、ただであり大部分は連続している。(尚、汚染や強度上などの点で、圧力伝達孔Sを大きくあけても問題なければ大きくあけても良い。) 導電体基板2002は至る所で分離しているが、その上面および下面は第2基板2006および第3基板2004に強固に付着しているので大きな圧力差が生じても分離することはない。第2基板2006で言えば、2006-1~5で1つの容量素子(コンデンサ)を形成しているので、これを単位として1つの実装単位と考えることができる。すなわち1個の静電容量型圧力センサー(検出素子)である。貫通溝W1の静電容量を検出する1つの側壁電極2002-3およびこれと一体となった導電体側壁(2002-2等)並びに貫通溝W1の静電容量を検出するもう1つの側壁電極2002-4およびこれと一体となった導電体側壁(2002-5等)は貫通溝Wに囲まれており、この貫通溝Wは外側導電体側壁2002(2002-1、2002-6等)により囲まれている。従って、貫通溝Wは、上面は第2基板2006によって、下面は第3基板2004によって閉じていて、圧力伝達孔T(T1~T3)以外には外環境とはつながっていない閉空間となっている。

導電体基板2002の貫通溝(V1およびV2、或いはW1、W2、W3)を形成するとき、この容量素子を取り巻くように貫通溝V3やV4をあけておけば、導電体基板2002ではこれらの1つ1つの容量素子は分離している。このようにしても導電体基板2002は第2基板2006か第3基板2

004に強固に付着しているので、ばらばらになることはなく一体となった（1枚の）基板としてプロセス処理は問題なく可能である。1つの静電容量型圧力センサーパッケージの外側側壁は2002-1や2002-6やこれらにつながる導電体側壁である。（2002-7および2002-8は隣のセンサーパッケージの外側側壁である。）これらの側壁の内側が貫通溝空間Wであり、この貫通溝空間Wに囲まれて実際の容量素子が配置されている。一番外側の外側側壁は2002-1や2002-6やこれらにつながる導電体側壁の厚みはセンサーパッケージの強度を考慮して選択すれば良いので、非常に丈夫な圧力センサーパッケージを基板内に一度に大量に作成することができる。しかもLSIプロセスやLSI技術を使用できるので、精度良く作成できる。

[0055] さらに、第2基板2006に圧力伝達孔S（S1、S2）を形成するとき、これら1つ1つの容量素子を取り囲むように開口部S3やS4をあけておけば、第2基板2006ではこれらの1つ1つの容量素子は分離している。或いは、第3基板2004に圧力伝達孔T（T1～T3）を形成するとき、これら1つ1つの容量素子を取り囲むように開口部T4やT5に対応するような開口部を第3基板2004にあけておけば、第3基板2004ではこれらの1つ1つの容量素子は分離している。これらのプロセスにより、付着させた基板2002、2004および2006の基板は、基板の厚み方向において、1つ1つの容量素子はかなりの部分が分断した状態になる。従って、最後に1つ1つの容量素子、すなわち圧力センサー（検出素子）パッケージを形成するには、分離していない基板である第2基板2006または第3基板2004においてダイシングラインに相当するV3およびV4に沿ってダイシング等すれば良い。従って、ダイシングにおよぼす負荷が減るとともに既にダイシングラインが相当部分掘られているので非常に精度の良いダイシングが可能となり、ダイシングライン幅を通常より狭くできる。さらにダイシングする基板の厚みも薄くなるのでチップングや欠け等のダイシングにより欠陥も非常に少なくなり、ダイシング歩留まりが向上する。

導電体基板（ウエハ）2002の中に非常にたくさんのこのような容量素子を作ることができる。しかもこの容量素子はそれだけで1つのパッケージ（実装形態）とすることもできるので、1枚の導電体基板（ウエハ）2002から多数の圧力センサー（検出素子）を生産できる。しかも、用いる材料も少なく、プロセスも非常に簡単で容易なのでランニングコストも非常に小さくなる。

これまでにおよびこれから説明する本発明の凹部、貫通孔（溝）、または溝は、基板面（基板面は、上面（第1面、表面とも言う）および／または下面（第2面、裏面とも言う）であり、通常上面と下面は平行である。）に対して垂直な側面（基板側壁の側面）を持つ。最適には文字通り垂直である。しかし、凹部等はフォトリソ法+エッチング法、インプリント法等で形成されるので、完全に垂直（90度）にならない場合もある。特に側面を微視的に見れば、細かい凹凸が存在する場合（エッチング等により発生）もあり、実際は、正確に垂直パターンにならない場合もある。本発明で垂直と記載している場合は、垂直パターンをねらって作製するという意味であり、実際には完全な垂直パターンにならなくても垂直とみなしている。従って、本発明の凹部、貫通孔（溝）、または溝は、基板面に対して傾きが20度以下、好適には10度以下、もっと好適には5度以下、さらに好適には1度以下、さらにもっと好適には0.5度以下、最適には0.1度以下であることが望ましい。

[0056] 次に、本実施形態のプロセスの1例を詳細に説明する。図7は本実施形態の製造プロセスを説明する工程図である。図7(a)に示すように、導電体基板2002に第3基板2004を付着させた複合基板（或いは、接合基板や貼り合わせ基板と言っても良い。）の第3基板が付着していない方の面（これを上面、或いは第1面と呼ぶ）に絶縁膜2014を形成する。導電体基板2002は、高濃度不純物を含む低抵抗シリコン半導体基板（N+シリコン基板或いはP+シリコン基板）が取扱易くエッチングも簡単なのでベターであるが、他の導電体基板でも良い。金属基板やその他の導電体基板も使用可能で

ある。第3基板2004はガラス基板や石英基板や透明プラスチックなどの透明絶縁体基板がベターであるが、セラミック基板やプラスチック基板等の高分子材料基板などの絶縁基板でも良い。（透明基板でなくとも良い。）或いは、導電体基板や半導体基板を絶縁膜で被覆したものも使用できる。要するに、第3基板2004は導電体基板2002と直接導電しなければ良く、絶縁していれば良い。導電体基板2002と第3基板との付着は、接着層を用いて行なっても良い。当然この接着層は絶縁体である。そうでなければ、接着層を通して分離した導電体間で導通してしまうからである。

導電体基板2002および第3基板の接合面を清浄にすれば、常温接合法や熱接合等を用いて接着層を介さずに導電体基板2002と第3基板2004とを強固に接合することができる。またある程度温度を上げて拡散法や熔融法により導電体基板2002と第3基板2004とを強固に接合することができる。導電体基板がシリコン基板（N+基板、或いはP+基板）であり、第3基板がガラス基板である場合は、陽極接合法により、導電体基板2002と第3基板2004とを強固に接合することができる。接着層を用いる場合には、エポキシ系などの有機系接着剤、無機系接着剤など種々の絶縁タイプの接着剤を用いることができる。本発明のプロセスでも種々の熱処理が行われるし、製品が完成後も信頼性を確保する上では熱歪が発生するので、導電体基板2002および第3基板2004の熱膨張係数は近似している材料が好ましい。

[0057] 絶縁膜2014はシリコン酸化膜、シリコン窒化膜、有機系膜などの絶縁膜であり、導電体基板2002および第3基板2004を付着させた後は、余り高い温度の熱処理（約400℃～500℃以上）は熱歪や汚染や変質などの点で余り好ましくないので、CVD法やPVD法、或いは塗布法が良い。酸化法等の高温熱処理を使用する場合は、導電体基板2002および第3基板2004を付着させる前に行なうと良い。

次に、図7(b)に示すように、絶縁膜2014の上に感光性膜2016を形成し所望の形状にパターンニングし、感光性膜パターン2016（2016-1

、2、3、4、5、6）を形成する。次に、図7(c)に示すように、このパターンを用いて絶縁膜2014をエッチングし、さらに導電体基板2002をエッチングする。このエッチングされた部分が図6の斜視図で示す貫通溝W（W1、W2、W3）、V（V1、V2）となる。導電体基板の厚み a_1 はダイヤフラムの1辺となるので、かなり厚く、通常は約 $100\mu\text{m}$ 以上である。（もっと薄くしても良いが、圧力差による変化量が小さくなる。）また厚すぎるとエッチングばらつき量やサイドエッチング量オーバーエッチング量が大きくなるので、容量素子の特性も含めて総合的に a_1 を決定すると良い。通常は約 2.0mm 以下、好適には約 1.0mm 以下が良い。絶縁膜2014をエッチングするときに感光性パターン2016もある程度エッチングされるので、絶縁膜2014に対して感光性膜2016のエッチング選択比が高いものが良い。絶縁膜2014は、感光性膜2016と導電体膜2002との密着性が余り良くないときや、導電体膜からのパターンニング光の反射が大きくてパターンニング精度が悪いときなどに使用されるので、余り問題ない時は絶縁膜を形成せず、直接導電体膜2002上に感光性膜2016を形成しても良い。絶縁膜2014の厚み a_3 は上記目的のためには約 $0.5\mu\text{m}$ 程度以下で充分であるが、感光性膜2016と導電体膜2002とのエッチング選択比が充分でないときに、絶縁膜2014と導電体基板2002とのエッチング選択比が感光性膜2016と導電体膜2002とのエッチング選択比よりも大きいときや、絶縁膜2014を介在した方がサイドエッチング量が小さいときには、約 $0.5\mu\text{m}$ 以上の厚みの絶縁膜を適宜積層すれば良い。

[0058] 図7(c)においては、感光性パターンに合わせた精度の良い導電体基板の深い貫通溝を形成することが目的であるから、この目的に合致する方法を適宜選択する。 a_1 が約 $100\mu\text{m}$ で、感光性膜2016と導電体基板2002とのエッチング選択比が20あれば、感光性膜の厚み a_4 は約 $5\mu\text{m}$ より厚く形成されるようにする。 a_1 がこれより薄い場合選択比が大きければ a_4 はもっと薄くしても良い。逆に a_1 がこれより厚い場合選択比が小さければ a_4 は

もっと厚くしなければならない。ただし、絶縁膜 2014 を形成したときは、この絶縁膜 2014 の厚みも考慮する。パターンをできるだけ精度良く形成するためには、感光性膜 2016 のパターンをできるだけ垂直にし、そのパターンを用いた絶縁膜 2014 や導電体基板 2002 のエッチングをできるだけ垂直なエッチング形状となるようにする。感光性膜 2016 のパターンは露光マスクのパターンによって決まるので、この精度も重要である。

図 6 の斜視図からも分かるように、本発明の重要な点は容量素子を形成する側壁電極 2002-3 および 2002-4 の厚みをできるだけ正確にばらつきなく形成することである。この厚みは約 $1\ \mu\text{m}$ ～約 $20\ \mu\text{m}$ 程度である。

(圧力差が大きいときにはもっと厚くなる場合もある) この側壁電極 2002-3 や 2002-4 を形成するパターンは図 7 (c) の 2016-3 や 2016-4 のパターンである。このパターン幅が約 $1\ \mu\text{m}$ ～約 $20\ \mu\text{m}$ となる。他の部分はもっと幅が広くても良いし、形状(幅)のばらつきももっと大きくても良いので、この部分だけは注意が必要で、パターニング精度を良くする。約 $3\ \mu\text{m}$ の幅(壁の厚み)の導電性電極パターン(側壁)を形成するためには、感光性膜 2016-3 および 2016-4 の幅を約 $3\ \mu\text{m}$ 、厚み a_4 を約 $5\ \mu\text{m}$ として、サイドエッチングの非常に小さい異方性エッチング(たとえば、ボッシュ法などの深堀エッチング(DRIE)など)を用いて深い貫通溝 V、W を形成する。

本実施形態では、導電体基板 2002 は深さ方向(厚み a_1 方向)に完全にエッチングする。エッチング速度は基板深さ方向にも基板面内でもある程度ばらつくので、導電体基板 2002 を深さ方向に完全にエッチングするにはある程度のオーバーエッチングが必要となる。導電体基板 2002 と第 3 基板 2004 のエッチング速度の選択比が小さいと第 3 基板 2004 も場所により或る程度エッチングされてしまう。しかし、第 3 基板 2004 は導電体基板 2002 と異なる材質であるから、導電体膜 2002 と第 3 基板 2004 のエッチング選択比の大きなエッチング条件で導電体膜 2002 をエッチングすれば第 3 基板 2004 を殆どエッチングせずに導電体膜 2002 をエ

ッチングできる。たとえば、導電体基板2002として、 $300\mu\text{m}$ の厚み ($a_1 = 300\mu\text{m}$) のN+シリコン基板、第3基板2004として $50\mu\text{m}$ の厚み ($a_2 = 50\mu\text{m}$) のガラス基板を用いたときに、N+シリコン基板上に $1\mu\text{m}$ ($a_3 = 1\mu\text{m}$) のシリコン酸化膜 (SiO_2 膜)、感光性膜 (フォトレジスト膜) の厚みが $10\mu\text{m}$ ($a_4 = 10\mu\text{m}$)、感光性膜の幅を $5\mu\text{m}$ でパターンニングして、ボッシュ法、クライオ法、アルバック法等の深堀エッチング (DRIE) を用いて、所望の側壁 (幅約 $5\mu\text{m}$ 、深さ $300\mu\text{m}$ 、奥行き $600\mu\text{m}$) を形成できる。エッチングガスとしては、フッ素系ガス (CF_4 、 C_2F_6 、 C_3F_8 、 CHF_3 、 SF_6 等) や塩素系ガス (CCl_4 等) 等が用いられる。

[0059] 次に、図7(d)に示すように、感光性膜2016や絶縁膜2014を除去した後に、導電体基板2002に第2基板2006を付着する。この付着においても導電体基板2002に直接第2基板を接合しても良いし、接着層を介して接着しても良い。第2基板がガラス基板のときには陽極接合法も使用できる。また、絶縁膜2014を除去しなくても良ければ残しても良いし、新たに絶縁膜を形成してから導電体基板2002に第2基板を接着しても良い。特に貫通溝内部の導電体基板が露出して不具合を起こす恐れがある (汚染や劣化など) 場合には、保護膜として絶縁膜等を溝内部へ積層しても良い。この第2基板接着工程において、各貫通溝V (V1、V2) やW (W1、W2、W3) は密閉されるので、この後の工程で圧力伝達孔 (S、T) を形成しなければ、密閉状態のまま製品化され圧力が維持される。従って、図7(d)の工程のプロセス圧力状態が維持される。接着後密閉された貫通溝内部でアウトガスや反応ガスが発生して圧力が変動する場合もある。それを防止するために貫通溝内部にあらかじめこれらのガスを吸着する物質を置いても良い。第2の基板2006を導電体基板2002へ付着させた後で第2の基板をエッチング法や研磨法により薄くすることもできる。最初から薄い第2の基板を付着させる工程 (別基板に薄い第2の基板を貼りつけたものを導電体基板に付着させる) よりは取り扱い易いというメリットがある。

次に図7(e)に示すように、導電体基板2002と第2基板2006とを接着している部分で、導電体基板2002と接続すべき部分(2002-2や2002-5)にコンタクト孔2008(2008-1、2008-2)を形成する。このコンタクト孔は、導電体基板2002-3や2002-4などに形成することもできるが、この部分の幅は狭いので、もっと広い部分(2002-2や2002-5)に形成するのが良い。この領域はかなり広い領域となるので十分なサイズのコンタクト孔を形成できる。たとえば、貫通溝の奥行き(長さ)が約400 μ mであれば、長さ約400 μ mで、幅方向には圧力センサーの大きさに依存するサイズではあるが、2002-2や2002-5の領域は貫通溝の長さとのバランスから少なくとも約100 μ m程度は取ることができる(もちろん、これよりも小さいパッケージでも良ければ、もっと小さくもできる)。第2基板2006の厚みもかなり厚くなる(圧力センサーのパッケージの強度から約50 μ mは欲しいが、もちろん強度をそれほど高める必要がなければ、もっと薄くできる)が、2002-2や2002-5の領域を100 μ m程度にすれば、コンタクトサイズを50 μ m以上は取れるのでコンタクト孔のアスペクト比が1程度にはできる。コンタクトが大きければウエットエッチングも可能となる。たとえば、緩衝フッ酸水溶液(HF液+NH₄F液)やHF水溶液などのHF系溶液によるエッチングも可能となる。

[0060] 第2基板2006は絶縁体であることが望ましい。表面を絶縁膜で被覆した導電体基板にコンタクト孔2008を形成する場合は、コンタクト孔2008に導電体が露出してしまうので、再度絶縁膜を積層することになりプロセスが複雑となる。上記のように圧力センサーパッケージの強度等から第2基板2006の厚みを決定し、また圧力センサーパッケージのサイズと導電体基板との密着強度などからコンタクト孔を配置する導電体基板2002-2や2002-5のサイズを決め、次にコンタクト孔2008のサイズを決める。導電体膜2009や2010の形成しやすさ、導電体基板との接続の観点からは、コンタクト孔のサイズは広い方が良い。ただし、電極2010は

コンタクトサイズよりは大きくなること、その大きさが外部への接続の点で不具合が起きないほどの大きさであることなどを考慮してコンタクト孔のサイズを決めると良い。導電体膜2009や2010のコンタクト孔2008における被覆性（ステップカバレッジ）を良くするには、PVD方やCVD方の場合には、ステップカバレッジの観点からコンタクト孔にテーパーをつけた方が良い。そのためにはドライエッチングやウェットエッチングで等方エッチングを使うことができる。テーパーを形成するにはコンタクト形成領域はある程度の領域が必要であるが、本実施形態におけるコンタクト形成領域2002-5の部分は比較的広いのでコンタクト孔にテーパーを形成することができる。

尚、あらかじめ第2の基板2006にコンタクト孔2008を形成しておく（圧力伝達孔も同時に形成することができる）、そのコンタクト孔（+圧力伝達孔）付きの第2の基板2006を導電体基板2002に付着しても良い。コンタクト孔（+圧力伝達孔）付きの第2の基板2006を形成するプロセスは、本発明の容量素子形成プロセスと並行して行なうことができるので、作業工程の簡略化および作業時間の短縮化を実現できる。導電体基板2002との付着前に第2の基板2006へコンタクト孔（+圧力伝達孔）を形成する工程は実デバイスとしての導電体基板2002とは別個に行なっているので、比較的ラフな工程を取ることもできるし、コンタクト孔形成時における不良品をメインプロセスに持ちこまないという点で不良発生によるコスト増を低減できる。たとえば、コンタクト孔をウェットエッチングするときは、HF系溶液などに浸漬等するので、感光性膜の密着が悪いときにはその部分からHF系溶液が浸入して製品全体に影響を及ぼしてしまうが、第2基板だけを分けて工程を行ってれば、その損害を最小限に抑えることができる。第2の基板2006にはコンタクト孔（+圧力伝達孔）というパターンがついているので、導電体基板2002との付着工程においてはある程度正確なアライメントが必要となる。すなわち、コンタクト孔2008は導電体基板2002-5の領域に、圧力伝達孔Sは貫通溝Vの領域に来るように位

置合わせする必要がある。

[0061] 次に図7(f)に示すように、コンタクト孔2008(2008-1、2008-2)に導電体膜2009(2009-1、2009-2)を積層する。コンタクト孔だけに導電体膜を積層してコンタクト孔を平坦化させることもできる。たとえば、選択CVD法によりコンタクト孔に金属膜(たとえば、W)を選択成長させたり、メッキ法でコンタクト孔だけにメッキさせても良い。あるいは、第2基板2006上に導電体膜を積層してエッチバック法でコンタクト孔2008だけに導電体膜2009を残す方法も採用できる。また、導電性ペーストをスキージ法やスクリーン印刷法でコートしてコンタクト孔に導電性ペーストを埋め込む方法もある。あるいは、第2基板2006にマスクを密着させて導電性ペーストをスキージ法やスクリーン印刷法によりコンタクト孔2008に埋め込むこともできる。導電性ペースト(たとえば、半田ペースト)をコンタクト孔2008に埋め込むとともに厚く形成し、その後の熱処理により電極・配線2010も同時に形成できる。

次に導電体膜2010を積層し、コンタクト孔2008部分をカバーするとともに、所望の配線を行い電極・配線パターン2010(2010-1、2010-2)を形成する。導電体膜2009と2010はコンタクト孔2008で接続する。この導電体膜2010はアルミニウム(Al)、チタニウム(Ti)、クロム(Cr)、タングステン(W)、銅(Cu)、白金(Pt)、すず(Sn)、金(Au)等の金属膜やこれらの金属の合金膜やシリサイド膜、さらに導電性多結晶シリコン膜、導電性プラスチック等や各種導電体膜を使用できる。さらにはこれらの導電体膜を複数適宜選択して積層しても良い。導電体膜の形成方法として、スパッター等のPVD法やCVD法がある。あるいはメッキ法で形成することもできる。コンタクト孔は比較的大きくできるので、導電体膜2009をコンタクト孔2008に積層させなくても、導電体膜2010を直接コンタクト孔2008にも積層して電極・配線パターン2010(2010-1、2010-2)を形成しても良い。この方が工程を簡略にできる。導電体膜2009の積層でも同じであるが、

コンタクト孔2008に直接導電体膜2010を積層するときは、コンタクト孔に露出している導電体基板2002上に残っている不純物層（たとえば、酸化物や他の異物）を除去してから導電体膜2010の積層を行う必要がある。たとえば、PVD法やCVD法で金属膜などを積層する前に、HF系溶液等で前処理をして不純物層を除去する。スパッター等のPVD法の場合は逆スパッターを行ってから金属膜などを積層することもできる。CVD法の場合にはCF系等のエッチングガスを用いて軽くエッチングしてから金属膜などを積層することもできる。銅メッキ法を用いる場合は、CVD法やPVD法により、TiやTaなどの高融点金属、TiNやTaNなどの導電性窒化物、あるいはこれらの積層膜をバリアメタルとして積層した後、シード層のCu膜を積層して電解メッキによりCuメッキ層を形成する。その後必要な部分のメタル層を残して電極・配線パターン2010（2010-1、2010-2）を形成する。あるいは、Cuの電解メッキ前に電極・配線を形成すべき部分以外を感光性膜等で被って、電極・配線を形成すべき部分のみのCuメッキ層を形成した後、感光性膜を除去し、Cuメッキされていないシード層およびバリアメタルをエッチングして、Cuメッキ層の電極・配線パターン2010を形成する。さらにこの部分にバンプ金属（半田、金、銅、その他の金属や合金）を形成することもできる。貫通溝V1は側壁2002-3、2002-2、およびこれらの側壁をつなぐ側壁（図示されていないが、紙面に対して手前と後方に存在する）により取り囲まれているので、側壁導電体基板2002-2と2002-3は連続体となっている。従って、電極・配線2010-1は側壁2002-3に直接に接続している。一方、この側壁2002-3と対面するもう一方の電極となる側壁導電体基板2002-4もその両サイドにある側壁導電体基板（図示されていないが、紙面に対して手前と後方に存在する）を通じて幅の厚い側壁導電体基板2002-5につながっていて、電極・配線2010-2は側壁2002-4に直接に接続している。

[0062] 次に図7(g)に示すように、容量を示す貫通溝W1に対しては、第3基板2004に圧力伝達孔T（T1）を形成し、それと対抗する貫通溝V1およびV

2 に対しては、第2基板2006に圧力伝達孔S（S1、S2）を形成する。
（これらの圧力伝達孔はお互いに逆の基板に形成しても良い。）貫通溝W（W1）の空間は、貫通溝V1やV2を囲んでいる導電体側壁基板（2002-2および2002-3、或いは2002-4および2002-5）の周りさらに取り囲んでいて、貫通溝W（W1）はW（W2）およびW（W3）とつながっているため、圧力伝達孔T（T1）は、必ずしもこのW（W1）の部分でなくても良く、W2やW3の部分でも良い。この圧力伝達孔を通じて外界の圧力を導けば圧力差によって貫通溝V1やV2とW1との間の側壁2002-3や2002-4が変形しこれらの電極間容量が変化するので、電極・配線2010-1および2010-2を通して電気容量変化を検出することができる。

図6、図7および図8に示す容量素子は、導電体基板2002の厚みが容量素子の電極面積の1辺を決定するので、導電体基板2002のエッチング量のばらつきの影響を受けないことである。すなわち、導電体基板2002の厚みを a_1 （図7（c）に記載）とし、奥行き側の貫通溝V（V1、V2）の長さを b_1 （図8（a）に記載）とすれば、容量素子の電極面積は $a_1 * b_1$ となる。 b_1 も垂直エッチングでは殆ど変化しないので、容量素子の電極面積のばらつきは非常に小さくなる。従って、導電体基板内および導電体基板間の容量素子の特性ばらつきも非常に安定するので、歩留まりの高い製品を実現できる。

図7（c）のプロセスにおいて、感光性膜2016-3および2016-4のパターンによって形成される導電体パターンは2002-3および2002-4は幅に対して縦に非常に長くなっている。（紙面に垂直方向な奥行き方向は長い。）たとえば、幅が約 $1\mu\text{m}$ ～約 $20\mu\text{m}$ （エッチング精度が良ければ $1\mu\text{m}$ より幅の狭い導電体パターンを形成することができるし、ヤング率が小さな導電体の場合や圧力差が大きな圧力を検出する場合は $20\mu\text{m}$ よりもっと厚い導電体パターンでも良い。）で、高さが約 $50\mu\text{m}$ ～約 $500\mu\text{m}$ （約 $50\mu\text{m}$ より薄い導電体基板は導電体基板の取扱いに注意が必要で

あり、エッチングの方法や条件を最適化すれば約 $500\mu\text{m}$ より厚い基板の使用も可能である。)となる。従って、エッチングが大変であること、エッチング中やエッチング後において縦に長い側壁 $2002-3$ や $2002-4$ が変形しないかという恐れがあることなどを考慮すると、図9に示すプロセスを取ることもできる。(尚、パターン幅が約 $3\mu\text{m}$ でアスペクト比が50以上になると上記のような問題が発生する可能性がある。この場合でも振動の小さな装置を使い、風の起こらない低圧条件下で、第3基板 2004 を上にして第2基板 2006 を下側からゆっくりと付着させれば、上記の問題が発生しないようにすることもできる。)図9(a)は、図7(b)におけるプロセスと同じであるが、感光性パターン $2016-3$ および $2016-4$ の幅の狭いパターンを合わせて太いパターン $2016-7$ としたものである。この部分には、貫通溝 $W1$ を形成するのであるが、この段階ではまだ形成しない。 $2016-7$ のパターン幅は、 $2016-3$ の幅+ $2016-4$ の幅+ $W1$ の幅となっているので、かなり幅が広い。たとえば、 $2016-3$ の幅を $5\mu\text{m}$ 、 $2016-4$ の幅を $5\mu\text{m}$ 、 $W1$ の幅を $50\mu\text{m}$ とすると、 $2016-7$ のパターン幅は $60\mu\text{m}$ となる。

[0063] 次に図9(b)に示すように、感光性膜 2016 のパターンをマスクとして、絶縁膜 2014 および導電体膜 2002 を垂直にエッチングする。図7(c)に示すような細長い垂直のパターンがなくなったので、上記のような問題点が解消された。たとえば、 $2016-3$ の幅を $3\mu\text{m}$ 、 $2016-4$ の幅を $3\mu\text{m}$ 、 $W1$ の幅を $50\mu\text{m}$ とすると、感光性膜 $2016-7$ のパターン幅は $56\mu\text{m}$ であり、導電体基板の厚みを $300\mu\text{m}$ とすると、エッチング後の導電体基板 $2002-7$ のパターン幅は約 $56\mu\text{m}$ (アスペクト比は約5.4)となり、他の導電体基板のパターン 2002 ($2002-1$ 、 $2002-2$ 、 $2002-5$ 、 $2002-6$)と同程度になり、上記等の問題が解消している。次に感光性膜 2016 、絶縁膜 2014 を除去する。(絶縁膜 2014 は問題なければ残しても良い。或いは、直接導電体基板 2002 の上に感光性膜 2016 を密着性良くパターンニングでき、導電体基板 2002 のエッチ

ングも問題なければ絶縁膜 2014 を形成する必要はない。)

次に図 9 (c) に示すように、第 2 基板 2018 を導電体基板 2002 の第 1 面側に付着させる。第 2 基板 2018 は導電体基板 2002 と導通しないようにする。またコンタクト孔も形成されるので第 2 基板 2018 は絶縁体が好ましい。たとえば、ガラス基板や石英基板や透明プラスチックのような透明絶縁体が内部も観察しやすいが、セラミックや高分子材料などの不透明な絶縁体でも良い。導電体基板 2002 がシリコン基板で絶縁基板 2018 がガラス基板の場合には、陽極接合法を用いて、導電体基板 2002 と絶縁基板 2018 を強固に接合できる。また、導電体基板 2002 と絶縁基板 2018 の接着には、直接接合法や接着層を使用することもできる。これらの接合法は、導電体基板 2002 および絶縁基板 2018 の材質や形状、プロセスなどを考えて適宜最良な方法を選択できる。この方法による導電体基板 2002 には図 7 の 2002-3 や 2002-4 のような細長い形状のパターンがないので、第 2 基板 2018 を導電体基板 2002 へ接着することは容易である。もっとパターン幅が狭くなって、たとえば、エッチング後の導電体基板 202-7 のパターン幅が約 $16\text{ }\mu\text{m}$ 程度 (2016-3 の幅を $3\text{ }\mu\text{m}$ 、2016-4 の幅を $3\text{ }\mu\text{m}$ 、W1 の幅を $10\text{ }\mu\text{m}$ とすると、感光性膜 2016-7 のパターン幅は約 $16\text{ }\mu\text{m}$ となる) でも、導電体基板 2002 の厚み a_1 が約 $300\text{ }\mu\text{m}$ 程度 (アスペクト比約 18.8) の場合には、導電体基板 (たとえば、シリコン基板) 2002-7 を変形させずに垂直なパターンのまま第 2 基板 2018 に問題なく付着させることができる。

[0064] 次に図 9 (d) に示すように、第 3 基板 2004 に (第 2 面側に) 感光性膜 2020 を形成しパターンニングし、貫通溝 W1 形成用の窓 2022 をあける。この窓からまず第 3 基板 2004 を垂直に窓あけする。次に図 9 (e) に示すように、この 2004 にあけられた窓 2022 から導電体基板 2002 を垂直にエッチングし、第 2 基板 2018 に達するまでエッチングし、貫通溝 W1 を形成する。貫通溝 W1 においては、その底に導電体材料を残さないように完全にエッチングすることが望ましい。感光性膜 2002 のパターン合わせは

、貫通溝V1やV2と正確に行なう必要がある。第3基板2004が透明基板であれば、第2面側から直接マスク合わせができるので非常に精度良く合わせることができる。

透明基板でも光や電磁波の透過や反射に問題があれば、感光性膜2020を形成する前に第3基板2004を薄くすれば良い。第3基板2004を薄くする方法として、研磨法（CMPやBG法）やエッチング法、その他種々の方法がある。第3基板2004を薄くすれば、第1面側から光や電磁波を照射して、薄くなった第3基板を透過する光や電磁波を利用して、貫通溝V1やV2のパターンに合わせて感光性膜2020を精度良くパターン合わせできる。このような方法を用いることにより、たとえば貫通溝V1やV2のパターンに対して、感光性膜2020の合わせ精度を現状でも約0.1 μm ～約0.5 μm 程度、或いは約0.5 μm ～約1.0 μm ～約2.0 μm 程度にはできるので、エッチング後の導電体基板の側壁2002-3や2002-4の厚み（幅方向）を非常に薄くできる。現状の方法でも約2 μm でも可能であるから、将来はもっと薄くできる。この方法のさらなる利点は、細長い導電体基板の側壁2002-3や2002-4を形成する前に第2基板2018および第3基板2004で導電体基板2002を確実に接着して押さえているので、エッチング後でも細長い形状パターン2002-3や2002-4が変形したり、最悪は倒れたり折れたりする危険性がなくなることである。マスク工程が1つ増えて、エッチング工程なども増えるがプロセス安定性を向上することができる。

次に図9(f)に示すように、感光性膜2020をリムーブする。このままでも容量素子（圧力センサー）パッケージとして使用できるが、第3基板2004の上にさらに第4基板2024を接着しても良い。特に、貫通溝W1を閉鎖したいときは必須であるし、第3基板を薄くして強度が小さくなった場合にも第4基板2024を接着すれば強度を大きくすることができる。第4基板は絶縁体である必要はなく、半導体基板でも導電体基板でも使用できる。尚、貫通溝W2やW3はその両側の側壁は幅が広いので、図9においては貫

通溝V 1やV 2と同時に形成したが、貫通溝W 1と同時に形成しても良い。このW 2やW 3の合わせは、W 1の合わせほど正確さは必要はない。（ただし、W 1のような貫通溝をたくさん作成するときは、それに隣接するV 1やV 2との合わせを精度良く行なう必要があることは当然である。）この後、図7(e)以降に示す工程と同様のプロセスを行う。

[0065] 図8(a)～(c)は、図6および図7に示す実施形態によって作成した1つの容量素子（圧力センサー）の投影図を模式的に示したものである。図8(b)は図7(g)とほぼ同じで正面図を示す。図8(a)は上面図（或いは平面図）である。図8(b)はこの平面図のA 1－A 2における断面を正面から見た図と考えることができる。図8(c)は平面図のB 1－B 2における断面を右側面から見た図と考えることができる。図8(a)～(c)により、貫通溝V（V 1、V 2）を導電体2002が取り囲んでおり、この導電体2002を貫通溝W（W 1、W 2、W 3）が取り巻いていること、導電体基板2002（2002-2、2002-3）は内部でつながっていること、導電体基板2002（2002-4、2002-5）は内部でつながっていること、導電体基板2002（2002-2、2002-3）と導電体基板2002（2002-4、2002-5）は分離して接続していないこと、導電体基板2002（2002-1、2002-6）はつながっていて、貫通溝W（W 1、W 2、W 3）を取り囲み、1つの容量素子パッケージ（圧力センサーパッケージ）を形成していること、貫通溝V（V 1、V 2）およびW（W 1、W 2、W 3）につながるそれぞれの圧力伝達孔S（S 1、S 2）およびT（T 1）はそれぞれ互いに逆側の第3基板2004または第2基板2006側にあいていること、これらの孔に圧力伝達ラインをつなげれば、貫通溝V（V 1、V 2）およびW（W 1、W 2、W 3）に圧力を伝達できること、或いは容量素子（圧力センサー）パッケージの第1面（上面）から圧力P 1をかけ、容量素子（圧力センサー）パッケージの第2面（下面）から圧力P 2をかけると、それぞれの圧力が貫通溝V（V 1、V 2）や貫通溝W（W 1、W 2、W 3）の内部に伝達することなどが非常に良く理解できる。（尚、圧力

伝達孔SおよびTは同じ基板（2004や2006）に形成しても良いし、互いに逆基板に形成しても良いし、両方の基板に形成することもできることも分かる。どのように圧力をこれらの孔に導くかによって適宜選択すれば良い。）

静電容量素子を構成する対向電極は、2002-3および2002-4である。この対向電極である導電体側壁電極2002-3は、側壁2002-7および側壁2002-8につながり、さらに2002-2につながる。導電体側壁電極2002-3は圧力差 $P_1 - P_2$ により変形できるように幅（厚み）を選定するが、他の側壁2002（2002-2、7、8）は、圧力差により変形をできるだけ小さくすると良い。そのためには導電体側壁電極2002-3よりも厚く形成する。たとえば、導電体側壁電極2002-3の幅（厚み）が $3\mu\text{m} \sim 10\mu\text{m}$ であれば、その他の側壁2002（2002-2、7、8）の厚みの3倍以上とする。導電体側壁電極2002-3の幅（厚み）が $10\mu\text{m} \sim 20\mu\text{m}$ なら、その他の側壁2002（2002-2、7、8）の厚みの2倍以上とする。このようにすることにより、V1溝を囲む側壁2002（2002-2、7、8）の強度を十分に確保できる。しかも導電体側壁電極2002-3の圧力差による変形をスムーズに行なわせることができる。もう1つの対向電極である導電体側壁電極2002-4につながる側壁に関しても同様である。

容量素子パッケージの外側側壁である側壁2002（2002-1、6、8、9）はパッケージを保護しているので、十分な強度が必要である。図8（a）～（c）では幅（厚み）を余り大きく描いていないが、幅（厚み）を充分大きくして外部からの力に耐えるようにする必要がある。シリコンの場合通常的环境では $50\mu\text{m}$ 以上あれば良いが、使用環境によってはもっと厚くした方が良い。上面の第2の基板2006も同様であるが、ガラス基板の場合には通常約 $50\mu\text{m}$ 以上あれば良いが、使用環境によってはもっと厚くした方が良い。下面の第3の基板2004も同様であるが、ガラス基板の場合には通常約 $50\mu\text{m}$ 以上あれば良いが、使用環境によってはもっと厚くした

方が良い。また、図8(a)において、一番外側の点線Xで囲まれる部分が1つの容量素子（圧力センサー）パッケージの平面的なサイズを示す。非常に小さなサイズの容量素子（圧力センサー）パッケージを実現できることが分かる。たとえば、導電体基板の厚さを $300\mu\text{m}$ 、側壁電極の長さを $300\mu\text{m}$ 、W1の幅dを $20\mu\text{m}$ 、側壁電極2002-3につながる導電体の幅（A1-A2方向）を $100\mu\text{m}$ 、側壁電極2002-4につながる導電体の幅（A1-A2方向）を $100\mu\text{m}$ 、W（W2、W3）の幅を $50\mu\text{m}$ 、外側を取り囲む側壁2002（2002-1、6、9、10）の幅（厚み）を $100\mu\text{m}$ 、Xとこの外側側壁2002（2002-1、6、9、10）との距離を $10\mu\text{m}$ とすれば、1つのパッケージの大きさ（Xの大きさ）は、横方向（A1-A2方向）が 0.54mm 、縦方向（B1-B2方向）が 0.62mm となる。

[0066] 図8(d)は、容量素子（圧力センサー）パッケージを実装基板に搭載したときの模式図を示す。（種々のタイプに適用可能）図7で示すプロセスの後、第3基板2004に外枠足2030（2030-1、2030-2）および補強足2032（2032-1、2032-2）を取りつける。外枠足2030は実装基板に取り付けた時に、容量素子（圧力センサー）パッケージを桁上げして、この枠の中に圧力を閉じ込めるために周囲が連続した枠となっている。従って2030-1と2030-2は連続している。しかも外枠足2030は、内部を気密に保持できる（圧力空間Uを形成する）ように実装基板に確実に付着している。

補強足2032は容量素子（圧力センサー）パッケージが変形しないようにするためのもので、外枠足2030とともに実装基板に取り付けて容量素子（圧力センサー）パッケージを支えている。従って、外枠足2030（2030-1、2030-2）および補強足2032（2032-1、2032-2）の高さは同じで同じ材質のものが望ましく、第3基板2004に同時に取り付けることができる。別基板にこれらの外枠足2030および補強足2032を多数取りつけておき、この別基板から一括で第3基板に転写すれ

ば、多数の外枠足2030および補強足2032を一挙に第3基板に接着できるので、非常に簡単に安価に速く作成できる。尚、第3基板2004に外枠足2030（2030-1、2030-2）および補強足2032（2032-1、2032-2）を接着するときに接着層を用いても良い。

第2基板側にも、枠体2034（2034-1、2034-2）が第2基板2006に取り付けられ、さらにこの枠体2034の上に蓋2036が取り付けられ、この枠体2034と蓋2036によって第1面側の圧力伝達孔S（S1、S2）が覆われていて、これらに囲まれた空間Zは圧力伝達孔S（S1、S2）を通して貫通溝V（V1、V2）と同じ圧力空間となる。この空間Zから圧力が漏れないようにこれらの接着は確実に行なう必要がある。

枠体2034も図7に示すプロセスの後に、枠体2034を第2基板2006に接着する。さらにその上に蓋2036を接着する。或いは、先に枠体2034に蓋2036を取りつけたものを第2基板2006に接着しても良い。これらも多数個を一括して一挙に第2基板に接着できるので、非常に簡単に安価に速く作成できる。枠体2034の上に蓋2036を接着するときに接着層を用いても良い。尚、枠体2034（2034-1、2034-2）を第2基板2006に接着するときも接着層を用いても良い。

[0067] 以上のようにして基板上に作成された容量素子（圧力センサー）をダイシング等で個片にすれば、1つ1つの容量素子（圧力センサー）パッケージができる。このパッケージを図8（d）に示すように、実装基板2040に搭載する。実装基板2040と容量素子（圧力センサー）パッケージの枠体2030や2032に接着剤を介して取り付けても良い。特に外枠足2030と第3基板2004と実装基板2040で囲む空間Uは圧力伝達孔T（T1）を通して貫通溝W（W1、W2、W3）につながり、同じ圧力空間となるので、実装基板2040と容量素子（圧力センサー）パッケージの枠体2030の接着は圧力漏れがないように確実に行なう必要がある。

実装基板には電極・配線層2042（2042-1、2042-2）が形成されていて、容量素子（圧力センサー）パッケージの電極・配線2010（

2010-1、2010-2)とワイヤ2044(2044-1、2044-2)等で接続する。実装基板に形成された電極・配線層2042(2042-1、2042-2)はICやトランジスタやその他に能動素子などに接続され、容量素子(圧力センサー)パッケージで検出した容量変化から圧力を計算することが可能となる。圧力空間UやZは検出すべき圧力を有する種々の環境や機器に接続して、そこから圧力空間UやZに圧力を導く。必要であれば、圧力空間Uに関しては枠体2030や実装基板にさらに圧力伝達孔を設けたり、圧力空間Zに関しては枠体2034や蓋2036にさらに圧力伝達孔を設けることもできる。尚、図8(d)に示すような外枠足や枠体を形成しなくとも、図8(a)～(c)に示す容量素子(圧力センサー)パッケージでも、測定環境や測定対象によっては圧力を測定できることは言うまでもない。

[0068] 図10(a)～(c)は、本発明の実施形態のバリエーションである。図10(a)は平面的に見たもので、図10(b)は図10(a)におけるA1-A2断面を側面から見た図で、図10(c)はB1-B2断面を側面から見た図である。5001は本発明の容量素子(パッケージ)の単位サイズを示しているだけのもので、スクライブラインと考えると良く、この繰り返しで基板(ウエハ)内に本発明の容量素子を多数個作製できることを意味する。5002は導電体基板、5003は貫通溝(これまで説明したWに相当する。)、5004は貫通溝5003と導電体内では接続しない貫通溝(これまで説明したVに相当する。)、(貫通溝5003や5004は、空間となっているので、貫通溝空間と称することもある。5007は導電体基板5002と導電膜(電極・配線)5008とを接続するためのプレート5009に開けたコンタクト孔、このコンタクト孔には導電膜(これも5007とすることもある)が入っていて導電膜(電極・配線)5008と導電体基板5002と接続する。コンタクト孔5007に入る導電膜は導電膜(電極・配線)5008と兼用(同じ)しても良い。コンタクト孔5007や電極・配線5008のパターンは導電体5002(5002-1、5002-2)とコンタクトでき

れば図に示された位置に限定されないことは言うまでもない。たとえば、コンタクト孔5007-1や電極・配線5008-1は、導電体基板5002-3、5002-4、さらには5002-2の上でも良い。（ただし、5002-2の領域が狭ければ、コンタクト孔は形成できても配線・電極を配置するには狭すぎる場合は、配線・電極を広い部分に引きまわして持って来れば良い。

5009は導電体基板の上面（第1面）に付着させたプレート（基板と言っても良い）で、基本的には絶縁基板が良い。内部が見えること、マスク合わせの点から、ガラスや石英や透明プラスチックや透明高分子（或いはこれらの複合体）等の透明絶縁体が良い。マスク合わせ時の光（可視光以外の光も含まれる）を透過する材料でも良い。あるいは、マスク合わせ時に必要な光量が透過できる程度の材料でも良い。このことは、光の透過率が低くても光の強度を上げてマスク合わせに必要な光量を確保できれば、そのような材料やそのような厚みを有する材料でも良いということを意味し、逆にマスク合わせ前にプレートの厚みを薄くしてマスク合わせに必要な光量を確保できれば、そのような材料でも良い。

5010は導電体基板の下面（第2面）に付着させたプレート（基板と言っても良い）で、絶縁基板が良い。内部が見えること、マスク合わせの点から、ガラスや石英や透明高分子（或いはこれらの複合体）等の透明絶縁体が良い。（上述したことも含まれることも言うまでもない。尚、これまでに記載したもの、これ以降に記載したものについても同様である。さらに、他の表現や内容についても、本出願文書に具体的に記載していなくても、類似の表現や簡単に記載しているものについては、他の所で別の表現や詳細に記載しているもの（で矛盾なく適用できるもの）が適用できることは当然である。

）本実施形態では、スクライブライン5001や貫通溝空間5003-1の所でプレート5010を分離すれば、電極・配線5008-1と5008-2は接続しないので、プレート5010は導電体でも良い。ただ、分離したプレート5010の間に、実装後に導電性物質（水分やゴミも含む）が入る

可能性があるのも、その対策を考える必要がある。たとえば、貫通溝空間5003-1に圧力を導くためにカバーで覆うなどの方法がある。このことはプレート5009にも適用できる。すなわち、スクライブライン5001や貫通溝空間5003-1の所でプレート5009を分離すれば、プレート5009は導電体でも良い。プレート5009を導電体とすればコンタクト孔5007(5007-1や5007-2)や電極・配線5008(5008-1や5008-2)も不要となり、直接にこの導電体基板であるプレート5009と接続すれば良い。従って、このような容量素子(圧力センサー)を使用できる環境では、非常にコストの低いものを作成することが可能となる。ただし、プレート5009か5010で導電体基板5002を固定しなければならないので、どちらも導電体基板とすることはできない。(導電体基板を絶縁体で被覆する方法はある)

図10(a)~(c)に示す実施形態では、導電体基板5002-2が薄いダイヤフラムとなっていて、この導電体基板5002-2が容量素子の一方の電極となる。容量素子のもう1つの対向電極は5002-1で、幅が厚い電極となっていて、ダイヤフラムの役目は果たさない。この容量素子の電極5002-1と5002-2は、貫通溝空間5004の圧力P1と貫通溝空間5003-1の圧力P2が同じときには、距離がc1の平行平板型容量素子となっている。ダイヤフラムは片側の5002-2だけなので、両側にダイヤフラムがある場合に比較するとc1の変形量は小さくなる。導電体基板5002-2の幅方向厚みc2を調節することにより、同じ圧力差でも変形量を調整することができる。

[0069] 本実施形態の圧力センサーでは、貫通溝空間5004や5003は外部に開放されている(貫通溝空間5004は紙面左方へ開放されている。)ので、このままで実装してもP1とP2は同じ圧力となるので、実装段階で貫通溝空間5004と5003(特に5003-1)を分離しておく必要がある。貫通溝5004を囲む導電体基板5002-2、5002-3、5002-4のうち、5002-3、5002-4は圧力差により変形させないように

した方が、容量素子の特性が安定する。従って、導電体基板5002-3、5002-4の幅方向厚みは導電体基板5002-2より厚くする。これにより、圧力差により、5002-2だけが大きく変形する。

側壁電極5002-2の長さを c_3 、導電体基板厚みを c_4 とすると、側壁電極5002-2の面積（ダイヤフラムの面積）は、 $c_3 * c_4$ となる。側壁電極5002-2は矩形（正方形や長方形）形状であり、上面がプレート5009で、下面がプレート5010で、側面が5002-3および5002-4で固定されている。尚この実施形態では、貫通溝5004を形成しておけば、ダイシングだけでも形成できる。たとえば、貫通溝5003の全体は形成せずに（導電体基板5002-1と5002-2はつながった状態で）、5003-1の貫通溝をダイシングにより形成する（これにより、導電体基板5002-1と5002-2は分離する）。上面側プレート5009からダイシングするときは、下面側プレート5010側を完全に切断すると容量として使えないので、深さ方向において下面側プレート5010の1部だけダイシングする（理想的には、導電体基板5002だけを完全に切断して下面側プレート5010は切断しない）。導電体基板5002は深さ方向に完全にダイシングする。その次に、点線で示す5001のラインでプレート5009、その下の導電体基板5002、さらにその下のプレート5010をダイシングする。これによって、容量素子型圧力センサーを形成できる。この場合の電極間距離 c_1 （貫通溝5003-1の溝幅）はダイシング時のダイシング幅となる。また、ダイヤフラム側壁電極の幅 c_2 はダイシングの合わせ精度にも依存して来る。

[0070] 切断刃や切断ワイヤを用いたダイシングの代わりにレーザーで行うこともできる。特に貫通溝5003の形成にはレーザーの方が、貫通溝5004に精度良く合わせることができるので、ダイヤフラム部分の厚み c_2 を精度良く作ることができる。たとえば、導電体基板5002がシリコン基板である場合、Nd:YVO₄レーザーやCO₂レーザー等を用いて精度良くレーザーダイシングできる。

さらに導電体基板5002を切断できるレーザーで、プレート5010を切断できないレーザーを用いれば、プレート5010を殆ど削らずに導電体基板5002を完全に分離できる。たとえば、プレート5009およびプレート5010が透明ガラス基板、導電体基板5002がシリコン基板（N+またはP+）であるとき、ガラスを透過し、シリコンを効率良く切断できるたとえばYAGレーザー（波長 $\lambda = 1.064 \mu\text{m}$ ）を用いて導電体基板5002を切断できる。貫通溝5004とのアライメントは透明基板であるプレート5009や5010から貫通溝5004の位置情報を読み取り、この貫通溝5004の位置をもとにして、レーザー光を走査（スキャン）すれば良い。或いは、マスク合わせを行いマスクに形成されたパターンからレーザー光を照射すれば良い。レーザー光の照射側にあるプレートをあらかじめ除去（これもレーザーで可能、たとえば、エキシマレーザーや紫外線レーザーなどがある。）しておけば、レーザー照射により除去された物質はそこから排除できる。貫通溝5002-2の上のプレート5009および／または5010を残しておきたければ、あらかじめダイシングライン5001に沿うプレート5009をレーザーで除去し（この部分のプレートは最終的にはなくなるので除去しておいても良い。）、さらに導電体基板5002をやはりレーザー光で除去しておけば、このスクライブラインに沿う空間から切断された物質（シリコンガスなど）を排除できる。尚、スクライブラインに沿う導電体基板5002を除去したときに、プレート5010を残しておけば、個片化してバラバラになることはない。

その他、貫通溝5003-1の形成はドライエッチング法（DRIE法）を用いても良い。以上のように本実施形態は非常に簡便なプロセスで圧力センサーを作製できる。

[0071] 図10（d）～（e）は、図10（a）～（c）に示したもののさらに変形した実施形態である。図10（d）が平面図で、図10（e）が図10（d）のA1-A2における断面図で、図10（f）が図10（d）のB1-B2における断面図である。図10（d）および図10（e）から分かるように、貫通

溝5004は導電体基板5002に囲まれている。従って、貫通溝空間5004は上方がプレート5009で、下方がプレート5010で、側面が導電体基板5002（5002-2、5002-3、5002-4、5002-5）によって囲まれた閉空間となっている（図10（a）～（c）の実施形態は、導電体基板の側壁5002-5がなく開口されている。）がプレート5009或いはプレート5010を導電体基板5002に付着するときの圧力によって決定される圧力で閉じ込められる。この貫通溝の中に気体吸着物質を入れておけば貫通溝の中の圧力を真空に近い低圧にすることもできる。或いは気体発生物質を入れておけば、プレート5009およびプレート5010を導電体基板5002に付着して完全密閉した後に、その気体発生物質から気体を出せば所望の圧力にすることもできる。たとえば、この圧力センサーの使用温度を $T_1 \sim T_2$ （ $T_1 < T_2$ ）の間としたとき、気体発生物質の凝固温度（或いは融点、或いは固相－液相の相転移点）が T_3 、気体発生物質の沸点（或いは、液相－気相の相転移点）が T_4 、気体発生物質の昇華温度（昇華点、或いは固相－気相の相転移点）が T_5 であるとき、 $T_4 < T_1$ の固体物質を、固体状態で貫通溝の中に入れて密閉する。従って、密閉するときの温度（ T_6 ）は $T_6 < T_3$ である。或いは、 $T_4 < T_1$ の液体物質を、液体状態で貫通溝の中に入れて密閉する。従って、密閉するときの温度（ T_6 ）は $T_6 < T_4$ である。或いは、 $T_5 < T_1$ の固体物質を、固体状態で貫通溝の中に入れて密閉する。従って、密閉するときの温度（ T_6 ）は $T_6 < T_5$ である。ただし、この物質が、特に気体状態のときに貫通溝内部の物質（上記の例では、ガラスやシリコン）と反応しないようにすることが重要である。固体物質や液体物質がどの程度の気体量になるのかや、貫通溝の体積も分かっているので、 $T_1 \sim T_2$ のある温度で貫通溝内部の圧力は計算できる。従って、貫通溝内の圧力を知ることができるので、その圧力を用いて貫通溝5003-1の圧力を知ることができる。このことは本発明のすべての実施形態に応用できることは言うまでもない。

[0072] 貫通溝5004を密閉したくなければ、すなわち外部の圧力を導入する場合

には、圧力伝達孔 5012 をプレート 5009 に開ければ良い。この貫通溝 5012 はコンタクト孔 5007 を形成するとき、圧力伝達孔 5012 のパターニングも含めて同時に形成できる。この後導電性膜を形成するので、この圧力伝達孔 5004 の中や貫通溝の中にも入りこむことを考慮する必要がある。また、圧力伝達孔 5012 を形成するとき、そのエッチングガスやエッチング液やエッチング後の物質（気体、液体、或いは固体）も貫通溝の中に入りこむ。また、コンタクト孔や圧力伝達孔作成用の感光性膜やその残膜や現像液等も入り込む恐れがある。それらがこの後のプロセスや使用時に問題を起こす可能性があれば、それらの物質を除去できる処置を行うと良い。たとえば、液体であれば、水洗して乾燥すれば良い。固体であればそれをエッチングする物質（液体、気体）を入れて、その後水洗して乾燥すれば良い。しかし、このような問題を発生させないために、電極・配線 5008（5008-1、5008-2）を形成後（保護膜を形成するなら、その後）に、レーザーで圧力伝達孔 5012 を開ける方法もある。

或いは、最初から圧力伝達孔 5012 やコンタクト孔 5007 を形成したプレート 5009 を導電体基板 5002 に付着させても良い。接着層を用いても圧力伝達孔 5012 やコンタクト孔 5007 に残った接着層を除去すれば良い。このようにすれば、プレートにコンタクト孔や圧力伝達孔をあけるプロセスを別に行っておけば良いので、プロセスが短くなり製品作成時間が短くなる。このコンタクト孔や圧力伝達孔の合わせは余り精度は必要がないので、導電体基板 5002 とプレート 5009 との合わせに影響はない。

[0073] 図 10（d）～（f）に示す実施形態では圧力伝達孔 5012 を作製しない場合には、貫通溝 5004 の圧力 P1 と外部とつながった貫通溝 5003-1 の圧力 P2 との差圧で導電体基板の側壁のダイヤフラム 5002-2 が変形する。尚、貫通溝周囲が導電体基板で露出して問題があれば、保護膜を積層するなどして保護すれば良い。保護膜としては、導電体膜が触れる環境によって適宜、材料と厚みを選択すれば良い。耐湿性向上にはシリコン窒化膜やシリコン酸窒化膜が良い。また、この図 10（d）～（f）では圧力伝達

孔をプレート5009に形成したが、プレート5010に形成しても良い。コンタクト孔および電極・配線もプレート5010に形成しても良い。プレート5009と5010は同じ材料でも良いので、その場合には上下逆転して考えることもできる。

尚、図10(d)～(f)に示す容量素子は、図10(a)～(c)で説明した場合と同様に、貫通溝5003をダイシングで形成することもできる。貫通溝5003-1の溝幅c1はダイシングで決まる。プレート5009および5010のどちらかはダイシングせずに残しておく必要がある。どちらも残して貫通溝5003だけダイシングする場合には適当な波長や強度を持つレーザーを用いてダイシングすると良いが、その場合でもダイシングライン5001においてはプレート5009も5010も切断する必要がある。

[0074] 図11(a)～(c)は図10(d)～(f)で示した導電体5002の内部に貫通溝5004がありダイヤフラムとなる導電体基板側壁5002-2とそれと鏡対称なものが貫通溝5003-1を挟んで向かい合わせになっている容量素子を示す。貫通溝5004(5004-1)は、導電体基板5002(5002-2-1、5002-3-1、5002-4-1、5002-5-1)で側面を取り囲まれ、上面および下面はそれぞれプレート5009および5010で覆われていて、閉じた空間となっている。また、圧力伝達孔5012(5012-1)も形成されている。これと鏡対称なものが、貫通溝5003-1を隔てて配置されている。すなわち、貫通溝5004(5004-2)は、導電体基板5002(5002-2-2、5002-3-2、5002-4-2、5002-5-2)で側面を取り囲まれ、上面および下面はそれぞれプレート5009および5010で覆われていて、閉じた空間となっている。また、圧力伝達孔5012(5012-2)も形成されている。導電体基板側壁5002-2-2は導電体基板側壁5002-2-1と対面していて、導電体基板側壁5002-2-1および導電体基板側壁5002-2-2を容量素子の対向電極となり、貫通溝5003-1が容量空間となっている。

これらの電極間距離 $c8$ は貫通溝の幅である。貫通溝空間 $5004-1$ の圧力 $P1$ と貫通溝 $5003-1$ の圧力 $P2$ の圧力差により、導電体基板側壁 $5002-2-1$ は変形する。また、貫通溝空間 $5004-2$ の圧力と貫通溝 $5003-1$ の圧力 $P2$ の圧力差により、導電体基板側壁 $5002-2-2$ は変形する。貫通溝空間 $5004-1$ の圧力と貫通溝空間 $5004-2$ の圧力を同じくし、（たとえば、圧力伝達孔 5012 ($5012-1$ 、 $5012-2$) をあけて、そこから同じ圧力環境に接続すれば良い。）或いは、プロセスで同時に閉空間とすればこれらの空間の圧力は同じとなる。2つの貫通溝空間 $5004-1$ と $5004-2$ の圧力を $P1$ とすれば、 $P1 > P2$ のときには、側壁 $5002-2-1$ および $5002-2-2$ はともに貫通溝 $5003-1$ 側に膨らみ、 $c8$ を小さくする。その結果容量が増大する。 $P1 < P2$ のときは、側壁 $5002-2-1$ および $5002-2-2$ はともにへこむので、 $c8$ が大きくなり。その結果容量が減少する。このように、図10に示すような片側だけの容量素子よりも圧力変化による感度が良くなる。（ $c8$ の変化が大きくなるので）尚、 $A1-A2$ 断面の側面図が図11(b)で、 $B1-B2$ 断面の側面図が図11(c)である。コンタクト孔 5007 ($5007-1$ 、 $5007-2$)、電極・配線 5008 ($5008-1$ 、 $5008-2$) も形成されている。

[0075] 図11(d)、(e)は、図11(a)～(c)に示す実施形態の発展系であり、図11(a)～(c)に示す向かいあった1組の容量素子をさらに閉空間（これも貫通溝である） $5003-6$ ($5003-6-1$ 、 $5003-6-2$ 、 $5003-6-3$ 、 $5003-6-4$) で取り囲み、この閉空間 $5003-6$ は導電体基板側壁 $5002-6$ ($5002-6-1$ 、 $5002-6-2$ 、 $5002-6-3$ 、 $5002-6-4$) によって側面側を取り囲まれている。また、閉空間 $5003-6$ の上面はプレート 5009 により、閉空間 $5003-6$ の下面はプレート 5010 により閉じられている。（導電体基板 5002 はプレート 5009 および 5010 と付着している。）貫通溝 $5003-6$ の圧力を外部から制御する場合には、圧力伝達孔 5016 を

形成する。図11(d)、(e)ではプレート5010に形成しているが、プレート5009に形成することもできる。容量素子側の貫通溝5004(5004-1、5004-2)に形成した圧力伝達孔5012(5012-1、5012-2)から圧力P1を導入し、圧力貫通孔5016から圧力P2を導入すると、容量素子のダイヤフラム5002-2-1および5002-3-1が変形し、圧力差P1-P2を検出できる。本発明の貫通溝5003-6(5003-6-1、5003-6-2、5003-6-3、5003-6-4)および5003-1は外部環境から隔離されているので、図11(a)~(c)に示すような容量素子とは異なり、外部環境と異なる圧力を貫通溝5003-6(5003-6-1、5003-6-2、5003-6-3、5003-6-4)および5003-1に導入できる。(もちろん、図11(a)~(c)に示す容量素子を圧力容器などに入れば、その外側の圧力と異なる状態にすることができる。)さらに容量素子は導電体基板5002-6(5002-6-1、5002-6-2、5002-6-3、5002-6-4)で保護されているので、容量素子を外部環境から隔離できるので、信頼性を向上できる。尚、図11(e)は図(d)のA1-A2に沿った断面の側面図である。コンタクト孔5007(5007-1、5007-2)および電極・配線5008(5008-1、5008-2)も形成されている。貫通溝5003-1の電極間距離c8が、その両側の導電体電極側壁5002-2-1および5002-2-2の変形により変化する。

[0076] 図12(a)、(b)は、図11(d)、(e)をさらに発展させた本発明の実施形態である。この実施形態では、容量素子は4角形状(平面図の形状を言う。立体的には角柱となる。)で、(三角形形状、5角形状、それ以上の任意の多角形状でも良い。ここでは矩形形状(正方形形状含む長方形形状)で記載している。この実施形態では、矩形形状を形成する導電体基板のすべての側面がダイヤフラムの機能を果たす。すなわち、中心に存在する貫通溝5022-1を導電体基板側壁5020-1(各側壁は5020-1-1、5020-1-2、5020-1-3、5020-1-4)が囲む。その

周囲を貫通溝5022-2（5022-2-1、5022-2-2、5022-2-3、5022-2-4）が囲む。さらにその貫通溝を導電体基板側壁5020-2（各側壁は5020-2-1、5020-2-2、5020-2-3、5020-2-4）が囲む。その周囲を貫通溝5023-2（5023-2-1、5023-2-2、5023-2-3、5023-2-4）が囲む。さらにこの貫通溝を導電体基板側壁5020-3（各側壁は5020-3-1、5020-3-2、5020-3-3、5020-3-4）が囲む。これらの貫通溝内の圧力によって、各導電体基板の側壁が変形する。たとえば、貫通溝5022-1の圧力と貫通溝5022-2の圧力差により、5020-1の各側壁が変形する。また、貫通溝5022-2の圧力と貫通溝5022-3の圧力差により、5020-2の各側壁が変形する。従って、導電体基板側壁5020-1を1つの電極とし、導電体基板側壁5020-2を他方の電極とし、貫通溝5022-2を容量空間とする容量素子が形成される。周囲がすべて容量となっているので、少ない面積で大きな容量を作ることができる。（尚、1面だけの場合は図11（d）、（e）に示されているが、2面だけに容量を作ることでもでき、さらに3面だけに容量を作ることができる。ここで容量と言っているのは、圧力差によって容量が変化する容量を言う。）各側壁の厚み（変形する側壁の厚みのことで、図に示すe2およびe3）は使用する圧力や、ダイヤフラムの大きさ、材料の特性で選定すれば良い。4面の側壁厚みを適宜変更しても良い。（同じ厚みにすれば側壁変形量はほぼ同じになる。）貫通溝幅では図に示すj2が容量特性に影響するので、精度良く形成する必要がある。この貫通溝幅も4面それぞれで変更することでもできる。（同じにすれば、その両側の側壁電極の厚みも同じにすれば、容量変化も同じになる。）図12（a）、（b）で示す容量素子の周りをさらに貫通溝、その周りを導電体基板で囲むということを繰り返して、多数の容量素子を作ることでもできる。一番外側に来る導電体基板の厚み（図12（a）、（b）では、5020-3の厚みe1）は他の変形する側壁よりも厚くして圧力差により変形しないようにすることが望ましい。圧

力センサーとしての強度や信頼性を確保し、内部の容量素子を保護する役目を果たしているのが、5020-3である。貫通溝5022-3の幅j1はそれほど正確に管理しなくても良いが、測定圧力内で導電体側壁5020-2が最外側の導電体側壁5020-3と接触しないようにする必要がある。尚中心部に貫通溝ではなくて、矩形形状の導電体基板5020を配置してそのまわりを貫通溝、そのまわりを導電体基板の側壁電極として次々に囲むこともできる。この場合、中心にある導電体基板5020は変形しないが電極として使用することができる。

[0077] 図12(a)のA1-A2断面の側面図が図12(b)である。導電体基板5020の上面にプレート5009、下面にプレート5010が付着して、貫通溝を閉空間としている。貫通溝5022-3(5022-3-1、5022-3-3)にはプレート5009に圧力伝達孔5024(5024-1、5024-2)があいている。貫通溝は5022-3-1、5022-3-3はつながっているので、圧力伝達孔5024(5024-1、5024-2)は1つでも良い。中心の貫通溝5022-1にもプレート5009に圧力伝達孔5023があいている。さらに、貫通溝5022-2(5022-2-1、5022-2-3)にはプレート5010に圧力伝達孔5025(5025-1、5025-2)があいている。貫通溝は5022-2-1、5022-2-3はつながっているので、圧力伝達孔5025(5024-1、5024-2)は1つでも良い。貫通溝5022-1の圧力と貫通溝5022-3の圧力は異なっても良いが、その場合には、圧力伝達孔につながる部分の圧力も異なってくる。ここでは、同じ圧力P1が導入されとする。貫通溝5022-2の圧力をP2とすると、P1とP2の圧力差により、貫通溝5022-2を囲む導電体基板側壁5020-2(5020-2-1、5020-2-2、5020-2-3、5020-2-4)および、5020-1(5020-1-1、5020-1-2、5020-1-3、5020-1-4)は変形し。これらの電極によって挟まれた容量空間5022-2(5022-2-1、5022-2-2、5022-2-3、5022

－ 2 － 4）の容量が変化する。この容量変化を検出することにより、圧力差が分かる。図 1 2（a）、（b）に示す矩形（4 角形）形状の容量素子は角部は殆ど変形せず、その側面の側壁電極が変形すると考えることができる。これによって、シンプルに側壁が変形するので、ダイヤフラムとして扱い易い。従って、容量変化も前述した式をもとにして計算できるし、逆に容量変化から圧力差を計算できる。たとえば、容量空間である貫通溝 5 0 2 2－2 の静電容量を各側壁電極につき、 $C_1 \sim C_4$ とすれば、導電体側壁 5 0 2 0－1 および 5 0 2 0－2 に生じる静電容量 C は、 $C_1 \sim C_4$ の並列接続と考えることができるので、 $C = C_1 + C_2 + C_3 + C_4$ となる。従って、1 つの対向する側壁電極間に生じる静電容量の約 4 倍の容量を示し、その変化量も約 4 倍となる。

[0078] 図 1 2（a）、（b）のさらなる発展実施形態として、多角形形状のものの多角形を大きくすれば究極的には円形状や楕円形状になる。円形状の場合について、図 1 2（c）、（d）に示す。図 1 2（c）はその平面図を示す。中心部に貫通溝 5 0 3 2－1、その周りに円形状の導電体基板の側壁電極 5 0 3 0－1、その周囲に貫通溝 5 0 3 2－2、その周りに円形状の導電体基板の側壁電極 5 0 3 0－2、その周囲に貫通溝 5 0 3 2－3、その周りに円形状の導電体基板の 5 0 3 0－3 がある。この周りをさらに貫通溝、そのまた周囲を導電体基板で囲んで多数の容量素子を形成しても良い。これらの容量素子は、プレート 5 0 0 9 や 5 0 1 0 にコンタクト孔および電虚・配線を形成して並列或いは直列或いは他の素子と接続することができる。図 1 2（c）、（d）に示す容量素子は円形状の素子となっているが厚さ方向を考えれば円筒（或いは円柱）形状の容量素子である。一番外側の導電体基板も電極として使用することはできるが、余り薄くはできないので、通常は側壁が変形しない電極となる。しかし、一番外側を露出させて電極とすると水分や汚染等の影響で容量素子の特性が悪くなる可能性があるので、保護膜や保護樹脂を形成した方が良い。通常は一番外側の導電体基板は電極としては使用せず、容量素子パッケージの保護基板として使用した方が良い。強

度や耐環境性を考えて厚みを厚くした方が良い。また最外側は円形にする必要がなく任意の形状、たとえば四角形状或いは矩形形状（立体的に見れば、四角柱形状或いは矩形柱状）とすることができる。

図12(d)は図12(d)のA1-A2断面の側面図を示す。導電体基板5030の上面にはプレート5009が付着し、導電体基板5030の下面にはプレート5010が付着して貫通溝を閉空間にしている。貫通溝5032-1にはプレート5009に圧力伝達孔5033が形成され、貫通溝5032-2にはプレート5010に圧力伝達孔5035（5035-1、5035-2）が形成され、貫通溝5032-3にはプレート5009に圧力伝達孔5034（5034-1、5034-2）が形成されている。本実施形態は貫通溝が円形（円筒、或いは円柱）形状に（貫通溝5032-2も）形成され、それ（貫通溝5032-2）を挟んでいる導電体基板の側壁電極5030-1および5030-2も円形（円筒、或いは円柱）形状に形成され、それを同心円状に形成することにより、容量空間となる貫通溝5032-2の幅（電極間距離） $r(j2)$ はどこでも一定となる。側壁電極およびそれらに挟まれた貫通溝も同心円状に形成すれば、側壁電極503-1の変形量はどこでもほぼ一定となり、側壁電極5030-2の変形量もどこでもほぼ一定となる。従って、側壁電極5030-1と5030-2の間の貫通溝5032-2に生じる容量も圧力差による容量変化もどこでもほぼ一定となる。この容量変化から圧力差を知ることが可能となる。圧力伝達孔5034、5033、5035を用いた圧力差によって、 r が変化するので、容量が変化し、これを用いて圧力差を知ることができる。図12(c)、(d)は円形状であるが、楕円形状や他の閉曲線形状を用いて、容量空間となる貫通溝全体の幅（電極間距離）を一定にすることができる。さらにこれらの曲線形状と多角系形状の容量素子を組み合わせることもできる。最外側の形状だけ取扱易い形状（たとえば、四角形状や矩形形状）にしておくことができるので、圧力に応じて自由に組み合わせることが可能である。

[0079] 図5は本発明の幾つかの実施形態である半導体圧力センサーの構造を示す。

図5 (a) において、半導体基板11の表面に半導体基板の厚み方向に深い溝16、17、18、19、20が存在する。この溝は、直方体形状になっていて、半導体基板表面の上方から見ると矩形形状になっている。これらの溝および半導体基板表面には絶縁膜12が存在する。溝16、18、20の溝の表面および底面、並びに半導体基板の所望部分に導電膜13が存在する。溝16と18の間に存在する溝17には導電膜13は存在しない。また、溝18と20の間に存在する溝19にも導電膜13は存在しない。溝17や19はキャップ14で蓋がされていて、溝17、19の内部は気密された空間15、25になっている。一方、16、18、20の溝は口が開放されていて、外界環境（圧力を測定すべき所）と同じ圧力になっている。気密空間15、25の内部圧力は、通常は真空に近い低い圧力状態になっている。ただし、外部環境の圧力によっては、大気圧に近い減圧状態になる場合もあるし、大気圧以上の圧力になる場合もある。あるいは、蓋に圧力伝達孔を設けて別の圧力を印加しても良い。溝16と溝17の間における半導体基板21の厚み、溝18と溝17の間における半導体基板22の厚み、溝18と溝19の間における半導体基板23の厚み、および溝19と溝20の間における半導体基板24の厚みは薄く、圧力によりそれぞれの半導体基板21～24が変形できるようになっている。これらの厚みは同じでなくても良いが、同じ厚み t である方が圧力計算が容易である。

図5 (a) における電極Aと電極Bとの間の静電容量は、絶縁膜12－半導体基板21－絶縁膜12－空間15－絶縁膜12－半導体基板22－絶縁膜12の直列接続となっている。溝16および18の圧力と溝17の圧力差によって、半導体基板側壁21および22が変形し、空間15の静電容量が変化する。従って、電極Aと電極Bとの間の静電容量も変化するので、圧力差を計算できる。同様に電極Bと電極Cとの間の静電容量も変化する所以、圧力差を計算できる。この静電容量測定用単位構造が1個でも圧力計算はできるが、これらの静電容量測定構造を多数並べれば圧力差による静電容量の変化量が大きくなるので、圧力検出の精度が高まる。

[0080] Si等の半導体基板11（ガラス、セラミック、プラスチック、等の絶縁体基板でも良い）の第1面に溝16～20を形成する領域を露光法により感光性膜で窓開けをして、半導体基板をエッチングし、基板面に対して垂直な凹部（溝）16～20を形成する。次に、凹部内面および第1面にSiO₂膜等の絶縁膜12を形成し、さらにPoly Si膜やAl膜や銅膜等の導電体膜13を積層し、必要なパターニングを行なう。このパターニングでは、凹部17、25の導電体膜13は除去し、凹部16、19の導電体膜13は除去しない。凹部内でのパターニングは不要で、半導体基板11の第1面上におけるパターニングであるから、通常のリソ法でプロセスできる。この導電体膜13は配線および電極としても使用できる。半導体基板11の第1面に接着剤等を用いてキャップ基板14を付着し、所望の場所を除去する。たとえば、凹部17、25上にはキャップ基板14で蓋をし、凹部16、18、20は開口する。既に孔のあいているキャップ基板14をマスク合わせして付着させても良い。基板がSiの場合は、絶縁膜12を除去してガラス基板を陽極接合することもできる。あるいは、凹部16、18、20も蓋をして、その一部のみ圧力伝達孔を開けても良い。凹部17、25にも圧力を伝達する場合は、蓋14に圧力伝達孔を開ける。キャップ基板14の付着前後で、導電体膜13上にSiN膜等の保護膜を形成し、必要な窓開け（パッド部分）をすることもできる。基板側壁21、22、23、24は圧力差により変形するが、その厚みtが薄いほど変形しやすい。Si半導体基板では、圧力差にもよるが約1 μm～30 μm、好適には、約1 μm～15 μmが良い。ヤング率の小さな材料（プラスチックやゴム）を基板とすれば、このtをもっと厚くできる。作製法もインプリント法を用いることによりもっと簡単になる。溝の深さhや溝の長さ（奥行き）を大きくすることにより静電容量が増大するので、感度が良くなり、約50 μm以上、好適には約100 μm以上、もっと好適には約500 μm以上とする。また、溝17、25の幅も静電容量に寄与するので、小さいほど良いが、圧力伝達がスムーズにできるように約10 μm～100 μm、好適には約10 μm～50 μm

が良い。溝 16、18、20 の幅は特性には影響しないが、圧力がスムーズに伝達でき、絶縁膜や導電体膜が溝内部に積層可能な幅が望ましく、約 $5\mu\text{m}$ ~ $10\mu\text{m}$ 以上が良い。尚、キャップ 57 は、ガラス、セラミック、高分子材料などの絶縁基板である。

[0081] 図 5 (b) は図 5 (a) の変形であり、容量空間 15、25 となる溝 17 および 19 の基板側壁に対向電極 13 (13-1、2、3、4) を作製する。これによって、圧力差による静電容量変化は 2 つの電極 13-1 と 2、または 13-3 と 4 の間で発生するので、感度が高くなる。凹部 17、19 内に導電体膜 13 を積層した後、凹部底面、凹部の奥行き側の対向側面における導電体膜は、感光性膜をパターンニングして、エッチングにより除去する。また、キャップ基板 14 は、導電体膜 13 (13-1、2、3、4) 上に気密に接着剤等で付着する。導電体膜 13 上に SiO_2 等の絶縁膜を形成しても良い。図 5 (d) の実施形態では、半導体基板 81 の両面 (表面および裏面) から溝部 91、92 および溝部 93、94 を形成し、完全に貫通させないで、反対側の面に溝部が達しないようにする。溝部の重なり部分を利用して、容量を形成する。溝部内部および半導体基板表面・裏面には絶縁膜 82、83 および導電体膜 84、85 を形成する。溝部内部の導電体膜 84 は底部および側面部 (紙面と垂直方向) で除去され、互いに対向して電極となり、容量を形成する。溝部はキャップ 86、87 で蓋をされ、圧力導通孔 88、89 が形成される。圧力導通孔から圧力が伝達される。たとえば、半導体基板の表面側の溝部 93、94 の圧力導通孔 89 からは P1 の圧力がかかり、半導体基板の裏面側の溝部 91、92 の圧力導通孔 88 からは P2 の圧力がかかる。P1 と P2 の圧力差により、溝部 91 と 94 の間にある半導体基板側壁 81 (81-1) が、溝部 92 と 94 の間にある半導体基板側壁 81 (81-2) が、溝部 92 と 93 の間にある半導体基板側壁 81 (81-3) が変形 (湾曲) する。これらの変形により、溝部 91 ~ 94 の溝幅が変化して、溝部の側壁に形成された対向電極に発生する容量が変化する。この変化を利用して、圧力センサーを形成できる。

[0082] 本発明はさらに、ピエゾ抵抗を利用した圧力センサーも作成できる。たとえば、溝または貫通孔側壁（これらがダイヤフラムとなる）にピエゾ抵抗を形成する。この側壁（隔壁）が圧力変動により変形するので、ピエゾ抵抗の抵抗も変化する。この変動を利用して圧力を検出することができる。ピエゾ抵抗も従来は半導体基板に対して平面的に形成していたが、本発明は溝部または貫通孔の側壁（隔壁）（これらが、ダイヤフラムとなるのは、容量の場合と同様である。）に形成しているので、半導体基板内の面積を非常に小さくできる。本発明の目的は、半導体圧力センサーのサイズを小さくし、圧力検出感度を高めることである。上述したように、半導体基板の厚み方向に深い溝を形成する。溝の一部を気密にして、その溝の隣の溝に圧力をかけると、溝同士の間隔（ダイヤフラムに相当）が湾曲して気密空間または溝部の容量が変化する。この変化量を検出することにより、圧力を検知できる。溝を深くすることにより、容量が増大するので、より面積の小さいセンサーを作成できる。また、隔壁を薄くすることにより、隔壁の変形量を増大できるので、センサーの感度も高まる。

さらに、本発明は、上述したように半導体基板の厚み方向にダイヤフラム部と空間を形成するので、圧力センサーチップを非常に小さくできる。従って、半導体基板（ウエハ）からの圧力センサーチップの取れ個数を増大できる。さらに容易に容量を大きくできるので、静電容量型圧力センサーの感度を高めることもできる。さらに、フォトリソ法等のLSIプロセスを用いるので、空間およびダイヤフラム部となる溝部側壁（隔壁）を精密・正確に作成できるので、非常に薄いダイヤフラムや狭い空間を形成でき、これによっても圧力センサーの感度を高めることができる。本発明の側壁面は種々の結晶面を選択できる。たとえば、シリコン基板9001の結晶面（表面）が（100）面であるとき、側壁面9101は、（0××）面となる。（×は任意の数）さらに、その側壁面に対して抵抗体9111も種々の方位になるように形成することができる。たとえば、側壁面が（010）面であれば、＜110＞方向へ抵抗体9111を形成すればピエゾ抵抗効果が最も大きくなる

ので、抵抗変化も大きくすることができる。

[0083] これまでに説明した図 1 ～図 1 2 において使用している符号または数字とこれから説明する図 1 3 ～図 3 5 において使用している符号または数字と重複するものがあるが、異なるものであることに注意をするべきである。

図 1 3 (a) は、本発明の縦型圧力センサーの断面図（別の実施形態における）を示す図である。本発明の圧力センサーは、第 1 面（主面）および第 2 面（裏面）からなる基板において、第 1 面に形成された凹部（第 1 凹部）および前記第 1 凹部に隣接し第 2 面に形成された凹部（第 2 凹部）により挟まれた前記基板の側壁をダイヤフラムとする圧力センサーであって、前記第 1 凹部の基板上に作成された第 1 導電体膜、前記第 1 導電体膜上に作成された第 1 圧電体膜、および前記第 1 圧電体膜上に作成された第 2 導電体膜、並びに／あるいは、前記第 2 凹部の基板上に作成された第 3 導電体膜、前記第 3 導電体膜上に作成された第 2 圧電体膜、および前記第 2 圧電体膜上に作成された第 4 導電体膜を含む圧力センサーである。

図 1 3 (a) において、第 1 凹部 1 2 6、1 2 7 は基板 1 1 1 の第 1 面（図 1 3 (a) において上面）側から形成された溝形状の凹部である。第 2 凹部 1 2 8、1 2 9、1 3 0 は基板 1 1 1 の第 2 面（図 1 3 (a) において下面）側から形成された溝形状の凹部である。本明細書において基板内に形成される溝または凹部とは、基板の主面（第 1 面）または基板の裏面（第 2 面）から形成され、基板の主面（第 1 面）または基板の裏面（第 2 面）を開口部とし、基板の主面（第 1 面）または基板の裏面（第 2 面）に対して垂直な（略垂直な）側面（側壁とも言う）を持つ溝または凹部である。この溝または凹部は異方性ドライエッチングによって形成され、側面は理想的には基板の主面（第 1 面）または基板の裏面（第 2 面）に対して垂直であるが、異方性ドライエッチングのバラツキ（変動）等により曲面となったり、垂直に対して少し（好適には 1 0 度以下、もっと好適には 5 度以下）傾いて形成される場合もある。（略垂直とは、垂直方向に対して好適には 1 0 度以下、もっと好適には 5 度以下を概ね意味する。また、この角度（以下に示す、またはこ

れまでも示す)とは、平均的な角度を示す。たとえば、凹部の側面の深さは距離がある(たとえば、 $1\text{ }\mu\text{m}\sim 2000\text{ }\mu\text{m}$ 、これは基板の厚さにもより、 2 mm 以上の厚さもある)から、この深さの途中では一部この角度を超える側面となる場合もあるが、それらの全部の角度の平均を取ってこの角度を表す。)溝または凹部の底面は基板内に存在する場合もあれば、基板を貫通して基板内に存在しない場合もある。溝または凹部の底面が基板内に存在する場合、すなわち溝または凹部が基板を貫通しない場合、理想的には底面は基板の主面(第1面)または基板の裏面(第2面)に平行な面であるが、異方性ドライエッチングのバラツキ(変動)等により曲面となったり、平行に対して少し(好適には 10 度以下、もっと好適には 5 度以下)傾いて形成される場合もある。この傾斜角も部分的にはもっと多い所もあるが、その場合は平均的な角度を意味する。溝または凹部が基板を貫通する場合、すなわち基板の主面(第1面)または基板の裏面(第2面)のどちらにも開口部を有する場合は、この溝または凹部を貫通溝(貫通孔)と呼ぶことがあり、当然基板内に底面は存在しない。しかし、貫通溝の場合にも基板の主面(第1面)または基板の裏面(第2面)側を別の基板(薄板と呼ぶこともある)で蓋をするので、この蓋をした部分を貫通溝の底面と呼ぶこともある。

[0084] 第1凹部126は第2凹部128に隣接し、第1凹部126と第2凹部128の間に基板111の(基板)側壁132が存在し、第1凹部126と第2凹部128は基板111の側壁132によって隔てられている。第1凹部127は第2凹部128に隣接し、第1凹部127と第2凹部128の間に基板111の側壁133が存在し、第1凹部127と第2凹部128は基板111の側壁133によって隔てられている。また、第1凹部126を挟んで側壁132と対向する基板111の側壁131によって、第1凹部126およびそれと隣接する別の第2凹部129が隔てられている。同様に第1凹部127を挟んで側壁133と対向する基板111の側壁134によって、第1凹部127およびそれと隣接する別の第2凹部130が隔てられている。第1凹部126および127は、基板111の第1面にほぼ垂直形状に形成

された溝形状（略直方体形状）となっており、第1凹部126の底部には基板111の底部135が存在し、第1凹部127の底部には基板111の底部136が存在する。一方、第2凹部128、129、130は、基板111の第2面にほぼ垂直形状に形成された溝形状（直方体形状）となっており、第2凹部128の底部（図13（a）では上にあるので、上部と称する場合もある）には基板111の上部140が存在する。第1凹部126および127は、紙面に対して垂直方向にも側壁が存在して、基板111の第2面側から形成された第2凹部とは隔絶されている。

基板111の第1面側には、基板111上に絶縁膜112、その上に導電体膜114（下部電極となる）、その上に圧電体膜116、さらにその上に導電体膜118（上部電極となる）、その上に絶縁体膜120が形成されている。当然第1凹部126、127の内部も同様の膜構造となっている。基板111の第2面側には、基板111上に絶縁膜113、その上（図13（a）では下になっているが、逆にすれば上になるので、上と称する）に導電体膜115（下部電極となる）、その上に圧電体膜117、さらにその上に導電体膜119（上部電極となる）、その上に絶縁体膜121が形成されている。当然第2凹部128、129、130の内部も同様の膜構造となっている。基板111と導電体膜114の間に絶縁膜112を挟むのは、導電体膜114と基板111との電気低接続をしないようにするためである。基板111がガラスやプラスチックやセラミック等の絶縁体である場合は、絶縁膜112は不要であるが、他の素子や導電体膜が存在する場合は、それらと電氣的に接触しないようにするために絶縁膜112を設ける場合もある。また、基板111と導電体膜114との密着性向上を目的として絶縁膜112を設ける場合もある。

[0085] 基板111の上面には薄板（第1の薄板）122が付着している。この第1の薄板122は、絶縁膜120に付着しており、第1凹部126および127を被っている。第1の薄板122が第1凹部126および127を完全に塞いでいるときは、第1凹部126および127の凹部空間は気密空間とな

り、圧力が一定に保持される。第1凹部126および127の凹部空間の圧力を可変する場合には、第1の薄板122に圧力導入孔137および138を形成し、外部から圧力P1を導入できるようにする。

一方、基板111の下面には薄板（第2の薄板）123が付着している。この第2の薄板123は、絶縁膜121に付着しており、第2凹部128、129および130を被っている。第2の薄板123が第2凹部128、129および130を完全に塞いでいるときは、第2凹部128、129および130の凹部空間は気密空間となり、圧力が一定に保持される。第2凹部128、129および130の凹部空間の圧力を可変する場合には、第2の薄板123に圧力導入孔139等を形成し、外部から圧力P2を導入できるようにする。

コンタクト孔151は、導電体膜（下部電極）114へ電氣的接続を行なうために、絶縁膜120および圧電体膜116を通して形成される。図13（a）においては、コンタクト孔151が形成される領域における導電体膜118をあらかじめ除去している。このコンタクト孔151に導電体膜152を積層する。圧電体膜116が導電性（絶縁性が低い場合も含む）を有するときは、側壁に絶縁膜を形成してから、導電体膜152を形成する。導電体膜152の上には電極・配線（導電体膜）153を形成する。これにより、導電体膜（下部電極・配線）114からコンタクト孔151内導電体膜152を通して電極・配線（導電体膜）153へ電氣的接続を行なうことができる。コンタクト孔154は、導電体膜（上部電極）118へ電氣的接続を行なうために、絶縁膜120を通して形成される。このコンタクト孔154に導電体膜155を形成する。導電体膜155の上には電極・配線（導電体膜）156を形成する。これにより、導電体膜（上部電極・配線）118からコンタクト孔154内導電体膜155を通して電極・配線（導電体膜）156へ電氣的接続を行なうことができる。コンタクト孔151および154を形成すべき領域に第1の薄板122が存在する場合には、前もって（第1の薄板122を付着する前に）この領域の第1の薄板122を除去しておけば

良い。あるいは、第1の薄板122を除去せずに、第1の薄板にコンタクト孔を形成してから導電体膜を形成すれば良い。この場合、第1の薄板が導電体（絶縁性が低い場合も含む）である場合には、導電体膜を形成する前にコンタクト孔の側壁に絶縁膜を形成して、導電体膜が第1の薄板122に接触しないようにすれば良い。

[0086] 基板111の裏側にも導電体膜（電極・配線）115および119があるので、これらからも外側へ電極・配線を取り出す必要がある。上記と同様に、基板111の表側からコンタクト孔を形成して取り出しても良い。この場合は、基板111にもコンタクト孔を形成する必要がある。基板111が導電体（絶縁性が低い場合も含む）である場合には、そのコンタクト孔の側壁に絶縁膜を形成してから導電体膜を形成し、導電体膜が基板111と接触しないようにする。あるいは、以下に示すように基板111の裏側（第2面側）から外側へ電極・配線を取りだしても良い。この方法は上記した基板111の表側（第1面側）へ電極・配線を取り出す方法を逆にすれば良い。（名称は、コンタクト孔160、導電体膜（下部電極）115、絶縁膜161、導電体膜162、導電体膜182、電極・配線（導電体膜）163、電極・配線（導電体膜）163、コンタクト孔157、導電体膜（下部電極）119、導電体膜158、電極・配線（導電体膜）159、）

[0087] （以下は、半分にできる）

図13（b）は、圧力が加わったときにおける本発明の縦型圧力センサーの構造を模式的に示した図である。図13（b）の薄膜の積層構造は図13（a）における構造と同様である。すなわち、図13（b）における基板側壁21は図13（a）における基板側壁132、図13（b）における基板側壁41は図13（a）における基板側壁133と考えると良い。基板側壁21の外側の上には絶縁膜27、その上に導電体膜28、その上に圧電体膜29、その上に導電体膜30、その上に絶縁膜31が積層されている。基板側壁21の内側の上には絶縁膜22、その上に導電体膜23、その上に圧電体膜24、その上に導電体膜25、その上に絶縁膜26が積層されている。ま

た、対面する基板側壁 4 1 の外側の上には絶縁膜 4 7、その上に導電体膜 4 8、その上に圧電体膜 4 9、その上に導電体膜 5 0、その上に絶縁膜 5 1 が積層されている。基板側壁 4 1 の内側の上には絶縁膜 4 2、その上に導電体膜 4 3、その上に圧電体膜 4 4、その上に導電体膜 4 5、その上に絶縁膜 4 6 が積層されている。

基板側壁 2 1 および 4 1 の上部および下部にも基板（底部または上部、図 1 3（a）では 1 3 5、1 3 6、または 1 4 0 等）が存在するが、図 1 3（b）においては省略し、薄板 3 2 および 3 3 のみ示している。この薄板（第 1 の薄板）3 2 および薄板（第 2 の薄板）3 3 は図 1 3（a）における薄板 1 2 2 および 1 2 3 に相当する。ただし、図 1 3（a）では、第 1 凹部の上部は第 1 の薄板 1 2 2 で、第 1 凹部の下部は基板 1 1 1 で閉じていて、第 2 凹部の上部は基板 1 1 1 で、第 2 凹部の下部は第 2 の薄板 1 2 3 で閉じている。

基板側壁 2 1、4 1 および薄板 3 2、3 3 等に囲まれた空間 3 7 には第 2 の薄板 3 3 に圧力導入孔 3 4 が設けられ外部から圧力 P_2 を印加することができる。基板側壁 2 1 の外側の空間 3 8 には第 2 の薄板 3 3 に圧力導入孔 3 5 が設けられ外部から圧力 P_1 を印加することができる。基板側壁 4 1 の外側の空間 3 9 には第 2 の薄板 3 3 に圧力導入孔 3 6 が設けられ外部から圧力 P_3 を印加することができる。たとえば、図 1 3（a）における第 1 凹部 1 2 6 や 1 2 7 は空間 3 8 や 3 9 に、図 1 3（a）における第 2 凹部 1 2 8 は空間 3 7 に相当すると考えることができる。尚、これらの圧力導入孔 3 4、3 5、3 6 は第 1 の薄板 3 2 に設けることもでき、外部からの圧力導入をスムーズに行なうことができるように適宜選択すれば良い。あるいは圧力導入孔を設けないようにすることも可能であり、その場合は内部空間は気密空間となり圧力がほぼ一定に保持されるので、その内部空間の圧力に対する差圧として圧力を検出することが可能となる。たとえば、圧力導入孔 3 4 を開けずに、内部空間 3 7 を気密にして内部圧力 P_2 を一定として、その圧力 P_2 に対して基板 2 1 や 4 1 等の圧力差による変形量に対応して P_1 や P_3 の圧力

を検出することが可能となる。

[0088] $P_2 > P_1$ の場合、内部空間 37 はその圧力差 $P_2 - P_1$ によって基板側壁 21 およびこれに積層した薄膜を内部空間 38 側に押し、基板側壁 21 は外側の方へ、すなわち空間 38 の方へ変形する。基板側壁 21 等（他に各種膜も含む）および基板側壁 41 等（他に各種膜も含む）はその上部および下部を上下の第 1 の薄板および第 2 の薄板によって変形を押さえられているが、基板側壁 21 等および基板側壁 41 等のその他の部分は規制されていないので、圧力差による力によって変形し、特にそれらの中心部付近が最も変形する。（凹部 38 または 39 側へ膨らむ。）空間 38 の上部は上部基板（図 13（b）では示されていないが、図 13（a）における基板上部 140 等）やその上に積層した薄膜やその上に付着した第 1 の薄板 32（図 13（a）における第 1 の薄板 122）によって変形が抑えられている。空間 38 の下部は基板底部（図 13（b）では示されていないが、図 13（a）における基板底部 135 等）やその上に積層した薄膜やその上に付着した第 2 の薄板 33（図 13（a）における第 2 の薄板 123）によって変形が抑えられている。この結果、基板側壁 21 の中心付近が最も変形し、基板側壁の周縁が殆ど変形しない状態となり、図 13（b）に示すように基板側壁 21 は湾曲状に変形する。

[0089] 基板側壁 21 上に積層した薄膜も同様に湾曲状に変形する。従って、湾曲状に歪んだ圧電体膜 24 の両側の面に電荷が分極し、圧電体膜 24 の両面に積層している導電体膜 23 および 25 の間に電圧差 V_1 が生じる。同様に、湾曲状に歪んだ圧電体膜 29 の両側の面に電荷が分極し、圧電体膜 29 の両面に積層している導電体膜 28 および 30 の間に電圧差 V_2 が生じる。すなわち、導電体膜 23 に導電体配線 B3 を、導電体膜 25 に導電体配線 B4 を接続すれば電荷を取り出すことができる。導電体膜 30 に導電体配線 B1 を、導電体膜 28 に導電体配線 B2 を接続すればこの間の電位差は V_2 となり、電荷を取り出すことができる。

圧電体膜 24 および圧電体膜 29 を同じ材料で同程度の厚みで同じ条件（た

例えば、スパッターで積層するときはスパッター条件を同一とし、その後の熱処理条件も同一とする）で作成すれば、基板側壁 2 1 の変形にほぼ従って両者の圧電体膜 2 4 および圧電体膜 2 9 は同程度に変形するから、発生する電位差（電荷）は同程度になる。（ $|V_1| \div = |V_2|$ ）変位の向きは B 1 側と B 3 側が凸状または凹状となって同じ向きに変形し、これに対して、B 2 側と B 4 側はともに逆向きに変形しているから、B 1 と B 3、B 2 と B 4 を接続すれば、両方の電荷を加算でき、約 2 倍の電位差（ $2 |V_1|$ ）を得ることができる。

[0090] 以上は図 1 3（b）における左側の基板側壁 2 1 について述べたが、図 1 3（b）における右側の基板側壁 4 1 についても同様である。P 2 > P 3 の場合、内部空間 3 7 はその圧力差 P 2 - P 3 によって基板側壁 4 1 およびこれに積層した薄膜を内部空間 3 9 側に押し、基板側壁 4 1 は外側の方へ、すなわち空間 3 9 の方へ変形する。空間 3 9 の上部は上部基板（図 1 3（b）では示されていないが、図 1 3（a）における基板上部 1 4 0 等）やその上に積層した薄膜やその上に付着した第 1 の薄板 3 2（図 1 3（a）における第 1 の薄板 1 2 2）によって変形が抑えられている。空間 3 9 の下部は基板底部（図 1 3（b）では示されていないが、図 1 3（a）における基板底部 1 3 6 等）やその上に積層した薄膜やその上に付着した第 2 の薄板 3 3（図 1 3（a）における第 2 の薄板 1 2 3）によって変形が抑えられている。この結果、基板側壁 4 1 の中心付近が最も変形し、基板側壁の周縁が殆ど変形しない状態となり、図 1 3（b）に示すように基板側壁 4 1 は湾曲状に変形する。

基板側壁 4 1 上に積層した薄膜も同様に湾曲状に変形する。従って、湾曲状に歪んだ圧電体膜 4 4 の両側の面に電荷が分極し、圧電体膜 4 4 の両面に積層している導電体膜 4 3 および 4 5 の間に電圧差 V 3 が生じる。同様に、湾曲状に歪んだ圧電体膜 4 9 の両側の面に電荷が分極し、圧電体膜 4 9 の両面に積層している導電体膜 4 8 および 5 0 の間に電圧差 V 4 が生じる。すなわち、導電体膜 4 3 に導電体配線 B 6 を、導電体膜 4 5 に導電体配線 B 5 を接

続すればこの間の電位差は V_3 となり、導電体膜50に導電体配線B8を、導電体膜48に導電体配線B7を接続すればこの間の電位差は V_4 となる。圧電体膜44および圧電体膜49を同じ材料で同程度の厚みで同じ条件（たとえば、スパッターで積層するときはスパッター条件を同一とし、その後の熱処理条件も同一とする）で作成すれば、基板側壁41の変形にほぼ従って両者の圧電体膜44および圧電体膜49は同程度に変形するから、発生する電位差は同程度になる。（ $|V_3| \div |V_4|$ ）変位の向きはB6側とB8側が凸状となって同じ向きに変形し、これに対して、B5側とB7側はともに逆向きに変形しているから、B6とB8、B5とB7を接続すれば、両方の電荷を加算でき、約2倍の電位差（ $2|V_3|$ ）を得ることができる。

[0091] 上述したように圧力差 $P_2 - P_1$ により基板側壁21が変形し、それに応じて圧電体24および29も変形する。その結果B1-B2間に電圧 V_1 、B3-B4間に電位 V_2 が発生する。圧力差 $P_2 - P_1$ により圧電体24および29が変形し、（圧力差 $P_2 - P_1$ が大きくなると圧電体24および29の変形量が大きくなる）圧電体24および29の変形量に応じて V_1 や V_2 の値が変化する（変形量が大きくなると V_1 や V_2 が増大する）ので、あらかじめ圧力差 $P_2 - P_1$ 量および V_1 または V_2 の関係を求めておけば、測定された V_1 または V_2 の値から圧力差 $P_2 - P_1$ を求めることができる。 V_1 および V_2 を加算するように配線接続すれば、 $|V_1| \div |V_2|$ のときには約2倍の電位差を得ることができるので、感度を約2倍高めることができ、圧力差 $P_2 - P_1$ の精度を高めることができる。さらに、 P_1 または P_2 のどちらかが既知であれば、他方の圧力を求めることができる。

[0092] 同様に、圧力差 $P_2 - P_3$ により基板側壁41が変形し、それに応じて圧電体44および49も変形する。その結果B8-B7間に電圧 V_3 、B6-B5間に電位 V_4 が発生する。圧力差 $P_2 - P_3$ により圧電体44および49が変形し、（圧力差 $P_2 - P_3$ が大きくなると圧電体44および49の変形量が大きくなる）圧電体44および49の変形量に応じて V_3 や V_4 の値が変化する（変形量が大きくなると V_3 や V_4 が増大する）ので、あらかじめ

圧力差 $P_2 - P_3$ 量および V_3 または V_4 の関係を求めておけば、測定された V_3 または V_4 の値から圧力差 $P_2 - P_3$ を求めることができる。 V_3 および V_4 を加算するように配線接続すれば、 $|V_3| \div |V_4|$ のときには約 2 倍の電位差を得ることができるので、感度を約 2 倍高めることができ、圧力差 $P_2 - P_3$ の精度を高めることができる。さらに、 P_2 または P_3 のどちらかが既知であれば、他方の圧力を求めることができる。

基板側壁 21 および 41 の側壁厚みを同程度にしておけば、 $P_1 = P_3$ のときには基板側壁 21 および 41 の変形量も同程度となり、圧電体 24、29、44、49 の材質や厚みや作成条件を同程度にしておけば、（絶縁膜や導電体膜の材質や厚みや作成条件も同程度とする） V_1 、 V_2 、 V_3 、 V_4 も同程度にすることができる。従って、これら電圧が加算できるように接続すれば、 $|V_1| + |V_2| + |V_3| + |V_4| = 4|V_1|$ と 4 倍の出力を出すことができるから、圧力差を 4 倍の感度で検出することが可能となる。さらに、基板側壁 21 や 41 にさらに繰り返して圧電体膜等を積層していけば、出力電圧をさらに大きくすることが可能となり、圧力検出精度をさらに高めることができる。および／または、図 13 (a) または図 13 (b) に示す構造の圧力センサーを複数作成して、出力電圧を加算できるように接続していけばさらに大きな出力電圧を得ることができ、圧力検出精度をさらに高めることができる。

[0093] 以上から、圧電体の変形が同じ向きとなる方の導電体膜同士を接続し、これと逆向きの圧電体の変形となる方の導電体膜同士を接続すれば、これらの間の電位差から圧力を高精度に検出できることが分かる。すなわち、基板側壁 21 の片側の方に形成される圧電体膜の内側の電極・配線と、基板側壁 21 の逆側の方に形成される圧電体膜の外側の電極・配線とを接続すれば良い。そこで、図 13 (a) に示すように、すべての第 1 凹部（圧力が P_1 とする）は同じ方向に変形する（第 1 凹部はすべて同時に膨らむか、あるいは窪むかのどちらかである）ので、第 1 凹部上の導電体膜 114 および 118 は切断が不要でこのまま接続しておけば良い。もちろん第 1 凹部以外の場所では

必要な配線パターンニングを行なっても良い。同様に、第2凹部（圧力P2とする）も同じ方向に変形する（第1凹部はすべて同時に膨らむか、あるいは窪むかのどちらかであり、第1凹部とは反対の変形）ので、第2凹部上の導電体膜115および119は切断が不要でこのまま接続しておけば良い。もちろん第2凹部以外の場所では必要な配線パターンニングを行なっても良い。また、これらの導電体膜114、115、118、119のパターンニングや作製時および／または引き出し電極・配線153、156、159、163をパターンニングや作成時に同じ極性同士を接続しておけば、大きな出力電荷および電位を得ることができる。

絶縁膜22、27、42、47は導電体膜28、23、43、48からの電流が基板側壁21、41へ漏れないようにするために形成されているので、基板側壁21、41が絶縁体であるときは形成しなくても良い。ただし、導電体膜28、23、43、48と基板側壁21、41とが密着性が悪い場合には密着性向上膜として絶縁膜22、27、42、47を形成しても良い。

（このことは、当然図13（a）で示したもののでも同様である。）また、絶縁膜26、31、46、51は、導電体膜25、30、45、50から電流を漏洩させない目的の他に導電体膜25、30、45、50を保護する役目もある。当然、電流の漏えいや保護する必要がない場合には形成しなくても良い。（このことは、当然図13（a）で示したもののでも同様である。）

凹部は直方体形状であり、第1凹部と第2凹部によって挟まれた薄い基板側壁が圧力差によって変形する。直方体形状の凹部において、長手方向の長さ（側壁の長さ）をa、凹部の深さ（側壁の深さ）をh、側壁の厚み（側壁の幅）をyとすると、基板側壁の最大撓みW_{max}は以下の式で与えられる。

$$W_{\max} = \alpha * z * h^2 a^2 / (E y^3)$$

ここで、zは圧力差であり、αは側壁の形状によって決まる定数であり、Eは基板側壁のヤング率である。この式から分かるように、ヤング率の小さな材料を使用すれば変形量は大きくなり、基板側壁を薄くすれば変形量は大きくなり、基板側壁の面積を広くすれば変形量は大きくなる。また側壁が変形し

ても圧電体の電圧差を生じる分極性が小さければ電位差は小さく圧力差を検出しにくいので、少しの基板側壁の変形（上式では、変形量 W ）が小さくても圧電体で発生する電荷の大きな材料を用いれば、圧力差を検出しやすい。従って、これらすべての値を最適化して最適な条件を有する圧力センサーを設計する必要がある。

[0094] 圧電体膜や圧電体基板を使用した本発明の圧力センサは、圧力差による基板側壁の変形を利用している。従って、圧力 P_1 と圧力 P_2 によって変形する基板側壁の面積を増大すればより大きな電荷を取り出すことができ、圧力検出の感度が高まる。たとえば、図13(a)において、第1凹部126、127（圧力 P_1 ）が矩形状（直方体）の場合、基板側壁の周囲に圧力 P_2 の領域が囲んでいるが、4つの基板側壁を変形可能な薄さで形成すれば、4つの基板側壁が同じように変形するので、各側壁から電荷が発生する。また、同じ面積（基板面基準）でたくさんの電荷を得るには、第1凹部の短辺の長さ（幅） W_1 を小さくし、矩形状第1凹部の長辺方向を平行にして多数並べていき、かつ、第1凹部同士の間隔 W_2 （第2凹部128等の幅でもある）を小さくすれば良い。基板側壁の幅を W_0 とすれば、幅 W_3 の間に $W_3 / (W_1 + W_2 + W_0)$ 個の第1凹部が平行に並ぶ。第2凹部は第1凹部の間に存在する以外に第1凹部全体を囲んでいる。従って、第1凹部は個々独立しているが、第2凹部はつながっている。さらに、第1凹部の底面も圧力差によって変形できるようにすれば、さらに圧電素子の化の度を高めることができる。直方体（平面的には長方形）形状や正方形（平面的には正方形で、立体的には直方体または立方体）形状の凹部や多角形柱（平面的には多角形）形状の他にも、円柱（円筒）形形状や楕円柱形（底面が楕円形）形状や一般的には曲面柱形（平面的に曲面形）形状など種々の凹部形状を適宜選択して、最適な形状の凹部を選択すれば良い。

尚、上述した本発明の圧力センサーはシリコンやガリウムヒ素や炭化ケイ素（SiC）等の半導体基板を使用できるので、他の素子（IC、トランジスタ、抵抗、コンデンサ、コイル、各種センサー等）と一緒に搭載できる。たとえば

、トランジスタやIC等と一緒に搭載すれば、1つのチップの中に本発明の圧力センサーとそれをコントロールし演算処理するデバイスを入れることができる。従って、圧力センサとIC等との2チップまたは複数チップ構成とした場合に比較して、実装基板全体の大きさを小さくできるとともに外部配線を少なくできるので、全体デバイスの信頼性を大幅に増大できる。

[0095] 次に、図13(a)、(b)に示す基板の第1面側に第1凹部、基板の第2面側に第2凹部、第1凹部と第2凹部に挟まれた側壁をダイヤフラムとし、このダイヤフラム上に圧電体膜、およびこの圧電体膜を挟んで両側表面に形成され圧電体膜に発生する電荷を伝達する導電体膜を有する圧力センサーの製造方法の一例を以下に説明する。基板111は、半導体基板、絶縁体基板、あるいは導電体基板であり、その厚みはたとえば基板材料強度によって決定でき、基板材料強度は基板材料の弾性係数やポアッソン比によって決めることもできる。基板サイズも種々選定できる。たとえば、半径1インチ以上の円形基板（厚みを考えれば円板基板）、1辺が1インチ以上の正方形基板や長方形基板（厚みも考慮すれば直方体基板）である。基板111がシリコン半導体基板やガラス基板の場合は、たとえば6インチ（約150mm直径）の円形で、厚みが200 μ m～700 μ mの円板基板（これをウエハとも呼ぶ。厚みに関しては、これらを研磨等によってさらに薄くしたものもある）である。半導体基板の場合には、トランジスタ等の能動素子や抵抗、コンデンサ、コイル等の受動素子を本発明の圧力センサーと一緒に基板に作製でき、これらの素子と圧力センサーを1チップ化も可能である。ヤング率の小さな材料はより小さな圧力差で撓み易く、大きなダイヤフラムの変形を発生させることができるので、圧力センサーの感度を高めることができる。たとえば、厚みが200 μ m～2mm～5mm～10mmの各種プラスチック基板や、各種のゴム基板である。

基板111の第1面上に絶縁膜を形成し、その上にフォトレジスト等の感光性膜を形成し、さらに露光法により第1凹部126、127を形成する領域を開口する。感光性膜はフォトレジスト等の塗布膜でも良いし、感光性ドラ

イフィルムでも良い。絶縁膜は、たとえばシリコン酸化膜 (SiO_x)、シリコン窒化膜 (SiN_y)、シリコン酸窒化膜 (SiO_xN_y) 等である。これらの絶縁膜はCVD法、スパッター等のPVD法で積層できる。あるいは、SOG (Spin On Glass) 膜によって形成したシリコン酸化膜等でも良い。シリコン半導体基板の場合は、酸化法によって形成したシリコン酸化膜 (SiO_2) でも良い。この絶縁膜は感光性膜のパターニングを良好に行ない、第1凹部の形成を良好に行なうためのものであり、および／または凹部形成時のエッチングストッパー等の役割を果たすものであるから、問題なければ基板111の第1面上に絶縁膜を形成せず、直接基板111の第1面上に感光性膜を形成することもできる。絶縁膜の厚みは、良好な感光性膜のパターニングのためには約100nm以上あれば良いが、エッチングストッパー用としては、基板とフォトレジスト、絶縁膜とのエッチング選択比を考慮して決定する。たとえば、凹部エッチング中にフォトレジストが完全にエッチングされて尚、凹部をエッチングする必要がある場合、絶縁膜と基板のエッチングレートの選択比が10 (基板が速い) の場合、残りの基板のエッチング深さがXであるとき、絶縁膜の厚みはX/10以上ないと凹部エッチング途中で絶縁膜が消失してしまいその下の基板が露出して、この部分の基板もエッチングっされてしまう。また、凹部のサイズができるだけ変化しないような絶縁膜の厚みにする必要がある。このように絶縁膜の厚みは事前に調査しておけば、エッチング選択比や最も小さなサイズ変化量を有する絶縁膜の厚みを決定できる。感光性膜の厚みに関しても、凹部エッチング中に感光性膜が消失しないようにその厚みを決定する。感光性膜と凹部のエッチング選択比をfとし、凹部のエッチング量をXとし、感光性膜の厚みはX/f以上は必要で、さらに各種バラツキ (たとえば、凹部のエッチングバラツキ、最初の感光性膜のバラツキ) を考慮して感光性膜の厚みを決定すれば良い。たとえば、凹部のエッチング量を300 μm 、感光性膜と基板とのエッチング選択比を20とすると、感光性膜の厚みは、最低15 μm 必要であり、全部のバラツキを合わせて30%とすれば、20 μm の厚みとすれば良い。更に、凹部の垂直エッチングの

ために必要な厚みを考慮して最終的な感光性膜の厚みとする。尚、ここで感光性膜の厚みは、感光する前の厚みではなく、パターニングしてエッチング前の厚みを言う。従って、感光性膜露光前のプリベーク、感光性膜露光後かつ現像後のベーク等の熱処理を経た後、かつその後のスカム処理を行なうならばそのスカム処理後の厚みとなる。尚、インプリント法によってパターニングする場合は、インプリントした後、さらにパターン凹部底のインプリント膜を除去後（たとえばO₂プラズマ処理後）のインプリント膜の厚みとなる。

[0096] 感光性膜のパターニング形状は、第1凹部の側面をパターン通りに形成するために、可能な限り垂直パターンが望ましい。次に感光性膜の開口部に露出している絶縁膜をエッチング除去する。この絶縁膜のエッチング形状は、感光性膜のパターニング形状および寸法にできるだけ忠実にサイドエッチングの少ない垂直パターンが望ましい。絶縁膜111をエッチング除去した後、感光性膜および絶縁膜の開口部に露出している基板111をエッチングする。第1凹部および第2凹部に挟まれた基板側壁はダイヤフラムとなるので、基板側壁の面内で厚み（基板側壁厚み）が均一なことが望ましい。そのために、第1凹部は、感光性膜のパターンに忠実でサイドエッチングの少ない垂直パターンが望ましい。ダイヤフラムとなる基板側壁はサイズが大きいほど圧力に対して変形量が大きくなるので、第1凹部の深さは深い方がよい。たとえば、基板厚みに対して50%～90%の深さにする。基板厚みが500μmの場合には、第1凹部の深さは250μm～450μmとなる。基板111がシリコン基板の場合は、深堀RIE（DEEP RIE＝DRIE）法により感光性膜のパターン寸法に近い凹部を形成することができる。DRIE法には、ボッシュプロセス（Bosch Process）、低温冷却エッチング、NLD（magnetic Neutral Loop Discharge）法など種々の方法がある。

所望の深さの第1凹部126、127を形成した後、凹部内に堆積した有機膜等のデポ膜やパターニングされた感光性膜等を除去する。基板111の第1面上に形成した絶縁膜も除去しても良いし、必要なら残しておいても良い

。ただし、第1凹部との間で絶縁膜が廂状に形成されている場合は、この後の導電体膜がこの部分で段切れする可能性があるので、絶縁膜を除去しておくことが望ましい。基板111が半導体基板および導電体基板の場合には、次に基板111の第1面側に絶縁膜112を積層する。基板111がガラス、セラミック、プラスチックやゴム等の絶縁基板の場合には、絶縁膜112を積層しなくても良い。絶縁膜112の目的は、この上に積層する導電体膜114等と基板111との電氣的接続を防止することである。たとえば、この絶縁膜はシリコン酸化膜(SiO_x)、シリコン窒化膜(SiN_y)、シリコン酸窒化膜(SiO_xN_y)等である。これらの絶縁膜はCVD法、スパッター等のPVD法で積層できる。あるいは、SOG (Spin On Glass) 膜によって形成したシリコン酸化膜等でも良い。シリコン半導体基板の場合は、酸化法によって形成したシリコン酸化膜(SiO_2)でも良い。絶縁膜112の厚みは、たとえば50nm~1000nmである。この絶縁膜112は、第1凹部の側面および底面にも当然積層する。

[0097] 次にこの絶縁膜112上に導電体膜(第1導電体膜)114を積層する。導電体膜は、たとえば、ドーピングした多結晶シリコン膜、各種シリサイド膜、ITO膜等の透明導電体膜、金属膜の窒化物(導電体窒化物)、金属膜の酸化物(導電体酸化物)、金属膜や合金膜等である。金属膜はアルミニウム、金、銀、白金、パラジウム、チタニウム、モリブデン、タングステン、銅、クロム、亜鉛、鉄、ニッケル等で、これらの金属の合金である。これらの導電体膜は、CVD法やスパッター・蒸着等のPVD法により積層できる。第1導電体膜の厚みは100nm~2000nm程度である。圧電体膜との密着性向上のために第1導電体膜を2層膜以上の導電体膜としても良い。たとえば一層目を白金膜(Pt)、その上にチタン(Ti)、その上に窒化チタン(TiN)の3層膜にする。次に、導電体膜114の必要なパターンニングを行なった後に、導電体膜114上に圧電体膜116を積層する。圧電体膜は、PZT(チタン酸ジルコン酸鉛)、チタン酸バリウム、チタン酸鉛、ニオブ酸カリウム、ニオブ酸リチウム、タンタル酸リチウム、タングステン酸ナトリ

ウム、酸化亜鉛、リチウムテトラボレート、チタン酸カルシウム、燐酸アルミニウム、石英、酒石酸カリウムナトリウム、ポリフッ化ビニリデン等の圧電性ポリマー、窒化アルミニウム、燐酸ガリウム、ガリウムヒ素などである。これらの圧電体膜はスパッター法、CVD法等で積層できる。圧電体膜の厚みは100nm～5000nm程度である。圧電体膜積層後に圧電体膜の圧電性向上のために必要な熱処理を行なっても良い。第1導電体膜114のパターニングを行なわない場合であって、第1導電体膜をスパッター膜とし、圧電体膜もスパッター法で積層する場合、同じスパッター装置で積層すれば、真空状態を確保しながら連続的に第1導電体膜上に圧電体膜を積層することができる。

次に圧電体膜116の不要な領域を除去した後、導電体膜（第2導電体膜）118を積層する。導電体膜は、たとえば、ドーピングした多結晶シリコン膜、各種シリサイド膜、ITO膜等の透明導電体膜、金属膜の窒化物（導電体窒化物）、金属膜の酸化物（導電体酸化物）、金属膜や合金膜等である。金属膜はアルミニウム、金、銀、白金、チタニウム、モリブデン、銅、クロム、亜鉛等で、これらの金属の合金である。これらの導電体膜は、CVD法やスパッター・蒸着等のPVD法により積層できる。第2導電体膜の厚みは100nm～2000nm程度である。圧電体膜との密着性向上のために第2導電体膜を2層膜以上の導電体膜としても良い。たとえば一層目を窒化チタン（TiN）、その上にチタン（Ti）、白金膜（Pt）の3層膜にする。次に、導電体膜114の必要なパターニングを行なった後に、導電体膜114上に圧電体膜116を積層する。基板側壁131、132、133、134が変形するとそれに伴い圧電体膜116も変形し圧電体膜116の両側の面（上面、下面）に電荷を生じる。第1導電体膜114は圧電体膜116の下面と接触しているので、圧電体膜116の下面に発生した電荷を第1導電体膜114に引き出すことができる。第2導電体膜118は圧電体膜116の上面と接触しているので、圧電体膜116の上面に発生した電荷を第2導電体膜118に引き出すことができる。

[0098] 次に導電体膜 118 のフォトリソ法およびエッチング法等により不要な部分を除去した後、絶縁膜 120 を積層する。この絶縁膜 120 は、たとえば、この絶縁膜はシリコン酸化膜 (SiO_x)、シリコン窒化膜 (SiN_y)、シリコン酸窒化膜 (SiO_xN_y) 等である。これらの絶縁膜はCVD法、スパッター等のPVD法で積層できる。あるいは、ポリイミド膜等の有機系絶縁膜でも良い。この絶縁膜 120 は第 1 導電体膜、圧電体膜 116、第 2 導電体膜 118 からなる圧力センサーを保護する役目を果たす。絶縁膜の厚みは、500 nm 以上であれば良い。次に薄板 (第 1 薄板) 122 を基板 111 の第 1 面側に付着させる。この薄板 122 は第 1 凹部 126、127 をカバーし保護している。薄板 122 は、絶縁基板、たとえばガラス、石英、プラスチック等の透明な絶縁基板、セラミック等の不透明な絶縁基板である。透明な絶縁基板の場合には、下のパターンを直接観察できるのでパターン合わせを容易に行なうことができ、合わせ精度を向上できる。特に、薄板 122 の不要な部分を除去したパターンを有する場合 (たとえば、電極 153 や 156 を形成する領域や、圧力伝達孔 137、138 を前もって除去しておくなどのパターンを形成している場合や、圧力センサー領域以外のたとえばトランジスタ等を形成している領域を除去しておくなどのパターンを形成している場合)、薄板 122 を基板 111 の第 1 面に精度良く付着させる必要がある。また、電極等に接触しないようにすれば、半導体基板や導電体基板でも良い。

薄板 122 が基板 111 との付着する領域に接着剤を塗布または積層した後、薄板 122 を基板 111 に付着させる。必要なら熱処理を行ない薄板 122 が基板 111 から外れないように固定させる。薄板の厚みは $50\text{ }\mu\text{m} \sim 1000\text{ }\mu\text{m}$ 程度であるが、もっと薄くしても良い。あるいはもっと厚くても良い。圧力センサーをできるだけ薄くしたい場合はこの薄板 122 を薄くする必要がある。しかし、薄い薄板 122 を薄い状態で付着させるのは、付着工程で薄板 122 が変形する可能性がある。このような可能性がある場合には、別基板に熱軟化性接着剤 (軟化温度 T_s) を介して薄板 122 を付着させ、この状態で薄板 122 に所望のパターン形成 (たとえば、上述した薄板 1

22の不要な領域を除去する)を行なった後、薄板122の所定部分に熱硬化性接着剤(硬化温度 T_h)を塗布し、基板111に別基板(薄板122側)を付着させる。 $T_h < T_s$ とすれば、 T_h と T_s の間で熱処理を行なうことにより薄板122は強固に基板111に付着できる。その後、 T_s 以上の温度にすれば熱軟化性接着剤が軟化して別基板を薄板122から分離できる。この結果、かなり薄い(100 μ m以下、あるいは50 μ m以下の)薄板でも基板111の第1面上に付着させることができる。

[0099] 別基板111に薄い薄板を付着する方法として、別基板に薄板を付着させた後CMPやBG法で薄板を薄くする方法や、別基板上に熱軟化性接着剤を形成した後、その上に薄板材料を塗布法やCVD法やPVD法で薄板材料を形成する方法などがある。薄板122を付着した後に薄板の不要な部分をフォトリソ法およびエッチング法により除去しても良い。薄板122は接着剤を使用せずに、基板111の第1面に薄板122を載せて圧力をかけて常温接合または高温接合を行なって、基板111の第1面に薄板122を付着させても良い。その後、感光性膜を形成しコンタクト孔151形成用のパターニングを行ない、絶縁膜120をエッチングした後圧電体膜116をエッチングしてコンタクト孔151に第1導電体膜112を露出させる。第2導電体膜118は既にこの領域において除去されているので、コンタクト孔形成時には第2導電体膜118を除去しなくても良い。次に感光性膜をリムーブした後、感光性膜を形成しコンタクト孔154形成用のパターニングを行ない、絶縁膜120をエッチングしてコンタクト孔154に第2導電体膜118を露出させる。尚、圧電体膜118も前もってこの領域から除去しておけば、この時点において圧電体膜118の除去も不要であり、絶縁膜120のエッチングだけで良いのでコンタクト孔154も同時に形成できる。次に感光性膜をリムーブした後、導電体膜152、155を積層し、さらに電極配線153、156を形成する。

このコンタクト孔および導電体膜・電極形成は薄板122を付着する前に行なうこともできるし、第2凹部を形成し第2の薄板を付着させた後に行なう

こともできる。基板 1 1 1 に薄板 1 2 2 を付着させた後に、基板 1 1 1 の第 2 面側に第 2 凹部等を形成する。第 2 凹部 1 2 9、1 2 8、1 3 0 を形成する方法、絶縁膜 1 1 3、導電体膜（下部電極膜）1 1 5、圧電体膜 1 1 7、導電体膜（上部電極）1 1 9、絶縁膜 1 2 1、コンタクト孔 1 5 7、1 6 0、導電体膜 1 5 8、1 6 2、電極・配線 1 5 9、1 6 3、薄板（第 2 の薄板）1 2 3 の形成方法や材料等は第 1 面側と同様である。

第 1 凹部と第 2 凹部に挟まれた基板側壁 1 3 1、1 3 2、1 3 3、1 3 4 は圧力センサーのダイヤフラムとなるので、できるだけ厚みを均一に形成する必要がある。そのためには第 1 凹部に対して第 2 凹部形成用の感光性膜のパターンを精度良く形成する必要がある。基板 1 1 1 がガラスや石英、透明プラスチック等の透明な材料の場合は、第 1 凹部が第 2 面側から見えるのでかなり精度の良い合わせが可能である。シリコン基板などの不透明な基板でも透過可能な波長の光を用いれば合わせ精度を高めることができる。また、第 1 凹部が形成された後は薄板 1 2 2 で第 1 面側を固定しているのでプロセス中に基板 1 1 1 の変形を少なくできるのでパターン形成の精度を向上することができる。また、第 2 凹部形成後も基板 1 1 1 の第 1 面側は薄板 1 2 2 で固定され補強されているので、プロセス中に基板 1 1 1 が変形することはない。さらに第 2 の薄板 1 2 3 を第 2 面側に付着させた後は基板 1 1 1 の第 1 面も第 2 面も強化されているので、かなり頑丈な基板となっている。

[0100] これまでの実施形態では、第 1 凹部および第 2 凹部を構成する基板は圧電体ではなかったが、次の実施形態では、第 1 凹部および第 2 凹部を構成する基板が圧電体となる場合である。図 1 4（f）は、圧電体基板中に第 1 凹部および第 2 凹部を形成した場合の構造を実施形態（構造）を示す図である。圧電体基板 2 1 1 に第 1 凹部 2 2 6、2 2 7 および第 2 凹部 2 2 8、2 2 9、2 3 0 が形成されている。第 1 凹部 2 2 6 および第 2 凹部 2 2 9 を隔てている側壁 2 3 1、第 1 凹部 2 2 6 および第 2 凹部 2 2 8 を隔てている側壁 2 3 2、第 1 凹部 2 2 7 および第 2 凹部 2 2 8 を隔てている側壁 2 3 3、第 1 凹部 2 2 7 および第 2 凹部 2 3 0 を隔てている側壁 2 3 4 は圧電体基板であり

、これらの側壁が第1凹部の圧力 P_1 と第2凹部の圧力 P_2 との圧力差により変形するダイヤフラムとなる。これらの側壁および圧電体基板211の表面側（すなわち、第1凹部側）には、密着層212、導電体膜214、絶縁膜216が積層される。導電性接着剤やバリアメタル（密着性向上用）は密着性向上用であるから、圧電体基板211と導電体膜214とが密着性が良ければ必要はない。これらの側壁および圧電体基板211の裏面側（すなわち、第2凹部側）には、密着層213、導電体膜215、絶縁膜217が積層される。

圧電体基板211の表面側には、第1の薄板218が付着している。この第1の薄板218は圧電体デバイスを保護するとともに、第1凹部への圧力導入孔（第1凹部226へは圧力導入孔237、第1凹部227へは圧力導入孔238）を有しており、第1凹部へのスムーズな圧力伝達を行なえるようになっている。圧電体基板211の裏面側には、第2の薄板219が付着している。この第2の薄板219は圧電体デバイスを保護するとともに、第2凹部への圧力導入孔（第2凹部222へは圧力導入孔239、第2凹部229、230への圧力導入孔は図示していない）を有しており、第2凹部へのスムーズな圧力伝達を行なえるようになっている。圧力を固定したいときには、この圧力孔をなくせば良い。

圧電体基板211の表側にある導電体膜214は1つなぎになって接続している。すなわち、第1凹部側にある導電体膜214は連続していて良い。何故なら、第1凹部ではすべての側壁が第2凹部側に膨らむか、或いは凹むかであるから、同極の電位（すなわち、全部プラス側か、全部マイナス側である）が発生する（同じ側に分極する）。従って、側壁同士の導電体膜214を接続しても良く、電位が増幅されるので、感度が高まる。同様に、圧電体基板211の裏側にある導電体膜215は1つなぎになって接続している。すなわち、第2凹部側にある導電体膜215は連続していて良い。何故なら、第2凹部ではすべての側壁が第1凹部側に膨らむか、或いは凹むかであるから、同極の電位（すなわち、全部プラス側か、全部マイナス側である）が

発生する。従って、側壁同士の導電体膜 215 を接続しても良く、電位が増幅されるので、感度が高まる。このように、第 1 凹部側の導電体膜 214 および第 2 凹部側の導電体膜 215 は、凹部領域でパターニングする必要がなく、単に積層すれば良いので、フォトリソ工程をなくすることができる。（ただし、凹部以外の領域においては配線パターンを形成する必要がある。特に凹部領域は急激な段差形状となっているため、後述する電鍍レジスト法や斜め露光法など特殊な方法でパターニングする必要があるので、凹部パターニングは手間がかかるが。これらが不要となるメリットは大きい。）第 1 凹部 226 の底部にある圧電体基板 235、第 1 凹部 227 の底部にある圧電体基板 236 は、第 2 の薄板 219 と付着して固定されているので、圧力 P1 が変動しても殆ど変形しないから、この領域における電荷の発生は殆どない。同様に、第 2 凹部 228 の底部にある圧電体基板 240 も第 1 の薄板 218 と付着して固定されているので、圧力 P2 が変動しても殆ど変形しないから、この領域における電荷の発生は殆どない。

[0101] 図 13 (c) は、図 14 (f) に示す構造、すなわち圧電基板を側壁基板として用いたとき、凹部の圧力変化によって側壁基板が変形した場合を示す模式図である。図 13 (c) は、図 14 (f) と同様に断面構造で示している。図 13 (c) において、圧電体基板側壁 53 の両側に導電体膜 54、56 が、その上に絶縁膜 55、57 が形成されている。凹部 68 のもう一方の圧電体基板側壁 58 の両側に導電体膜 59、61 が、その上に絶縁膜 60、62 が形成されている。圧電体基板側壁 53 および 58 の上部は第 1 の薄板 63 が付着し、圧電体基板側壁 53 および 58 の下部は第 2 の薄板 64 が付着している。凹部 68 はこれらの側壁および薄板によって囲まれた閉空間となっているが、第 1 の薄板 63 に備わる圧力導入孔 65 から圧力 P1 が印加される。圧電体基板側壁 53 の左側の凹部 69 への圧力導入孔 66 は第 2 の薄板 64 に形成され、圧力 P2 が印加される。圧電体基板側壁 58 の右側の凹部 70 への圧力導入孔 67 は第 2 の薄板 64 に形成され、圧力 P3 が印加される。P2、P3 < P1 のとき、圧電体基板側壁 53 および圧電体基板側壁

58は図13(c)に示すように外側へ(凹部69および凹部70側へ)へ膨らみ変形する。圧電体基板側壁53や58の厚みが側壁の高さ方向に対して一定であり、上下の第1の薄板63および第2の薄板64に規制されていれば(すなわち、圧電体基板側壁53および58と第1の薄板63および第2の薄板64との結合部分が動かなければ)、圧電体基板側壁53や58の中心付近が最も変形する。この変形に伴い圧電体基板側壁53の凸側表面に電荷が発生し(分極する)、また圧電体基板側壁53の凹側表面には凸側と逆の電荷が発生し(分極する)、この間に電位差が生じる。すなわち導電体膜54から引き出した電極端子C1と導電体膜56から引き出した電極端子C2との間に電位差が生じる。一方、圧電体基板側壁58の凸側表面に電荷が発生し(分極する)、また圧電体基板側壁58の凹側表面には凸側と逆の電荷が発生し(分極する)、この間に電位差が生じる。すなわち導電体膜59から引き出した電極端子C4と導電体膜61から引き出した電極端子C3との間に電位差が生じる。C1とC4は同じ極性電位であり、C2およびC3は同じ極性電位であるため、これらを合わせれば(C1およびC4を接続、C2およびC3を接続)電位が大きくなり、感度が高まる。

[0102] 次に図14(f)に示す本発明の圧電体基板211を用いた圧電素子の製造方法を説明する。図14(a)に示すように、圧電体基板211の第1面(表面)上に絶縁膜271を形成し、さらにその上にフォトレジスト272を形成し、第1凹部形成用の窓273を開ける。圧電体基板は、圧電効果を示す物質の基板であり、たとえば、チタン酸ジルコン酸鉛{ジルコニウム酸・チタン酸鉛($\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})\text{O}_3$, $0 < x < 1$)}とも呼ばれ、いわゆるPZT、チタン酸バリウム、チタン酸鉛、ニオブ酸カリウム、ニオブ酸リチウム、タンタル酸リチウム、タングステン酸ナトリウム、酸化亜鉛、リチウムテトラボレート等のペロブスカイト構造やタングステナー青銅構造を持つセラミックスであり、あるいは石英、水晶、ロッシェル塩、トパーズ、電気石(トルマリン)、ベルリナイト(リン酸アルミニウム)、窒化アルミニウム、リン酸ガリウム、ガリウムヒ素などであり、あるいは圧電性ポリマー{たとえば

、ポリフッ化ビニリデン}、あるいはこれらを主成分とする材料などである。

絶縁膜 271 は、圧電体基板 211 の表面を保護するため、および圧電基板 211 とフォトレジスト 272 との密着性を向上させるためのものであるが、不要である場合には形成しなくても良い。絶縁膜 271 は、たとえば CVD 法や PVD 法で形成したシリコン酸化膜 (SiO_x)、シリコン窒化膜 (SiN_y)、シリコン酸窒化膜 (SiO_xN_y) である。圧電体基板 211 の厚みは圧電素子の大きさに依存するが、約 $1\ \mu\text{m} \sim 2000\ \mu\text{m}$ である。圧電体基板が薄く取り扱いが困難である場合には別基板に付着してプロセスすることができる。凹部を精度良く形成できれば $2000\ \mu\text{m}$ より厚いものでも本発明を適用できる。絶縁膜 271 の厚みは、密着性改良の目的としては約 $0.1\ \mu\text{m} \sim 1\ \mu\text{m}$ であるが、圧電体基板 211 をエッチングするときにフォトレジスト 272 もエッチングされるが、フォトレジスト 272 がすべてエッチングされる場合には絶縁膜 271 がマスクとなるので、圧電体基板 211 のエッチング終了時には絶縁膜 271 を残しておく必要があるから、それらを考慮して絶縁膜 271 の厚みを決定する。これらを考慮して概ね約 $0.1\ \mu\text{m} \sim 3\ \mu\text{m}$ である。フォトレジスト 272 の厚みは、エッチングする圧電体基板の厚みに依存すると同時に、エッチング時のフォトレジスト膜と圧電体基板とのエッチング選択比による。選択比が高い（圧電体基板の方がエッチング速度がより大きい）場合には、フォトレジスト 272 の厚みを薄くできる。たとえば、圧電体基板の厚みが $300\ \mu\text{m}$ であり、エッチング選択比が 10 である場合には、フォトレジストの厚みは $30\ \mu\text{m}$ 以上あれば良い。（エッチングバラツキも考えて約 $40\ \mu\text{m} \sim 50\ \mu\text{m}$ あれば良い。）フォトレジストが厚くなると焦点深度が深い露光法やそれに対応するフォトレジスト膜を選定する。第 1 凹部はできるだけフォトレジストのパターンに忠実にしかもできるだけ垂直な形状が良いので、フォトレジストの開口部 273 の形状もできるだけ垂直な形状が望ましい。

[0103] 次に、フォトレジストパターン 272 をマスクとして、開口部 273 におい

て絶縁膜 271 をドライエッチングまたはウエットエッチングによりエッチング除去する。絶縁膜 271 がシリコン酸化膜 (SiO_x) である場合には、ウエットエッチングではBHF液（緩衝フッ酸液）等のフッ酸系水溶液を用いる。ドライエッチングの場合には、 CF_4 、 C_2F_6 、 C_3F_8 等のエッチングガスによりドライエッチング装置を用いてシリコン酸化膜 (SiO_x) をエッチングする。エッチング形状は、できるだけマスクパターンに忠実にしかも垂直パターンが望ましい。従って、異方性エッチングが望ましい。絶縁膜 271 がない場合には当然絶縁膜 271 のエッチングは必要がない。次に、フォトレジスト 272 およびエッチングした絶縁膜 271 をマスクにして、開口部 273 において露出した圧電体基板 211 のエッチングを行なう。圧電体基板 211 のエッチング形状もマスクパターンにできるだけ忠実にしかも垂直パターンが望ましい。たとえば、圧電体基板がPZTである場合は、エッチングガスとして、 C_3F_8 や SF_6 や Cl_2 等でドライエッチング装置を用いて異方性エッチングして垂直パターンを形成できる。このようにして、圧電体基板 211 内に第1凹部 226 および 227 を形成する。第1凹部 226 および 227 を形成後、フォトレジストパターン 272 を除去する。このレジスト除去は酸素プラズマによるアッシングや硝酸系リムーブ液や有機系レジスト剥離剤を用いて行なう。尚、絶縁膜 271 は問題なければ残しておいても良いし、除去しても良い。

基板の厚みを H_s 、第1凹部の深さを H_{c1} 、第1凹部の幅を W_{c1} とする。 H_s は前述したように $10\mu\text{m} \sim 2000\mu\text{m}$ 、 H_{c1} は当然 H_s より小さいが、 H_{c1} は大きいほど圧電体基板 211 の側壁の変形が大きくなるので、それだけ多くの電荷が発生するが、エッチングバラツキを考慮して、また第1凹部の底部 274 の強度を考慮すれば、 H_s の10%程度は残しておくことが望ましい。たとえば、 $500\mu\text{m}$ の基板厚みであれば、約 $50\mu\text{m}$ 程度残しておことが望ましい。ただし、後述するようにこの部分には第2の薄板が付着するので、もっと薄くしても実用上の強度は問題ない。第1凹部の幅 W_{c1} は、この後に密着層、導電体膜、絶縁膜を積層するので、第1凹部

の内部まで積層できる程度の幅が必要である。これは当然これらの膜の積層方法にも依存する。現状の技術では、CVD法の場合アスペクト比 ($Hc1/Wc1$) が20程度であれば、これらの膜形成が可能である。PVD法の場合は10程度である。たとえば、 $Hc1$ が $300\mu m$ で、 $Wc1$ が $30\mu m$ で、アスペクト比10)、第1凹部内部へのスパッター導電膜の積層は可能である。 $Wc1$ は小さいほど圧電体基板内の圧電素子の平面サイズは小さくできる。 $Wc1$ 方向にも圧電体基板側壁を作るとき ($Wc1$ と $Hc1$ で決まるダイヤフラム) は $Wc1$ はある程度の大きさが必要となるので、上記の膜形成には有利になる方向となる。この場合には、直方体形状の第1凹部の側壁の4面にダイヤフラムを形成できる。

たとえば、第1凹部の奥行き (長手方向) を $Lc1$ (直方体形状の第1凹部の、 $Hc1$ および $Wc1$ 以外の残り1辺の長さであり、図14(a)では斜めに記載しているが、この図は断面構造なので実際には $Lc1$ は紙面に垂直方向となっている) としたとき、 $Lc1$ と $Hc1$ は同程度のサイズである (ことが望ましい) から、4面がダイヤフラムになる場合の $Wc1$ も $Hc1$ と同程度のサイズとなる (ことが望ましい)。尚、 $Hc1$ が $300\mu m$ としたときに、(第1凹部の最小幅 $Wc1$ を $30\mu m$ 、第2凹部の最小幅 $Wc2$ も $30\mu m$ 、圧電体側壁の幅を $10\mu m$ とすると、) 第1凹部の4つの側壁にダイヤフラムを形成するときに、 $380\mu m$ の大きさが必要となるが、1方向 (たとえば横方向) に第1凹部および第2凹部の組合せを並べると、1つの組合せで $70\mu m$ 必要なので、約5組のダイヤフラム組みが $380\mu m$ の大きさの中に入る。従って、本発明の場合には、1つの第1凹部の周りに4面を形成するダイヤフラムよりも1方向に並べたダイヤフラムの方が小さくできる。(約2.5倍有利となる。) 本発明の場合には、第1凹部に導電体膜等を形成すればこれらの膜について第1凹部領域でパターニングする必要がないので、1方向に並べた方がよい。上述した $30\mu m$ も薄膜形成技術のさらなる向上によりもっと小さくできるので、将来はさらに有利となる。従って、従来の平面的なダイヤフラムと比較すれば約10倍も有利となり、同じ面

積であれば本発明は従来法に比べて約10倍の感度になることを意味する。当然将来はさらに大きなアスペクト比でも第1凹部の内部への膜形成が問題なく可能となるので、さらに小面積で感度アップになる。

第1凹部226および227内の異物を除去し洗浄した後に、図14(b)に示すように、圧電体基板211の第1面(表面)に密着層212、導電体膜214を積層する。導電体膜214は導電性の薄膜であり、たとえば、白金(Pt)、銅(Cu)、金(Au)、アルミニウム(Al)やこれらの合金である。密着層212も導電体膜であるが、導電体膜214と圧電体基板211との密着性を向上させる導電体膜である。密着層212も導電体膜であり、たとえばチタン(Ti)、窒化チタン(TiN)、タンタル(Ta)、窒化タンタル(TaN)である。密着層212は必要がない場合には積層する必要はない。たとえば、密着層212の膜厚は0~100nmであり、導電体膜214の膜厚は10nm~2000nmである。圧電体基板211に力が作用し分極したときに、その電荷を密着層212および導電体膜214を通して引き出すことができる。前述したように、第1凹部内で発生する電荷は同じ極性であるから、この導電体膜214(密着層212を含む)は第1凹部内でエッチングしてパターニングする必要はない。ただし、異なる第1凹部内の導電層214(密着層212を含む)を接続するパターンを形成する場合、第1凹部の領域以外の不要な導電層214(密着層212を含む)は除去する必要があるので、そのためのパターン形成をフォトリソ法および導電層214(密着層212を含む)のエッチングを行なう。このとき第1凹部226や227の領域はフォトレジストで被覆しておく。次にフォトレジストをリムーブした後で、絶縁膜216を積層する。この絶縁膜216は第1凹部や導電体膜214を保護するもので、シリコン酸化膜、シリコン酸窒化膜、シリコン窒化膜等で、CVD法、PVD法で積層する。

[0104] 次に、図14(c)に示すように、圧電体基板211の第1面(表面)にサポート基板(第1の薄板)276を付着する。このサポート基板276は第1凹部等圧電体基板211の第1面(表面)に形成された第1凹部等の素子を

保護するとともに、第2凹部形成時に圧電基板211の強度が減少するので、圧電基板211が損傷しないようにすること、プロセス時に圧電基板が変形してパターンゆがみがないようにすることが目的である。従って、問題が発生しない場合には必要がない。たとえば、圧電体基板211内に凹部の割合が少なければ基板のゆがみが少ない。サポート基板として、ガラス基板、石英基板、セラミック基板、プラスチック基板等の絶縁基板、あるいは金属板等の導電体基板でも良いし、半導体基板でも良い。強度やプロセス条件に合わせて適宜選択すれば良い。サポート基板を第1の薄板としても使用する場合は圧電素子の使用環境も考慮して信頼性の高い物を使用する必要がある、上記の材料から厚みも含めて適宜選定すれば良い。

サポート基板276を圧電基板211に付着させる方法として、常温接合する方法や、真空圧着する方法、高温接合や拡散接合、接着材を用いて付着する方法などがある。接着剤を用いる場合には、第1凹部にできるだけ接着剤が入らないようにするために、サポート基板276の必要な部分（圧電体基板211とサポート基板が付着する部分）だけに接着剤をコートしてからサポート基板276を圧電基板211にパターンを合わせ込んで付着させる。たとえば、マスクを用いて接着剤をサポート基板276の必要な部分にコート（スクリーン印刷も可能）した後に、サポート基板276を圧電体基板211に付着させる。接着剤を用いた時には所定の熱処理等を行ない、サポート基板276を圧電体基板211に確実に固着させる。また、接着剤はこの後のプロセスにおいても付着力が低下しないような材料および接着条件を選定する。

サポート基板276を第1の薄板として用いる場合には、一度付着させた後はサポート基板276を圧電基板211から外す必要はないが、サポート基板276を第1の薄板として用いない場合には、圧電基板211の裏面処理が終わった後に取り外す必要があるので、接着剤として取り外すことが可能なものを選定する。たとえば、熱軟化性接着剤で、第2凹部形成プロセスの温度（T2）では軟化しないが、それよりも高い温度で軟化する接着剤を用

いることにより、第2凹部プロセス終了後に、T2より高い温度をかけて圧電体基板211からサポート基板276を取り外す。サポート基板276を第1の薄板として用いる場合には、接着剤はT2では軟化しない熱軟化性接着剤でも良いし、あるいは熱硬化性接着剤でも良い。また、サポート基板276を第1の薄板として用いる場合において、第1凹部に圧力導入口を設けない場合は、サポート基板276を圧電体基板211に付着した時に第1凹部に閉じ込めた圧力（これをP0とする）で、その後の第1凹部内の圧力は決定される。P0を真空に近く（P0がほぼ0気圧）したいときは、そのP0の圧力下でサポート基板276を圧電体基板211に付着させる。またP0を1気圧にしたいときは、大気圧下でサポート基板276を圧電体基板211に付着させれば良い。

[0105] 次に、圧電体基板211の裏面に第2凹部を形成する。圧電体基板211の第2面（裏面）に絶縁膜277を形成する。この絶縁膜277の目的や形成方法は絶縁膜271と同様である。フォトリソ法を用いて、この絶縁膜277上に第2凹部を形成するためのフォトレジストパターン278を形成する。フォトレジストの開口部279は、第2凹部を形成するための開口部である。フォトレジストパターン278およびフォトレジストの開口部279は、圧電体基板211の第1面（表面）のパターン、特に第1凹部226および227に合わせて位置合わせされて形成される。圧電体基板211が透明もしくはある程度（特定の）光を透過しやすければ、圧電体基板211を透過できる波長を有する光を表面から裏面に向けてその波長の光を照射すれば、その光を受けて直接圧電体基板211の第1面（表面）のパターンに合わせて、裏面のフォトレジストパターン278、279をアライメント（合わせ込み）できるので、高い精度の位置合わせを行なうことができる。たとえば、合わせ精度を $0.3\mu\text{m}\sim 0.1\mu\text{m}$ 以下にすることもできる。圧電体基板がPZTの場合は、 $500\text{nm}\sim 800\text{nm}$ の波長範囲（可視光の範囲）において光の透過率が50%以上あるので、可視光を基板表面から照射して基板裏面のパターン（マスク）に位置合わせができる。また、フォトレジ

スト278は、第1凹部よりも少し大きめにパターニングされる。すなわち、第1凹部の幅 W_{c1} よりも片側が圧電体基板211の側壁の厚み分は大きく形成される。

[0106] 次に図14(d)に示すように、フォトリソパターン279で露出している絶縁膜277をエッチング除去する。この絶縁膜277のエッチングは絶縁膜271のエッチングと同様である。次にフォトリソパターンの開口部279で露出してきた圧電体基板211をエッチング除去する。このエッチングパターン形状は、フォトリソパターン278にできるだけ忠実に形成す必要があるので、垂直なパターンが望ましい。また、第1凹部と第2凹部で挟まれた圧電体側壁の厚みはできるだけ等しいことが望ましい。すなわち、図14(d)において、 $W_{sc-1} = W_{sc-2} = W_{sc-3} = W_{sc-4}$ であることが望ましい。従って、フォトリソパターン278の幅を W_{r278} 、このフォトリソパターンによってエッチングされたパターン幅を W_{c2} とすれば、好適には $W_{c2} = W_{r278}$ であり、 $W_{c2} = W_{c1} + W_{sc-1} + W_{sc-2}$ である。従って、できるだけサイドエッチングの少ない垂直形状の第2凹部228、229、230を形成することが望ましい。

また、第2凹部は第1面に貫通しないようにし、第2凹部の底部240において圧電体基板211を一部残すようにする。尚、このエッチング方法も第1凹部の形成方法と同じで良い。第2凹部の底部240の厚みは、圧電体基板211の5%~15%残すことが望ましい。たとえば、圧電体基板の厚みが $500\mu m$ である場合には、 $25\mu m \sim 75\mu m$ 残すことが望ましい。5%以下になると、エッチングばらつきなどにより、基板(ウエハ)内で圧電体基板211がなくなる部分が出る可能性があり、15%以上に厚くなると、圧電体基板を有効に使っていないことになる。ただし、この第2凹部の底部240では圧電体が極めて薄くなっても存在しさえすれば本発明の特性上は問題ない。すなわち、第2凹部の圧電体基板底部240は、既にサポート基板276に付着しているので、強度的には既に強固に補強されているので

、特に問題ない。ただし、サポート基板 276 を外して、第 1 の薄板を付着させるまでの工程では、この部分が損傷しないように細心の注意を払う必要がある。第 2 凹部 228、229、230 を形成したことにより、第 1 凹部 226、227 との間に圧電体基板の側壁 231、232、233、234 が形成され、これらの側壁がダイヤフラムとなり、第 1 凹部内圧力と第 2 凹部内圧力との差によって変形し、それに対応して圧電効果によりこの部分が分極し、圧電体基板 211 の両サイド面に逆の電荷が発生する。

[0107] 次にフォトレジスト 278 をリムーブする。このリムーブ方法は、フォトレジスト 272 の除去と同様である。圧電体基板 211 の第 1 面側の素子（第 1 凹部や導電体膜）は、サポート基板 276 で保護されているので、このリムーブ時にダメージ等が入ることはない。第 1 凹部の底部 235 や 236 の厚みも圧電体基板 211 の厚みの 10% 程度は存在するので、問題はない。さらに、奥行き側は、厚い圧電体基板が存在して支持しているので、このフォトレジストリムーブやこの後のプロセスで変形することはない。絶縁膜 277 は問題なければ残しておいても良い。エッチングする場合は、その絶縁膜をエッチングする水溶液（たとえば、絶縁膜がシリコン酸化膜であればフッ酸系のエッチング液）やドライエッチング法で除去すれば良い。ただし、圧電体基板 211 が露出しているので、この圧電体基板 211 を極力エッチングしない材料および条件を設定する必要がある。

次に、図 14（e）に示すように、第 2 面側に密着層 213、導電体膜 215、絶縁膜 217 を積層する。この、密着層 213 は密着層 212 と同様の目的および同程度の材料や条件で良い。また、導電体膜 215 は導電体膜 214 と同様であり、絶縁膜 217 は絶縁膜 216 と同様である。第 1 凹部や第 2 凹部が形成されているので、圧電体基板 211 は図 14（e）においてはかなりエッチングされ強度が弱くなったように見えるが、実際にはこの図 14 の紙面と垂直方向にも壁があり、凹部のない厚い基板が残っている領域も多いので、プロセス中の基板 211 の強度は充分である。さらにサポート基板 276 は圧電基板 211 の全体をカバーして支持しているので、圧電基

板 2 1 1 の強度は問題ない。尚、密着層 2 1 3 および導電体層 2 1 5 は同じ装置内で積層可能なので連続的に積層可能である。たとえば、スパッター装置を用いて、最初にアルゴンスパッタエッチングを行なって圧電体基板の表面の絶縁膜等を軽くエッチング除去して（逆スパッターとも言う）、その後でチタンをスパッターし、さらに連続して白金等の導電体膜を積層することができる。第1面（表面）側と同じく、導電体膜 2 1 5 は第2凹部のある領域ではエッチング等する必要がないので、第2凹部の内部にこれらの膜を積層できれば本発明の圧電素子を作製できる。平坦な面においてフォトリジストでパターニングして導電体膜をエッチングするときには、第2凹部領域はフォトリジスト等でカバーしてエッチングされないようにしておけば良い。たとえば、ポジレジストを用いて第2凹部領域以外の場所は露光してパターニングすれば微細なパターンを形成でき、第2凹部領域は露光しなければ現像によってレジストは溶解しないので、ポジレジストを第2凹部領域に残しておくことができる。

[0108] 次に図 1 4 （ f ） に示すように、圧電体基板 2 1 1 の第2面（裏面）に第2の薄板 2 1 9 を付着する。付着する手段や方法は、サポート基板 2 7 6 の付着と同様である。薄板 2 1 9 は本発明の圧電素子を保護するためのもの（特に第2面側に面している第2凹部や配線等）であり、一種のパッケージと考えて良く、このままでも使用することができる。薄板 2 1 9 はたとえば、ガラス基板、石英基板、セラミック基板、プラスチック基板等の絶縁基板である。あるいは、金属等の導電体基板でも良い。導電体基板の場合には、電極間でショートしないように配慮が必要であるが、静電気に強いという特徴を持たせることができる。あるいは半導体基板でも良い。薄板 2 1 9 の厚みは、 $20\mu\text{m}$ ～ $2000\mu\text{m}$ （もっと厚くても良い）であり、使用環境や厚みの制限（薄いパッケージの場合には、当然厚みを薄くする）や強度などによって適宜選定すれば良い。第2凹部の圧力を閉じ込める場合には、第2の薄板 2 1 9 を付着させるときのプロセス時の圧力をその圧力に合わせておいて、その圧力下で完全密閉すれば良い。また、第2凹部内にプロセス中に生じ

るアウトガス等を吸着して内部圧力を下げるガス吸着剤を第2凹部内に入れておいても良い。これは第1凹部も同様である。ガス吸着剤としては、たとえばジルコニア系のものを入れておけば、少なくとも水分、酸素、水素、二酸化炭素、窒素などの一部または全部を吸着できる。

第2の薄板219を圧電体基板211の裏面（第2面）に付着した後で、サポート基板276を除去して、（またはその上に）第1の薄板を付着させても良い。第1の薄板の付着方法は第2の薄板の付着方法と同じである。あるいは、第1の薄板はサポート基板276で代用することもできる。代用すれば、サポート基板276を取り外す必要もなくプロセスを簡略化できる。サポート基板276や第2の薄板219や第1の薄板を薄くするときは、これらを付着した後で、エッチングまたは研磨して薄くしても良い。CMP法（化学的研磨法）を用いれば精度良くサポート基板や薄板を薄くできる。10 μm ～200 μm 程度に薄くすることもできる。前述したように、別基板に付着した薄い薄板やサポート基板を圧電体基板の表面や裏面に付着して、その後で別基板を除去しても良い。

[0109] 次に、圧力導入孔や引き出し電極・配線を形成する。まず、圧電基板211の第1面側に付着したサポート基板276（あるいは第1の薄板218）に圧力導入孔237、238を形成する。そのためにフォトリソ法を用いて圧力導入孔237、238を形成すべき場所以外をフォトレジストで被覆する。フォトレジストは塗布法やドライフィルムを用いることができる。あるいはインプリント法を用いてパターニングすることもできる。この導入孔は微細である必要はないので、ウエットエッチングで形成しても良い。サポート基板276（または第1の薄板218）がガラス基板の場合は、BHF等のフッ酸系のウエットエッチング液でエッチングする。もちろん、ドライエッチングで形成しても良い。サポート基板276（または第1の薄板218）がガラス基板の場合は、ドライエッチング装置を用いてCF_x系、SF_x系等のフッ素系ガスなどでガラス基板をエッチングする。このサポート基板276のエッチングのときに、導電体膜214や215からコンタクト孔内配

線を介して電極・配線を引き出すために、この領域 281 にあるサポート基板 276 も同時にエッチング除去する。このサポート基板 276 を除去すると絶縁膜 216 が露出する。サポート基板 276 のエッチング速度より絶縁膜 216 のエッチング速度を遅くすれば（エッチング選択比を高めれば）、絶縁膜 216 を余りエッチングせずにサポート基板 276 を除去することができる。サポート基板 276 がガラス基板で絶縁膜 216 をプラズマ CVD 法で積層したシリコン窒化膜にして、BHF 等のフッ酸系水溶液でサポート基板 276 をエッチングすればその下地の絶縁膜 216 は殆どエッチングされない。

フォトレジストをリムーブした後で、コンタクト孔 254 を形成するためのフォトリソ工程を行ない、コンタクト孔 254 を形成する部分の窓開けを行ない、窓開けした部分から絶縁膜 216 をエッチングしてコンタクト孔 254 を形成する。絶縁膜 216 がシリコン窒化膜 (SiNy)、シリコン酸化膜 (SiO_x)、シリコン酸窒化膜 (SiO_xNy) であるときには、ドライエッチング装置を用いて CF₄ や C₂F₆ や C₄F₈ 等のフッ素系ガスなどで絶縁膜 216 をエッチングしコンタクト孔 254 において導電体膜 214 を露出させる。この後レジストをリムーブし、コンタクト孔 254 に導電体膜 255 を積層する。この導電体膜 255 は選択 CVD 法やメッキ法を用いてコンタクト孔 254 だけに積層しても良い。たとえば、WF₆ ガスを用いて選択 CVD 法でコンタクト孔 254 のみ（導電体膜 214 が露出している部分のみ）にタングステン (W) 膜を選択成長させることができる。あるいは、メッキ法で導電体膜 216 上にたとえば銅 (Cu) 膜を積層することができる。あるいは、圧電基板 211 の第 1 面全体に導電体膜を積層することにより、コンタクト孔 254 にも導電体膜 255 を積層できる。この場合には電極・配線 256 となる導電体膜とも兼用することができ、導電体膜積層後フォトリソ法および導電体膜のエッチングにより、電極・配線 256 を形成する。このとき、コンタクト孔に形成された導電体膜 255 の上は必ず電極・配線で被われているので、同時にコンタクト配線 255 も形成される。ここで形成する

導電体膜は、たとえばアルミニウム、銅膜、Ti、Cr、W、Mo、金膜などの金属膜、または各種シリサイド膜等であり、導電体膜214や絶縁膜216との密着性向上のために、および導電体膜214とのコンタクト性を良好にするために、バリアメタルを形成してからこれらのアルミニウム等を形成する。バリアメタルとして、たとえばチタン、窒化チタン(TiNx)、クロム(Cr)、タンタル(Ta)、窒化タンタル(TaNx)等がある。バリアメタルの膜厚はたとえば10nm~100nm、導電体膜256の膜厚はたとえば500nm~2000nmである。バリアメタルおよびアルミニウム等の導電体膜はスパッター法や蒸着法あるいはCVD法を用いて連続形成することができる。尚、あらかじめ引き出し電極(コンタクト孔を含む)を形成すべき領域281の第1の薄板218(あるいはサポート基板276)を除去してから、圧電基板211に付着すれば、薄板218(あるいはサポート基板276)の除去は必要がない。

[0110] 次に、導電体膜215からの引き出し電極・配線253を第1面(表面)側に形成するためのプロセスを説明する。この場合、コンタクト孔250は、コンタクト孔254に比べて、さらに導電体膜212、密着層212、圧電体基板211、密着層213を通して形成する。すなわちこれらの膜をすべて順番にエッチングしていく。まずフォトリソ法を用いてコンタクト孔250のレジスト窓開けを行なう。この窓から絶縁膜216、導電体膜214、密着層212、圧電体基板211、密着層213をエッチングする。(密着層213は導電体膜なので残しておいても良い。)1回のプロセスで行なうと簡単なので、ドライエッチング装置でエッチングする膜質ごとにエッチングガスやエッチング条件を変えながら順次エッチングしていくことが望ましい。1つのドライエッチング装置で行なうことが難しければ、膜質ごとに装置を変えてエッチングしても良い。コンタクト孔250を形成した後でレジストを除去する。このとき導電体膜214や密着層212もコンタクト孔250に露出しているので、この部分を絶縁膜で被覆するために、絶縁膜251を積層するとコンタクト孔の側壁に絶縁膜251が形成される。この絶縁

膜251は、たとえば、シリコン酸化膜、シリコン酸窒化膜、シリコン窒化膜である。コンタクト孔底部の導電体膜215の上にも絶縁膜251が積層しているので、圧電基板211の第1面側から絶縁膜251の全面エッチング（異方性エッチング）を行なう。この異方性エッチングにより、コンタクト孔250の底部の絶縁膜251は完全にエッチングされ、導電体膜215が露出するが、コンタクト孔250の側壁絶縁膜251は深さ方向に対してはかなり厚いので、コンタクト孔250側壁の絶縁膜251は殆どエッチングされない。この後で導電体膜252および253を積層し、フォトリソ法および導電体膜のエッチング法を用いて電極・配線253を形成する。導電体252は選択CVD法やメッキ法で形成しても良い。形成方法や形成手段、バリアメタル等の積層に関しても電極・配線256を形成する場合と同様である。ただし、コンタクト孔254よりコンタクト孔250は深いので、選択CVD法やメッキ法はコンタクト孔250への被覆性の良い条件で行なうことが望ましい。また、導電体252は、電極・配線用の導電体膜253と兼用しても良いが、コンタクト孔250へ被覆性の良い条件で積層することが重要である。以上のようにして、図14（f）に示すように、圧電基板211の第1面（表面）に導電体膜214や215からの引き出し電極・配線256や253を形成することができる。

- [0111] 次に基板211の裏面側（第2面側）で電極を形成する方法について説明する。この方法や手段は第1面側と同様であるが、第2の薄板219の上に電極・配線を取り出す方法について説明する。導電体膜215から電極・配線259を引き出す場合は、図14（f）に示すように、第2の薄板219にコンタクト孔257形成用のフォトレジストの窓開けをフォトリソ法を用いて行なう。次に窓開けした所より第2の薄板219をエッチングする。第2の薄板がたとえばガラス基板の場合には、ウエットエッチングであればたとえばBHF等のフッ酸系エッチング液で第2の薄板をエッチング除去する。ドライエッチングであれば、CF₄やCHF₃系のフッ素系ガスなどを用いて第2の薄板をエッチング除去する。その後で絶縁膜217をエッチングし

て導電体膜 215 を露出する。この後レジスト等をリムーブして、バリアメタルおよび導電体膜を積層して、フォトリソ法およびエッチング法により、コンタクト内導電体膜 258 および導電体・配線 259 を形成する。導電体膜 258 は選択CVDやメッキで行なっても良い。

導電体膜 214 から電極・配線 263 を取り出す方法については、電極・配線 253 を形成する場合に加えて第2の薄板 219 を最初にエッチング除去する方法が加わる。コンタクト孔 260 が形成した後に側壁絶縁膜 261 を形成して導電体膜 215 および密着層 213 を被覆する。その後でコンタクト導電体膜 262 および電極・配線 263 を形成する。上述の説明では、導電体膜 214 および 215 からの引き出し電極は第1面側にも第2面側にも作製したが、どちらか一方だけで良い。たとえば、導電体膜 214 の引き出し電極は第1面側から、導電体膜 214 の引き出し電極は第2面側から引き出すことによって、深いコンタクト孔 250、260 を形成することがないので、プロセスが簡単でしかも信頼性を向上できる。さらに、上記から分かるように、圧電基板 211 や薄板 218 (219) にもコンタクト孔をあけるとアスペクト比が大きくなるので、もっと好適には、導電体膜 214 からの引き出し電極は第1面側の絶縁膜 216 上に形成し、導電体膜 215 からの引き出し電極は第2面側から絶縁膜 217 上に形成すると良い(上述では、第2の薄板にもコンタクト孔をあけたが、この部分の第2の薄板 219 をあらかじめ除去しておく)。尚、第2の薄板 219 にも第2凹部 228、229、230 等への圧力伝達孔(たとえば、239)を形成する。圧力伝達孔の形成方法は、第1の薄板 218 やサポート基板 276 に形成する場合と同様であり、コンタクト孔を形成するとき一緒に圧力伝達孔を形成することもできるし、別々に形成しても良い。また、コンタクト孔 257 や 260 を形成すべき領域の第2の薄板 219 を除去したもの(第2の薄板 219)を圧電体基板 211 の第2面(裏面)に貼りつけても良く、このときはコンタクト孔 257 や 260 のアスペクト比が小さくなり、導電体膜をこのコンタクト孔内に形成することが容易となる。また、予め圧力伝達孔を作製した

第2の薄板219を貼りつけても良い。さらに、圧力伝達孔や薄板またはサポート基板にコンタクト孔を形成する前に、薄板やサポート基板を研磨法やエッチングにより薄くすれば、圧力伝達孔やコンタクト孔を形成しやすくなる。またコンタクト孔のアスペクト比も小さくなるので導電体膜・配線の被覆性（ステップカバレッジ）も良くなる。ただし、この薄板やサポート基板をパッケージ体の保護材料として使用する時には、信頼性や強度を考慮してそれらの厚みを決定する必要がある。

[0112] 以上の製造方法によって、圧電体基板内に形成した第1凹部および第2凹部に挟まれた圧電体基板側壁をダイヤフラムとした圧電素子を形成することができる。圧電素子は必要な数のダイヤフラムを接続すれば飛躍的に感度が上がり、より小さな圧力差も検出できる。従って、極めて良好な圧電素子（圧力センサー）を実現できる。たとえば、圧電基板の厚みを $300\mu\text{m}$ 、第1の薄板および第2の薄板の厚みを各 $100\mu\text{m}$ とすれば、パッケージ厚みが約 $500\mu\text{m}$ （ 0.5mm ）の非常に薄い圧力センサーとなる。圧力導入孔のどちらか（第1面（表面）側か、または第2面（裏側）か）を閉じておけば（あけなければ）、絶対圧を検出することもでき、その環境中に本発明の圧力センサーパッケージを置いておくだけで、その環境の圧力を検出できる。あるいは、逆に引き出し電極へ電圧を印加すれば基板側壁（ダイヤフラム）を自由に変形でき、凹部の中に入っている気体や液体を任意に吐き出すことができるとともに、外部からの気体や液体を凹部へ取り入れることもできる。すなわちポンプとしての役目を果たすことができる。たとえば、凹部の電極をマトリックス上に配置しておけば、それに対応する凹部を自由に動かすことができる。圧力伝達孔同士を接続すれば、凹部から別の凹部へ気体や液体を移送することができる。電圧の大きさによって基板側壁の変形量をコントロールできるので、凹部内の体積も自由にコントロールでき、圧力伝達孔を通じて気体や液体を凹部内に入れる量もコントロールできる。これらは、インクジェットデバイスへの応用も可能である。さらに圧力伝達孔に開閉バルブも取り付けおけば、この開閉バルブの制御と側壁の制御を任意にコント

ロールすれば複雑な動きが可能なポンプやガスおよび液体輸送システムを構築できる。さらに、本発明はP 1、P 2の圧力を変動させて圧電体基板を変形振動させることによって、発電も可能である。たとえば、脈動する液体の場合、第2凹部の圧力を固定しておき、第1凹部へ液体の出入を行なう。第1凹部へ液体が入ると第1凹部は膨らみ、第1凹部から液体が出ると第1凹部は窪む。これによって圧電体膜や圧電基板で発生した分極から電荷を引き出せば発電できる。（図13に示した構造も同様である。）本発明のデバイスは微小なので、人体に入れ込むことも可能であるから、ペースメーカー等の臓器動作用チップを人体に埋め込んだときに、人体の血流や息の変動を用いて発電することができる。さらに、靴底へ入れて歩く振動による空気流を用いて発電が可能である。また、本発明は大型化も可能なので床発電にも同様に使用できる。さらには海の波にも応用して発電できる。

[0113] 図15は、インプリント法を用いて本発明の圧電デバイスを作製する方法を示す図である。圧電性ポリマー4011を基板4009上に塗布または滴下、またはシート（フィルム）状の圧電性ポリマー4011を付着させる。圧電性ポリマー4011は熱可塑性（熱軟化性）であり、ガラス転移点を T_g4011 とする。この圧電性ポリマー4011の温度を T_g4011 以上に上げ圧電性ポリマーを軟化または液状にした後、モールド4008を押しつける。あるいは、圧電性ポリマー4011が塗布膜または滴下膜またはゲル状膜である場合は、液状またはゲル状の状態でモールド4008を押しつけて、その後圧電性ポリマー4011の温度を T_g4011 以上に上げて良い。（図15（a））その後、 T_g4011 以下に温度を下げて圧電性ポリマー4011を硬化させて、モールド4011を離す。モールド4008の凸部4007は圧電性ポリマー4011の凹部4015を形成し、モールド4008の凹部4005は圧電性ポリマー4011の凸部4004を形成する。

次に凸部4004を有する圧電性ポリマー4011基板上に導電性ポリマー4013を塗布または滴下、またはシート（フィルム）状の圧電性ポリマー4011を付着させる。導電性ポリマー4013は熱硬化性であり、硬化温

度 T_{g4013} は T_{g4011} より低い温度のものを選定する。 ($T_{g4013} < T_{g4011}$) 液状またはゲル状の導電性ポリマー 4013 は圧電性ポリマー 4011 基板の凹部 4015 にも入る。 (図 15 (b)) 液状またはゲル状の導電性ポリマー 4013 に凸状パターン 4012-c を有するモールド 4012 を押しつける。 (図 15 (c)) 圧電性ポリマー 4011 側の温度を T_{g4013} 付近 (T_{10}) に上げて、導電性ポリマー 4013 側の温度は T_{g4013} より低く保持する。 T_{10} は $T_{g4013} - 5^{\circ}\text{C} < T_{10} < T_{10} + 10^{\circ}\text{C}$ が良く、もっと好適には $T_{g4013} - 1^{\circ}\text{C} < T_{10} < T_{10} + 5^{\circ}\text{C}$ が良い。その後モールド 4012 を導電性ポリマー 4013 から離すと、圧電性ポリマー 4011 の凹凸パターンに導電性ポリマー 4013 の薄い膜が付着する。圧電性ポリマー 4011 側の温度を T_{g4013} と T_{g4011} の間で保持し導電性ポリマー 4013 を完全に硬化させる。この結果、圧電性ポリマー 4011 の凹凸パターン上に導電性ポリマー 4013 の薄膜が形成される。 {図 15 (d)}

[0114] 次に、フォトリソ法またはインプリント法、さらにエッチング法を用いて、導電性ポリマー膜 4013 の配線パターンを形成する。ここで導電性ポリマー膜 4013 の配線パターンをしなくても良ければ行なわなくても良い。上述したように、圧電性ポリマー基板 4011 の凹部において導電性ポリマー膜 4013 をパターンニングしなくても良く、圧電性ポリマー基板 4011 の上部で配線パターンを形成するときにパターンニングすれば良く、プロセスが簡単である。次に、この圧電性ポリマー基板 4011 の導電性ポリマー膜 4013 上に絶縁性ポリマー 4017 を塗布または滴下、またはシート (フィルム) 状の圧電性ポリマー 4011 を付着させる。絶縁性ポリマー 4017 は熱硬化性であり、硬化温度 T_{g4017} は T_{g4011} より低い温度のものを選定する。液状またはゲル状の絶縁性ポリマー 4017 は圧電性ポリマー基板 4011 の凹部にも入る。 {図 15 (d)} 液状またはゲル状の絶縁性ポリマー 4017 に突状パターン 4016-c を有するモールド 4016 を押しつける。モールド 4016 の突状パターン 4016-c は圧電性ポリマー基板 4011 の凹部 4015 に入る。 {図 15 (e)} 圧電性ポリマー 4011 側

の温度を T_{g4017} 付近 (T_{11}) に上げて、絶縁性ポリマー 4017 側の温度は T_{g4017} より低く保持する。 T_{11} は $T_{g4017} - 5^{\circ}\text{C} < T_{11} < T_{11} + 10^{\circ}\text{C}$ が良く、もっと好適には $T_{g4017} - 1^{\circ}\text{C} < T_{11} < T_{11} + 5^{\circ}\text{C}$ が良い。その後、モールド 4016 を絶縁性ポリマー 4017 から離すと、圧電性ポリマー 4011 の凹凸パターン上に付着した導電性ポリマー 4013 上に絶縁性ポリマー 4017 の薄い膜が付着する。圧電性ポリマー 4011 側の温度を T_{g4017} と T_{g4011} の間で保持し絶縁性ポリマー 4017 を完全に硬化させる。この結果、圧電性ポリマー 4011 の凹凸パターン上に付着した導電性ポリマー 4013 上に絶縁性ポリマー 4013 の薄膜が形成される。{図 15 (f)}

図 15 (b) ~ (e) においては、圧電性ポリマー 4011 側の基板 4009 は省略して記載していないが、基板 4009 は圧電性ポリマー 4011 基板のサポート基板でもあるから、圧電性ポリマー 4011 基板に付着させてプロセスした方が良い。次に圧電性ポリマー 4011 側の凹凸パターンがある方に第 2 の薄板 4023 を付着させる。圧電性ポリマー 4011 側の凹凸パターンの凸部と第 2 の薄板 4023 の間に接着剤 4024 を介して付着させても良い。この接着剤 4024 は熱硬化性樹脂であり、その硬化温度を T_{g4024} としたとき、 T_{g4024} は T_{g4011} より低いものを選定する。温度を T_{g4024} と T_{g4011} の間で保持し接着剤 4024 を完全に硬化させ、圧電性ポリマー 4011 側の凹凸パターン側に第 2 の薄板 4023 を固着する。このとき、圧電性ポリマー 4011 側の凹凸パターンの凹部 4015 は第 2 の薄板 4023 と圧電性ポリマー 4011 との間で閉じられている。{図 15 (f)} 次に基板 4009 を圧電性ポリマー 4011 から離す。たとえば、 T_{g4011} より高い温度にすることにより圧電性ポリマー 4011 が軟化するので、基板 4009 を圧電性ポリマー 4011 から離すことができる。次に圧電性ポリマー 4011 (第 2 の薄板 4023 に付着している) の温度を T_{g4011} 以上に保持すると、圧電性ポリマー 4011 は軟化する。圧電性ポリマー 4011 が軟化した状態で、モールド 4018 を圧電性ポリマー 4011 内に押しつけ、モールド 4018 の凸部を圧電性ポリマー 4011 の凹部領域となるべき部

分4019に入れる。圧電性ポリマー4011の厚みが所定の厚みとなるようにできるだけ精密にアライメントして押しつける。次にTg4011より低い温度に下げて、圧電性ポリマー4011を硬化させた後、モールド4018を圧電性ポリマー4011から離すと、圧電性ポリマー4011の凹部4019が形成される。凹部4019においては、圧電性ポリマー4011の厚み、特に側面の厚みW4011を精度良く作る。{図15(g)、(h)、(j)} 尚、モールド押圧により、凹部4015が変形する可能性があるが、変形しない程度の圧力で制御する必要がある、あるいは、凹部4015のある領域において第2の薄板4023に圧力伝達孔をあけておき、この圧力伝達孔より凹部4015へモールドの押圧に対抗できる圧力（たとえば、エア圧や窒素圧あるいは液圧）をかけておけば凹部4015の変形を防止することができる。あるいは、第2の薄板4023を付着する前に凹部4015に熱可塑性ポリマーを充填して硬化させておき、（このTgはTg4011より低い）後に第2の薄板4023にあけた圧力伝達孔から外へ流出させるという方法もある。あるいは熱可塑性ポリマーで充填させて別基板でふたをした後、導電性膜4021や絶縁性膜4025を形成した後、別基板を取り外し、凹部4015内のポリマーを取り出すという方法もある。

[0115] 次に導電性ポリマー4021を塗布、または滴下、またはシート（フィルム）状の圧電性ポリマー4011を付着させる。特に圧電性ポリマー4011の凹部4019内に充填するようにする（あるいは充分入るようにする）。この導電性ポリマー4021は熱硬化性樹脂または光硬化性樹脂である。この導電性ポリマー4021が熱硬化性樹脂の場合には、その硬化温度Tg4021はTg4011より低いものを選定する。{図15(j)} 次に、モールド4022を液状またはゲル状の導電性ポリマー4021に押しつける。モールド4022の凸部は圧電性ポリマー4011の凹部4019に入る。導電性ポリマー4021が光硬化性樹脂の場合は、モールド4022を導電性ポリマー4021に押しつけた後に、硬化する光を照射する。従って、モールド4022、あるいは第2の薄板4023はこの光を透過する材料、たとえばガラ

スや石英で形成されていることが望ましい。{図15(k)、(m)}次に、全体の温度を T_{g4021} と T_{g4011} の間で保持して、導電性ポリマー4021を硬化させて、モールド4022を離せば、圧電性ポリマー4011上に導電性ポリマー4021の薄膜が形成される。{図15(l)}次に、導電性ポリマー4021に対して、必要な配線パターンニングを行なう。凹部4019内の導電性ポリマー4021のパターンニングはしなくても良いので、通常の写真リソ+エッチング工程でプロセスでき簡単である。その後で、絶縁性ポリマー4025を塗布、または滴下、またはシート(フィルム)状の圧電性ポリマー4011を付着させる。特に圧電性ポリマー4011の凹部4019内に充填するようにする(あるいは充分入るようにする)。この絶縁性ポリマー4025は熱硬化性樹脂または光硬化性樹脂である。この絶縁性ポリマー4025が熱硬化性樹脂の場合には、その硬化温度 T_{g4025} は T_{g4011} より低いものを選定する。{図15(m)}次に、モールド4026を液状またはゲル状の絶縁性ポリマー4025に押しつける。モールドの凸部は圧電性ポリマー4011の凹部4019に入る。このとき、押圧により、凹部4015が変形する可能性があるが、変形しない程度の圧力で制御する必要がある、{図15(p)}次に、全体の温度を T_{g4025} と T_{g4011} の間で保持して、絶縁性ポリマー4025を硬化させて、モールド4026を離せば、圧電性ポリマー4011上の導電性ポリマー4021上に絶縁性ポリマー4025の薄膜が形成される。{図15(o)}この絶縁性ポリマー4025は導電性ポリマーの保護膜となる。次に接着剤等を介して第1の薄板4027を絶縁性ポリマー4025に付着させる。{図15(p)}凹部4019の部分において圧力伝達孔や引き出し電極用の領域における第1の薄板を除去する。その後引き出し電極配線等を形成して、圧電素子デバイスが作製される。尚、引き出し電極等(そのためのコンタクト孔も)は、第1の薄板4027を付着する前に形成しても良い。(第2の薄板4023についても同様である。)また、予め圧力伝達孔や引き出し電極用の領域を除去された薄板を付着しても良い。

[0116] 以上のように極めて簡単なプロセスで、しかも低温プロセスで精度の高い圧電素子デバイスを作製できる。図15に示す圧電素子デバイスは凹部4019と凹部4021の圧力差によって、これらの凹部によって挟まれた側壁の圧電体4011が変形し、これらの変形によって側壁の圧電体表面に発生した電荷をその両側に密着した導電体配線4017および4025によって取り出して、これらの導電体配線間の電位差によって凹部4019と凹部4021の圧力差を検出できる。あるいは、圧力伝達孔にインク等の液体容器を接続しておけば、これらの導電体配線に電圧を印加して側壁の圧電体膜（ダイヤフラム膜）を変形させることにより、圧力伝達孔からインク等の液体を放出することができ、たとえばインクジェットデバイスとして使用することもできる。さらには、凹部内の気体を精密に吐き出すことができるので、高精度のポンプデバイスとして使用することもできる。尚、上記のプロセスはインプリント法を中心に説明したが、他の方法を組み合わせても良い。たとえば、4011は圧電性ポリマーとして説明したが、圧電性セラミックでも良い。この圧電性セラミックの場合は、たとえばPZT等 { $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$ 、 $\text{Pb}(\text{Zn}_{1/3}\text{Nb}_{2/3})\text{O}_3$ (97wt%) - Bi_2O_3 (2wt%) - ZnO (1wt%)} を含む微粒子にエチルセルロース系樹脂バインダおよびジエチレングリコールモノブチルエーテル等の溶剤を加えたペーストやスラリーをスクリーン印刷法等で塗布し、この塗布膜にモールド4008を押しつけて、この状態で乾燥し焼成され、これらの圧電性セラミックが硬化した後にモールド4008を離す。尚、圧電性セラミックの場合はかなりの高温にならないと溶融・軟化しないので、図15(i)、(j)に示すようにモールド4018を使用できない。そこでこのプロセスではフォトリソやインプリント法等によってレジストをパターンニングしてエッチング法により、凹部4019を形成する。あるいは、導電体膜4013、4021や絶縁膜4017、4025をCVD法やPVD法で作製しても良い。プロセスとしてはこれらの膜はCVD法やPVD法の方が簡便である。図15に示す凹部内の配線はこのまま接続しておけば良いので、凹部内または凹部管でト

リッキーな配線パターンニングを行なう必要はない。特に、導電体膜に関しては、導電性ポリマーよりもCVD法やPVD法による各種金属膜やシリサイド膜の方が導電率が高いので、発生した電荷をスムーズに（抵抗が少なく）運搬できる。

図15は、圧電基板4011を基板側壁として用いた場合の構造および製造方法を示したが、図13(a)に示す圧電デバイスについてもインプリント法を用いて作製できる。すなわち、図15に示す圧電基板4011が通常のポリマーやゴム等の絶縁体と考えれば良い。この後の第1の凹部、第2の凹部を作製する工程は同様のプロセスで行なうことができる。異なるのは、第1凹部内および第2凹部内にそれぞれ下部電極となる導電体膜を作製し、その上に圧電体膜を形成し、さらに上部電極となる導電体膜を形成することである。その後は、上述した方法と同様のプロセスを進めることができる。あるいは、圧電基板4011がセラミックやガラスと考えれば良い。ガラスの場合はガラスの T_g より高い温度でモールドをインプリントした後 T_g 以下の温度に下げて硬化させる。セラミックの場合にはセラミック微粒子等を含むセラミックペーストやセラミックゲル状態へモールドをインプリントした後固化温度以上に加熱してセラミックを固化させる。あるいは、圧電基板4011が金属等の導電体と考えれば良い。金属の融液にモールドをインプリントした後融点(T_m)以下に温度を下げて金属を固化させれば良い。その後、必要な場合は絶縁膜を形成し、その上に下部電極となる導電体膜を積層し必要なパターンニングを行なった後、圧電体膜を積層する。その上に上部電極となる導電体膜を積層し必要なパターンニングを行なう。さらに絶縁膜を積層し、薄板を付着して凹部に蓋をする。

[0117] 図16は、基板内の第1面（表面）側に形成した第1凹部だけで側壁を形成した実施形態を示す図である。基板311は、シリコン、ゲルマニウム、ガリウムヒ素(GaAs)、窒化ガリウム、炭素、各種化合物半導体等の半導体基板、あるいはガラス、石英、セラミック、ポリマー、ゴム弾性体等の絶縁体基板、鉄、銅、アルミニウム、各種金属、各種合金等の金属基板である。以

下はシリコン基板として説明する。シリコン基板 311 内に第 1 凹部 301 および 302 を隣接して形成する。図 16 (b) は、本発明の実施形態の平面図（基板面に平行な面における断面図）である。シリコン基板 311 の第 1 面側（表面側）から見たものである。この図から分かるように、隣接する第 1 凹部は長方形状であり、立体的に見れば直方体形状である。この直方体形状の側面が隣接して第 1 凹部が並んでいる。第 1 凹部 301 と 302 に挟まれたシリコン基板側壁 323 がダイヤフラムとなる。図 16 に示す第 1 凹部 301 および 302 の側面は基板面に対して垂直か、垂直に近く、いわゆる略垂直に形成されることが望ましい。また、第 1 凹部の深さは、第 2 面（裏面）には達しないように形成される。この第 1 凹部の底部に残っているシリコン基板 315 の厚みは、シリコン基板の厚みの 5～15% 程度として形成する。5% 以下の場合には、第 1 凹部をエッチングで作るときに基板内でバラツクので、基板内の場所により薄くなったり、あるいは貫通したりして、第 1 凹部の底部の強度が小さくなる。15% 以上残しても良いが、その場合はシリコン基板を薄くすることもできるので、最初から薄いシリコン基板を使用することもできる。ダイヤフラムとなるシリコン基板側壁 323 の厚みは、 $1\mu\text{m}$ ～ $100\mu\text{m}$ であり、使用する圧力やフォトリソの精度やエッチング時の作製精度によって決定される。ただし、裏面から第 2 凹部を形成する方法に比較して、フォトリソ工程やエッチング工程や膜形成工程等がほぼ半分に減るというメリットの他に、第 1 凹部と第 2 凹部の合わせが不要になること、フォトリソ工程やエッチング工程のバラツキ等に関して第 1 凹部および第 2 凹部の相互作用や相互関係が不要になること等のメリットがある。ただし、隣接する凹部の変形は逆になるので、配線を切断する（好適には基板の平坦部で）必要がある。

[0118] 第 1 凹部のシリコン基板上に絶縁膜 312、その上に第 1 導電体膜（下部電極・配線）313、圧電体膜 314、さらにその上に第 2 導電体膜（上部電極・配線）316、絶縁膜 320 が形成される。第 1 導電体膜 313 は、第 1 凹部 301 と第 1 凹部 302 との間 317 で切れており導通していない。

凹部内の導電体膜は接続しても良いので、凹部内のパターニングは不要である。）。この切れた部分には圧電体膜 314 が形成されている（この部分の第1導電体膜 313 を切断した後に圧電体膜 314 を形成する）。切れた部分は、シリコン基板側壁 323 の上面にある。この部分は変形しない所なので、電荷発生には殆ど寄与しない部分である。また、第2導電体膜 316 は、第1凹部 301 と第1凹部 302 との間 318 で切れており導通していない（凹部内の導電体膜は接続しても良いので、凹部内のパターニングは不要である。）。この切れた部分には絶縁膜 320 が形成されている（この部分の第2導電体膜 316 を切断した後に絶縁膜 320 を形成する）。切れた部分は、シリコン基板側壁 323 の上面にある。この部分は変形しない所なので、電荷発生には殆ど寄与しない部分である。第1凹部 301 内の圧力P1と隣接する第1凹部 302 内の圧力P2とは異っており、この圧力差によってシリコン基板側壁 323 がダイヤフラムとして変形する。この変形に伴って、このシリコン基板側壁 323 に付着した圧電体膜 314（314-2）および314（314-3）が変形する。シリコン基板側壁 323 に付着した圧電体膜 314（314-2）は第1凹部 301 側の側壁圧電体膜であり、シリコン基板側壁 323 に付着した圧電体膜 314（314-3）は第1凹部 302 側の側壁圧電体膜である。圧電体膜 314（314-2）および314（314-3）の両表面には、変形により電荷が分極する。

このとき、圧電体膜 314（314-2）の上部側の変形方向と圧電体膜 314（314-3）の上部側の変形方向は異なる（一方が膨らむと他方は凹んでいる）ので、圧電体膜 314（314-2）の上部側の表面に発生する電荷と圧電体膜 314（314-3）の上部側の表面に発生する電荷は逆となる。従って、第2の導電体膜 316 が接続していると相殺されてしまうので、第2の導電体膜 316 は318で切断する必要がある。第1凹部 301 側にある第2の導電体膜 316 を316-1とし、第1凹部 302 側にある第2の導電体膜 316 を316-2とする。また、圧電体膜 314（314-2）の下部側の表面に発生する電荷と圧電体膜 314（314-3）の下

部側の表面に発生する電荷は逆となる。従って、第1の導電体膜313が接続していると相殺されてしまうので、第1の導電体膜313は317で切断する必要がある。第1凹部301側にある第1の導電体膜313を313-1とし、第1凹部302側にある第1の導電体膜313を313-2とする。

[0119] シリコン基板311の第1面（表面）上には第1凹部301および302をカバーする第1の薄板319が付着している。第1の薄板319は第1凹部301および302を被っていて第1凹部を保護している。また、第1凹部301をカバーしている薄板319には圧力導入孔321が設けてあり、圧力P1を導入できるようになっている。第1凹部302をカバーしている薄板319にも圧力導入孔322が設けてあり、圧力P2を導入できるようになっている。第1の導電体膜313（313-1）および第2の導電体膜316（316-1）の引き出し電極を形成する領域338および第1の導電体膜313（313-2）および第2の導電体膜316（316-2）の引き出し電極を形成する領域338および339においては、第1の薄板319は除去されている。この薄板319のない領域338において、第1の導電体膜313（313-1）上にある圧電体膜314およびその上に積層している絶縁膜320にはコンタクト孔341が形成されており、そのコンタクト孔341内に導電体膜342が形成され、さらにその上に電極・配線343が形成され、圧電体膜314（314-2）の変形により圧電体膜314（314-2）の下面に発生した電荷は、導電体膜313-1を通して、さらにコンタクト孔341内の導電体膜342を介して、電極・配線343に引き出される。圧電体膜314の絶縁性が余り良くないときは、コンタクト孔341の側壁にあらかじめ絶縁膜を形成してコンタクト孔341内の導電体膜342と圧電体膜314が接触しないようにする。あるいは、コンタクト孔341を形成する領域にある圧電体膜314をあらかじめエッチング除去しておくことが望ましい。尚、このコンタクト孔341を形成する領域における導電体膜316（316-1）はあらかじめエッチング除去してある。

さらに、薄板 3 1 9 のない領域 3 3 8 において、第 2 の導電体膜 3 1 6 (3 1 6 - 1) 上にある絶縁膜 3 2 0 にはコンタクト孔 3 4 4 が形成されており、そのコンタクト孔 3 4 4 内に導電体膜 3 4 5 が形成され、さらにその上に電極・配線 3 4 6 が形成され、圧電体膜 3 1 4 (3 1 4 - 2) の変形により圧電体膜 3 1 4 (3 1 4 - 2) の上面に発生した電荷は、導電体膜 3 1 6 - 1 を通って、さらにコンタクト孔 3 4 4 内の導電体膜 3 4 5 を介して、電極・配線 3 4 6 に引き出される。このようにして、圧電体膜 3 1 4 (3 1 4 - 2) の変形により圧電体膜 3 1 4 (3 1 4 - 2) の上下面に発生した互いに逆電位の電荷が、電極・配線 3 4 3 および 3 4 6 へ引き出される。

[0120] 薄板 3 1 9 のない領域 3 3 9 において、第 1 の導電体膜 3 1 3 (3 1 3 - 2) 上にある圧電体膜 3 1 4 およびその上に積層している絶縁膜 3 2 0 にはコンタクト孔 3 3 1 が形成されており、そのコンタクト孔 3 3 1 内に導電体膜 3 3 2 が形成され、さらにその上に電極・配線 3 3 3 が形成され、圧電体膜 3 1 4 (3 1 4 - 3) の変形により圧電体膜 3 1 4 (3 1 4 - 3) の下面に発生した電荷は、導電体膜 3 1 3 - 2 を通って、さらにコンタクト孔 3 3 1 内の導電体膜 3 3 2 を介して、電極・配線 3 3 3 に引き出される。圧電体膜 3 1 4 の絶縁性が余り良くないときは、コンタクト孔 3 3 1 の側壁にあらかじめ絶縁膜を形成してコンタクト孔 3 3 1 内の導電体膜 3 3 2 と圧電体膜 3 1 4 が接触しないようにする。あるいは、コンタクト孔 3 3 1 を形成する領域にある圧電体膜 3 1 4 をあらかじめエッチング除去しておくことが望ましい。尚、このコンタクト孔 3 3 1 を形成する領域における導電体膜 3 1 6 (3 1 6 - 2) はあらかじめエッチング除去してある。

さらに、薄板 3 1 9 のない領域 3 3 9 において、第 2 の導電体膜 3 1 6 (3 1 6 - 2) 上にある絶縁膜 3 2 0 にはコンタクト孔 3 3 4 が形成されており、そのコンタクト孔 3 3 4 内に導電体膜 3 3 5 が形成され、さらにその上に電極・配線 3 3 6 が形成され、圧電体膜 3 1 4 (3 1 4 - 3) の変形により圧電体膜 3 1 4 (3 1 4 - 3) の上面に発生した電荷は、導電体膜 3 1 6 - 2 を通って、さらにコンタクト孔 3 3 4 内の導電体膜 3 3 5 を介して、電極

・配線 336 に引き出される。このようにして、圧電体膜 314 (314-3) の変形により圧電体膜 314 (314-3) の上下面に発生した互いに逆電位の電荷が、電極・配線 333 および 336 へ引き出される。

引き出された電荷のうち同極性のものを集めれば大きな電位となり、この電位の大きさから隣接する第 1 凹部内の圧力差 $P_2 - P_1$ を知ることができるので、一方が既知であれば他方の圧力を求めることができ、圧力センサーとして機能する。基板をシリコン基板とした時には、同じシリコン基板内に IC も作製できるので、圧力センサーおよび圧力計算を行なう演算用 IC と一緒に 1 チップ化することも可能となる。以上のように、本発明は、凹部を基板の第 1 面にのみ形成しても圧電素子を用いた圧力センサーを作製できる。この利点は、裏面側に第 2 凹部を設ける必要がないこと（プロセスが複雑となる）、そのことにより表面と裏面とのパターン合わせをする必要がないこと、隣接する凹部同士のアライメントが必要がないので、隣接する凹部の間隔を狭められること、すなわち、隣接する凹部間の基板側壁を薄くできるので、より小さな圧力差でこの基板側壁を変形させることができるようになり、圧力検知の感度が向上することなどである。

[0121] 図 16 (b) は、本発明の実施形態の平面図（基板面に平行な面における断面図）であるが、第 1 凹部を平行に並べていけば多数のダイヤフラム部からの電位を集めることができ、少ない面積で大きな電位となり、圧力センサーとしての感度を高めることができる。この発明の利点は、凹部領域では配線等をパターンニングする必要がないため、（配線を切断するのは第 1 面（表面）の平坦部分）多数の凹部を並べることができることである。第 1 凹部の幅を W_{c-3} 、側壁の幅（厚み）を W_s 、第 1 凹部の長さを L_{c-3} 、第 1 凹部の深さを H_{c-3} とする。従来の平面的なダイヤフラムの大きさを $300\mu\text{m} \times 300\mu\text{m}$ として、この大きさの中に本発明の圧電素子（ダイヤフラム）が入るかを見積もる。 $H_{c-3} = 300\mu\text{m}$ 、 $L_{c-3} = 300\mu\text{m}$ とし、 $W_s = 5\mu\text{m}$ 、 W_{c-3} を $30\mu\text{m}$ とすると、平面的なサイズ $300\mu\text{m} \times 300\mu\text{m}$ に本発明のダイヤフラム構造は $300\mu\text{m} / 35\mu\text{m} \div 8$ 個入る

。1個当たり2つのダイヤフラムとなるので、16個のダイヤフラムとなるので、従来に比べて16倍の感度となり、従来に比較すると飛躍的に感度の良好な圧力センサーを作製できる。

[0122] 図16(c)は、本発明の圧電素子を用いた圧力センサーの動作を模式的に示した図である。シリコン基板側壁323を挟んで両サイドに第1凹部356および357が形成されている。シリコン基板側壁323の第1凹部357側には、シリコン基板側壁323の上に絶縁膜312、その上に第1の導電体膜313(313-2)、圧電体膜314、その上に第2の導電体膜316(316-2)、その上に絶縁膜320が積層されている。シリコン基板側壁323の第1凹部356側には、シリコン基板側壁323の上に絶縁膜312、その上に第1の導電体膜313(313-1)、圧電体膜314、その上に第2の導電体膜316(316-1)、その上に絶縁膜320が積層されている。シリコン基板側壁323の上部は薄板351で規制されている。シリコン基板側壁323の下部は薄板352で規制されている。図16(a)との関係で言えば、薄板351は第1の薄板319に相当し、薄板352はシリコン基板底部315に相当する。

薄板351の圧力導入孔354から圧力 P_1 が印加され、圧力導入孔353から圧力 P_2 が導入される。 $P_2 < P_1$ のとき、図16(c)に示すように、シリコン基板側壁323は第1凹部356側へ膨らみ、これに付着した圧電体膜314も第1凹部356側へ膨らむ。その結果、圧電体膜314(314-2)の上側表面および下側表面で分極し、圧電体膜314(314-2)の上側表面で発生する電荷と圧電体膜314(314-2)の下側表面で発生する電荷は逆電位となる。たとえば、圧電体膜314(314-2)の上側表面で発生する電荷をプラスとすると、下側表面で発生する電荷はマイナスとなる。圧電体膜314(314-2)の上側表面には第2の導電体膜316(316-1)が付着していて、圧電体膜314の下側表面には第1の導電体膜313(313-1)が付着しているので、第2の導電体膜316(316-1)と接続した電極C1と、第1の導電体膜313(313

－１）と接続した電極Ｃ２との間に電位差が生じる。

同様に考えて、圧電体膜３１４（３１４－３）の上側表面および下側表面で分極し、圧電体膜３１４（３１４－３）の上側表面で発生する電荷と圧電体膜３１４（３１４－３）の下側表面で発生する電荷は逆電位となる。圧電体膜３１４（３１４－２）は上側表面側に膨らんでいるが、圧電体膜３１４（３１４－３）は下側表面側に膨らんでいるので、発生する電荷の極性は圧電体膜３１４（３１４－２）と圧電体膜３１４（３１４－３）とは逆になる。上のたとえに合わせると、圧電体膜３１４（３１４－３）の上側表面で発生する電荷はマイナスとなり、下側表面で発生する電荷はプラスとなる。圧電体膜３１４（３１４－３）の上側表面には第２の導電体膜３１６（３１６－２）が付着していて、圧電体膜３１４（３１４－３）の下側表面には第１の導電体膜３１３（３１３－２）が付着しているので、第２の導電体膜３１６（３１６－２）と接続した電極Ｃ４と、第１の導電体膜３１３（３１３－２）と接続した電極Ｃ３との間に電位差が生じる。従って、同じ極性同士を接続すれば、ずなわち、Ｃ１とＣ３を接続し、Ｃ２とＣ４を接続すれば、これらの間の電位差が倍増するので、圧力に対する感度が高くなったことが分かる。このような構造をどんどんつなげていけば感度がどんどん高くなる。

[0123] 図１７は、図１６に示す本発明の圧電素子を用いた圧力センサーの製造方法を示す図である。基板を厚み方向の断面図で示している。尚、これまでにしても、またこれから説明することに関しても（図１７に限らず）、これまでに説明した内容や別の実施形態で示す内容については重複するので説明していない部分もあるが、他の実施形態で説明した内容で矛盾なく適用できる所は、当該実施形態において具体的に記載していなくても適用できることは言うまでもない。

図１７（ａ）に示すように、シリコン基板等の基板３１１の第１面（表側）にシリコン酸化膜等の絶縁膜３６１を形成する。その上にフォトリソ法を用いて、第１凹部を形成するためのフォトレジストパターン３６２を形成する。フォトレジストの開口部３６３は第１凹部を形成する領域である。フォト

レジストは、塗布法によるレジストやシート状の感光性ドライフィルムも使用できる。あるいはインプリント法も用いることもできる。

次に図17(b)に示すように、フォトレジストパターン362をマスクとして、開口部363に露出した絶縁膜361をエッチング除去する。このエッチングは異方性エッチングが望ましい。さらに、開口部363の絶縁膜361を除去した後、シリコン基板をエッチングし、第1凹部301や302を形成する。このエッチングはできるだけフォトレジストパターンに忠実にエッチングすることが望ましい。いわゆる深堀エッチング(DRIE)法を用いて基板311をエッチングする。あるいは、たとえば、磁気中性子線放電エッチング法やC₁F₃ガスを用いたクラスターエッチングでも垂直な側壁を有する深い凹部を形成できる。本実施形態では、第1凹部は基板311の第2面(裏面)まで到達(貫通)させないようにする。第1凹部の深さ(H_{c1})は、基板厚み(H_{sub})の95%~80%程度にする。95%を超えるとエッチングバラツキ等により第1凹部の底部の基板315の厚みが薄くなりすぎて強度が小さくなりすぎ、場合によっては第2面まで貫通してしまう恐れがある。また、第1凹部の深さは、ダイヤフラムの特性によって決めることであるから、80%未満の深さでも良いが、基板311をできるだけ使用するという意味では第1凹部の深さは80%以上が良い。尚、本発明の圧力センサーは占有面積を非常に小さくできるとともに1つ1つの素子をつなげて感度を上げることができるので、第1凹部の深さを80%未満として余り深くせず、導電体膜や圧電体膜の被覆性を向上させて、圧力検出の感度に関しては多数並べて向上させるという方法もある。基板311の厚みH_{sub}は10~2000μm、第1凹部の深さH_{c1}は1~1500μm、第1凹部の幅W_{c1}は1~200μm、ダイヤフラムとなる第1凹部間の基板側壁の幅W_sは0.1μm~100μm、第1凹部の長さ(紙面に垂直方向の幅で、基板側壁の長さとはほぼ等しい)L_sは1~1500μmであるが、基本的には使用される基板材料や圧電膜材料の特性、適用する圧力によって適宜決定する。また、技術的問題がクリアされれば、もっと小さな下限値やも

っと大きな上限値でも良い。基板側壁 3 2 3 の幅 W_s はダイヤフラムの特性を決定するので特に精度良く作製する必要がある、レジストマスク {3 6 2 (3 6 2-2)} にできるだけ忠実に垂直に近い形状で形成することが望ましい。尚、基板 3 1 1 が薄い場合（たとえば、 $100\mu m$ 以下の厚み）には、基板 3 1 1 の第 2 面（裏面）にサポート基板を付着してプロセス中に変形しないようにすれば良い。

- [0124] 次に図 1 7 (c) に示すように、フォトリソパターン 3 6 2 や絶縁膜 3 6 1 をリムーブした後（絶縁膜 3 6 1 は必要な場合には残しても良い）に、絶縁膜 3 1 2、下部電極となる第 1 の導電体膜 3 1 3、圧電体膜 3 1 4、上部電極となる第 2 の導電体膜 3 1 6 を積層する。絶縁膜 3 1 2 は基板と第 1 の導電体膜 3 1 3 とのリークを防止する目的で形成され、シリコン酸化膜 (SiO_x)、シリコン酸窒化膜 (SiO_xN_y)、シリコン窒化膜 (SiN_y) などであり、CVD 法、PVD 法、熱酸化法で形成される。厚みは $100nm \sim 2000nm$ である。基板がガラスや石英やセラミックやポリマーやゴム等の絶縁体である時には絶縁膜 3 1 2 を形成しなくても良い。（第 1 の導電体膜と基板が密着性が悪いなどの時には、密着性等の向上のために絶縁膜を形成する。）第 1 の導電体膜 3 1 3 は、タングステン、モリブデン、アルミニウム、銅、金、ニッケル、白金、酸化イリジウム、イリジウム、クロム等の各種金属、これらの合金、各種シリサイド、導電性多結晶（アモルファス）シリコン、導電性ポリマー等であるが、密着性向上のためにこれらの導電体膜を形成する前に、チタン、窒化チタン、クロム、タンタル、窒化タンタル等を形成しても良い。第 1 の導電体膜の厚みは、たとえば、 $100nm \sim 2000nm$ で、好適には $500nm \sim 1500nm$ である。
- 第 1 の導電体膜 3 1 3 を積層した後、第 1 凹部 3 0 1 側の第 1 の導電体膜 3 1 3-1 と第 1 凹部 3 0 2 側の第 1 の導電体膜 3 1 3-2 とを分離する。たとえば、第 1 凹部 3 0 1 と 3 0 2 で挟まれた基板側壁 3 2 3 の上面 3 1 7 をフォトリソ法で窓開けして、導電体膜 3 1 3 をエッチングする。基板側壁 3 2 3 の幅 W_s が $5\mu m$ 以下のときには、この窓開けも $1 \sim 2\mu m$ 幅となるが、

ドライエッチングはもちろんウェットエッチングでも可能なレベルである。

[0125] 導電体膜 313 をパターニングした後、圧電体膜 314 を形成する。圧電体膜は、たとえばチタン酸ジルコン酸鉛（ジルコニウム酸・チタン酸鉛（ $\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})\text{O}_3$ $0 < x < 1$ ）とも呼ばれ、いわゆる PZT）、PLT（ $\text{PbLa}_x\text{Ti}_{1-x}\text{O}_3$ ）、PLZT、 SrTiO_3 、 BaTiO_3 、BST（ $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$ ）、SBT（ $\text{SrBi}_2\text{Ta}_2\text{O}_9$ ）、KNN（ $\text{K}_{0.5}\text{Na}_{0.5}\text{NbO}_3$ ）や、KN（ KNbO_3 ）、NN（ NaNbO_3 ）、KNN に不純物（例えば、Li、Nb、Ta、Sb、Cu など）を添加したものなどの KNN 系材料、BLT（ビスマス-ランタン-タンタル）、チタン酸バリウム、チタン酸鉛、ニオブ酸カリウム、ニオブ酸リチウム、タンタル酸リチウム、タングステン酸ナトリウム、酸化亜鉛、窒化ガリウム、リチウムテトラボレート等のペロブスカイト構造やタングステナー青銅構造を持つセラミックスであり、あるいは石英、水晶、ロッシェル塩、トパーズ、電気石（トルマリン）、ベルリナイト（リン酸アルミニウム）、窒化アルミニウム、リン酸ガリウム、ガリウムヒ素などであり、あるいは圧電性ポリマー {たとえば、ポリフッ化ビニリデン} などである。

圧電体膜の積層方法として、その圧電体をターゲットとしたスパッタリング法、蒸着法、CVD 法、MOCVD（Metal

Organic Chemical Vapor Deposition：有機金属化学気相蒸着）法、レーザーアブレーション法（PLAD：Pulsed Laser Ablation Deposition）、塗布法、スクリーン印刷法、ゾルゲル法（たとえば、PZT のような誘電体材料を有機溶媒に溶解させた溶液を、スピコートにより 1 層当たり約 50 nm 程度の厚さで塗り、これを 350℃ 程度のホットプレート上で仮焼成し、この作業を 3～4 回繰り返した後に急速加熱炉を用いて約 700℃ で急速に焼結させる）、エアロゾル堆積法、化学的溶液積層（chemical solution deposition、CSD）法などであり、圧電体膜の積層後適切な熱処理を行なって圧電性や信頼性を高めることもできる。この圧電体膜の厚みは、0.1 μm ～100 μm であり、膜質向上および反り

量低減のためには好適には $0.5\mu\text{m}\sim 20\mu\text{m}$ である。第1凹部内の略垂直な側壁にできるだけ均一性良く（厚みバラツキを小さく）積層することが望ましい。スパッタリング法、蒸着法、CVD法、MOCVD法では積層した状態で、第1凹部内の略垂直な側壁に忠実に近い状態で積層できる。液状ポリマーやゲル状物質を塗布等する場合は、第1凹部内に厚くたまるので、インプリント法等を用いて、略垂直な側壁に忠実に近い状態で形成することができる。

[0126] 圧電体膜314は、第1凹部以外は必要ないので、不要な部分（たとえば、図17(c)における電極取り出し領域364）からエッチング除去しても良い。マスクを用いてスクリーン印刷法やスパッタリング法で圧電体膜を積層すればこのエッチング除去工程は不要となる。フォトリソ法を用いてレジストをパターニングするときには、微細なパターンを形成する必要はないので、プロセスは簡単である。たとえば、PZTの場合HFとHNO₃系のエッチング液でエッチングしても良い。ドライエッチングの場合にはフッ素系ガスや塩素系ガスを用いて行なうと良い。あるいは、圧電体膜314が絶縁体であるときには、リークを心配する必要がないので、そのまま残しておくこともできる。ただし、第1の導電体膜313の取り出し電極を形成する部分からは圧電体膜314を除去しておくことが望ましい。圧電体膜314を残したままコンタクト孔を形成すると、コンタクト孔の深さが圧電体膜314の厚み分深くなる。

圧電体膜314を形成した後に、第2の導電体膜316を形成する。第2の導電体膜316は、タングステン、モリブデン、アルミニウム、銅、金、ニッケル、白金、酸化イリジウム、イリジウム、クロム等の各種金属、これらの合金、各種シリサイド、導電性多結晶（アモルファス）シリコン、導電性ポリマー等であるが、密着性向上のためにこれらの導電体膜を形成する前に、チタン、窒化チタン、クロム、タンタル、窒化タンタル等を形成しても良い。第2の導電体膜の厚みは、たとえば、 $100\text{nm}\sim 2000\text{nm}$ で、好適には $500\text{nm}\sim 1500\text{nm}$ である。

第2の導電体膜316を積層した後、第1凹部301側の第2の導電体膜316-1と第1凹部302側の第1の導電体膜316-2とを分離する。たとえば、第1凹部301と302で挟まれた基板側壁323の上面318をフォトリソ法で窓開けして、導電体膜313をエッチングする。基板側壁323の幅 W_s が $5\mu\text{m}$ 以下のときには、この窓開けも $1\sim 2\mu\text{m}$ 幅となるが、ウエットエッチングでも可能なレベルである。また、第1の導電体膜313からの引き出し電極を形成する領域364からも第2の導電体膜316を除去しておくことが望ましい。何故なら、第1の導電体膜313からの引き出しコンタクト孔内に第2の導電体膜316が露出するからである。

[0127] 次に、図17(d)に示すように、第2の導電体膜316をパターニングし、適切な熱処理等を行なった後に、絶縁膜320を積層する。この絶縁膜320は、圧電素子や導電体膜316を保護する膜である。絶縁膜320として、たとえばシリコン酸化膜(SiO_x)、シリコン窒化膜(SiN_y)、シリコン酸窒化膜(SiO_xN_y)であり、CVD法、PVD法、塗布法等で積層する。あるいは絶縁膜320はポリイミド等の有機膜でも良い。特に感光性有機膜(たとえば、感光性ポリイミド)であれば、この後レジスト等を用いる必要がなくこの感光性有機膜を直接露光しパターニングできる。次に第1凹部301および302をふさぐ薄板319を付着させる。次に第1凹部301へ圧力を印加する圧力導入孔321、第1凹部302へ圧力を印加する圧力伝達孔322、コンタクト領域338、339など薄板がなくても良い部分(あるいは薄板がない方が良い部分)における薄板319を除去する。あるいは、薄板319を付着する前にこれらの部分を開口した薄板をアライメントして基板311の第1面に付着させる方法もある。別工程で、パターンのない薄板を用いて、フォトリソ法および薄板のエッチングを用いて別途開口した薄板を作製しておけば、本発明の圧力センサーの製造プロセス工程や時間に影響は与えない。

図17(d)においては、圧力導入孔321を第1凹部301に、圧力導入孔322を第1凹部302の両方を形成しているが、片方だけを形成した場

合は、圧力導入孔のない第1凹部（たとえば、第1凹部302とする）は常に同じ圧力に保たれている（これを圧力 P_0 とする）ので、隣接する他の第1凹部（たとえば、第1凹部301）の圧力 P_1 と P_0 との圧力差によって、基板側壁323が変形する。 P_0 は、薄板319を付着させたときの圧力とほぼ等しいので、真空に近い低圧状態で薄板319を付着させれば P_0 はほぼ0気圧となり、大気圧で薄板319を付着させれば P_0 はほぼ1気圧となる。従って基準圧力に対する圧力を検出する圧力センサーを作製できる。尚、薄板319を付着して第1凹部を塞いで密閉した後に、薄板の付着を確実にするための熱処理を行ったり、その後のプロセスで熱処理が行なわれたりして、薄板付着に用いた接着剤から溶媒等のアウトガスが発生し、気密にした第1凹部内の圧力 P_0 が変化する可能性がある。従って、接着剤を使用しない接着方法（たとえば、常温接合法）を用いたり、あるいはアウトガスを吸着する吸着剤を第1凹部内に入れておいたりする方法を採用しても良い。

[0128] 次に、薄板319のない領域338および339において、電極・配線を作製する。領域338において、第2の導電体膜316および圧電体膜314のない領域で、第1の導電体膜313上の絶縁膜320にフォトリソ法および絶縁膜320のエッチングによりコンタクト孔341を形成する。コンタクト孔341に導電体膜342を積層し、さらに電極配線用の導電体膜343を積層し、電極・配線パターン343をフォトリソ法および導電体膜343のエッチングにより形成する。導電体膜342と343は兼用することもできる。また、第2の導電体膜316上の絶縁膜320にフォトリソ法および絶縁膜320のエッチングによりコンタクト孔344を形成する。コンタクト孔344に導電体膜345を積層し、さらに電極配線用の導電体膜346を積層し、電極・配線パターン346をフォトリソ法および導電体膜346のエッチングにより形成する。導電体膜345と346は兼用することもできる。また、これらのプロセスは同時に行なうこともできる。

領域339においては、第1の導電体膜313上に圧電体膜314を残して

いる状態を示している。圧電体膜 314 が残っている場合は、第 1 の導電体膜 313 へのコンタクト孔 331 は、フォトリソ法並びに、絶縁膜 320 および圧電体膜 314 をエッチングして形成する。次にコンタクト孔 331 内に導電体膜 332 を積層し、さらに電極配線用の導電体膜 333 を積層し、電極・配線パターン 333 をフォトリソ法および導電体膜 333 のエッチングにより形成する。導電体膜 332 と 333 は兼用することもできる。また、第 2 の導電体膜 316 上の絶縁膜 320 にフォトリソ法および絶縁膜 320 のエッチングによりコンタクト孔 334 を形成する。コンタクト孔 334 に導電体膜 335 を積層し、さらに電極配線用の導電体膜 336 を積層し、電極・配線パターン 336 をフォトリソ法および導電体膜 336 のエッチングにより形成する。導電体膜 335 と 336 は兼用することもできる。また、これらのプロセスは同時に行なうこともできるが、圧電体膜 314 のエッチングを加味したプロセス条件を設定する必要がある。このように、圧電体膜 314 を残しておくコンタクト孔および導電体膜の形成プロセスが複雑になるので、好適には圧電体膜 314 は除去しておいても良い。もちろん、領域 338 および 339 のコンタクト孔や電極配線パターンは同じ工程で行なうことができる。

以上の製造プロセスによって凹部を基板の第 1 面側にのみ形成し、隣接する凹部間の基板側壁上に導電体膜によって挟まれた圧電体膜を作製し、隣接する凹部間の圧力差によって変形する基板側壁とともに圧電体膜が変形し、圧電体膜の表面に電荷が発生し、その上下にある導電体膜間で電位が生じる。あらかじめ凹部間の圧力差と圧電体膜の上下の電極・配線間における電位との関係を求めておけば、逆にこの発生した電位から凹部間の圧力差を計算することができる。あるいは、圧電体膜の上下の導電体膜（電極・配線）間に電界をかけると、圧電体膜が変形し、圧電体膜が付着した基板側壁が同様に変形する。この基板側壁の変化によって隣接する凹部間に圧力差を生じさせることができる。

[0129] 図 18 (a) は、図 16、図 17 で示した実施形態と類似するが、本実施形

態は凹部が第1面（表面）から第2面（裏面）に貫通しているものである。基板411はサポート基板400に付着し、第1凹部401、402、403は第1面から第2面側に貫通している。すなわち、第1凹部401、402、403の底部はサポート基板400となっている。第1面側に、絶縁膜412、第1の導電体膜413、圧電体膜414、第2の導電体膜416、絶縁膜420が積層している。これらの積層膜構造は図16、図17で示した実施形態と同じである。第1面側の絶縁膜420上に薄板419が付着し、第1凹部401、402、403をカバーして保護している。第1凹部401の上部の薄板419には圧力導入孔425が、第1凹部402の上部の薄板419には圧力導入孔426が、第1凹部401の上部の薄板419には圧力導入孔427が、開いている。また、電極・配線を形成すべき領域438および439の薄板419は除去されている。領域438には、第1の導電体膜413（413-1）に接続するコンタクト孔441には導電体膜442が形成され、その上に電極・配線443が形成されている。また、第2の導電体膜416（416-1）に接続するコンタクト孔444には導電体膜445が形成され、その上に電極・配線446が形成されている。領域439には、第1の導電体膜413（413-3）に接続するコンタクト孔431には導電体膜432が形成され、その上に電極・配線433が形成されている。また、第2の導電体膜416（416-3）に接続するコンタクト孔434には導電体膜435が形成され、その上に電極・配線436が形成されている。

第1凹部401の両側の圧電体を414-1、414-2、第1凹部402の両側の圧電体を414-3、414-4、第1凹部403の両側の圧電体を414-5、414-6とする。基板側壁423は、第1凹部401の圧力 P_1 と第1凹部402の圧力 P_2 との差 $P_1 - P_2$ によって変形する。 $P_2 > P_1$ のとき、基板側壁423は第1凹部401側に膨らむ。この変形に伴い圧電体膜414（414-2）も第1凹部401側へ膨らみ、圧電体膜414（414-2）の表面側および裏面側で分極して、それぞれに逆電荷が

発生する。圧電体膜414 (414-2) の裏面側に発生した電荷を第1の導電体層413 (413-1) およびコンタクト孔内導電体層442を通して電極・配線443へ引き出すことができる。圧電体膜414 (414-2) の表面側に発生した電荷を第2の導電体層416 (416-1) およびコンタクト孔内導電体層445を通して電極・配線446へ引き出すことができる

$P2 > P1$ のとき、圧電体膜414 (414-3) も第1凹部401側へ膨らみ (第1凹部402側で凹み)、圧電体膜414 (414-3) の表面側および裏面側で分極して、それぞれに逆電荷が発生する。圧電体膜414 (414-3) の裏面側に発生した電荷を第1の導電体層413 (413-2) を通して外側電極・配線 (図18 (a) においては示されていない) へ引き出すことができる。圧電体膜414 (414-3) の表面側に発生した電荷を第2の導電体層416 (416-2) を通して外側電極・配線 (図18 (a) においては示されていない) へ引き出すことができる。圧電体膜414 (414-2) と圧電体膜414 (414-3) は同じ側に変形しているが、第1導電体膜413および第2導電体膜416から見れば逆の変形になっているので、第1の導電体層413 (413-1) と第2の導電体層416 (416-2) とが同じ極性であり、第2の導電体層416 (416-1) と第1の導電体層413 (413-2) とが同じ極性である。従って、第1の導電体膜413は基板側壁423の上部417 (417-1) で切れており、第2の導電体膜416は基板側壁423の上部418 (418-1) で切れている。

[0130] 第1凹部403の圧力を $P3$ とすると、 $P2 > P3$ のとき、基板側壁424は第1凹部403側に膨らむ。この変形に伴い圧電体膜414 (414-5) も第1凹部403側へ膨らみ、圧電体膜414 (414-5) の表面側および裏面側で分極して、それぞれに逆電荷が発生する。圧電体膜414 (414-5) の裏面側に発生した電荷を第1の導電体層413 (413-3) およびコンタクト孔内導電体層432を通して電極・配線433へ引き出すこ

とができる。圧電体膜 4 1 4 (4 1 4-5) の表面側に発生した電荷を第 2 の導電体層 4 1 6 (4 1 6-3) およびコンタクト孔内導電体層 4 3 5 を通して電極・配線 4 3 6 へ引き出すことができる

$P2 > P3$ のとき、圧電体膜 4 1 4 (4 1 4-4) も第 1 凹部 4 0 3 側へ膨らみ (第 1 凹部 4 0 2 側で凹み)、圧電体膜 4 1 4 (4 1 4-4) の表面側および裏面側で分極して、それぞれに逆電荷が発生する。圧電体膜 4 1 4 (4 1 4-4) の裏面側に発生した電荷を第 1 の導電体層 4 1 3 (4 1 3-2) を通して外側電極・配線 (図 18 (a) においては示されていない) へ引き出すことができる。圧電体膜 4 1 4 (4 1 4-4) の表面側に発生した電荷を第 2 の導電体層 4 1 6 (4 1 6-2) を通して外側電極・配線 (図 18 (a) においては示されていない) へ引き出すことができる。圧電体膜 4 1 4 (4 1 4-5) と圧電体膜 4 1 4 (4 1 4-4) は同じ側に変形しているが、第 1 導電体膜 4 1 3 および第 2 導電体膜 4 1 6 から見れば逆の変形になっているので、第 1 の導電体層 4 1 3 (4 1 3-3) と第 2 の導電体層 4 1 6 (4 1 6-2) とが同じ極性であり、第 2 の導電体層 4 1 6 (4 1 6-3) と第 1 の導電体層 4 1 3 (4 1 3-2) とが同じ極性である。従って、第 1 の導電体膜 4 1 3 は基板側壁 4 2 3 の上部 4 1 7 (4 1 7-2) で切れており、第 2 の導電体膜 4 1 6 は基板側壁 4 2 3 の上部 4 1 8 (4 1 8-2) で切れている。

[0131] 圧電体膜 4 1 4 (4 1 4-3) と圧電体膜 4 1 4 (4 1 4-4) は変形方向が逆であるが、第 1 導電体膜 4 1 3 および第 2 導電体膜 4 1 6 から見れば同じ方向の変形になっているので、圧電体膜 4 1 4 (4 1 4-3) に面している導電体膜と圧電体膜 4 1 4 (4 1 4-4) に面している導電体膜はつながっていて良い。すなわち、4 1 3 (4 1 3-2) および 4 1 6 (4 1 6-2) は圧電体膜 4 1 4 (4 1 4-3) および圧電体膜 4 1 4 (4 1 4-4) の間で連続している。従って、凹部内で導電体膜を切断するフォトリソ工程やエッチングを行なう必要がないので、プロセスとして複雑な工程はない。たとえば、導電体膜 4 1 3 や 4 1 6 をエッチングするとき、これらの導電体膜

の上にフォトレジストを塗布する。液状のフォトレジストは凹部（４１０１、４０２、４０３）へも入ってこの凹部内では厚くなる。あるいはフォトレジストがフィルム状のシートタイプの場合は基板の第１面側の導電体膜上に感光性のドライフィルムを付着して軟化させると、凹部内に入り込むので凹部領域は厚くなる。フォトレジストを開口する部分は基板側壁の上面や第１面の平坦部であり、フォトレジストの厚みは厚くはない。フォトレジストがポジレジストの場合、この開口部分に露光すれば良いので、薄いフォトレジスト内を完全に露光することができるから、導電体膜を除去する部分はレジストを除去できる。それ以外の部分には光は照射されないで、レジストは除去されず被覆されている。従って全く問題なく導電体膜の必要な部分を除去できる。フォトレジストがポジレジストの場合は、導電体膜を除去しない部分を露光するが凹部内の厚いレジストの奥まで光を通す強度で露光すれば良い。あるいは、凹部内のレジストの上部だけ露光すれば現像時には凹部の内部まで現像液が入らないので、結局凹部領域はレジストで被覆されている。導電体膜を除去したい部分はレジストが薄くなっているので、光が回り込んで解像度が悪くなるが、導電体膜を除去したい部分として１μm以上を取れば問題はない。従って全く問題なく導電体膜の必要な部分を除去できる。このように、凹部が第１面から第２面に貫通していても本発明の圧電素子を用いた圧力センサーを適用できる。この貫通した凹部を有する圧力センサーは、凹部のエッチングのときに終点検出を考慮する必要がないという利点がある。図１６、図１７において示した、第１凹部のエッチングを基板内でストップさせる方法は、時間管理でエッチングする必要があるので、場所によって深さが異なる。すなわち、深堀エッチングのバラツキ精度により場所によって第１凹部の深さが異なる。これに対して、貫通させる本実施形態は、貫通孔の深さは基板厚と同じになる。深堀エッチングによる基板のエッチング速度とサポート基板４００のエッチング速度の選択比を大きく取る条件によって基板エッチングを行なうことにより、基板内のすべての場所で凹部の貫通を完了したとしても、すなわち深堀エッチング時のオーバーエッチングを

大きく取ったとしても、サポート基板400は殆どエッチングしないようにできる。エッチング選択比を10としたときに、基板厚みが500 μm として、深堀エッチングを10%オーバーエッチングを行なったときに、（エッチングバラツキは通常5%程度であるから、10%オーバーエッチングによって、基板内のすべての領域で貫通した凹部を作製できる。）サポート基板400は最大で、5 μm しかエッチングされない。基板411をシリコン、サポート基板をガラスとしたときに、エッチング選択比10は問題なく達成できる。このように、貫通した凹部を用いることにより精度のよいダイヤフラム構造を作製できる。

[0132] 上記はサポート基板をそのまま第2の薄板として使用する場合であるが、貫通した凹部を形成した後、サポート基板を外して、新しい第2の薄板を基板411の裏面に付着させれば、第2の薄板は全くエッチングされていないので、精度の良い凹部を作製できる。

さらにエッチング精度を高める方法として、サポート基板を付着させずに基板のまま貫通した凹部を形成すれば良い。このときは、オーバーエッチングを大きく取っても貫通した凹部があいているだけなので、サポート基板が削れるということもない。貫通凹部を形成した後に、第2の薄板を付着させれば良い。接着剤を用いる場合は、その後のプロセスで接着能力が悪くなるものや変質したりするもの、アウトガスなどが出るものなどは用いないようにする。従って、熱硬化性接着剤が望ましい。しかし、熱軟化性接着剤も用いることもできる。たとえば、その後のプロセス温度の最高温度よりも高い温度で軟化し、その最高温度よりも低い温度では確実に付着する接着剤を用いる。この接着剤を用いれば、圧力センサー素子が完成した後に、最高温度よりも高い温度でサポート基板400を基板411から取り外して、別のサポート基板に交換することもできる。サポート基板400として、銅、鉄、ニッケル、各種合金、各種シリサイド、導電性ポリマー等の導電性基板を使用することもできる。これらは熱伝導性も良いし、静電気対策にも効果がある。これらの導電性基板の付着方法も上述した方法を使用できる。導電性基板

の場合には、基板 4 1 1 とのエッチング選択比を大きく取れるので、サポート基板を殆どエッチングせずに基板 4 1 1 の貫通した凹部を形成できる。

サポート基板 4 0 0 の厚みは、基板 4 1 1 に付着するプロセス、第 1 凹部を形成するときに基板 4 1 1 は貫通するがサポート基板は貫通しないようにする条件、基板 4 1 1 を貫通した第 1 凹部が形成された後のプロセスでも損傷したり破壊したりしない程度の厚み、さらには個片化した後の完成品を取り扱っても問題ない程度の厚み、外側の圧力によってサポート基板が変形しない程度の厚み等によって決められる。従って、サポート基板 4 0 0 の厚みは通常は $100\mu\text{m} \sim 2000\mu\text{m}$ であり、もっと薄くする場合は全体のプロセス条件を考慮し、プロセス中に変形したり損傷しないような厚みを選定し、さらにこの後のプロセスで反りが大きくならないように厚みを選定する必要もある。尚、図 1 3 (a) に示した場合と同様に、第 1 の導電体膜からの引き出し電極を裏面側から取り出すこともできる。たとえば、凹部の一部においてサポート基板 4 0 0 を除去して絶縁膜 4 1 2 にコンタクト孔を開けて第 1 の導電体膜 4 1 3 を露出させて電極・配線を接続すれば良い。コンタクト孔を開ける部分におけるサポート基板 4 0 0 を除去したものを裏面に付着すれば、サポート基板 4 0 0 を付着した後にサポート基板 4 0 0 を除去するプロセスも必要がなくプロセスが簡単になる。このように裏面側から第 1 の導電体膜からの引き出し電極を取れば、圧電体膜 4 1 4 をエッチング除去する必要もない。圧電体膜 4 1 4 のエッチングが困難である場合や圧電体膜 4 1 4 の厚みが厚い場合には、このような裏面からの引き出し電極も有利である。

[0133] 図 1 8 (b) は、圧電体基板体に貫通する凹部を有する圧力センサーを示す図である。圧電体基板 5 1 1 に第 1 面（表面）から第 2 面（裏面）に貫通する凹部 5 1 6（5 1 6-1、5 1 6-2、5 1 6-3、5 1 6-4、5 1 6-5）が形成されている。圧電体基板 5 1 1 の裏面にはサポート基板 5 1 3 が付着している。凹部 5 1 6 を形成前にサポート基板 5 1 3 が圧電体基板 5 1 1 に付着している場合は、凹部 5 1 6 を形成時にサポート基板 5 1 3 にお

ける凹部516の部分もエッチングされて凹部が形成されるが、サポート基板513のエッチング速度の遅い条件を選定して凹部516を形成することにより、サポート基板513のエッチング量を少なくすることができる。殆どエッチングされない（凹部が形成されない）ようにできる。いずれにしてもサポート基板513における凹部はサポート基板513の裏面（圧電体基板511と付着する面を表面とする）には貫通しない。凹部516を形成した後にサポート基板513を圧電体基板511に付着した場合には、サポート基板513に凹部は形成されない。凹部516は略直方体形状に基板511に形成されている。隣接する凹部516同士に挟まれた圧電体基板が基板側壁となって、この圧電体基板側壁が隣接する基板516内の圧力差によって圧電体基板側壁が変形する。いわゆるこの圧電体基板側壁はダイヤフラムの役割を果たす。この変形によって圧電体基板側壁の表面に電荷が分極する。1つの圧電体基板側壁をみたときに一方が凸状に変形すると反対側は凹状に変形するので、圧電体基板側壁の一方の変形面に発生する電荷と他方の変形面に発生する電荷は逆になる。従って、これらの両面に発生する電荷を外部電極へ取り出すことによって、これらの電極の間に電位差を生じる。

[0134] 基板側壁511-2は凹部516-1と516-2によって形成される。基板側壁511-3は凹部516-2と516-3によって形成される。基板側壁511-4は凹部516-3と516-4によって形成される。基板側壁511-5は凹部516-4と516-5によって形成される。基板511-1の片面は凹部516-1であるが、反対側には凹部516は形成されていない。また、基板511-6の片面は凹部516-5であるが、反対側には凹部516は形成されていない。あるいは、隣接する凹部516はかなり離間しているので、圧力差によって変形しない。これらの凹部516内および圧電体基板511の第1面に導電体膜521が形成される。凹部516内の基板側壁511-2～5には導電体膜521が直接接している。通常隣の凹部516は圧力が異なるので、基板側壁は変形する。たとえば、凹部516-1と凹部516-2の圧力は異なるので、その間の基板側壁511-

2は変形する。たとえば、凹部516-1内の圧力がP1、凹部516-2の圧力がP2であり、 $P1 < P2$ の時は基板側壁511-2は凹部516-1側へ凸状となり凹部516-2側は凹状となる。従ってこれらの間を導電体膜521で接続すると、発生する電荷が相殺されて殆ど電荷を外部へ引き出せない。そこで、凹部内の圧力が異なる凹部を接続して形成されている導電体膜521は、接続しないようにこれらの間で除去する。たとえば、基板側壁511-2の上面における522-2の部分で導電体膜521をエッチング除去する。これによって、凹部516-1側の導電体膜521-1は凹部516-2側の導電体膜521-2は接続していない。同様に、基板側壁511-3の上面における522-3の部分で導電体膜521をエッチング除去する。これによって、凹部516-2側の導電体膜521-2は凹部516-3側の導電体膜521-3は接続していない。同様に、基板側壁511-4の上面における522-4の部分で導電体膜521をエッチング除去する。これによって、凹部516-3側の導電体膜521-3は凹部516-4側の導電体膜521-4は接続していない。同様に、基板側壁511-5の上面における522-5の部分で導電体膜521をエッチング除去する。これによって、凹部516-4側の導電体膜521-4は凹部516-5側の導電体膜521-5は接続していない。尚、凹部516内が同じ圧力になる場合にはこれらの凹部516内の基板側壁は同じ形状で変形し、発生する電荷は同極なので、これらの凹部内に形成された導電体膜521は接続していても良い。また、導電体膜521を配線として使用する場合も、不要な部分、たとえば圧電体基板511の平坦な第1面（表面）状の522-1や522-6でも導電体膜521を除去する。

[0135] 導電体膜521上に絶縁膜525を形成する。この絶縁膜525は圧力センサーおよび導電体膜521を保護する。特に凹部516内には外気が入る場合があるので、凹部内の導電体膜521が外気中の水分や腐食性ガスなどで変質するのを防止する。基板511の第1面（表面）において、絶縁膜525上に薄板523を付着させる。この薄板523には、圧力導入孔526（

526-1、2、3、4、5)が形成される。この圧力導入孔からそれぞれの凹部へ適切な圧力が導入される。また、導電体膜521からの引き出し電極を形成する領域527(527-1、2)の薄板523も除去しておく。あるいは、薄板523を絶縁膜525上に付着する前にこれらの領域に対応する部分を除去しておいたパターンニングされた薄板523を絶縁膜525上に付着しても良い。薄板527のない領域にコンタクト孔528(528-1、2)を形成しこれらの孔内に導電体膜を形成し、さらに外部への接続電極529(529-1、2)を形成する。

以上のようにして、圧電体基板511内に第1面(表面)から第2面(裏面)に貫通した凹部を有する圧力センサーができる。凹部516はサポート基板513、圧電体基板511、薄板523によって囲まれた気密空間となる。ただし、圧力導入孔526が形成された場合は、そこから圧力を印加することができる。基板側壁511-2の変形によって凹部516-1側の基板側壁511-2表面に発生した電荷は、その上に形成された導電体膜521-1-3を通して外部電極529-1へ取りだされる。尚基板511-1は変形しないので変形による電荷は殆ど発生しないので、その上の導電体膜521-1-1には電荷が移動しない。この導電体膜521-1-1は配線として利用される。基板側壁511-2の反対側(凹部516-2側)に発生した電荷は導電体膜521-2-1を通して外部電極・配線(図示していない。また内部配線されて別の配線へ接続する場合もある。以下同様)へ引き出される。

基板側壁511-3の変形によって凹部516-2側の基板側壁511-3表面に発生した電荷は、その上に形成された導電体膜521-2-3を通して外部電極・配線(図示していない。)へ取りだされる。基板側壁511-3の反対側(凹部516-3側)に発生した電荷導電体膜521-3-1を通して外部電極・配線(図示していない)へ引き出される。基板側壁511-4の変形によって凹部516-3側の基板側壁511-4表面に発生した電荷は、その上に形成された導電体膜521-3-3を通して外部電極・配

線（図示していない。）へ取りだされる。基板側壁 5 1 1-4 の反対側（凹部 5 1 6-4 側）に発生した電荷導電体膜 5 2 1-4-1 を通して外部電極・配線（図示していない）へ引き出される。基板側壁 5 1 1-5 の変形によって凹部 5 1 6-4 側の基板側壁 5 1 1-5 表面に発生した電荷は、その上に形成された導電体膜 5 2 1-4-3 を通って外部電極・配線（図示していない。）へ取りだされる。基板側壁 5 1 1-5 の反対側（凹部 5 1 6-5 側）に発生した電荷導電体膜 5 2 1-5-1 を通して外部電極・配線 5 2 9-2 へ引き出される。基板 5 1 1-6 は殆ど変形しないので、その表面には電荷が発生しない。従ってこの基板 5 1 1-6 上に形成された導電体膜 5 2 1-5-3 には基板 5 1 1-6 からの電荷は殆ど移動しないので、配線として使用されている。凹部 5 2 6 の底部にも導電体膜 5 2 1（5 2 1-1-2、5 2 1-2-2、5 2 1-3-2、5 2 1-4-2、5 2 1-5-2）が形成されているが、これらの導電体膜 5 2 1（5 2 1-1-2、5 2 1-2-2、5 2 1-3-2、5 2 1-4-2、5 2 1-5-2）は他の凹部内の導電体膜と接続しており、またサポート基板 5 1 3 ととも接続しているので、サポート基板 5 1 3 が絶縁体である必要がある。サポート基板 5 1 3 が絶縁体であれば、基板側壁で発生した電荷はサポート基板 5 1 3 へ移動しないので、問題はない。ただし、サポート基板 5 1 3 が絶縁基板でない場合でも、サポート基板 5 1 3 上に絶縁膜を形成してから基板 5 1 1 と付着させる（凹部形成後でも良い）ことにより、導電体膜 5 2 1 が凹部 5 1 6 の底部に形成されても、基板側壁で発生した電荷はサポート基板 5 1 3 へ移動しないようにすることができる。尚、図 1 8（b）では圧電体基板に貫通孔を形成したが、貫通孔にせず凹部とした場合でも、同様のプロセスで圧電素子を作製できる。

[0136] 次に、本発明の凹部を有する圧力センサーを、インプリント法を用いて作製する方法について説明する。図 1 9 は、インプリント法を用いた圧力センサーの製造方法を示す図である。図 1 9（a）に示すように基板 6 1 1 上にポリマー 6 1 5 を形成する。基板 6 1 1 は圧力センサーを搭載する基板となる

ものであるから最適な基板を選択する。たとえば、基板 6 1 1 はシリコン基板である。シリコン基板を使用した場合、本インプリント法を用いた圧力センサーを I C 等の能動素子や抵抗等の受動素子と一緒に同じ基板に形成することができるので、圧力センサーで得た電位や電流変化を I C 等で演算処理して圧力値等を計算することができる。あるいは、基板 6 1 1 はガラス基板、石英基板、セラミック基板等の絶縁基板である。絶縁基板の場合は圧電素子で発生する電荷が基板内に漏れることを懸念する必要はない。あるいは、基板 6 1 1 は金属や合金等の導電体基板である。導電体基板の場合には静電気等が発生しても静電気を速やかに外部へ放出することができる。また導電体基板、特に金属や合金等の基板である場合は熱良導体でもあるから、発生した熱を外部へ放出することができる。あるいは、基板 6 1 1 はシリコン、炭素、ガリウムヒ素、窒化ガリウム等の半導体基板である。導電体基板や半導体基板の場合には、圧電素子で発生する電荷が基板内に漏れる可能性があるので、図 1 9 (a) に示すように、基板 6 1 1 上に絶縁膜 6 1 3 を形成した後に、この絶縁膜 6 1 3 上にポリマー 6 1 5 を形成する。絶縁膜 6 1 3 は、酸化法や C V D 法や P V D 法等で形成したシリコン酸化膜、シリコン酸窒化膜、シリコン窒化膜等の絶縁膜である。絶縁膜の厚みは、絶縁性を確保するために 1 0 0 n m 以上あれば良い。

ポリマー 6 1 5 は、フッ素樹脂フィルム、ポリエチレンフィルム、P M M A (ポリメチルメタクリレート)、ポリカーボネート、ポリスチレン、アクリル樹脂、ABS樹脂、塩化ビニル、液晶ポリマー、ポリビニルアルコール (P V A) 、ポリプロピレン (P P) 、ポリエチレン (P E) 、N-メチル-2-ピロリドン (N M P) 、アクリル樹脂 (P M M A) 、ポリジメチルシロクサン (P D M S) 、ポリイミド樹脂、ポリ乳酸、各種ゴム (天然ゴムや合成ゴム)、あるいはポリフッ化ビニリデン、フッ化ビニリデン-トリフルオロエチレン共重合体、フッ化ビニリデン-テトラフルオロエチレン等の強誘電性高分子、シアン化ビニリデン-酢酸ビニル共重合体、ナイロン-1 1 等の極性高分子等の圧電性高分子など種々の高分子材料である。これらの材料を溶剤

等で溶解した溶液を塗布・滴下してポリマー膜層を作り、必要ならプリベーク等した後にモールドをこのポリマー膜層に押し入れる。その後、光硬化性樹脂であれば紫外線等の光照射を行ないポリマーを硬化させたり、熱硬化性樹脂であれば硬化温度以上の熱処理でポリマーを硬化させたり、熱軟化性（熱可塑性）樹脂であれば一度軟化温度以上にしてポリマーを軟化させた後軟化温度以下に温度を下げてポリマーを硬化させたりする。あるいは、熱軟化性樹脂シートの場合は、軟化温度以上にしてポリマーを軟化した後モールドを押し入れた後軟化温度以下でポリマーを硬化させる。すなわち、図19（b）に示すように、凹部形成用のモールドパターン619が形成されたモールド617を基板611に形成されたポリマー615にプレスする。たとえば、ポリマー615は熱可塑性樹脂（ガラス転移温度 T_g ）であり、 T_g より高い温度でポリマー615内に押し込む。モールド全体617をポリマー615中に全部入れて押し込んでも良いし、図19（a）に示すように少しの隙間をあけてポリマー615中に入れても良い。隙間をあける場合には、ポリマー615は硬化後体積変化するので、その体積変化を考慮して隙間の間隔を選定する。熱可塑性樹脂として、具体的にはポリカーボネート（PC）、アクリル（PMMA）、ポリ乳酸（PLA）、ポリエチレンテレフタレート（PET）、ポリスチレン（PS）、液晶ポリマー（LCP）、ポリ塩化ビニル（PVC）、ポリアセタール（PCM）、ポリプロピレン（PP）各種ゴム（天然ゴムや合成ゴム）、等が挙げられるが、これらに限定されない。ポリマー615は、フェノール樹脂、エポキシ樹脂、メラミン樹脂、ポリイミド等の熱硬化性樹脂でも良いが、一度硬化した後は熱を加えても軟化できないことに注意する必要がある。熱可塑性樹脂の場合は、何度でも軟化できるので、たとえばパターン崩れが発生しても再度軟化させてモールドを押し込めば良い。

[0137] モールド617のパターン619をポリマー615に押し込んだ後、冷却し T_g より低くするとポリマー615が硬化する。その後、モールド617を引き上げると、図19（c）に示すように、ポリマー615内にモールド6

17のパターン619が転写され、凹部621（621-1、2、3、4）が形成される。モールドをポリマーに挿入前にモールド表面に離型剤を塗布等しておけばポリマーを硬化後に硬化したポリマーからモールドを分離することが容易となる。図19の図は基板611の断面構造を模式化した図（断面図）であるが、これを平面的に見れば、凹部が長方形形状で長辺側が平行で多数並んでいる。立体的には凹部が直方体形状で長辺側側面が平行で多数並んでいる。隣接する凹部同士の間はポリマー615の側壁615-1、615-2、615-3は凹部内の圧力差によって変形するダイヤフラムとなる。インプリント法の利点は、プロセスが簡単なこと、パターンが正確に形成できることである。モールド617および619にポリマー615が付着してパターン崩れが発生しないように、モールド617および619をポリマー615に入れる前にモールド617および619の表面に離型剤を塗布しても良い。あるいはモールド617および619の表面にフッ素樹脂等をコーティングしても良い。

上記では、熱プリント法、すなわち常温より高い温度の熱処理を行ないポリマー615を軟化・硬化したが、UVプリント法を用いれば常温でもポリマー615を硬化させることができる。紫外線を照射すると硬化するUVポリマー615を用いて、モールド617および619をポリマー615内に押し込んだ後で、モールド617、619を通して、および／または基板611、絶縁膜613を通してポリマー615を硬化できる波長の光を照射する。この波長の光は紫外線やγ線やX線等が多い。従って、モールド617、619や基板611、絶縁膜613はこれらの光が透過できる材料を用いる。たとえば、ガラス製や石英製である。紫外線照射によりポリマー615が硬化した後で、モールド617および619を引き抜くと、凹部621が形成される。モールド617および619にポリマー615が付着してパターン崩れが発生しないように、モールド617および619をポリマー615に入れる前にモールド617および619の表面に離型剤を塗布しても良い。あるいはモールド617および619の表面にフッ素樹脂等をコーティン

グしても良い。この後、さらに硬化を確実にするために熱処理を行なう場合もある。この後、底部に形成されたポリマー 6 1 5 B を除去しても良い。たとえば、酸素プラズマによる異方性エッチングを基板全面（ポリマー 6 1 5 上面から全面）で行なえば良い。全面エッチングであるから、凹部底部のポリマー 6 1 5 B だけでなく、ポリマー 6 1 5 の上面もエッチングされるので、全体のポリマー 6 1 5 の厚みが減少するが、凹部 6 2 1 の形状やポリマー側壁 6 1 5 （6 1 5 - 1 ~ 3）の形状は維持される。ただし、凹部底部のポリマー 6 1 5 B を基板内全体で除去するには、オーバーエッチングが必要となる。先にポリマー 6 1 5 B がエッチングされた所は、下地の絶縁膜 6 1 3 （絶縁膜 6 1 3 がいない場合は基板 6 1 1）が露出するが、絶縁膜 6 1 3 や基板 6 1 1 がシリコン酸化膜系であれば酸素プラズマでは殆どエッチングされないし、シリコン窒化膜系でも余りエッチングされない。一方ポリマー上面はエッチングされるので、余りオーバーエッチングを行なうと凹部深さ Hc1 が減少する。従って、オーバーエッチング量を小さくするために、酸素プラズマによるポリマーの異方性エッチング量のバラツキを小さくすると同時に凹部底部のポリマー 6 1 5 B の厚みをできるだけ小さくする必要がある。モールドパターン 6 1 9 の深さバラツキを小さくするとともに、モールド本体 6 1 7 の平坦度のバラツキも小さくし、さらにモールドのプレス圧力が基板全体で均一になるようにする。モールドのプレス圧力が基板全体で均一にするには、モールドパターン 6 1 9 を基板全体で均一に配置しておくが良い。さらに、凹部底部のポリマー 6 1 5 B がエッチングされ下地が露出し始めると、CO 等の反応種が少なくなるので、その量をセンシングしてエンドポイントを決めることもできる。次に、この硬化したポリマー 6 1 5 の上に第 1 の導電体膜 {第 1 の電極・配線（下部電極）} 6 2 3、圧電体膜 6 2 5、第 2 の導電体膜 {第 2 の電極・配線（上部電極）} 6 2 7、絶縁膜 6 2 9 を形成する。この形成方法や条件等はこれまでに説明した内容と同様である。（たとえば、図 1 3（a）、図 1 4、図 1 5、図 1 7、図 1 8）第 1 の導電体膜 6 2 3 も基板側壁の上面の 6 3 7（6 3 7 - 1、2、3）においてつながら

ないようにすることや第2の導電体膜627も基板側壁の上面の639（639-1、2、3）においてつながらないようにすることも同様である。次に薄板631を付着して、各凹部621（621-1、2、3、4）に圧力導入孔633を形成する。また第1導電体膜623や第2の導電体膜627からの引き出し電極を形成すべき領域における薄板631を除去することも同様である。この後、これらの引き出し電極を形成するためのコンタクト孔やコンタクト内導電体膜や電極・配線用の導電体膜を形成する。

[0138] 以上によって、基板611上にポリマー615を基板側壁とし、その上に圧電体膜を形成した圧力センサーが形成された。尚、ポリマー615が絶縁体でない場合には、第1導電体膜623を形成する前に第1導電体膜623上に絶縁膜（たとえば、CVD法やPVD法によるシリコン酸化膜等）を形成する。第1凹部は、たとえば、幅 W_{c1} が $1\mu\text{m}\sim 500\mu\text{m}$ 、深さ H_{c1} が $1\mu\text{m}\sim 500\mu\text{m}$ 、長さ L_{c1} が $1\mu\text{m}\sim 2000\mu\text{m}$ 、基板側壁の厚み W_s が $0.5\mu\text{m}\sim 100\mu\text{m}$ の大きさであるが、インプリント法を用いれば非常に正確な凹部および基板側壁を形成できる。インプリント法の中でもナノインプリント法を用いれば非常に微細なパターンでかつ深い凹部を形成できる。たとえば、ポリマーとしてPET（ $T_g=430^\circ\text{C}$ ）を用いた場合、PETシート（厚み約 $50\mu\text{m}$ ）をシリコン基板（厚み $400\mu\text{m}$ 、4インチ）上のシリコン酸化膜（ $1\mu\text{m}$ 厚み）上に貼り付け、約 450°C 以上の温度で軟化させる。この軟化したPETにモールド（シリコン製）を押しつけ、その後 T_g 以下に温度を下げて冷却して、モールドパターンをPET中に転写することができる。（深さ $H_{c1}=30\mu\text{m}$ 、長さ $L_{c1}=60\mu\text{m}$ 、幅 $W_{c1}=30\mu\text{m}$ 、基板側壁の厚み $W_s=5\mu\text{m}$ ）このPETで作製された凹部に白金（Pt）（第1導電体膜）を $1\mu\text{m}$ 積層し、白金を塩素系ガスでドライエッチングして配線パターンを形成する。その後PZTをスパッター法により $2\mu\text{m}$ （側壁厚み）積層し、さらに白金膜（第2導電体膜）を $1\mu\text{m}$ 積層する。次に白金を塩素系ガスでドライエッチングして配線パターンを形成する。次にCVD法によって、シリコン酸窒化膜を $2\mu\text{m}$ 積層した後、引き出し電

極部を窓開けしたガラス板（厚み $200\mu\text{m}$ ）を接着剤（熱硬化性樹脂）で貼り付けて固着した後、引き出し電極を作製した。さらに、圧力伝達孔を凹部領域のガラスに形成した。モールドパターンを転写した後は、すべてのプロセス温度をPETの T_g 以下の温度（約 400°C ）で行なった。以上のようにして図19（d）に示す構造の圧電デバイス（圧力センサー）を作製できた。尚、PET上に白金を積層する前にチタン（Ti）等の密着層を薄く（ 10nm ～ 100nm 程度）積層しても良い。また、PZT等の圧電性を高めるために優先方位（111）面方位を有する白金をスパッターした後にPZT膜をスパッターしても良く、この場合は、白金の優先方位（111）面に配向したPZT膜を得ることができ、PZT膜の圧電性を向上させることができる。

[0139] 図19に示す場合には、基板611の第1面の平坦な面にポリマーを塗布または滴下またはシートを貼りつけるので、ポリマー膜の厚み分は基板611の第1面の平坦な面よりも厚くなってしまふ。圧電デバイス（圧力センサー）のみの場合には、この厚いポリマー膜の上に導電体膜等を積層すれば良いので、導電体膜等の段差部での被覆性（ステップカバレッジ）や段差部での導電体膜の段切れ等の問題は少ないが、他のデバイス（IC、抵抗、コンデサ、コイルなど）を基板611と一緒に搭載する場合には、これらの問題が深刻になる。特に基板611に搭載されたIC等の配線と圧電デバイスの配線とを接続する場合は問題になる。さらに他のデバイスと一緒に圧電デバイスを搭載するときはもちろん、単独のときにもポリマー膜の厚み分は厚くなってしまふので、薄くしたいという要求を満足できない。そこで、図20（a）～（d）に示すように、圧電デバイスを形成する領域において基板611をエッチング除去して薄くする。図20（a）～（d）はシリコン半導体基板等の半導体基板等内に形成した凹部内に圧電デバイスを形成する方法を示す図である。すなわち、図20（a）に示すように基板内の圧電デバイスを形成する領域611内に凹部614を形成する。フォトリソ法やインプリント法を用いてレジストパターンを形成して、ウエットエッチングまたはドライエッチングで凹部614を形成する。ポリマーが凹部614内に入りや

すくするために凹部に斜面 616 を形成しても良い。たとえば基板 611 が (100) シリコン基板の場合において、KOH 溶液でエッチングすると傾斜した斜面 { (111) 面 } を得ることができる。あるいはフッ硝酸系エッチング液によって等方性エッチングが可能であり、またドライエッチングでも等方性エッチングが可能である。図 20 (e) ~ (g) は、シリコン等の半導体基板内にこのような凹部を形成する方法について説明する図である。図 20 (e) に示すように、シリコン基板 611 の第 1 面上に絶縁膜 612 を形成する。絶縁膜 612 は、たとえば、シリコン酸化膜、シリコン窒化膜、シリコン酸窒化膜であり、CVD 法や PVD 法、あるいは SOG 法等の塗布法、あるいは熱酸化法、熱窒化法等によって形成する。次に、この絶縁膜 612 上に感光性膜 620 を塗布法やシート貼り付け法 (シート状、またはフィルム状の感光性膜をシリコン基板に付着する) により形成し、露光法を用いて開口部 622 を形成する。次に、図 20 (f) に示すようにこの開口部 622 パターンを用いて、絶縁膜 612 をエッチング除去する。絶縁膜 622 がシリコン酸化膜の場合には、ドライエッチングであれば CF 系ガス (たとえば、CF₄) や CHF 系ガス (たとえば CHF₃) 等やあるいはこれらに酸素や CO 系ガスや水素等を混合した混合ガスを用いてプラズマエッチングし、ウエットエッチングであれば緩衝フッ酸 (BHF) 系エッチング液やフッ酸系エッチング液等を用いてウエットエッチングする。

[0140] 次に絶縁膜 612 をエッチングした後の開口部パターン 622 に露出したシリコン基板をエッチングし、凹部 614 を形成する。上述したように、基板 611 が (100) シリコン基板の場合には、KOH 溶液やヒドラジン溶液等を用いてシリコン基板をエッチングすることにより、(100) 面である第 1 面に対して傾斜面 616 を持つ凹部 614 を形成できる。あるいは、SF 系ガス (たとえば SF₆)、CF 系ガス (たとえば C₄F₈)、塩素系ガス (たとえば Cl₂、BCl₂、SiCl₄)、あるいはこれらに酸素等を混合した混合ガスを用いて等方性プラズマエッチングを行なうことにより、テーパ面 616 を有する凹部 614 を形成できる。あるいは、フッ硝

酸系溶液（たとえば $\text{HF} + \text{HNO}_3$ 、あるいは $\text{HF} + \text{HNO}_3 + \text{CH}_3\text{COOH}$ ）を用いて（100）面である第1面に対して傾斜面616を持つ凹部614を形成できる。尚、絶縁膜612は感光性膜620との密着性向上のために形成したが、シリコン基板611と感光性膜620との密着性に問題がなければ、感光性膜620をシリコン基板611上に直接形成しても良い。あるいは、シリコン基板611の他の領域にトランジスタ等が形成されており、既に領域622に絶縁膜等が形成され、その絶縁膜等と感光性膜620との密着性が問題なければその絶縁膜等の上に直接感光性膜を形成しても良いし、その絶縁膜等と感光性膜620との密着性に問題があれば親水性処理などによって密着性向上処理を行なった後感光性膜を形成しても良いし、あるいはこの領域622を含む領域における絶縁膜を除去してから、上記の絶縁膜612を形成しても良い。（図20（g））次にポリマー615を塗布等して凹部614に厚く積層した後軟化させて、図20（b）に示すようにこのポリマー614にモールド617の凸状パターン619を押しつける。ポリマー615を硬化させた後モールド615を引き抜くと、基板611内の凹部領域614内の厚く積層したポリマー615内に凹部621が形成される。{図20（c）} このように基板611に凹部614を形成して、この部分に塗布されたポリマー615内に凹部621を形成することにより、全体の厚み（基板611の厚み+平坦部におけるポリマー618の厚み）を薄くすることができる。基板611の第1面の平坦部分618にもインプリント跡のポリマー618が残るが、この部分の厚みはインプリントモールド617の押圧力、基板611の強度、ポリマーの当初厚み、ポリマーの反発力等によって決定されるが、概ね $0.1\mu\text{m} \sim 20\mu\text{m}$ である。この値をできるだけ小さくするために、条件を最適化する必要がある。最適化すれば $0.1\mu\text{m} \sim 2\mu\text{m}$ も実現できる。この結果、図20（d）に示すように、導電体膜625や629のレベルが基板の第1面のレベルに近づき、より平坦なパターンが実現でき、導電体膜625や629の被覆性や絶縁膜623や629の被覆性等も改善され、導電体膜等の段切れ等も解消される。また圧

電素子（圧力センサー）の厚みも減少するので、薄型機器にも適用できる。

[0141] ポリマー 6 1 5 が圧電体である場合、たとえばポリフッ化ビニリデン等の高分子強誘電体、（たとえば、図 1 9 と同様に）、ポリマー 6 1 5 の側壁（6 1 5 - 1、2、3）に一層の導電体膜を形成すれば良い。すなわち、図 1 9（c）の後で、図 1 9（e）に示すように、導電体膜 6 4 1 を形成し、さらにポリマー側壁 6 1 5 - 1、2、3 の上面において導電体膜 6 4 1 をエッチング除去し、異なる圧力となる凹部同士にある導電体膜 6 4 1 は接続しないようにする。次に絶縁膜 6 4 3 を形成し、さらにその上に薄板 6 4 5 を付着し、凹部を気密に塞ぐ。次に凹部 6 2 1（6 2 1 - 1、2、3、4）への圧力導入孔 6 4 7 をあけ、また薄板 6 4 5 が不要な領域 6 4 9、たとえば、導電体膜 6 4 1 からの引き出し電極を形成する領域、にある薄板 6 4 5 を除去する。あるいは、あらかじめ圧力導入孔 6 4 7 や不要な領域が窓開けされた薄板 6 4 5 を用意して、その窓開けされた薄板 6 4 5 を絶縁膜 6 4 3 上に付着しても良い。その後、導電体膜 6 4 1 からの引き出しコンタクト孔形成およびコンタクト孔内導電体膜形成および電極・配線形成を行なう。

以上のようにして圧電体ポリマー内にインプリント法によって凹部および側壁ポリマーを形成して圧力センサーを形成できる。しかも導電体膜は一層で済むので（引き出し電極・配線層を含めれば二層）、プロセスが非常に簡単になる。また、基板 6 1 1 としてシリコン基板等の半導体基板を用いると、同じ基板内またはチップ内に圧力センサーとそれをコントロールあるいは演算処理する機能やその他の種々の機能を持つ IC とを一緒に搭載することができる。従って、実装面積を小さくできるので実装サイズを小型にできること、さらに接続配線を少なくできるので信頼性向上および歩留まり向上を実現できる。

[0142] 従来の平面的な圧電体素子では、基板内の広い面積が必要であったが、本発明を用いると基板の平面的なサイズを小さくすることが可能となる。たとえば、1 辺が $W1$ の正方形で、深さが $H1$ の凹部を凹部間の間隔を Ws で、1 辺が L の正方形の面積に並べた場合、この中に $\{L / (W1 + Ws)\}^2$ 個の凹部が

形成されるので、約 $\{L^2 + 4 H1 \times W1 \times \{L / (W1 + Ws)\}^2\}$ の面積が圧力を受けることになるので、従来法に比較して約 $\{1 + 4 (H1 \times W1 \times \{L / (W1 + Ws)\}^2)\}$ 倍の感度となる。たとえば、 $H1 = 300 \mu m$ 、 $W1 = 25 \mu m$ 、 $Ws = 5 \mu m$ とすれば、9.3 倍の感度となっている。尚、同じ圧力を受ける凹部は、凹部同士の間隔を狭めても変形しないので、 Ws は凹部形成の限界まで小さくできる。また凹部の平面的大きさ $W1$ も凹部が形成できて各種膜が凹部内に形成できる限界まで小さくできる。現在のレベルでも上記の値よりもさらに小さくできるから感度はさらに高めることが可能である。尚同じ圧力を受ける領域における基板 651 の上面（すなわち凹部間の側壁上面）は薄板 658 を付着させる必要はないので、同じ圧力を受ける領域の一番外側だけを凸部にして基板 611 と付着させれば良い。このようにすれば、凹部間の側壁上面にも圧力を印加できるので感度がさらにアップする。

図 21 は、本発明の隣接する凹部間の基板側壁の側面にピエゾ抵抗を配置してそのピエゾ抵抗効果を利用した圧力センサーの構造および製造方法を示す図である。図 21 (d)、(e) は、基板側壁の側面におけるピエゾ抵抗のパターンの一例を示す図である。図 21 (d)、(e) において、正形状または長形状の基板側壁 5011 の側面 5021 上にピエゾ抵抗 5014 が 4 個（5014-1、2、3、4 または 5、6、7、8）配置されている。基板側壁の側面 5021 の実線で示す 5022 の位置がダイヤフラム部の境界となっている。すなわち基板側壁の側面 5021 はダイヤフラム部であり、隣接する凹部内の圧力差によってその中心位置 O が最も膨らむか窪む。図 21 (a) ~ (e) に示すピエゾ抵抗の配置は、図 21 (f) に示す 4 個のピエゾ抵抗によるブリッジ回路（いわゆるホイートストンブリッジ回路）をなすように配置されている。図 21 (d) において、4 個のピエゾ抵抗は基板側壁 5021 の周辺に配置されており、ピエゾ抵抗 5014-2 と 5014-4 は同じ方向に配置され、ピエゾ抵抗 5014-1 と 5014-3 は同じ方向に配置されている。従って、ダイヤフラム（基板側壁）の変形によってピエゾ抵抗 5014-2 と 5014-4 は同じ抵抗値（抵抗サイズが同じとして）で

変化し、一方ピエゾ抵抗5014-1と5014-3は同じ抵抗値で変化し、変化の度合いは逆となる。図21(e)において、ピエゾ抵抗5014-5、6、7、8は同じ方向に配置されているが、ピエゾ抵抗5014-5と8は周辺に配置され、ピエゾ抵抗5014-6と7は中心方向に配置されている。従って、ピエゾ抵抗5014-5と8は同じ抵抗値で変化し、一方ピエゾ抵抗5014-6と5014-7は同じ抵抗値で変化し、その変化の度合いが異なる。従ってブリッジ回路の測定から抵抗値の変化量が分かるので、その抵抗値の変化量から圧力を計算することができる。尚、図21(d)、(e)ではピエゾ抵抗だけ示しているが、ピエゾ抵抗に電圧をかけて電流を流すための配線パターンも基板側壁の側面に形成されている。

[0143] 図21(a)に示すように、基板5011内に凹部5012(5012-1、2、3)が形成される。この凹部5012内および基板5011の第1面に絶縁膜5013を形成し、さらにピエゾ抵抗用の薄膜抵抗5014を積層する。さらにこの薄膜抵抗をパターンニングするためのレジストパターン5015を形成する。このレジストは電着法等により形成し、さらに露光法(斜め)により基板側壁の垂直面である側面にもレジストパターンを形成する。通常の塗布法(たとえば、ディップ、滴下、スピンコート、スクリーン塗布)では凹部5012内にフォトリソレジストが厚く溜まるので、凹部内をパターンニングするためには強度の強い露光法(焦点深度が大きいもの、たとえば、X線露光やSOR(シンクロトロン放射光)法)を用いる必要がある。そこで、たとえば、電着法によって凹部内の段差にも忠実に感光性膜(感光性レジスト)689を積層することができる。ここで電着法とは溶液中に分散化された感光性高分子を導電体膜上に電気泳動法で塗膜として析出する方法である。尚、電着法以外にもシート状のドライフィルムを用いる方法やプラズマ重合法で形成する感光性レジストを用いる方法でも凹部内にパターン形成を行なうことができる。この基板側壁の側面のレジストパターンの一部がピエゾ抵抗となる。薄膜抵抗は、たとえばクロムシリコン(SiCr_x)膜や他のシリサイド膜、多結晶シリコン膜である。多結晶シリコン膜の場合、ドー

ピング量を変えて多結晶シリコン膜の抵抗を変化させても良いし、イオン注入法で抵抗を変えても良い。たとえば、図21(a)において、多結晶シリコン膜5014を形成し、レジスト膜5015を形成する前に、全面イオン注入を行ない薄膜抵抗としての濃度分をイオン注入する。このとき、凹部5012内の基板側面にもイオン注入するために斜め回転イオン注入をすると良い。斜めイオン注入だけだと矩形凹部の場合、4回の斜めイオン注入が必要となるが、回転斜めイオン注入を使用すれば1回のイオン注入で済む。さらにpiezo抵抗となる部分にレジストパターンを形成して配線用の高濃度のイオン注入を行なう。これによって、piezo抵抗部分は所定のイオン注入量、配線パターンとなる部分は高濃度のイオン注入が行なわれる。

次にレジストパターン5015をマスクとして薄膜抵抗をエッチングして、薄膜抵抗部分と配線部分をパターンニングし、レジスト5015をリムーブする。(図21(b))次に、絶縁膜5020を積層する。この絶縁膜5020は薄膜抵抗5014を保護している。薄膜抵抗5014はpiezo抵抗にもなるし配線としても使用されている。次に、絶縁膜5020上に薄板5016を付着して凹部5012(5012-1, 2, 3)に蓋をする。その後、薄板5016に圧力伝達孔5012(5012-1, 2, 3)を開ける。さらに薄膜抵抗配線5014からの引き出し電極を取るコンタクト領域5018における薄板5016を除去する。次にコンタクト孔5019を形成し、薄膜抵抗配線5014にかける電圧を印加し電流を流せるようにする。このコンタクト部にさらに配線・電極を設けても良い。

以上のようにして、凹部内の内面、すなわち基板側壁5011(5011-1, 2)の側面にpiezo抵抗およびブリッジ回路用配線を形成できた。凹部5012-2の圧力を P_2 とし、基板側壁5011-1を隔てた凹部5012-1の圧力を P_1 とし、 $P_2 > P_1$ とすれば基板側壁5011-1が凹部5012-1側へ膨らむ(変形する)。このとき、薄膜抵抗5014からなるpiezo抵抗値の変化をブリッジ回路で測定できる。図21(c)から分かるように、基板側壁5011-1の側壁の両面にブリッジ回路を形成できるの

で、感度が2倍となる。凹部5012-2の圧力をP2とし、基板側壁5011-2の両面に形成した抵抗も同様である。

[0144] このように本発明のブリッジ回路は少ない平面的面積で構成できる。たとえば、ダイヤフラムの大きさを $300\mu\text{m} \times 300\mu\text{m}$ としたとき、凹部の幅を $25\mu\text{m}$ 、基板側壁の幅を $5\mu\text{m}$ とすれば、本発明の圧力センサーの大きさは $60\mu\text{m} \times 300\mu\text{m}$ となり、平面的な従来のダイヤフラムに比べると $1/5$ の面積となり、しかも2つのブリッジ回路を組めるので、感度が2倍となっている。また、同じ平面的な占有面積とすれば、9個のダイヤフラムを形成でき、その両側にブリッジ回路を組めるので、感度は18倍になっている。

これまでに説明したように、本発明の基板はポリマーやゴム等を使用できるし、シリコン等の半導体基板上にもインプリント法等を用いてポリマーやゴム内に凹部や薄膜抵抗等を使用できる。しかもポリマーやゴム等はシリコンよりヤング率がかなり小さい（シリコンのヤング率約 130GPa 、ポリマー約 $0.1 \sim 5\text{GPa}$ 、ゴム約 $0.01 \sim 0.1\text{GPa}$ ）ので、1桁小さいダイヤフラムでも同程度の変形量を得ることができる。たとえば、ポリマーやゴム等の厚みを $50\mu\text{m}$ 程度にしてインプリント法やフォトリソ+エッチング法で凹部および基板側壁を形成して、基板側壁（ダイヤフラム）の大きさを $30\mu\text{m}$ （深さ方向） $\times 30\mu\text{m}$ （長さ方向）、基板側壁の厚み $5 \sim 10\mu\text{m}$ としても大きな変形量を得ることができるので、その側壁の側面にピエゾ抵抗パターンを形成し、従来のシリコン基板のダイヤフラム（ $300\mu\text{m} \times 300\mu\text{m}$ 、厚み $5 \sim 10\mu\text{m}$ ）並みのピエゾ抵抗変化を得ることができる。2個の凹部で不足であれば必要な分凹部を作り接続していけば良く、それでもかなり小さな面積となる。このようにすれば、シリコン半導体基板にICを作製した後に、ICの隙間部分にポリマーやゴムを塗布してピエゾ抵抗型圧力センサーを作製できる。従って、圧力センサー+ICを1チップ化でき、しかもICの面積は殆ど変わらないようにすることもできる。

また、シリコン等の半導体基板に、前述した様にポリマーやゴム層の基板厚

みと同程度の凹部を形成し、その凹部にポリマーやゴム層を埋め込んでその部分を基板とすれば、他のシリコン等の半導体基板との段差も小さくできるので、ポリマーやゴム層からなる圧力センサ部と半導体基板側を接続する配線の段切れ等の問題も解消することができる。さらに、piezo抵抗型圧力センサーは、基板を第1面から第2面に貫通した貫通溝タイプにも使用できる。また、第1面側から形成した第1凹部と第2面側から形成した第2凹部とで挟まれた基板側壁の側面に形成することもできる。

[0145] 図22は、シリコン等の半導体基板内にpiezo抵抗を形成する場合の構造および製造方法を示す別の実施形態を示す図である。半導体基板5031内に凹部5032（5032-1、2、3）を形成した後、第1面上に薄い絶縁膜5037を形成する。この後、導電体膜5033を積層する。絶縁膜5037は導電体膜5033を半導体基板5031上に直接形成すると問題ある場合に積層する。たとえば、密着性向上の目的、導電体膜5033をリムーブするときに半導体基板5031にダメージが入らないようにする目的などである。絶縁膜5037は熱酸化膜でも良いし、CVD、PVD等による積層膜でも良い。導電体膜5033は感光性の電着レジスト膜を形成する目的で形成する。また、その膜厚（絶縁膜5037の膜厚と合わせて）は、イオン注入時に半導体基板内に不純物イオンが入ることができる厚みとする。従って、電着レジスト膜が形成できれば薄いほど良い。たとえば、絶縁膜5037の厚みは5nm～100nm、導電体膜の厚みは10nm～200nmである。導電体膜5033は電着レジストが可能な導電膜であり、たとえば、ドーパしたシリコン膜、アルミニウム、チタン、クロム等の金属膜や合金膜、あるいは導電炭素膜、導電性ポリマーでも良い。

次に電着法で感光性の電着膜5034を積層し、斜め露光法（凹部内（特に側面）を露光するためにレーザー光等を傾けて露光する。矩形状の凹部の場合、各側面を露光する場合4回露光する必要があるが、基板または露光を回転させて露光を行なうことによって1回の露光で各側面の露光が可能となる。）等で必要なパターニング5034を行なう。特にpiezo抵抗となる領域

や配線となるべき部分は窓開けする。次にイオン注入を行ない、窓開けした所から半導体基板内部のピエゾ抵抗、配線領域にイオン注入する。基板の第1面に垂直な基板側壁の側面にもイオン注入するために、斜めイオン注入を行なう。凹部が矩形の場合、凹部の面に垂直方向から照射するのが望ましいのですべての側面にイオン注入するには4回イオン注入する必要がある。ただし、回転イオン注入であれば（基板を回転しても良い）1回で済む。電着レジスト膜で窓開けした部分には導電体膜5034や絶縁膜5033が存在するので、これらの厚みや材料を考慮してイオン注入の加速エネルギーを決定する。当然マスクとなっている電着レジスト膜の厚みの考慮も必要である。あるいは、電着膜を窓開けした後に窓開けした部分の導電体膜5034をエッチング除去してからイオン注入しても良い。絶縁膜5037はこの導電体膜5034のエッチングストッパーともなる。

[0146] イオン注入後電着レジスト膜を除去し、さらに導電体膜5034を除去する。絶縁膜5037も除去しても良いし、残しても良い。その後、イオン注入したイオンを活性化するための熱処理を行ないイオン注入層5036を形成する。ダイヤフラムとなる基板側壁5031（5031-1、2）にピエゾ抵抗領域となるイオン注入層5036や配線層となるイオン注入層5036が形成される。この絶縁膜5037は薄いので、次に絶縁膜5038を形成し、さらに導電体膜5039を形成する。この導電体膜はこの上に電着レジスト膜5040を形成する目的であるが、凹部5032（5032-1、2）内にパターンを形成しないときは、基板5031の上面のみにパターンを形成するだけなので、この導電体膜5039を形成せず直接感光性レジストを形成することができる。次に斜め露光法等により、凹部内に開口部5042や基板5031の第1面上に開口部5041を形成する。（図22（c））この導電体膜5039は電着膜5040を形成する目的であるため、電着膜5040を形成できれば薄いほど良い。

次にこの開口部5041、5042から導電体膜5039をエッチング除去し、さらにこの開口部の絶縁膜5038をエッチングし、基板5031内の

イオン注入層 5036 を露出させる。{図 22 (d)} 次に電着レジスト膜 5040 をリムーブし、さらに導電体膜 5039 をリムーブする。ただし導電体膜 5039 は問題なければ残しておくこともできる。次に図 22 (e) に示すように導電体膜 5045 を積層する。この導電体膜 5045 はコンタクト領域 5043 (基板 5031 上の平坦部) やコンタクト領域 5044 (凹部内) にも積層しイオン注入層 5036 とコンタクトする。この導電体膜 5045 は金属シリサイド膜、ドーパした多結晶シリコン膜、各種金属膜、導電性ポリマー等を適宜選択すれば良い。導電体膜 5039 を残しておき、メッキ法や選択 CVD 法により導電体膜 5039 上およびコンタクト領域にメッキ金属等の導電体膜 5045 を積層しても良い。メッキ金属として、たとえば、Cu、Ni、Cr 等、選択 CVD 金属として W 等がある。次に導電体膜 5045 をパターニングし、導電体膜 5045 をエッチング除去し必要な配線を形成する。次に絶縁膜 5046 を形成し、さらに薄板 5047 を付着して凹部 5032 (5032-1、2、3) に蓋をする。その後、圧力伝達孔 5048 (5048-1、2、3) をあける。また、導電体膜 5045 からの引き出し電極を形成すべき領域の薄板 5047 を除去する。尚これらの薄板の開口は予め除去しておいた薄板 5047 をアライメントして基板 5031 上に付着しても良い。次に、導電体膜 5045 との接続孔 (コンタクト孔) 5051 を形成し、引き出し電極 5052 を形成する。

[0147] 以上のようにして、基板側壁 5031-1、2 の側面にピエゾ抵抗層を形成でき、半導体基板 5031 内のイオン注入層 (拡散層) 5036 による配線、そこと接続した導電体膜 5045 による配線を用いてブリッジ回路を組んで、圧力伝達孔 5048 (5048-1、2、3) から凹部 5032 (5032-1、2、3) へ印加した圧力 P_1 、 P_2 、 P_3 による圧力差から生じる基板側壁 5031 (5031-1、2) の変形によって変化するピエゾ抵抗の変化量に基づいて印加された圧力差を求めることができる。尚、イオン注入層 5036 の代わりに拡散層 5036 を作製することもできる。たとえば、図 22 (a) において、電着レジストパターンによって、導電体膜 50

33をエッチングしてさらにその下の絶縁膜5037もエッチングした後、電着レジストをリムーブし、さらに導電体膜5033をリムーブして絶縁膜5037の開口部を得る。絶縁膜5037の開口部から所望の濃度のプリデポ+拡散で拡散層5036を得ることができる。尚、この場合には絶縁膜5037がプリデポおよび拡散のマスクとなっているので、イオン注入法による場合よりも厚く絶縁膜5037を積層することが望ましい。また、基板5031内のイオン注入層（拡散層）配線層の濃度を上げるために、前述したことと同様の方法で、さらにイオン注入層またはプリデポ+拡散層を形成することもできる。半導体基板5031内にピエゾ抵抗層を作製すると、このピエゾ抵抗層は半導体基板そのものであるから、信頼性や品質が高いことが利点である。

- [0148] 電着レジストパターンにより板凹部へパターニングできるが、通常のレジストを用いても側壁凹部へパターニングできる。図23は、側壁の側面に抵抗体を形成する一実施形態を示す図である。図23(a)はシリコン基板9001に貫通溝8099（8099-1～5）が形成され、シリコン基板9001の下面（第2面）にサポート基板9021が付着している。側壁9001（9001-1～6）の側面および9001の上面（第1面）には絶縁膜8991が積層されている。シリコン半導体基板9001の貫通溝8999が開口している面（上面、第1面）上に感光性シート（シート状感光性膜とも言う）9201を付着させる。感光性シート9201を付着させるとき真空中（または低圧状態）で付着させると良い。貫通溝8999の開口部分9203においては、感光性シート9201を支える部分がないため、感光性シート9201は少し窪む。次に、図23(b)に示すように、プリベークを行って感光性シート9202を軟化させると貫通溝8999内に入り込み、側壁9001（9001-1～6）の側面および貫通溝8999の底へ付着する。感光性シート9201を付着させるときの圧力より高い圧力をかけてプリベークすれば、その圧力差で感光性シート9201が貫通溝8999の内部に入る。特に貫通溝8999内は真空（または低圧）になっていて殆ど気体が

ないので、感光性シート 9201 はスムーズに貫通溝 8999 の内部に垂れていき、側壁 9001 (9001-1~5) の側面および貫通溝の底 (すなわち、サポート基板 9021 の開口面) にしっかりと空隙がなく付着する。貫通溝 8999 内の感光性シート 9201 の (平均) 膜厚を t_{21} 、貫通溝 8999 内の幅を d_{21} 、深さを h_{21} 、奥行きを w_{21} とすると、感光性シート 9201 の貫通溝 8999 内の体積は約 $d_{21} * h_{21} * w_{21} * t_{21}$ となる。付着直後の感光性シートの厚みを t_e とし、貫通溝 8999 の開口部の感光性膜が全部貫通溝 8999 内に入り込んだとすると (実際には、貫通溝 8999 の開口部の外側、すなわちシリコン基板 9001 上の感光性シートの一部も軟化して貫通溝 8999 内に入り込む)、

$d_{21} * h_{21} * w_{21} * t_{21} = d_{21} * w_{21} * t_e$ が成り立つので、 $t_e = h_{21} * t_{21}$ となる。

イオン注入の注入深さを $\max 0.3 \mu\text{m}$ とすれば、 $h_{21} = 300 \mu\text{m}$ とすると、 t_{21} は $0.3 \mu\text{m}$ 以上となれば良いので、感光性シート 9201 として、厚み $90 \mu\text{m}$ のものを使用すれば良い。このように、イオン注入の注入深さからこの関係式を用いて使用する感光性シート 9201 のおおよその厚みを決定すれば良い。

[0149] プリベーク後に側壁 9001 (9001-1~6) の側面および貫通溝 8999 の底へ付着した感光性膜 9201 に光 EX12 を照射しマスクを用いて感光する。光 EX12 の照射角度はシリコン基板 9101 の表面に対して β_{22} の角度として、側壁 9001 の側面に照射する。この状態を図 23 (c) の模式図に基づいて説明する。光 EX12 は、マスク 9205 のパターン 9207 を通って、側壁 9001 の側面に付着した感光性膜 9201 上に照射される。光 EX12 が、側壁 9001 の側面に付着した感光性膜 9201 に照射してパターン形成されるためには、シリコン基板 9101 の表面に対してある角度 (β_{22}) 傾けて光 EX12 を照射する必要がある。マスク 9205 のパターン 9207 のパターン幅 d_{22} は、側壁 9001 の側面の感光性膜 9201 上で $d_{22} / \tan \beta_{22}$ の幅となる。露光後に現像して抵抗体を作りたい所 (図 23 (c) で

は、×22の部分)の感光性膜を除去する。従って、図23(c)に示す例は感光性膜9201はネガ型である。ポジ型の感光性膜9201の場合には、マスクの空き部分をネガ型の場合と逆にして抵抗体を形成する部分には光を照射しないようにする。露光の照射方向は、図34で説明したイオン注入と同じ方向で、パターンを形成したい側壁9001(9001-1~6)の側面に照射できるようにする。すなわち、図23(b)において、側壁の右側面にパターン形成したいときは、右側から照射し(図23(b)において、EX12)、側壁の左側面にパターン形成したいときは、左側から照射する(図23(b)において、EX11)。

[0150] 以上のようにして、図23(d)に示すように抵抗体を形成すべき部分9209が窓開けされる。感光性膜9201の本ベークを行って感光性膜を硬化させた後、側壁9201(9001-1~6)の側面にイオン注入(II24、II25)を行い、この窓開けされた部分8209の側壁側面シリコン基板にイオン注入層9211を形成する。イオン注入の加速エネルギーは、絶縁膜8991の厚みを考慮して、どの程度の深さにイオン注入層9211を形成するかで決定する。イオン注入の加速エネルギーを下げたければ、窓開けされた部分9209の絶縁膜8991を除去しても良い。この除去方法として、絶縁膜をエッチングできるウエットエッチング液に浸漬したり、あるいは等方角性ドライエッチングを行ったりする。また、イオン注入(II24、II25)は、図34において説明したように、側壁9201(9001-1~6)の側面にイオン注入するために一定角度($\alpha 24$ 、 $\alpha 25$)傾けてイオン注入する。イオン注入の方向は、図34で説明したイオン注入と同じ方向で、窓開けされたパターンを形成した側壁9001(9001-1~6)の側面に照射できるようにする。すなわち、図23(d)において、側壁の右側面に窓開け9209が形成されているときは、右側からイオン注入し(図23(d)において、II25)、側壁の左側面に窓開け9209が形成されているときは、左側からイオン注入する(図23(d)において、II24)。抵抗体の濃度(抵抗)により、イオン注入量を決定する。尚、イオン注入の場合には、絶縁膜89

91はなくても良い。イオン注入ではなく、拡散法で抵抗体を形成することもできる。その場合には、窓開けされた部分9209の絶縁膜9209をエッチングした後、感光性膜9201を除去した後に、拡散を行えば良い。

[0151] 次に抵抗体を配線層に接続する拡散配線層を側壁9201（9001-1～6）の側面に形成する必要がある。この形成も図23(a)～(d)において説明した方法と同じ方法で行なうことができる。抵抗体としてのイオン注入層9211を形成した後に感光性膜9201を除去（リムーブ）する。このリムーブは、有機系のレジスト剥離液や濃硝酸等のウェット式剥離法や、酸素プラズマ等を用いたアッシングにより行なう。次に図23(a)および(b)に示した方法と同じく、感光性シートを真空中でシリコン基板9001の第1面側に付着させる。これは真空中や1気圧以下の低圧で行なうことが望ましい。その後プリベークを行って感光性シートを貫通溝の側壁側面や底部に付着させる。次に露光して、既に形成した抵抗体9211に接続できるように感光性シートをパターニングする。この露光も同様に傾斜させて側壁側面にパターニングできるようにする。また、側面のパターンが第1面の配線につながるようにもパターニングする。パターニング終了後、この窓開けされた部分にイオン注入を行う。このイオン注入は、抵抗体を形成したイオン注入よりも高濃度であり、配線抵抗を下げる必要がある。従って、パターニング幅を広くしてイオン注入層の抵抗が低くなるようにする。この高濃度のイオン注入層は抵抗体のイオン注入層9211と接続するようにするが、そのオーバーラップは抵抗体9211の両端であり、抵抗体9211の本体には高濃度のイオン注入がされないように抵抗体9211の本体部分は感光性膜で被覆しておく必要がある。（抵抗体と高濃度イオン注入層（拡散配線層）とは接続しなければならないので、のオーバーラップは必須である。）高濃度のイオン注入であるから、ハイカレントイオン注入装置を使用することが望ましい。尚、簡単に分かるように、高濃度層のイオン注入層を作る工程と抵抗体をイオン注入で作る工程は逆に形成しても良い。また、高濃度の拡散層（配線層）も拡散法（プリデポ）で作ることもできる。以上のようにして、側壁

側面に抵抗体およびそれに接続する低抵抗拡散配線層を形成できる。尚、抵抗体の不純物濃度は約 $10^{17}/\text{cm}^3 \sim 10^{20}/\text{cm}^3$ であり、拡散配線層（低抵抗）の不純物濃度は、抵抗体の不純物濃度より大きく約 $10^{19}/\text{cm}^3 \sim 10^{20}/\text{cm}^3 \sim 10^{22}/\text{cm}^3$ である。また、側壁がN型シリコンである場合には不純物はP型であり、側壁がP型シリコンである場合には不純物はN型である。（尚、側壁全体が抵抗体の場合には同じ不純物タイプであっても良い。）さらに、ピエゾ抵抗効果が大きいのはP型であるから、P型の不純物濃度を有する抵抗体になると、側壁の変化率に対する抵抗体の抵抗変化率が大きくなり感度は上がる。

- [0152] 図23において、感光性膜として感光性シートを用いる方法を説明した。これ以外にも感光性膜を側壁の側面に形成する方法がある。図24は、感光性膜を側壁の側面に形成する方法について説明する図である。図24(a)に示すように、液状タイプの感光性膜（通常のレジスト）を貫通溝8999（8999-1～5）が形成されたシリコン基板9001上に塗布する。貫通溝8999の内部にも液状の感光性膜が入り込む。この塗布は、好適には大気圧中よりも低圧下、望ましくは真空中（超低圧下）で行なうと、貫通溝8999の底まで気泡が入らずに感光性膜が充填する。ただし、貫通溝8999を大部分埋め込む必要はない。次に図24(b)に示すように、挿入型マスク9223を準備する。挿入型マスク9223は貫通溝8999へ入り込む柱状パターン9225を支持するサポート板9224からなる。柱状パターン9225の形状は貫通溝8999の大きさより少し小さめにできていて、形状はほぼ同じである。すなわち、貫通溝8999の幅がd21、奥行き（紙面に対して垂直方向）がw21、柱状パターン9225の幅をd31、奥行き（紙面に対して垂直方向）をw31とすれば、 $d21 > d31$ 、 $w21 > w31$ である。また柱状パターン9225の長さh31は、貫通溝の深さh21より大きくする。
- この挿入型マスク9223を貫通溝8999を有するシリコン基板9001にアライメント合わせを行い、徐々に接近させて、図24(c)に示すように、貫通溝8999の中に柱状パターン9225を挿入する。貫通溝8999の

中に入っていた感光性膜 9221 は、柱状パターン 9225 に押し出される。適度な深さまで挿入したら、移動を停止する。このときの柱状パターン 9225 と側壁との距離を $e1$ （左側面との距離）、 $e2$ （右側面との距離）とすれば、 $d21 = d31 + e1 + e2$ となる。また、柱状パターン 9225 の底からサポート基板までの距離を $f31$ とする。柱状パターン 9225 が側壁 9001-1~5 に接触しないで貫通溝へ挿入させるためには、挿入型マスク 9223 とシリコン基板 9001 とのアライメントは非常に重要である。このアライメントを正確に行なうために、サポート板 9224 は透明材料であるが良い。また、挿入型マスク 9223 を精度良く作製するために、深堀タイプの異方性エッチング（Deep RIE）を用いて、たとえば石英基板などをエッチングして挿入型マスク 9223 をとする。尚、側面の感光性膜の厚みは比較的厚くても露光や現像は可能である。たとえば、 $5 \sim 10 \mu m$ の厚みでも良いので、 $d31 = d21 + 10 \sim 20 \mu m$ でも良い。もちろん合わせ精度が将来は向上するから側面の感光性膜の厚みをさらに小さくすることができる。

挿入型マスク 9223 を停止させた状態でプリベークを行い半効果させた後、挿入型マスク 9223 を引き抜く。この結果、図 24 (d) に示すように、側壁側面に一定厚みの感光性膜 9221 を側壁にコンフォーマルに形成できる。挿入型マスク 9223 を引き抜くときに感光性膜 9221 を一緒に引きずらないようにするために、あらかじめ柱状パターン 9225 の表面に疎水性溶剤を塗布したり、超音波振動等を加えながら挿入型マスク 9223 を引き抜いたりすれば良い。このようにして、側壁側面にほぼ $e1$ または $e2$ の厚みを有する感光性膜を形成できる。この後、露光して所望のパターニングを行えば良い。尚、この技術は、圧力センサーへの適用だけでなく、側壁側面にレジストパターンを形成するすべてのパターン形成に適用可能である。尚、挿入型マスク 9223 にさらにパターンを形成して光が通るようにして柱状パターン 9225 の内側から光を照射するようにすれば、通常のステッパーやアライナー等の露光装置を使用しなくても良い。プリベークした後に柱状

パターン 9 2 2 5 から光照射して、その後で挿入型マスク 9 2 2 3 を引き抜いて、その後現像すれば、所望の感光性膜パターンを形成することができる。

[0153] 本発明の基板側壁面は種々の結晶面を選択できる。たとえば、シリコン基板の結晶面（表面）が（1 0 0）面であるとき、側壁面 9 1 0 1 は、（0 x x）面となる。（x は任意の数）さらに、その側壁面に対して（ピエゾ）抵抗体も種々の方位になるように形成することができる。たとえば、側壁面が（0 1 0）面であれば、 $\langle 1\ 1\ 0 \rangle$ 方向へ抵抗体を形成すればピエゾ抵抗効果が最も大きくなるので、抵抗変化も大きくすることができる。変形率は大きい方が測定値の差が大きくなり感度が良くなる。従って、抵抗体を変形率（歪）の大きい側面の端部に配置する。さらに、最もピエゾ抵抗効果の大きい結晶面上で、最もピエゾ抵抗効果の大きい結晶軸の方向に抵抗体の長手方向を配置し、かつ最もピエゾ抵抗効果の大きい結晶軸の方向に抵抗体の短辺方向を配置することが望ましい。たとえば、基板側壁側面の面方位が（1 0 0）の場合には、 $\langle 1\ 1\ 0 \rangle$ 方向に抵抗体の長手方向を、かつ $\langle 1\ 1\ 0 \rangle$ 方向に抵抗体の短辺方向を配置する。（結晶方位依存性は基板側壁の変形にも寄与するので、静電容量型圧力センサにも同様のことが言える。）

以上説明してきたように、本発明の貫通溝で挟んだ側壁の側面（貫通溝）に（ピエゾ）抵抗体を形成する（側壁全体が抵抗体である場合も含む）ことにより、側壁の両側面にかかる圧力差（ $P_1 - P_2$ ）によって側壁が変形することを用いて、圧力差（ $P_1 - P_2$ ）を検出することができる。ホイートストンブリッジ回路だけでなく、他の抵抗測定回路を用いても圧力差によるピエゾ抵抗体の変化を測定し、その測定値から圧力を検出することができる。また、LSI で使用するシリコン基板と同じもの（たとえば、不純物濃度や結晶面方位が同じ）を使用できるので、本発明の圧力センサとLSIを同じチップに搭載できる。しかも従来の平面型ダイヤフラムに比べて圧力センサの面積を非常に小さくすることができるので、LSIのチップサイズを大きくすることもない。具体的には、圧力センサの面積は、従来の平面型ダイヤフラムが $500\ \mu\text{m} \times$

500 μm のサイズに対して、側壁4枚の場合で500 μm * 200 μm のサイズで充分である。側壁1枚なら、500 μm * 100 μm のサイズで充分であり、プロセス条件を最適化すれば、500 μm * 50 μm 以下のサイズも可能となる。

[0154] 図25 (a) ~ (c) は、基板内に形成した凹部を用いた静電容量型の圧力センサーの構造および製造方法を示す図である。基板5111内に凹部5112 (5112-1、2、3) を形成した後、絶縁膜5113を形成し、さらに導電体膜5114を形成する。次に感光性膜5115を形成し、必要なパターンを形成する。基板5111はシリコンや化合物半導体等の半導体基板、ガラス、石英、ポリマー、セラミック等の絶縁体基板、あるいは金属や合金や導電性高分子等の導電体基板でも良い。あるいはこれらの基板を貼り合わせた基板であっても良い。あるいは、上記の基板等に形成したポリマーやゴムやペースト (絶縁性または導電性) 等の液状体膜やゲル状膜を形成し、インプリント法を用いて凹部を形成しても良い。さらに、図25 (a) ~ (c) では凹部は第1面 (表面) に開口しかつ第2面 (裏面) には貫通していないが、第2面に貫通した貫通溝であっても良い。基板5111が絶縁体であるときは、絶縁膜5113を形成しなくても良い。ただし導電体膜5114と基板5111の密着性が余り良くないときは絶縁膜を積層する場合もある。凹部5112内にパターン形成する場合、感光性膜5115は、凹部5112の内部にできるだけ忠実に形成することが望ましい。たとえば、電着レジスト膜を形成する。他にシート状のドライフィルムを用いる方法やプラズマ重合法で形成する感光性レジストを用いる方法でも良い。凹部5112内にパターン形成しない場合は、通常の塗布法やディップ法等でレジストを形成する方法でも良い。次に露光法 (フォトリソ法) で感光性膜5115をパターンニングする。たとえば、凹部5112 (5112-1、2、3) の底部5116 (5116-1、2、3) を開口する。および/または凹部5112 (5112-1、2、3) の間の基板側壁5111 (5111-1、2、3) の上部5117 (5117-1、2、3) を開口する。および/ま

たは凹部内側面を開口する場合もある。{図25(a)}

次にこのパターニングした感光性膜5115をマスクとして導電体膜5114をエッチングする。凹部内側面に形成された導電体膜5114をエッチングするときは、ウエットエッチングまたは等方性ドライエッチングが良い。これにより導電体膜5114は基板側壁上面5119(5119-1、2)で、および／または凹部底部5118(5118-1、2、3)で、および／または凹部側面(基板側壁の側面)で切断される。さらに基板5111の第1面で必要な配線形成が行なわれる。導電体膜が多結晶シリコン膜やシリサイド膜、透明導電体膜(ITO、ATO、ZnO等)の場合はたとえばフッ硝酸系のエッチング液やハロゲン系のガスを用いたドライエッチングでエッチングできる。導電体膜がアルミニウムの場合はたとえばリン酸系のエッチング液やハロゲン系のガスを用いたドライエッチングでエッチングできる。その他の材料についても良好なエッチング法を適宜選択すれば良い。このエッチングによって、導電体膜5114は、5114-1、2、3、4、5、6等に分割される。(ただし、これらの間で必要な部分は接続する場合もある。)次に絶縁膜5120を積層する。この絶縁膜5120は導電体膜5114を保護し、この後付着する薄板と導電体膜5114とを介在する絶縁膜でもある。{図25(b)}

[0155] 次に薄板5121を付着し凹部5112に蓋をする。この接着法は、接着剤を使用する方法や、常温接合法などがある。この薄板5121の凹部5112(5112-1、2、3)に圧力伝達孔5122(5122-1、2、3)を形成する。また、コンタクト孔5124や引き出し電極5125を形成すべき領域5123における薄板5121も除去することが望ましい。さらにその他の薄板5121が不要な部分から薄板5121を除去する。あるいは、あらかじめ薄板5121が不要な部分を除去した薄板5121を基板5111上に付着しても良い。次に導電体膜5114からの引き出し電極を形成するために、フォトリソ法およびエッチング法を用いて絶縁膜5120にコンタクト孔5124を形成し、コンタクト孔5124に導電体膜を形成し

引き出し電極 5 1 2 5 を形成する。{図 2 5 (c)} 引き出し電極等を先に形成してから薄板を付着させることもできる。

[0156] 図 2 5 (d) は、図 2 5 (a) ~ (c) に示す圧力センサーの平面図を示す。凹部 5 1 1 2 (5 1 1 2-1、2、3、4) と導電体膜 5 1 1 4 (5 1 1 4-1、2、3、4、5、6、7、8) を示す。直方体形状の凹部 5 1 1 2 (5 1 1 2-1、2、3、4) が平行にならんでおり、凹部 5 1 1 2 (5 1 1 2-1、2、3、4) の間に側壁 5 1 1 1 (5 1 1 1-1、2、3、4) が形成されている。また、側壁 5 1 1 1 (5 1 1 1-1、2、3、4) の側面には導電体膜 5 1 1 4 (5 1 1 4-1、2、3、4、5、6、7、8) が形成されており、凹部内を含め導電体膜 5 1 1 4 (5 1 1 4-1、2、3、4、5、6、7、8) が分離している。図 2 5 (d) から分かるように、凹部内の内面に導電体膜 5 1 1 4 を形成しその間の凹部空間を静電容量空間 (たとえば、凹部 5 1 1 2-2) とする場合、一方の電極となる導電体膜 5 1 1 4-3 は基板側壁 5 1 1 1-1 の凹部 5 1 1 2-2 の内側面に形成され、他方の電極となる導電体膜 5 1 1 4-4 は基板側壁 5 1 1 1-2 の凹部 5 1 1 2-2 の内側面に形成され、これらの電極の間は凹部底部も凹部側面 (この場合凹部短辺側) において導電体膜はエッチング除去される。この結果凹部内を容量空間として、両側の基板側壁側面 5 1 1 4-3 および 4 を電極とする静電容量素子ができる。

凹部 5 1 1 2 内のレジストパターニングが難しいときは、1つの凹部 (たとえば 5 1 1 2-2) 内の導電体膜 5 1 1 4 (5 1 1 4-3、5 1 1 4-4 を含めた凹部 5 1 1 2-2 内の導電体膜) はすべてエッチング除去する。この凹部に隣接する凹部 (5 1 1 2-1、または 5 1 1 2-3) に形成された電極をコンデンサの電極とする。ただし、このときの容量成分は凹部の空間容量、基板側壁 5 1 1 1-1 および 5 1 1 1-2 も容量を形成している。凹部 5 1 1 1 2-1 および 5 1 1 2-3 内の導電体膜 5 1 1 4 はそのまま残しておくので、導電体膜 5 1 1 4-1 と 5 1 1 4-2、また導電体膜 5 1 1 4-5 と 5 1 1 4-6 はつながっている。このようにすると、凹部 5 1 1 2 内で

はレジストのパターニングをしなくて良く、レジストのパターニングを行なうのは基板5111の第1面の平坦部なので通常のフォトリソ法およびエッチング法で導電体膜5114を除去できる。この結果、凹部5112(5112-1、2、3、4)内の空間を静電容量として、その両側の導電体膜を電極5114(5114-1、2、3、4、5、6、7、8)とするコンデンサが出来上がっている。これらのコンデンサの静電容量をC1、C2、C3、C4とすると、これらのコンデンサを適宜並列および／または直列に接続することにより、コンデンサの容量を増減できる。

[0157] 図25(f)は、図25(a)～(d)に示す静電容量型圧力センサーの動作および原理を示す図である。図25(f)に示す構造は図25(a)～(c)とは少し異なっているが、本質的には同じ構造である。図25(f)においては、凹部5112(5112-1、2、3、4)は基板5111内で第1面から第2面へ貫通した貫通溝となっている。この貫通溝5112(5112-1、2、3、4)の形成方法は記述済である。たとえば、薄板5126を基板5111の第2面に貼りつけて基板5111の第1面に形成したレジストパターン等をマスクにして垂直エッチングやインプリント法を用いて第2面に到達する貫通溝を形成する。その後薄板5126を取り付けた状態で第1面側に薄板5121を取り付ける。その後薄板5126は別の薄板へ貼り替えても良い。あるいは、たとえば、薄板5126を基板5111の第2面に貼りつけずに、基板5111の第1面に形成したレジストパターン等をマスクにして垂直エッチングやインプリント法を用いて第2面に到達する貫通溝を形成する。その後、第1面側および第2面側に薄板を貼りつけても作製できる。

圧力伝達孔5122(5122-1、2、3、4)から圧力P1、P2、P3、P4を凹部5112(5112-1、2、3、4)へ導入すると、これらの凹部の間の基板側壁5111(5111-1、2、3)が凹部内の圧力差によって変形する。たとえば、 $P1 < P2$ のとき、図25(f)に示すように基板側壁5111-1は凹部5112-1側へ膨らむ。また、 $P2 > P$

3 のとき、図 25 (f) に示すように基板側壁 5111-2 は凹部 5112-3 側へ膨らむ。圧力差がないときにおける凹部 5112-2 の凹部の幅（電極間距離）を d_1 、 $P_1 < P_2$ における基板側壁 5111-1 の変形量を d_2 、 $P_2 > P_3$ における基板側壁 5111-2 の変形量を d_3 とする。 d_2 、 d_3 は凹部 5112 の深さによって異なり、その中心付近で最も大きくなるが、 d_2 、 d_3 をこの平均量と考えれば、圧力差がないときの容量 $C_2 = \epsilon S / d_1$ は圧力差を受けて $C_2' = \epsilon S / (d_1 + d_2 + d_3)$ に変化（この場合は減少）する。（ ϵ は誘電率、 S は電極面積）基板側壁 5111-1 および 5111-2 の厚みが同じで、 $P_1 = P_3$ とすれば、 $d_2 = d_3$ と考えて良い。この静電容量変化と圧力の関係を予め求めておけば、未知の圧力差で変形したときに静電容量の変化から圧力差を求めることができる。

[0158] 凹部 5112-3 について見ると、 $P_2 > P_3$ のときには基板側壁 5111-2 が凹部 5112-3 側へ凹み（変形量 d_5 ）、 $P_4 > P_3$ のときには基板側壁 5111-3 が凹部 5112-3 側へ凹む（変形量 d_6 ）。圧力差がないときにおける凹部 5112-3 の凹部の幅（電極間距離）を d_4 とすれば d_5 、 d_6 は凹部 5112 の深さによって異なり、その中心付近で最も大きくなるが、 d_5 、 d_6 をこの平均量と考えれば、圧力差がないときの容量 $C_2 = \epsilon S / d_4$ は圧力差を受けて $C_2' = \epsilon S / (d_4 - d_5 - d_6)$ に変化（この場合は増加）する。（ ϵ は誘電率、 S は電極面積）基板側壁 5111-2 および 5111-3 の厚みが同じで、 $P_2 = P_4$ とすれば、 $d_5 = d_6$ と考えて良い。この静電容量変化と圧力の関係を予め求めておけば、未知の圧力差で変形したときに静電容量の変化から圧力差を求めることができる。

尚、図 25 (a) ~ (c) における実施形態では、基板 5111-4 や 5111-5 については、変形は殆どしないので、凹部 5112-1 および 5112-4 の静電容量変化は片側だけの変形になる。以上のように本発明の凹部（あるいは貫通溝）を作製して、これらの凹部間の基板側壁が凹部間の圧力差によって変形するときに静電容量が変化するので、この変化量から圧力

を求めることができる。これらの凹部を多数並べて同じ圧力となる凹部における電極を並列に接続していけば、全体の容量は1つ1つの容量の和となるので1つ1つの変化量が小さくても全体としては大きな容量変化となるので、感度を増大できる。また、凹部の幅を基板側壁の変化の限界量以下で作製すれば、基板側壁は凹部の幅（の半分）以上には変形しないので、基板の歯会や損傷を防止することができる。また、圧力伝達孔や電極は第2面側にも作製できるので、（特に図25（a）～（c）に示す場合はどちらでも可能）設計しやすい。

本発明の静電容量型圧力センサーもインプリント法で作製できることは上述の通りであるが、ヤング率の低いポリマーやゴム等を用いれば寸法が小さくても大きく変形するので静電容量を大きく変化させることが可能となる。上述の繰り返しにはなるが、基板内に深さが10～500 μm 、縦および横が約1000 μm 以下の凹部を形成し、各種ポリマーやゴムを凹部に塗布またはディップ等して凹部内を埋めて、これらの液状またはゲル状の状態にインプリント法で凹部を形成する。あるいは、ポリマーやゴム等を硬化してからフォトリソ法およびエッチング法で凹部を形成する。次にこれらのポリマーやゴムは絶縁体である場合には導電体膜を積層する。導電体膜をパターンニングした後絶縁膜を積層してこれらの凹部に薄板で蓋をして、引き出し電極を形成する。これらのポリマーやゴムは絶縁体でない場合には絶縁膜を形成した後に導電体膜を積層する。導電体膜をパターンニングした後絶縁膜を積層してこれらの凹部に薄板で蓋をして、引き出し電極を形成する。これによって、たとえば、シリコン基板等の半導体基板内に上記の埋め込み圧力センサーを形成できる。

[0159] 埋め込んだ凹部の基板側壁の上面を半導体基板内に形成したICや各種デバイスの高さとはほぼ等しくすれば、圧力センサーの導電体膜はIC等のデバイスに用いる導電体膜と兼用も可能である。特にポリマーやゴムの硬化温度を半導体プロセスの最終温度（最終保護膜の形成温度）である約300℃～500℃より低く設定できるので、IC等の素子を形成した後に圧力センサー

を同じ IC 等のチップ内に搭載することができる。このときは、IC 等の最終保護膜を形成した後に、半導体基板内に凹部を形成して圧力センサーを形成すれば良い。圧力センサーの導電体膜形成時に、IC 等のパッドに配線接続すれば良い。あるいは、ポリマーやゴムの硬化温度が半導体プロセスの最終温度より高ければ、半導体プロセスで使用する最終の導電体膜の形成前に半導体基板内に凹部を形成して、ポリマー等を凹部へ入れてインプリント法やフォトリソ法で圧力センサー用の凹部を形成した後、圧力センサー用の導電体膜と半導体プロセスで使用する最終の導電体膜とを兼用することができる。これらの導電体膜をパターニングした後、最終保護膜（絶縁膜）を形成し、薄板で圧力センサー用凹部に蓋をすれば良い。尚、上述した方法は、本発明のすべての圧電センサー（これ以降に記載するものも含める）に適用できることは言うまでもない。

図 26 (a)、(b) は圧力センサーのパッケージの一例を示す図である。図 26 (a) はその平面図であり、図 26 (b) はその側面断面図であるが、この図 26 (a)、(b) に示すように、圧力センサー（圧電素子）の外側は、基板 5131 (5131-1) である。その内側に凹部（または貫通溝）5132-2 が基板側壁 5131-2 を取り囲む。一番内側に凹部（または貫通溝）5131-1 がある。凹部 5131-1 の内側側面の基板側壁 5131-2 に導電体膜 5133 (5133-1、2、3、4) が積層されている。説明に不要な膜は記載していない。内側凹部 5132-1 と外側凹部 5132-2 との間の基板側壁 5131-2 が、これらの凹部間の圧力差によって変形する。図 26 (a) では 4 つの基板側壁が存在していて、各基板側壁は圧力差に応じて内側へ凹むか外側へ膨らむかして変形する。この変形に応じて、静電容量型圧力センサーの場合には、これらの対向する電極間（たとえば、5133-1 と 5133-3、5133-2 と 5133-4）の容量変化を検出する。また、基板側壁に圧電体膜を用いた場合はこれまで説明したような膜構造を構成して、圧電体膜の両側に形成した電極に引き出された電荷量を検出する。基板側壁に形成した圧電体膜を用いた場合はこれ

まで説明したような膜構造を構成して、圧電体膜の両側に形成した電極に引き出された電荷量を検出する。尚、図26(c)、(d)に示すように(図26(c)は平面断面図、図26(d)は側面断面図であり、膜構造は既述しているので必要な部分だけ記載している)、圧電体基板または圧電体膜の場合には、同じ方向に変化しているので、凹部5132-1の内側側面の電極5133-2はすべて接続しても良く、基板側壁5131-2の外側にも圧電体膜や電極を作製でき、それらの電極5133-1は接続しておくことができる、凹部内部でパターニングする必要がないので、プロセスも簡単である。

[0160] 基板側壁の側面にピエゾ抵抗素子を形成してブリッジ回路を組んだピエゾ抵抗型圧力センサーも基板側壁の各面および表面・裏面に作製できるので、検出感度が増大する。尚、図26に示す実装パッケージの外壁5131-1の厚みは使用する圧力で変形しないようにする。図26は、圧力伝達孔や引き出し電極を記載していないが、必要な場所に適宜形成すれば良い。このような実装パッケージは極めて小型に形成でき、半導体プロセスを適用でき、プロセスが極めて簡単である。従って、1枚の基板から多数形成できる。たとえば、0.5mm*0.5mm*0.5mmの実装パッケージを実現でき、6インチウエハであれば約65000個形成でき、極めて安い圧力センサーを実現できる。

本発明のセンサデバイスは2mm以下の厚さの基板に作製できるとして説明してきたが、もっと厚い基板にも適用できることは構造からすぐ分かる。2mm以上の厚さの基板において垂直な凹部を形成する方法として、インプリント法によって作製する方法がある。厚い樹脂を塗布して、適当なサイズのモールドを使用してインプリントで凹部を作製できる。あるいは、適当なサイズの打ち抜き型で基板を打ち抜いて貫通孔を作製できる。凹部や貫通孔内面への導電体膜は、導電体膜をCVD法、PVD法、めっき法等により所望の厚みで積層する。圧電体膜、絶縁体膜もCVD法、PVD法等により積層する。他はこれまで説明した方法を採用すれば良い。大型のセンサデバイス

は、たとえば床発電等にも使用できる。

[0161] 図 27 は、本発明の縦型圧力動作素子を用いたインクジェットデバイスを示す図である。基板内に第 1 面（表面）から第 2 面に貫通し、側面が基板側壁で囲まれた複数の凹部を有し、基板側壁の上面には第 1 の薄板が付着し、基板側壁の下面には第 2 の薄板が付着し、この凹部の上部は第 1 の薄板で被われており、凹部の下部は第 2 の薄板で被われている。上部が第 1 の薄板で、下部が第 2 の薄板で、側面が基板側壁で囲まれた一部の凹部（インク溜まり凹部）は、その上部を被っている第 1 の薄板の一部が外側と貫通しており、その貫通孔（インク導入孔）を通して第 1 の薄板の上方からインクが当該凹部へ導入されるようになっており、通常インク溜まり凹部内にはインクが入っている。また、当該凹部の下部を被っている第 2 の薄板の一部が外側と貫通しており、その貫通孔（インク放滴孔）を通して当該凹部からインクを放滴できるようになっている。インクが導入される当該凹部の側面を構成する側壁の少なくとも一部を隔てて隣接する凹部（隣接凹部）は、側面が基板側壁で囲まれた凹部であり、この隣接凹部の上部は第 1 の薄板で被われており、隣接凹部の下部は第 2 の薄板で被われている。この隣接凹部の上部を被っている薄板の一部が外側と貫通しており、その貫通孔（圧力伝達孔）を通して隣接凹部の圧力を高くしたり低くしたりできるようになっている。圧力伝達孔を通して隣接凹部の圧力を一定圧力（たとえば、1 気圧）より低くすると隣接凹部とインク溜まり凹部を隔てている基板側壁が隣接凹部側に膨らみ、その結果外部のインク液容器からインク導入孔を通してインク溜まり凹部内へインクが流入する。一定量インク溜まり凹部内へインクが溜まったら、隣接凹部の上部を被う薄板に開いている圧力伝達孔を通して隣接凹部の圧力を一定圧力（たとえば、1 気圧）より高くすると隣接凹部とインク溜まり凹部を隔てている基板側壁がインク溜まり凹部側に膨らみ、インク放滴孔を通してインク溜まり凹部内のインクは外側へ滴出される。

[0162] 本発明の凹部を形成した基板を用いたインクジェット用素子の構造は上述したようにこれまで説明した圧力センサーと同じであるが、さらにその製造方

法の概要を以下に説明する。図27(a)に示すように、第2の薄板2015を基板2011の第2面(裏面)に付着させる。基板2011はシリコン基板等の半導体基板、ガラス基板やプラスチック基板等の絶縁基板、鉄や銅や合金や金属等の導電体基板など種々適用できる。(あるいは、第2の薄板上に形成したポリマーやセラミック等にインプリント法を用いたものでも良い。)第2の薄板2015もシリコン基板等の半導体基板、ガラス基板やプラスチック基板等の絶縁基板、鉄や銅や合金や金属等の導電体基板など種々適用できる。また、基板2011および第2の薄板2015は接着剤(金属、低融点ガラス等を含む)を用いて付着したり、常温接合、拡散融合、高温接合、陽極接合を用いて付着することができる。たとえば、シリコン基板とガラス基板は電界をあけて陽極接合をして強固に付着させることができる。その後、基板2011の第1面にフォトリソ法またはインプリント法により厚いレジストパターンを形成する。基板2011上に絶縁膜を形成してからレジストパターンを形成しても良い。このレジストの厚みは、この後基板2011をエッチングするので、このエッチング中に消失しないでパターン形状を維持できる厚みにする。このフォトレジストパターンを用いて、基板2011を異方性エッチング(ドライエッチング)する。フォトレジストパターンにできるだけ忠実に基板2011の凹部を形成するために、凹部は基板面(第1面)に略垂直にパターン寸法通りにできるだけ近くエッチングすることが望ましい。基板2011は第2面を貫通するまでエッチングする。第2面には第2の薄板2015が付着しているので、この第2の薄板をエッチングストッパーとしてエッチングする。たとえば、第2の薄板2015のエッチングレートを基板2011のエッチングレートより遅くするようなエッチング条件で基板2011をエッチングすれば、基板2011をエッチングした後のオーバーエッチング時に第2の薄板2015を余りエッチングさせずに基板全体の凹部において基板2011の貫通した凹部(この場合は貫通溝と呼ぶ方が良い)を形成できる。また、エッチング種(エッチングによって生成したイオン種)をモニターして、基板2011の凹部2017が貫通

すると特定のエッチング種の発生が少なくなるので、これをエンドポイントとして用いることによって、オーバーエッチング量を小さくできる。

- [0163] 次にレジストやエッチング時に凹部 2017 の内部に生成した堆積物（エッチングによって生成した残渣など）を除去して、第 1 面に第 1 の薄板 2013 を付着させる。この付着も接着剤（金属、低融点ガラス等を含む）、常温接合、拡散融合、高温接合、陽極接合を用いて行なうことができる。基板 2011 がシリコンで第 1 の薄板 2013 がガラスの場合（あるいは、これらが逆の場合も）は陽極接合を用いてこれらの基板同士を強固に付着させることができる。また、接着剤を用いるときは、基板 2011 の第 1 面を下にして接着剤液に第 1 面を接触させて凹部の間の側壁上面のみに接着剤を付着させて第 1 の薄板と付着させると良い。あるいは、第 1 の薄板の付着面側に接着剤を塗布した後で、第 1 の薄板 2013 を下側にして基板の第 1 面をその上方から付着するのが良い。あるいは、スクリーン印刷においてマスクを用いて第 1 の薄板の必要な部分にのみ接着剤を塗布する方法もある。
- 第 2 の薄板はエッチングにより凹部 2017 の底面がエッチングされているので、問題があれば、取り外して別の薄板と取り替えても良い。交換する場合には、第 2 の薄板 2015 と基板 2011 との付着には、たとえば熱可塑性（熱軟化性）の接着剤を用いると良い。ガラス転移温度を T_g としたとき、第 2 の薄板 2015 と基板 2011 とを付着させた後は取り外すまで、 T_g 以下の温度でプロセスを行なう。特に第 1 の薄板 2013 を付着させる温度をこの T_g 以下にする必要がある。さらに、第 2 の薄板 2015 と基板 2011 とを離す場合には T_g 以上の温度にする必要があるので、この温度で第 1 の薄板 2013 と基板 2011 の接着性が悪くならないようにする必要がある。
- あるいは、接着剤として低融点金属や低融点合金を用いても良い。ただし、この後のプロセスは融点または軟化温度 T_m 以下の温度で行なう必要がある。
- [0164] 以上のようにして、第 1 面から第 2 面に貫通した凹部（貫通溝）を多数有する基板 2011 を作製できた。この貫通した凹部の第 1 面側（上部、あるいは表面側）は第 1 の薄板 2013 で塞がれている。この貫通した凹部の第 2 面

側（下部、あるいは裏面側）は第2の薄板2015で塞がれている。この凹部には、インクが入る凹部2017（2017-2、5）と圧力を印加する凹部2017（圧力印加凹部）（2017-1、3、5）がある。インクが入る凹部（インク容器凹部）2017（2017-2、5）と圧力を印加する凹部2017（2017-1、3、5）との間の基板側壁2011（2011-2、3、5、6）は圧力変化により変形でき、しかもその印加された圧力によってインクが入っている凹部2017（2017-2、5）からインクを外部へ滴出できるような厚みにする。

次に、第1の薄板2013に圧力伝達孔およびインク導入孔を形成する。第1の薄板2013上にフォトリソ法またはインプリント法を用いて圧力伝達孔およびインク導入孔を形成するためのレジストパターンを形成する。このレジストパターンを用いて第1の薄板2013をエッチング除去し、圧力伝達孔2019（2019-1、3、4）およびインク導入孔2019（2019-2、5）を作製する。第1の薄板2013の厚みが厚いときは、研磨法や全面ウエットエッチング法や全面ドライエッチング法を用いて、レジストパターニング前に薄くしても良い。あるいは、レジストパターニング後に最初に高速エッチング（ウエットまたはドライ）を行ないこの領域のみ薄くしておく方法もある。あるいは凹部の幅は10 μ m以上にすることもできるので、ドリルで開ける方法、レーザー光で開ける方法、あるいは高圧水流で開ける方法もある。

レーザー光で開ける場合には、第1の薄板2013の上方からレーザーを照射するが、下側の第2の薄板2015にも孔があく可能性があるので、それを防止するために第1の薄板2013と第2の薄板2015の材料を変えて、第1の薄板2013にはレーザー光により孔をあけることができるが、第2の薄板2015には同じレーザー光により孔をあけることができないようにすれば良い。あるいは、本発明のインクジェットデバイスでは、インク容器凹部2019（2019-2、5）はインク導入孔とインク排出孔（第2の薄板2015側の2023（2023-1、2））が必ず両方あいている

ので、第2の薄板2015の下面側からレーザー照射を行なえば、第1の薄板2013および第2の薄板2015の孔を同時にあけることができ、プロセス（工程）も少なくなる。この孔形成において高いマスク合わせ精度が要求されない（合わせ誤差が1～3 μm でも良い）場合は、レーザー光や高圧水流で孔をあけるときは、メタル等のマスクを用いても良い。さらに異方性の強いドライエッチングであれば、フォトリソ法またはインプリント法を用いずにメタルマスク等の外付けマスクでも良いので、プロセスが簡単になる。

[0165] 次に、第2の薄板2015にインク排出用のインク排出孔2023（2023-1、2）をあける。このインク排出孔は圧力印加凹部2017（2017-1、3、4）にはあけない。このインク排出孔2023の形成方法は、上述のインク導入孔の形成方法と同様で良い。第1の薄板2013および第2の薄板2015に孔を形成した後、必要なら孔の形状をなめらかにする手段を講じる。たとえば、第1の薄板2013および第2の薄板2015がガラスの場合には、ライトフッ酸処理を行なうと良い。次に、インク導入孔2019（2019-2、5）にインク通路管やインク溜まり容器2021（2021-1、2）を接続したり、圧力伝達孔2019（2019-1、3、4）には圧力導入管を接続したり、圧力排出孔2023（2023-1、2）にも必要な部材を接続する。

図27（b）、（c）は、本発明のインクジェットデバイスを平面的に示したものである。図27（b）は、その一例であり、直方体形状の凹部2017（2017-1、2、3）が隣接して平行に配列されている。図27（c）もその一例であり、正形状（あるいは直方体形状）のインク容器凹部2017-2を、基板側壁2011-2を介して圧力印加凹部2017（2017-1、3）が取り囲んでいる。図27（b）において、インク容器凹部2017-2と圧力印加凹部2017-1との間の側壁2011-2の幅（厚み）を $W_c (= y)$ 、長さを $L_c (= a)$ 、深さ（基板厚みに等しい）を $H_{\text{sub}} (= H_c = h)$ とすると、この基板側壁2011-2はダイヤフラムと考えて良く、この基板側壁が両側の凹部の圧力差 z によって撓むときに、こ

の基板側壁 2011-2 の最大たわみはおおよそ以下の計算式で与えられる。

$$W_{\max} = \alpha * z * h^2 a^2 / (E y^3)$$

基板 2011 がシリコン基板であるとき、ヤング率 E は $100 \text{ GPa} \sim 200 \text{ GPa}$ (結晶方位依存性あり) である。 $h = a = 300 \mu\text{m}$ のとき (正方形形状ダイヤフラム) には、 $\alpha = 0.0138$ となり、 $W_{\max}$ は約 $600 z / y^3$ (μm) となる。ただし、 z を Mpa 単位で示し、 y は μm 単位で示す。たとえば、 z を 1 Mpa (約 1 atm)、 y を $5 \mu\text{m}$ とすると $W_{\max} = \text{約 } 5 \mu\text{m}$ となる。また、 z を 1 Mpa (約 1 atm)、 y を $3 \mu\text{m}$ とすると $W_{\max} = \text{約 } 22 \mu\text{m}$ となる。 $h = a = 400 \mu\text{m}$ のとき (正方形形状ダイヤフラム) には、 $W_{\max}$ は約 $1890 z / y^3$ (μm) となる。たとえば、 z を 1 Mpa (約 1 atm)、 y を $5 \mu\text{m}$ とすると $W_{\max} = \text{約 } 15 \mu\text{m}$ となる。また、 z を 1 Mpa (約 1 atm)、 y を $3 \mu\text{m}$ とすると $W_{\max} = \text{約 } 70 \mu\text{m}$ となる。 $h = 300 \mu\text{m}$ 、 $a = 600 \mu\text{m}$ のとき (長方形形状ダイヤフラム) には、 $\alpha = 0.0277$ となり、 $W_{\max}$ は約 $1200 z / y^3$ (μm) となる。ただし、 z を Mpa 単位で示し、 y は μm 単位で示す。たとえば、 z を 1 Mpa (約 1 atm)、 y を $5 \mu\text{m}$ とすると $W_{\max} = \text{約 } 10 \mu\text{m}$ となる。また、 z を 1 Mpa (約 1 atm)、 y を $3 \mu\text{m}$ とすると $W_{\max} = \text{約 } 45 \mu\text{m}$ となる。以上のように圧力差を与えるとインク容器凹部 2017-2 は凹んだり膨らんだりするので、インク容器凹部 2017-2 内部へインクを吸入でき、インク容器凹部 2017-2 内部のインクを外に吐出できる。上記の式は理論式であるから、この式等を考慮して設計して、できあがったものでデータを取り、実際値と理論式を近づければ精密なインクジェットデバイスを作製できる。

上述のたわみは基板がシリコンのときであるが、この材料を種々変更することにより、より高精度のインクジェットデバイスも作製できる。たとえば、ポリカーボネートのヤング率は 2.2 GPa であるから、ダイヤフラムが $300 \mu\text{m} * 300 \mu\text{m}$ の正方形形状の場合、 $W_{\max} \doteq 5 \times 10^4 * (z / y^3)$ であるから、基板側壁厚みを $10 \mu\text{m}$ とすると圧力差 1 気圧 で約 $50 \mu\text{m}$ という大きな変形となる。さらにゴムの場合には、ヤング率が $0.01 \sim 0.1 \text{ GPa}$ であ

るから、たとえば、 0.022 GPa とするとダイヤフラムが $300\text{ }\mu\text{m} \times 300\text{ }\mu\text{m}$ の正方形形状の場合、 $W_{\text{max}} \div 5 \times 10^6 * (z / y^3)$ であるから、基板側壁厚みを $30\text{ }\mu\text{m}$ とすると圧力差 0.1 気圧でも約 $20\text{ }\mu\text{m}$ という大きな変形となる。

以上のように、ゴムやプラスチック等の場合はヤング率がシリコン等に比べて非常に小さくなるので、余り微細なものを作製しなくても高精度のインクジェットデバイスを作製することができる。しかもゴムやプラスチック等の場合はインプリント法を用いて微小で精度の高いサイズのものを作製できる。インプリント法を用いて本発明のインクジェットデバイスを作製する方法は、図19において説明した内容と同様である。本発明のインクジェットデバイスでは、基板611が第2の薄板2015に対応する。また、絶縁膜633は形成しなくても良い。インプリント法で凹部を形成した後、凹部底部に膜が残る(図19における615B)ので、凹部を基板(第2薄板)側に貫通させるために全面エッチングしてこの残膜を除去する。また、第2薄板および第1薄板は必要な場合は、研磨法やエッチング法等により所望の厚さまで薄くする。さらに本発明のインクジェットデバイスは凹部(貫通凹部)を形成した後に絶縁膜を形成する必要はない(保護膜として形成しても良いが)し、導電体膜を形成しない。従って、弾力性のあるゴムも使用することができる。ゴムとしては、各種ゴム(天然ゴムや合成ゴム)であり、たとえばシリコーンゴム、フッ素ゴム、ニトリルゴム、ブチルゴム、スチレンゴム、ブタジエンゴム、合成天然ゴム、イソプレングム、クロロプレングム、多硫化ゴム、ウレタンゴム、天然ゴム、アクリルゴム、エチレンプロピレングムを使用することができる。

[0166] 図27(b)に示す構造の場合は、インク容器凹部2017は基板側壁2011-2および2011-3を挟んで両側の圧力印加凹部2017-1および2017-3から(2方向から)圧力を受けてインク容器凹部2017にインクを吸入したり、排出したりする。これに対して図27(c)に示す構造の場合には、インク容器凹部2017は、基板側壁2011-2および2

011-3を挟んで周囲を圧力印加凹部2017-1および2017-3の4方向から囲まれているので、4方向から圧力を受けてインク容器凹部2017にインクを吸入したり、排出したりする。凹部2017の深さ H_{sub} 、長さ L_c 、基板側壁幅 W_c が、図27(b)および102(b)で等しいとすれば、図27(c)に示すインク容器凹部の方が、図27(b)に示すインク容器凹部よりも約2倍の力でインクを吸入したり排出したりできる。逆の見方をすると、吸入量や排出量が同じとすれば、図27(c)に示すインク容器凹部の方が、図27(b)に示すインク容器凹部よりも小さな力（圧力差）で行なうことができる。また、図27(c)に類似する実施形態として、インク容器凹部2017-2の形状が円筒形の場合には、周囲を囲んでいる圧力印加凹部2017より等しく力を受けるので、圧力差による力の分配が均等で効率の良いインク吸入や排出ができる。

[0167] 図28(a)、(b)は、本発明のインクジェットデバイスの動作方法を示す図である。インク溜まり容器2021(2021-1、2)は（ここにインク通路管を介しても良い）インク導入孔2019(2019-2、5)を通してインク容器凹部2017(2017-2、5)に接続し、さらにインク排出孔2023(2023-1、2)を通して外側へ排出されるようになっている。圧力は、エアーやその他の気体（窒素など）、あるいは液体を圧力導管等を介して圧力発生器（図示していないが、たとえば、高圧ガス容器や、ガス圧縮器、液体圧縮器等）等で発生した圧力 P_1 、 P_2 、 P_3 を、圧力伝達孔2019(2019-1、3、4)を通して圧力印加凹部2017(1、3、4)へ伝達する。インク容器凹部2017内の圧力を P_q としたとき、 $P_q > P_1$ であればインク容器凹部2017-2と圧力印加凹部2017-1との間の基板側壁2011-2は圧力印加凹部2017-1側へ変形し（膨らみ）{図28(a)}、 $P_q < P_1$ であれば基板側壁2011-2はインク容器凹部2017-2側へ変形する（膨らむ、すなわち、インク容器凹部2017-2は凹む）{図28(b)}。

従って、 $P_q > P_1$ とすると、インク溜まり容器2021-1からインク容器

凹部 2017 へインクが吸入される。この後、 $P_q < P_1$ とするとインク容器凹部 2017-2 内のインクはインク排出孔 2023-1 を通して、インクジェットの滴 2025 (2025-1) が外側へ排出される。インク導入孔 2019-2 またはインク通路管に開閉バルブを備えて、インクをインク容器凹部 2017-2 内へ導入するときにこの開閉バルブを開けて、インク容器凹部 2017-2 内のインクを外側へ排出するときにこの開閉バルブを閉じても良く、このようにすればインク容器凹部 2017-2 内のインクの出入を効率良く行なうことができる。また、インク排出孔 2023-1 またはインク排出管 (図示していないが、インク排出孔 2023 から外側へ通じる排出通路) に開閉バルブを備えて、インクをインク容器凹部 2017-2 内へ導入するときにこの開閉バルブを閉じて、インク容器凹部 2017-2 内のインクを外側へ排出するときにこの開閉バルブを開けても良く、このようにすればインク容器凹部 2017-2 内のインクの出入を効率良く行なうことができる。

[0168] 凹部 2017-3 が凹部 2017-1 と別個の空間になっているとき (たとえば、図 27 (b) に示す場合)、圧力印加凹部 2017-3 の圧力 P_2 は圧力印加凹部 2017-1 の圧力 P_1 と別個に制御できるので、インク容器凹部 2017-2 内へのインクの出入量をコントロールすることができる。また、別のインク容器凹部 2017-5 内へのインクの出入もその周りの圧力印加凹部 2017-4 の圧力 P_3 を制御して、他の圧力 P_1 や P_2 とは別個にコントロールすることもできる。尚、圧力を別個に制御する場合には、たとえば、圧力印加凹部 2017-3 と圧力印加凹部 2017-4 との間の基板側壁 2011-4 の幅を厚くして圧力変動しても余り変形しないようにすれば、 P_2 および P_3 はお互いに影響を受けずにコントロールできる。図 28 (a)、(b) の場合には、 P_3 の圧力はインク容器凹部 2017-5 内の圧力と同じ状態にしているので、これらの凹部の間の基板側壁 2011-5 は変形しない。尚、このときインク導入孔 2019-5 やインク排出孔 2023-2 につながる通路等へ設けた開閉バルブを連動させておけば (こ

のときは閉じておく）、インクを外側へ排出させないようにすることを確実に実行できる。

カラー印刷を行なう場合は、インクを混合して種々の色彩を作る必要があるが、本発明を適用して、たとえば、3原色（赤、青、黄）と黒のインクを入れたインク容器凹部2017（2017-11、12、13、14）を図28（c）に示すように配列できる。この配列を適当数配置してインクジェット装置を作製する。この図28（c）に示す1つの配列を1dotと考えることができる。インク容器凹部2017（2017-11、12、13、14）の外側の圧力印加凹部2017（2017-15、16、17、18）の圧力を制御してそれぞれのインク容器凹部2017（2017-11、12、13、14）から各種のインクを吐出する。それぞれインク吸入用および排出用のバルブおよび圧力を制御して、色彩に対応して各種の色インクを吐出し、色彩を形成させる。インク容器凹部2017の大きさを $Lc1 * Lc2$ とし、圧力印加凹部2017の大きさを $Lc3 * Lc2$ とし、それぞれの凹部間の距離を Wc とすると、1dotの大きさは、 $\{2(Lc1 + Lc3) + 4Wc\} * \{2Lc2 + 2Wc\}$ となる。 $Lc1 = 10 \mu m$ 、 $Lc2 = 20 \mu m$ 、 $Lc3 = 10 \mu m$ 、 $Wc = 5 \mu m$ とすると、1dotの大きさは、 $60 \mu m * 50 \mu m$ となる。従って、解像度は $423 \text{ dpi} * 508 \text{ dpi}$ となり、かなり良い印刷解像度となる。尚黒色だけならば、1dotの大きさは、 $(Lc1 + Lc3 + 2Wc) * (Lc2 + Wc)$ であるから、上記の値の場合は1dotの大きさは、 $30 \mu m * 25 \mu m$ であるから、解像度は $846 * 1016 \text{ dpi}$ となり、非常に良い印刷解像度となる。本発明のインクジェットデバイスはさらに微細化が可能なので、さらに良い解像度も実現できる。

[0169] 図29（a）は、ダイヤフラム型アクチュエータを用いたインクジェットデバイスを示す図である。ここで、基板2011は圧電体である。圧電体基板は、圧電効果を示す物質の基板であり、たとえば、チタン酸ジルコン酸鉛（ジルコニウム酸・チタン酸鉛（ $Pb(Zr_xTi_{1-x})O_3$ 、 $0 < x < 1$ ）とも呼ばれ、いわゆるPZT）、チタン酸バリウム、チタン酸鉛、ニオブ酸カリウム、ニオブ酸リチウム、タンタル酸リチウム、タングステン酸ナトリウム、酸化亜鉛

、リチウムテトラボレート等のペロブスカイト構造やタングステン-青銅構造を持つセラミックスであり、あるいは石英、水晶、ロッシェル塩、トパーズ、電気石（トルマリン）、ベルリナイト（リン酸アルミニウム）、窒化アルミニウム、リン酸ガリウム、ガリウムヒ素などであり、あるいは圧電性ポリマー（たとえば、ポリフッ化ビニリデン）などである。これらの基板から凹部2017（2017-1、2、3、4、5）を形成する方法はこれまでに説明した方法と同様である。

圧電体基板2011内に凹部2017（2017-1、2、3、4、5）を形成した後、導電体膜2031を積層する。この導電体膜2031は個々の基板側壁の表面に電界を発生して基板側壁（特に、インク容器凹部2017-2および圧力印加凹部2017-1との間の基板側壁2011-2、インク容器凹部2017-2および圧力印加凹部2017-3との間の基板側壁2011-3、インク容器凹部2017-5および圧力印加凹部2017-4との間の基板側壁2011-5）を変形させることを目的とする。次にフォトリソ法またはインプリント法等およびエッチング法等を用いて、基板側壁2011（2011-1、2、3、4、5、6）の上面で導電体膜2031をエッチングし、変形しようとする基板側壁の両側に存在する凹部（特にインク容器凹部および圧力印加凹部）内の導電体膜同士が接続しないようにする。すなわち、2032（2032-1、2、3、4、5、6）で導電体膜2031を切断する。次に絶縁膜2034を積層し、導電体膜2031を保護する。当然導電体膜2031を切断した部分2032（2032-1、2、3、4、5、6）にも絶縁膜2034が積層する。

[0170] 次に第1の薄板2013等を圧電基板2011上に付着させ、圧力伝達孔2019（2019-1、3、4）およびインク導入孔2019（2019-2、5）をあける。次に第2の薄板2015にインク排出孔2023（2023-1、2023-2）をあけ、インク導入孔2019（2019-2、5）にインク溜まり容器2021（2021-1、2）等を接続する。ここでインク排出孔2023（2023-1、2023-2）をあけたときに、

インク容器凹部底面で導電体膜 2031 が露出する。{たとえば、2033 (2033-1、2)} 導電体膜 2031 がインクに接触して腐食したり反応したりして問題を起こす場合、さらには導電体膜 2031 に電界をかえたときにインクが接触して問題を起こす場合には、インク排出孔 2023 (2023-1、2023-2) をあけた後で、この部分に絶縁膜 2033 を積層すれば良い。CVD 法や PVD 法を用いれば露出した導電体膜 2031 の上に絶縁膜を積層できる。導電体膜 2031 を積層した後、または導電体膜 2031 をパターニングした後で第 2 の薄板 2015 にインク排出孔 2023 (2023-1、2023-2) をあけ、その後で絶縁膜 2034 を積層すれば、絶縁膜 2033 と兼用できるので、工程増にはならない。あるいは、導電体膜 2031 をパターニングするときにインク排出孔 2023 (2023-1、2023-2) をあける部分の導電体膜を除去しておき、インク排出孔 2023 (2023-1、2023-2) をあけても導電体膜を露出させないようにすれば良い。あるいは、貫通溝 2017 を形成した後、導電体膜 2031 を形成する前に第 2 の薄板 2015 を取り外した状態で導電体膜を積層すれば、第 2 の薄板 2015 には導電体膜は積層しない。その後で第 2 の薄板 2015 を付着させて、インク排出孔 2023 (2023-1、2023-2) をあければ良い。あるいは、前もってインク排出孔 2023 (2023-1、2023-2) をあけた第 2 の薄板を付着しておけば良く、インク排出孔 2023 (2023-1、2023-2) にも導電体膜 2031 は積層するがその上を絶縁膜 2034 でカバーするので問題は発生しない。

次に、あるいは、第 1 の薄板 2013 に圧力伝達孔やインク導入孔をあけるときに、導電体膜 2031 の各電極 2031 (2031-1、2、3、4、5、6、7) から引き出し電極・配線を形成すべき領域における第 1 の薄板 2013 を除去しておき、その後で絶縁膜 2034 にコンタクト孔をあけて導電体膜 2031 を露出させて、この部分から引き出し電極を取り出す。たとえば、新たにこのコンタクト孔に導電体膜を形成して電極・配線を形成し

たり、この部分にワイヤボンディングして引き出し電極・配線とする。

このようにして圧電体基板側壁 2011-2、3、5等の両側に電極を形成すれば、これらの両側の電極に電界をかけると基板側壁 2011-2、3、5等は変形し、電界の向き（電極の極性の相違による）によって、インク容器凹部が膨らんだり凹んだりする。たとえば、電極 2031-2および2031-3の間に電界をかけてインク容器凹部 2017-2を膨らまして、インク溜まり容器 2021-1からインク導入孔 2019-2を通してインク容器凹部 2017-2内にインクを吸入する。このとき圧力印加凹部 2017-1は凹むので圧力印加凹部 2017-1内の気体は圧力伝達孔 2019-1を通して外側へ出ていく。次に両側の電極に逆の電界かけてインク容器凹部 2017-2を凹ませて、インク容器凹部 2017-2内のインクを、インク排出孔 2023-1を通して外側へ排出される。このとき圧力印加凹部 2017-1は凹むので圧力伝達孔 2019-1を通して圧力印加凹部 2017-1内に外側から気体が入っていく。さらに、インク導入孔 2019-2やインク排出孔 2023-1につながるインク通路に開閉バルブを設けて、導電体膜電極への電界印加と連動させれば、より精度良くインクの吸入や排出をすることができる。

[0171] 図 29 (b) は、基板側壁 2011 (2011-1、2、3、4、5、6) 状に圧電体膜 2039を形成し、その上下に形成した導電体膜 2031および導電体膜 2035を電極として、これらの電極に電界をかけて圧電体膜 2039を変形させて、基板側壁（特にインク容器凹部 2017-2の両側の基板側壁 2011-2および2011-3、インク容器凹部 2017-5の基板側壁 2011-5）を一緒に変形させることにより、インク容器凹部 2017-2または2017-5にインクを吸入したり、インク容器凹部 2017-2または2017-5からインクを排出したりする。構造および製造方法は、図 27～図 29 (a) に示したものと同様であり、インクを用いたり、圧力をかけない所が異なる。また、その動作も逆で、圧電体膜 2039の上下の導電体膜 2031および2035に電位をかけて基板側壁を動かす

点で異なる。

第2の薄板2015を付着した基板2011に圧力印加凹部2017（2017-1、3、4）およびインク容器凹部2017（2017-2、5）を形成し、これらの凹部の間に基板側壁2011（2011-1、2、3、4、5、6）を形成する。次に、導電体膜2031を形成し、同じ極性にならない導電体膜2031は、基板側壁上面の2032（2032-1、2、3、4、5、6）で切断する。その他の場所でも導電体膜2031に必要な配線を形成する。次に、圧電体膜2039を形成し、さらに導電体膜2035を形成し、同じ極性にならない導電体膜2031は、基板側壁上面の2037（2037-1、2、3、4、5、6）で切断する。その他の場所でも導電体膜2035に必要な配線を形成する。次に導電体膜2035を保護するための絶縁膜2036を形成する。その後、第1の薄板2013を基板2011上に付着させ、圧力導入孔2019（2019-1、3、4）やインク導入孔2019（2019-2、5）や導電体膜2031および2035からの引き出し電極を形成する領域などで第1の薄板2013をエッチング除去する。第2の薄板についても、インク排出孔2023（2023-1、2）を形成する。このインク排出孔2023を形成すると導電体膜2031や2035が露出するので、この露出部をカバーする絶縁膜2033（2033-1、2）および2038（2038-1、2）を形成する。しかし、導電体2035をパターニングした後で、第2の薄板のインク排出孔2023（2023-1、2）を形成し、その後で絶縁膜2036を形成すれば、この導電体膜2031および2035の露出部をカバーできるので、新たな絶縁膜2033や2038を形成しなくても良い。その後インク溜まり容器等必要な部材を形成または接続する。

[0172] 図29（b）に示すインクジェットデバイスでは、基板側壁2011-2、2011-3、2011-5の両側に形成した導電体膜2031（下部電極）、圧電体膜2039、導電体膜2035（上部電極）の構造において、上部電極と下部電極の間に電界をかけると圧電体膜2035が変形する。この

変形に応じて基板側壁が変形して、インク容器凹部2017-2、2017-5が膨らんだり、凹んだりするので、これらのインク容器凹部2017-2、2017-5内部へインクが吸入したり、インク容器凹部2017-2、2017-5内部のインクが外部へ吐出したりする。インク容器凹部2017-2、2017-5へつながるインク導入孔2019-2、2019-5やインク排出孔2023-1、2023-2に接続するインク通路等へ開閉バルブをつけて、これらの開閉バルブと上部および下部電極への電圧印加を連動させれば、さらに精度良くインクの出入を行なうことができる。以上はインクを対象として説明してきたが、インクを含む種々の液体にも適用できる。従って、これらのインクジェットデバイスは液体吐出デバイスでもある。さらに液体だけでなく気体にも適用できるので、気体吐出デバイスとも言えるし、まとめて液体および気体を含む媒体吐出デバイスでもある。

[0173] 以上に示すインクジェットデバイスの説明から分かるように、本発明の凹部または貫通溝はポンプデバイスを作製できる。図30(a)は、そのポンプデバイスの一実施例を示す図である。圧電体基板2041内に第1面から第2面に貫通する貫通溝（または貫通凹部）2042（2042-1、2、3、4）が形成され、これらの貫通溝2042（2042-1、2、3、4）の間に基板側壁2041（2041-2、3、4）が形成される。図30(a)において、貫通溝2042-1において基板側壁2041-2と対向する基板側壁を2041-1とし、貫通溝2042-4において基板側壁2041-4と対向する基板側壁を2041-5とする。貫通溝2042（2042-1、2、3、4）の内側面、すなわち基板側壁の側面に導電体膜2043（2043-1、2、3、・・・、8）が積層され、さらにその上に絶縁膜2044（2044-1、2、3、・・・、8）が積層されている。圧電体基板2041の第1面（上面または表面）に第1の薄板2047が付着している。圧電体基板2041の第2面（下面または裏面）に第2の薄板2048が付着している。第1の薄板内部には、図示しない外側（または別の貫通溝）と通じる通路2046（2046-1）が形成されており、貫通溝

2042 (2042-1) へつながっている。また、第1の薄板内部には、貫通溝2042 (2042-2) から貫通溝2042 (2042-3) へ通じる通路2046 (2046-2) が形成されている。さらに、第1の薄板内部には、貫通溝2042 (2042-4) から図示しない外側（または別の貫通溝）と通じる通路2046 (2046-3) が形成されている。これらの通路2046 (2046-1、2、3) には開閉バルブ2049 (2049-1、3、5) を設けても良い。

[0174] 第2の薄板2048内部には、貫通溝2042 (2042-1) から貫通溝2042 (2042-2) へ通じる通路2045 (2045-1) が形成されている。さらに、第2の薄板2048内部には、貫通溝2042 (2042-3) から貫通溝2042 (2042-4) へ通じる通路2045 (2045-2) が形成されている。これらの通路2045 (2045-1、2) には開閉バルブ2049 (2049-2、4) を設けても良い。基板側壁2041の側面に形成された導電体膜2043 (2043-1、2、3、・・・、8) にはそれぞれ引き出し配線・電極が形成されていて、個別に電圧を印加できるようになっている。これらの導電体膜2043 (2043-1、2、3、・・・、8) に電圧を印加すると圧電体基板側壁2041 (2041-1、2、3、4、5) は貫通溝の内側または外側へ変形できる。従って、圧電体基板側壁2041 (2041-1、2、3、4、5) を動かす方向と電圧印加の大きさおよび極性（プラスかマイナス）が一致する場合には、引き出し配線・電極を接続することができる。通常は、同じ貫通溝内の導電体膜は同じ大きさで同じ極性となっているので、1つの貫通溝の動作は、プラスとマイナスの電圧を交互に入れ変えて（すなわち、交流的に印加する）導電体膜に印加すると、基板側壁は貫通溝内部に窪んだり膨らんだりする。まず、開閉バルブ2049 (2049-2) を閉じ、開閉バルブ2049 (2049-1) を開けて、導電体膜2043-1および2043-2へ電圧を印加し、貫通溝2042-1を膨らませると、通路2046-1を通じて外部（または別の貫通溝）から液体や気体を貫通溝2042-1内へ吸入で

きる。次に、開閉バルブ2049（2049-2）を開けて、開閉バルブ2049（2049-3）を閉じて、導電体膜2043-3および2043-4へ電圧を印加し、貫通溝2042-2を膨らませる。一方、導電体膜2043-1および2043-2へ電圧を印加し、貫通溝2042-1を凹ませる。このとき、基板側壁2041-2の動きは一致しているので問題はない。この結果貫通溝2042-1内に入っている気体または液体は通路2045-1を通じて貫通溝2042-2へ入っていく。次に開閉バルブ2049-2を閉じて、開閉バルブ2049-3を開け、開閉バルブ2049-4を閉じて、導電体膜2043-3および2043-4に電圧を印加して、貫通溝2042-2を窪ませ、さらに導電体膜2043-5および2043-6に電圧を印加して、貫通溝2042-3を膨らませる。この結果、貫通溝2042-2内に入っていた気体または液体は貫通溝2042-3へ導かれる。これらの導電体膜への電圧印加によって基板側壁2041-3の動きは同じ方向であるから問題ない。

[0175] 次に開閉バルブ2049-3を閉じて、開閉バルブ2049-4を開け、開閉バルブ2049-5を閉じて、導電体膜2043-5および2043-6に電圧を印加して、貫通溝2042-3を窪ませ、さらに導電体膜2043-7および2043-8に電圧を印加して、貫通溝2042-5を膨らませる。この結果、貫通溝2042-3内に入っていた気体または液体は貫通溝2042-4へ導かれる。これらの導電体膜への電圧印加によって基板側壁2041-4の動きは同じ方向であるから問題ない。次に開閉バルブ2049-4を閉じて、開閉バルブ2049-5を開けて、導電体膜2043-7および2043-8に電圧を印加して、貫通溝2042-4を窪めると、貫通溝2042-4内に入っていた気体または液体は通路2046-3を通じて外側（または別の貫通溝）へ出ていく。

このように、隣接する貫通溝を通路でつなぎ、その間に開閉バルブを設けておき、基板側壁の側面の電極へ電圧を印加し、これと連動するように開閉バルブを動作させることにより、貫通溝内の液体や気体を移動させることがで

きるので、非常に微小なポンプを作ることができる。尚、開閉バルブを設けなくても、基板側壁の側面電極への電圧印加だけで、隣接する貫通溝の動作を逆にすることができる（すなわち、一方が凹めば他方を膨らませることができるし、この逆も同じである）ので、液体や気体を連続的に一方向へ移動させることができる。薄板内の通路は、あらかじめ通路を作製した薄板を基板に付着しても良い。薄板内の通路はレーザーで開けることもできるし、1つの薄板（A薄板）にその表面に通路を作ってからもう1枚の薄板（B薄板）を貼り合わせて作ることができる。あるいはレーザー光を用いれば薄板内部に所望の通路を形成することもできる。開閉バルブはA薄板上に配置してからB薄板を付着させれば良いし、薄板内へ配線すれば電氣的に制御できる。また開閉バルブを圧電体素子で形成しても良い。

[0176] 図30（b）は、ポンプデバイスの別の実施例を示す図である。図30（a）と同じ働きをするものに関しては同じ符号をつけており、図示すると見にくい場合は符号を省略しているので図30（a）も参照して欲しい。圧電体基板2041内に第1面から第2面に貫通する貫通溝（または貫通凹部）2042（2042-1、2、3、4、5、6、7）が形成され、これらの貫通溝2042（2042-1、2、3、4、5、6、7）の間に基板側壁2041（2041-6、7、8、9、10、11）が形成される。図30（b）において、貫通溝2042-1において基板側壁2041-6と対向する基板側壁を2041-1とし、貫通溝2042-4において基板側壁2041-11と対向する基板側壁を2041-5とする。貫通溝2042（2042-1、2、3、4、5、6、7）の内側面、すなわち基板側壁の側面に導電体膜2043（2043-9、10、11、・・・、21）が積層され、さらにその上に絶縁膜2044が積層されている（この絶縁膜は図30（b）では省略している）。圧電体基板2041の第1面（上面または表面）に第1の薄板2047が付着している。圧電体基板2041の第2面（下面または裏面）に第2の薄板2048が付着している。第1の薄板内部には、図示しない外側（または別の貫通溝）と通じる通路2046（2046-

1) が形成されており、貫通溝 2042 (2042-1) へつながっている。また、第1の薄板内部には、貫通溝 2042 (2042-2) から貫通溝 2042 (2042-3) へ通じる通路 2046 (2046-2) が形成されている。さらに、第1の薄板内部には、貫通溝 2042 (2042-4) から図示しない外側（または別の貫通溝）と通じる通路 2046 (2046-3) が形成されている。これらの通路 2046 (2046-1、2、3) には開閉バルブ 2049 (2049-1、3、5) を設けても良い。

[0177] 第2の薄板 2048 内部には、貫通溝 2042 (2042-1) から貫通溝 2042 (2042-2) へ通じる通路 2045 (2045-1) が形成されている。さらに、第2の薄板 2048 内部には、貫通溝 2042 (2042-3) から貫通溝 2042 (2042-4) へ通じる通路 2045 (2045-2) が形成されている。これらの通路 2045 (2045-1、2) には開閉バルブ 2049 (2049-2、4) を設けても良い。基板側壁 2041 の側面に形成された導電体膜 2043 (2043-9、10、11、・・・、21) にはそれぞれ引き出し配線・電極が形成されていて、個別に電圧を印加できるようになっている。これらの導電体膜 2043 (2043-9、10、11、・・・、21) に電圧を印加すると圧電体基板側壁 2041 (2041-1、5、6、7、8、9、10、11) は貫通溝の内側または外側へ変形できる。従って、圧電体基板側壁 2041 (2041-1、5、6、7、8、9、10、11) を動かす方向と電圧印加の大きさおよび極性（プラスかマイナス）並びにタイミングが一致する場合には、引き出し配線・電極を接続することができる。通常は、同じ貫通溝内の導電体膜は同じ大きさで同じ極性となっているので、1つの貫通溝の動作は、プラスとマイナスの電圧を交互に入れ変えて（すなわち、交流的に印加する）導電体膜に印加すると、基板側壁は貫通溝内部に窪んだり膨らんだりする。まず、開閉バルブ 2049 (2049-2) を閉じ、開閉バルブ 2049 (2049-1) を開けて、導電体膜 2043-1 および 2043-10、11 へ電圧を印加し、貫通溝 2042-1 を膨らませると、通路 2046-1

を通じて外部（または別の貫通溝）から媒体（液体や気体）を貫通溝 2042-1 内へ吸入できる。このとき、貫通溝 2042-1 および 2042-2 の間にある貫通溝 2042-5 はその容積を変動するが、その変動分は第 1 の薄板 2047 に開けられた外気との連通孔 2040（2040-1）を通して出入するので、貫通溝 2042-5 の圧力変動はないので、圧電体基板側壁 2041（2041-6）の上記の変化には影響を与えない。従って、圧電体基板側壁 2041（2041-6）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁 2041（2041-6）は変形する。

[0178] 次に、開閉バルブ 2049（2049-2）を開けて、開閉バルブ 2049（2049-1、3）を閉じて、導電体膜 2043-12、13 および 2043-14、15 へ電圧を印加し、貫通溝 2042-2 を膨らませる。一方、導電体膜 2043-1 および 2043-10、11 へ電圧を印加し、貫通溝 2042-1 を凹ませる。このとき、貫通溝 2042-1 および 2042-2 の間にある貫通溝 2042-5 はその容積を変動するが、その変動分は第 1 の薄板 2047 に開けられた外気との連通孔 2040（2040-1）を通して出入するので、貫通溝 2042-5 の圧力変動はないので、圧電体基板側壁 2041（2041-6、7）の上記の変化には影響を与えない。従って、圧電体基板側壁 2041（2041-6、7）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁 2041（2041-6、7）は変形する。また、貫通溝 2042-2 および 2042-3 の間にある貫通溝 2042-6 はその容積を変動するが、その変動分は第 2 の薄板 2048 に開けられた外気との連通孔 2040（2040-2）を通して出入するので、貫通溝 2042-6 の圧力変動はないので、圧電体基板側壁 2041（2041-8）の上記の変化には影響を与えない。従って、圧電体基板側壁 2041（2041-8）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁 2041（2041-8）は変形する。この結果貫通溝 2042-1 に入っている気体または液体は通路 2045-1 を通じて貫通溝 2042-2 へ入っていく。

次に開閉バルブ2049-2を閉じて、開閉バルブ2049-3を開け、開閉バルブ2049-4を閉じて、導電体膜2043-12、13および2043-14、15に電圧を印加して、貫通溝2042-2を窪ませ、さらに導電体膜2043-16、17および2043-18、19に電圧を印加して、貫通溝2042-3を膨らませる。このとき、貫通溝2042-1および2042-2の間にある貫通溝2042-5はその容積を変動するが、その変動分は第1の薄板2047に開けられた外気との連通孔2040（2040-1）を通して出入するので、貫通溝2042-5の圧力変動はないので、圧電体基板側壁2041（2041-7）の変化には影響を与えない。従って、圧電体基板側壁2041（2041-7）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁2041（2041-7）は変形する。また、貫通溝2042-2および2042-3の間にある貫通溝2042-6はその容積を変動するが、その変動分は第2の薄板2048に開けられた外気との連通孔2040（2040-2）を通して出入するので、貫通溝2042-6の圧力変動はないので、圧電体基板側壁2041（2041-8、9）の変化には影響を与えない。従って、圧電体基板側壁2041（2041-8、9）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁2041（2041-8、9）は変形する。さらに貫通溝2042-3および2042-4の間にある貫通溝2042-7はその容積を変動するが、その変動分は第1の薄板2047に開けられた外気との連通孔2040（2040-3）を通して出入するので、貫通溝2042-7の圧力変動はないので、圧電体基板側壁2041（2041-10）の変化には影響を与えない。従って、圧電体基板側壁2041（2041-10）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁2041（2041-10）は変形する。この結果、貫通溝2042-2内に入っていた気体または液体は貫通溝2042-3へ導かれる。

[0179] 次に開閉バルブ2049-3を閉じて、開閉バルブ2049-4を開け、開閉バルブ2049-5を閉じて、導電体膜2043-16、17および20

43-18、19に電圧を印加して、貫通溝2042-3を窪ませ、さらに導電体膜2043-20、21および2043-22に電圧を印加して、貫通溝2042-4を膨らませる。このとき、貫通溝2042-2および2042-3の間にある貫通溝2042-6はその容積を変動するが、その変動分は第2の薄板2048に開けられた外気との連通孔2040（2040-2）を通して出入するので、貫通溝2042-6の圧力変動はないので、圧電体基板側壁2041（2041-9）の変化には影響を与えない。従って、圧電体基板側壁2041（2041-9）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁2041（2041-9）は変形する。また、貫通溝2042-3および2042-4の間にある貫通溝2042-7はその容積を変動するが、その変動分は第1の薄板2047に開けられた外気との連通孔2040（2040-3）を通して出入するので、貫通溝2042-7の圧力変動はないので、圧電体基板側壁2041（2041-10、11）の変化には影響を与えない。従って、圧電体基板側壁2041（2041-10、11）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁2041（2041-10、11）は変形する。さらに貫通溝2042-4および2042-5の間にある貫通溝2042-7はその容積を変動するが、その変動分は第1の薄板2047に開けられた外気との連通孔2040（2040-3）を通して出入するので、貫通溝2042-7の圧力変動はないので、圧電体基板側壁2041（2041-11）の変化には影響を与えない。従って、圧電体基板側壁2041（2041-11）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁2041（2041-11）は変形する。この結果、貫通溝2042-3内に入っていた気体または液体は貫通溝2042-4へ導かれる。

次に開閉バルブ2049-4を閉じて、開閉バルブ2049-5を開けて、導電体膜2043-20、21および2043-22に電圧を印加して、貫通溝2042-4を窪めると、貫通溝2042-4内に入っていた気体または液体は通路2046-3を通過して外側（または別の貫通溝）へ出ていく

。このとき、貫通溝2042-3および2042-4の間にある貫通溝2042-7はその容積を変動するが、その変動分は第1の薄板2047に開けられた外気との連通孔2040(2040-3)を通して出入するので、貫通溝2042-7の圧力変動はないので、圧電体基板側壁2041(2041-11)の変化には影響を与えない。

[0180] このように、隣接する貫通溝を通路でつなぎ、その間に開閉バルブを設けておき、基板側壁の側面の電極へ電圧を印加し、これと連動するように開閉バルブを動作させることにより、貫通溝内の液体や気体を移動させることができるので、非常に微小なポンプを作ることができる。尚、開閉バルブを設けなくても、基板側壁の側面電極への電圧印加だけで、隣接する貫通溝の動作を逆にすることができる(すなわち、一方が凹めば他方を膨らませることができるし、この逆も同じである)ので、液体や気体を連続的に一方向へ移動させることができる。薄板内の通路は、あらかじめ通路を作製した薄板を基板に付着しても良い。薄板内の通路はレーザーで開けることもできるし、1つの薄板(A薄板)にその表面に通路を作ってからもう1枚の薄板(B薄板)を貼り合わせて作ることができる。あるいはレーザー光を用いれば薄板内部に所望の通路を形成することもできる。開閉バルブはA薄板上に配置してからB薄板を付着させれば良いし、薄板内へ配線すれば電氣的に制御できる。また開閉バルブを圧電体素子で形成しても良い。

また、図30(a)や図30(b)で示した貫通溝をつなぐ通路は、第1の薄板および第2の薄板へ交互につないでいるが、平面的に考慮すれば第1の薄板(または第2の薄板)だけに通路および開閉バルブを設けて液体や気体等の媒体を移動させることができる。(図34を参照)従って、図30(a)や図30(b)で示したような貫通溝でなくても貫通しない凹部でも良い。

[0181] さらに図30(a)や図30(b)では圧電体基板を用いたが、圧電体基板ではない基板も本発明を使用できる。すなわち、これまでに種々の所で説明した様に、基板内に複数の凹部(貫通溝を含む)を形成し、隣接する凹部間

の基板側壁上に第１の導電体膜、その上に圧電体膜、その上に第２の導電体膜を形成することにより本発明のポンプデバイスを作製できる。

あるいは、圧電体基板や圧電体膜を用いなくても圧力変動だけで本発明のポンプデバイスを作製できる。たとえば、図３０（ｂ）に示した構造と類似する構造で圧力変動を用いたポンプデバイスを実現できる。この場合は図３０（ｂ）に示した導電体膜も必要がない。（基板側壁に絶縁膜（保護膜として）を設けても良い）まず、開閉バルブ２０４９－１を開けて開閉バルブ２０４９－２を閉じ、圧力伝達孔２０４０－１から圧力を抜いて貫通溝２０４２－５の圧力を低くして（貫通溝２０４２－１の圧力よりも）基板側壁２０４１－６を貫通溝２０４２－５側へ変形して貫通溝２０４２－１を膨らませると、通路２０４６－１を通して外部から媒体（液体や気体）が貫通溝２０４２－１へ導入される。

次に開閉バルブ２０４９－１を閉じ、開閉バルブ２０４９－２を開けて、圧力伝達孔２０４０－１から圧力を印加して圧力変動貫通溝２０４２－５の圧力を高くして（貫通溝２０４２－１の圧力よりも）基板側壁２０４１－６を貫通溝２０４２－１側へ変形して貫通溝２０４２－１を凹ませ、さらに圧力伝達孔２０４０－２から圧力を抜いて貫通溝２０４２－６の圧力を低くして（貫通溝２０４２－２の圧力よりも）基板側壁２０４１－８を貫通溝２０４２－６側へ変形させると、基板側壁２０４１－７は貫通溝２０４２－２側へ変形しているので、両方ではほぼ相殺されて貫通溝２０４２－２の容積は余り変わらない。この結果、貫通溝２０４２－１の媒体は貫通溝２０４２－２へ移動する。これを繰り返すことによって媒体を移動させることができる。尚、媒体が移動する貫通溝の間に２つの圧力変動貫通溝を設けることにより、媒体を押し出す方の貫通溝を窪ませて、同時に媒体を導入する方の貫通溝を膨らませることができる。たとえば、貫通溝２０４２－１および貫通溝２０４２－２の間に圧力変動貫通溝２０４２－５を２つ（２０４２－５－１、２）設けて、圧力を別々に印加できるようにすれば良い。

[0182] 図３０（ａ）に示すポンプは、基板２０４１が圧電体基板であるが、これま

で説明したように、圧電体基板は圧電膜であっても良い。あるいは、基板 2041 は圧電体以外の基板や厚膜でも良く、その場合は上述してきたように基板側壁の側面に導電体膜および圧電膜を形成したものでも良い。あるいは、図 27 に示したような圧力差を用いて図 30 (a) に示す構造のポンプを作製しても良い。たとえば、図 27 (a) に示すインク導入孔 2019-2 および 2019-5 を接続し、インク排出孔 2023-1 および 2023-2 を接続していけば良い。このように本発明のポンプは圧電体基板を用いても作製できるし、圧電膜を用いても作製できるし、圧力差を用いても作製できる。

図 30 (c) は、本発明の凹部または貫通溝を用いた微小な液体混合容器または気体混合容器の一実施形態を示す図で、基板の第 1 面に平行な平面図で示す。この実施形態は図 30 (a) に示す実施形態の応用である。図 30 (c) は 1 組の微小液体 (気体) 混合容器を示すが、基板内に多数の混合容器を並べて形成することができる。1 組の微小液体 (気体) 混合容器は、中心部に円筒形の貫通溝 2052 (2052-5) が形成され、その周りを円筒形の貫通溝 2052 (2052-4) が取り囲んでいる。この貫通溝 2052 (2052-4) の周りを円筒形の基板側壁 2051 (2051-5) が取り囲んでいる。基板側壁 2051 (2051-5) の周囲は、4 組の貫通溝 2052 (2052-1、2、3)、2052 (2052-6、7、8)、2052 (2052-9、10、11)、2052 (2052-12、13、14) が取り囲んでいる。これらの 4 組の貫通溝 2052 (2052-1、2、3)、2052 (2052-6、7、8)、2052 (2052-9、10、11)、2052 (2052-12、13、14) は基板側壁 2051-3、4、5、6 によって区切られている。またこれらの 4 組の貫通溝 2052 (2052-1、2、3)、2052 (2052-6、7、8)、2052 (2052-9、10、11)、2052 (2052-12、13、14) は、基板側壁 2051 (2051-1) によって囲まれている。この基板側壁 2051 (2051-1) は本発明の微小液体 (気体) 混合容器

の外側枠体となっている。

[0183] 1組の貫通溝2052(2052-1、2、3)において、貫通溝2052(2052-1)の両側に他の貫通溝2052(2052-2、3)が配置されている。貫通溝2052(2052-1)と他の貫通溝2052(2052-2、3)との間に基板側壁2051(2051-4、5)が作成されていて、この基板側壁2051(2051-4、5)が変形する。他の3組の貫通溝2052(2052-6、7、8)、2052(2052-9、10、11)、2052(2052-12、13、14)についても同様の構造である。これらの基板2051の第1面には、図30(a)の断面図に示したものと同様に、第1の薄板が付着し、基板2051の第2面には第2の薄板が付着している。第1の薄板内または第2の薄板内には、図30(a)の断面図に示したものと同様に、液体または気体の通路2053(2053-1、2)、通路2055が走っている。それぞれの通路2053(2053-1、2)および通路2055には開閉バルブ2054(2054-1、2)および2056を備えても良い。他の3組の貫通溝2052(2052-6、7、8)、2052(2052-9、10、11)、2052(2052-12、13、14)についても第1の薄板内または第2の薄板内には、図30(a)の断面図に示したものと同様に、液体または気体の通路2053が走っている。またこれらの通路2053に開閉バルブを備えても良い。

通路2053(2053-1)の一方は、外側または他の貫通溝等に接続し。所望の液体または気体を導入できるようになっている。通路2053(2053-1)の他方は、貫通溝2052(2052-1)へ通じている。また通路2053(2053-2)は貫通溝2052(2052-1)から中央の円筒形貫通溝2052(2052-5)へ入っている。基板側壁2051(2051-4、5)は、図30(a)等において説明したように、窪んだり膨張したりできるようになっている。この貫通溝2052(2052-1)の動作によって、さらにこれらに組み合わせた開閉バルブ2054(2

054-1、2)の動作によって、通路2053(2053-1)を通じて外側等から液体や気体を貫通溝2052(2052-1)へ導入し、さらに通路2053(2053-2)を通じて貫通溝2052(2052-1)から円筒形貫通溝2052(2052-5)へ液体や気体を導入する。他の3組の貫通溝からも通路2053を通じて円筒形貫通溝2052(2052-5)へ各種の液体や気体を導入する。円筒形貫通溝2052(2052-5)はこれらの液体や気体の混合容器となっていて、異なる種々の液体や気体を混合させて種々の混合液や反応液を作製できる。円筒形貫通溝2052(2052-5)を囲む基板側壁2051(2051-6)は変形できるようになっているので、円筒形貫通溝2052(2052-5)へ液体等を導入するときは基板側壁2051(2051-6)を膨らませる。このとき開閉バルブ2054-2を動作させると効果的である。円筒形貫通溝2052(2052-5)内の混合液や反応液は、基板側壁2051(2051-6)を窪ませて、通路2055を通じて外側(または別の貫通溝)へ排出する。このとき開閉バルブ2056を動作させると効果的である。

[0184] 図30(c)に示す微小な液体混合容器または気体混合容器は、圧力差によって動作させる場合は、たとえば貫通溝2052(2052-2、3)に圧力を可変させて、貫通溝2052(2052-1)を窪ませたり凹ませたりすることができる。また、圧電基板を用いる場合は、基板2051が圧電基板となり、変形可能な基板側壁2051(2051-4、5)等や中央部の変形可能な基板側壁2051(2051-6)の側面に導電体膜を形成して、これらの両側目の導電体膜に電界をかけて圧電体基板側壁を変形させる。さらに、通常の基板等を用いる場合であって圧電体膜を用いる場合も、基板側壁の両側面に両側に電極・配線を持つ圧電体膜を積層して、これらの両側の電極にそれぞれ電界をかけて(片側だけでも良い)基板側壁を変形させる。

円筒形の基板側壁2051(2051-5)の周囲を囲んでいる、4組の貫通溝2052(2052-1、2、3)、2052(2052-6、7、8

）、2052（2052-9、10、11）、2052（2052-12、13、14）は、混合前の各液体や気体を一次保管しておくような場所であり、ここから通路2053（2053-2）を通して混合容器である円筒形貫通溝2052（2052-5）へ投入量を調節する。調節する方法は、圧力を調節したり、導電体膜へ印加する電圧を調節すれば良い。尚、開閉バルブ2054（2054-2）を用いれば、円筒形貫通溝2052（2052-5）の変形量を調節すれば各場所からそれぞれの液体や気体を導入できるから、円筒形基板側壁2051（2051-5）の外側の4組の貫通溝を省略できる。そのときは本発明の微小な液体混合容器または気体混合容器をさらに小型化を実現できる。

これらの微小な液体混合容器または気体混合容器をどの程度小型化できるか見積もる。もちろん、どの程度の液体や気体が必要かによっても決定されるが、現状で実現できるサイズから見積もってみる。たとえば、中央の円筒形貫通溝2052（2052-5）は直径が $20\mu\text{m}$ はOKである。また、その周囲の基板側壁2051（2051-6）の幅は $1\mu\text{m}$ でも可能だが、 $5\mu\text{m}$ とする。そのまわりの円筒形貫通溝2052（2052-4）の幅は $10\mu\text{m}$ 、それを囲む円筒形の基板側壁2051（2051-5）は変形しないようにするために $10\mu\text{m}$ とする。これまでの大きさは、直径が $70\mu\text{m}$ である。その外側の矩形の大きさは、片側 $25\mu\text{m}$ 、外壁の基板側壁はこの容器のパッケージとなるので、片側 $25\mu\text{m}$ とする。従って、全体で $170\mu\text{m}$ の正方形形状となる。基板内で切断のり白を入れて $200\mu\text{m}$ の正方形形状になる。6インチ基板（ 150mm 直径）の場合、約40万個の混合容器を作製できる。極めて安価な混合容器または反応容器ができる。しかも材料や厚みを最適化できればもっとサイズを小さくすることもできる。尚、基板2051の厚みは、 $10\mu\text{m}\sim 2000\mu\text{m}$ 、好適には $30\mu\text{m}\sim 1000\mu\text{m}$ 、もっと好適には $50\mu\text{m}\sim 500\mu\text{m}$ と適宜調節できる。また必要ならもっと薄くも厚くすることもできる。

[0185] 本発明の媒体吐出デバイスやポンプデバイスは、半導体基板にも搭載するこ

とができる。上述した媒体吐出デバイスやポンプデバイスを形成した基板またはチップを半導体基板またはチップに付着して、必要な配線を行なえば半導体基板上に別に形成されたＩＣやトランジスタを用いて媒体吐出デバイスやポンプデバイスを作動させることができる。あるいは、半導体基板に基板を付着させて前述したプロセスで媒体吐出デバイスやポンプデバイスを作製することもできる。あるいは、半導体基板に直接媒体吐出デバイスやポンプデバイスを形成すれば、半導体基板上に別に形成されたＩＣやトランジスタと媒体吐出デバイスやポンプデバイスと接続して、媒体吐出デバイスやポンプデバイスを作動させることができる。あるいは、半導体基板上にポリマーまたはセラミックを積層して、これらのポリマーまたはセラミック内に媒体吐出デバイスやポンプデバイスを作製することもでき、半導体基板上に別に形成されたＩＣやトランジスタと媒体吐出デバイスやポンプデバイスと接続して、媒体吐出デバイスやポンプデバイスを作動させることができる。このとき、ポリマーまたはセラミック内の凹部や貫通溝をインプリント法を用いて形成して、ポリマーまたはセラミック内に媒体吐出デバイスやポンプデバイスを作製することもでき、半導体基板上に別に形成されたＩＣやトランジスタと媒体吐出デバイスやポンプデバイスと接続して、媒体吐出デバイスやポンプデバイスを作動させることができる。このとき、半導体基板に凹部を形成した後で、凹部内にポリマーまたはセラミックを形成すれば、作製した媒体吐出デバイスやポンプデバイスと半導体基板上に別に形成されたＩＣやトランジスタとの接続の段差を小さくでき、接続部の接続配線等の段切れなどの問題も発生しないようにすることもできる。

このような容器の使用方法として、たとえば人間の血液を使った各種検査を簡便に迅速にしかも安価にできる。１つの貫通溝に血液を入れて（たとえば、指に針を少し指してほんの少し吸入する）、他の貫通溝には検査試薬を入れておく。中央の反応容器へ血液を導き（この量は極めて精密にコントロールできる）、さらに各種試薬を別の貫通溝から中央の反応容器へ導く。これらを混合し反応させてその結果を見ることができる。特に透明の薄板を用い

れば、顕微鏡観察（最早肉眼では見えないだろう）で判定できる。あるいは光をあててその結果を知ることができる。外側の貫通溝が少なければ多く作製できるという自由度が高いのも本発明の利点である。図30(c)では、中央に円筒形貫通溝を設けたが、矩形の貫通溝を混合容器としても良いし、他の任意の形状を適宜選択しても良い。また、配置の順番も、混合容器を中央に配置する必要もない。ただし、1個の実装形態は図30(c)に示すような矩形（長方形または正方形）形状がウエハ上には形成しやすく切断（ダイシング）しやすいことは言うまでもない。

[0186] 次に、本発明の基板内または厚膜材料内に形成した凹部を用いた加速度センサーについて説明する。図31は、本発明の加速度センサーの構造および製造方法を示す図である。本発明の加速度センサーは、図31(a)、(b)に示す凹部を有する凹部側電極部3001および凸部を有する凸部側電極3002から構成される。まず、凹部側電極部3001の構造および製造方法を説明する。

図31(a)に示すように、半導体、金属や絶縁体等の基板3011上に絶縁膜3012を形成する。次に厚膜3013を形成する。厚膜3013が絶縁膜である場合および基板3011と厚膜3013の密着性が良くかつ厚膜3013が基板3011に形成しやすい場合には形成しなくても良い。厚膜3013は、凹部が形成できて、かつ通常の使用環境では形成した凹部の変形が小さい材料が良い。たとえば、ポリマー（PMMA（Polymethyl metacrylate）、PC（Polycarbonate）、PDMA（Polydimethylsiloxane）、・・・）、ガラス、セラミック等の絶縁体、あるいはシリコンや炭素やヒ化ガリウムやガリウムヒ素等の半導体、あるいは金属でも良い。厚膜3013の上にフォトレジスト等の感光性膜を形成して感光性膜をパターンニングして、このパターンニングされた感光性膜をマスクとして厚膜3013をエッチングして、いわゆるフォトリソ法とエッチング法を用いて厚膜3013内に凹部3017（3017-1、2、3、4）を形成する。尚、レジストパターンの形成方法には、インプリント法を用いることもできる。たとえば、レジスト（感光性

でなくとも良い)を塗布したり、シート状レジスト(感光性でなくとも良い)を付着させたりして形成したレジスト膜に、凹部形成用のモールドを押しつけてレジストパターンを形成する。(凹部の底部に残る残膜はたとえば酸素プラズマの異方性全面エッチングで除去する)このパターニングされたレジスト膜をマスクとして厚膜3013をエッチングして、厚膜3013内に所望の深さの凹部3017を形成する。凹部3017の側面は静電容量素子の一方の電極となるので、できるだけレジストマスクパターン通りに垂直に形成する。凹部3017の側面の形状は通常平坦面が形成しやすいが、曲面でも良い。凹部3017の側面の形状が平坦面の場合は、矩形形状が形成しやすい。凹部3017の深さ(基板面に対して垂直方向)は、厚膜(基板)3013の厚みによって最大値は決定するが、加速度センサー素子の特性や形成しやすさなどによって最適化することが望ましい。たとえば、 $1\mu\text{m}$ の深さとすることも可能である。また、厚膜(基板)3013の厚みを厚くすれば、より深い凹部を形成できる。たとえば、 $500\mu\text{m}$ の厚膜(基板)3013であれば、 $500\mu\text{m}$ の深さ(この場合は貫通する)まで可能である。 $1000\mu\text{m}$ の厚膜(基板)3013であれば、 $1000\mu\text{m}$ の深さ(この場合は貫通する)まで可能である

[0187] 厚膜3013として、各種の基板でも良い。(このときは、厚膜というより基板と称した方が良い。)各種の基板とは、たとえばシリコンや炭素やヒ化ガリウムやガリウムヒ素等の半導体基板、あるいはガラス、セラミック、プラスチック等の絶縁体基板、あるいは金属、合金等の金属基板である。これらの基板3013を基板3011に直接付着させても良いし、あるいは絶縁膜3012を介して付着させても良い。この基板内に凹部を形成する方法は上述と同様な方法で形成することができる。しかし、プロセスを簡単にするために基板3011に基板3013を貼り合わせずに、基板3011に直接凹部3017を形成しても良い。その場合の凹部形成も上述した方法で形成できる。さらに以下のような方法で厚膜3013を形成し厚膜3013内に凹部3017を形成することもできる。厚膜3013として、ポリマーを基

板 3 0 1 1 上の絶縁膜 3 0 1 2 上に厚く形成することもできる。ポリマー 3 0 1 3 の形成方法として、滴下法、スピンコーティング法、スクリーン印刷法等により塗布膜を形成する方法（塗布法）や、ポリマーのシート材を基板 3 0 1 1 上の絶縁膜 3 0 1 2 上に付着させる方法がある。ポリマーが熱可塑性ポリマーの場合には、塗布膜では凹部形成用のパターンが形成されたモールド（金型）を一定の圧力でポリマー 3 0 1 3 へ押しつけ、加温してポリマーを軟化状態にする。あるいは、シート材または塗布膜では加温してポリマーを軟化状態にし、凹部形成用のパターンが形成されたモールド（金型）を一定の圧力でこの軟化したポリマー 3 0 1 3 へ押しつける。次にポリマー 3 0 1 3 を押圧した状態で温度を下げて（ T_g 以下）ポリマー 3 0 1 3 を硬化した後、モールドを剥離すると、ポリマー 3 0 1 3 内に凹部 3 0 1 7（3 0 1 7-1、2、3、4）が形成される。このように凹部 3 0 1 7 がポリマー厚膜 3 0 1 3 内にインプリント法を用いて形成できる。

ポリマーが熱硬化性ポリマーの場合には、凹部形成用のパターンが形成されたモールド（金型）を一定の圧力で塗布膜であるポリマー 3 0 1 3 へ押しつけ、次にポリマー 3 0 1 3 を押圧した状態で加熱して熱硬化性ポリマーの硬化温度以上に加熱保持する。ポリマー 3 0 1 3 を硬化した後に、モールドを剥離すると、ポリマー 3 0 1 3 内に凹部 3 0 1 7（3 0 1 7-1、2、3、4）が形成される。ポリマーが光硬化性ポリマーの場合は、塗布膜に凹部形成用のパターンが形成されたモールド（金型）を一定の圧力でポリマー 3 0 1 3 へ押しつけ、紫外線等の光をモールド型または基板 3 0 1 1 の裏面側から照射し、モールド型または基板 3 0 1 1 を通してポリマー 3 0 1 3 へ光を照射してポリマー 3 0 1 3 を硬化させる。ポリマー 3 0 1 3 が硬化した後モールドを剥離すると、ポリマー 3 0 1 3 内に凹部 3 0 1 7（3 0 1 7-1、2、3、4）が形成される。厚膜 3 0 1 3 内の凹部 3 0 1 7 は、厚膜 3 0 1 3 としてセラミック等を用いても形成できる。たとえば、セラミックの微粒子（たとえば、アルミナ（ Al_2O_3 ）微粒子、窒化アルミ（ AlN ）微粒子、シリカ（ SiO_2 ）微粒子）を溶媒中でペースト状やゲル状にして基板 3 0 1 1 上の

絶縁膜 3012 上に塗布する。スクリーン印刷法を用いて塗布が可能で、さらにマスクを用いれば所望の所だけに塗布できる。このペースト状またはゲル状の塗布膜へ、凹部形成用のパターンが形成されたモールド（金型）を一定の圧力で押しつける。次にペースト状またはゲル状の塗布膜が固化する温度異常に加熱し、塗布膜が固化した後モールドを剥離すると、ポリマー 3013 内に凹部 3017（3017-1、2、3、4）が形成される。このように凹部 3017 がセラミック厚膜 3013 内にインプリント法を用いて形成される。

[0188] 厚膜 3013 内の凹部 3017 は、厚膜 3013 としてガラスを用いても形成できる。たとえば、ガラスの薄板を厚膜 3013 を形成すべき領域において基板 3011 上の絶縁膜 3012 上に接着して、ガラス転移温度（ T_g ）以上の温度に加熱して軟化させる。あるいは溶融したガラスを基板 3011 上の絶縁膜 3012 上に付着させる。この軟化したガラス内または溶融したガラス内へ、凹部形成用のパターンが形成されたモールド（金型）を一定の圧力で押しつける。その後 T_g 以下へ温度を下げてガラスを固化した後にモールド（金型）を剥離させる。厚膜 3013 内の凹部 3017 は、厚膜 3013 として金属を用いても形成できる。たとえば、金属の薄板を厚膜 3013 を形成すべき領域において基板 3011 上の絶縁膜 3012 上に接着して、金属の融点（ T_m ）付近または融点以上の温度に加熱して軟化または溶融させる。あるいは溶融した金属を基板 3011 上の絶縁膜 3012 上に付着させる。この軟化した金属内または溶融した金属内へ、凹部形成用のパターンが形成されたモールド（金型）を一定の圧力で押しつける。その後 T_m 以下へ温度を下げて金属を固化した後にモールド（型）を剥離させる。（上述の方法は、これまでの圧力センサやポンプデバイス等の凹部に関しても同様な方法で作製できる。）

次に、凹部 3017 が形成された厚膜 3013 のパターン上にシリコン酸化膜（ SiO_x ）等の絶縁膜 3014、アルミニウム、銅、シリサイド等の導電体膜 3015 を形成する。この絶縁膜 3014 は、厚膜 3013 が完全な絶縁

体でない場合、導電体膜 3015 から厚膜 3013 へ電流の導通防止や、密着性を向上させる目的で形成する。絶縁膜 3014 の厚みは、凹部内で 100 nm ~ 500 nm を確保できるようにする。導電体膜 3015 の厚みは、凹部内で 100 nm ~ 500 nm を確保できるようにする。次に導電体膜 3015 のパターニングを行ない、不要な導電体膜 3015 をエッチング除去する。このパターニングは通常の写真リソ法を用いてフォトリソを塗布するか感光性シートを付着するかして必要な部分に感光性膜を残し、感光性膜を除去した部分の導電体膜 3015 をエッチング除去する。凹部 3017 内にある導電体膜 3015 も必要に応じてエッチングする。凹部内をパターニングする方法は、これまでに説明した方法で行なうことができ、たとえば電着レジスト、シート状の感光性膜を用いる方法、インプリント法（図 24 参照）等を用いることができる。

[0189] 次に、導電体膜 3015 の上にシリコン酸化膜 (SiO_x) 等の絶縁膜 3016 を積層する。この絶縁膜 3016 は導電体膜 3015 の保護膜であると同時に他方の電極が接触したときの短絡を防止する。絶縁膜 3016 の厚みは、凹部内で 100 nm ~ 500 nm もあれば十分であるが、接触する可能性が高ければその頻度を考慮して膜厚を決定する。次に凸部側電極部の構造および製造方法を説明する。凸部側電極部 3002 の構造は、凹部側電極部 3001 の凹部 3017 (3017-1、2、3、4) に入り込む凸部 3024 (3024-1、2、3、4) を有し、さらに、凹部側電極部 3001 と凸部側電極部 3002 が結合したときに、凹部側電極部 3001 の平坦部（上部平坦部）と結合する平坦部 3025 を有する。また、凸部側電極部 3002 の基板および膜構成は、基本的には凹部側電極部 3001 と同じである。凸部側基板 3021 上に絶縁膜を形成し、その上に厚膜 3022 を形成する。図 31 (a)、(b) においては凸部側基板 3021 上の絶縁膜は記載していない。次に、厚膜 3022 内に凹部側電極部 3001 と結合したときに凹部 3017 (3017-1、2、3、4) に入り込む凸部 3024 (3024-1、2、3、4) を形成する。この凸部 3024 の形成方法は、凹部

側電極部 3001 の凹部 3017 の形成方法と同じ方法を使用することができる。ただし、凸部側電極部 3002 の凸部 3024 は、凹部側電極部 3001 の凸部よりも領域は少ない。たとえば、フォトリソ法（インプリント法でレジストパターンを作製する方法も含む）とエッチング法を用いる方法や、各種のインプリント法を用いて凸部 3024 を形成する。あるいは、厚膜 3022 は各種の基板でも良く、凹部側電極部 3001 において説明したことと同様な方法で各種基板を凸部側電極部 3002 の基板 3021 上に、あるいは絶縁膜を介して付着させて、凸部 3024 をフォトリソ法（インプリント法でレジストパターンを作製する方法も含む）とエッチング法を用いて作製する。あるいは、直接凸部側電極部 3002 の基板 3021 に凸部 3024 を作製しても良い。

[0190] 次にこれらの凸部 3024 および凹部 3026（3026-1、2、3、4、5）の厚膜 3022 上に絶縁膜 3028（図 31（d）、（e）に記載）を形成し、さらに導電体膜 3023 を形成する。この導電体膜 3023 は凹部側電極部 3001 の電極・配線 3015 の対向電極・配線となる。次にこの導電体膜 3023 の必要なパターニングを行なう。この導電体膜 3023 の必要なパターニングとは、加速度センサーを作製するための容量素子が形成されるような電極・配線のパターニングである。1つの容量素子において、加速度を受けたときに凸部 3024 が変形し容量が変化するが、一方側は電極間距離が小さくなるので容量が増えるが、他方側は電極間距離が大きくなるので容量が減るから、このまま接続していると容量変化が相殺されてしまうから、凹部 3026 の容量電極となる 2つの側面における導電体膜 3023 は接続しないようにする必要がある。そこで、図 31（a）、（b）に示すように、凸部 3024 の先端部および紙面に垂直な方向における 2つの側面部において、一部の導電体膜 3023 をエッチング除去する。すなわち、導電体膜 3023 のエッチング除去した領域 3029（3029-1、2、3、4）を形成する。もちろん、平坦部でも接続しないように一部の導電体膜 3023 をエッチング除去する。また、2つ以上の容量素子がある場合

にも、同じような容量変化を示す電極同士は接続しても良いが、異なる容量変化を示す電極同士は接続しないようにする必要がある。次にこの導電体膜 3023 を保護するために SiO_x 等の絶縁膜 3027 を形成する。尚、図 31 (a)、(b) ではこの絶縁膜 3027 は記載していないが図 31 (d)、(e) で示している。この絶縁膜 3027 は対向電極である導電体膜 3015 との接触による短絡防止も兼ねている。既に凹部側電極部 3001 で導電体膜 3015 の保護膜および短絡防止膜として絶縁膜 3016 を形成している場合で、短絡や保護する必要がない場合にはこの絶縁膜 3027 は省略しても良い。凸部側電極部 3002 の凸部 3024 は、凹部 3017 よりも小さな形状で、凹部 3017 の側面に対して凸部 3024 の側面が平行になることが望ましい。従って、凹部 3017 が矩形形状であれば、凸部 3024 もその凹部 3017 に入り込み、側面同士が平行（略平行）となるような矩形形状となるようにするのが良い。

尚、凹部は矩形形状（矩形柱形状、これは側面が平面となっている）、すなわち凹部の内側面は矩形柱形状の側面である他に種々の形状を有することができ、これに対向する凸部もこの凹部の中に離間して挿入されるとともに矩形柱形状の側面である他に種々の形状を有することができる。（凹部の内側面とこの中に挿入される凸部の外側面が平行に対向する。）たとえば、凹部は多角形状（多角柱形状、これは側面が平面となっている）、すなわち凹部の内側面は多角柱形状の側面でも良く、これに対向する凸部もこの凹部の中に離間して挿入されるとともに、多角形状（多角柱形状）、すなわち多角形状（多角柱形状）の側面でも良い。あるいはたとえば、凹部は曲面形状（曲面柱形状、これは側面が曲面となっている）、すなわち凹部の内側面は曲面柱形状の側面でも良く、これに対向する凸部もこの凹部の中に離間して挿入されるとともに、凹部は曲面形状（曲面柱形状、これは側面が曲面となっている）、すなわち曲面形状（曲面柱形状）の側面でも良い。たとえば、この曲面は円柱側面や楕円柱側面である。（凹部の内側面とこの中に挿入される凸部の外側面が平行に対向する。）

[0191] 次に、図 3 1 (b) に示すように、凹部側電極部 3 0 0 1 と凸部側電極部 3 0 0 2 を結合する。凹部側電極部 3 0 0 1 の凹部 3 0 1 7 は、凸部側電極部 3 0 0 2 の凸部 3 0 2 4 の大きさより大きく、凹部側電極部 3 0 0 1 の凹部 3 0 1 7 の数は、凸部側電極部 3 0 0 2 の凸部 3 0 2 4 の数以上に存在し、凹部側電極部 3 0 0 1 と凸部側電極部 3 0 0 2 を結合したときに、凸部側電極部 3 0 0 2 のすべての凸部 3 0 2 4 は凹部側電極部 3 0 0 1 の凹部 3 0 1 7 に入るような位置関係になっている。凹部側電極部 3 0 0 1 の凹部 3 0 1 7 の所定位置に凸部側電極部 3 0 0 2 の凸部 3 0 2 4 が配置されるように、凹部側電極部 3 0 0 1 と凸部側電極部 3 0 0 2 を合わせる。たとえば、凹部側電極部 3 0 0 1 の合わせマーク（凹部パターンでも良い）を凸部側電極部 3 0 0 2 の合わせマーク（凸部パターンでも良い）に合わせながら、凹部側電極部 3 0 0 1 と凸部側電極部 3 0 0 2 を接近させて、凸部側電極部 3 0 0 2 の凸部 3 0 2 4（3 0 2 4-1、2、3、4）を凹部側電極部 3 0 0 1 の凹部 3 0 1 7（3 0 1 7-1、2、3、4）内に入れて、凸部側電極部 3 0 0 2 の平坦部 3 0 2 5 と凹部側電極部 3 0 0 1 の平坦部 3 0 1 8 を付着させる。合わせマークのアライメントは、たとえば凹部側電極部 3 0 0 1 および／または凸部側電極部 3 0 0 2 を通る透過光により合わせることににより非常に精度の良い合わせができる。

これらの平坦部の付着は、図 3 1 (b) に示すように接着剤 3 0 2 6 を介して付着させることができる。たとえば、凹部側電極部 3 0 0 1 の平坦部 3 0 1 8（あるいは、凸部側電極部 3 0 0 2 の平坦部 3 0 2 5）に接着剤を塗布法、スクリーン印刷法（マスクを用いて所定部分だけに接着剤を塗布する方法も含む）、ディップ法（接着剤液に凹部側電極部 3 0 0 1 の平坦部 3 0 1 8 をディップする方法で、凹部側電極部 3 0 0 1 の平坦部 3 0 1 8 を下側にして平坦部 3 0 1 8 の必要な部分に接着剤をつける）、接着剤シートを付着させる方法（凹部領域をあらかじめ抜いた接着剤シートを凹部側電極部 3 0 0 1 の平坦部 3 0 1 8（あるいは、凸部側電極部 3 0 0 2 の平坦部 3 0 2 5）の所定部分だけに付着させる方法、接着剤シートを付着させて凹部側電極

部 3 0 0 1 の凹部領域（あるいは、凸部側電極部 3 0 0 2 の凸部 3 0 2 4 の領域）を含む凹部側電極部 3 0 0 1（あるいは、凸部側電極部 3 0 0 2）の所定部分を除去して凹部側電極部 3 0 0 1（あるいは、凸部側電極部 3 0 0 2）の接着したい部分だけに接着剤シートを形成する方法} などにより、これらの平坦部 3 0 1 8 と 3 0 2 5 の付着を行なう。接着剤の付着力を高めるために、この後熱処理を行なったりする。あるいは、他の接着法としてこれらの平坦部の付着は常温接合法や高温圧着法で行なうことができる。

[0192] 図 3 1（d）、（e）は、図 3 1（a）、（b）に示す本発明の加速度センサーの一部を拡大して示した図である。図 3 1（d）、（e）に示す構造で本発明の加速度センサーの基本構造が構成される。図 3 1（a）、（b）では凸部側電極部 3 0 0 2 の膜構造の絶縁膜は示していないが、図 3 1（d）、（e）ではそれらの絶縁膜 3 0 2 7 や 3 0 2 8 を示している。図 3 1（d）に示すように、本発明の加速度センサーは、凸部側電極部 3 0 0 2 の凸部 3 0 2 4 が凹部側電極部 3 0 0 1 の凹部 3 0 1 7 に入り込んだ構造であり、凹部側電極部 3 0 0 1 の凹部 3 0 1 7 の周囲の側壁 3 0 1 3 の上面は凸部側電極部 3 0 0 2 の凸部 3 0 2 4 の周囲の底面と接着剤 3 0 2 6 等により付着しているので、凹部 3 0 1 7 の空間は密閉されている。この気密空間では、凹部側電極部 3 0 0 1 と凸部側電極部 3 0 0 2 を結合したときの雰囲気空間がほぼ維持される。たとえば真空中（超低圧中）で結合すれば、この気密空間はほぼ真空状態となる。大気圧中で結合すれば、この気密空間はほぼ 1 気圧となっている。または、不活性ガス（窒素中、アルゴン中など）中であれば、この気密空間は不活性ガス雰囲気となる。図 3 1（c）は、図 3 1（b）、（d）、（e）の状態を平面的に見た図である。凸部 3 0 2 4 は、直方体形状（長辺方向 L_y 、短辺方向 W_x 、高さ H_z ）で、直方体形状の凹部 3 0 1 7 に入りこんでいて、力が働いていないときは、直方体形状の長辺側は凹部 3 0 1 7 の長辺側と略平行であり、距離 x_1 （左側）、 x_2 （右側）だけ離間している。また、直方体形状の短辺側は凹部 3 0 1 7 の短辺側と略平行であり、距離 y_1 （上側）、 y_2 （下側）だけ離間している。また、直方体形

状の底面側は凹部 3017 の底面側と略平行であり、距離 z_1 （下側）だけ離間している。導電体膜 3015 が凹部 3017 内および凹部 3017 間で連続（接続）している場合、並びに導電体膜 3023 が凸部 3024 および凸部 3024 巻で連続（接続）している場合を検討する。すなわち、導電体膜のエッチング除去部分 3029、3030、3031、3032 がない場合である。このときは、凹部 3017 の側壁側および底面側の厚膜 3013 上に形成された導電体膜 3015 を一方の電極とし、凸部 3024 の側面および底面に形成された導電体膜 3023 を他方の電極として、これらの電極に挟まれた空間 3017 を容量空間として、容量が形成されている。

距離 x_1 （ $=d_{x1}$ ）で離間している容量空間を 3041、この間の容量を C_{x1} とすると、 $C_{x1} = \epsilon S_{x1} / d_{x1}$ { ϵ は誘電率、 S_{x1} は容量空間 3041 の電極面積（ $S_{x1} = L_y * H_z$ ）} である。距離 x_2 （ $=d_{x2}$ ）で離間している容量空間を 3042、この間の容量を C_{x2} とすると、 $C_{x2} = \epsilon S_{x2} / d_{x2}$ { ϵ は誘電率、 S_{x2} は容量空間 3042 の電極面積（ $S_{x2} = L_y * H_z$ ）} である。距離 y_1 （ $=d_{y1}$ ）で離間している容量空間を 3044、この間の容量を C_{y1} とすると、 $C_{y1} = \epsilon S_{y1} / d_{y1}$ { ϵ は誘電率、 S_{y1} は容量空間 3044 の電極面積（ $S_{y1} = W_x * H_z$ ）} である。距離 y_2 （ $=d_{y2}$ ）で離間している容量空間を 3045、この間の容量を C_{y2} とすると、 $C_{y2} = \epsilon S_{y2} / d_{y2}$ { ϵ は誘電率、 S_{y2} は容量空間 3045 の電極面積（ $S_{y2} = W_x * H_z$ ）} である。距離 z_1 （ $=d_{z1}$ ）で離間している容量空間を 3043、この間の容量を C_{z1} とすると、 $C_{z1} = \epsilon S_{z1} / d_{z1}$ { ϵ は誘電率、 S_{z1} は容量空間 3043 の電極面積（ $S_{z1} = W_x * L_y$ ）} である。これらの容量は並列に接続しているので、凹部 3017 の側壁および底部に形成された電極 3015 と凸部 3024 の側面および底面に形成された電極 3023 との間の空間容量 C_{3017} は、 $C_{3017} = C_{x1} + C_{x2} + C_{y1} + C_{y2} + C_{z1}$ となる。

[0193] 本発明の加速度センサーはこの容量の変化により検出される。凸部 3024 が x 方向（短辺方向）の力を受けた時、凸部 3024 は x 方向（凸部 3024 の厚み、すなわちカンチレバーの厚み方向）へ変化するが、 y 方向（長辺

方向)には変化しない。また、凸部3024がy方向(長辺方向)の力を受けた時も、凸部3024はy方向へ変化しにくい。すなわち、凸部3024は長辺方向(凸部3024の幅、すなわちカンチレバーの幅方向)には変化しにくいので、凸部3024はx方向(短辺方向)への変化量によって加速度(力)の大きさを判定できる。本発明の加速度センサーでは凹部3017の容量変化を検出して加速度の大きさを測定する。すなわち、凸部3024のカンチレバーが力を受けると凸部3024はx方向に変位するので、 C_{x1} と C_{x2} が変化し、他の容量 C_{y1} 、 C_{y2} 、 C_{z1} は殆ど変化しない。つまり $C_{3017} = C_{x1} + C_{x2} + C_0$ (C_0 は定数)と考えて良い。凸部3024が力を受けていないとき、すなわち凸部3024が鉛直下方に静止しているときに C_{3017} は最も小さく、左右に(図31(c)において)変位すると静電容量 C_{3017} が増加するので、この容量増加から力または変位量を知ることができる。容量変化が小さくても図31(d)、(e)で示す1個の直方体形状の加速度センサーを多数並べていけば容量変化が大きくなるので精度良く検出できる。ただし、凸部3024の変位量が小さいときは C_{x1} の変化量(ΔC_{x1})と C_{x2} の変化量(ΔC_{x1})は同程度の大きさで符号が逆(増える場合と減る場合)になるので、 C_{3017} は殆ど変化しない。

本発明の加速度センサーの優れている所は、この領域内で薄膜、特に導電薄膜(3015や3024)のパターニングは必要がなく、すべてそのまま積層した状態にすれば良いということである。図31(c)で示したコンタクトや引き出し電極も平坦な部分に形成すれば良い(この領域外でも良い)のでプロセス上で困難な問題は発生しない。従来法の場合には下側の電極の引き出しが難しくプロセスが複雑になるので、従来に比較してプロセスが格段に簡単になる。また、本発明では、凹部側電極部3001と凸部側電極部3002の形成を平行して別々に行なうことができると同時に、基板および薄膜(厚膜も含む)構成が同じくできるので、プロセススピードが速くプロセスもシンプルとなっているので、プロセスコストも大幅に下げることができる。

[0194] 以上のように、導電体膜3015が凹部3017内および凹部3017間で連続（接続）している場合、並びに導電体膜3023が凸部3024および凸部3024巻で連続（接続）している場合、すなわち、導電体膜のエッチング除去部分3029、3030、3031、3032がない場合は、凹部や凸部でのパターニングが必要はないのでプロセスが簡単になる。しかし、凸部3024の変位量が小さいときはC3017は殆ど変化しないから、小さな加速度の場合は検出が困難である。また、加速度の向き（x方向のプラス側か、マイナス側か）を検出できないという問題もある。そこで、導電体膜3015が凹部3017内および凹部3017間で分離している場合、並びに導電体膜3023が凸部3024および凸部3024巻で分離している場合、すなわち、図31で示した導電体膜のエッチング除去部分3029、3030、3031、3032を設ける。図31（c）で言えば、y方向の側面容量空間3044側および3045側の導電体膜は除去され、また底面容量空間3043の導電体膜も除去されているので、容量として検出できるのはx方向の側面容量空間3041および3042の容量Cx1およびCx2だけである。これらの容量Cx1およびCx2は一方が増えれば他方は減るという逆の関係になっている。これらは接続していないので、個別に容量を検出できる。Cx1が増大しCx2が減少するということは凸部3024がX方向のマイナス側（図31（d）、（e）において左側）への力（加速度）が働いているということである。逆に、Cx1が減少しCx2が増大するということは凸部3024がX方向のプラス側（図31（d）、（e）において右側）への力（加速度）が働いているということである。このようにCx1の増減、Cx2の増減を検知すれば加速度の向きも分かる。また、小さな加速度でも（凸部3024の変位が小さくても）Cx1またはCx2は変化するので、小さな加速度も検出できる。Cx1の変化量が小さくても多数のCx1を接続すれば大きな変化量となり、同様にCx2の変化量が小さくても多数のCx2を接続すれば大きな変化量となるので、より小さな加速度でも検出できる。

[0195] 本発明の加速度センサーを同じ方向に並べればその方向（図31（c）～（

d)) ではx方向)の加速度に対しては感度が高まるが、別の方向、特に直角方向(図31(c)~(d)ではy方向)に対する加速度は測定できない。そこで、本発明の加速度センサーの向きを90度変化させたもの、45度傾けたもの、あるいは一定角度傾けたものと一緒に配置させることによって、あるいは、矩形状ではなく、多角形状に凹部と凸部を作製し、対向する各面における静電容量の変化を独立して(電極を独立して配線)測定すれば、種々の方向に関して加速度を検出できる。図31(e)に示すように、カンチレバーとなる凸部3024が加速度に対する感度を上げるために凸部3024の先端部(底面部)に、凸部3024より比重の大きい錘3051または3052を付着させれば良い。錘3051は厚膜3022の凸部3024の先端部に付着しており、錘3052は厚膜3051の凸部3024の先端部上に積層した絶縁膜3027の上に付着している。これらの錘3051、3052は、インプリント法、フォトリソ法+エッチング法などにより厚膜3022に凸部3024を形成した後で、接着剤等を用いてこの凸部3024に錘3051の錘基板を付着する。たとえば、この接着剤を予め錘基板に塗布するか接着剤シート材を貼りつけておき、凸部側電極部3002の厚膜3022の凸部3024をこの錘基板に付着し、その後で接着剤を硬化させて、錘基板と凸部3024を強固に接着する方法がある。あるいは、凸部側電極部3002の厚膜3022の凸部3024の先端を接着液につけたり、シート材をつけたりしてこの先端部のみにつけた接着剤または接着剤シート材を介して錘基板を接着し、その後接着剤を硬化させて、錘基板と凸部3024を強固に接着する方法がある。次にフォトリソ法およびエッチング法により凸部3024の先端部に付着した錘3051以外の領域における錘基板をエッチングする。

あるいは、あらかじめ別基板に接着層3054を挟んで錘3051のパターンを形成したのに対して、凸部3024が形成された厚膜3022を形成した凸部側電極部3002をアライメントして、凸部3024の先端部に錘3051を付着させる。このとき、凸部3024の先端部または錘部305

1の上部に接着剤をつけて凸部3024の先端部に錘3051を付着させる。その後、接着層と錘部3051の接着を外せば、凸部3024の先端部に錘3051を形成できる。たとえば、錘部3051と凸部3024の間の接着剤を熱硬化性接着剤として、その硬化温度を T_1 とする。接着層を熱可塑性接着剤としその軟化温度、すなわちガラス転移点 T_g が T_1 より高いもの($T_1 < T_g$)を使用する。 T_1 と T_g の間で熱処理すると錘部3051と凸部3024が完全に固着する。その後、 T_g 以上で熱処理すると接着層が軟化するので、錘部3051が接着層から離れる。この後、絶縁膜3028、導電体膜3023等を形成すれば良い。あるいは、凸部3024の先端部を熔融金属液体(たとえば、半田)にディップして付着させる方法、あるいはメッキ液(たとえば、銀、半田、銅用のメッキ液)に凸部3024の先端部を浸漬して金属をメッキする方法でも良い。また、錘3052を凸部3024の先端部の絶縁膜3027上に付着する場合も上述した方法と同様の方法で行なうことができる。これらの錘3051や3053052はカンチレバーとなる厚膜3022の材料より比重が重い材料であれば良く、たとえば、厚膜がPMMAやPC等である場合(比重は1~2)は、錘3051や3052は鉄(比重7.9)、白金(比重21.4)等の金属であれば十分な錘となる。この後、凸部側、凹部側の引き出し電極を作製する。

[0196] 次に、インプリント法を用いた凸部電極の作製方法について説明する。図32(a)に示すように、凸部電極パターンを形成する凹部3132を有するモールド3131と、錘材料3133を付着した基板3141を用意する。基板3141には、モールド3131の凹部3122の内部に入ることができる凸状パターン3142が形成され、この凸状パターン3142の先端に接着層3143を介して錘材料3133が付着している。錘材料は凸部電極部を構成する材料より比重の大きい上述したような材料であるが、モールド3131の材料より融点(あるいは軟化点)が低い材料が望ましい。たとえば、モールド材料が石英(融点約1600℃)やシリコン(融点約1410℃)で、錘材料が鉛(融点約330℃)、アルミニウム(融点約660℃)

、銀（約962℃）、亜鉛（約420℃）、スズ（約232℃）、や各種半田や各種合金である。基板3142や凸状パターン3142は石英やシリコン基板やステンレス、各種金属材料である。あるいは高分子材料やセラミック材料でも良い。接着層3143は各種接着剤でも良いが、熱軟化性接着剤が望ましい。この熱軟化性接着剤の軟化点は、基板3141および凸状部材3142より融点が高いものが望ましい。エネルギーや作業性の観点から軟化点は低い方が良い。あるいは接着層3143を介在せずに錘材料3133を溶かして凸状パターン3142の上面に直接付着させても良い。あるいは、錘材料3133が磁性体の場合には、基板3141や凸状部材3142に電磁石を備えて錘材料3133を付着させても良い。あるいは、凸状パターン3142の先端部に静電気を発生させて錘材料3133を静電的に吸着しても良い。あるいは、凸状パターン3142の先端部に真空ラインを設けて錘材料3133を真空吸着しても良い。

[0197] 次に凸状パターン3142上面に付着した錘材料3133をモールド3131の凹部3132内へ挿入し、接着層3143の接着性を消失させて錘材料3133をモールド3131の凹部3132内へ配置する。従って、錘材料3133のサイズは凹部3132より小さくしなければならない。モールド3131の凹部3132と凸状部材3142およびこれに付着した錘材料3133のアライメントは、モールド3131または基板3141がアライメント光を透過する材料である場合には、モールド3131または基板3141を通してアライメントすれば精度の良いアライメントが可能である。また、接着層3143の接着性を消失させる方法として、接着層3143が熱軟化性の接着剤である場合には、その軟化点よりも温度を高くして接着性を弱めれば良い。錘材料3133を融かして凹部3132内へ滴下しても良い。錘材料3133が凹部3132内へ配置された後、錘の融点以上の温度で錘材料3133を融かして、凹部3132の底部に錘材料を付着させる。{図32(c)}

次に基板3111上に形成された厚膜3112の液状膜あるいはゲル状膜に

このモールド3131を押しつける。{図32(c)、(d)}厚膜3112が熱硬化性材料の場合、厚膜3112が硬化する温度まで上昇させて、厚膜3112を硬化させる。あるいは、厚膜3112が熱可塑性材料の場合、厚膜3112が軟化する温度(軟化点)以上まで上昇させた後、(この状態でモールド3131を押しつけても良い)軟化点以下の温度に下げて厚膜3112を硬化させる。あるいは、厚膜3112が光硬化性材料である場合には、硬化する光(たとえば、紫外線やX線)を照射する。(このときは、モールド基板3131または基板3111は硬化する光を透過する材料で形成されている必要がある)厚膜3112が硬化した後、モールド3131を引き離すと、図32(e)に示すように錘材料3133が厚膜凸状部3112(3112-1、2)の上面に付着する。ここで、厚膜凸状部3112(3112-1、2)の下部をサイドエッチして加速度により変形しやすくすることもできる。あるいは、図32(f)に示すように、酸素プラズマによる異方性全面エッチングにより、厚膜3112の残膜をエッチング除去する。次に膜凸状部3112(3112-1、2)の下部にある基板3111をサイドエッチして加速度により変形しやすくすることもできる。以上のようにして非常に簡単なプロセスで錘材料3133を付着した凸状部3112(3112-1、2)を作製することができる。

[0198] 図33(a)は、凹部を用いた圧電体マイクの構造および製造方法を示す図である。圧電体基板4061内に凹部4062をフォトリソ法およびエッチング法、あるいはインプリント法などにより形成する。基板4061上に、またこの凹部4062内面に導電体膜4063を形成し、必要な導電体膜4063のパターニングを行なう。凹部4062の1つ4062(4062-2)は外部からの振動を受けられる凹部(振動受動凹部とも呼ぶ)で、その凹部4062(4062-2)に隣接して別の凹部4062(4062-1、4062-3)が配置されている。これらの凹部4062(4062-1、3)と振動受動凹部4062(4062-2)とで挟まれた基板側壁4061(4061-1、2)は、振動受動凹部4062(4062-2)に入

ってきた振動波によって振動するダイヤフラムの役目を果たす。導電体膜4063は、この基板側壁4061（4061-1、2）の上面において、その一部4064（4064-1、2）がエッチング除去され、振動受動凹部4062（4062-2）側の導電体膜4063（4063-2）は隣接する凹部4062（4062-1、3）側の導電体膜4063（4063-1、3）と接続されていない。また基板4061の第1面（上面）の他の部分において、導電体膜4063は必要な配線や電極が形成されている。この導電体膜4063上に絶縁膜4064が形成される。導電体膜4063がエッチング除去された基板側壁4061（4061-1、2）上の4064（4064-1、2）にも絶縁膜4064が形成されている。この絶縁膜4064は導電体膜4063や凹部4062を保護している。

基板4061の第1面（上面）におけるこの絶縁膜4064上に薄板4066が付着し、必要な部分以外は除去されている。この薄板4066の除去は薄板4066を基板4061上に付着させてから行なっても良いし、予め除去した薄板4066を基板4061上に付着しても良い。振動受動凹部4062（4062-2）は外部から振動波が入るようにするために、薄板4066はカバーしていない。（ただし、振動波が入ればOKなので、一部だけカバーする部分があっても良い。たとえば、振動受動凹部4062（4062-2）の上も薄板4066でカバーして、一部だけに振動波を導入する振動導入孔を備える場合がある。）振動凹部4062（4062-2）に隣接する凹部4062（4062-1、3）は薄板4066（4066-1、2）でカバーされている。これは、外部から振動波が入ることを防止する役目を果たす。従って、外部から振動波が入って来なければ薄板4066でカバーしなくても良いし、一部に外界との通気孔を設けることもできる。その後、導電体膜4063からの電位変化を取りだすために、必要な部分において絶縁膜4064にコンタクト孔をあけて電極パッドを設けるか、さらにそのコンタクト孔に導電体膜を形成して必要な電極・配線を形成することもできる。ここで、導電体膜4063（4063-1、2、3）からの電位変化取

り出し端子を図33(a)に示すように、a、b、cとする。

振動受動凹部4062(4062-2)へ入ってきた空気振動(他の気体振動や液体振動でも良い)によって、基板側壁4061(4061-1、2)が振動する。(基板側壁4061(4061-1、2)は薄く(基板材料にもよるが、 $1\mu\text{m}\sim 100\mu\text{m}$ 程度)、その両側が空間凹部4062(4062-1、2、3)になっていて、基板側壁4061(4061-1、2)はダイヤフラムになっている。)この基板側壁4061(4061-1、2)が振動すると、基板側壁4061(4061-1、2)は圧電体であるから圧電効果によりその側面(表面)に電荷が分極する。従って、基板側壁4061(4061-1、2)の側面上に形成された導電体膜4063(4063-1)および4063(4063-2)、あるいは導電体膜4063(4063-3)および4063(4063-2)との間に電位差が生じる。その電位差を端子aおよび端子b、および/または電位差を端子aおよび端子cで取り出す。振動の大きさによってこの電位差が変化し、また振動の向きによって電位差の符号が変化する。(すなわち、プラスとマイナス)すなわち、本発明の基板面に対して垂直方向に形成した凹部を用いたデバイスによって、振動波を電気信号に変換させることができ、いわゆる圧電体マイクを作製できる。

[0199] 図33(c)～(e)は、図33(a)に示す圧電体マイクの断面図を平面的に示した図である。図33(c)は、矩形形状の凹部が平行に配列している。すなわち、立体的に見れば直方体形状の凹部が平行に配列している。これらの凹部4062(4062-1、2、3)の間の基板側壁4061(4061-1、2)がダイヤフラムとなっている。これらの基板側壁4061(4061-1、2)は直方体形状になっている。これらの凹部4062(4062-1、2、3)内および基板4061の上面に導電体膜4063が積層され、基板側壁4061(4061-1、2)の上部および基板4061の第1面(上面)上でパターンニングされ、導電体膜4063(4063-1、2、3)に分割されていて、それぞれ端子a、b、cが接続している。

基板側壁4061 (4061-1, 2) は同じ幅、同じ深さで形成されており、凹部4062 (4062-1, 3) は同じ圧力に保持されているので、4062 (4062-2) 内に導入された振動波によって同じように振動する。従って発生する電荷も同じであるから、端子aとcは接続しても良い。この図33 (c) から分かるように凹部内では導電体膜4063のパターニングはないので、通常のリソ法およびエッチング法でプロセスが可能である。

図33 (e) は、別の平面形状を示す図で、円柱形状の振動受動凹部4062 (4062-2) の周りを円筒形状の基板側壁4061 (4061-1) が囲み、さらにこれらを円筒形状の凹部4062 (4062-1) が囲んでいる。導電体膜4063 (4063-1) は円筒形状の凹部4062 (4062-1) をカバーし、導電体膜4063 (4063-2) は円筒形状の凹部4062 (4062-2) をカバーしている。これらの導電体膜4063 (4063-1, 2) は、凹部4062-1および4062-2によって挟まれた基板側壁4061 (4061-1) の上部で切断されていて接続していない。これらの導電体膜4063 (4063-1, 2) に端子a、bが接続している。凹部4062-1は薄板でカバーされているが、凹部4062-2は薄板でカバーされていない。この実施形態では、振動波が振動受動凹部4062 (4062-2) に入ると円筒形の基板側壁4061-1全体が振動し、その基板側壁4061-1の両側面にある導電体膜電極4063-1および4063-2の間 (端子a-b間) に電位差が生じ、この電位差が振動波形に対応して変化する。このように円筒形型の凹部を持つマイクロホン (すなわち、振動波を電位変化に変換する装置) は、基板側壁全体が一様に変形するので、非常に効率的で、面積の小さなマイクロホン素子を作製できる。尚、同様な実施形態として楕円型凹部を有するマイクロホンも同様な特性を持つマイクロホン素子となる。さらに任意の曲面、特に振動波を忠実に基板側壁の振動へ伝達できる形状の曲面を有する凹部および基板側壁を持つマイクロホン素子でも良い。

[0200] 図33(d)は、別の形状を有するマイクロホン素子を示す図である。すなわち、矩形形状（正方形や長方形）を持つ振動受動凹部4062（4062-2）をさらに矩形形状（正方形や長方形）の凹部4062（4062-1）が囲んでいるタイプで、これらの凹部間の基板側壁4061が4か所4061（4061-1、2、3、4）存在する。これらの4つの基板側壁4061（4061-1、2、3、4）がダイヤフラムとなる。基板凹部4062（4062-2）の側面、すなわち基板側壁4061（4061-1、2、3、4）の基板凹部4062（4062-2）側の側面には導電体膜4063（4063-2）が連続して形成されている。一方、基板凹部4062（4062-1）の側面、基板側壁4061（4061-1、2、3、4）の基板凹部4062（4062-1）側の側面には導電体膜4063（4063-1）が連続して形成されている。これらの導電体膜4063（4063-1、2）は基板側壁4061（4061-1、2、3、4）の上部でせつだんされ、導電体膜4063（4063-1）および4063（4063-2）は接続していない。導電体膜4063（4063-1）および4063（4063-2）には、それぞれ端子aおよびbが接続している。振動受動凹部4062（4062-2）に振動波が入ると、基板側壁4061（4061-1、2、3、4）がそれぞれ同じように振動し、この振動に対応して、端子a-b間に電位差が生じて、この電位差が変化する。図33(d)に示す実施形態では、このような矩形形状の全部の基板側壁を使用しているので、効率的で面積の小さなマイクロホン素子を作製できる。図33(c)～(e)に記載した形状以外にも、多角形状等でも本発明のマイクロホン素子を作製できる。

図33(b)は、圧電体基板ではない基板を用いて圧電体膜を形成したマイクロホン素子の構造および製造方法を示す図である。圧電体基板ではない基板4071内に凹部4072（4072-1、2、3）を形成する。凹部4072（4072-2）は振動受動凹部となる。凹部4072（4072-1、3）と振動受動凹部4072（4072-2）との間に基板側壁407

1 (4071-1、2) が形成されている。振動受動凹部4072 (4072-2) に振動波が入ると基板側壁4071 (4071-1、2) が振動する。次に基板4071の表面 (第1面) {凹部4072の内面を含む} に絶縁膜4073を形成する。基板4071が絶縁体の場合にはこの絶縁膜は形成しなくても良い。次に、絶縁膜4073上に導電体膜4074を形成し、基板側壁4071 (4071-1、2) 上の4075 (4075-1、2) の部分で導電体膜4074を切断する。このとき、基板4071の第1面の平坦部分 (凹部4072ではない部分) でも必要な配線パターンニングを行なうことができる。導電体膜4074の切断は、凹部内のパターンニングはないので、通常のリソおよび導電体膜のエッチングで可能である。凹部内のパターンニングを行なう場合には、電着レジスト法や、感光性膜プラズマ重合法、感光性ドライフィルム法、感光性膜スパッター法、その他の方法で行なうことができる。尚、導電体膜4074の切断はレーザーによっても可能である。

[0201] 次に、導電体膜4074上に圧電体膜4076を形成する。圧電体膜4076は導電体膜4074を除去した部分にも形成されるが、圧電体膜4076は基本的には絶縁性を有するので特に問題はない。絶縁膜4073、導電体膜4074、圧電体膜4076の材料や作製方法や作製条件などは既に記載した通りである。たとえば、導電体膜4074は、白金 (Pt)、チタニウム (Ti)、銅 (Cu)、金 (Au)、ニッケル (Ni)、クロム (Cr)、鉄 (Fe)、アルミニウム (Al)、コバルト (Co)、パラジウム (Pd)、スズ (Sn)、亜鉛 (Zn)、銀 (Ag) 等の金属膜、これらの合金、あるいは酸化物導電体膜 (ZnO_x 、 In_xO_y 、 SnO_x 、 Ga_xO_y 、 $CuAl_xO_y$ 、 $CuGa_xO_y$ 、 $CuIn_xO_y$ 、 $CuFe_xO_y$ 、 NiO_x 、 IrO_x 、 $SbSn_xO_y$ 、 $InSn_xO_y$ 等)、グラフェン導電膜や炭素系ナノチューブ導電膜等の炭素系導電膜、導電性ポリマー、導電性多結晶シリコンや導電性アモルファスシリコン等がある。圧電体膜4076としては、たとえばPZT、 $LiTaO_3$ 、 $LiNbO_3$ 、 $La_3Ga_5SiO_{14}$ 、 $Li_2B_4O_7$ 、Z

nO、GaPO₄、PbPO₃、BaTiO₃、GaTiO₃、KNbO₃、LiTaO₃、Na_xWO₃、BaNaNb₅O₅、Pb₂KNb₅O₁₅、GaPO₄、La₃Ga₅SiO₁₄、Al₂SiO₄(F,OH)₂、AlPO₄、KNaC₄H₄O₆、Al₂SiO₄(F,OH)₂、アパタイト系等の酸化物系圧電体膜、AlN、GaAs、ポリフッ化ビニリデン等の圧電性ポリマーがある。

圧電体4076上に導電体膜4077を形成し、必要な部位をエッチング除去する。たとえば、基板側壁4071（4071-1、2）上の4078（4078-1、2）や、基板4071の第1面の平坦部（凹部4072ではない部分）でエッチング除去する。導電体膜4074の切断はレーザーによっても可能である。このように、導電体膜4071のパターニングは凹部内で行なう必要はないので、通常のリソ法、およびエッチング法で行なうことができる。導電体膜4071のパターニングを凹部内で行なう場合は、電着レジスト法、感光性膜プラズマ重合法、感光性ドライフィルム法、感光性膜スパッター法、その他の方法で行なうことができる。次に絶縁膜4079を形成する。その後、薄板4081を基板4071の第1面上に付着する。薄板4081の不要な部分を除去した後、導電体膜4074および導電体膜4077から電圧を引き出すためのコンタクト孔を形成し、必要なら電極・配線層を形成する。導電体膜4074（4074-1、2、3）は圧電体膜4076の下部電極、導電体膜4077（4077-1、2、3）は圧電体膜4076の上部電極となる。

[0202] 振動受動凹部4072（4072-2）には振動波を導入するので、薄板4081でカバーしない。（もちろん、振動波が入れば薄板4081で振動受動凹部4072（4072-2）の一部をカバーするのは問題ない。たとえば、振動導入通路を薄板へ設ける場合などである。）凹部4072（4072-1、3）は薄板4081（4081-1、2）でカバーされている。振動受動凹部4072（4072-2）に対して、凹部4072（4072-1、3）は基準となるので、振動波が凹部4072（4072-1、3）内に入らないようにするために、薄板4081（4081-1、2）で凹部4

072 (4072-1, 3) をカバーしている。従って、振動波が凹部4072 (4072-1, 3) 内に入らなければ、薄板4081 (4081-1, 2) はの一部はあいていても良いし、あるいは薄板4081 (4081-1, 2) で凹部4072 (4072-1, 3) をカバーしなくても良い。すなわち、凹部4072 (4072-1, 3) 内の圧力は振動受動凹部4072 (4072-2) 内の圧力によってできるだけ変化しないようにする。振動受動凹部4072 (4072-2) 内に振動波が入ると振動受動凹部4072 (4072-2) 内の気圧（または振動受動凹部4072 (4072-2) 内に液体が入っているときは液圧）が変動するので、基板側壁4071 (4071-1, 3) が変位する。基板側壁4071 (4071-1, 3) が変位すると、基板側壁4071 (4071-1, 3) 上に形成された圧電体膜4076も変位する。圧電体膜4076が変位すると圧電体膜4076の表面に電荷が分極する。この結果、圧電体膜4076の両側に形成されている導電体膜4074（下部電極）と導電体膜4077（上部電極）との間に電位差（電圧）が生じる。たとえば、導電体膜4074 (4074-1) に接続している端子a1と導電体膜4077 (4077-1) に接続している端子a2との間に、あるいは導電体膜4074 (4074-2) に接続している端子b1と導電体膜4077 (4077-2) に接続している端子b2との間に、あるいは導電体膜4074 (4074-3) に接続している端子c1と導電体膜4077 (4077-3) に接続している端子c2との間に、電位差（電圧）が生じる。発生する電荷の向きはa1、b2、c1が同じであり、a2、b1、b2が同じ向きであるからこれらを総合した電位差（電圧）を検出できるので、検出感度を向上できる。

[0203] このように、圧電基板を用いなくても種々の基板を用いてその基板上に圧電体膜を形成することによりマイクロホンデバイスを作製できる。たとえば、基板がシリコン基板である場合、IC、トランジスタ、抵抗、コンデンサ等の素子と一緒に搭載できる。この結果、たとえば1チップ内に本発明のマイクロホンデバイスとこのマイクロホンデバイスで発生した電位を波形に演算

処理したり音声に変換したりする演算用 IC とを搭載できる。従って、従来はこれらのデバイスを別々の 2 チップで実装しなければならないものが 1 チップで実装できるから、実装面積が大幅に減少すること、2 チップをワイヤボンディング等で接続する必要がなくなること、IC に使用する導電体膜とマイクロホン素子に使用する導電体膜とを兼用できるか接続が容易になること、さらに 1 チップ内の配線接続により信頼性が向上することなど、大きな利点を獲得できる。また、この場合の平面的形状も図 33 (c) ~ (e) に示すような種々の形状を用いることができる。

尚、これまで説明したように、図 33 に示す振動受動凹部は裏面（第 2 面）に、その周りを囲む凹部は表面（第 1 面）に形成することもできる。この場合、第 2 面側だけに振動波を導入でき、第 1 面側には振動波が導入できないようにすれば、薄板を設ける必要がないし、また凹部と振動受動凹部との間で導電体膜を切断する必要がないので、パターニングが非常に簡単になる。また、図 33 に示すマイクロホンデバイスは、これまでに説明した様に、基板第 1 面から第 2 面に貫通する凹部（すなわち貫通溝）を用いて作製することもできる。たとえば、基板の裏面に第 2 の薄板を付着し、貫通溝を作製して、その後図 33 に示すプロセスでマイクロホン素子を作製すれば良い。あるいは、基板に貫通溝を作製した後で、第 2 の薄板を付着させてから図 33 に示すプロセスでマイクロホン素子を作製すれば良い。また、基板上にポリマーを形成して、このポリマー内に凹部（または貫通溝）を作製してマイクロホンデバイスを作製することもできる。この方法は、たとえば上述したように、別デバイスと本発明のマイクロホン素子を一緒の基板で作製するときには有用な方法である。この場合、ポリマーを軟化させたり、液状、ゲル状の状態にしてインプリント法を用いて凹部を形成し、マイクロホン素子を作製することができる。この場合基板内にマイクロホン素子を配置する凹部を形成し、その凹部にポリマーで埋め込んでその中にマイクロホン素子用の凹部を形成すれば、マイクロホン素子の表面と基板表面のレベルをほぼ同程度にできるので、マイクロホン素子に使用する導電体膜とそれ以外の基板内の導

電体膜と兼用もできるし、兼用しない場合でも接続が容易となる（接続配線の段差が小さくなる。あるいはワイヤボンディングで接続する場合も段差が小さくなる）。

上記に示したマイクロホンデバイスは、基板の第1面から第2面側に向かって形成した凹部または基板の第1面から第2面側に貫通した貫通溝によって挟まれた基板側壁を用いて、外部の振動波を電気信号に変換するものであるが、逆の見方をすればスピーカーとしても機能する。たとえば、電気信号を圧電体膜を挟む上下の電極（導電体膜）に、あるいは圧電体基板を挟む上下の電極（導電体膜）に印加すれば、圧電体膜が振動しそれに応じて基板側壁が振動し、あるいは圧電体基板が振動子、音等の振動波を振動受動凹部内で発生する。この振動波を外部へ出せばスピーカーとなる。従って、本発明は、マイクロホンにもなればスピーカーにもなるという、音響トランスデューサーとしても機能させることができる。また、スピーカー以外にも発音素子や発音ブザーとしても使用できる。特に非常に小型になり安く作製できる。

[0204] 図34は、本発明を適用した熱交換器を示す図である。図34（a）は基板4083の基板面に対して平行な平面図である。図34（a）に示すように基板4083内に熱媒体流路4088（4088-1、4088-2）が形成され、基板側壁4083（4083-2、3、4、5）を挟んで熱交換媒体流路4086（4086-1、4086-2、4086-3）が配置されている。熱媒体4095は熱媒体流路4088（4088-1、4088-2）の入り口である媒体口4091（4091-1、4091-3）から入り、熱媒体流路4088（4088-1、4088-2）の出口である媒体口4091（4091-4、4091-6）から出ていく。一方、熱交換媒体4096は熱交換媒体流路4086（4086-1、4086-2、4086-3）の入り口である媒体口4091（4091-2、4086-1および4086-3の入り口は記載せず）から入り、熱交換媒体流路4086（4086-1、4086-2、4086-3）の出口である媒体口4091（4091-5、4086-1および4086-3の入り口は記載せず）

から出ていく。

平面図34 (a) のA1 - A2における基板面に対して垂直な断面図を図34 (b) に示す。基板4083内に基板面に垂直方向に第1凹部（または、第1貫通溝）4088（4088-1、2）および第2凹部（または、第2貫通溝）4086（4086-1、2、3）が形成されている。第1凹部4088および第2凹部4086の間に基板側壁4083（2、3、4、5）が形成され、第1凹部4088および第2凹部4086を隔てている。第1凹部4088は熱媒体流路となり、第2凹部4086は熱交換媒体流路4086となっている。第1凹部4088および第2凹部4086の開口側である基板4083の第1面には薄板4084が付着し、第1凹部4088および第2凹部4086の開口部を被っている。第1凹部4088および第2凹部4086が基板4083の第2面に貫通している場合は、基板4083の第2面には薄板4084が付着し第1凹部4088および第2凹部4086の貫通口を塞いでいる。

[0205] 熱媒体流路4088および熱交換媒体流路4086を隔てている基板側壁4083（2、3、4、5）は非常に薄い（ $1\mu\text{m}\sim 100\mu\text{m}$ ）ので、熱媒体流路4088を流れている熱媒体4095の熱は、基板側壁4083（2、3、4、5）を通して速やかに、熱交換媒体流路4086を流れている（に入っている）熱交換媒体4096へ伝達する。また、図34 (a) から分かるように、熱媒体流路4088は細く曲がりくねり流れ、その周りを熱交換媒体4096が取り囲んでいて、熱媒体流路4088と熱交換媒体流路4086との接触面積は非常に大きいので、特に迅速に熱媒体4095の熱が熱交換媒体4096へ伝達する。基板4083が熱良導体の場合は、さらに素早く熱が移動する。たとえば、基板4083が、炭素（カーボンナノチューブ、フラーレン等も含む）、窒化アルミニウム（AlN）、金属（たとえば、銀、金、銅、アルミニウム）、半導体基板（たとえば、シリコン）である。

熱媒体4095は薄板4084に開いた入り口（媒体口）4091-1や4

091-3に接続した導管4089-1や4089-2から熱媒体流路4088へ入り、熱交換した後出口（媒体口）4091-4や4091-6から出ていき、この交換器の外部で熱を交換して再度導管4089-1や4089-2へ戻り循環している。（循環しないで、一方通行の場合もあり。）熱交換媒体4096は薄板4084に開いた入り口4091-2に接続した導管4087から熱交換媒体流路4086へ入り、熱交換した後出口4091-5から出ていき、この交換器の外部で熱を交換して再度導管4087へ戻り循環している。（循環しないで、一方通行の場合もあり。）熱媒体4095は気体や液体あるいは気体と液体の共存媒体であり、たとえばヒートパイプのように外部の熱源で媒体が蒸発して気体になり、その気体が熱媒体流路4088へ入り熱交換して凝縮して液体となって出口から出ていくという一連の相変化が連続的に生じさせて、熱移動を迅速に行なわせることもできる。熱交換媒体4096も気体や液体あるいは気体と液体の共存媒体であり、こちらもヒートパイプ方式を採用でき、冷却した液体で熱交換媒体流路4086へ入り、熱交換媒体流路4086内で熱媒体4095より熱をもらって蒸発して気体になって出口から外部へ出ていくという一連の相変化が連続的に生じさせて、熱移動を迅速に行なわせることもできる。このように本発明は、半導体プロセスを適用できるので非常に微細な毛細管のような流路を形成し、しかも自由な曲線流路を形成できるので、非常に効率の良い熱移動を行なうことができる。たとえば、体温調節が困難な患者の血液を本システムで循環させて体温を一定温度に保持することも可能となる。しかも本熱交換システムは非常に簡単なプロセスで作製できるし、非常に小さなチップにもできるので、大量にしかも安く作製することができる。その製造方法もこれまでと同様である。

[0206] 図35は、インプリント法を用いて本発明の凹部パターンを形成する方法を示す図である。これまでの説明と重複する部分はできるだけ省略する。図35（a）に示すように、第1基板711上にポリマー層712を形成する。この実施形態におけるポリマーは熱軟化性（熱可塑性）である。ポリマー層

712は、ポリマーを溶剤に溶解した溶液を第1基板711上に滴下して形成する方法（滴下法）やポリマーを溶剤に溶解した溶液を第1基板にスピンコートして形成する方法（スピンコート法）などの塗布法により第1基板711上に形成する。この後、図35（b）に示すように、凹部（第2凹部）パターンを有するモールド713をこのポリマー層712に挿入した後、軟化温度以上で熱処理して溶剤を完全に蒸発させてポリマーを軟化または溶融する。モールド713をポリマー層712に挿入する前に、ポリマー層712をプリベークしても良い。ポリマーが熱可塑性ポリマーである場合は、溶剤を完全に蒸発させて軟化温度以上で熱処理してポリマー層を軟化または溶融してモールド713を挿入しても良い。ポリマーがペースト状の場合にはスクリーン印刷法によってポリマー層712を第1基板711上に形成し、このペースト状のポリマー層712にモールド713を挿入しても良い。あるいは、第1基板711上にポリマーシートを付着して軟化温度以上に熱処理してポリマー層を軟化または溶融してポリマー層712を第1基板711上に形成し、この軟化または溶融したポリマー層712にモールド713を挿入しても良い。

ポリマー層712にモールド713を挿入した後に軟化温度以上に熱処理してポリマー層を軟化または溶融した状態にし、第1基板711をポリマー層712から分離する。あるいは、ポリマー層を軟化または溶融した後に軟化温度以下の温度にしてポリマー層712を固化した後、第1基板711を分離する。次にポリマー層712の軟化温度以上に熱処理を行ない、モールド713に付着したポリマー層712を軟化または溶融して、第1凹部形成用のモールド715を上方から下方へ移動して{図35（c）}、ポリマー層712へモールド715を挿入する。このとき、図35（d）に示すように、モールド713の凹部714（714-1, 2）へモールド715の凸部715（715-1, 2）を挿入し、またモールド716の凹部716（716-1, 2）へモールド713の凸部713（713-1, 2）を挿入する。モールド713および716を所定位置で固定して軟化温度以下で保持

してポリマー 7 1 2 を固化してポリマー 6 1 2 の形状を決める。この後、モールド 7 1 3 および 7 1 5 はポリマー層 7 1 2 から分離するので、モールド 7 1 5 の凸部 7 1 5 - 1 および 7 1 5 - 2 はポリマー層 7 1 2 の主面（第 1 面、表面）側の凹部（第 1 凹部）となり、モールド 7 1 3 の凸部 7 1 3 - 1 および 7 1 3 - 2 はポリマー層 7 1 2 の副面（第 2 面、裏面）側の凹部（第 2 凹部）となる。

[0207] 従って。モールド 7 1 3 の凸部 7 1 3（7 1 3 - 1、2）およびモールド 7 1 5 の凸部 7 1 5（7 1 5 - 1、2）の間の基板側壁 7 1 2 - S 1、7 1 2 - S 2、7 1 2 - S 3 はダイヤフラムとなるので、基板側壁の厚み（モールド 7 1 3 の凸部およびモールド 7 1 5 の凸部の距離） s_1 、 s_2 等、基板側壁の深さ（長さ）（モールド 7 1 3 の凸部およびモールド 7 1 5 の凸部の深さ方向のオーバーラップ部） h_1 および基板側壁の幅（紙面と垂直方向におけるモールド 7 1 3 の凸部 7 1 3 およびモールド 7 1 5 の凸部 7 1 5 のオーバーラップ部で図示せず）をできるだけ一定にすることが望ましい。すなわち、モールド 7 1 3 のパターンに対してできるだけ正確にアライメントしてモールド 7 1 5 のパターンを挿入する必要がある。ポリマー層 7 1 2 およびモールド 7 1 5 に対して透過する光を用いてアライメントすることが望ましい。また、 $s_1 = S_2$ とするようにアライメントすることも重要である。さらに、 h_1 を一定にするために、モールド 7 1 3 の凸部（たとえば、7 1 3 - 1）とモールド 7 1 5 の凹部（たとえば、7 1 6 - 1）の距離 t_1 やモールド 7 1 5 の凸部（たとえば、7 1 5 - 1）とモールド 7 1 3 の凹部（たとえば、7 1 4 - 1）の距離 b_1 をできるだけ一定にする必要があるので、モールド 7 1 3 に対してモールド 7 1 5 の挿入深さを一定にする。尚、現状の合わせ精度は、 s_1 や s_2 の精度はバラツキ 3σ で $50\text{ nm} \sim 300\text{ nm}$ であり、 t_1 や b_1 の精度はバラツキ 3σ $100\text{ nm} \sim 500\text{ nm}$ であるから、かなり精度の良いダイヤフラムを作製できる。（ポリマー層の厚みは、 $1\text{ }\mu\text{ m} \sim 2000\text{ }\mu\text{ m}$ 程度であり、凹部の幅は $1\text{ }\mu\text{ m} \sim 3000\text{ }\mu\text{ m}$ 程度である。厚みおよび幅はもっと大きくても良い。）

ポリマー層 712 の固化後、モールド 715 をポリマー層 712 から分離する。モールド 715 の表面に離型剤を塗布したりしてモールド 715 がポリマー層 712 から分離しやすくしても良い。モールド 715 を分離しても、ポリマー層 712 はモールド 713 に支持されているので変形することはない。この後は、これまでに種々説明したようなプロセスを用いて種々の膜を積層し、またエッチングするなどして所望の積層膜構造とすることができる。たとえば、繰り返しになるが、ポリマー層 712 が圧電体である場合は、モールド 715 の凸部 715 (715-1、2) の跡である第 1 凹部 720 (720-1、2) が形成されたポリマー層 712 の上に導電体膜 717 を積層し、導電体膜 717 の所望のパターニングを行ない、その次に絶縁膜 718 を積層して導電体膜 717 を保護し、さらに絶縁膜 717 の所望のパターニングを行なう。この後、第 1 の薄板 719 を付着させる。この薄板 719 によって、第 1 凹部 720-1、2 の形状を固定化することもできる。(図 35 (e))

この後、モールド 713 を分離する。モールド 713 の分離をスムーズに行なうために、モールド 713 をポリマー層 712 に挿入する前に離型剤をモールド 713 の表面に塗布しても良い。モールド 713 を分離しても、ポリマー層 712 は第 1 の薄板 719 に支持されているので変形することはない。この後、モールド 713 の凸部 713 (713-1、2) の跡である第 1 凹部 724 (724-1、2) が形成されたポリマー層 712 の上に導電体膜 721 を積層し、導電体膜 721 の所望のパターニングを行ない、その次に絶縁膜 722 を積層して導電体膜 721 を保護し、さらに絶縁膜 722 の所望のパターニングを行なう。この後、第 2 の薄板 725 を付着させる。この薄板 725 によって、第 2 凹部 724-1、2 の形状を固定化することもできる。(図 35 (f)) 図 35 では記載していないが、他の所で説明した様に導電体膜からの引き出し電極や圧力伝達孔なども作製できる。以上のように、ポリマー層の両面からインプリント法を用いてポリマーを基板側壁とした圧力センサーを簡単なプロセスで作製でき、しかも小型化できる。この

結果基板内に多数のセンサーを作製できるので、非常にコストの安いセンサーを実現できる。

[0208] 図35では、図35(e)以降について基板を圧電体基板として説明したが、これまでの色々な所で説明したように、圧電性ポリマー以外のポリマーの場合でも、第1凹部および／または第2凹部側のポリマー上に第1導電体膜、その上に圧電体膜、その上に第2導電体膜を積層することによって、圧力センサーを作製できる。また、図35(g)に示すように、ポリマー712内の第1凹部720(720-1、2)および／または第2凹部724(724-1、2)の側壁に対向電極導電体膜717(717-1、2、3)、721(721-1、2、3)を形成して、静電容量型圧力センサーを作製することもできる。すなわち、第1凹部720-1を容量空間とし、717-1および717-2をその対向電極とした静電容量型圧力センサー、第1凹部720-2を容量空間とし、717-2および717-3をその対向電極とした静電容量型圧力センサー、さらに第2凹部724-1を容量空間とし、721-1および721-2をその対向電極とした静電容量型圧力センサー、第2凹部724-2を容量空間とし、721-2および721-3をその対向電極とした静電容量型圧力センサーを作製できる。さらに、このようなインプリント法を用いて、圧力センサー以外にも、これまでに説明した音響トランスデューサー、ポンプデバイス、インクジェットデバイス、加速度センサー、圧電体マイクなども作製することができる。

[0209] 図35においては、出発基板を平坦な基板である第1基板711を用いたが、モールドを出発基板とすることもできる。すなわち、図35(c)に示す状態から開始することができる。凹凸パターンを有するモールド713上に、ディップ法、滴下法、塗布法、スピコート法等を用いて溶液ポリマー712をコートして、そこにやはり凹凸パターンを有するモールド715を挿入することもできる。モールド713の凹部にポリマーが入らない場合は、真空状態で溶液ポリマー712をコートすることもできる。この状態でポリマーの軟化温度以上で熱処理を行ない溶剤を蒸発させるとともに軟化または

溶融させてモールド 7 1 3 上にポリマーを形成後モールド 7 1 5 を挿入することもできる。尚、ポリマーシートを凹凸パターンを有するモールド上に配置し、ポリマーの軟化温度以上で熱処理を行なうと、ポリマーシートは軟化または溶融して、重力でモールド上の凹部に入り込みモールド上に充満して平坦に近く形成される。平坦になってから凹凸パターンを有するモールド 7 1 5 を挿入すれば、ポリマー側壁を形成することができる。あるいは、ポリマーシートを軟化または溶融させながらモールド 7 1 5 を挿入しても、同様にポリマー側壁を形成することができる。以上のように、第 1 基板 7 1 1 を用いずに、モールド 7 1 3 および 7 1 5 だけを用いてもポリマーパターンを形成できるので、プロセスがさらに簡単になる。熱可塑性ポリマーは、フッ素樹脂フィルム、ポリエチレンフィルム、PMMA（ポリメチルメタクリレート）、ポリカーボネート、ポリスチレン、アクリル樹脂、ABS樹脂、塩化ビニル、液晶ポリマー、ポリビニルアルコール（PVA）、ポリプロピレン（PP）、ポリエチレン（PE）、N-メチル-2-ピロリドン（NMP）、アクリル樹脂（PMMA）、ポリ酢酸ビニル、ポリジメチルシロクサン（PDMS）、ポリ乳酸、各種ゴム（天然ゴムや合成ゴム）、あるいはポリフッ化ビニリデン、フッ化ビニリデントリフルオロエチレン共重合体等の強誘電性高分子、シアン化ビニリデン-酢酸ビニル共重合体、ナイロン-11等の極性高分子等の圧電性高分子など種々の高分子材料である。また、これらの熱可塑性ポリマーを複数混合させたものでも良い。さらに圧電性の熱可塑性ポリマーとしては、前記ポリマーの他に圧電性セラミック（たとえば、PZT、チタン酸バリウム（BaTiO₃）、ニオブ酸リチウム（LiNbO₃）、水晶、メタニオブ酸鉛（PbNb₂O₆）、酸化亜鉛、これらの混合物）の微小粒子をこれらの熱可塑性ポリマーと混合したものも使用できる。

[0210] 本発明の実施形態の説明において、説明をしなかったことで、他の部分で説明していることは、互いに矛盾しない限り他の部分でも適用できることは言うまでもない。

産業上の利用可能性

[0211] 本発明は、半導体圧力センサー、超小型圧力センサー、さらには加速度センサー、音響トランスデューサー、インクジェットデバイス、ポンプデバイス等各種センサーや各種デバイス、さらにはそれらのセンサーやデバイスの小型化に利用できる。さらに発電素子にも適用できる。

符号の説明

[0212] １１・・・半導体基板、１２・・・絶縁膜、１３・・・導電膜、１４・・・キャップ、
１５・・・気密空間、１６、１７、１８、１９、２０・・・溝、
２１、２２、２３、２４・・・半導体基板、２５・・・気密空間
２００２・・・導電体基板、２００４・・・第３基板、２００６・・・第３基板、
２００８・・・コンタクト孔、２００９・・・導電体膜、２０１０・・・導電体膜

請求の範囲

- [請求項1] 上面および下面の一方の面だけに開口し、或いは両方の面に貫通する、少なくとも2つの溝（貫通溝）空間を有する2.0mm以下の厚みを持つ導電体基板、前記導電体基板の上面（第1面）に付着した1.0mm以下の厚みを持つ絶縁体基板（第1面絶縁体基板）および前記導電体基板の下面（第2面）に付着した1.0mm以下の厚みを持つ絶縁体基板（第2面絶縁体基板）から構成されることを特徴とする静電容量型圧力センサーであって、
- 隣接する2つの貫通溝（第1貫通溝および第2貫通溝）を横方向（導電体基板の厚さ方向に対して略直角方向）に隔てる導電体基板を一方の電極（第1側壁容量電極）とし、
- 前記第1側壁容量電極と前記隣接する貫通溝のうちの1つ（第1貫通溝）を挟んで対向し、前記第1側壁容量電極と電氣的に導通しない導電体基板の側壁を他方の対向電極（第2側壁容量電極）とし、これらの第1側壁容量電極および第2側壁容量電極の間の第1貫通溝空間を静電容量空間とし、前記静電容量空間となる第1貫通溝の空間の圧力と前記第1側壁容量電極を挟んだ他の貫通溝（第2貫通溝）の空間の圧力との圧力差により、前記第1側壁電極が変位することにより前記第1貫通溝空間の静電容量が変化することをを用いて圧力を検出することを特徴とし、さらに
- 第1側壁容量電極および第2側壁容量電極は、その上面が第1面絶縁体基板に付着、および／またはその下面が第2面絶縁体基板に付着していることを特徴とする、
- 静電容量型圧力センサー。
- [請求項2] 前記第2側壁容量電極を挟んで第1貫通溝と対向する貫通溝（第3貫通溝）を有し、前記第3貫通溝の圧力と第1貫通溝の圧力との圧力差により前記第2側壁容量電極が変位することにより前記第1貫通溝空間の静電容量が変化することをを用いて圧力を検出することを特徴とす

る、請求項 1 に記載の静電容量型圧力センサー。

[請求項3] 前記第 2 貫通溝は、その上面が第 1 面絶縁体基板、その下面が第 2 面絶縁体基板、その側面が第 1 側壁容量電極を含む連続した導電体基板（第 1 連続導電体基板）であり、これら第 1 面絶縁体基板、第 2 面絶縁体基板、および第 1 連続導電体基板によって囲まれた閉空間であることを特徴とする、請求項 1 または 2 に記載の静電容量型圧力センサー。

[請求項4] 前記第 3 貫通溝は、その上面が第 1 面絶縁体基板、その下面が第 2 面絶縁体基板、その側面が第 2 側壁容量電極を含む連続した導電体基板（第 2 連続導電体基板）であり、これら第 1 面絶縁体基板、第 2 面絶縁体基板、および第 2 連続導電体基板によって囲まれた閉空間であることを特徴とする、請求項 2 または 3 に記載の静電容量型圧力センサー。

[請求項5] 第 1 貫通溝および／または第 2 貫通溝および／または第 3 貫通溝の上面の第 1 面絶縁体基板および／または下面の第 2 面絶縁体基板における 1 部の領域に圧力を導入する圧力伝達孔が形成されていることを特徴とする、請求項 1 項 1 ～ 4 のいずれかの項に記載の静電容量型圧力センサー。

[請求項6] 第 2 貫通溝および／または第 3 貫通溝を取り囲む導電体基板を取り囲む貫通溝（第 4 貫通溝）を有し、第 4 貫通溝は第 2 貫通溝を含み第 2 貫通溝と同じ圧力空間をなし、第 4 貫通溝はその上面が第 1 面絶縁体基板、その下面が第 2 面絶縁体基板、その側面が連続した導電体基板（第 3 連続導電体基板）であり、第 4 貫通溝はこれら第 1 面絶縁体基板、第 2 面絶縁体基板、および第 3 連続導電体基板によって囲まれた閉空間であることを特徴とする、請求項 1 ～ 5 のいずれかの項に記載の静電容量型圧力センサー。

[請求項7] 第 2 貫通溝を含む第 4 貫通溝の上面の第 1 絶縁体基板および／または下面の第 2 絶縁体基板における 1 部に圧力を導入する圧力伝達孔が形

成されていることを特徴とする、請求項6に記載の静電容量型圧力センサー。

[請求項8]

第2貫通溝は第1側壁容量電極を形成する導電体基板（第1連続導電体基板）によってその側面を取り囲まれており、第1側壁容量電極を形成する導電体基板は第1貫通溝によってその側面を取り囲まれており、第1貫通溝は第2側壁容量電極を形成する導電体基板によってその側面を取り囲まれており、第2側壁容量電極を形成する導電体基板は第3貫通溝によってその側面を取り囲まれており、

第2貫通溝の外面（第2貫通溝および第1側壁容量電極を形成する導電体基板で形成される面であって、第1側壁容量電極を形成する導電体基板の内面でもある）は、その平面形状が多角形状（G形状）であり、

第1側壁容量電極の外面（第1側壁容量電極および第1貫通溝で形成される面であって、第1貫通溝の内面でもある）は、その平面形状が前記G形状に略相似の多角形状であり、

第1貫通溝の外面（第2側壁容量電極および第1貫通溝で形成される面であって、第2側壁容量電極の内面でもある）は、その平面形状が前記G形状に略相似の多角形状であり、

第2側壁容量電極の外面（第2側壁容量電極および第3貫通溝で形成される面であって、第3貫通溝の内面でもある）は、その平面形状が前記G形状に略相似の多角形状であり、

さらに、

多角形状の第1側壁容量電極を形成する導電体の各辺厚み（幅）はそれぞれ略等しく、多角形状の第1貫通溝の各辺幅はそれぞれ略等しく、多角形状の第2側壁容量電極を形成する導電体の各辺厚み（幅）はそれぞれ略等しく、

多角形状の第1側壁容量電極を形成する導電体の各辺はそれぞれ第1側壁容量電極を形成し、

多角形状の第2側壁容量電極を形成する導電体の各辺はそれぞれ第2側壁容量電極を形成することを特徴とする、請求項1～5のいずれかの項に記載の静電容量型圧力センサー。

[請求項9] 第3貫通溝を取り囲むその側面が連続する導電体基板（第3連続導電体基板）をさらに有し、第3貫通溝はこれら第1面絶縁体基板、第2面絶縁体基板、導電体基板（第3連続導電体基板）によって囲まれた閉空間であることを特徴とする、請求項8に記載の静電容量型圧力センサー。

[請求項10] 第3貫通溝の上面の第1絶縁体基板および／または下面の第2絶縁体基板における1部の領域に圧力を導入する圧力伝達孔が形成されており、および／または第3貫通溝の上面の第1絶縁体基板および／または下面の第2絶縁体基板における1部の領域に圧力を導入する圧力伝達孔が形成されていることを特徴とする、請求項8に記載の静電容量型圧力センサー。

[請求項11] 導電体基板は、高濃度不純物元素を有する低抵抗のN型シリコン基板、高濃度不純物元素を有する低抵抗のP型シリコン基板、導電性ゴム基板、導電性高分子材料基板、銅やアルミニウム等の金属基板から選択された基板であり、および／または

第1面絶縁体基板は、ガラス基板、石英基板、透明プラスチック基板、高分子材料基板、セラミック基板から選択された基板であり、および／または

第2面絶縁体基板は、ガラス基板、石英基板、透明プラスチック基板、高分子材料基板、セラミック基板から選択された基板であることを特徴とする請求項1～10のいずれかの項に記載の静電容量型圧力センサー。

[請求項12] 上面（第1面）および下面（第2面）を有する2.0mm以下の厚みを持つ導電体基板の第2面に1.0mm以下の厚みを持つ絶縁体基板（第2面絶縁体基板）とを付着させた複合基板を作製する工程、

前記導電体基板の第1面側にパターンニングされた感光性膜を用いて導電体基板の第1面から第2面に貫通し第2面絶縁体基板に達する貫通溝を形成する工程、

前記導電体基板の第1面側に1.0mm以下の厚みを持つ絶縁体基板（第1面絶縁体基板）を付着させ、前記貫通溝の1部または全部を閉空間とする工程

を含む静電容量型圧力センサーの製造方法であって、

隣接する2つの貫通溝により挟まれた導電体側壁を静電容量素子の電極として用い、前記隣接する2つの貫通溝内部の圧力差により前記導電体側壁電極が変形することによる静電容量素子の電気容量が変化することをを用いた静電容量型圧力センサーの製造方法。

[請求項13] 導電体基板は、高濃度不純物元素を有する低抵抗のN型シリコン基板、高濃度不純物元素を有する低抵抗のP型シリコン基板、導電性ゴム基板、導電性高分子材料基板、銅やアルミニウム等の金属基板から選択された基板であり、および／または、

第1面絶縁体基板は、ガラス基板、石英基板、透明プラスチック基板、高分子材料基板、セラミック基板から選択された基板であり、および／または、

第2面絶縁体基板は、ガラス基板、石英基板、透明プラスチック基板、高分子材料基板、セラミック基板から選択された基板であることを特徴とする、請求項12に記載の静電容量型圧力センサーの製造方法。

[請求項14] 上面（第1面）側に低濃度不純物領域を有し、その下側に下面（第2面）に達する逆導電型の高濃度不純物領域を有するシリコン基板において、第1面側から形成され第2面に達しない溝（第1面溝）および第2面側から形成され基板厚み方向に対して第1面側の低濃度不純物領域に達するが第1面には達しない溝（第2面溝）を有する静電容量型圧力センサーであって、

隣接する第1面溝O1および第2面溝Q2により挟まれたシリコン基板側壁(A1)を一方の静電容量素子の電極として用い、第2面溝Q2を挟んで第1面溝O1と対向する第1面溝O2および第2面溝Q2により挟まれたシリコン基板側壁(A2)を他方の静電容量素子の電極として用い、第1面溝O1およびO2の圧力と第2面溝Q2の圧力差により前記シリコン基板側壁A1およびA2が変形することにより、第2面溝Q2における静電容量素子の電気容量が変化することによって圧力検出を行うことを特徴とする静電容量型圧力センサーであり、

前記第1面溝O1およびO2は第2面溝によって囲まれていて、シリコン基板の上面(第1面)側における低濃度不純物領域を有するシリコン基板によって支持されていることを特徴とする静電容量型圧力センサー。

[請求項15]

上面(第1面)側に低濃度不純物領域を有し、その下側に下面(第2面)に達する逆導電型の高濃度不純物領域を有するシリコン基板において、第1面側から形成され第2面に達する貫通溝(第1面貫通溝R1)および第2面側から形成され基板厚み方向に対して第1面側の低濃度不純物領域に達するが第1面には達しない溝(第2面溝)を有する静電容量型圧力センサーであって、

隣接する第1面貫通溝R1および第2面溝Q2により挟まれたシリコン基板側壁(A1)を一方の静電容量素子の電極として用い、第2面溝Q2を挟んで第1面貫通溝R1と対向する第1面貫通溝R2および第2面溝Q2により挟まれたシリコン基板側壁(A2)を他方の静電容量素子の電極として用い、第1面貫通溝R1およびR2の圧力と第2面溝Q2の圧力差により前記シリコン基板側壁A1およびA2が変形することにより、第2面溝Q2における静電容量素子の電気容量が変化することによって圧力検出を行うことを特徴とする静電容量型圧力センサーであり、

前記第1面貫通溝R1およびR2は第2面溝によって囲まれていて、シリコン基板の上面（第1面）側における低濃度不純物領域を有するシリコン基板によって支持されていることを特徴とする静電容量型圧力センサー。

[請求項16] 第1面貫通溝R1およびR2の第2面側は絶縁基板が付着して閉じられていることを特徴とする、請求項15に記載の静電容量型圧力センサー。

[請求項17] 第2面溝Q2側の上部における低濃度不純物領域には、これと逆導電型の高濃度不純物拡散層を形成しないことを特徴とする静電容量型圧力センサーであって、第2面溝Q2側とは異なる第2面貫通溝の上部における低濃度不純物領域（B領域）における上面およびそれにつながる第1面溝O1およびO2、或いは第1面貫通溝R1およびR2の側壁における低濃度不純物領域にこれと逆導電型の高濃度不純物拡散層を形成するとともに、前記B領域における上面に形成された高濃度不純物拡散層に接続する電極・配線（C電極・配線）を形成し、第2面溝Q2側の第1面溝O1および第1面溝O2あるいは、第1面貫通溝R1および第1面貫通溝R2の側壁における高濃度不純物（低抵抗）領域であるシリコン半導体基板と、第1面溝O1および第1面溝O2あるいは、第1面貫通溝R1およびR2の側壁における高濃度不純物（低抵抗）領域であるシリコン半導体基板を通じて前記C電極・配線と電氣的に接続していることを特徴とする、請求項14～16のいずれかに記載の静電容量型圧力センサー。

[請求項18] 第2面溝Q2側の上部における低濃度不純物領域の第1面には、これと逆導電型の高濃度不純物拡散層を形成しないことを特徴とする静電容量型圧力センサーであって、第2面溝Q2側とは異なる第2面貫通溝の上部における低濃度不純物領域（B領域）における上面およびそれにつながる第1面溝O1およびO2、或いは第1面貫通溝R1およびR2の側壁における低濃度不純物領域にこれと逆導電型の高濃度不

純物拡散層を形成するとともに、前記B領域における上面に形成された高濃度不純物拡散層に接続する電極・配線（C電極・配線）を形成し、第2面溝Q2側の第1面溝O1および第1面溝O2あるいは、第1面貫通溝R1および第1面貫通溝R2の側壁における高濃度不純物（低抵抗）領域であるシリコン半導体基板と、第1面溝O1および第1面溝O2あるいは、第1面貫通溝R1およびR2の側壁における高濃度不純物（低抵抗）領域であるシリコン半導体基板を通じて前記C電極・配線と電氣的に接続していることを特徴とする、請求項14～16のいずれかの項に記載の静電容量型圧力センサー。

[請求項19] 低濃度不純物領域は高濃度不純物を有する低抵抗シリコン基板上にエピタキシャル成長法により形成した領域であることを特徴とする、請求項14～18のいずれかの項に記載の静電容量型圧力センサー。

[請求項20] 低濃度不純物領域は高濃度不純物を有する低抵抗シリコン基板上に高濃度不純物を有する高抵抗シリコン基板を貼り合わせることによって形成された領域であることを特徴とする、請求項14～18のいずれかの項に記載の静電容量型圧力センサー。

[請求項21] 第1面溝O1およびO2或いは、第1面貫通溝R1およびR2の低濃度不純物領域には、これと逆導電型の不純物拡散層を、回転イオン注入法またはプリデポ法により導入した高濃度不純物層から熱処理により拡散させて作成したものであることを特徴とする、請求項14～20のいずれかの項に記載の静電容量型圧力センサー。

[請求項22] トランジスタ等の半導体デバイスが形成されたシリコン基板と同一のシリコン基板に搭載されていることを特徴とする、請求項14～21のいずれかの項に記載の静電容量型圧力センサー。

[請求項23] 上面（第1面）側に低濃度不純物領域を有し、その下側に下面（第2面）に達する逆導電型の高濃度不純物領域を有するシリコン基板において、

第1面側から第2面側に達しない溝（第1面溝）を形成する工程、お

よび

第2面側から第1面側の低濃度不純物領域に達するが第1面には達しない溝（第2面溝）を形成する工程を含むことを特徴とする、静電容量型圧力センサーの製造方法であって、

隣接する第1面溝O1および第2面溝Q2により挟まれたシリコン基板側壁（A1）を一方の静電容量素子の電極として用い、第2面溝Q2を挟んで第1面溝O1と対向する第1面溝O2および第2面溝Q2により挟まれたシリコン基板側壁（A2）を他方の静電容量素子の電極として用い、第1面溝O1およびO2の圧力と第2面溝Q2の圧力差により前記シリコン基板側壁A1およびA2が変形することにより、第2面溝Q2における静電容量素子の電気容量が変化することによって圧力検出を行うことを特徴とする静電容量型圧力センサーの製造方法であり、

前記第1面溝O1およびO2は第2面溝によって囲まれていて、シリコン基板の上面（第1面）側における低濃度不純物領域を有するシリコン基板によって支持されていることを特徴とする静電容量型圧力センサーの製造方法。

[請求項24]

上面（第1面）側に低濃度不純物領域を有し、その下側に下面（第2面）に達する逆導電型の高濃度不純物領域を有するシリコン基板において、

第1面側から第2面に達する貫通溝（第1面貫通溝）を形成する工程、および

第2面側から第1面側の低濃度不純物領域に達するが第1面には達しない溝（第2面溝）を形成する工程を含むことを特徴とする、静電容量型圧力センサーの製造方法であって、

隣接する第1面貫通溝（第1面貫通溝R1）および第2面溝（第2面溝Q2）により挟まれたシリコン基板側壁（A1）を一方の静電容量素子の電極として用い、第2面溝Q2を挟んで第1面貫通溝R1と対

向する第1面貫通溝R2および第2面溝Q2により挟まれたシリコン基板側壁(A2)を他方の静電容量素子の電極として用い、第1面貫通溝R1およびR2の圧力と第2面溝Q2の圧力差により前記シリコン基板側壁A1およびA2が変形することにより、第2面溝Q2における静電容量素子の電気容量が変化することによって圧力検出を行うことを特徴とする静電容量型圧力センサーの製造方法であり、前記第1面貫通溝R1およびR2は第2面溝によって囲まれていて、シリコン基板の上面(第1面)側における低濃度不純物領域を有するシリコン基板によって支持されていることを特徴とする静電容量型圧力センサーの製造方法。

[請求項25] 第1面(主面)および第2面(裏面)からなる基板において、隣接する複数の凹部(第1凹部および第2凹部)が基板中に形成され、前記隣接する凹部に挟まれた基板側壁をダイヤフラムとする圧力センサーであって、隣接する複数の凹部(第1凹部および第2凹部)の間の圧力差によって前記基板側壁が変形することにより前記凹部内の静電容量が変化することを用いて、前記隣接する複数の凹部(第1凹部および第2凹部)の間の圧力差を検出することを特徴とする圧力センサー。

[請求項26] 前記基板側壁は前記基板の第1面または第2面に垂直または略垂直(第1面または第2面に対して傾きが20度以下、好適には10度以下、もっと好適には5度以下)であることを特徴とする請求項25に記載の圧力センサー。

[請求項27] 前記隣接する複数の凹部(第1凹部および第2凹部)において、前記第1凹部は前記基板の第1面側を開口部として第1面側から形成され、前記第2凹部は前記基板の第2面側を開口部として第2面側から形成されたものであることを特徴とする請求項25または26に記載の圧力センサー。

[請求項28] 前記第1凹部は前記基板の第2面側に貫通する貫通溝であり、および

／または前記第2凹部は前記基板の第1面側に貫通する貫通溝であることを特徴とする請求項27に記載の圧力センサー。

[請求項29] 前記隣接する複数の凹部（第1凹部および第2凹部）は、前記基板の第1面側を開口部として第1面側から形成されたものであることを特徴とする請求項25または26に記載の圧力センサー。

[請求項30] 前記隣接する複数の凹部（第1凹部および第2凹部）は、前記基板の第2面側に貫通する貫通溝であることを特徴とする請求項29に記載の圧力センサー。

[請求項31] 前記基板はポリマーであり、前記凹部はインプリント法により形成されることを特徴とする請求項25～30のいずれかの項に記載の圧力センサー。

[請求項32] 半導体基板上に形成された絶縁体膜内に形成された複数の凹部を有する圧力センサーであって、隣接する2つの凹部（第1凹部および第2凹部）に挟まれた絶縁体膜側壁をダイヤフラムとし、前記凹部内の対向する側面に形成された対向電極を有する圧力センサーにおいて、前記2つの凹部（第1凹部および第2凹部）の間の圧力差によって前記絶縁体膜側壁が変形することにより、前記凹部内の対向電極間の静電容量の変化を用いて、前記2つの凹部（第1凹部および第2凹部）の間の圧力差を検出することを特徴とする圧力センサー。

[請求項33] 前記絶縁体膜はポリマーまたはセラミックであり、前記凹部はインプリント法により形成されることを特徴とする請求項32に記載の圧力センサー。

[請求項34] 前記絶縁体膜は半導体基板内に形成した凹部に形成されていることを特徴とする請求項32または33に記載の圧力センサー。

[請求項35] 前記凹部の開口部は薄板で被われていることを特徴とする、請求項32～34のいずれかの項に記載の圧力センサー。

[請求項36] 前記凹部を被っている薄板の一部に前記凹部内に圧力を伝達する圧力伝達孔が開いていることを特徴とする、請求項35に記載の圧力セン

サー。

- [請求項37] 半導体基板の厚み方向に形成された複数の溝部を有する半導体装置において、隣接する複数の溝部の1つの溝部（第1溝部）内の空間の圧力と、これと隣接する溝部（第2溝部）内の空間の圧力によって、第1溝部と第2溝部の間の側壁（隔壁）が変形することを利用した圧力センサー、あるいは、
- 半導体基板の厚み方向に形成された複数の溝部を有する半導体装置において、隣接する複数の溝部の1つの溝部（第1溝部）内の空間の圧力と、これと隣接する溝部（第2溝部）内の空間の圧力によって、第1溝部と第2溝部の間の側壁（隔壁）が変形することを利用した圧力センサーを有する半導体装置。
- [請求項38] 第1溝部内および／または第2溝部内の容量変化、あるいは第1貫通孔内および／または第2貫通孔内の容量変化により、圧力検出をする静電容量型圧力センサーを有する特許請求の範囲第37項記載の半導体装置。
- [請求項39] 前記側壁（隔壁）に形成されたピエゾ抵抗の抵抗変化により圧力検出をするピエゾ抵抗型圧力センサーを有する特許請求の範囲第37項に記載の半導体装置。
- [請求項40] 第1溝部、あるいは第1貫通孔の開口部をキャップにより気密にして一定の圧力に保持したことを特徴とする、特許請求の範囲第37項～第39項のいずれかの項に記載の半導体装置。
- [請求項41] 第1溝部、あるいは第1貫通孔の開口部に1つまたは複数の圧力導入孔を設けたキャップを取り付けたことを特徴とする、特許請求の範囲第37項～第40項のいずれかの項に記載の半導体装置。
- [請求項42] 第2溝部、第2貫通孔の開口部に1つまたは複数の圧力導入孔を設けたキャップを取り付けたことを特徴とする、特許請求の範囲第37項～第41項のいずれかの項に記載の半導体装置。
- [請求項43] 第2溝部に対して第1溝部と対向する、第2溝部に隣接する第3の溝

部（第3溝部）を有する半導体装置において、第1溝部内および第3溝部内は同じ圧力になり、この圧力は第2溝部内の圧力と異なり、第1溝部と第2溝部との間の側壁（隔壁）において第1溝部側壁に第1の電極が形成され、第3の溝部と第2の溝部との間の側壁（隔壁）において第3の溝部側壁に第2の電極が形成され、あるいは第2貫通孔に対して第1貫通孔と対向する、第2貫通孔に隣接する第3の貫通孔（第3貫通孔）を有する半導体装置において、第1貫通孔内および第3貫通孔内は同じ圧力になり、この圧力は第2貫通孔内の圧力と異なり、第1貫通孔と第2貫通孔との間の側壁（隔壁）において第1貫通孔側壁に第1の電極が形成され、第3の貫通孔と第2の貫通孔との間の側壁（隔壁）において第3の貫通孔側壁に第2の電極が形成され、第1の電極と第2の電極の間で容量が形成されていることを特徴とする、特許請求の範囲第37項～第42項のいずれかの項に記載の半導体装置。

- [請求項44] 第1溝部、あるいは第1貫通孔の対向する2つの側壁に分離された2つの電極を有し、これらの2つの電極間で第1溝部内空間容量、あるいは第1貫通孔内空間容量が形成されていることを特徴とする、特許請求の範囲第37項～第43項のいずれかの項に記載の半導体装置。
- [請求項45] 第2溝部、あるいは第2貫通孔の対向する2つの側壁に分離された2つの電極を有し、これらの2つの電極間で第2溝部内空間容量、あるいは第2貫通孔内空間容量が形成されていることを特徴とする、特許請求の範囲第37項～第44項のいずれかの項に記載の半導体装置。
- [請求項46] 2つ以上の容量が並列または直列に接続していることを特徴とする、特許請求の範囲第37項～第45項のいずれかの項に記載の半導体装置。
- [請求項47] 前記piezo抵抗は薄膜抵抗であることを特徴とする請求項39項～第46項のいずれかの項に記載の圧力センサー。

- [請求項48] 前記ピエゾ抵抗はプリデポ法またはイオン注入法により形成した拡散抵抗であるか、または薄膜抵抗であることを特徴とする請求項39項～第46項のいずれかの項に記載の圧力センサー。
- [請求項49] 第1面（主面）および第2面（裏面）からなる基板において、隣接する複数の凹部が基板中に形成され、前記隣接する凹部に挟まれた基板側壁をダイヤフラムとする圧力センサーであって、前記基板側壁上に形成された第1導電体膜、前記第1導電体膜上に作成された圧電体膜、および前記圧電体膜上に形成された第2導電体膜を含み、前記隣接する複数の凹部内の異なる圧力差により前記基板側壁とともに前記圧電体膜が変形することにより発生する電位差を前記第1導電体膜および前記第2導電体膜を用いて測定することによって、前記2つの凹部（第1凹部および第2凹部）の間の圧力差を検出することを特徴とする圧力センサー。
- [請求項50] 圧力センサーは、前記基板側壁の両側に形成されていることを特徴とする、請求項49に記載の圧力センサー。
- [請求項51] 前記隣接する凹部の一方（第1凹部）は前記基板の第1面側から形成し、前記隣接する凹部の他方（第2凹部）は前記基板の第2面側から形成したものであることを特徴とする、請求項49または50のいずれかの項に記載の圧力センサー。
- [請求項52] 前記第1凹部は前記基板の第2面側に貫通しておらず、前記第2凹部は第2面側に貫通していないことを特徴とする、請求項51に記載の圧力センサー。
- [請求項53] 前記隣接する凹部（第1凹部および第2凹部）はともに前記基板の第1面側から形成したものであるか、あるいは前記隣接する凹部（第1凹部および第2凹部）はともに前記基板の第2面側から形成したものであることを特徴とする、請求項49または50のいずれかの項に記載の圧力センサー。
- [請求項54] 前記隣接する凹部（第1凹部および第2凹部）は第1面側から第2面

側に貫通した貫通溝であるか、あるいは前記隣接する凹部（第1凹部および第2凹部）は第2面側から第1面側に貫通した貫通溝であることを特徴とする、請求項49または50のいずれかの項に記載の圧力センサー。

[請求項55] 前記基板はポリマーであり、前記ポリマー内にインプリント法を用いて前記凹部を形成することを特徴とする、請求項49～54のいずれかの項に記載の圧力センサー。

[請求項56] 前記基板側壁の両側に形成された圧力センサーにおいて、前記基板の第1面側に形成され前記第1面側に開口した第1凹部側の第1導電体膜および第2導電体膜と接続する引き出し電極パッドは前記基板の第1面側に形成されており、前記基板の第2面側に形成され前記第2面側に開口した第2凹部側の第1導電体膜（第3導電体膜）および第2導電体膜（第4導電体膜）と接続する引き出し電極パッドは前記基板の第2面側に形成されていることを特徴とする、請求項49～55、67～79のいずれかの項に記載の圧力センサー。

[請求項57] 前記基板内に複数の圧力センサーが形成されている場合において、複数の圧力センサーが接続されており、同じ極性の電位を有する導電体膜および／または電極は接続されて電位を増大させていることを特徴とする、請求項49～56のいずれかの項に記載の圧力センサー。

[請求項58] 半導体基板上に形成された絶縁体膜内に形成された複数の凹部を有する圧力センサーであって、かつ、隣接する2つの凹部（第1凹部および第2凹部）に挟まれた絶縁体膜側壁をダイヤフラムとし、前記絶縁体膜側壁の側面に形成された第1導電体膜、前記第1導電体膜上に形成された圧電体膜、および前記圧電体膜上に形成された第2導電体膜を有する圧力センサーであって、前記2つの凹部（第1凹部および第2凹部）の間の圧力差によって前記絶縁体膜側壁およびその上に形成した前記圧電体膜が変形することにより、前記圧電体膜の両側の面に発生した電位差を前記第1導電体および前記第2導電体を通して測定

することによって、前記2つの凹部（第1凹部および第2凹部）の間の圧力差を検出することを特徴とする圧力センサー。

[請求項59] 第1導電体膜、前記第1導電体膜上に形成された圧電体膜、および前記圧電体膜上に形成された第2導電体膜は、前記絶縁体膜側壁の両方の側面に形成されていることを特徴とする請求項82に記載の圧力センサー。

[請求項60] 前記絶縁体膜はポリマーまたはセラミックまたはこれらの混合体であることを特徴とする請求項82または83に記載の圧力センサー。

[請求項61] 前記絶縁体膜内の凹部はインプリント法を用いて形成したものであることを特徴とする請求項84に記載の圧力センサー。

[請求項62] 前記絶縁体膜は半導体基板内に形成した凹部に形成されていることを特徴とする請求項58～61のいずれかの項に記載の圧力センサー。

[請求項63] 第1面（主面）および第2面（裏面）からなる基板において、隣接する、第1面側を開口部とする第1凹部および第2面側を開口部とする第2凹部により挟まれた基板側壁をダイヤフラムとし、前記基板側壁上に形成された圧電体膜を有する圧力センサーにおいて、
第1凹部を形成する工程、
第1凹部側面に第1導電体膜を形成する工程、
前記第1導電体膜上に第1の圧電体膜を形成する工程、
前記圧電体膜上に第2導電体膜を形成する工程、
第1面上に第1凹部をカバーする第1の薄板を付着する工程、
第2凹部を形成する工程、
第2凹部側面に第3導電体膜を形成する工程、
前記第2導電体膜上に第2の圧電体膜を形成する工程、
前記第2の圧電体膜上に第4導電体膜を形成する工程、および
第2面上に第2凹部をカバーする第2の薄板を付着する工程、
を含むことを特徴とする圧力センサーの製造方法。

[請求項64] 前記第1凹部は前記基板の第2面側に貫通する貫通溝であることを特

徴とする請求項 8 7 に記載の圧力センサーの製造方法。

[請求項65] 前記第 2 凹部は前記基板の第 1 面側に貫通する貫通溝であることを特徴とする請求項 6 3 または 6 4 に記載の圧力センサーの製造方法。

[請求項66] 第 1 面（主面）および第 2 面（裏面）からなる圧電体基板において、隣接する複数の凹部が圧電体基板中に形成され、前記隣接する凹部に挟まれた圧電体基板側壁をダイヤフラムとする圧力センサーであって、前記圧電体基板側壁の一方の側面上に形成された第 1 導電体膜および前記圧電体基板側壁の他方の側面上に形成された第 2 導電体膜を含み、前記隣接する複数の凹部内の異なる圧力差により前記圧電体基板側壁が変形することによって発生する電位差を前記第 1 導電体膜および前記第 2 導電体膜を用いて検出することを特徴とする圧力センサー。

[請求項67] 前記隣接する凹部の一方（第 1 凹部）は前記基板の第 1 面側から形成し、前記隣接する凹部の他方（第 2 凹部）は前記基板の第 2 面側から形成したものであることを特徴とする、請求項 6 6 に記載の圧力センサー。

[請求項68] 前記第 1 凹部は前記基板の第 2 面側に貫通しておらず、前記第 2 凹部は第 2 面側に貫通していないことを特徴とする、請求項 6 7 に記載の圧力センサー。

[請求項69] 前記第 1 凹部は前記基板の第 2 面側に貫通し、および／または前記第 2 凹部は第 2 面側に貫通していることを特徴とする、請求項 6 7 に記載の圧力センサー。

[請求項70] 圧電体基板は圧電性ポリマーまたは圧電性セラミックであり、前記圧電性ポリマー内圧電性セラミック内にインプリント法を用いて前記凹部を形成することを特徴とする、請求項 6 6 ～ 6 9 のいずれかに記載の圧力センサー。

[請求項71] 半導体基板上に形成された圧電体膜内に形成された複数の凹部を有する圧力センサーであって、隣接する 2 つの凹部（第 1 凹部および第 2

凹部)に挟まれた圧電体膜側壁をダイヤフラムとする圧力センサーにおいて、前記2つの凹部(第1凹部および第2凹部)の間の圧力差によって前記圧電体膜側壁が変形することにより前記圧電体膜側壁の両側の面に発生した電位差を用いて、前記2つの凹部(第1凹部および第2凹部)の間の圧力差を検出することを特徴とする圧力センサー。

[請求項72] 前記圧電体膜はポリマーまたはセラミックまたはこれらの混合体であることを特徴とする請求項71に記載の圧力センサー。

[請求項73] 前記圧電体膜内の凹部はインプリント法を用いて形成したものであることを特徴とする請求項72に記載の圧力センサー。

[請求項74] 前記圧電体膜は半導体基板内に形成した凹部に形成されていることを特徴とする請求項73に記載の圧力センサー。

[請求項75] 半導体基板上に形成された絶縁体膜内に形成された複数の凹部を有する圧力センサーであって、隣接する2つの凹部(第1凹部および第2凹部)に挟まれた絶縁体膜側壁をダイヤフラムとし、隣接する複数の凹部(第1凹部および第2凹部)の間の圧力差によって前記絶縁体膜側壁が変形することにより前記絶縁体膜側壁上に形成されたピエゾ抵抗の抵抗が変化することを用いて、前記隣接する複数の凹部(第1凹部および第2凹部)の間の圧力差を検出することを特徴とする圧力センサー。

[請求項76] 前記絶縁体膜はポリマーであり、前記凹部はインプリント法により形成されることを特徴とする請求項75 1 3 0に記載の圧力センサー。

[請求項77] 前記ピエゾ抵抗は薄膜抵抗であることを特徴とする請求項75または76に記載の圧力センサー。

[請求項78] 第1凹部を有する第1基板および前記第1凹部の内サイズより小さな外サイズを有する第1凸部を持つ第2基板から構成される加速度センサーであって、前記第1凸部が前記第1凹部内に挿入された状態で前記第1基板および前記第2基板が付着し、前記第1凹部の内面および前記第1凸部の外面が離間して対向した構造であり、前記第1凸部お

よび第1凹部の間の静電容量の変化を用いて加速度を検出することを特徴とする加速度センサー。

[請求項79] 第1面から第2面に貫通する複数の貫通溝を有する基板を用いた媒体吐出デバイスにおいて、隣接する複数の貫通溝のうち少なくとも1つの貫通溝を媒体吐出用貫通溝とし、少なくとも1つの貫通溝を圧力が変化可能な貫通溝（圧力可変貫通溝）とし、前記圧力可変貫通溝内の圧力を変化させることによって、前記圧力可変貫通溝と前記媒体吐出用貫通溝との間の基板側壁が膨張または収縮することを用いて、前記媒体吐出用貫通溝内へ媒体を導入するか、あるいは前記媒体吐出用貫通溝内の媒体を前記媒体吐出用貫通溝から吐出することを特徴とする媒体吐出デバイス。

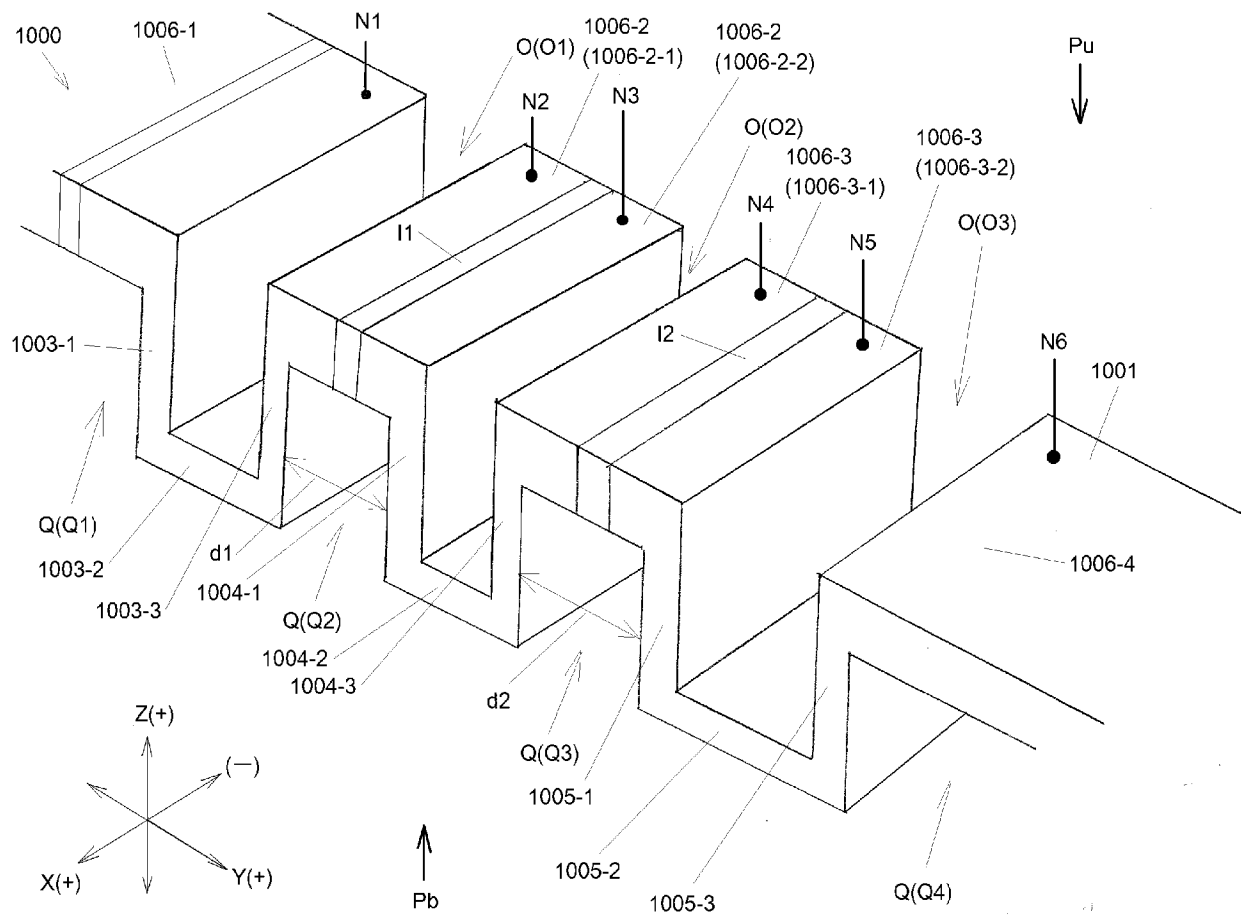
[請求項80] 第1面から第2面に貫通する複数の貫通溝を有する基板を用いた媒体を移動するポンプデバイスにおいて、隣接する複数の貫通溝のうち少なくとも1つの貫通溝を媒体吐出用貫通溝とし、少なくとも1つの貫通溝を圧力が変化可能な貫通溝（圧力可変貫通溝）とし、前記圧力可変貫通溝内の圧力を変化させることによって、前記圧力可変貫通溝と前記媒体吐出用貫通溝との間の基板側壁が膨張または収縮することを用いて、前記媒体吐出用貫通溝内へ媒体を導入するか、あるいは前記媒体吐出用貫通溝内の媒体を前記媒体吐出用貫通溝から吐出するとともに、複数の媒体吐出用貫通溝は前記媒体媒体吐出用貫通溝を被う前記基板の第1面に付着した第1の薄板および／または前記基板の第2面に付着した第2の薄板に形成された媒体流動通路により接続し、媒体が1つの媒体吐出用貫通溝から前記媒体流動通路を通り他方の媒体吐出用貫通溝へ移動することを特徴とするポンプデバイス。

[請求項81] 基板内に形成され入り口及び出口を有する第1凹部および第2凹部を含み、前記第1凹部および第2凹部の開口部は薄板でカバーされた熱交換器であって、熱媒体が第1凹部の入り口から入り、出口から出ていき、熱交換媒体が第2凹部の入り口から入り、出口から出ていき、

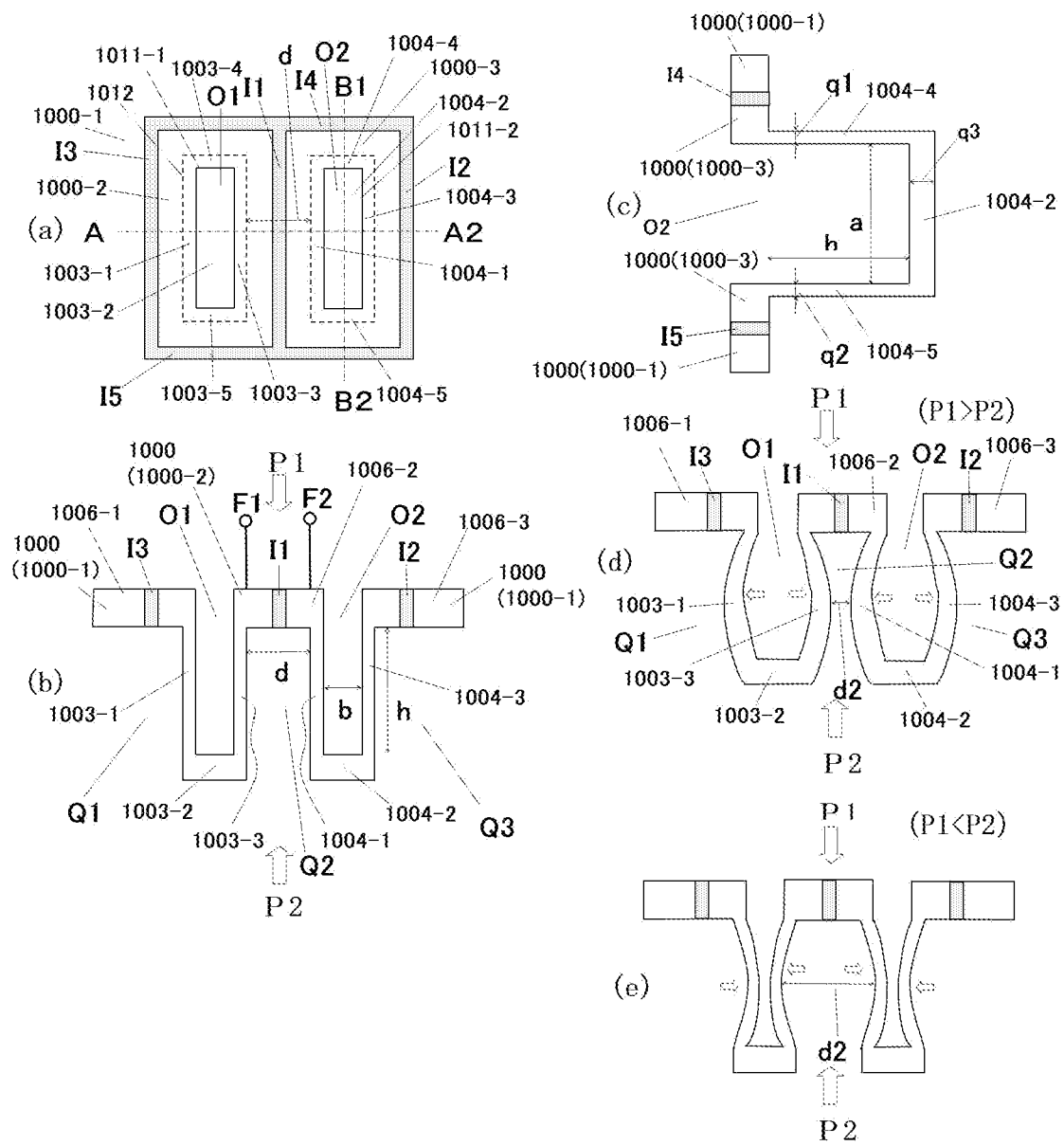
第1凹部は第2凹部と隣接し、第1凹部および第2凹部の間の基板側壁を通して第1凹部内の熱媒体の熱が第2凹部内の熱交換媒体に移動することを特徴とする熱交換器。

[請求項82] 第1面（表面）および第2面（裏面）を有する基板内に第1面に開口部を有する第1凹部、並びに第1凹部に隣接する第2凹部を有する音響トランスデューサーであって、前記第1凹部および第2凹部に挟まれた基板側壁をダイヤフラムとし、前記第1凹部へ導入された振動波により前記基板側壁が振動することによって前記基板側壁に形成された圧電素子に発生する電位の変化を検出するか、または前記基板側壁に形成された圧電素子に電圧を印加することによって前記基板側壁を振動させて前記第1凹部から振動波を発生することを特徴とする音響トランスデューサー。

[図1]

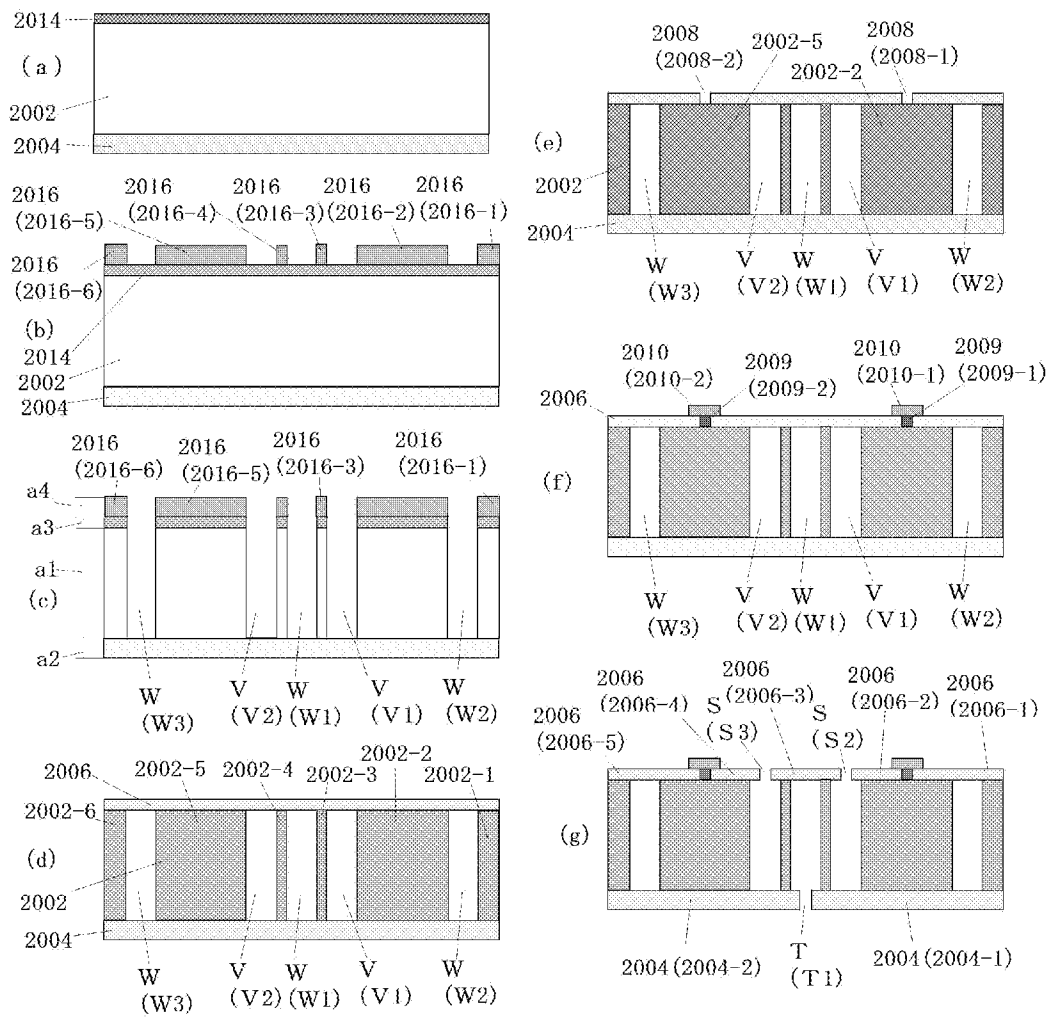


[図2]

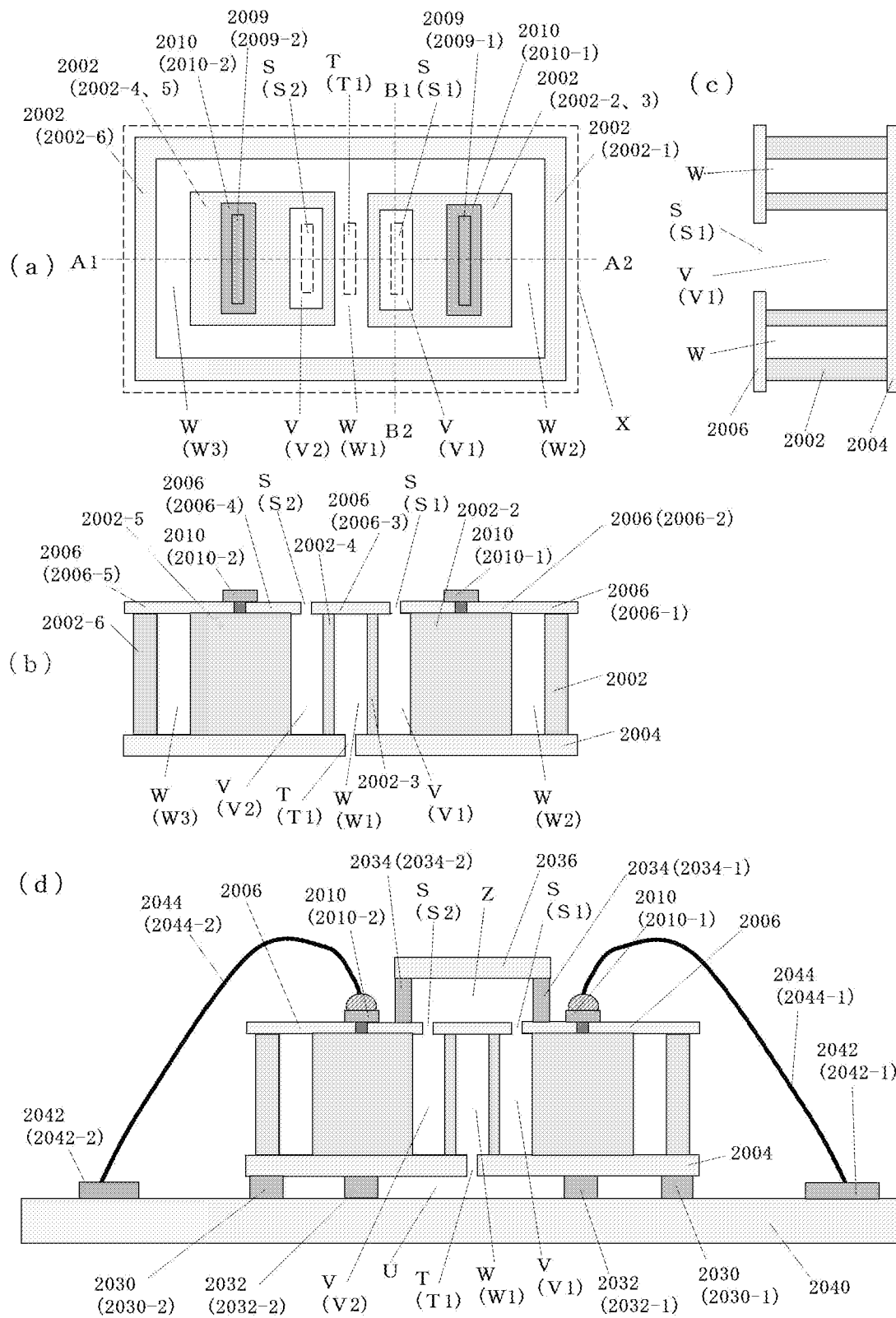


(d) is a cross-sectional view of a semiconductor device. It shows a U-shaped gate structure (81) on a substrate (82). The gate structure has a top layer (81-3) and a bottom layer (81-1, 81-2). The bottom layer is divided into two regions: 81-1 (left) and 81-2 (right). The top layer is labeled 81-3. The gate structure is surrounded by a dielectric layer (83). The substrate (82) has a top layer (82-1) and a bottom layer (82-2). The bottom layer (82-2) is divided into two regions: 82-1 (left) and 82-2 (right). The top layer (82-1) is labeled 82-1. The bottom layer (82-2) is labeled 82-2. The gate structure is surrounded by a dielectric layer (83). The substrate (82) has a top layer (82-1) and a bottom layer (82-2). The bottom layer (82-2) is divided into two regions: 82-1 (left) and 82-2 (right). The top layer (82-1) is labeled 82-1. The bottom layer (82-2) is labeled 82-2.

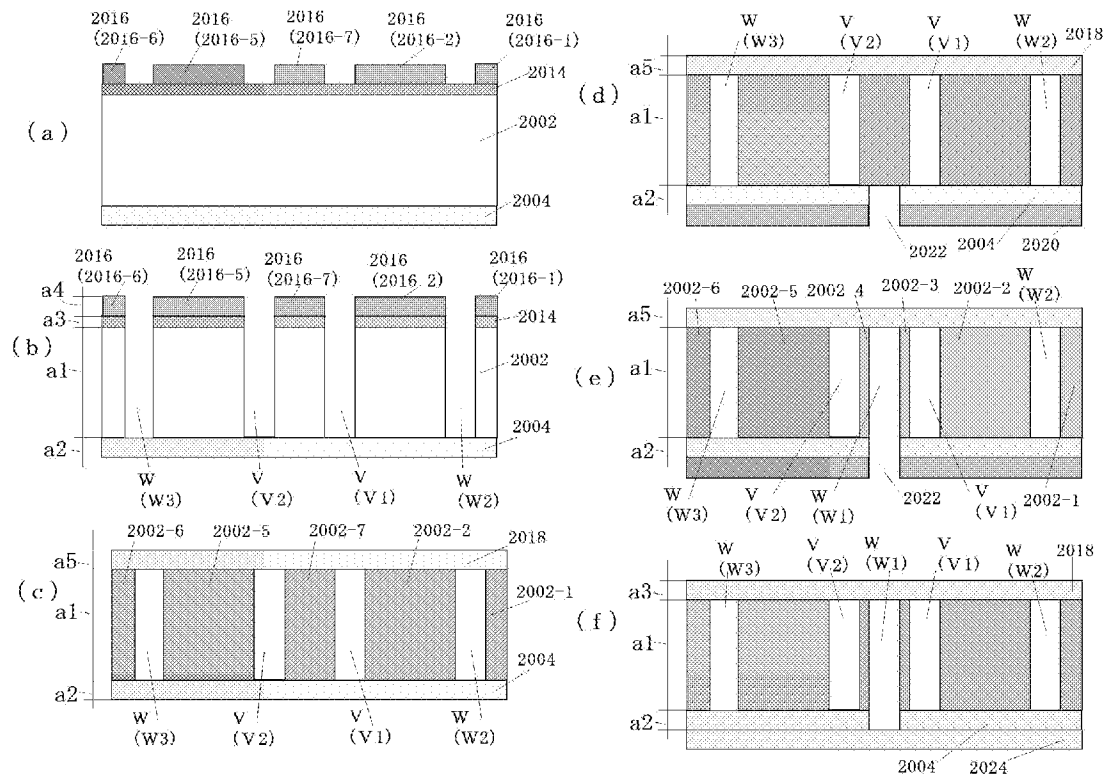
[図7]



[図8]



[図9]



[図10]

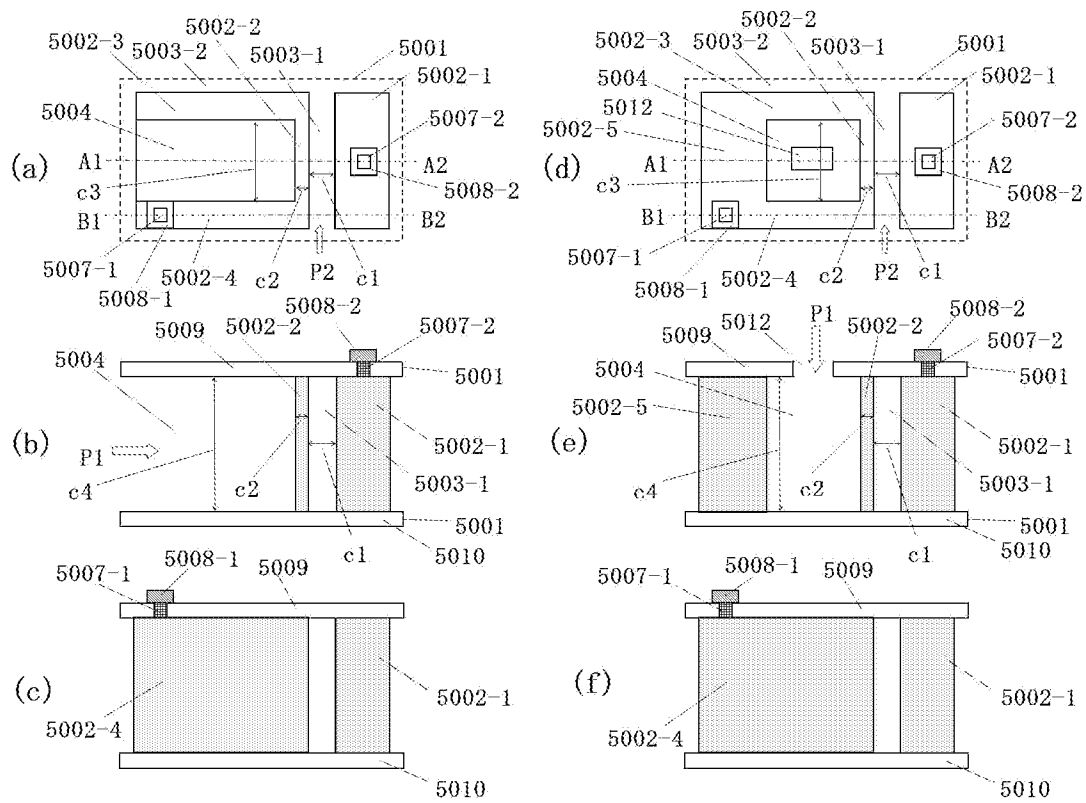
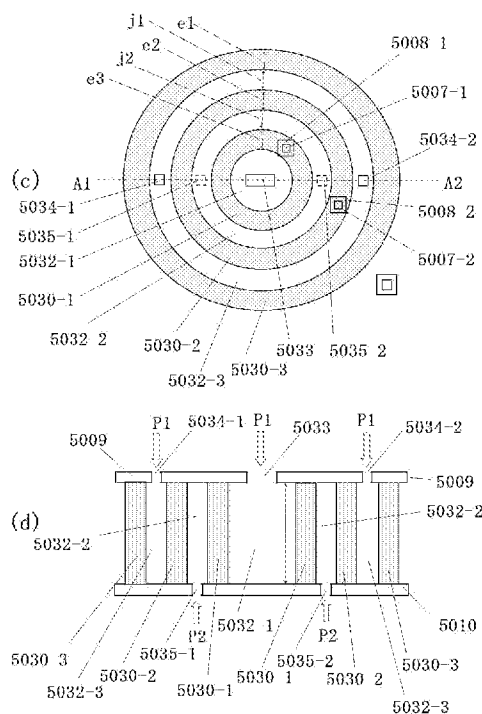
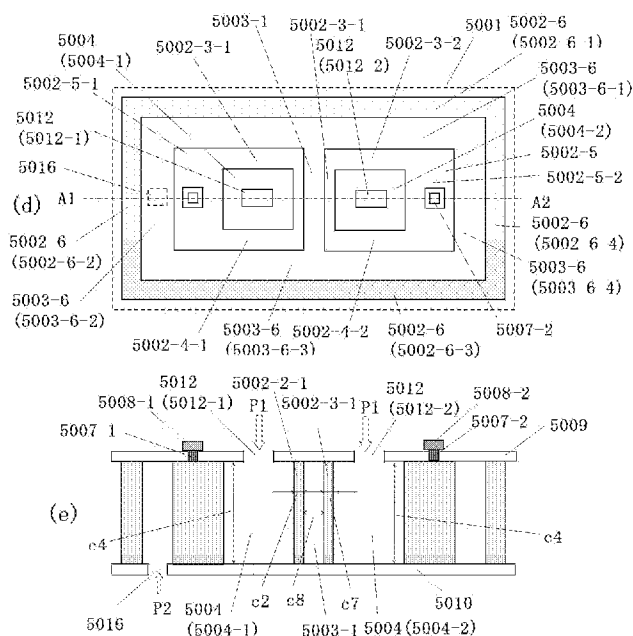


Figure 1 consists of three schematic diagrams labeled (a), (b), and (c), illustrating the structure of a micro-robot.

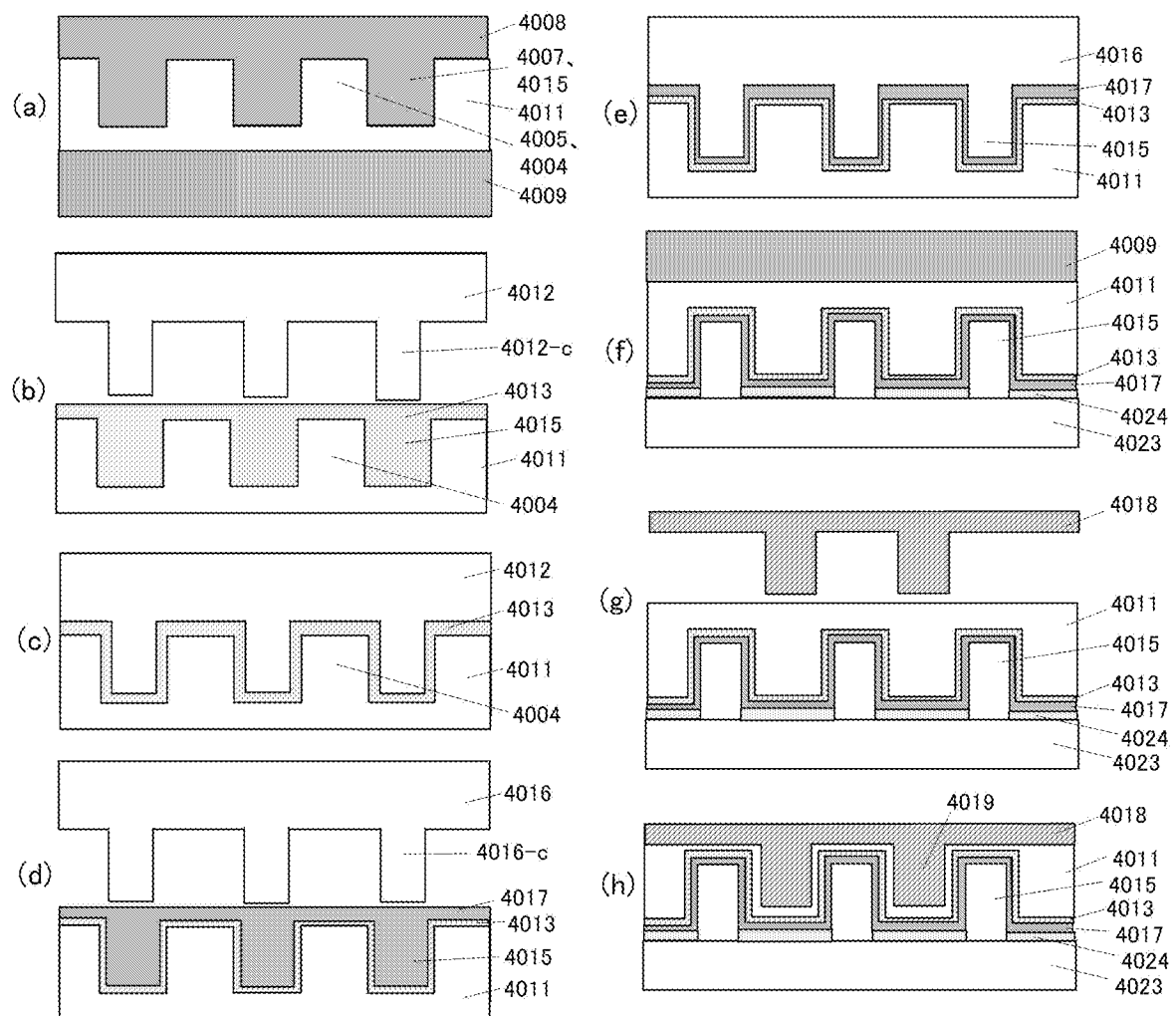
(a) Top view: This diagram shows the layout of the robot. Key components labeled include: 5004 (5004-1), 5002 5 1, 5012 (5012-1), A1, B1, 5002 2 1, 5003 1, 5012 (5012-2), 5002 3-1, 5001, 5002-5, 5004 (5004-2), A2, 5002 5 2, B2, 5007 1, 5008-1, 5002-4-1, P2, 5002 4 2, 5007 2, 5008-2, 5009, 5012 (5012-1), P1, 5002-2-i, 5012 (5012-2), 5002-5-1, 5004 (5004-1), c4, 5004 (5004-2), 5002-5-2, c4, 5007 1, 5008-1, 5003-1, 5010, 5008-2, 5007-2, and 5009.

(b) Side view: This diagram shows the vertical structure of the robot. Key components labeled include: 5004 (5004-1), 5002-5-1, 5004, c4, 5007 1, 5008-1, 5003-1, 5010, 5008-2, 5007-2, and 5009.

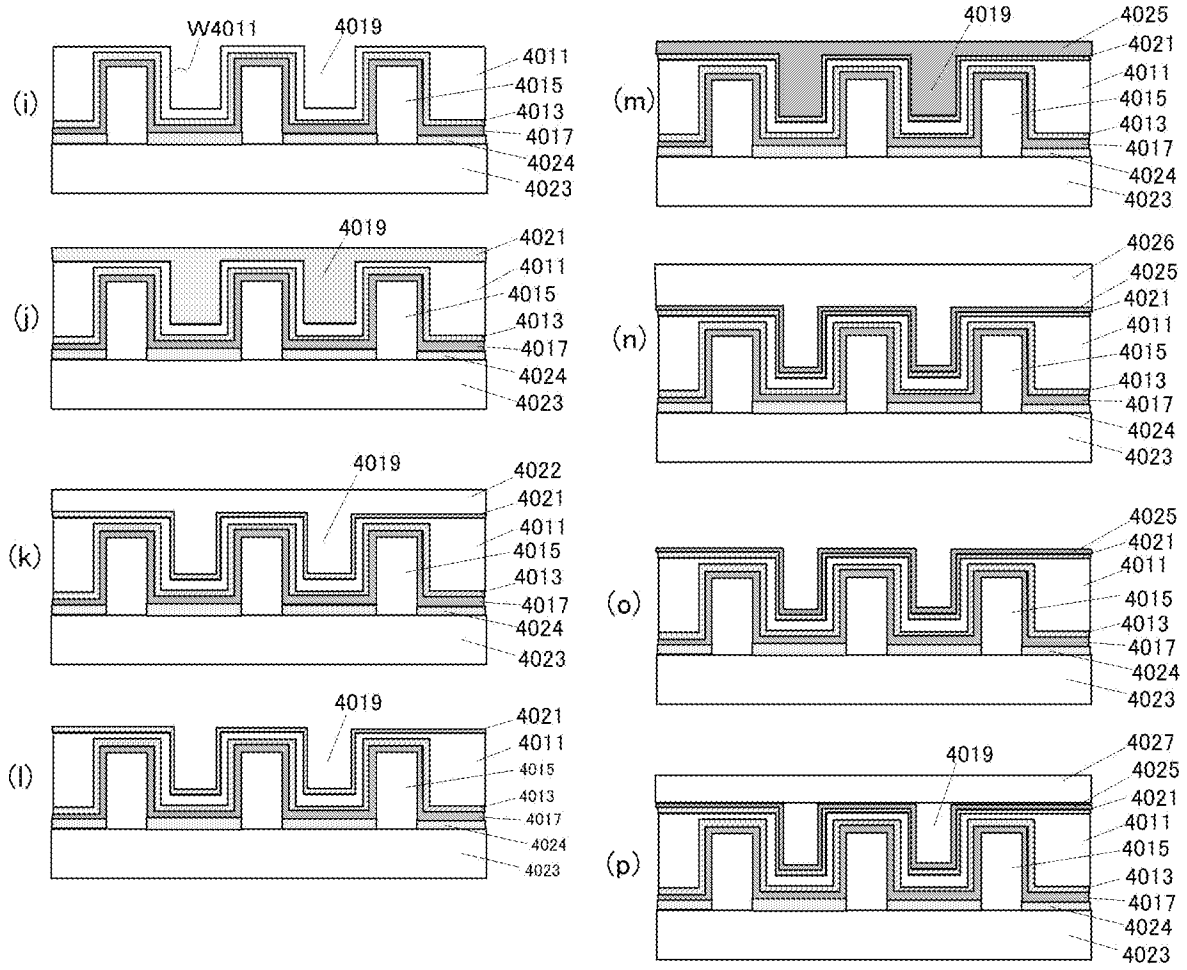
(c) Cross-sectional view: This diagram shows the internal structure of the robot. Key components labeled include: 5004 (5004-1), 5002-5-1, 5004, c4, 5007 1, 5008-1, 5003-1, 5010, 5008-2, 5007-2, and 5009.



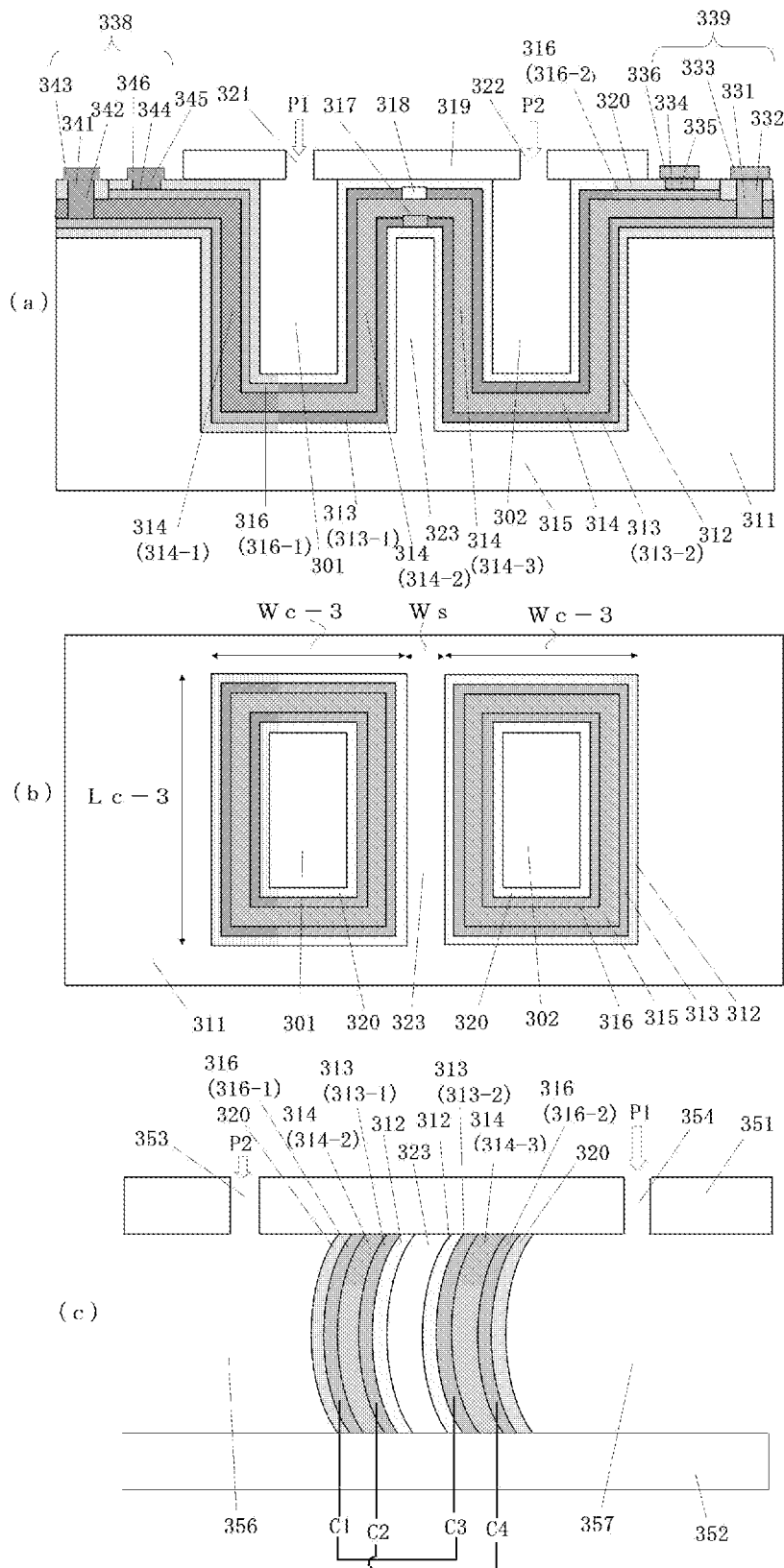
[図15-1]



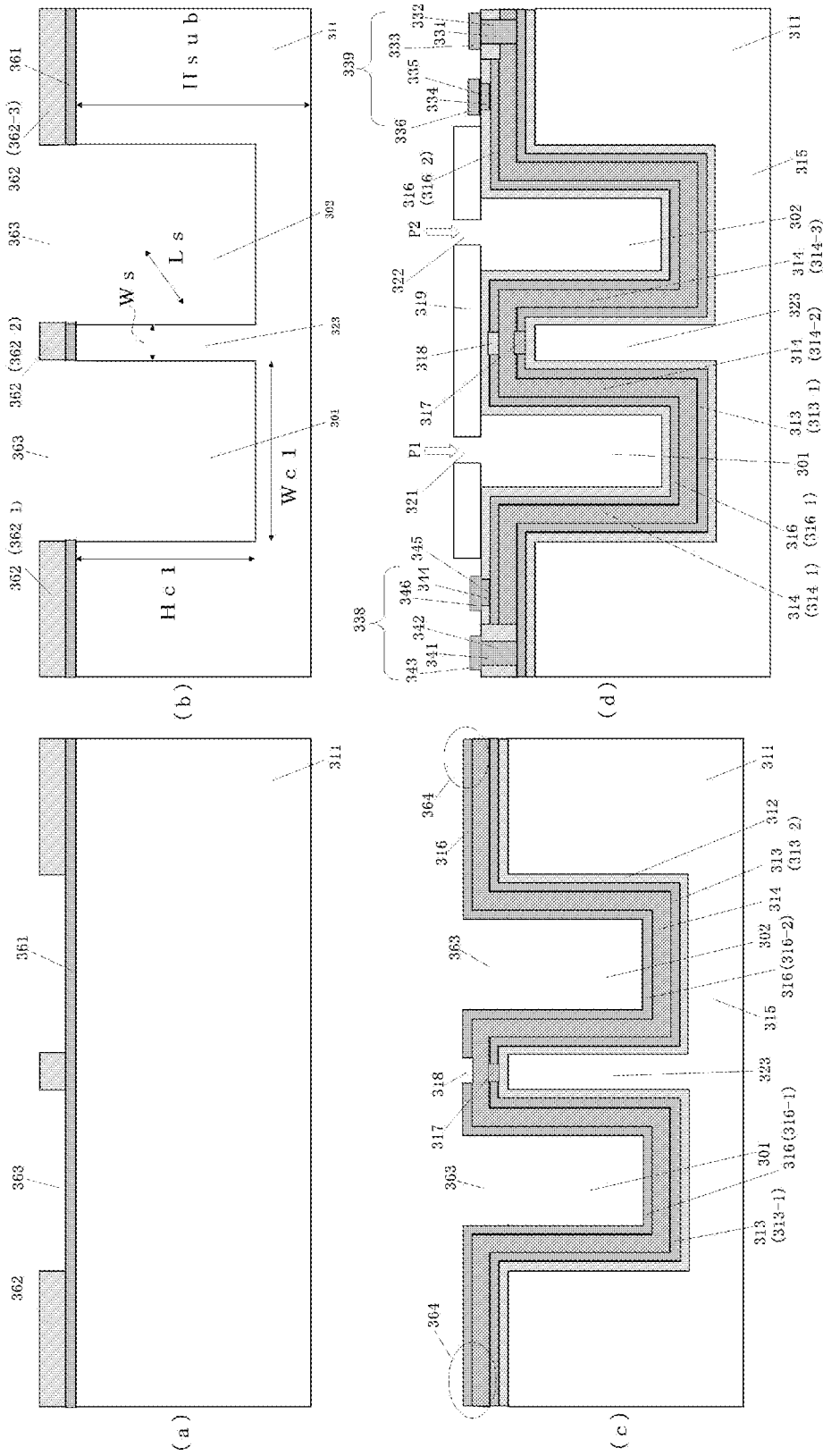
[図15-2]



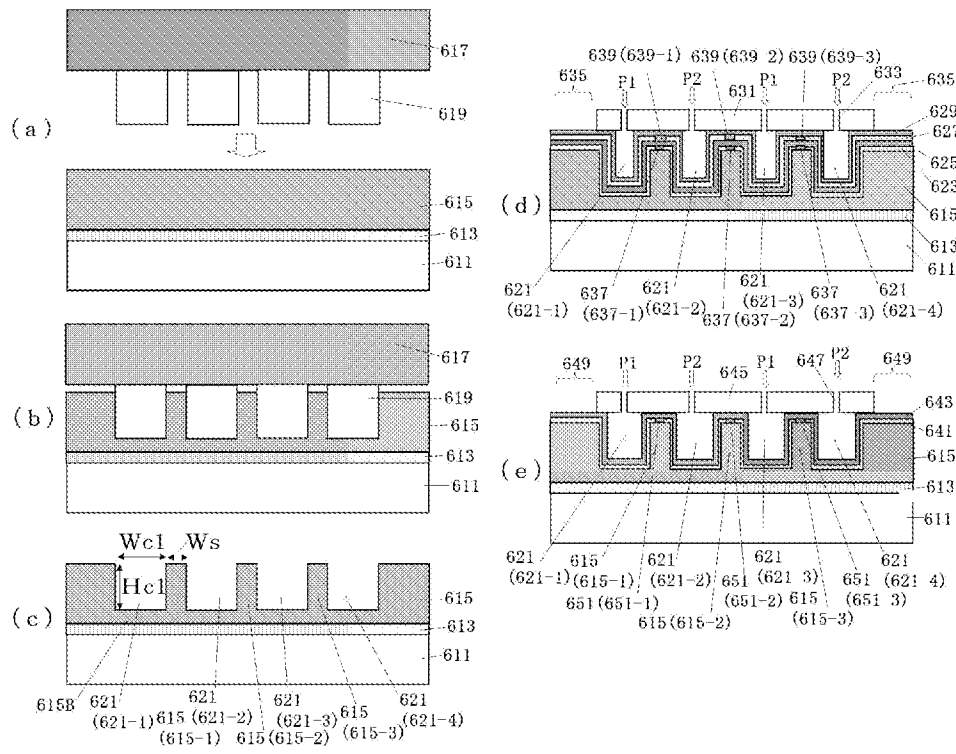
[図16]



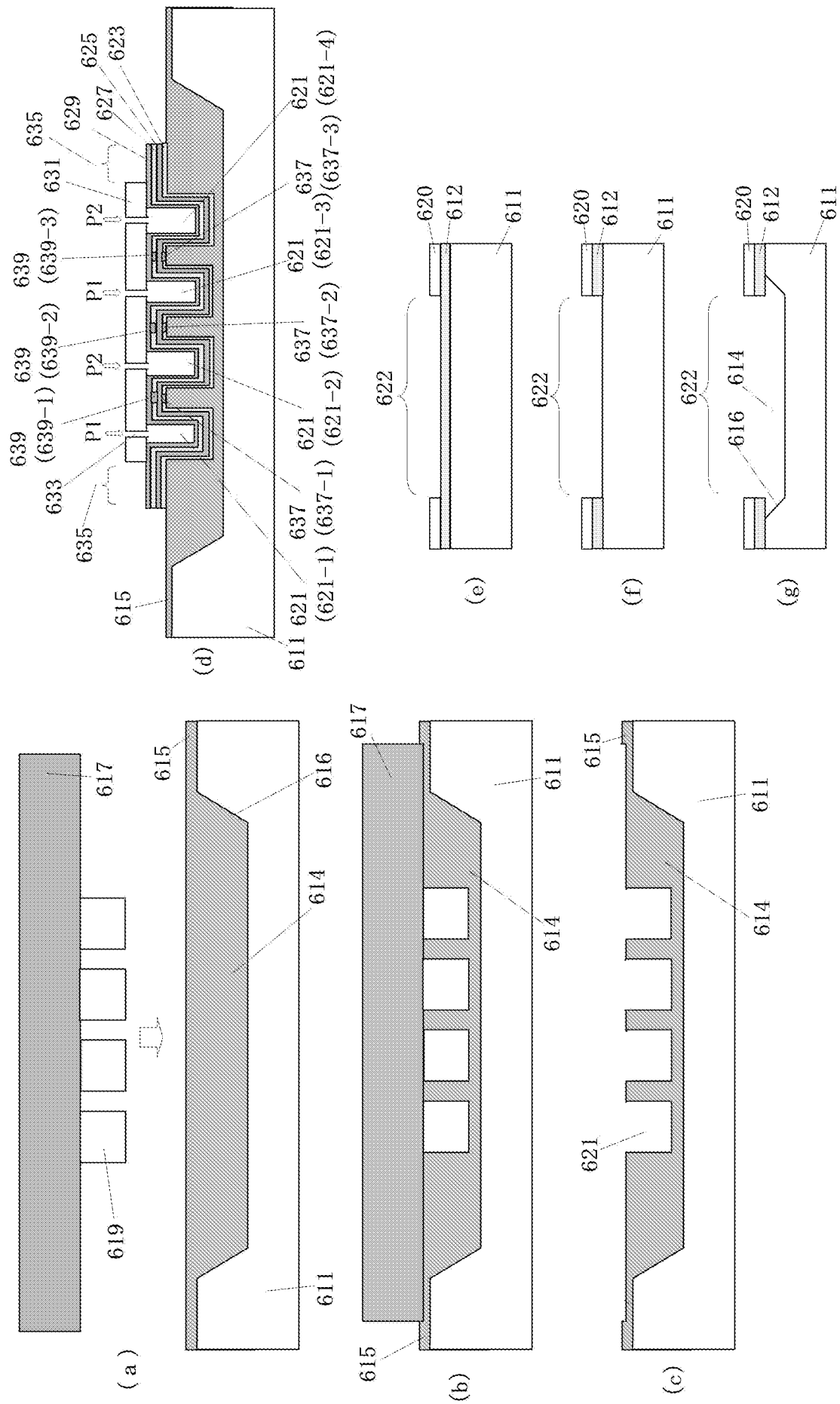
[図17]



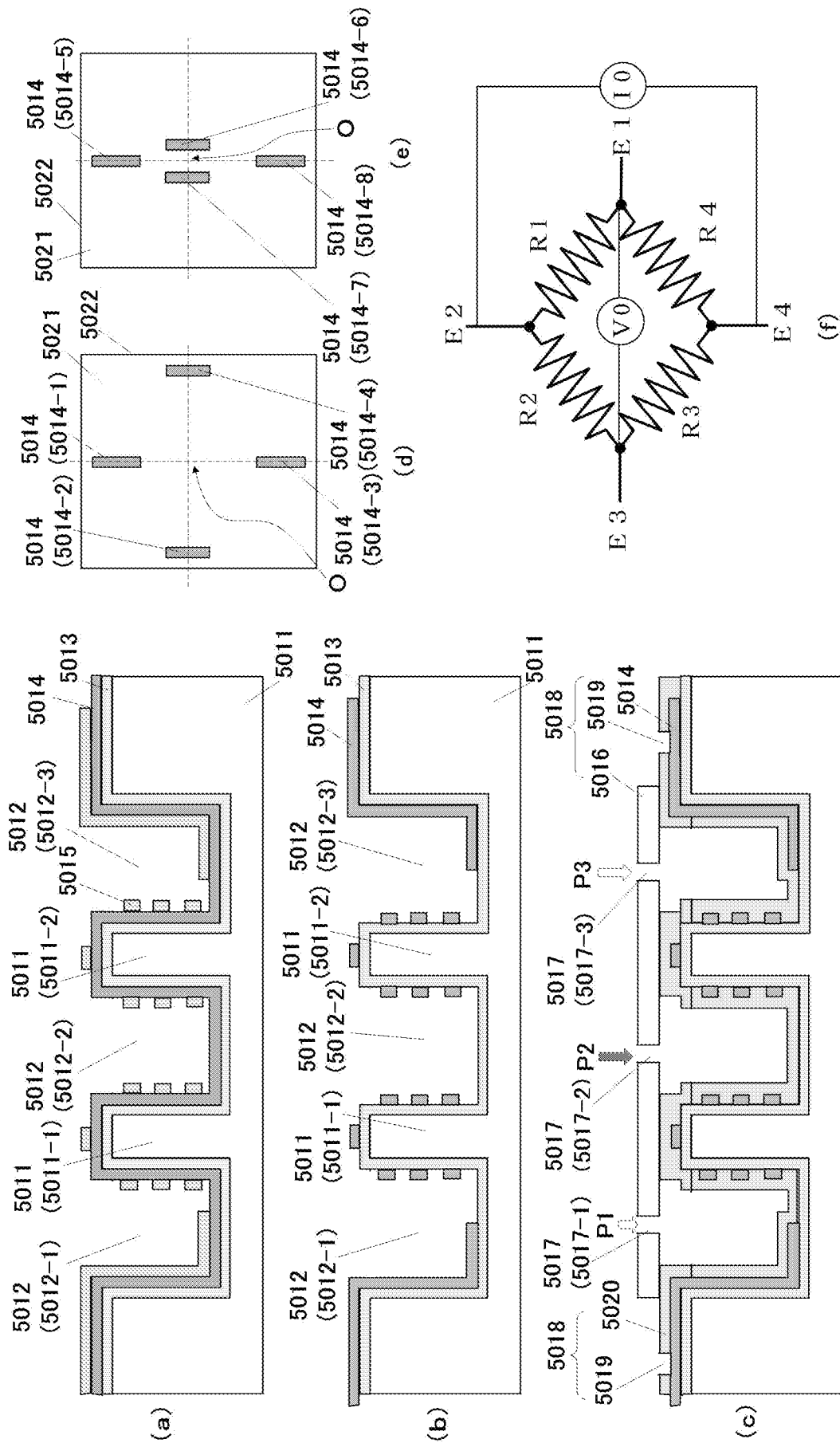
[図19]



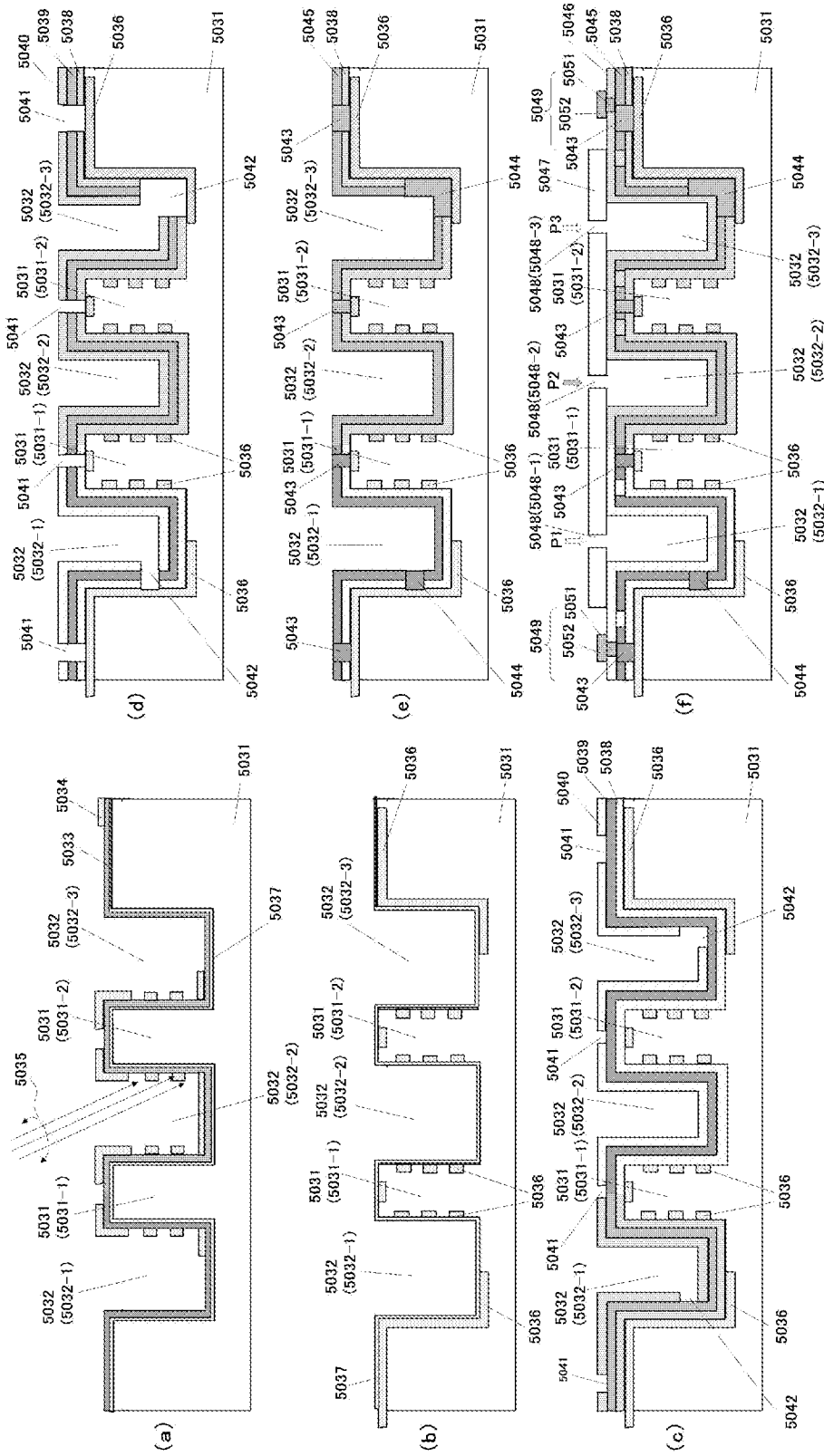
[図20]



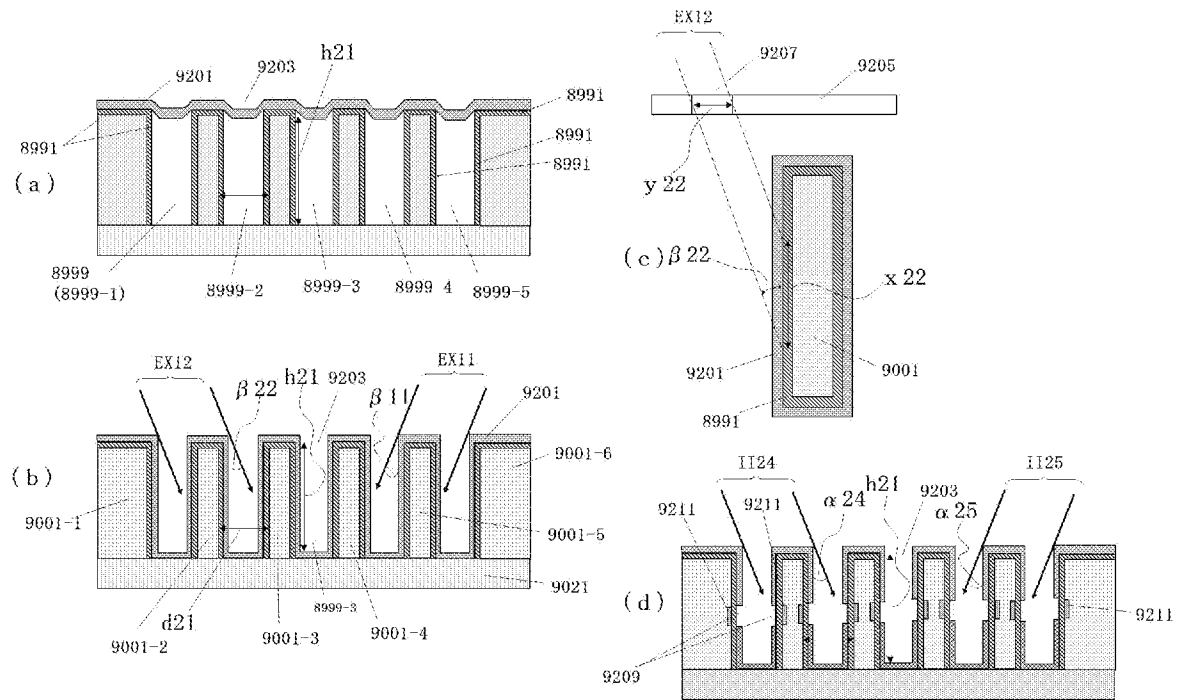
[図21]



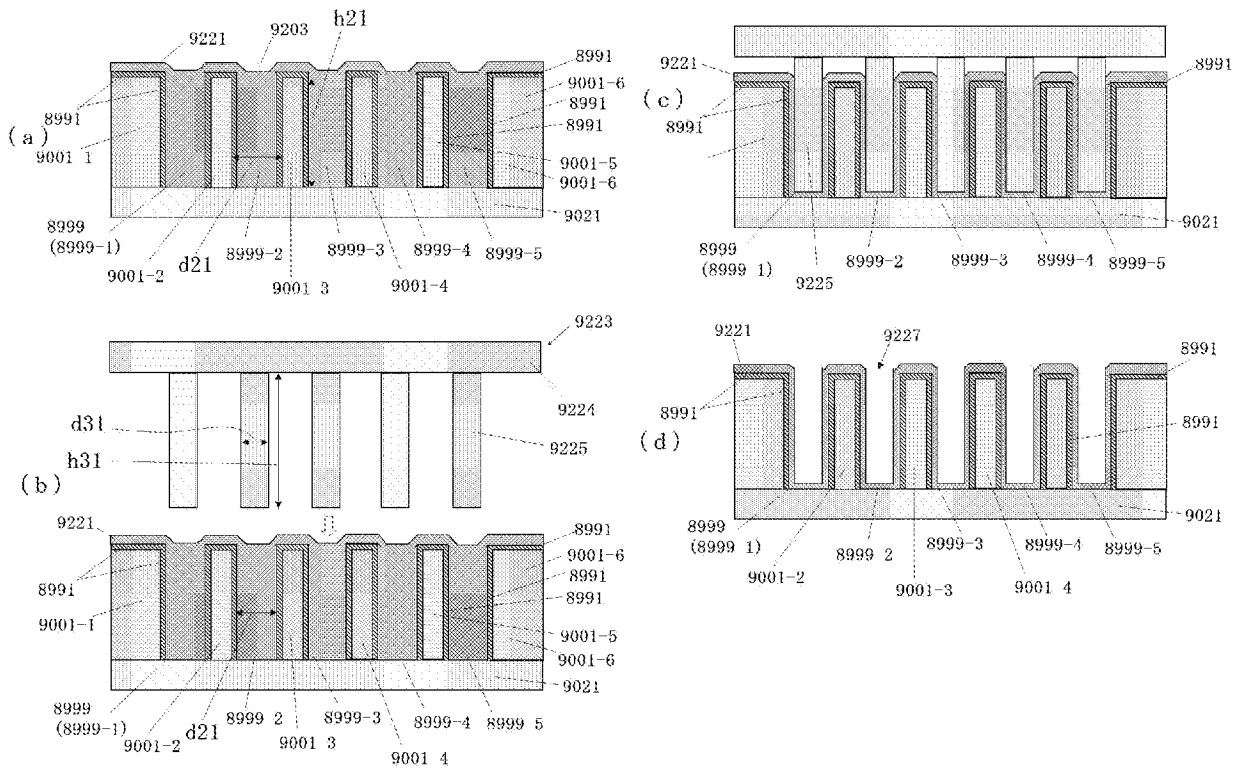
[図22]



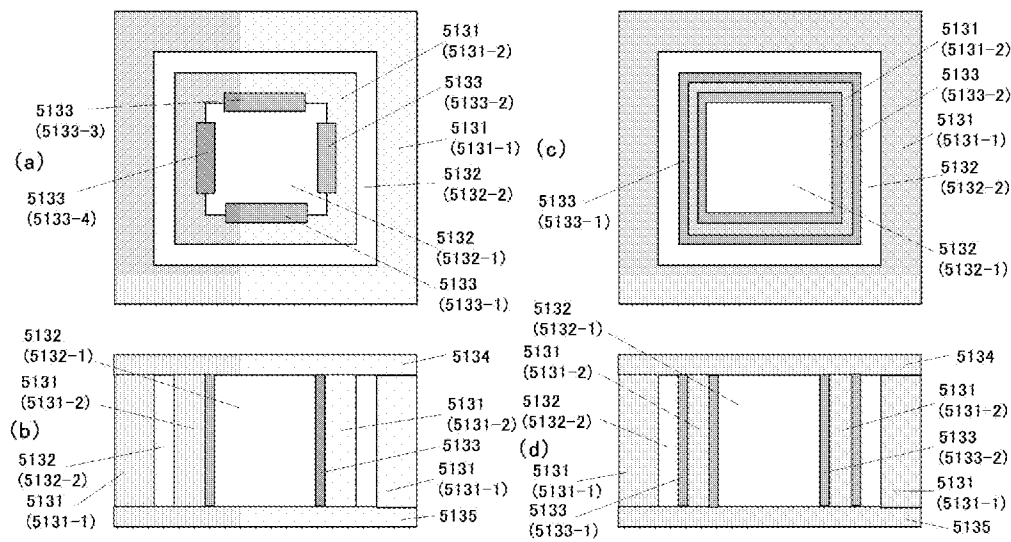
[図23]



[図24]



[図26]



[図27]

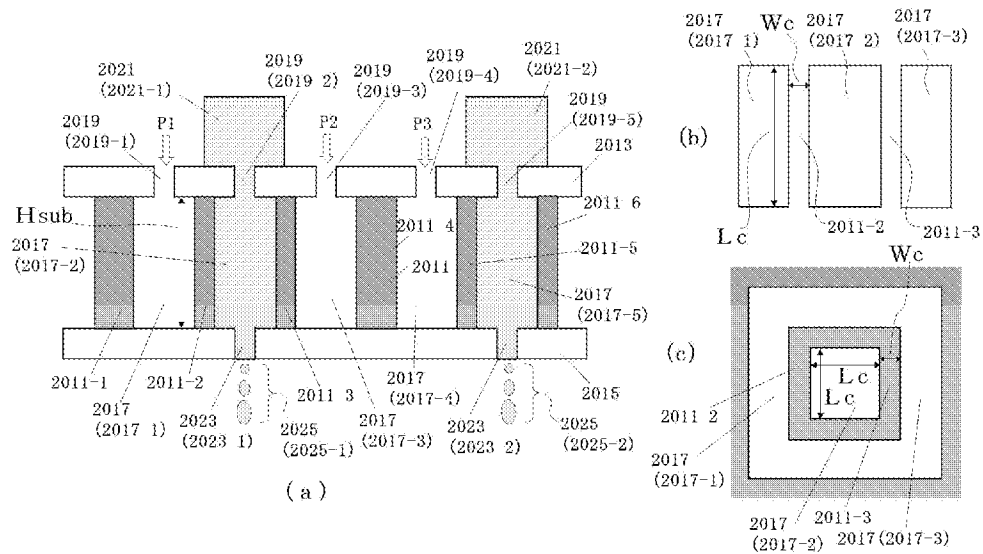
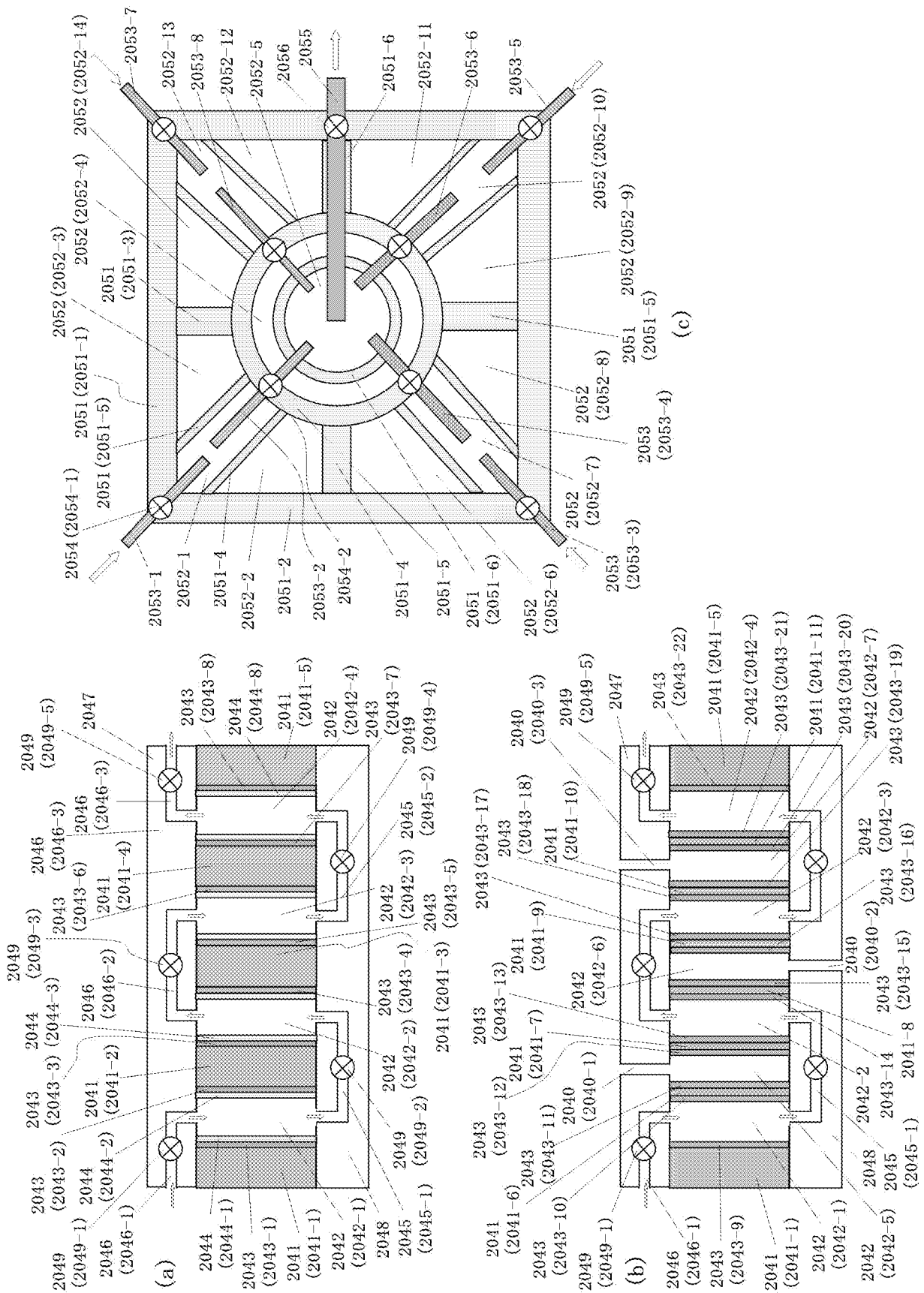
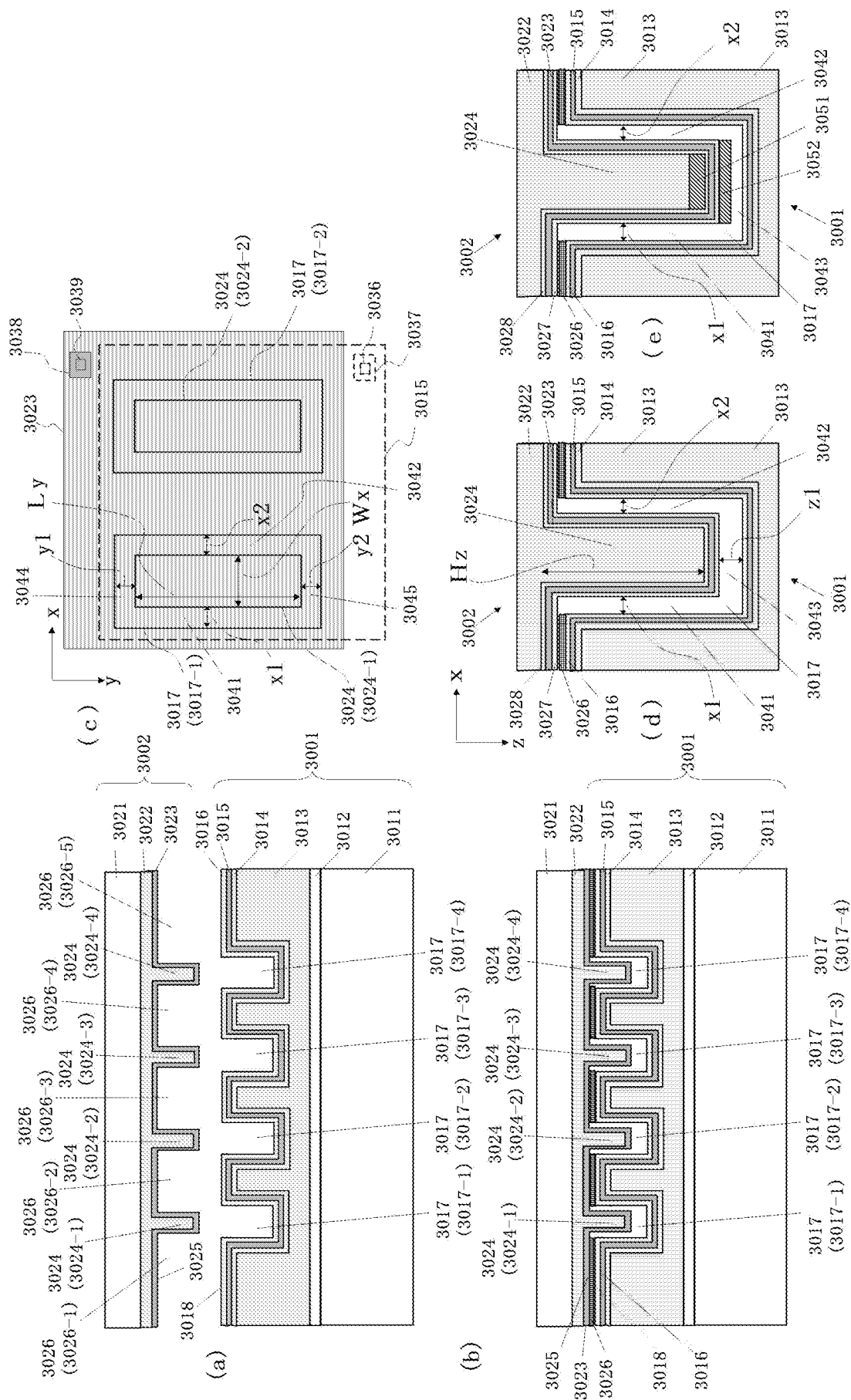


Figure 1 consists of three schematic diagrams labeled (a), (b), and (c).
 (a) Top view of the device. It shows a central circular region (2011) surrounded by a ring (2017) and a base (2015). The ring is divided into segments (2011-1 to 2011-6) and the base into segments (2017-1 to 2017-5). A central region (2021) is also shown. Labels include 2021 (2021-1), 2019 (2019-1), P1, P2, P3, 2019 (2019-2), 2019 (2019-3), 2019 (2019-4), 2021 (2021-2), 2019 (2019-5), 2013, 2011-6, 2011-5, 2017 (2017-5), 2011-4, 2011, 2011-3, 2017 (2017-3), 2017 (2017-4), 2023 (2023-2), 2015, 2023 (2023-1), 2011-2, 2017 (2017-1), and 2011-1.
 (b) Cross-sectional view of the device. It shows the central region (2011) and the ring (2017) with segments (2011-1 to 2011-6) and (2017-1 to 2017-5). A central region (2021) is also shown. Labels include 2019 (2019-1), P1, P2, P3, 2019 (2019-5), 2013, 2017 (2017-2), 2011-2, 2011-3, 2015, 2011-1, 2017 (2017-1), 2023 (2023-1), 2025 (2025-1), 2017 (2017-3), and 2023 (2023-2).
 (c) Detailed cross-sectional view of the central region (2011). It shows a grid of segments (2017-11 to 2017-18) with dimensions Lc1, Lc2, Lc3, and Wc. Labels include Lc3, Wc, Lc1, 2017-11, 2017-12, 2011, 2017-17, 2017-16, 2017-15, 2017-13, 2017-14, Wc, and 2017-18.

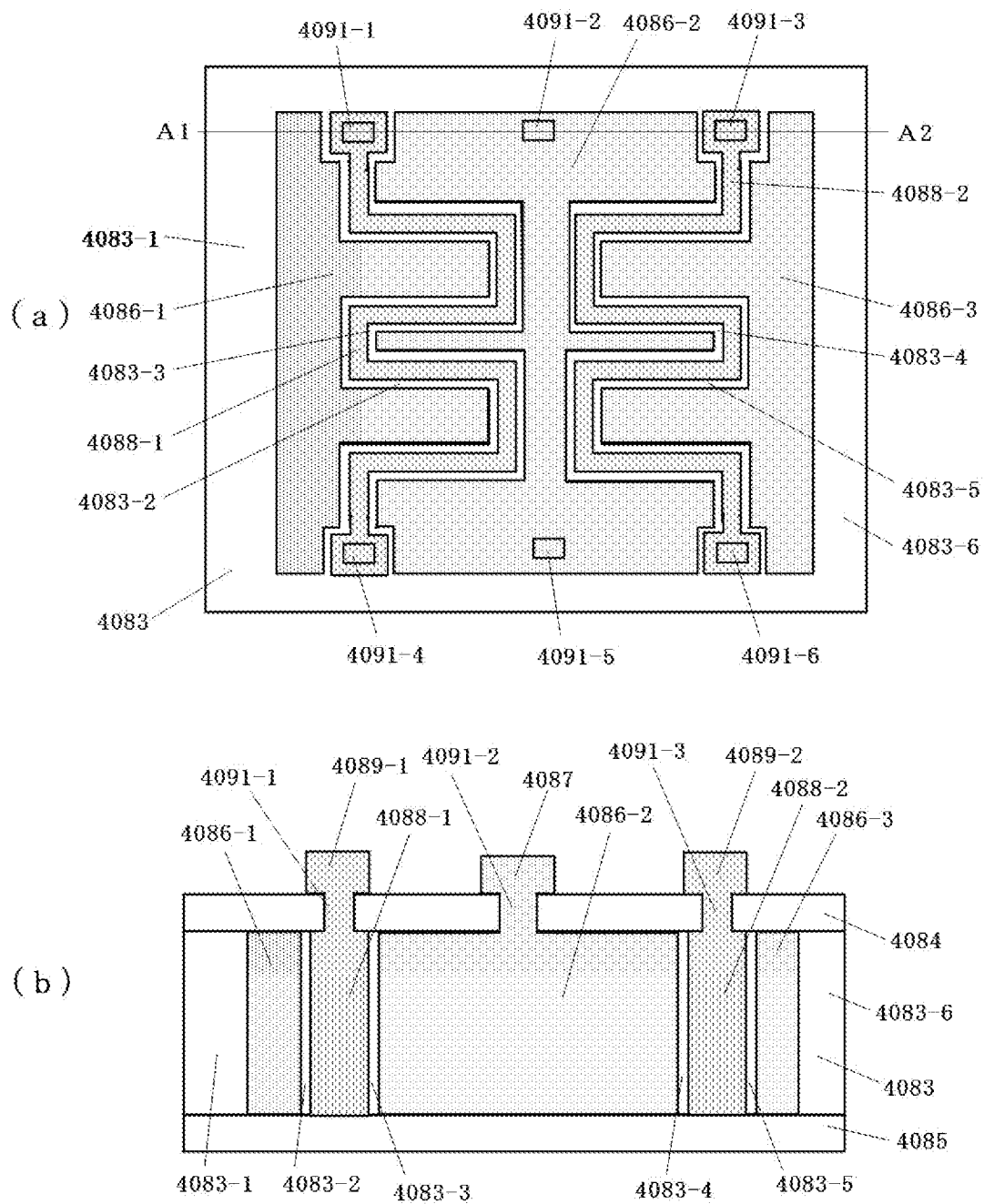
[図30]



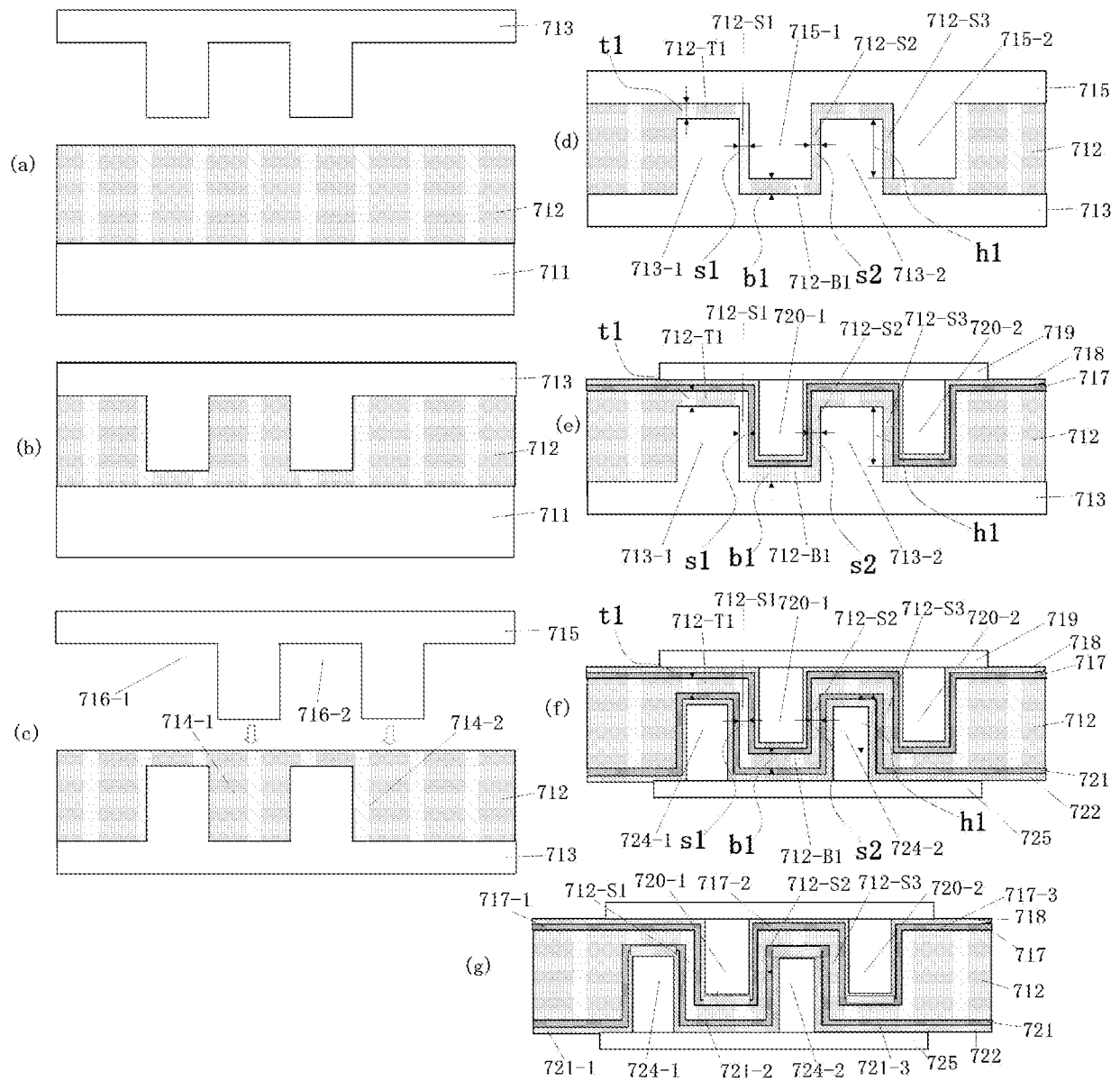
[図31]



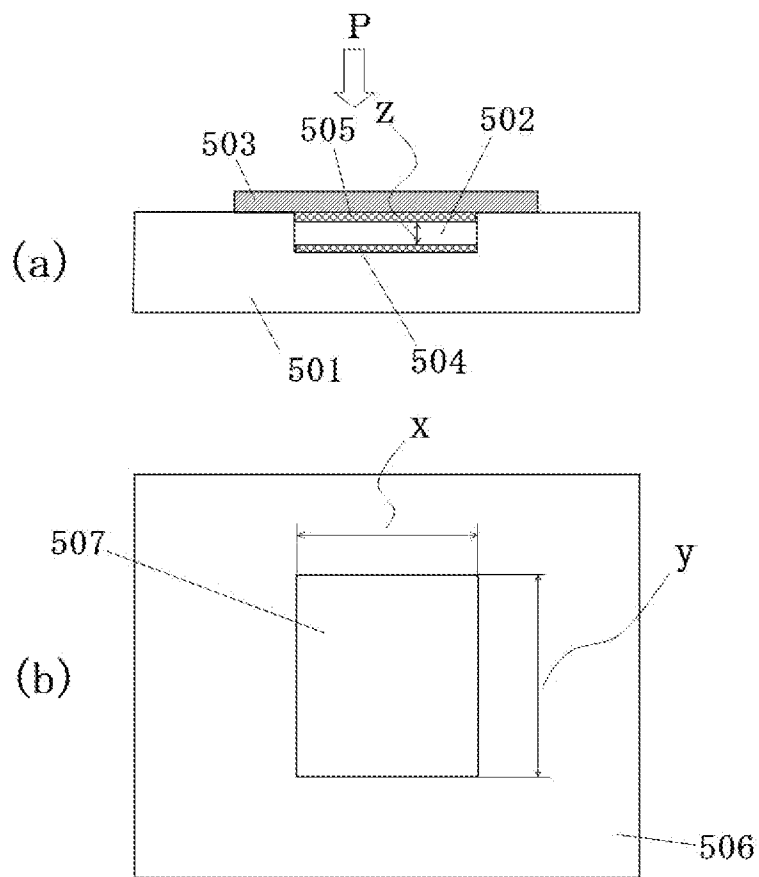
[図34]



[図35]



[図36]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/052087

A. CLASSIFICATION OF SUBJECT MATTER

See extra sheet.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01L9/00, B41J2/045, B41J2/055, G01L9/08, H01L29/84, H01L41/08, H01L41/09, H01L41/18, H01L41/187, H01L41/22, H01L41/39, H04R17/00, H04R17/02, H04R31/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2011-220885 A (Denso Corp.), 04 November 2011 (04.11.2011), paragraphs [0262] to [0264], [0277] to [0300], [0325] to [0342], [0394]; fig. 52, 56 to 66, 74 to 76 & DE 102011007217 A	1-13, 25, 37, 38
X	JP 11-220137 A (Denso Corp.), 10 August 1999 (10.08.1999), paragraphs [0007] to [0014]; fig. 1 to 4 (Family: none)	25, 37, 38
X	JP 63-175737 A (Nissan Motor Co., Ltd.), 20 July 1988 (20.07.1988), page 2, upper right column, line 14 to lower right column, line 1; fig. 1 to 3 (Family: none)	25, 37, 38

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
23 April, 2013 (23.04.13)

Date of mailing of the international search report
07 May, 2013 (07.05.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/052087

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 106108/1987 (Laid-open No. 13158/1989) (Nissan Motor Co., Ltd.), 24 January 1989 (24.01.1989), specification, page 4, line 14 to page 7, line 14; fig. 1 to 4 (Family: none)	25, 37, 38

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/052087

Continuation of A. CLASSIFICATION OF SUBJECT MATTER

(International Patent Classification (IPC))

*G01L9/00(2006.01)i, B41J2/045(2006.01)i, B41J2/055(2006.01)i,
G01L9/08(2006.01)i, H01L29/84(2006.01)i, H01L41/08(2006.01)i,
H01L41/09(2006.01)i, H01L41/18(2006.01)i, H01L41/187(2006.01)i,
H01L41/22(2013.01)i, H01L41/39(2013.01)i, H04R17/00(2006.01)i,
H04R17/02(2006.01)i, H04R31/00(2006.01)i*

(According to International Patent Classification (IPC) or to both national
classification and IPC)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/052087

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
See extra sheet.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:
1-13, 25, 37 and 38

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

Continuation of Box No.III of continuation of first sheet(2)

The feature common to the invention of claim 1 and the invention of claims 14 and 32 is "an electrical capacitance -type pressure sensor for detecting a pressure from a pressure difference between a pressure of a space (groove) formed between electrodes and a pressure of an adjacent space (groove), where one electrode is a substrate which partitions two adjacent grooves, and the other electrode is a side wall of a substrate facing the one electrode with one of the adjacent grooves therebetween".

However, since the above-said matter is not a novel matter as disclosed in JP 2011-220885 A (Denso Corp.), 04 November 2011 (04.11.2011), paragraphs [0262] to [0264], [0277] to [0300], [0325] to [0342], [0394]; fig. 52, 56 to 66, 74 to 76 (particularly, 15th carrying-out mode), said matter is not a special technical feature within the meaning of PCT Rule 13.2, second sentence.

Consequently, the inventions of claims 14 and 32 do not comply with the requirement of unity.

Further, also the inventions of claims 15-24 and 33-36 do not comply with the requirement of unity.

Next, the feature common to the invention of claim 1 and the invention of claims 49, 58, 63, 66, 71, and 75 is "a pressure sensor for detecting a pressure difference of two adjacent grooves formed on a substrate". However, this feature is not novel as it is disclosed in JP 2011-220885 A (Denso Corp.), 04 November 2011 (04.11.2011). Similarly, the feature cannot be a special technical feature.

Further, also the inventions of claims 50-57, 59-62, 64, 65, 67-70, 72-74, 76 and 77 do not comply with the requirement of unity.

Moreover, the feature common to any of the invention of claim 1 and the invention of claims 78-82 is merely the use of a pressure difference of two adjacent grooves. As a matter of course, such a feature is not novel without mentioning JP 2011-220885 A (Denso Corp.), 04 November 2011 (04.11.2011). Similarly, the feature cannot be a special technical feature.

Although the requirement of unity is not required for the inventions of claims 25, 37 and 38 optionally since it is obvious that these inventions do not essentially have novelty in the light of JP 2011-220885 A (Denso Corp.), 04 November 2011 (04.11.2011), claims 26-31 and 39-48, which are more specific claims of said claims 25, 37 and 38, are also do not comply with the requirement of unity.

Although it is considered that the inventions of claims 14-24, 26-36 and 39-82 are respectively belong to an invention which is different from the invention of claim 1 on account of the reason as said above, there are sixteen invention groups in total as indicated below if the inventions, which have a common matter among the above-said claims, are put together as one invention group.

1. claims 1-13, 25, 37 and 38
2. claims 14-24
3. claim 26
4. claims 27-30
5. claim 31
6. claims 32-36
7. claims 39, 47, 48 and 75-77

(Continued to next extra sheet)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/052087

8. claims 40-42
9. claims 43-46
10. claims 49-65 and 71-74
11. claims 66-70
12. claim 78
13. claim 79
14. claim 80
15. claim 81
16. claim 82

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. 特別ページ参照

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G01L9/00, B41J2/045, B41J2/055, G01L9/08, H01L29/84, H01L41/08, H01L41/09, H01L41/18, H01L41/187, H01L41/22, H01L41/39, H04R17/00, H04R17/02, H04R31/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2011-220885 A（株式会社デンソー）2011. 11. 04, 【0 2 6 2】 －【0 2 6 4】、【0 2 7 7】－【0 3 0 0】、【0 3 2 5】－【0 3 4 2】、【0 3 9 4】、【図5 2】、【図5 6】－【図6 6】、【図7 4】 －【図7 6】 & DE 102011007217 A	1-13, 25, 37, 3 8
X	JP 11-220137 A（株式会社デンソー）1999. 08. 10, 【0 0 0 7】－ 【0 0 1 4】、【図1】－【図4】（ファミリーなし）	25, 37, 38

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 3 . 0 4 . 2 0 1 3

国際調査報告の発送日

0 7 . 0 5 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

三田村 陽平

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 8

2 S

4 0 0 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 63-175737 A (日産自動車株式会社) 1988.07.20, 第2ページ右上欄第14行ー右下欄第1行、第1ー3図 (ファミリーなし)	25, 37, 38
X	日本国実用新案登録出願62-106108号(日本国実用新案登録出願公開64-13158号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム (日産自動車株式会社) 1989.01.24, 明細書第4ページ第14行ー第7ページ第14行、第1ー4図 (ファミリーなし)	25, 37, 38

発明の属する分野の分類

G01L9/00(2006.01)i, B41J2/045(2006.01)i, B41J2/055(2006.01)i, G01L9/08(2006.01)i, H01L29/84(2006.01)i, H01L41/08(2006.01)i, H01L41/09(2006.01)i, H01L41/18(2006.01)i, H01L41/187(2006.01)i, H01L41/22(2013.01)i, H01L41/39(2013.01)i, H04R17/00(2006.01)i, H04R17/02(2006.01)i, H04R31/00(2006.01)i

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってP C T 規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。
特別ページ参照。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☒ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

請求項 1 - 1 3、2 5、3 7、3 8

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

請求項1に係る発明と請求項14、32に係る発明の共通の事項は、「隣接する2つの溝を隔てる基板を一方の電極とし、一方の電極と隣接する溝のうちの1つを挟んで対向する基板の側壁を他方の電極とし、これらの電極の間に形成された空間（溝）の圧力と隣接する空間（溝）の圧力との圧力差により、圧力を検出する静電容量型圧力センサー」である。

しかしながら、上記事項は、JP 2011-220885 A（株式会社デンソー）2011.11.04、【0262】－【0264】、【0277】－【0300】、【0325】－【0342】、【0394】、【図52】、【図56】－【図66】、【図74】－【図76】（特に、第15実施形態を参照）に開示されているように、新規な事項でないため、PCT 規則13.2の第2文の意味において、上記事項は特別な技術的特徴ではない。

したがって、請求項14、32に係る発明は、単一性の要件を満たしていない。また、請求項15－24、33－36に係る発明も、同様に単一性の要件を満たしていない。

次に、請求項1に係る発明と請求項49、58、63、66、71、75に係る発明の共通の事項は、「基板に設けられた隣接する2つの溝の圧力差を検出する圧力センサー」であるが、上記事項も JP 2011-220885 A（株式会社デンソー）2011.11.04 に開示されているように新規な事項でないため、同様に特別な技術的特徴ではない。また、請求項50－57、59－62、64、65、67－70、72－74、76、77に係る発明も、同様に単一性の要件を満たしていない。

加えて、請求項1に係る発明と請求項78－82に係る発明はいずれも、単に隣接する2つの溝の圧力差を利用することでしか共通しておらず、このような事項は JP 2011-220885 A（株式会社デンソー）2011.11.04 を用いるまでもなく当然に新規な事項ではないため、同様に特別な技術的特徴ではない。

そして、請求項25、37、38に係る発明は、そもそも JP 2011-220885 A（株式会社デンソー）2011.11.04 により新規性を有さないことが明らかであるため、単一性の要件を例外的に問わないこととするが、その下位請求項である請求項26－31、39－48は、同様に単一性の要件を満たしていない。

以上より、請求項14－24、26－36、39－82に係る発明は、請求項1に係る発明とは異なる発明に属するものと認められるが、これらの請求項間において、共通する事項を有するものは一つの発明群としてまとめるようにすると、発明群は以下のように16に区分される。

1. 請求項1－13、25、37、38
2. 請求項14－24
3. 請求項26
4. 請求項27－30
5. 請求項31
6. 請求項32－36
7. 請求項39、47、48、75－77
8. 請求項40－42
9. 請求項43－46
10. 請求項49－65、71－74
11. 請求項66－70
12. 請求項78
13. 請求項79
14. 請求項80
15. 請求項81
16. 請求項82