

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

59174

Patent 'dodatkowy
do patentu _____

Zgłoszono: 14.VIII.1968 (P 128 621)

Pierwszeństwo: _____

Opublikowano: 16.II.1970

Kl. 21 a¹, 36/22

MKP H 03 k 23/08

UKD

Twórca wynalazku: mgr inż. Marek Grzybek

Właściciel patentu: Instytut Elektrotechniki, Warszawa (Polska)

Układ elektroniczny licznika szeregowo-równoległego

1

Przedmiotem wynalazku jest układ elektroniczny licznika szeregowo-równoległego zwłaszcza licznika dziesiętnego. Układ ma zastosowanie we wszelkiego rodzaju urządzeniach cyfrowych bazujących na przeliczaniu impulsów.

Znane dotychczas układy liczników opierają się na zasadzie szeregowego łączenia dwustanowych przerzutników liczących bądź też na układach rejestrów przesuwanych. Przez szeregowe połączenie przerzutników liczących otrzymuje się licznik o pojemności wyrażonej naturalną potęgą liczby 2. Chcąc otrzymać dekadę liczącą należy w 4-bitowym liczniku szeregowym zastosować sprzężenie korekcyjne. Licznik budowany jako rejestr przesuwany jest odmianą licznika równoległego, dzięki czemu wykazuje krótki czas ustalania zawartości. Pojemność takich liczników wyraża się przez podwojoną liczbę użytych przerzutników. Zbudowana w ten sposób dekada wymaga użycia 5 przerzutników z brankami ustawiającymi.

Wadą obu wymienionych sposobów realizacji dekad liczących jest duża liczba podzespołów. Układy z szeregowym łączeniem dwójek liczących wymagają stosowania elementów sprzężenia korekcyjnego. Układy na bazie rejestru wymagają 5 przerzutników. Ponadto szeregowe łączenie dwójek daje licznik o dużym czasie ustalania zawartości powiększonym zwykle przez działanie układów korekcyjnych.

2

Celem wynalazku jest zmniejszenie liczby podzespołów koniecznych do budowy niektórych liczników, a szczególnie dziesiętnych oraz skrócenie czasu ustalania zawartości tychże. Do rozwiązania tego zagadnienia należało znaleźć taki układ licznika, w którym wykorzystane byłyby zalety pracy równoległej układu rejestru przesuwanego oraz to, że przy szeregowym łączeniu dwójek potrzeba mniejszej liczby przerzutników.

Cel ten został osiągnięty przez wprowadzenie rozdzielania impulsów sterujących licznik, utworzony przez sprzężenie w pętłę wejścia rejestru z zanegowanym jego wyjściem. Przez szeregowe połączenie sterującej dwójki liczącej z rejestrem takie, że przesuwanie jedynek jest uzależnione od stanu dwójki a przesuwanie zer uzależnione jest od negacji tego stanu, uzyskuje się skrócenie efektywnego cyklu pracy rejestru o 1 impuls przesuwający. Licznik powstały w ten sposób ma pojemność o 2 impulsy mniejszą niż przy zwykłym szeregowym połączeniu dwójki z rejestrem.

Dzięki zastosowaniu układu według wynalazku można budować liczniki dekadowe z mniejszej liczby podzespołów. Ponadto czas ustalania zawartości licznika jest krótszy niż w licznikach szeregowych. Przez zastosowanie układu licznika według wynalazku uzyskuje się obniżenie kosztów i wzrost niezawodności urządzenia.

Wynalazek zostanie objaśniony bliżej na podstawie rysunku, który przedstawia przykład wykonania

nia układu dekady liczącej. Impulsy wejściowe są podawane na wejście t dwójki liczącej stanowiącej przerzutnik sterujący S . Przerzutniki P_1, P_2, P_3 są zaopatrzone w impulsowe bramki ustawiające $B_{01}, B_{02}, B_{03}, B_{11}, B_{12}, B_{13}$. Bramka taka działa w ten sposób, że sygnał skokowy „1—0” podany na wejście dynamiczne, oznaczone strzałką, powoduje ustawienie „1-ki” na wyjściu przerzutnika, pod warunkiem, że na wejściu statycznym, oznaczonym kropką, jest jednocześnie sygnał statyczny „0”. Przy pomocy dwu takich bramek przyłączonych do obu stron przerzutnika można ustawiać w nim dowolny stan. Jak widać z rysunku wejścia blokujące bramek jednego przerzutnika są przyłączone do wyjść poprzedniego. Zakładając, że wszystkie przerzutniki S, P_1, P_2, P_3 są w stanie „0”, działanie układu można opisać następująco. Pierwszy impuls na wejściu t powoduje zmianę stanu dwójki S oraz powstania na wyjściu s_1 sygnału „1-0” (sygnały „0-1” nie powodują żadnych zmian). Sygnał ten powoduje ustawienie przerzutnika P_1 w stan „1”, gdyż bramka B_{11} jest odblokowana sygnałem statycznym „0” z przerzutnika P_3 . Następny impuls powoduje przerzut dwójki S i pojawienie się sygnału „1-0” na wyjściu s_0 . Sygnał ten przez bramkę B_{01} , która jest odblokowana utwierdzi aktualny stan przerzutnika P_1 , to znaczy stan „0”. Następny, trzeci impuls ustawi poprzez bramkę B_{12} „1-kę” w przerzutniku P_2 a piąty w P_3 (czwarty impuls zmienia tylko stan

dwójki S). Tak więc po pięciu impulsach wszystkie przerzutniki są w stanie „1”. Ponieważ układ jest symetryczny, to działanie następnych pięciu impulsów spowoduje powrót do stanu zerowego. Jak z tego wynika sygnały s_1 przez bramki B_{11}, B_{12}, B_{13} powodowały przestawianie w stan „1” a sygnały s_0 przez bramki B_{01}, B_{02}, B_{03} ustawiały stany zero. W ogólnym przypadku układ umożliwia prostą budowę liczników o pojemnościach wyrażonych podwojoną liczbą nieparzystą np. 6, 10, 14..

Zastrzeżenia patentowe

1. Układ elektroniczny licznika szeregowo-równoległego, zwłaszcza dziesiętnego, **znamienny tym**, że jedno wyjście (s_1) dwustanowego przerzutnika sterującego (S) jest zwarte z wejściami bramek (B_{11}, B_{12}, B_{13}), ustawiających w przyłączonych do nich dwustanowych przerzutnikach statycznych (P_1, P_2, P_3) jeden stan, przy czym wejścia bramek (B_{01}, B_{02}, B_{03}), przyłączonych do tych samych dwustanowych przerzutników statycznych (P_1, P_2, P_3), ale ustawiających w nich stan przeciwny, są zwarte z drugim wyjściem (s_0) dwustanowego przerzutnika sterującego (S).
2. Układ elektroniczny licznika według zastrz. 1, **znamienny tym**, że jedna dekada zawiera cztery dwustanowe przerzutniki statyczne i sześć bramek ustawiających.

