

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成20年6月5日(2008.6.5)

【公開番号】特開2003-31587(P2003-31587A)

【公開日】平成15年1月31日(2003.1.31)

【出願番号】特願2001-217315(P2001-217315)

【国際特許分類】

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/786 (2006.01)

G 0 2 F 1/1368 (2006.01)

G 0 9 F 9/30 (2006.01)

H 0 1 L 27/32 (2006.01)

G 0 9 F 9/35 (2006.01)

H 0 1 L 21/265 (2006.01)

H 0 1 L 27/08 (2006.01)

H 0 1 L 21/8238 (2006.01)

H 0 1 L 27/092 (2006.01)

【F I】

H 0 1 L 29/78 6 1 6 A

G 0 2 F 1/1368

G 0 9 F 9/30 3 3 8

G 0 9 F 9/30 3 6 5 Z

G 0 9 F 9/35

H 0 1 L 21/265 6 0 2 B

H 0 1 L 21/265 6 0 2 C

H 0 1 L 27/08 3 3 1 E

H 0 1 L 29/78 6 2 7 E

H 0 1 L 29/78 6 2 7 F

H 0 1 L 21/265 F

H 0 1 L 27/08 3 2 1 E

H 0 1 L 29/78 6 1 6 L

【手続補正書】

【提出日】平成20年4月17日(2008.4.17)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置の作製方法

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板上に下地絶縁膜を形成し、
前記下地絶縁膜上に半導体膜を形成し、

前記半導体膜上にゲート絶縁膜を形成し、
 前記ゲート絶縁膜上に、端部にテーパー部を有するゲート電極を形成し、
 前記ゲート電極をマスクとして、非質量分離型のドーピング方法により、前記下地絶縁膜、前記ゲート絶縁膜、または前記ゲート電極に H_3 のピークが形成される加速電圧で前記半導体膜にn型を付与する元素またはp型を付与する元素を添加することを特徴とする半導体装置の作製方法。

【請求項2】

基板上に下地絶縁膜を形成し、
 前記下地絶縁膜上に半導体膜を形成し、
 前記半導体膜上にゲート絶縁膜を形成し、
 前記ゲート絶縁膜上に、端部にテーパー部を有するゲート電極を形成し、
 前記ゲート電極をマスクとして、非質量分離型のドーピング方法により、前記下地絶縁膜、前記ゲート絶縁膜、または前記ゲート電極に H_3 のピークが形成される加速電圧で前記半導体膜にn型を付与する元素またはp型を付与する元素を添加し、
 レーザアニール法またはRTA法により、前記n型を付与する元素またはp型を付与する元素を活性化することを特徴とする半導体装置の作製方法。

【請求項3】

基板上に下地絶縁膜を形成し、
 前記下地絶縁膜上に半導体膜を形成し、
 前記半導体膜上にゲート絶縁膜を形成し、
 前記ゲート絶縁膜上に第1の導電膜及び第2の導電膜を形成し、
 前記第1の導電膜及び前記第2の導電膜上に第1のレジストマスクを形成した後、前記第1の導電膜及び前記第2の導電膜をエッチングして、前記第1の導電膜の端部及び前記第2の導電膜の端部にテーパー部を有するゲート電極を形成し、
 前記第1の導電膜のテーパー部を通して、非質量分離型のドーピング方法により、前記下地絶縁膜、前記ゲート絶縁膜、または前記ゲート電極に H_3 のピークが形成される第1の加速電圧で前記半導体膜にn型を付与する元素またはp型を付与する元素を添加し、
 前記第1のレジストマスクを除去し、
 前記ゲート電極をマスクとして、前記非質量分離型のドーピング方法により、第2の加速電圧で前記半導体膜に前記n型を付与する元素またはp型を付与する元素を添加して、ソース領域及びドレイン領域と、前記ソース領域及び前記ドレイン領域とチャンネル形成領域との間にそれぞれ形成された低濃度不純物領域とを形成し、
 レーザアニール法またはRTA法により、前記n型を付与する元素またはp型を付与する元素を活性化することを特徴とする半導体装置の作製方法。

【請求項4】

請求項2または3において、前記レーザアニール法を行う際に、エキシマレーザ、YAGレーザ、YVO₄レーザ、YLFレーザ、YALO₃レーザ、ガラスレーザ、ルビーレーザ、またはTi：サファイアレーザを用いることを特徴とする半導体装置の作製方法。

【請求項5】

請求項1または2において、
 前記加速電圧をVとし、前記ゲート絶縁膜の膜厚を t_1 、前記ゲート電極の膜厚を t_2 、前記ゲート電極のイオン阻止能を $V \{ t_1 + (t_2 \times) \} \times 0.35$ としたとき、前記加速電圧Vは、
 $V \{ t_1 + (t_2 \times) \} \times 0.35$
 を満たすことを特徴とする半導体装置の作製方法。

【請求項6】

請求項1、2、または5において、前記加速電圧を80～120kVとすることを特徴とする半導体装置の作製方法。

【請求項7】

請求項3において、
 前記第1の加速電圧をVとし、前記ゲート絶縁膜の膜厚を t_1 、前記ゲート電極の膜厚

を t_2 、前記ゲート電極のイオン阻止能を ϵ としたとき、前記第 1 の加速電圧 V は、
$$V = \{ t_1 + (t_2 \times \epsilon) \} \times 0.35$$

を満たすことを特徴とする半導体装置の作製方法。

【請求項 8】

請求項 3 または 7 において、前記第 1 の加速電圧を $80 \sim 120 \text{ kV}$ とすることを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 3、7、または 8 において、前記第 2 の加速電圧を $5 \sim 30 \text{ kV}$ とすることを特徴とする半導体装置の作製方法。

【請求項 10】

請求項 1 乃至 9 のいずれか一において、前記ゲート電極を形成した後、前記ゲート電極をマスクとして前記ゲート絶縁膜を薄膜化し、当該ゲート絶縁膜の膜厚を 20 nm 以下とすることを特徴とする半導体装置の作製方法。

【請求項 11】

請求項 1 乃至 10 のいずれか一において、前記非質量分離型のドーピング方法として、イオンドーピング装置またはプラズマドーピング装置を用いることを特徴とする半導体装置の作製方法。