(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[7]
G09G 3/36

(45) 공고일자 2000년11월01일
(11) 등록번호 10-0271092
(24) 등록일자 2000년08월10일

(21) 출원번호 10-1998-0028547
(65) 공개번호 특1999-0013875
(22) 출원일자 1998년07월15일
(43) 공개일자 1999년02월25일

(30) 우선권주장 1019970034423 1997년07월23일 대한민국(KR)
1019970080207 1997년12월31일 대한민국(KR)
1019970080208 1997년12월31일 대한민국(KR)
1019980014678 1998년04월24일 대한민국(KR)

(73) 특허권자 삼성전자주식회사 윤종용
경기도 수원시 팔달구 매탄3동 416
(72) 발명자 김완배
경기도 안양시 동안구 평촌동 한신아파트 701동 601호
이승준
서울특별시 구로구 구로동 1127-15
유봉현
경기도 성남시 분당구 구미동 무지개마을 주공아파트 1202동 1101호
나일구
경기도 수원시 팔달구 영통동 살구골 현대아파트 728동 602호
최민성
경기도 용인시 기흥읍 농서리 산7-1번지 상록수동 604호
서정원
경기도 수원시 팔달구 매탄동 4단지 411동 507호
김동규
경기도 수원시 팔달구 인계동 선경아파트 302동 801호
(74) 대리인 김원호, 김원근

심사관 : 정연우

(54) 서로 다른 공통 전압을 가지는 액정 표시 장치

요약

본 발명은 게이트선의 양 끝이나 데이터선의 양 끝부분에 대응하는 공통 전극에 서로 다른 공통 전압을 인가한다. 이 때, 인가되는 공통 전압은 데이터 구동부와 게이트 구동부 양쪽 모두에서 가장 가까운 공통 전극점, 데이터 구동부에는 멀고 게이트 구동부에는 가까운 공통 전극점, 데이터 구동부에는 가깝고 게이트 구동부에는 먼 공통 전극점, 데이터 구동부와 상기 게이트 구동부 양쪽 모두에서 가장 먼 공통 전극점 순으로 높게 인가된다.

대표도

도10

명세서

도면의 간단한 설명

도1은 일반적인 박막 트랜지스터 액정표시장치의 단위 화소에 대한 등가회로를 나타내는 도면이다.

도2는 킥백 전압에 의한 전압 왜곡을 나타내는 도면이다.

도3은 액정표시장치 패널 상에서 저항과 기생 저항을 가지는 데이터선과 게이트선을 개략적으로 나타내는 도면이다.

도4는 게이트선의 신호지연에 따라 지연되는 게이트전압의 측정값을 정성적으로 나타내는 도면이다.

도5는 데이터 신호의 지연에 의한 화소 전압 충전량의 차이를 나타내는 도면이다.

도6은 본 발명을 개략적으로 나타낸 도면이다.

도7은 도6의 E 지점과 F 지점에서의 데이터 전압과 공통 전압의 파형을 나타내는 도면이다.

도8은 본 발명의 제1 실시예에 따른 액정표시장치 구조를 개략적으로 나타내는 도면이다.

도9는 본 발명의 제2 실시예에 따른 액정표시장치 구조를 개략적으로 나타내

는 도면이다.

도10은 본 발명의 제3 실시예에 따른 액정표시장치 구조를 개략적으로 나타내는 도면이다.

도11은 본 발명의 제1 실시예에 따른 액정표시장치용 구동회로를 나타내는 도면이다.

도12는 도11의 비교지연부를 상세하게 나타내는 도면이다.

도13은 도11의 공통 전압 발생부를 상세하게 나타내는 도면이다.

도14는 본 발명의 제2 실시예에 따른 액정표시장치용 구동회로를 나타내는 도면이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치(liquid crystal display; 이하 'LCD'라 함)에 관한 것으로서, 보다 상세하게는 서로 다른 공통 전압을 가지는 박막 트랜지스터(thin film transistor; 이하 'TFT'라 함) 액정 표시 장치에 관한 것이다.

TFT-LCD는 두 기판 사이에 주입되어 있는 이방성 유전율을 갖는 액정 물질에 전계를 인가하고, 이 전계의 세기를 조절하여 기판에 투과되는 빛의 양을 조절함으로써, 원하는 화상 신호를 얻는 표시장치이다.

이러한 TFT-LCD의 기판 위에는 서로 평행한 복수의 게이트선과 이 게이트선에 절연되어 교차하는 복수의 데이터선이 형성되며, 이들 게이트선과 데이터선에 의해 둘러싸인 영역은 하나의 화소를 규정한다. 각 화소의 게이트선과 데이터선이 교차하는 부분에는 TFT가 형성된다.

도1은 일반적인 TFT-LCD에서 단위 화소에 대한 등가회로를 나타낸다.

도1에 도시한 바와 같이, TFT(10)의 게이트 전극(g), 소스 전극(s), 드레인 전극(d)은 각각 게이트선(Gn), 데이터선(Dm), 화소 전극(P)에 연결된다. 화소 전극(P)과 공통 전극(Com)사이에는 액정 물질이 형성되는데 이를 등가적으로 액정용량(Clc)으로 나타내었다. 그리고, 화소 전극과 전단 게이트선(Gn-1)사이에는 축적 용량(Cst)이 형성되며, 게이트 전극과 드레인 전극 사이에는 오정렬(misalignment)등에 기인한 기생 용량(Cgd)이 생긴다. 액정 용량(Ccl)과 축적 용량(Cst)은 TFT-LCD가 구동해야 하는 부하로서 작용한다.

이와 같은 TFT-LCD의 동작을 설명하면 다음과 같다.

먼저, 표시하고자 하는 게이트선(Gn)에 연결된 게이트 전극에 게이트 온 전압을 인가하여 TFT(10)를 도통시킨 후에, 화상 신호를 나타내는 데이터 전압을 소스 전극(s)에 인가하여 이 데이터 전압을 드레인 전극(d)에 인가하도록 한다. 그러면, 상기 데이터 전압은 화소 전극(P)을 통해 각각 액정 용량(Clc)과 축적 용량(Cst)에 인가되고, 화소 전극(Cp)과 공통 전극(Com)의 전위차에 의해 전계가 형성된다. 이 때, 액정 물질에 같은 방향의 전계가 계속해서 인가되면 액정이 열화되기 때문에, LCD 패널에서는 액정의 열화를 방지하기 위해 화상 신호를 공통 전극에 대해 양, 음 반복되도록 구동하며, 이와 같은 구동 방식을 반전 구동 방식이라 한다.

한편, TFT가 온 상태로 된 경우에 액정 용량(Clc) 및 축적 용량(Cst)에 인가된 전압은 TFT가 오프 상태로 된 후에도 계속 지속되어야 하나, 게이트 전극과 드레인 전극 사이에 있는 기생 용량(Cgd) 때문에, 화소 전극에 인가된 전압은 왜곡이 생기게 된다. 이와 같이 왜곡된 전압을 킥백 전압(kick-back)전압이라 하는데, 이 킥백 전압(ΔV)은 다음의 수학식 1로 구해진다.

$$\Delta V = \frac{Cgd}{Cgd + Cst + Clc} \Delta Vg$$

여기서, ΔVg는 게이트 전압의 변화량을 의미한다.

이 전압 왜곡은 데이터 전압의 극성에 관계없이 항상 화소 전극의 전압을 끌어내리는 방향으로 작용하게 되며, 이를 도2에 도시하였다.

도2에서, Vg, Vd, Vp는 각각 게이트 전압, 데이터 전압, 화소 전극의 전압을 나타내며, Vcom, ΔV는 각각 공통 전극 전압(공통 전압)과 킥백 전압을 나타낸다. 도2에 점선으로 도시한 바와 같이, 이상적인 TFT-LCD에서는 게이트 전압 Vg이 온일 때 데이터 전압(Vd)이 화소 전극에 인가되어 게이트 전압이 오프로 되는 경우에도 상기 데이터 전압을 유지하나, 실제 TFT-LCD에서는 도2의 실선으로 도시한 바와 같이, 게이트 전압이 바뀌는 부분에서는 킥백 전압(ΔV)의 영향으로 화소전압이 킥백 전압 만큼 아래쪽으로 내려가게 된다.

한편, 액정에 인가되는 전압의 실효치는 화소 전압(Vd)과 공통 전압(Vcom) 사이의 면적으로 정해지는데, 액정표시장치를 반전구동방식으로 구동하는 경우에는 공통전압을 중심으로 한 화소전압의 면적이 대칭이 되도록 공통 전압 레벨을 조절할 필요가 있으며, 이를 위해 종래에는 화소 전압의 면적이 대칭이 되는 일정한 공통 전압을 공통 전극에 인가하였다.

이는 공통 전압(Vcom)을 중심으로 한 화소 전압(Vp)의 면적이 대칭이 되지 않을 경우에는 각 화소에 충전되는 화소 전압의 양이 프레임마다 차이가 발생하여, 화소 전압이 반전될 때 화면이 깜박이는

플리커(flicker) 현상이 발생하기 때문이다.

그러나, 플리커 현상을 방지하기 위해 종래와 같이 일정한 공통 전압을 공통 전극에 인가하는 경우에도 다음과 같은 이유로 플리커 현상이 여전히 발생하게 된다.

일반적으로 게이트선과 데이터선에는 저항과 기생 용량이 존재하며, 이를 도3에 도시하였다.

도3에서, 액정표시장치 패널(20)상에는 다수의 게이트선과 데이터선이 형성되어 있는데, 도3에서는 설명의 편의상 하나의 게이트선(Gi)과 데이터선(Dm)만을 도시하였다.

게이트선(Gi)과 데이터선(Dm)은 각각 저항 성분(Rg, Rd)과 기생용량 성분(Cg, Cd)을 가지고 있기 때문에, 이 두 값의 곱에 의해 결정되는 시정수 만큼의 게이트 전압과 데이터 전압의 지연이 생기게 되며, 이 신호 지연은 액정 패널의 크기가 커질수록 더욱 커지게 된다.

도4는 게이트 라인의 길이에 따라 지연되는 게이트 전압 Vg의 측정값을 정성적으로 나타낸 도면이며, Vg1과 Vg2는 각각 게이트 전압의 입력단에서 가까운 곳(A)과 먼 곳(B)의 게이트 선에서 측정되는 게이트 전압을 나타낸다.

도4에 도시한 바와 같이, 게이트 전압의 입력단에서 멀수록, 즉 게이트 신호의 지연이 클수록 게이트 전압의 변화량(수학식1의 ΔVg)은 작게되며, 이에 따라 수학식 1로부터 알 수 있듯이 킥백 전압(ΔV)은 작게 된다.

따라서, 공통 전압을 일정하게 인가할 경우 이 전압이 화소 전압의 중심값으로 유지되지 않기 때문에 프레임 단위로 화소에 충전되는 전압의 값이 달라져서 플리커 현상이 발생하게 된다. 이러한 현상은 액정표시장치의 화면이 대형화되어 게이트선이 길어짐에 따라 더욱 더 문제로 된다.

한편, 게이트 전압과 마찬가지로 데이터 전압도 데이터선의 저항(Rd)과 기생 용량(Cd)에 의해 신호 지연이 생기기 때문에 화소 전극에 인가되는 데이터 전압의 파형이 왜곡되고, 이에 따라 데이터 전압의 입력단에서 가까운 곳(C)과 먼 곳(D)의 화소 전압 충전량이 차이가 생기게 된다.

도5는 이와 같은 데이터 신호의 지연에 의한 화소 전압 충전량의 차이를 나타내는 도면이다.

도5에 도시한 바와 같이, 데이터선(Dn)에 데이터 전압이 인가되는 경우에, 데이터 전압의 입력단에서 가까운 곳(C)의 전압(Vd1)은 거의 신호지연 없이 데이터 전압(Vd)으로 되나, 입력단에서 먼 곳(D)의 전압(Vd2)은 시정수(τ) 만큼이 지연후에야 데이터 전압(Vd)으로 된다. 따라서, 도5에 빗금으로 도시하였듯이, D 위치에 있는 화소는 C 위치에 있는 화소보다 ΔVd 만큼 부족한 데이터전압이 충전되게 된다.

이러한 충전량의 차이는 화상의 휘도에 영향을 미쳐 화질의 균일성을 떨어뜨린다는 문제점이 있으며, 이러한 점은 액정표시장치 패널이 대형화 될수록 더욱큰 문제로 되고 있다.

발명이 이루고자하는 기술적 과제

본 발명은 이와 같은 문제점을 해결하기 위한 것으로서, 게이트 전압의 신호 지연에 의해 생기는 플리커 현상을 방지하고 데이터 전압의 신호 지연에 의해 생기는 화질의 불균일성을 극복하기 위한 것이다.

발명의 구성 및 작용

이와 같은 목적을 달성하기 위해, 본 발명은 게이트선의 양 끝이나 데이터선의 양 끝부분에 대응하는 공통 전극에 서로 다른 공통 전압을 인가한다.

이 때, 게이트 구동부에 가까운 곳의 공통 전극에는 먼 곳의 공통 전극보다 고 더 작은 공통전압이 인가되도록 하여, 게이트전압의 지연에 의한 플리커를 방지한다.

그리고, 데이터 전압이 공통 전압보다 큰 경우에는 데이터 구동부에 가까운 곳의 공통 전극 보다 먼 곳의 공통 전극에 더 작은 공통 전압이 인가되도록 하고, 데이터 전압이 공통 전압보다 작은 경우에는 데이터 구동부에 가까운 곳의 공통 전극 보다 먼 곳의 공통 전극에 더 큰 공통 전압이 인가되도록 하여, 데이터 전압의 지연에 의한 화상의 불균일을 방지한다

한편, 본 발명의 하나의 특징에 따른 액정 표시 장치는

다수의 게이트선, 다수의 데이터선, 다수의 박막 트랜지스터와 화소 전극이 형성되어 있으며 제1 내지 제4 모서리로 이루어진 직사각형의 제1 기판과; 상기 화소 전극에 대향되어 있는 공통 전극이 형성되어 있는 제2 기판과; 상기 제1 기판의 제1 모서리 및 제2 모서리에 각각 형성되어 있으며 상기 게이트선 및 상기 데이터선에 각각 연결되어 있는 게이트 패드 및 데이터 패드와; 상기 제1 기판과 상기 제2 기판을 부착하기 위한 것이며 상기 제1 기판의 제3 모서리 부분에 액정 물질을 주입하기 위한 액정 주입구를 가지는 제1 봉인재와; 상기 액정 주입구에 형성되어 있으며 상기 액정 물질을 주입한 후 상기 액정 물질을 봉인하는 제2 봉인재와; 상기 제2 기판의 상기 공통 전극의 네 모서리에 형성되어 있으며 공통 전압이 인가되는 제1, 제2, 제3, 제4 공통 전극점과; 상기 제1, 제2, 제3 공통 전극점에 각각 연결되어 있으며 서로 다른 공통 전압을 인가받는 더미 패드와; 상기 제2 기판의 상기 제3 모서리 위에 형성되어 있는 제3, 제4 공통 전극점을 연결하기 위한 공통 연결선을 포함하여 이루어진다.

여기서, 상기 공통 연결선은 상기 제2 봉인재를 노출시키도록 형성되어 있는 것이 바람직하다. 또한, 상기 제1 기판의 제3 모서리에 형성되어 있는 제1 봉인재는 상기 공통 연결선을 따라 형성되는 것이 바람직하며, 상기 공통 연결선 중 상기 액정 주입구에 대응하는 부분은 다른 부분 보다 좁은 폭으로 형성되어 있는 것이 바람직하다.

한편, 본 발명의 다른 특징에 따른 액정표시장치는

다수의 게이트선, 다수의 데이터선, 다수의 박막 트랜지스터와 화소 전극이 형성되어 있는 제1 기판과;

상기 제1 기판에 형성되어 있으며 상기 게이트선에 연결되어 상기 박막 트랜지스터를 온/오프시키기 위한 게이트 전압을 인가받는 게이트 패드부와; 상기 제1 기판에 형성되어 있으며 상기 데이터선에 연결되어 화상 신호를 나타내는 데이터 전압을 인가받는 데이터 패드부와; 상기 화상 신호를 표시하는 영역이며 상기 제1 기판에 형성되어 있는 상기 데이터선과 상기 게이트선의 교차 부분으로 정의되는 행렬 형태의 단위 화소의 집합으로 이루어지는 표시 영역과; 상기 화소 전극에 대향되어 있는 공통 전극이 형성되어 있는 제2 기판과; 상기 표시 영역의 네 귀퉁이에 인접하여 형성되어 있으며 상기 공통 전극과 전기적으로 접촉되어 있는 네 개의 접촉점과; 상기 네 개의 공통 접촉점에 각각 다른 전압을 인가하는 공통 전압 발생기와; 상기 네 개의 접촉점과 상기 공통 전압 발생기를 각각 연결하는 네 개의 연결선을 포함하여 이루어진다.

여기서, 상기 네 개의 연결선 중 상기 게이트 패드부와 상기 데이터 패드부 양쪽 모두에서 가장 멀리 위치한 접촉점과 상기 공통 전압 발생기를 연결하는 연결선에는 연산 증폭기가 더 포함되어 있는 것이 바람직하다.

그리고, 상기 공통 전압 발생기가 상기 네 개의 접촉점에 인가하는 전압은

상기 데이터 패드부와 상기 게이트 패드부 양쪽 모두에서 가장 먼 접촉점에서 가장 높고, 상기 데이터 패드부에는 가깝고 상기 게이트 패드부에는 먼 접촉점에서 두 번째로 높으며, 상기 데이터 패드부에는 멀고 상기 게이트 패드부에는 가까운 접촉점에서 세 번째로 높으며, 상기 데이터 패드부와 상기 게이트 패드부 양쪽 모두에서 가장 가까운 접촉점에서 가장 낮은 값을 가지는 것이 바람직하다.

한편, 본 발명의 다른 특징에 따른 액정표시장치는

다수의 게이트선, 다수의 데이터선, 다수의 박막 트랜지스터와 화소 전극이 형성되어 있는 제1 기판과; 상기 화소 전극에 대향되어 있는 공통 전극이 형성되어 있는 제2 기판과; 상기 게이트선에 상기 박막 트랜지스터를 온/오프시키기 위한 게이트 신호를 인가하기 위한 게이트 구동부와; 상기 데이터선에 화상 신호를 나타내는 데이터 전압을 인가하기 위한 데이터 구동부와; 상기 공통 전극에 서로 다른 공통 전압을 인가하기 위한 전압 발생부를 포함하여 이루어진다.

여기서, 상기 전압 발생부는

상기 게이트선으로부터 상기 게이트 신호의 지연 전압을 검출하는 신호 지연 검출부와, 상기 신호 지연 검출부로부터 검출된 지연 전압을 입력 받아 디지털 신호로 변환하는 지연 비교부와, 상기 지연 비교부로부터 입력된 디지털 신호에 따라 상기 지연 전압을 보상한 공통 전압을 발생하는 공통 전압 발생부를 포함하는 것이 바람직하다.

또한, 상기 전압 발생부는

전원 전압과, 상기 전원 전압에 한쪽이 연결되는 제1 저항과, 상기 제1 저항의 다른 쪽에 상기 게이트선의 전단 부분에 대응하는 상기 제2 기판의 제1 지점에 연결되는 제1 단자와, 상기 게이트선의 후단 부분에 대응하는 상기 제2 기판의 제2 지점에 연결되는 제2 단자와, 상기 제2 단자에 한쪽이 연결되며 접지점에 다른 쪽이 연결되는 제2 저항을 포함하는 것이 바람직하다.

이하, 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 이 발명을 용이하게 실시할 수 있을 정도로 이 발명의 실시예를 상세하게 설명한다.

도6은 본 발명을 개략적으로 나타내기 위한 도면이다.

도6에 도시한 바와 같이, 본 발명의 제1 실시예에서는 데이터선의 양쪽 끝(E, F)에 다른 공통 전압(Vcom1, Vcom2)을 인가하고, 게이트선의 양쪽 끝(G, H)에 다른 공통 전압(Vom3, Vcom4)을 인가한다.

즉, 데이터선의 신호 지연에 의한 화질의 불균일성을 감소시키기 위해 액정 패널(100)의 E점과 F점에 각각 서로 다른 공통 전압 Vcom1, Vcom2를 인가하고, 게이트선의 신호지연에 의한 플리커를 감소시키기 위해 패널의 G점과 H점에 각각 서로 다른 공통 전압 Vcom3, Vcom4을 인가한다.

도7은 도6의 E 지점에 인가되는 데이터 전압(Vd(E)) 및 공통 전압(Vcom1)의 파형과 F 지점에 위치하는 데이터 전압(Vd(F)) 및 공통 전압(Vcom2)의 파형을 나타내는 도면이다.

도7에 도시된 바와 같이, 데이터 전압의 왜곡이 발생하는 패널의 F 지점에서는, 왜곡된 데이터 전압분(ΔV)을 보상하기 위해 ΔV' 만큼이 보상된 공통 전압(Vcom2)을 인가하여 E 지점과 F 지점의 화소 데이터 전압 충전량을 동일하게 한다. 즉, 공통 전압(Vcom2)을 조절하여 도7의 ΔV'가 ΔV와 동일하도록 함으로써, 화소 전극에 충전되는 전하량을 동일하게 할 수 있다.

이때, 공통 전압(Vcom1) 보다 큰 데이터 전압(Vd(E))('양'의 전압)이 인가되는 경우 공통 전압(Vcom2)은 상기 공통 전압(Vcom1) 보다 ΔV' 만큼 낮은 전압이 인가되고, 반대로 공통 전압(Vcom1) 보다 작은 데이터 전압(Vd(E))('음'의 전압)이 인가되는 경우 공통 전압(Vcom2)은 상기 공통 전압(Vcom1) 보다 ΔV' 만큼 높은 전압이 인가된다.

이와 같이 화질의 균일성을 구현하기 위한 데이터 전압 보상 방법은 패널의 상측과 하측에서 데이터 전압을 인가하는 대형 액정 표시 장치 패널에서도 적용할 수 있는데, 이 경우에는 패널의 중앙 부근에서 데이터 전압의 왜곡이 가장 심하므로 보상용 공통 전압을 패널의 중앙에서 공급하면 된다.

한편, 본 발명의 제1 실시예에서는 게이트선의 신호지연에 의한 플리커를 감소시키기 위해 패널의 G점과 H점에 각각 서로 다른 공통 전압 Vcom3, Vcom4을 인가한다.

즉, 본 발명의 실시예에서는 게이트선에 의한 신호 전압에 의해 H점에서의 킥백 전압이 G점에서의 킥백 전압보다 작아 생긴 플리커 현상을 방지하기 위해 패널의 H 지점에 인가된 공통 전압(Vcom4)을 G 지점에 인가된 공통 전압(Vcom3)보다 크게 하였다. 이와 같이 하면, 각각의 공통 전압(Vcom3, Vcom4)이 양, 음 교대로 인가되는 화소 전압의 중심점에 위치하도록 할 수 있어 게이트선의 신호 지연에 의한 플리커 현

상을 방지할 수 있다.

도8은 본 발명의 제1 실시예에 따른 액정표시장치 구조를 개략적으로 나타내는 도면이다.

도8에 도시된 바와 같이, 제1 실시예에 따른 액정 표시 장치는제1 기판(110), 제1 기판과 마주보는 제2 기판(120)으로 구성되어 있다. 여기서, 통상적으로 제1 기판(110)은 박막 트랜지스터 및 화소 전극이 형성되어 있으며, 박막 트랜지스터 기판이라고도 불린다. 또한, 제2 기판(120)은 컬러 필터 및 공통 전극이 형성되어 있으며, 대향 기판이라고 불린다.

두 기판(110, 120)의 중앙에는 화상 신호를 표시하는 다수의 화소로 이루어진 표시영역(130)이 있다. 노출된 제1 기판(110)의 상부는 다수의 데이터선(도시하지 않음)과 연결되어 있으며, 외부로부터 데이터 전압을 전달하는 데이터 패드(140)가 군집되어 있다. 또한, 노출된 제1 기판의 좌측은 다수의 게이트선(도시하지 않음)과 연결되어 있으며 외부로부터 게이트 전압을 전달하기 위한 게이트 패드(150)가 군집되어 형성되어 있다. 표시영역(130)과 패드(140, 150)들 사이에는 게이트선 및 데이터선과 각각의 패드(140,150)를 연결하는 연결부(141, 151)가 각각 형성되어 있다.

표시영역(130) 밖의 귀퉁이에는 4개의 공통 전극 접촉점(161, 162, 163, 164)이 분포되어 있으며, 접촉점(161, 162, 163, 164)은 패드(140, 150)의 옆에 여분으로 형성되어 있는 더미 패드(171, 172, 173)를 통하여 외부로부터 공통전압을 인가받는다. 또한 두 기판(110, 120)의 우측에 형성되어 있는 두 접촉점(163, 164)은 공통 연결선(180)으로 연결되는 데, 이 공통 연결선(180)은 두 접촉점(163, 164) 사이의 저항으로 인하여 발생하는 전압 강하를 최소화하기 위하여 저저항 금속막의 배선을 다수로 형성한다.

여기서, 공통 전극 접촉점(161, 162), (163, 164)에는 각각 서로 다른 공통 전압(Vcom3, Vcom4)이 인가되어 게이트선의 신호 지연에 의한 플리커 현상을 방지한다.

그러나, 도8에 도시한 본 발명의 제1 실시예에서는 두 기판(110, 120) 사이에 액정 물질을 주입하고, 봉인재로 두 기판사이를 봉지하는 경우 다음과 같은 문제점이 발생할 수 있다.

일반적으로 액정 표시 장치 패널을 제조하는 마지막 공정에서는, 두 기판 사이에 액정 물질을 주입한 후에 봉인재(도시하지 않음)로 액정 주입구(도시하지 않음)를 봉지할 때, 자외선을 조사하여 봉인재를 경화시킨다. 이 경우 도8에 도시한 본 발명의 실시예에서는 불투명 금속막으로 형성된 공통 전극선(180)이 액정 주입구에 대응하는 부분에 형성되기 때문에 봉인재를 경화시키기 위해 조사되는 자외선을 차단하여 봉인재가 경화되는 것을 더디게 한다. 이에 따라 완전히 경화되지 않은 봉인재가 표시 영역(130)까지 침투하는 문제점이 발생할 수 있다.

도9는 본 발명의 제1 실시예에 따른 액정 표시 장치 구조를 개량한 제2 실시예를 나타내는 도면이다.

도9에서, 도8에 설명한 내용과 동일한 부분은 동일한 도면 부호를 붙였으며, 이에 대한 중복 설명은 생략한다.

도9에서, 표시 영역(130)의 모서리의 둘레에는 제1 봉인재(190)가 형성되어 있으며, 제1 봉인재 중 표시 영역(130)의 우변에 인접한 일부에는 개구부로서 액정 물질을 주입하기 위한 액정 주입구(196)가 형성되어 있으며, 액정 주입구(196)에는 액정 물질을 주입한 후에 봉인하는 제2 봉인재(195)가 형성되어 있다.

공통 연결선(185)은 도8에 도시한 제1 실시예와는 다르게 형성되어 있다. 즉, 제2 봉인재(196)에 대응하는 부분에는 불투명한 금속막이 형성되어 있지 않으며, 액정 주입구(195)에 대응하는 부분 중 제2 봉인재가 위치하지 않는 부분에는 하나의 배선(181)으로 형성되어 있다.

이때, 공통 연결선(181)을 하나의 선으로 형성하는 경우에는 제2 봉인재(196)에 대응하는 부분에는 제2 봉인재를 경화시키기 위해 조사하는 자외선을 가리지 않도록 다른 부분보다 좁은 폭으로 형성하는 것이 바람직하다.

또한, 제1 봉인재(190)를 공통 연결선(185)과 중첩되도록 형성하는 것이 바람직하다. 왜냐하면 두 기판(110, 120)의 간격을 조절함에 있어서, 제1 봉인재가 형성되는 제1 기판(110) 둘레에 형성되어 있는 패턴의 높이와 밀도가 균일하도록 하는 것이 좋기 때문이다. 즉 기판(110, 120)의 상부 및 좌측 가장 자리에서 제1 봉인재(190)가 지나가는 부분에는 게이트 패드 연결부(151) 및 데이터 패드 연결부(152)가 형성되어 있으므로, 액정 패널의 우측 및 하부 가장 자리 부분에도 이와 비슷한 높이와 밀도를 가지도록 하기 위해서 제1 봉인재(190)는 공통 연결선(185)을 지나도록 형성하는 것이 바람직하다.

한편, 도8 및 도9에 도시한 본 발명의 실시예는 게이트선의 양쪽 끝의 공통 전압을 다르게 하여 인가함으로써 게이트선의 신호 지연에 의한 플리커는 방지할 수 있으나, 데이터선의 신호 지연에 의한 화질의 불균일성은 방지하지 못하였다.

다음에는 게이트선의 신호 지연 및 데이터선의 신호 지연에 의한 플리커 현상 및 화질의 불균일성을 방지하기 위한 본 발명의 제3 실시예에 따른 액정 표시 장치 구조를 도10을 참조하여 설명한다.

도10에서, 기판(210)의 상측에는 데이터 전압을 인가하기 위한 데이터 구동부(280)가 인쇄 회로 기판(printed circuit board; 이하 'PCB')(272)과 연결되어 있고, 기판(210)의 좌측에는 게이트 전압을 인가하기 위한 게이트 구동부(290)가 PCB 기판(271)에 연결되어 있다. 이 게이트 구동부(290)와 데이터 구동부(280)는 각각 게이트 패드(도시하지 않음) 및 데이터 패드(도시하지 않음)를 통해 게이트선과 데이터선에 연결된다.

기판(210)의 중앙에는 화상 신호를 표시하는 다수의 화소 전극이 형성되는 표시 영역(220)이 있으며, 기판(210)의 네 귀퉁이에는 제1 내지 제4 접촉점(231, 232, 233, 234)이 형성되어 있다. 이들 네 개의 접촉점(231, 232, 233, 234)은 각각 제1 내지 제4 도선(261, 262, 263, 264)을 통해 공통 전압 발생기(250)에 연결되어 있다. 이 공통 전압 발생기(250)는 각 도선(261, 262, 263, 264)에 각각 다른 전압을 인가할 수 있도록 되어 있다. 각 도선(261, 262, 263, 264)들은 PCB 기판(271, 272)을 거쳐 구동

부(280, 290)에 더미로 형성되어 있는 더미 핀(도시하지 않음)을 통해 각 접촉점에 연결되어 있다.

여기서, 우측 하부에 있는 접촉핀(234)에 연결되어 있는 도선(264)은 기판(210) 위에서는 데이터선의 단선이나 단락시 이를 수리하기 위한 수리선(repair line)을 이용하여 형성한다. 또한 도선(264)에는 연산증폭기(240)를 연결하여, 도선의 길이가 길기 때문에 생기는 부족한 구동 능력을 보상해 주어 우측 하부에 형성되어 있는 접촉점(234)에 일정한 전압이 인가되도록 한다.

이와 같은 기판(210)에 상부 기판(도시하지 않음)을 결합하면 접촉점 (231, 232, 233, 234)이 상부 기판에 형성되어 있는 공통 전극(도시하지 않음)의 네 귀퉁이에 접촉하여 공통 전압 발생기(250)가 인가하는 서로 다른 공통 전압을 공통 전극에 전달한다. 이때, 도7을 참조하여 앞에서 설명한 바와 같이 데이터선의 신호 지연에 의한 화상의 불균일 현상을 방지하기 위해서는 데이터 전압이 공통 전압보다 큰 경우와 작은 경우에 각각 데이터선의 양끝에 다른 전압의 크기를 인가하는 것이 가장 효과적이나, 이 경우에는 공통 전압 발생기에서 인가되는 공통 전압의 크기를 매번 바꿔야 하는 불편함이 있다.

따라서, 본 발명의 제3 실시예에 따른 액정 표시 장치에서는 데이터 구동부(280)에 가까운 쪽에 있는 접촉점보다 먼 쪽의 접촉점에 더 큰 공통 전압을 인가하였으며, 구체적으로 공통 전압 발생기(250)로부터 인가되는 전압을 제1 접촉점(231), 제2 접촉점(232), 제3 접촉점(233), 제4 접촉점(234)의 순으로 점점 높아지도록 조정하였다.

이 경우 ITO(indium tin oxide)로 형성되는 공통 전극은 내부 저항을 가지므로, 일체로 형성되어 있는 공통 전극의 각 지점에 서로 다른 전압이 인가되면, 전압이 높은 지점에서 낮은 지점을 향해 오옴(ohm)의 법칙에 따라 전류가 흐르면서 전압 강하가 일어나고, 결국 공통 전압은 높은 지점에서 낮은 지점에 걸쳐 일정한 기울기를 가지고 변하게 된다.

여기서, 제1 내지 제4 접촉점의 전위차는 공통 전극과 화소 전극 사이의 전압차를 화면 전체에 걸쳐 일정하도록 하고, 공통 전압을 기준으로 하여 상하로 반전되는 화소 전압이 상하 대칭을 이루도록 조정한다.

다음에는 본 발명의 실시예에 따른 액정 표시 장치용 구동회로를 설명한다.

도11은 본 발명의 제1 실시예에 따른 액정 표시 장치용 구동회로를 나타내는 도면이다.

도11에 도시한 바와 같이, 제어부(320)는 액정에 인가할 화상 신호 Vs를 신호원(도시하지 않음)으로부터 받고, 입력된 화상 신호를 처리하여 데이터 신호를 만들어 데이터 구동부(330)로 보내고, 구동회로에 필요한 각종 타이밍 신호를 만든다. 데이터 구동부(330)는 제어부(320)에서 입력된 데이터 신호에 따라 액정 패널(350)의 각 화소에 인가할 데이터 전압(계조 전압)을 인가하고, 게이트 구동부(340)는 화소에 데이터 전압이 인가될 수 있도록 각 화소의 TFT(370)를 온시키는 주사 신호인 게이트 전압을 출력한다.

액정 패널(350)에는 데이터 구동부(330)로부터 데이터 전압을 전달하는 데이터선(360)과 게이트 구동부(340)로부터 게이트 전압을 전달하는 게이트선(370)이 서로 교차되어 형성되며, 각 화소의 TFT의 소스전극과 게이트 전극에 연결된다. 설명의 편의상, 도11에서는 액정 패널(350)에 한 개의 화소에 대한 등가회로만을 도시하였으며, 여기서 화소 전극에 충전되는 전압은 Vp로 축적 용량 전극에 충전되는 전압은 Vst로 표시하였다. 공통 전압 가변 발생기(380)는 게이트선 상의 게이트 전압을 측정하여 게이트선에 기인한 게이트 전압의 지연 레벨을 검출하고, 검출된 값에 따라 공통 전압을 설정하여 패널(350)의 공통 전극(도시하지 않음)에 인가한다.

이러한 공통 전압 가변 발생기(380)는 신호 지연 검출부(390)과 지연 정도 비교부(392) 및 공통 전압 발생부(394)로 이루어진다.

신호 지연 검출부(390)는 게이트선의 전단과 후단에서의 각각 게이트 전압 Vg1과 Vg2를 측정한다. 이전에도 설명한 바와 같이, 게이트 전압 Vg1, Vg2는 게이트선에 기인하는 신호 지연에 따라 특정 시점에서 전압 차를 가지게 되며, 신호 지연 검출부(390)는 이 전압차를 검출하여 검출된 값인 게이트 신호 지연값 Vgd를 지연 비교부(392)로 보낸다.

지연 비교부(392)는 입력된 신호 지연값 Vgd를 디지털화하기 위한 것으로서, 도12에 지연 비교부(392)의 상세 회로도를 도시하였다.

도12에 도시한 바와 같이, 지연 비교부(392)는 직렬로 연결된 다수의 저항(R1, R2, R3, R4)과 비교기(391a, 391b, 391c)로 이루어진다. 전원 전압 Vdd는 저항(R1, R2, R3, R4)에 의해 전압 강하되어 저항 값에 비례하는 기준 전압(Vr1, Vr2, Vr3)으로 되고, 이들 기준 전압은 각각의 비교기(391a, 391b, 391c)의 기준 값으로 된다. 각 비교기(391a, 391b, 391c)는 상기 기준 전압(Vr1, Vr2, Vr3)과 지연값(Vgd)을 비교하여 상위 또는 하위 레벨의 로직 신호를 출력단(Vo1, Vo2, Vo3)으로 출력한다. 이때 지연값이 가장 큰 경우 출력 Vo1, Vo2, Vo3은 모두 상위 레벨을 갖게 되고, 지연 값이 가장 작은 경우는 모두 하위 레벨을 갖게 된다. 이 출력 Vo1, Vo2, Vo3은 공통 전압 발생부(394)로 인가된다.

도13은 공통 전압 발생부(394)의 상세 회로도를 나타내는 도면이다.

공통 전압 발생부(394)는 스위치(SW1, SW2, SW3)와 저항(R5, R6, R7, R8)으로 이루어지며 각 스위치의 온 또는 오프 상태에 따라 Vdd의 분압인 Vcom'이 결정된다. 이들 스위치는 지연 비교부(392)의 출력 레벨에 따라 온, 오프되어 Vcom'이 결정된다.

도11의 액정 패널(350)에서 게이트 신호 지연이 발생하는 게이트선의 후단부에 대응하는 공통 전극판의 한 지점에 공통 전압 Vcom'을 인가한다, 이와 같이 게이트 신호 지연에 따라 공통 전압 Vcom 및 Vcom'을 공통 전극판에 적절한 위치에 인가함으로써 킥백 전압을 보상한 공통 전압을 화소에 인가할 수 있다.

본 발명의 제1 실시예에 따른 액정 표시 장치 구동회로에서는 게이트선의 신호 지연에 의한 전압차를 측정하고, 이를 이용하여 공통 전압을 가변시키는 것에 대하여 설명하였지만, 이와 같은 기술이 데이터선에도 적용될 수 있음은 물론이며, 그 상세한 내용은 이 분야의 전문가라면 상기한 설명으로부터 쉽게 구

성할 수 있기 때문에 설명은 생략한다.

도14는 본 발명의 제2 실시예에 따른 액정 표시 장치 구동회로를 나타내는 도면이다.

도14에 도시한 본 발명의 제2 실시예는 도11의 공통 전압 가변 발생기(380)를 공통 전압 생성부(420)로 대체한 것이며, 도14에서는 공통 전압 생성부를 주로 도시하였다.

도14에서, 공통 전극 기판(400)의 I, J 부분에는 각각 서로 다른 공통 전압 Vcom5와 Vcom6이 공통 전압 생성부(420)를 통해 인가된다. 이때, 본 발명의 제2 실시예에 따르면 공통 전압 생성부(420)는 ITO 막에 생기는 내부 저항(Rin)을 이용하여 게이트선의 양쪽에 서로 다른 공통전압을 인가한다.

이를 위한 공통 전압 생성부(420)는 도14에 도시한 바와 같이, 한쪽에 전원 전압(AVDD)이 연결되고 다른쪽에 A 단자가 연결된 저항(R30), 한쪽에 B 단자가 연결되고 다른쪽에 접지점이 연결되는 저항(R40)으로 이루어진다. 여기서, 단자 A와 B는 각각 I 지점과 J 지점에 연결되어 있다.

이와 같이 하면, 단자 A와 B 사이에 패널의 내부 저항(Rin)이 연결되게 되어, 결국 전원 전압(ADD)에 저항 R30, Rin, R40이 직렬로 연결된 것으로 된다.

따라서, A 단자와 B 단자에는 각각 전원 전압을 저항으로 분배한 전압이 생기게 되고, 이들 전압은 각각 공통 전압(Vcom5, Vcom6)으로서 I, J 지점에 인가된다. 이때, 인가되는 공통전압(Vcom5, Vcom6)은 다음의 수학식 2와 같다.

$$Vcom5=\frac{Rin+R40}{R30+Rin+R40}AVDD$$

$$Vcom6=\frac{R40}{R30+Rin+R40}AVDD$$

이와 같이 패널의 내부저항을 이용하여 공통전압을 발생시키는 것은, 패널 저항을 이용하지 않고 전압을 분배하여 공통전압을 발생시키는 것 보다 적은 전력을 소모하며, 패널 저항의 변경에 따른 변화량을 줄일 수 있다는 장점이 있다. . 이상에서 본 발명의 실시예에 대하여 설명하였으나, 본 발명은 상기한 실시예에 한정되는 것은 아니며, 그 외의 다양한 변형이나 변경이 가능한 것은 물론이다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에 따르면 게이트라인이 양쪽 끝에 서로 다른 공통 전압을 인가함으로써, 게이트 전압의 신호 지연에 의해 생기는 플리커 현상을 방지할 수 있으며, 데이터 라인의 양쪽 끝에 서로 다른 공통 전압을 인가함으로써, 데이터 전압의 신호 지연에 의해 생기는 화질의 불균일성을 극복할 수 있다.

(57) 청구의 범위

청구항 1

다수의 게이트선, 상기 다수의 게이트선에 절연되어 교차하는 다수의 데이터선, 상기 게이트선에 연결되는 게이트 전극과 상기 데이터선에 연결되는 소스전극을 가지는 다수의 박막 트랜지스터와, 상기 박막 트랜지스터의 드레인 전극에 연결되는 화소 전극이 형성되어 있는 제1 기판과;

상기 화소 전극에 대향되어 있는 공통 전극이 형성되어 있는 제2 기판과;

상기 게이트선에 상기 박막 트랜지스터를 온/오프시키기 위한 게이트 전압을 인가하기 위한 게이트 구동부와;

상기 데이터선에 화상 신호를 나타내는 데이터 전압을 인가하기 위한 데이터 구동부를 포함하며,

상기 공통 전극은 위치에 따라 서로 다른 공통 전압이 인가되는 액정 표시 장치.

청구항 2

제1항에서,

상기 게이트선의 양쪽 끝 부분에 대응하는 공통 전극의 위치에 서로 다른 공통 전압이 인가되는 액정 표시 장치.

청구항 3

제2항에서,

상기 게이트 구동부에 가까운 부분의 공통 전극이 먼 곳의 공통 전극보다 더 작은 공통전압이 인가되는 액정 표시 장치.

청구항 4

제1항에서,

상기 데이터선의 양쪽 끝 부분에 대응하는 공통 전극의 위치에 서로 다른 공통 전압이 인가되는 액정 표시 장치.

청구항 5

제3항에서,

상기 데이터 전압이 상기 공통 전압보다 큰 경우에는 상기 데이터 구동부에 가까운 곳의 공통 전극 보다 먼 곳의 공통 전극에 더 작은 공통 전압이 인가되며,

상기 데이터 전압이 상기 공통 전압보다 작은 경우에는 상기 데이터 구동부에 가까운 곳의 공통 전극 보다 먼 곳의 공통 전극에 더 큰 공통 전압이 인가되는 액정 표시 장치.

청구항 6

제1항에서,

상기 공통 전극의 네 귀퉁이에 서로 다른 공통 전압이 인가되는 액정 표시 장치.

청구항 7

다수의 게이트선, 상기 다수의 게이트선에 절연되어 교차하는 다수의 데이터선, 상기 게이트선에 연결되는 게이트 전극과 상기 데이터선에 연결되는 소스전극을 가지는 다수의 박막 트랜지스터와, 상기 박막 트랜지스터의 드레인 전극에 연결되는 화소 전극이 형성되어 있으며, 제1 내지 제4 모서리로 이루어진 직사각형의 제1 기판과;

상기 화소 전극에 대향되어 있는 공통 전극이 형성되어 있는 제2 기판과;

상기 제1 기판의 제1 모서리 및 제2 모서리에 각각 형성되어 있으며, 상기 게이트선 및 상기 데이터선에 각각 연결되어 있는 게이트 패드 및 데이터 패드와;

상기 제1 기판과 상기 제2 기판을 부착하기 위한 것이며, 상기 제1 기판의 제3 모서리 부분에 액정 물질을 주입하기 위한 액정 주입구를 가지는 제1 봉인재와;

상기 액정 주입구에 형성되어 있으며, 상기 액정 물질을 주입한 후 상기 액정 물질을 봉인하는 제2 봉인재와;

상기 제2 기판의 상기 공통 전극의 네 귀퉁이에 형성되어 있으며, 공통 전압이 인가되는 제1, 제2, 제3, 제4 공통 전극점과;

상기 제1, 제2, 제3 공통 전극점에 각각 연결되어 있으며, 서로 다른 공통 전압을 인가받는 더미 패드와;

상기 제2 기판의 상기 제3 모서리 위에 형성되어 있는 제3, 제4 공통 전극점을 연결하기 위한 공통 연결선을 포함하는 액정 표시 장치.

청구항 8

제7항에서,

상기 공통 연결선은 상기 제2 봉인재를 노출시키도록 형성되어 있는 액정 표시 장치.

청구항 9

제8항에서,

상기 제1 모서리와 상기 제3 모서리는 서로 마주하며, 상기 제3 면에 형성되어 있는 상기 공통 접촉점에는 제1 공통 전압이 인가되며, 상기 제1 면에 형성되어 있는 공통 접촉점에는 제2 공통 전압이 인가되는 액정 표시 장치.

청구항 10

제9항에서,

상기 제1 공통 전압은 상기 제2 공통 전압보다 큰 액정 표시 장치.

청구항 11

제7항에서,

상기 제1 기판의 제3 모서리에 형성되어 있는 제1 봉인재는 상기 공통 연결선을 따라 형성되어 있는 액정 표시 장치.

청구항 12

제11항에 있어서,

상기 공통 연결선 중 상기 액정 주입구에 대응하는 부분은 다른 부분 보다 좁은 폭으로 형성되어 있는 액정 표시 장치.

청구항 13

다수의 게이트선, 상기 다수의 게이트선에 절연되어 교차하는 다수의 데이터선, 상기 게이트선에 연결되는 게이트 전극과 상기 데이터선에 연결되는 소스전극을 가지는 다수의 박막 트랜지스터와, 상기 박막 트랜지스터의 드레인 전극에 연결되는 화소 전극이 형성되어 있는 제1 기판과;

상기 제1 기판에 형성되어 있으며, 상기 게이트선에 연결되어 상기 박막 트랜지스터를 온/오프시키기 위한 게이트 전압을 인가받는 게이트 패드부와;

상기 제1 기판에 형성되어 있으며, 상기 데이터선에 연결되어 화상 신호를 나타내는 데이터 전압을 인가받는 데이터 패드부와;

상기 화상 신호를 표시하는 영역이며, 상기 제1 기판에 형성되어 있는 상기 데이터선과 상기 게이트선의 교차 부분으로 정의되는 행렬 형태의 단위 화소의 집합으로 이루어지는 표시 영역과;

상기 화소 전극에 대향되어 있는 공통 전극이 형성되어 있는 제2 기판과;

상기 표시 영역의 네 귀퉁이에 인접하여 형성되어 있으며, 상기 공통 전극과 전기적으로 접촉되어 있는 네 개의 접촉점과;

상기 네 개의 공통 접촉점에 각각 다른 전압을 인가하는 공통 전압 발생기와;

상기 네 개의 접촉점과 상기 공통 전압 발생기를 각각 연결하는 네 개의 연결선을 포함하는 액정 표시 장치.

청구항 14

제13항에서,

상기 네 개의 연결선 중 상기 게이트 패드부와 상기 데이터 패드부 양쪽 모두에서 가장 멀리 위치한 접촉점과 상기 공통 전압 발생기를 연결하는 연결선에는 연산 증폭기가 더 포함되어 있는 액정 표시 장치.

청구항 15

제13항 또는 제14항에서,

상기 공통 전압 발생기가 상기 네 개의 접촉점에 인가하는 전압은

상기 데이터 패드부와 상기 게이트 패드부 양쪽 모두에서 가장 가까운 접촉점에서 가장 낮으며, 상기 데이터 패드부에는 멀고 상기 게이트 패드부에는 가까운 접촉점에서 두 번째로 낮으며, 상기 데이터 패드부에는 가깝고 상기 게이트 패드부에는 먼 접촉점에서 세 번째로 낮으며, 상기 데이터 패드부와 상기 게이트 패드부 양쪽 모두에서 가장 먼 접촉점에서 가장 높은 값을 가지는 액정 표시 장치,

청구항 16

다수의 게이트선, 상기 다수의 게이트선에 절연되어 교차하는 다수의 데이터선, 상기 게이트선에 연결되는 게이트 전극과 상기 데이터선에 연결되는 소스전극을 가지는 다수의 박막 트랜지스터와, 상기 박막 트랜지스터의 드레인 전극에 연결되는 화소 전극이 형성되어 있는 제1 기판과;

상기 화소 전극에 대향되어 있는 공통 전극이 형성되어 있는 제2 기판과;

상기 게이트선에 상기 박막 트랜지스터를 온/오프시키기 위한 게이트 신호를 인가하기 위한 게이트 구동부와;

상기 데이터선에 화상 신호를 나타내는 데이터 전압을 인가하기 위한 데이터 구동부와;

상기 공통 전극에 서로 다른 공통 전압을 인가하기 위한 전압 발생부를 포함하는 액정 표시 장치.

청구항 17

제16항에서,

상기 전압 발생부는

상기 게이트선으로부터 상기 게이트 신호의 지연 전압을 검출하는 신호 지연 검출부와;

상기 신호 지연 검출부로부터 검출된 지연 전압을 입력 받아 디지털 신호로 변환하는 지연 비교부와;

상기 지연 비교부로부터 입력된 디지털 신호에 따라 상기 지연 전압을 보상한 공통 전압을 발생하는 공통 전압 발생부를 포함하는 액정 표시 장치,

청구항 18

제17항에서,

상기 신호 지연 검출부는

상기 게이트선의 전단과 후단에서 게이트 신호를 측정하고, 측정된 두 신호의 전압차를 검출하는 액정 표시 장치.

청구항 19

제18항에서,

상기 지연 비교부는

각각 서로 다른 기준 전압을 발생시키는 저항 회로와;

상기 지연 전압과 상기 기준 전압을 입력받아 두 값을 비교하여 그 결과를 디지털 신호로 출력하는 다수의 비교기를 포함하는 액정 표시 장치.

청구항 20

제19항에서,

상기 공통 전압 발생부는

상기 다수의 비교기에서 출력된 디지털 신호를 입력받아 동작하는 다수의 스위칭 소자와;

상기 스위칭 소자의 구동에 따라 선택적으로 단락되어 기 설정된 다수의 공통 전압을 선택하는 저항회로를 포함하며,

상기 선택된 공통 전압을 상기 게이트선의 후단 부분에 대응하는 상기 공통 전극의 한 지점에 인가하는 액정 표시 장치.

청구항 21

제16항에서,

상기 전압 발생부는

전원 전압과;

상기 전원 전압에 한쪽이 연결되는 제1 저항과,

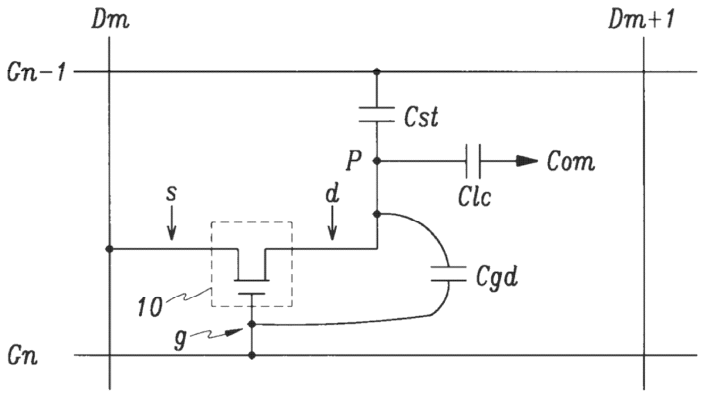
상기 제1 저항의 다른 쪽에 상기 게이트선의 전단 부분에 대응하는 상기 제2 기판의 제1 지점에 연결되는 제1 단자와,

상기 게이트선의 후단 부분에 대응하는 상기 제2 기판의 제2 지점에 연결되는 제2 단자와,

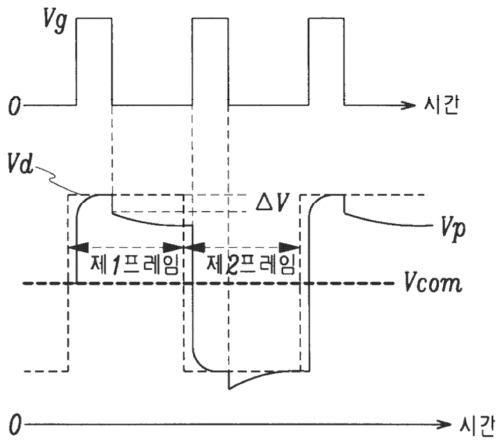
상기 제2 단자에 한쪽이 연결되며, 접지점에 다른 쪽이 연결되는 제2 저항을 포함하는 액정 표시 장치.

도면

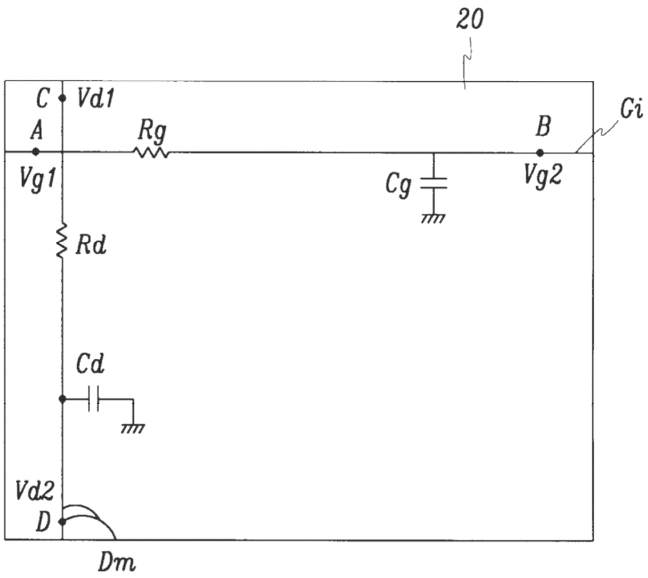
도면1



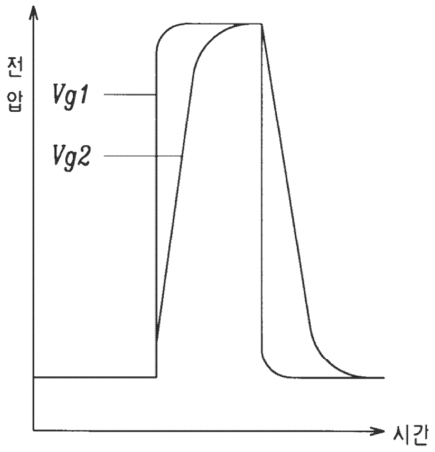
도면2



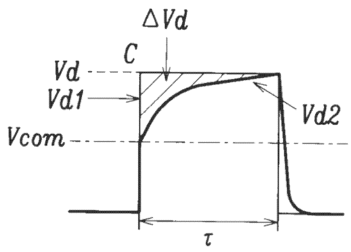
도면3


20
C
Vd1
A
Rg
B
Ci
Vg1
Cg
Vg2
Rd
Cd
Vd2
D
Dm

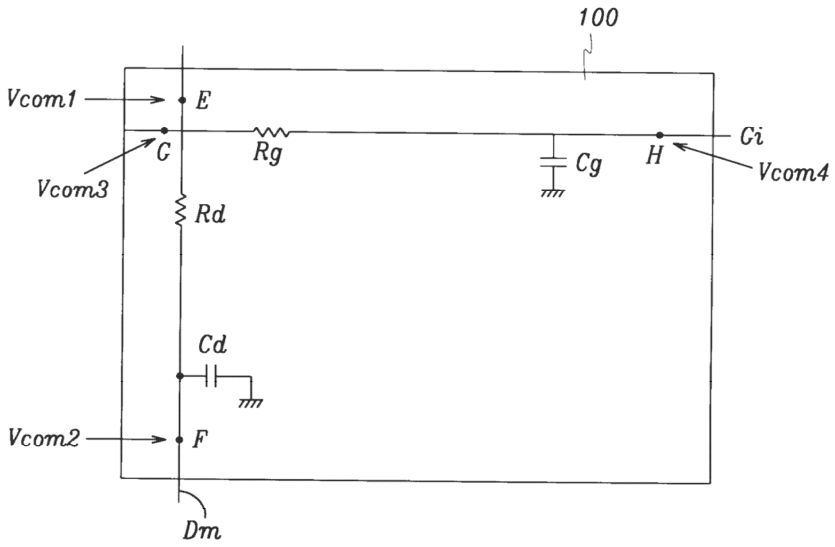
도면4


전압
Vg1
Vg2
시간

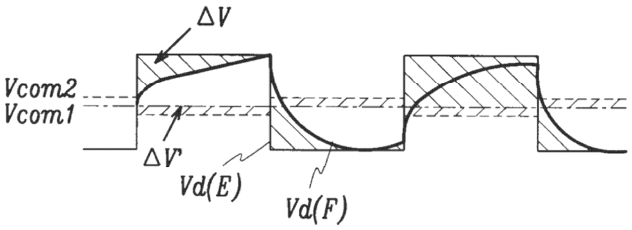
도면5


ΔVd
C
Vd
Vd1
Vd2
Vcom
τ

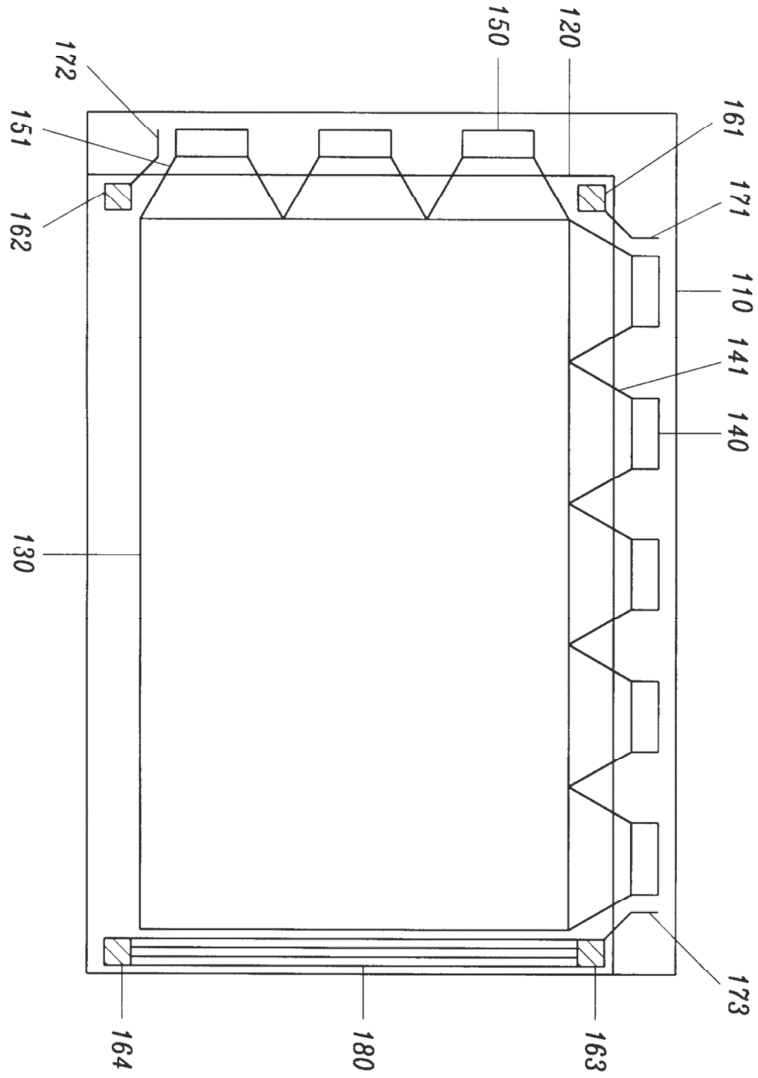
도면6


100
Vcom1
E
C
Rg
Cg
H
Ci
Vcom4
Vcom3
Rd
Cd
Vcom2
F
Dm

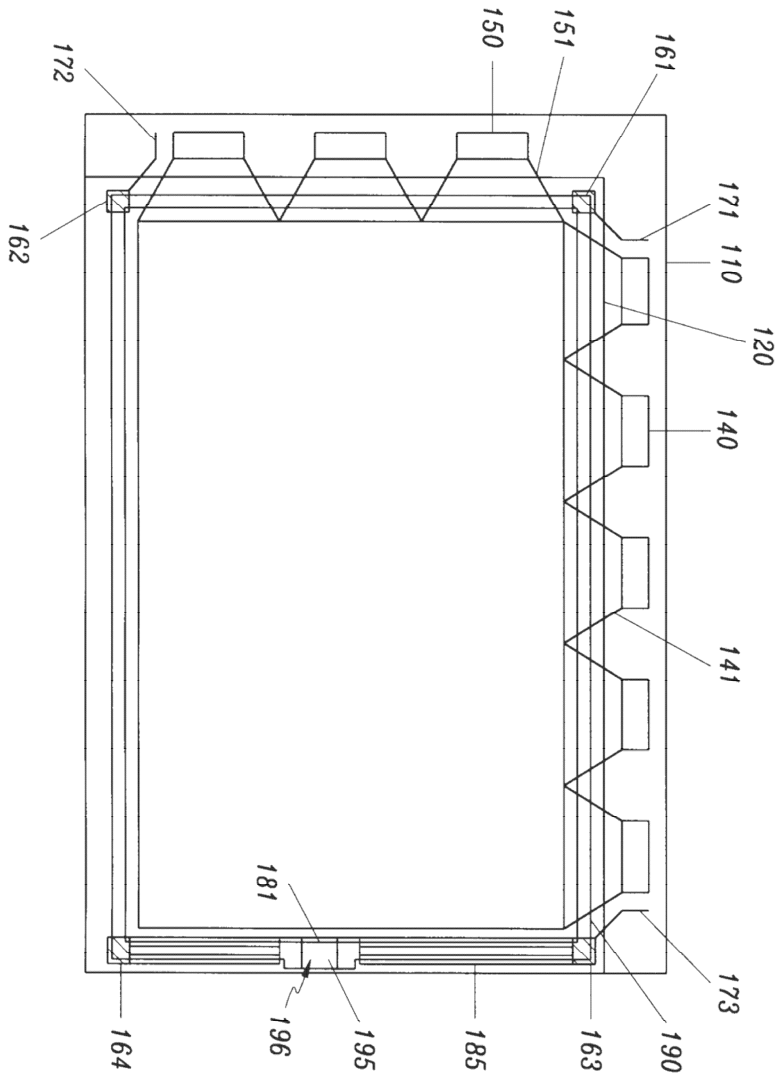
도면7


ΔV
Vcom2
Vcom1
ΔV'
Vd(E)
Vd(F)

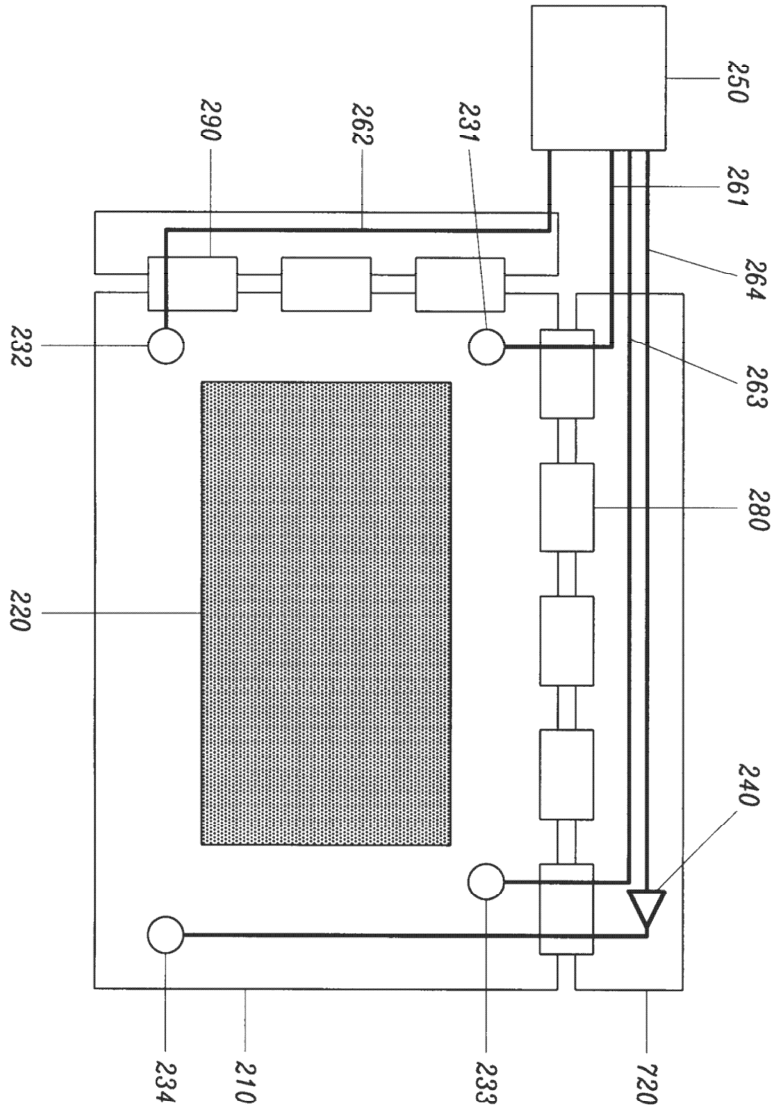
도면8



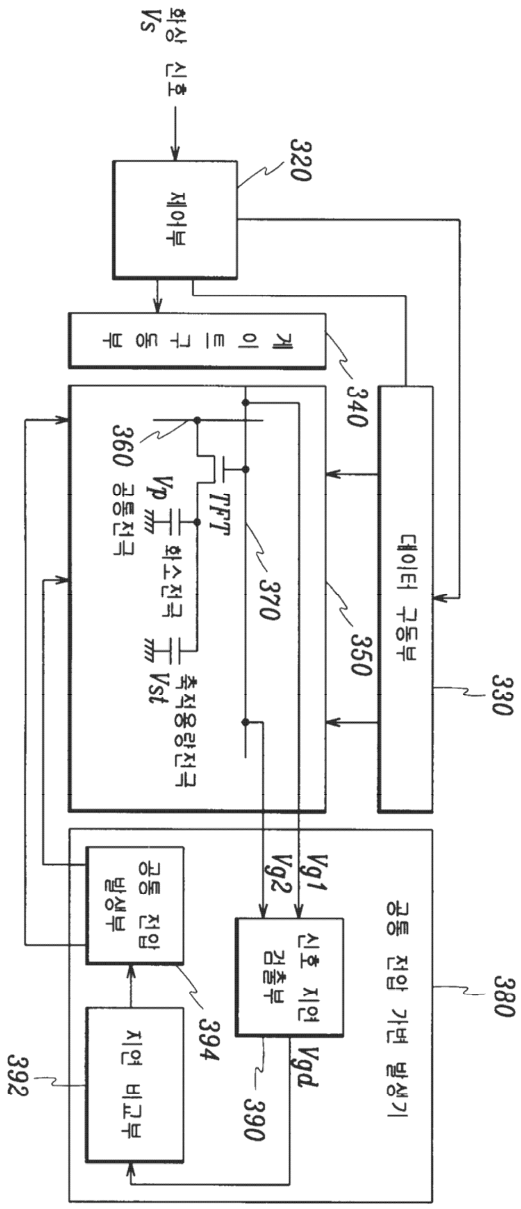
도면9


150
151
161
172
162
171
110
120
140
141
181
173
164
196
195
185
163
190

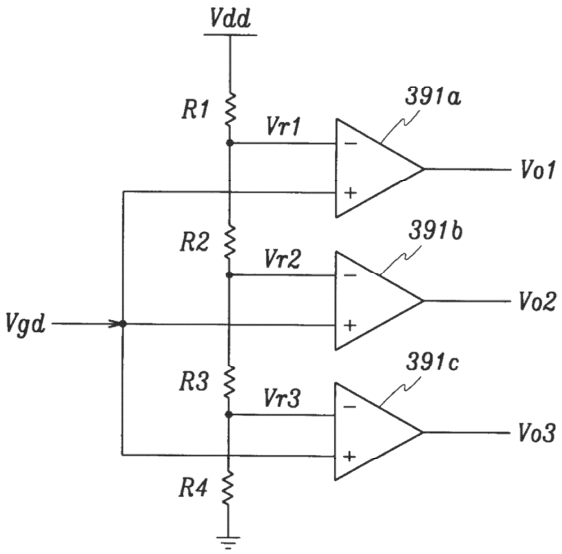
도면10



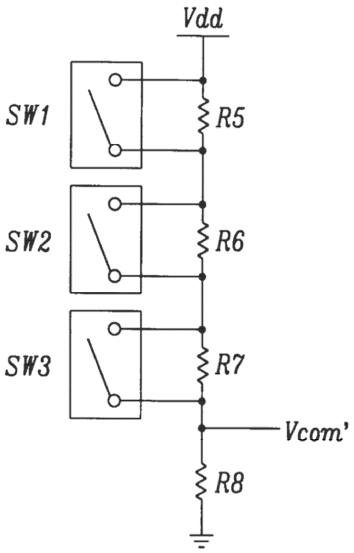
도면11


화상 신호
Vs
320
제어부
게이트 구동부
340
360
공통전극
Vp
TFT
화소전극
370
축적용량전극
Vst
350
데이터 구동부
330
공통 전압 가변 발생기
380
Vg1
Vg2
공통 전압 발생부
394
신호 지연 검출부
Vgd
390
지연 비교부
392

도면12



도면13



도면14

