



(12) 发明专利申请

(10) 申请公布号 CN 119318106 A

(43) 申请公布日 2025. 01. 14

(21) 申请号 202280096796.8

(51) Int.Cl.

(22) 申请日 2022.06.06

H02M 3/155 (2006.01)

(85) PCT国际申请进入国家阶段日
2024.12.05

(86) PCT国际申请的申请数据
PCT/JP2022/022828 2022.06.06

(87) PCT国际申请的公布数据
W02023/238201 JA 2023.12.14

(71) 申请人 日清纺微电子有限公司
地址 日本东京都

(72) 发明人 丹治景齐 山东浩平 松下史朗

(74) 专利代理机构 北京市柳沈律师事务所
11105

专利代理师 金兰

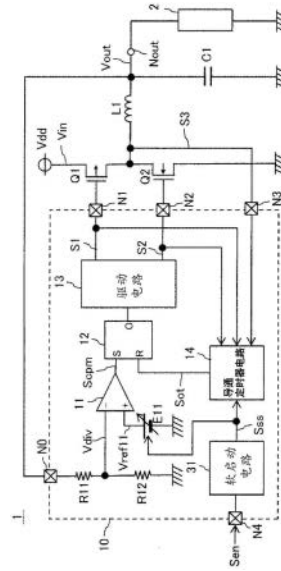
权利要求书2页 说明书11页 附图18页

(54) 发明名称

DC/DC转换器

(57) 摘要

驱动电路(13)使开关元件(Q1、Q2)通过恒定导通时间控制动作。监视电路产生第一控制信号,该第一控制信号表示DC/DC转换器(1)是处于稳定状态还是处于异常状态。导通定时器电路(14)基于第一控制信号产生使得开关元件(Q1、Q2)的各开关周期内的一部分区间结束的第二控制信号并发送至驱动电路(13),该一部分区间是对电感器(L1)储积能量的区间。导通定时器电路(14)在DC/DC转换器(1)处于稳定状态的情况下,使用根据开关元件(Q1、Q2)的占空比而变化的第一基准电压(Vref1)产生第二控制信号。导通定时器电路(14)在DC/DC转换器(1)处于异常状态的情况下,使用固定的第二基准电压(Vref2)产生第二控制信号。



1. 一种DC/DC转换器的控制电路，
在控制具备电感器、对所述电感器储积和释放能量的第一和第二开关元件的DC/DC转换器的控制电路中，

所述控制电路具备：

驱动电路，使所述第一和第二开关元件通过恒定导通时间控制动作；

监视电路，产生第一控制信号，该第一控制信号表示所述DC/DC转换器处于稳定状态还是处于异常状态；以及

导通定时器电路，基于所述第一控制信号产生使所述第一和第二开关元件的各开关周期内的一部分区间结束的第二控制信号，并发送至所述驱动电路，该一部分区间是对所述电感器储积能量的区间，

所述导通定时器电路在所述DC/DC转换器处于稳定状态的情况下，使用根据所述第一和第二开关元件的占空比而变化的第一基准电压，产生所述控制信号，

所述导通定时器电路在所述DC/DC转换器处于异常状态的情况下，使用固定的第二基准电压产生所述控制信号。

2. 如权利要求1所述的DC/DC转换器的控制电路，

所述监视电路在所述DC/DC转换器处于软启动期间的情况下，产生表示所述DC/DC转换器处于异常状态的所述第一控制信号。

3. 如权利要求1所述的DC/DC转换器的控制电路，

所述监视电路在所述DC/DC转换器的输入电压低于第一阈值的情况下，产生表示所述DC/DC转换器处于异常状态的所述第一控制信号。

4. 如权利要求1所述的DC/DC转换器的控制电路，

所述监视电路在所述DC/DC转换器的输出电压低于第二阈值的情况下，产生表示所述DC/DC转换器处于异常状态的所述第一控制信号。

5. 如权利要求1所述的DC/DC转换器的控制电路，

所述监视电路在所述DC/DC转换器处于基于负载的瞬态响应状态的情况下，产生表示所述DC/DC转换器处于异常状态的所述第一控制信号。

6. 如权利要求1所述的DC/DC转换器的控制电路，

所述监视电路在所述DC/DC转换器的输出电流的峰值小于第三阈值的情况下，产生表示所述DC/DC转换器处于异常状态的所述第一控制信号。

7. 如权利要求1所述的DC/DC转换器的控制电路，

所述监视电路在检测到所述DC/DC转换器的输出电流的反向电流的情况下，产生表示所述DC/DC转换器处于异常状态的所述第一控制信号。

8. 如权利要求1所述的DC/DC转换器的控制电路，

所述监视电路在所述DC/DC转换器的输出电流为反向电流且大于第四阈值的情况下，产生表示所述DC/DC转换器处于异常状态的所述第一控制信号。

9. 如权利要求1所述的DC/DC转换器的控制电路，

所述监视电路检测分别表示所述DC/DC转换器处于异常状态的多个事件，

所述导通定时器电路与所述多个事件分别对应，使用互不相同的多个第二基准电压产生所述第二控制信号。

10. 如权利要求1所述的DC/DC转换器的控制电路,
所述导通定时器电路在所述第一和第二开关元件同时从截止的状态开始开关动作的情况下,在从开始所述开关动作起一定期间之间使用固定的第二基准电压产生所述第二控制信号。

11. 一种DC/DC转换器,具备:

电感器;

对所述电感器储积和释放能量的第一和第二开关元件;以及
权利要求1~10中任一项所述的控制电路。

DC/DC转换器

技术领域

[0001] 本公开涉及DC/DC转换器及其控制电路。

背景技术

[0002] 近年,随着便携设备的高功能化和小型化,作为电源电路,多使用能够高效率且小型化的、高频动作的迟滞(hysteresis)控制的开关电源。例如,专利文献1公开了进行动作以使输出电压的纹波成分的大小或频率一定,由此控制DC/DC转换器以抑制输出电压的变动。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:日本特开2013-062942号公报

发明内容

[0006] 发明要解决的课题

[0007] 作为DC/DC转换器的迟滞控制的一种,已知“恒定导通时间(constant on-time)控制”。例如根据降压型转换器的恒定导通时间控制,在开关元件的各开关周期中,当输出电压低于阈值时,高侧(high side)的开关元件跨预定的时间长度导通,此后,高侧的开关元件截止。在降压型转换器中,在使高侧的开关元件导通并使低侧(low side)的开关元件截止时,在电感器中储积能量,在使高侧的开关元件截止并使低侧的开关元件导通时,储积在电感器的能量被释放。在本说明书中,将在电感器中储积能量的时间区间称为“导通区间”,将释放储积在电感器中的能量的时间区间称为“整流区间”。另外,若结束导通区间的条件固定,则在DC/DC转换器的输入电压、输出电压、或输出电流等变动时,开关元件的开关频率有变动的可能。因此,为了防止开关频率的变动,有时结束导通区间的条件会变更。

[0008] 然而,例如,在DC/DC转换器刚起动后、接地保护电路动作时等、开关元件的动作脱离其稳定状态(定常状态)的情况下,很难无开关频率的变动地实施恒定导通时间控制。因此,要求即使在开关元件的动作脱离其稳定状态的情况下,也使开关频率的变动比以往减少,优选地,以一定的开关频率实施恒定导通时间控制。

[0009] 本公开的目的在于提供即使在开关元件的动作脱离其稳定状态的情况下,也能够控制DC/DC转换器以使开关频率的变动比以往减少地实施恒定导通时间控制的控制电路。进一步,本公开的目的在于提供具备那样的控制电路的DC/DC转换器。

[0010] 用于解决课题的手段

[0011] 根据本公开的一方式所涉及的DC/DC转换器的控制电路,

[0012] 在控制具备电感器、对所述电感器储积和释放能量的第一和第二开关元件的DC/DC转换器的控制电路中,

[0013] 所述控制电路具备:

[0014] 驱动电路,使所述第一和第二开关元件通过恒定导通时间控制动作;

[0015] 监视电路,产生第一控制信号,该第一控制信号表示所述DC/DC转换器处于稳定状态还是处于异常状态;以及

[0016] 导通定时器电路,基于所述第一控制信号产生使所述第一和第二开关元件的各开关周期内的一部分区间结束的第二控制信号,并发送至所述驱动电路,该一部分区间是对所述电感器储积能量的区间,

[0017] 所述导通定时器电路在所述DC/DC转换器处于稳定状态的情况下,使用根据所述第一和第二开关元件的占空比而变化的第一基准电压,产生所述控制信号,

[0018] 所述导通定时器电路在所述DC/DC转换器处于异常状态的情况下,使用固定的第二基准电压产生所述控制信号。

[0019] 发明效果

[0020] 根据本公开的一方式,即使在开关元件的动作脱离其稳定状态的情况下,也能够控制DC/DC转换器以使开关频率的变动比以往减少地实施恒定导通时间控制。

附图说明

[0021] 图1是示出实施方式所涉及的DC/DC转换器1的结构的框图。

[0022] 图2是示出图1的导通定时器电路14的结构的电路图。

[0023] 图3是示出图2的导通定时器电路14的各信号的变化时序图。

[0024] 图4是示出实施方式的第一变形例所涉及的DC/DC转换器1A的结构的框图。

[0025] 图5是示出实施方式的第二变形例所涉及的DC/DC转换器1B的结构的框图。

[0026] 图6是示出实施方式的第三变形例所涉及的DC/DC转换器1C的结构的框图。

[0027] 图7是示出实施方式的第四变形例所涉及的DC/DC转换器1D的结构的框图。

[0028] 图8是示出实施方式的第五变形例所涉及的DC/DC转换器1E的结构的框图。

[0029] 图9是示出实施方式的第六变形例所涉及的DC/DC转换器1F的结构的框图。

[0030] 图10是示出实施方式的第七变形例所涉及的导通定时器电路14A的一部分结构的框图。

[0031] 图11是示出实施方式的第八变形例所涉及的导通定时器电路14B的结构的框图。

[0032] 图12是示出实施方式的第九变形例所涉及的导通定时器电路14C的结构的框图。

[0033] 图13是示出实施方式的第十变形例所涉及的DC/DC转换器1G的结构的框图。

[0034] 图14是示出实施方式的第十一变形例所涉及的DC/DC转换器1H的结构的框图。

[0035] 图15是示出比较例所涉及的DC/DC转换器1I的结构的框图。

[0036] 图16是示出图15的导通定时器电路14I的结构的电路图。

[0037] 图17是示出图15的开关元件Q1、Q2的占空比为25%的情况下的、导通定时器电路14I的各信号的变化时序图。

[0038] 图18是示出图15的开关元件Q1、Q2的占空比为50%的情况下的、导通定时器电路14I的各信号的变化时序图。

[0039] 图19是示出图15的开关元件Q1、Q2的占空比为75%的情况下的、导通定时器电路14I的各信号的变化时序图。

[0040] 图20是示出图15的DC/DC转换器1I刚起动后的、导通定时器电路14I的各信号的变化时序图。

具体实施方式

[0041] 以下,参照附图说明本公开的实施方式。在各附图中,同样的结构要素用相同的参照编号来表示。

[0042] [实施方式的结构]

[0043] 图1是示出实施方式所涉及的DC/DC转换器1的结构的框图。DC/DC转换器1具备开关元件Q1、Q2、电感器L1、电容器C1、和控制电路10。开关元件Q1、Q2相互串联地连接在输入电压源V_{dd}和接地之间。开关元件Q1、Q2分别设在高侧和低侧。开关元件Q1例如是P沟道的场效应晶体管,开关元件Q2例如是N沟道的场效应晶体管。电感器L1连接在开关元件Q1、Q2间的节点、和DC/DC转换器1的输出端子N_{out}之间。电容器C1连接在DC/DC转换器1的输出端子N_{out}和接地之间。控制电路10产生控制各开关元件Q1、Q2的导通/截止的驱动信号S1、S2,对各开关元件Q1、Q2的控制电极(门(gate))施加驱动信号S1、S2。由此,控制电路10控制开关元件Q1、Q2以使对电感器L1储积和释放能量。

[0044] DC/DC转换器1从输入电压源V_{dd}接受输入电压V_{in}的供给,在其输出端子N_{out}上产生输出电压V_{out},并将输出电压V_{out}供给到负载装置2。DC/DC转换器1是产生比输入电压V_{in}低的输出电压V_{out}的降压型转换器的一例。

[0045] 控制电路10具备电阻R11、R12、基准电压源E11、比较器11、锁存电路12、驱动电路13、导通定时器电路14、和软启动电路31。控制电路10也可以被构成为具有端子N0~N4的集成电路。

[0046] 电阻R11、R12是相互串联地连接的分压电阻。电阻R11、R12以规定的分压比对经由端子N0而施加的输出电压V_{out}进行分压,并将分压后的电压V_{div}输入到比较器11的反向输入端子。

[0047] 基准电压源E11根据从软启动电路31输出的信号S_{ss}(后述),产生可变的基准电压V_{ref11}并输入到比较器11的非反向输入端子。当信号S_{ss}为低电平(low level)时,基准电压V_{ref11}被设定为与应当从DC/DC转换器1供给到负载装置2的期望电压对应的第一值。另一方面,当信号S_{ss}为高电平(high level)时,基准电压V_{ref11}被设定为从低于第一值的第二值(例如0V)慢慢增大到第一值为止。由此,如后述地,DC/DC转换器1在起动机时软启动。

[0048] 比较器11将电压V_{div}与基准电压V_{ref11}进行比较,将表示比较结果的信号S_{cmp}输入到锁存电路12的S端子。

[0049] 锁存电路12的R端子被输入从导通定时器电路14输出的信号S_{ot}(后述)。锁存电路12根据分别从比较器11和导通定时器电路14输入的信号S_{cmp}、S_{ot},产生具有由规定的真值表表示的高电平或低电平的值的信号并发送至驱动电路13。

[0050] 驱动电路13产生驱动信号S1、S2,并经由端子N1、N2将驱动信号S1、S2分别施加到开关元件Q1、Q2的控制电极。驱动电路13通过恒定导通时间控制使开关元件Q1、Q2动作。在开关元件Q1、Q2的各开关周期中,当电压V_{div}低于基准电压V_{ref11}时,驱动电路13跨预定的时间长度,使开关元件Q1导通,使开关元件Q2截止,由此,在电感器L1中储积能量(导通区间)。经过导通区间后,驱动电路13使开关元件Q1截止,使开关元件Q2导通,由此,在电感器L1中储积的能量被释放(整流区间)。此外,锁存电路12根据从导通定时器电路14输出的信号S_{ot}(后述)而动作,因此驱动电路13根据信号S_{ot}使开关元件Q1、Q2动作以结束导通区间。

[0051] 在导通定时器电路14被输入驱动信号S1、S2,此外,经由端子N3被输入表示开关元

件Q1、Q2之间的节点的电压的信号S3。此外,在导通定时器电路14被输入由某些监视电路产生的信号,该信号表示DC/DC转换器1处于稳定状态还是处于异常状态。DC/DC转换器1的稳定状态意味着在DC/DC转换器1动作时,输入电压 V_{in} 、输出电压 V_{out} 、和输出电流 I_{out} 等参数处于期望范围内。DC/DC转换器1的异常状态意味着在DC/DC转换器1动作时,输入电压 V_{in} 、输出电压 V_{out} 、和输出电流 I_{out} 等参数中的至少一个处于期望范围外。在图1的例子中,软启动电路31为监视电路,由软启动电路31产生的信号 S_{ss} 作为表示DC/DC转换器1处于稳定状态还是处于异常状态的信号被输入到导通定时器电路14。

[0052] 软启动电路31根据从DC/DC转换器1的外部经由端子N4输入的信号 S_{en} ,以使DC/DC转换器1在起动机软启动的方式控制基准电压源E11。DC/DC转换器1的软启动意味着为了防止输入电流的突入和输出电压的过冲,在DC/DC转换器1起动机后,使输出电压 V_{out} 从0V慢慢增大至负载装置2的期望电压为止。在本说明书中,将在DC/DC转换器1起动机后,输出电压 V_{out} 从0V慢慢增大直到达到负载装置2的期望电压为止的时间期间称为“软启动期间”。软启动电路31产生表示DC/DC转换器1是否处于软启动期间的信号 S_{ss} 并发送至基准电压源E11。例如,当信号 S_{ss} 为高电平时,DC/DC转换器1处于软启动期间,当信号 S_{ss} 为低电平时,DC/DC转换器1不处于软启动期间。当DC/DC转换器1处于软启动期间时,由于输出电压 V_{out} 不满足负载装置2的期望电压,DC/DC转换器1处于异常状态。另一方面,认为在经过软启动期间后,输出电压 V_{out} 到达负载装置2的期望电压,DC/DC转换器1处于稳定状态的可能性高。换句话说,信号 S_{ss} 表示DC/DC转换器1处于稳定状态还是处于异常状态。此外,如前述地,软启动电路31也将信号 S_{ss} 发送至导通定时器电路14。

[0053] 导通定时器电路14基于信号S1、S2、S3、 S_{ss} ,产生使开关元件Q1、Q2的各开关周期的导通区间结束的信号 S_{ot} ,并经由锁存电路12将信号 S_{ot} 发送至驱动电路13。导通定时器电路14如下述所说明地,使用根据信号 S_{ss} 而不同的基准电压来产生信号 S_{ot} 。

[0054] 图2是示出图1的导通定时器电路14的结构的电路图。导通定时器电路14具备反向器21、24、25、或非逻辑(NOR)电路22、23、比较器26、电容器C21、C22、基准电压源E21、开关元件Q21、Q22、电阻R21~R23、和开关SW21~SW25。

[0055] 在导通定时器电路14被输入驱动信号S1、S2,此外,被输入表示开关元件Q1、Q2之间的节点的电压的信号S3。此外,在导通定时器电路14被输入从软启动电路31输出的信号 S_{ss} ,信号 S_{ss} 被处理为信号Strg1~StrgK中的一个。

[0056] 开关元件Q21、Q22相互串联地连接在输入电压源Vdd和接地之间。开关元件Q21、Q22分别设在高侧和低侧。开关元件Q21例如是P沟道的场效应晶体管,开关元件Q22例如是N沟道的场效应晶体管。在各开关元件Q21、Q22的控制电极(门)被分别施加驱动信号S1、S2。开关元件Q21、Q22与开关元件Q1、Q2同样地构成,且与开关元件Q1、Q2同样地动作。因此,开关元件Q21、Q22在开关元件Q21、Q22之间的节点,产生与开关元件Q1、Q2之间的节点的电压同样地变化的电压。

[0057] 信号S3经由开关SW21而被施加到开关元件Q21、Q22之间的节点。反向器21和NOR电路22在开关元件Q21、Q22的一者导通时,断开开关SW21,在开关元件Q21、Q22这两者截止时,接通开关SW21。

[0058] 电阻R21、R22是相互串联地连接的分压电阻。电阻R21、R22以规定的分压比对开关元件Q21、Q22之间的节点进行分压,电容器C21通过分压后的电压而被充电。当开关元件Q1、

Q2以规定的开关频率动作时,开关元件Q21、Q22也以相同的开关频率动作,电容器C21通过由开关元件Q21、Q22产生的电压而被充电。另一方面,当开关元件Q1、Q2这两者截止时(例如,使用脉冲频率调制的情况),开关元件Q21、Q22这两者也截止,电容器C21通过信号S3的电压而被充电。在任一情况下,电容器C21的电压都根据开关元件Q1、Q2的占空比而变化。电容器C21的电压作为可变的基准电压Vref21使用。基准电压Vref21被输入到比较器26的反向输入端子。

[0059] 开关SW24、电阻R23、和电容器C22相互串联地连接在输入电压源Vdd和接地之间。开关SW24根据由反向器25反转后的信号S1的反向信号而被接通/断开。电容器C22的两端通过根据信号S1而被接通/断开的开关SW25短路。电容器C22的电压Vrmp在开关元件Q1导通时逐渐增大,在开关元件Q1截止时成为零。电压Vrmp被输入到比较器26的非反向输入端子。

[0060] NOR电路23、反向器24、基准电压源E21、和开关SW22、SW23在DC/DC转换器1处于异常状态的情况下,取代可变的基准电压Vref21,而将固定的基准电压Vref22发送至比较器26。基准电压源E21产生固定的基准电压Vref22。NOR电路23从一个或多个监视电路取得表示DC/DC转换器1处于稳定状态还是处于异常状态的信号Strg1~StrgK作为输入。在图1的例子中,软启动电路31为监视电路,但作为代替或追加,NOR电路23也可以从参照图4~图9说明的其他监视电路取得信号Strg1~StrgK作为输入。NOR电路23和反向器24在信号Strg1~StrgK的全部为低电平的情况下(即,任何异常状态都未产生的情况下),控制开关SW22、SW23以将基准电压Vref21发送至比较器26。NOR电路23和反向器24在信号Strg1~StrgK中的至少一个为高电平的情况下(即产生某些异常状态的情况下),控制开关SW22、SW23以将基准电压Vref22发送至比较器26。

[0061] 比较器26通过将电压Vrmp与基准电压Vref21或Vref22进行比较来产生信号Sot并发送至锁存电路12。

[0062] 如以上说明地,导通定时器电路14基于第一控制信号Sss,产生使开关元件Q1、Q2的各开关周期的导通区间结束的第二控制信号Sot,并发送至驱动电路13。导通定时器电路14在DC/DC转换器1处于稳定状态的情况下,使用根据开关元件Q1、Q2的占空比而变化的第一基准电压Vref21来产生控制信号Sot。导通定时器电路14在DC/DC转换器1处于异常状态的情况下,使用固定的第二基准电压Vref22来产生控制信号Sot。

[0063] 根据实施方式所涉及的DC/DC转换器1的控制电路10,具备图2的导通定时器电路14,从而即使在开关元件Q1、Q2的动作脱离其稳定状态的情况下,也能够控制DC/DC转换器1以使开关频率的变动比以往减少地实施恒定导通时间控制。以下,参照比较例所涉及的DC/DC转换器,进一步详细地对实施方式所涉及的DC/DC转换器1的控制电路10的动作进行说明。

[0064] [比较例]

[0065] 接下来,参照图15~图20,对不具有实施方式所涉及的导通定时器电路14的、比较例所涉及的DC/DC转换器的结构和动作进行说明。

[0066] 图15是示出比较例所涉及的DC/DC转换器1I的结构的框图。DC/DC转换器1I取代图1的导通定时器电路14而具备导通定时器电路14I。导通定时器电路14I不被输入由软启动电路31产生的信号Sss。

[0067] 图16是示出图15的导通定时器电路14I的结构的电路图。导通定时器电路14I具有

从图2的导通定时器电路14去除了NOR电路23、反向器24、基准电压源E21、和开关SW22、SW23的结构。导通定时器电路14I仅使用可变的基准电压Vref21来产生信号Sot。

[0068] 图17是示出图15的开关元件Q1、Q2的占空比为25%的情况下的、导通定时器电路14I的各信号的变化时序图。图18是示出图15的开关元件Q1、Q2的占空比为50%的情况下的、导通定时器电路14I的各信号的变化时序图。图19是示出图15的开关元件Q1、Q2的占空比为75%的情况下的、导通定时器电路14I的各信号的变化时序图。信号S1、S2、Sot在高电平(H)和低电平(L)之间转移。电压Vrmp在开关元件Q1导通时逐渐增大,在开关元件Q1截止时成为零。基准电压Vref21根据开关元件Q1、Q2的占空比而变化。在电压Vrmp达到了基准电压Vref21时,信号Sot从低电平转移到高电平。根据图17~图19,在DC/DC转换器1处于稳定状态的情况下,能够通过将电压Vrmp与可变的基准电压Vref21进行比较,结束导通区间,使开关元件Q1、Q2以一定的开关频率动作。

[0069] 图20是示出图15的DC/DC转换器1I刚起动后的、导通定时器电路14I的各信号的变化时序图。图20示出如下情况:DC/DC转换器1I刚起动后,输出电压Vout处于0V附近,基准电压Vref21显著变低,其结果,结束导通区间的周期变得非常短。如前述地,基准电压Vref21根据开关元件Q1、Q2的占空比而变化。因此,例如,在DC/DC转换器1I刚起动后、接地保护电路动作时等、开关元件Q1、Q2的动作脱离其稳定状态的情况下,无法使开关元件Q1、Q2以期望的开关频率动作。

[0070] [实施方式的动作]

[0071] 图3是示出图2的导通定时器电路14中的各信号的变化时序图。根据实施方式所涉及的DC/DC转换器1的控制电路10,具备图2的导通定时器电路14,从而选择性地使用可变的基准电压Vref21和固定的基准电压Vref22。在DC/DC转换器1处于软启动期间时,即信号Sss为高电平时,使用固定的基准电压Vref22,在信号Sss为低电平时,使用可变的基准电压Vref21。在电压Vrmp达到了基准电压Vref21或Vref22时,信号Sot从低电平转移到高电平。这样,通过选择性地使用可变的基准电压Vref21和固定的基准电压Vref22,开关元件Q1、Q2以期望的开关频率动作。根据实施方式所涉及的DC/DC转换器1的控制电路10,即使是开关元件Q1、Q2的动作脱离其稳定状态的情况下,也能够控制DC/DC转换器1以使开关频率的变动比以往减少地实施恒定导通时间控制。根据实施方式所涉及的DC/DC转换器1的控制电路10,即使是开关元件Q1、Q2的动作脱离其稳定状态的情况下,优选地,也能够控制DC/DC转换器1以使通过一定的开关频率实施恒定导通时间控制。

[0072] [监视电路的变形例]

[0073] 如前述地,在图1的例子中,软启动电路31为监视电路,但作为代替或追加,图2的NOR电路23也可以从参照图4~图9说明的其他监视电路取得信号Strg1~StrgK作为输入。

[0074] 图4是示出实施方式的第一变形例所涉及的DC/DC转换器1A的结构的框图。DC/DC转换器1A取代图1的控制电路10而具备控制电路10A。控制电路10A除了图1的各结构要素以外,还具备电压降检测器32和延迟电路33。在图4~图9中,省略软启动电路31的图示。电压降检测器32是监视电路的一例。电压降检测器32经由端子N5取得DC/DC转换器1A的输入电压Vin,检测输入电压Vin的大小。电压降检测器32产生表示处于输入电压Vin为阈值以上的稳定状态还是处于低于阈值的异常状态的信号Suvin,经由延迟电路33将信号Suvin发送至导通定时器电路14。例如,在输入电压Vin为阈值以上时,信号Suvin被设定为低电平,在输

入电压 V_{in} 小于阈值时,信号 S_{vin} 被设定为高电平。信号 S_{vin} 被处理作为输入到NOR电路23的信号 $Strg1 \sim StrgK$ 中的一个。

[0075] 图5是示出实施方式的第二变形例所涉及的DC/DC转换器1B的结构的框图。DC/DC转换器1B取代图1的控制电路10而具备控制电路10B。控制电路10B除了图1的各结构要素以外还具备电压降检测器34。电压降检测器34是监视电路的一例。电压降检测器34产生表示处于输出电压 V_{out} 为阈值以上的稳定状态还是处于低于阈值的异常状态的信号 S_{vout} ,并发送至导通定时器电路14。例如,在输出电压 V_{out} 为阈值以上时,信号 S_{vout} 被设定为低电平,在输出电压 V_{out} 小于阈值时,信号 S_{vout} 被设定为高电平。信号 S_{vout} 被处理作为输入到NOR电路23的信号 $Strg1 \sim StrgK$ 中的一个。

[0076] 图6是示出实施方式的第三变形例所涉及的DC/DC转换器1C的结构的框图。DC/DC转换器1C取代图1的控制电路10而具备控制电路10C。控制电路10C除了图1的各结构要素以外还具备瞬态响应检测器35。瞬态响应检测器35是监视电路的一例。瞬态响应检测器35基于输出电压 V_{out} 检测DC/DC转换器1是否处于基于负载装置2的瞬态响应状态。瞬态响应状态意味着由于被连接到DC/DC转换器1C的输出端子 N_{out} 的负载装置2的瞬态响应,输出电压 V_{out} 在规定的期间中变动很大。瞬态响应检测器35产生表示DC/DC转换器1处于瞬态响应状态,即处于异常状态,还是处于并非如此的稳定状态的信号 S_{us} ,并发送至导通定时器电路14。例如,在DC/DC转换器1处于瞬态响应状态时,信号 S_{us} 被设定为高电平,在并非如此时,信号 S_{us} 被设定为低电平。信号 S_{us} 被处理作为输入到NOR电路23的信号 $Strg1 \sim StrgK$ 中的一个。

[0077] 图7是示出实施方式的第四变形例所涉及的DC/DC转换器1D的结构的框图。DC/DC转换器1D取代图1的控制电路10而具备控制电路10D。控制电路10D除了图1的各结构要素以外还具备峰值电流检测器36。峰值电流检测器36是监视电路的一例。峰值电流检测器36经由端子 N_6 而被连接到输入电压源 V_{dd} ,经由端子 N_3 而被连接到开关元件 Q_1 、 Q_2 之间的节点。峰值电流检测器36通过监视开关元件 Q_1 导通时的开关元件 Q_1 的两端电压,取得DC/DC转换器1D的输出电流 I_{out} (或流过电感器 L_1 的电流),检测输出电流 I_{out} 的峰值的大小。峰值电流检测器36产生表示处于输出电流 I_{out} 的峰值为阈值以上的稳定状态还是处于小于阈值的异常状态的信号 S_{pc} ,并发送至导通定时器电路14。例如,在输出电流 I_{out} 的峰值为阈值以上时,信号 S_{pc} 被设定为低电平,在输出电流 I_{out} 的峰值小于阈值时,信号 S_{pc} 被设定为高电平。信号 S_{pc} 被处理作为输入到NOR电路23的信号 $Strg1 \sim StrgK$ 中的一个。

[0078] 图8是示出实施方式的第五变形例所涉及的DC/DC转换器1E的结构的框图。DC/DC转换器1E取代图1的控制电路10而具备控制电路10E。控制电路10E除了图1的各结构要素以外,还具备零电流检测器37。零电流检测器37是监视电路的一例。零电流检测器37经由端子 N_3 而被连接到开关元件 Q_1 、 Q_2 之间的节点,经由端子 N_7 而接地。零电流检测器37通过监视开关元件 Q_2 导通时的开关元件 Q_2 的两端电压,取得DC/DC转换器1E的输出电流 I_{out} ,检测输出电流 I_{out} 流动的方向。零电流检测器37产生表示处于输出电流 I_{out} 从开关元件 Q_2 流向输出端子 N_{out} 的稳定状态,还是处于反向流动的异常状态的信号 S_{zc} ,并发送至导通定时器电路14。例如,在输出电流 I_{out} 从开关元件 Q_2 流向输出端子 N_{out} 时,信号 S_{zc} 被设定为低电平,在输出电流 I_{out} 反向流动时,信号 S_{zc} 被设定为高电平。信号 S_{zc} 被处理作为输入到NOR电路23的信号 $Strg1 \sim StrgK$ 中的一个。

[0079] 图9是示出实施方式的第六变形例所涉及的DC/DC转换器1F的结构框图。DC/DC转换器1F取代图1的控制电路10而具备控制电路10F。控制电路10F除了图1的各结构要素以外,还具备反向电流检测器38。反向电流检测器38是监视电路的一例。反向电流检测器38经由端子N3而被连接到开关元件Q1、Q2之间的节点,经由端子N7而接地。反向电流检测器38通过监视开关元件Q2导通时的开关元件Q2的两端电压,取得DC/DC转换器1F的输出电流 I_{out} ,检测输出电流 I_{out} 流动的方向和大小。反向电流检测器38产生表示处于输出电流 I_{out} 从开关元件Q2流向输出端子Nout的稳定状态还是处于反向流动且大于阈值的异常状态的信号Src,并发送至导通定时器电路14。例如,在输出电流 I_{out} 从开关元件Q2流向输出端子Nout时,信号Src被设定为低电平,在输出电流 I_{out} 反向流动且大于阈值时,信号Src被设定为高电平。信号Src被处理作为输入到NOR电路23的信号Strg1~StrgK中的一个。

[0080] 根据变形例所涉及的DC/DC转换器1A~1F的控制电路10A~10F,与图1的控制电路10同样地,能够选择性地使用可变的基准电压Vref21和固定的基准电压Vref22,产生使导通区间结束的控制信号Sot。由此,即使是开关元件Q1、Q2的动作脱离其稳定状态的情况下,也能够控制DC/DC转换器1A~1F以使开关频率的变动比以往减少地实施恒定导通时间控制。

[0081] 也可以组合参照图1、图4~图9说明的结构。图2的NOR电路23也可以从多个监视电路取得信号Strg1~StrgK作为输入。由此,能够检测分别表示DC/DC转换器处于稳定状态还是处于异常状态的多个事件。

[0082] [导通定时器电路的变形例]

[0083] 图10是示出实施方式的第七变形例所涉及的导通定时器电路14A的一部分的结构框图。导通定时器电路14A也可以取代图2的反向器24、基准电压源E21、和开关SW23,而具备图10的基准电压源E21-1~E21-K和开关SW23-1~SW23-K。基准电压源E21-1~E21-K产生互不相同的多个基准电压Vref22-1~Vref22-K。导通定时器电路14A能够与多个事件分别对应,使用互不相同的多个基准电压Vref22-1~Vref22-K来产生控制信号Sot。由此,能够在检测到分别表示DC/DC转换器处于稳定状态还是处于异常状态的多个事件的情况下,根据事件而使用适当的基准电压。

[0084] 图11是示出实施方式的第八变形例所涉及的导通定时器电路14B的结构框图。导通定时器电路14B取代图2的开关S21而具备延迟电路27。NOR电路22的输出信号经由延迟电路27而输入到NOR电路22。由此,导通定时器电路14B在开关元件Q1、Q2同时从截止的状态开始开关动作的情况下,在开始开关动作起一定期间之间,能够使用固定的基准电压Vref22来产生控制信号Sot。

[0085] 图12是示出实施方式的第九变形例所涉及的导通定时器电路14C的结构框图。导通定时器电路14C具有去除图2的反向器21、NOR电路22、开关元件Q21、Q22、和开关SW21的结构。由此,导通定时器电路14C具有相比于图2的导通定时器电路14的情况更简单的电路结构,能够减少尺寸和成本。

[0086] [DC/DC转换器的变形例]

[0087] 图1~图12示出作为降压型转换器的DC/DC转换器的例子。另一方面,实施方式所涉及的DC/DC转换器的控制也能够应用于升压型转换器或升降压型转换器。

[0088] 图13是示出实施方式的第十变形例所涉及的DC/DC转换器1G的结构框图。DC/DC

转换器1G具备开关元件Q11、Q12、电感器L1、电容器C1、和控制电路10G。电感器L1和开关元件Q11相互串联地连接在输入电压源V_{in}和接地之间。开关元件Q12被连接到电感器L1和开关元件Q11间的节点、与DC/DC转换器1G的输出端子N_{out}之间。开关元件Q11、Q12分别设于低侧和高侧。开关元件Q11例如是N沟道的场效应晶体管,开关元件Q12例如是P沟道的场效应晶体管。电容器C1被连接在DC/DC转换器1G的输出端子N_{out}和接地之间。控制电路10G产生控制各开关元件Q11、Q12的导通/截止的驱动信号S11、S12,对各开关元件Q11、Q12的控制电极(门)施加驱动信号S11、S12。由此,控制电路10G控制开关元件Q11、Q12以使对电感器L1储积和释放能量。

[0089] DC/DC转换器1G是产生高于输入电压V_{in}的输出电压V_{out}的升压型转换器的一例。

[0090] 控制电路10G取代图1的驱动电路13和导通定时器电路14而具备驱动电路13G和导通定时器电路14G。

[0091] 驱动电路13G产生驱动信号S11、S12,经由端子N11、N12而将驱动信号S11、S12分别施加到开关元件Q11、Q12的控制电极。驱动电路13G通过恒定导通时间控制使开关元件Q11、Q12动作。在开关元件Q11、Q12的各开关周期中,在电压V_{div}低于基准电压V_{ref11}时,驱动电路13G跨预定的时间长度,使开关元件Q11导通,使开关元件Q12截止,由此,在电感器L1中储积能量(导通区间)。经过导通区间后,驱动电路13G使开关元件Q11截止,使开关元件Q12导通,由此,在电感器L1中储积的能量被释放(整流区间)。此外,由于锁存电路12根据信号S_{ot}而动作,因此驱动电路13G根据信号S_{ot}使开关元件Q11、Q12动作以结束导通区间。

[0092] 在导通定时器电路14G被输入驱动信号S11、S12,此外,经由端子N13被输入表示输出电压V_{out}的信号S13。此外,在导通定时器电路14G被输入由软启动电路31产生的信号S_{ss}。导通定时器电路14G基于信号S11、S12、S13、S_{ss}产生信号S_{ot},经由锁存电路12将信号S_{ot}发送至驱动电路13G。导通定时器电路14G与图1的导通定时器电路14等同样地,选择性地使用根据信号S_{ss}而不同的基准电压,即可变的基准电压和固定的基准电压来产生信号S_{ot}。在导通定时器电路14G的内部,信号S11、S12、S13大体与图2的信号S1、S2、S3分别对应。关于导通定时器电路14G而言,为了产生可变的基准电压,与图2的导通定时器电路14同样地,也可以具备根据信号S11、S12而分别动作的两个开关元件,也可以与图12的导通定时器电路14C同样地,使用信号S3。

[0093] 根据图13的控制电路10G,与图1的控制电路10同样地,能够选择性地使用可变的基准电压和固定的基准电压,产生使导通区间结束的控制信号S_{ot}。由此,即使是开关元件Q11、Q12的动作脱离其稳定状态的情况下,也能够控制DC/DC转换器1G以使开关频率的变动比以往减少地实施恒定导通时间控制。

[0094] 图13的例子中软启动电路31为监视电路,但作为升压型转换器的DC/DC转换器1G也可以具备参照图4~图9说明的其他监视电路作为代替或追加。

[0095] 图14是示出实施方式的第十一变形例所涉及的DC/DC转换器1H的结构框图。DC/DC转换器1H具备开关元件Q1、Q2、Q11、Q12、电感器L1、电容器C1、和控制电路10H。图14的开关元件Q1、Q2和电感器L1与图1的对应的结构要素同样地,作为降压型转换器的一部分而动作。图14的开关元件Q11、Q12和电感器L1与图13的对应的结构要素同样地,作为升压型转换器的一部分而动作。控制电路10H具有图1的控制电路10和图13的控制电路10G这两者的功能。DC/DC转换器1H是产生低于输入电压V_{in}的输出电压V_{out}和高于输入电压V_{in}的输出电

压 V_{out} 这两者的升降压型转换器的一例。根据图14的控制电路10H,与图1的控制电路10和图13的控制电路10G同样地,即使是开关元件Q1、Q2、Q11、Q12的动作脱离其稳定状态的情况下,也能够控制DC/DC转换器1H以使开关频率的变动比以往减少地实施恒定导通时间控制。

[0096] [其他变形例]

[0097] 在图1等例子中,开关元件Q1、Q2被设置在具有端子N0~N8等的集成电路的外部,但开关元件Q1、Q2也可以被一体化于控制电路10的内部。

[0098] 电阻R21也可以构成为具有可调整的电阻值。基准电压源E21也可以构成为具有可调整的电压值。

[0099] 在图1等中,为了产生根据开关元件Q1、Q2的占空比而变化的基准电压 V_{ref21} ,使用表示开关元件Q1、Q2之间的节点的电压的信号S3,但也可以取代信号S3而使用输出电压 V_{out} 。

[0100] [实施方式的总结]

[0101] 本公开的第一方式所涉及的DC/DC转换器1的控制电路10控制具备电感器L1、对电感器L1储积和释放能量的第一和第二开关元件Q1、Q2的DC/DC转换器1。控制电路10具备驱动电路13、监视电路、和导通定时器电路14。驱动电路13使第一和第二开关元件Q1、Q2通过恒定导通时间控制动作。监视电路产生表示DC/DC转换器1处于稳定状态还是处于异常状态的第一控制信号。导通定时器电路14基于第一控制信号,产生使第一和第二开关元件Q1、Q2的各开关周期内的一部分区间结束的第二控制信号并发送至驱动电路13,该一部分区间是对电感器L1储积能量的区间。导通定时器电路14在DC/DC转换器1处于稳定状态的情况下,使用根据第一和第二开关元件Q1、Q2的占空比而变化的第一基准电压来产生第二控制信号。导通定时器电路14在DC/DC转换器1处于异常状态的情况下,使用固定的第二基准电压来产生第二控制信号。

[0102] 根据本公开的第二方式所涉及的DC/DC转换器1的控制电路10,第一方式所涉及的控制电路也可以如下地构成。监视电路在DC/DC转换器1处于软启动期间的情况下,产生表示DC/DC转换器1处于异常状态的第一控制信号。

[0103] 根据本公开的第三方式所涉及的DC/DC转换器1的控制电路10,第一或第二方式所涉及的控制电路也可以如下地构成。监视电路在DC/DC转换器1的输入电压低于第一阈值的情况下,产生表示DC/DC转换器1处于异常状态的第一控制信号。

[0104] 根据本公开的第四方式所涉及的DC/DC转换器1的控制电路10,第一~第三中的一个方式所涉及的控制电路也可以如下地构成。监视电路在DC/DC转换器1的输出电压低于第二阈值的情况下,产生表示DC/DC转换器1处于异常状态的第一控制信号。

[0105] 根据本公开的第五方式所涉及的DC/DC转换器1的控制电路10,第一~第四中的一个方式所涉及的控制电路也可以如下地构成。监视电路在DC/DC转换器1处于基于负载的瞬态响应状态的情况下,产生表示DC/DC转换器1处于异常状态的第一控制信号。

[0106] 根据本公开的第六方式所涉及的DC/DC转换器1的控制电路10,第一~第五中的一个方式所涉及的控制电路也可以如下地构成。监视电路在DC/DC转换器1的输出电流的峰值小于第三阈值的情况下,产生表示DC/DC转换器1处于异常状态的第一控制信号。

[0107] 根据本公开的第七方式所涉及的DC/DC转换器1的控制电路10,第一~第六中的一个方式所涉及的控制电路也可以如下地构成。监视电路在检测到DC/DC转换器1的输出电流

的反向电流的情况下,产生表示DC/DC转换器1处于异常状态的第一控制信号。

[0108] 根据本公开的第八方式所涉及的DC/DC转换器1的控制电路10,第一~第七中的一个方式所涉及的控制电路也可以如下地构成。监视电路在DC/DC转换器1的输出电流为反向电流且大于第四阈值的情况下,产生表示DC/DC转换器1处于异常状态的第一控制信号。

[0109] 根据本公开的第九方式所涉及的DC/DC转换器1的控制电路10,第一~第八中的一个方式所涉及的控制电路也可以如下地构成。监视电路检测分别表示DC/DC转换器1处于异常状态的多个事件。导通定时器电路14与多个事件分别对应,使用互不相同的多个第二基准电压来产生控制信号。

[0110] 根据本公开的第十方式所涉及的DC/DC转换器1的控制电路10,第一~第九中的一个方式所涉及的控制电路也可以如下地构成。导通定时器电路14在第一和第二开关元件Q1、Q2同时从截止的状态开始开关动作的情况下,在开始开关动作起一定期间之间,使用固定的第二基准电压产生控制信号。

[0111] 本公开的第十一方式所涉及的DC/DC转换器1具备分别设于高侧和低侧的第一和第二开关元件Q1、Q2、以及第一~第十中的一个方式所涉及的控制电路10。

[0112] 标记的说明

[0113] 1、1A~1I DC/DC转换器;2负载装置;10、10A~10I控制电路;11比较器;12锁存电路;13、13G驱动电路;14、14A~14C、14G、14I导通定时器电路;21、24、25反向器;22、23或非逻辑(NOR)电路;26比较器;27延迟电路;31软启动电路;32电压降检测器;33延迟电路;34电压降检测器;35瞬态响应检测器;36峰值电流检测器;37零电流检测器;38反向电流检测器;C1、C21、C22电容器;E11、E21、E21-1~E21-K基准电压源;L1电感器;Q1、Q2、Q11、Q12、Q21、Q22开关元件;R11、R12、R21~R23电阻;SW21~SW23、SW23-1~SW23-K、SW24、SW25开关。

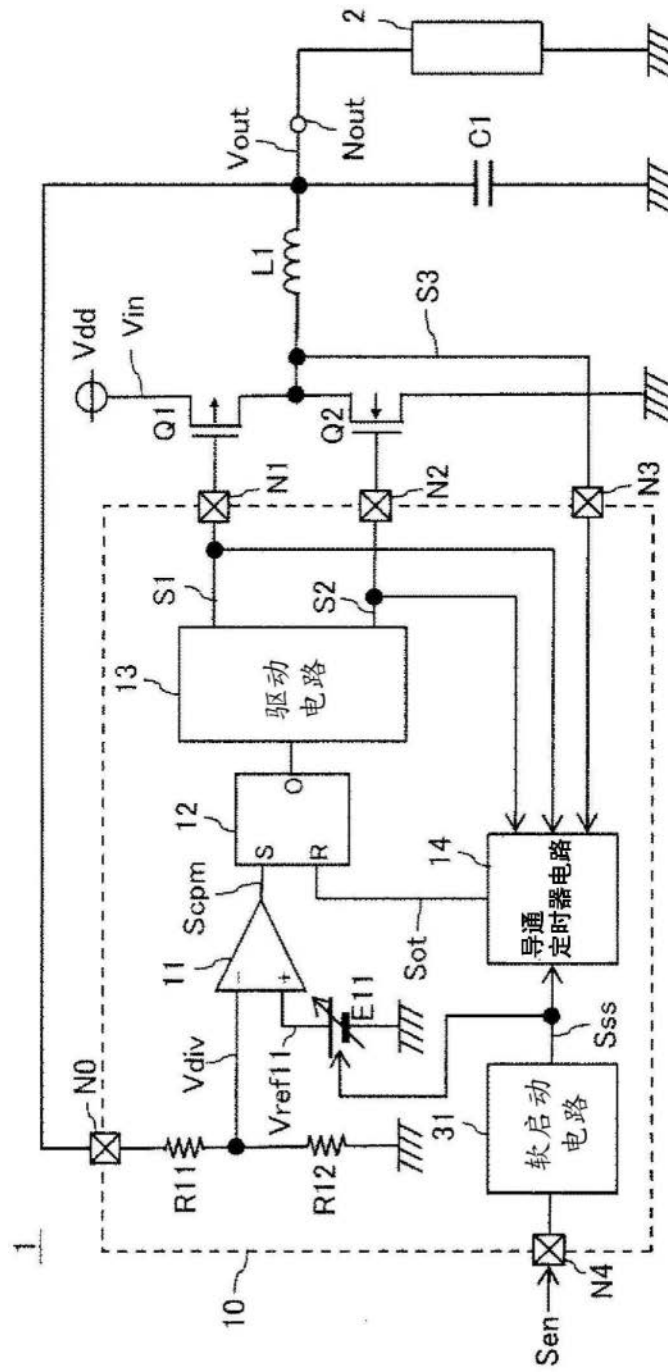
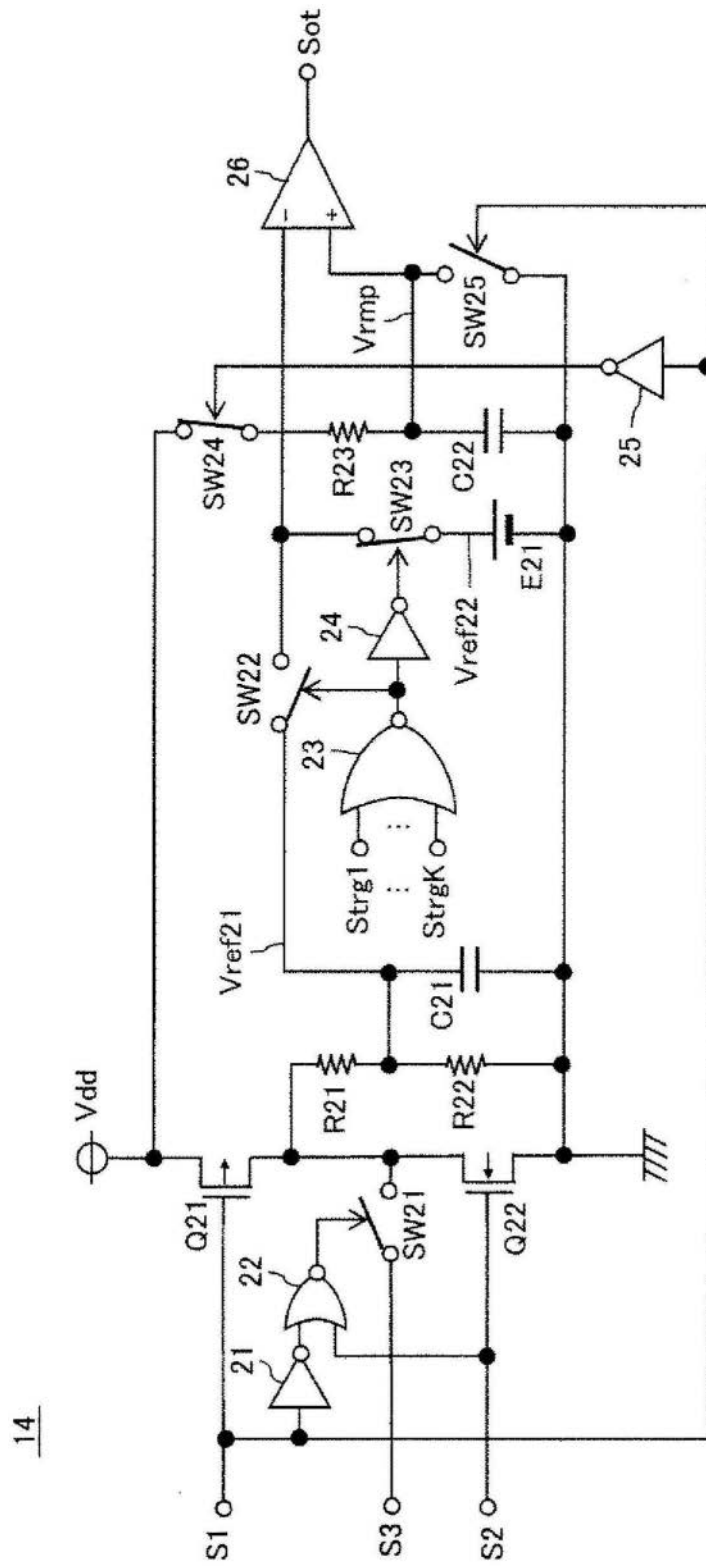


图1



14

图2

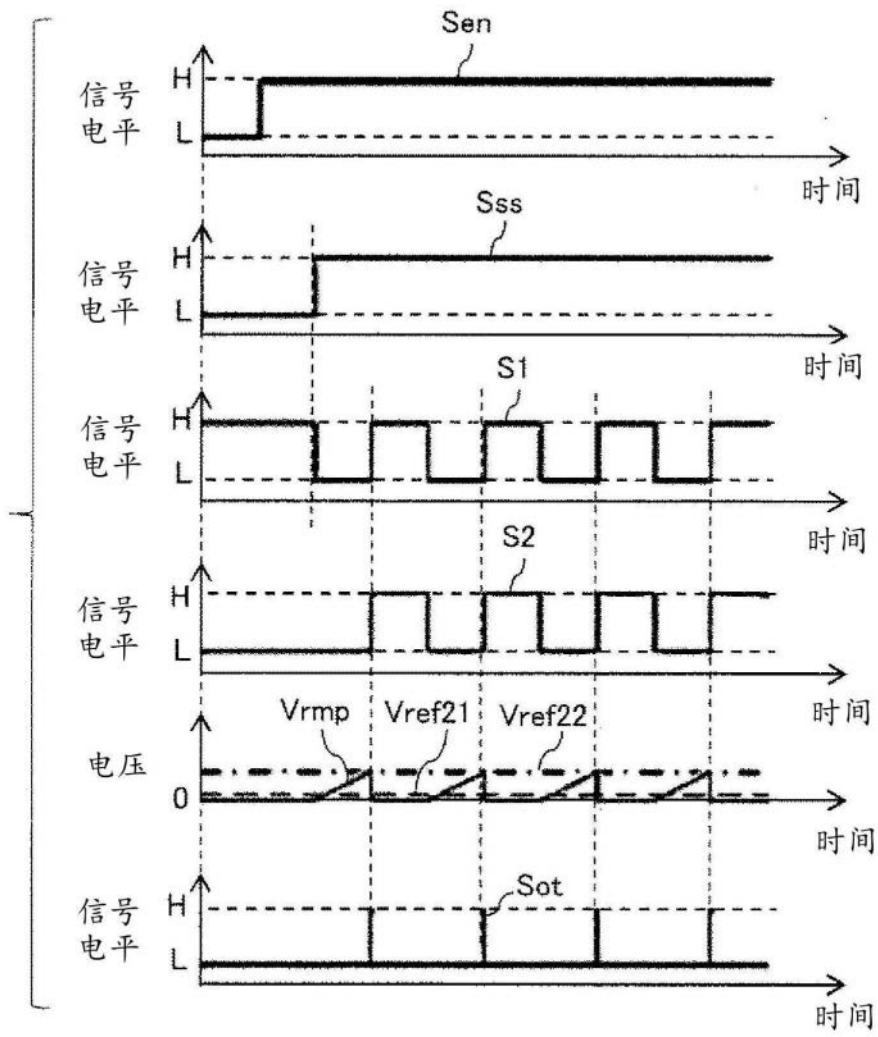


图3

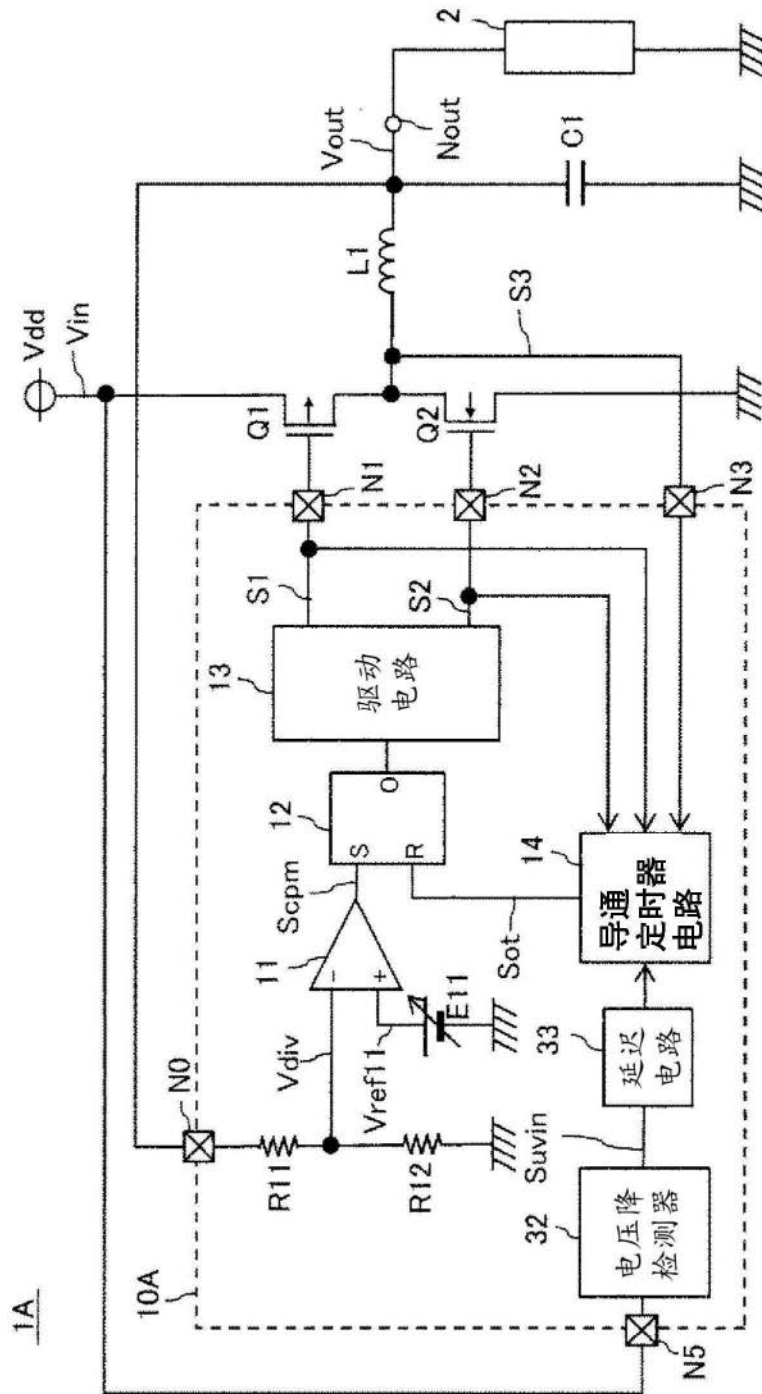


图4

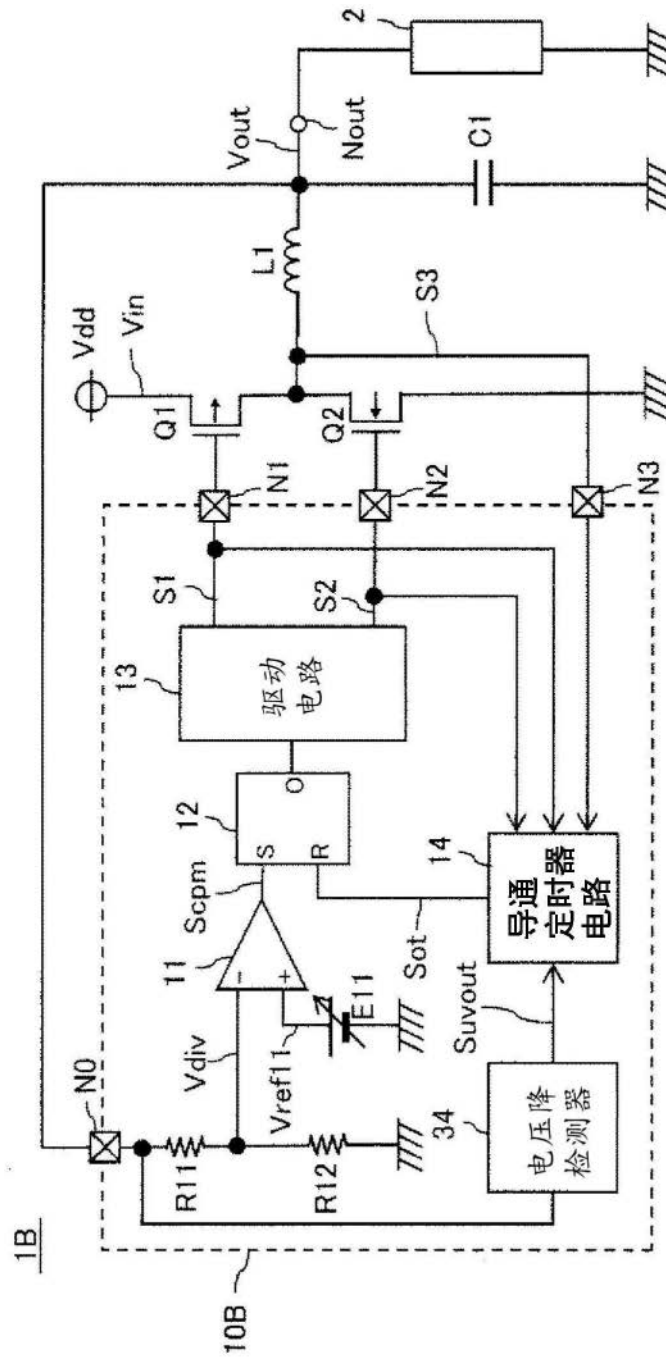


图5

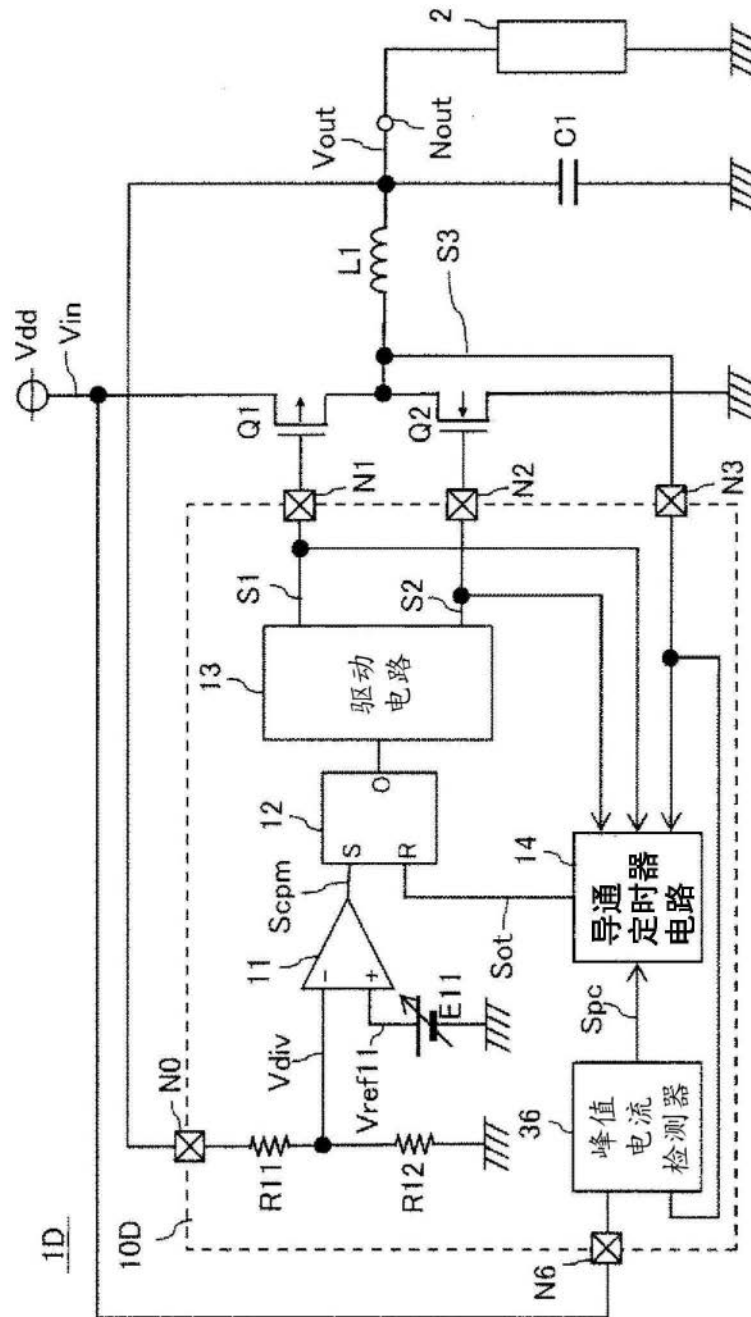


图7

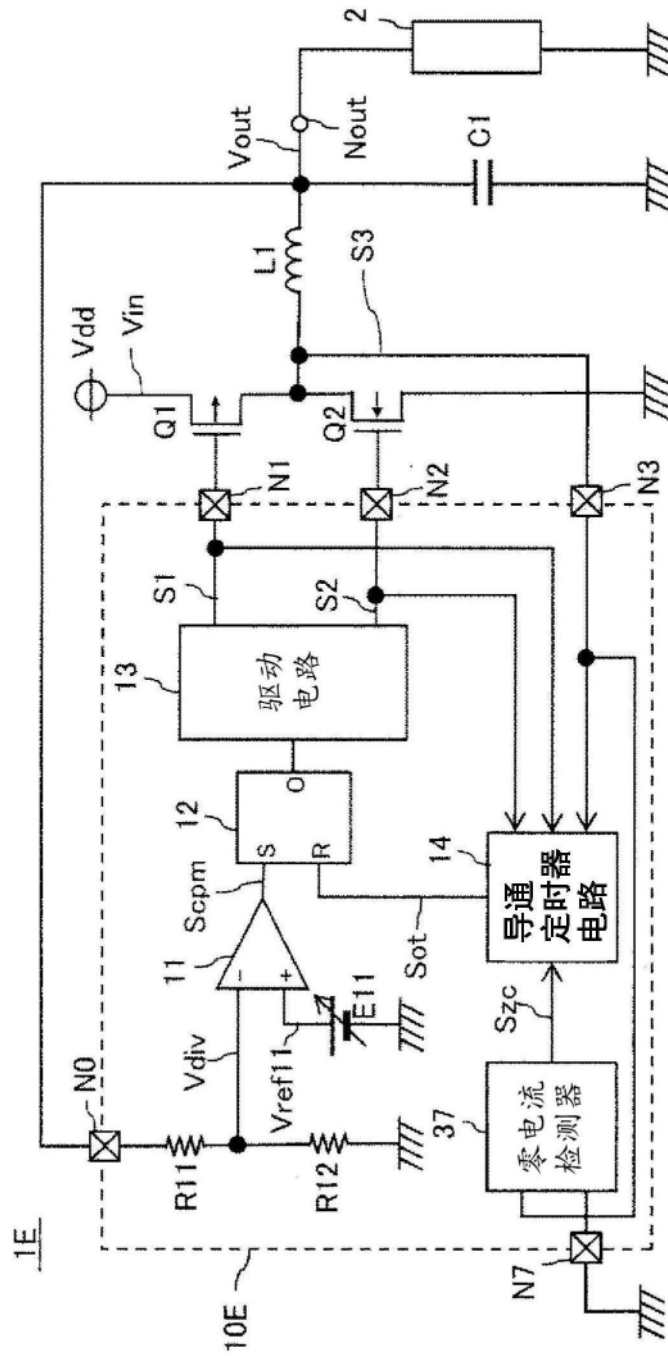


图8

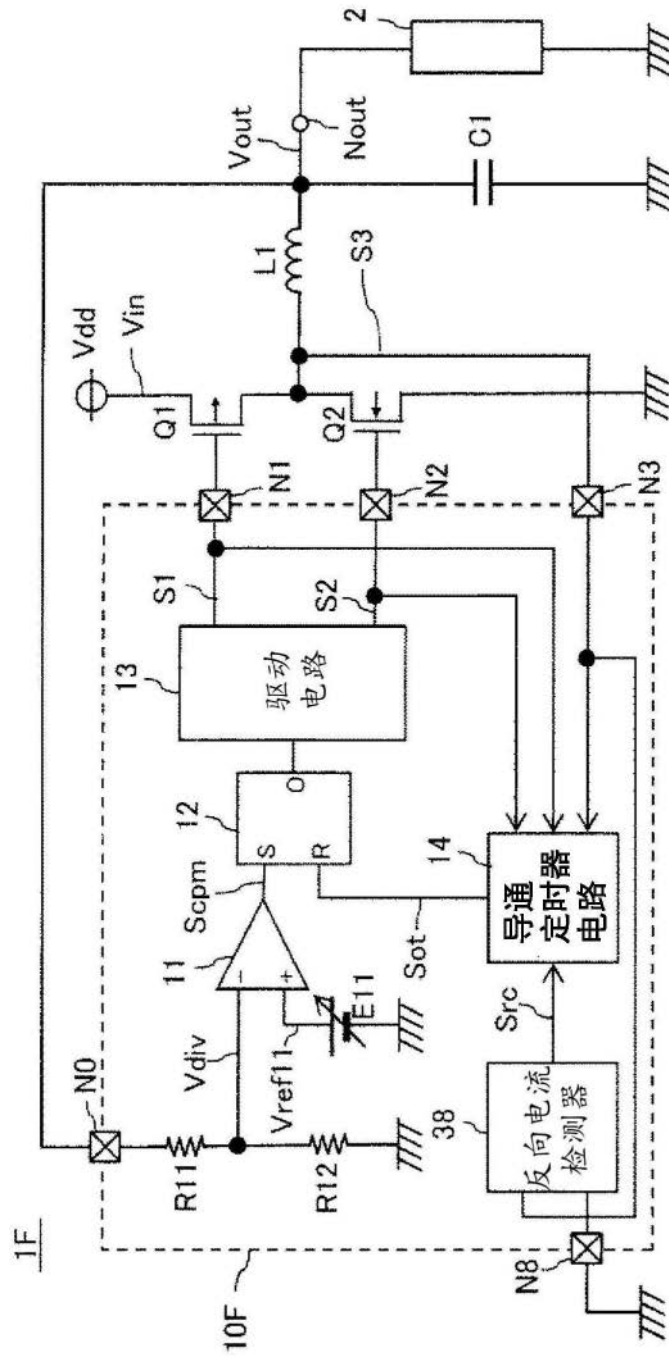


图9

14A

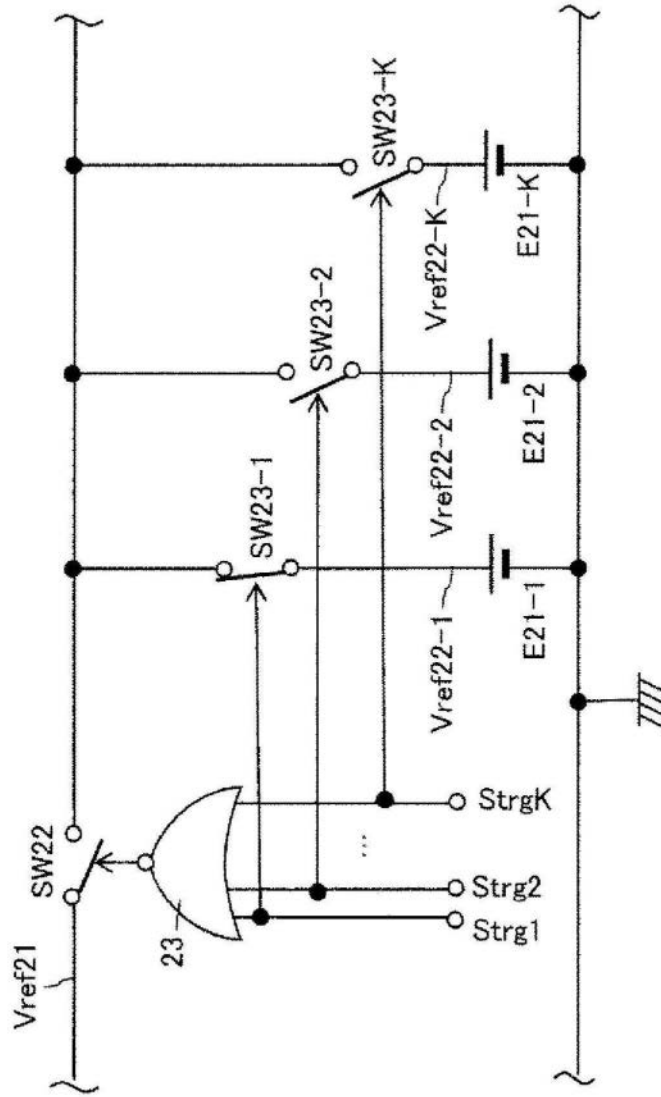


图10

14C

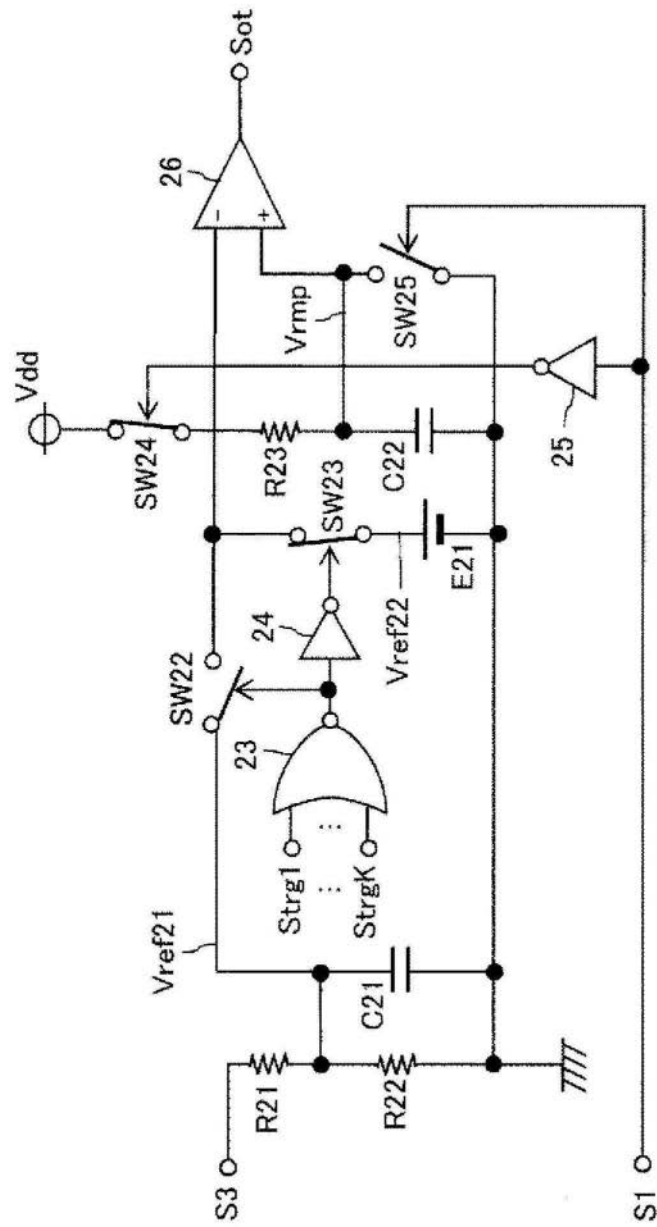
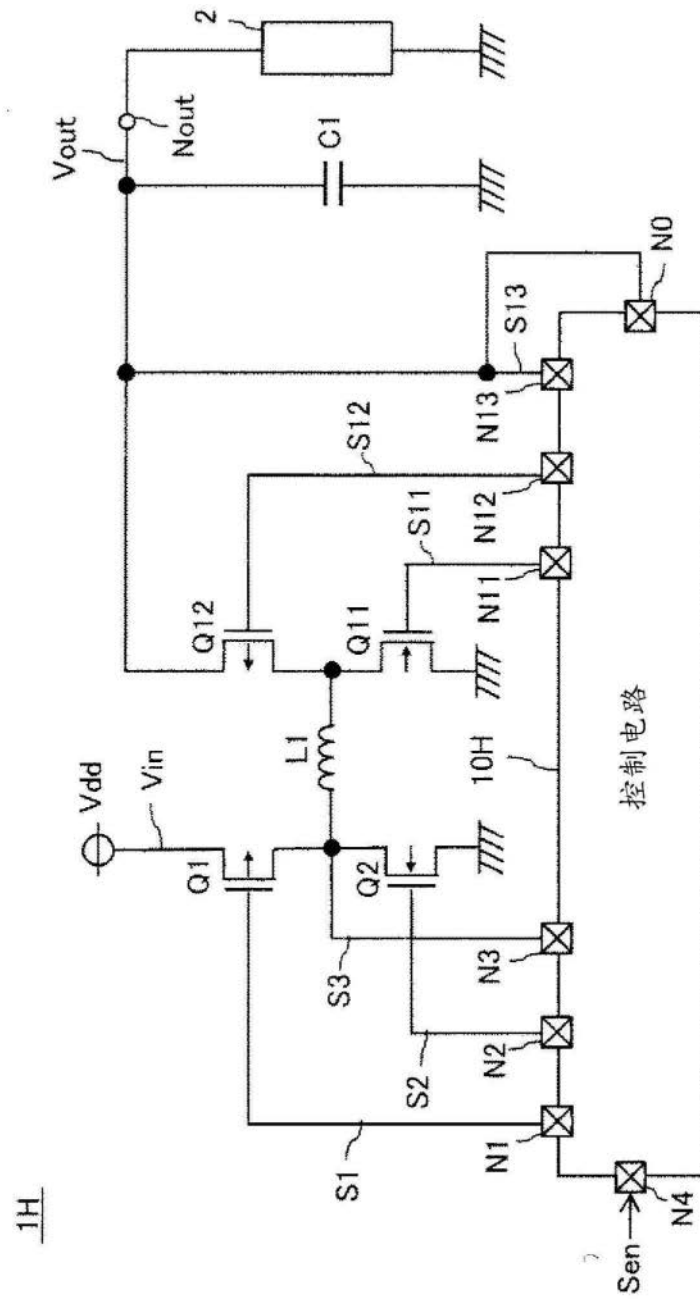


图12



1H

图14

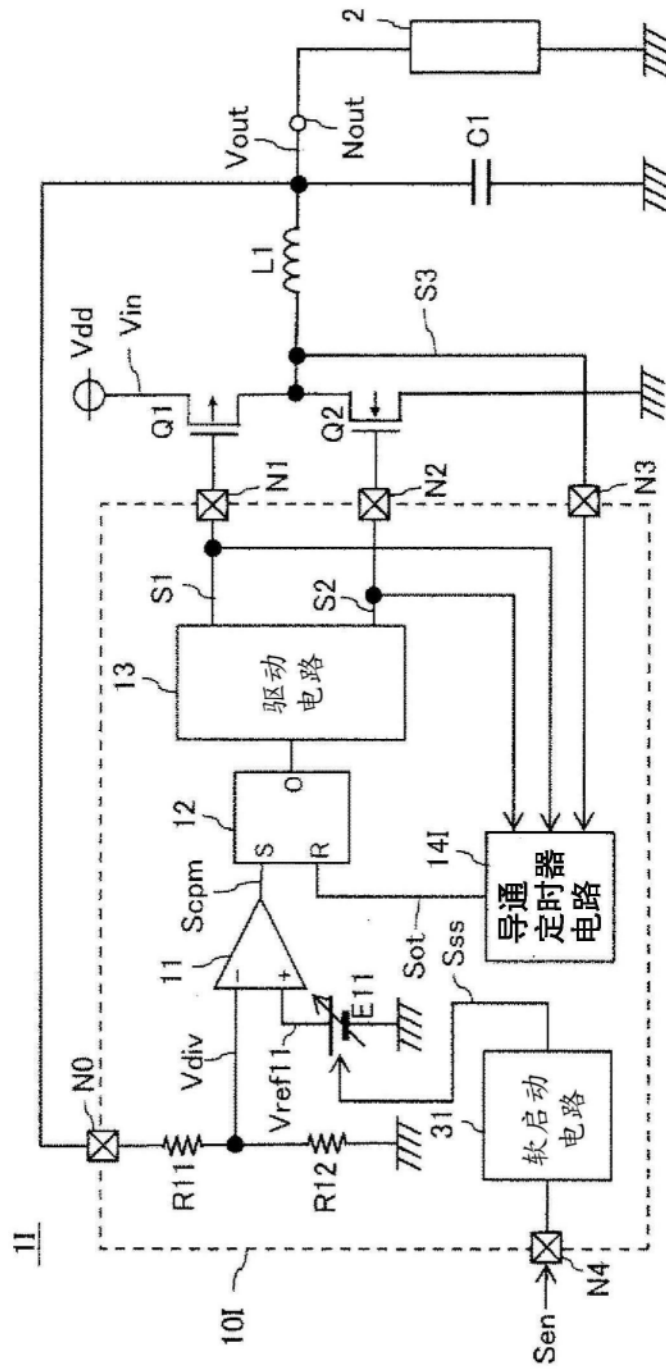
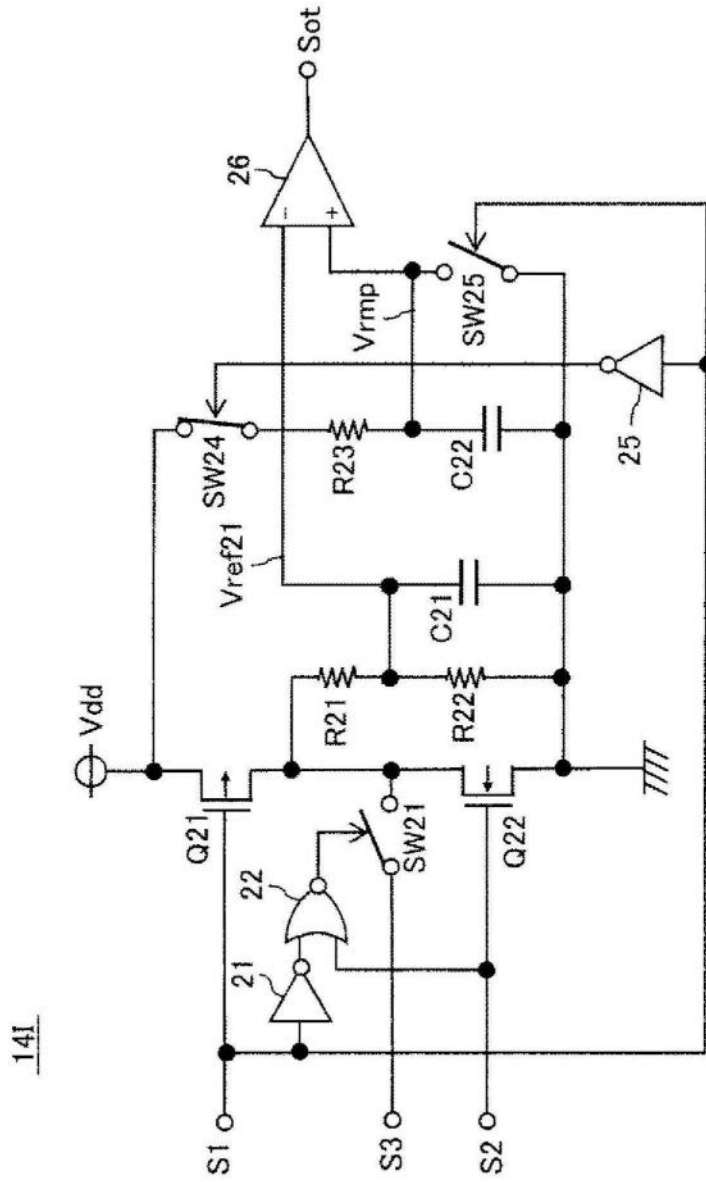


图15



141

图16

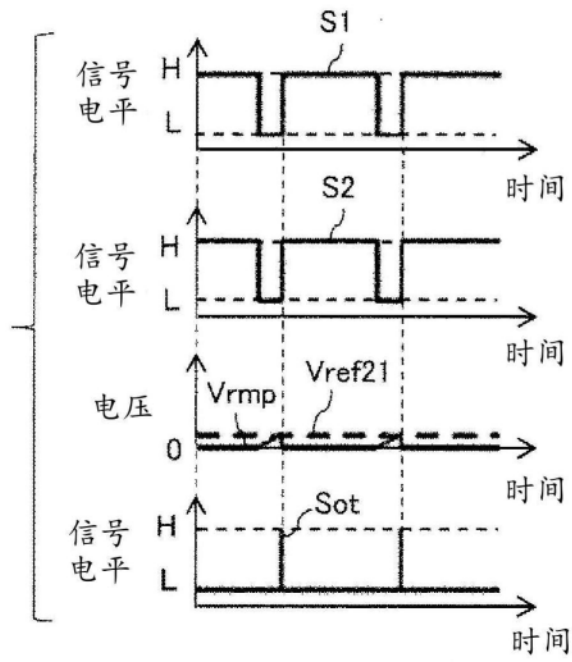


图17

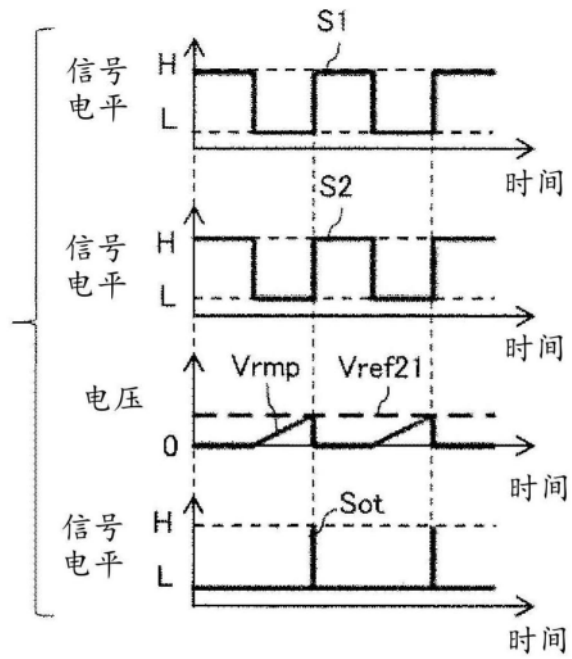


图18

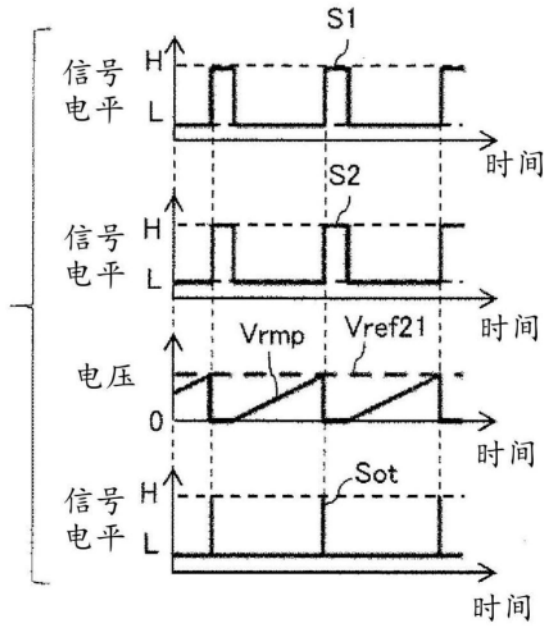


图19

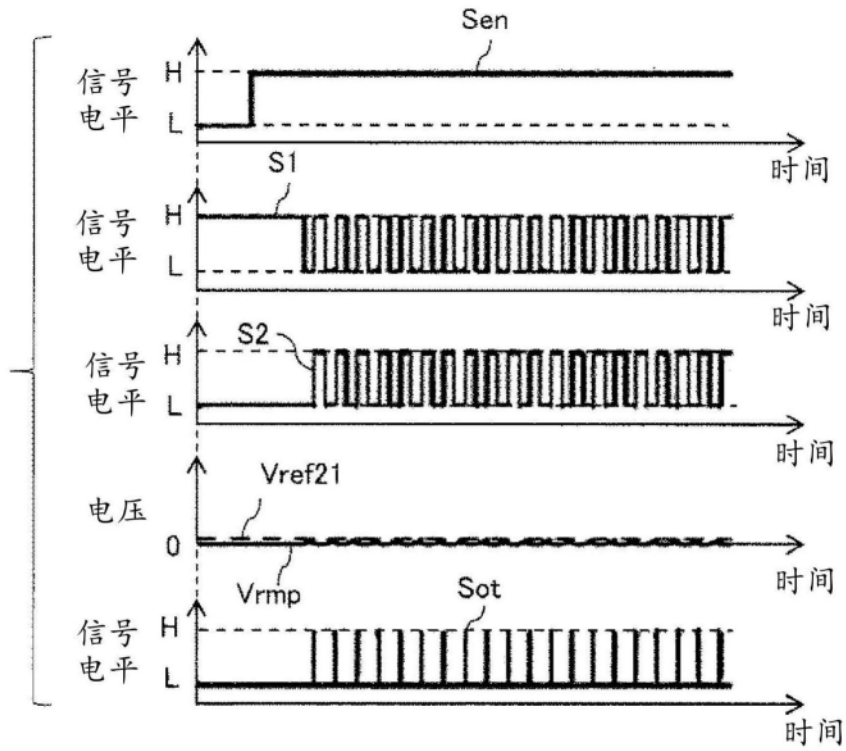


图20