



Patent dodatkowy
do patentu nr _____

Zgłoszono: 10.06.77 (P. 198779)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 02.01.79

Opis patentowy opublikowano: 25.02.1983

Int. Cl.³
H02M 7/155
H02P 7/28

CZYTELNIA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Twórcy wynalazku: Henryk Zygmunt, Jerzy Wyżga, Andrzej Żur,
Piotr Macko, Andrzej Senderski, Wacław Grzybowski, Marian Rohde

Uprawniony z patentu: Akademia Górniczo-Hutnicza im. Stanisława
Staszica, Kraków (Polska)

**Statyczny przekształtnik nawrotny z blokowaniem prądu
wyrównawczego**

1

Przedmiotem wynalazku jest statyczny przekształtnik nawrotny z blokowaniem prądu wyrównawczego, mający zastosowanie w napędach prądu stałego wymagających szybkiej zmiany kierunku momentu elektrycznego zwłaszcza w napędach operacyjnych walcowni, napędach głównych walcarek nawrotnych, oraz do zasilania uzwojeń wzbudzenia maszyn prądu stałego w układach nawrotnych z rewersem wzbudzenia lub w układach Leonarda.

Stan techniki. Znany („Poradnik inżyniera elektryka” t. 2, WNT 1975 r., str. 797—798) układ napędu nawrotnego nieprzełączalnego bez prądów wyrównawczych zawiera człon blokady, którego jedno wejście jest połączone z wyjściem regulatora prędkości połączonego z wejściem regulatora prądu, którego drugie wejście jest połączone z przekładnikiem prądowym. Zaś drugie wejście członu blokady jest połączone z czujnikiem prądu. Wyjścia członu blokady są połączone z wejściami blokującymi sterowników, sterujących przekształtnikami tyrystorowymi, natomiast wejścia sterujące tych sterowników są połączone z wyjściami regulatora prądu. Wejście regulatora prędkości jest połączone z tachogeneratorem.

Inny znany (z polskiego opisu patentowego nr 57696) układ regulacji nawrotnego napędu przekształtnikowego w połączeniu mostkowym przeciwnoległym, zawiera regulator prędkości, którego wejście jest połączone z wzorcem napięcia. Wyjście regulatora prędkości jest połączone z wej-

2

ściem regulatora prądu. Pozostałe dwa wejścia regulatora prądu są połączone, poprzez przetworniki sygnału prądowego, z przekładnikami prądowymi, włączonymi w obwód zasilania mostków.

Wyjście regulatora prądu jest połączone z wejściem wzmacniacza mocy, który łączy się z generatorami impulsów. Przekształtnik nawrotny składa się z dwóch mostków połączonych przeciwnoległe. Z wałem silnika sprzęgnięty jest tachogenerator, połączony z drugim wejściem regulatora prędkości.

Znany jest również (polski opis patentowy nr 77454) elektroniczny układ blokady do tyrystorowych zespołów napędowych, w którym zastosowano szereg sprzężeń zwrotnych eliminujących możliwość pojawiania się sygnałów na wejściu blokady. Układ zawiera wielowyjściowy przerzutnik bistabilny, który podaje w zależności od znaku uchybu jeden ze stanów do statycznych elementów pamięci, które uzależniają działanie blokady od podawanych do nich bezpośrednio dwójkowego sygnału z jednego czujnika prądu umieszczonego np. w obwodzie twornika silnika napędowego. Układ również zawiera logiczne funkctory, które dopasowują obciążalność wyjść połączonych z wejściami przerzutnika, tworząc sprzężenie zabezpieczające przed błędnym zadziałaniem blokady.

Inny znany człon blokady prądów wyrównawczych zawiera na wejściu dwa dyskryminatory opóźniające, zbudowane, każdy na czterech tranzy-

storach. Dyskryminatory są połączone z przerzutnikiem tranzystorowym (I. Maniūtis i inni „Projektowanie przekształtników tyrystorowych” praca zbiorowa, WNT, Warszawa 1974 r., str. 197).

Istota wynalazku. Statyczny przekształtnik nawrotny z blokowaniem prądu wyrównawczego, zawiera dwa przekształtniki nienawrotne połączone z wyjściami impulsów bramkowych sterownika, mającego dwa wejścia połączone z dwoma wyjściami członu blokady, którego jedno z wejść jest połączone z wyjściem detektora stanu przekształtnika. Punkty zasilania przekształtnika oraz jedno z dwu wyjść stałoprądowych przekształtnika są połączone z wejściami napięciowymi detektora stanu przekształtnika. Wyjścia impulsów bramkowych sterownika są połączone z dwoma wejściami impulsowymi członu blokady. W bloku blokady wejście zerujące przerzutnika pierwszego jest połączone z wejściem pierwszego członu opóźniającego i z wyjściem członu sumy logicznej, którego dwa wyjścia stanowią wejścia impulsowe bloku blokady.

Wyjście pierwszego członu opóźniającego jest połączone poprzez pierwszy inwertor z wejściem ustawiającym pierwszego przerzutnika, którego drugie wejście ustawiające jest połączone poprzez drugi człon opóźniający z wejściem stanu. Wyjście pierwszego przerzutnika jest połączone poprzez drugi inwertor z wejściami zliczającymi drugiego i trzeciego przerzutnika. Drugie wejście drugiego przerzutnika, złączone z wyjściem znegowanym tego przerzutnika, jest połączone, poprzez trzeci człon opóźniający, z jednym z wejść pierwszej bramki. Wyjście przerzutnika drugiego jest połączone, poprzez czwarty człon opóźniający, z jednym z wejść drugiej bramki.

Pozostałe dwa wejścia trzeciego przerzutnika są połączone z trzecim inwertorem, którego wejście stanowi wejście zewnętrznego blokowania. Znegowane wyjście trzeciego przerzutnika jest połączone z drugimi wejściami obu bramek, których wyjście stanowią dwa wyjścia bloku. W detektorze stanu optoelektroniczne indykatory napięcia są włączone równolegle z zaworami przekształtników. Połączone szeregowo strony wtórne indykatorów napięcia łączą się poprzez rezystor ze źródłem napięcia zasilającego, a poprzez diodę Zenera z wyjściem detektora. Mostek prostowniczy w optoelektronicznym indykatorze napięcia jest połączony poprzez rezystor z wejściem indykatora. Biegun dodatni mostka jest połączony poprzez szeregowo złączone rezystory z anodą diody elektroluminescencyjnej optoizolatora, której katoda łączy się z biegunem ujemnym mostka. Wspólny punkt rezystorów jest połączony poprzez zespół diod z biegunem ujemnym mostka. Wspólny punkt rezystorów może być połączony poprzez diodę Zenera z biegunem ujemnym mostka.

Zaletą statycznego przekształtnika nawrotnego z blokowaniem prądu wyrównawczego, według wynalazku, jest uzyskanie pewniejszego, i ze zmniejszonym progiem nieczułości, wykrywania stanu przewodzenia przekształtnika niż przy pomiarze prądu, dzięki czemu czas trwania przerwy bezprądowej jest znacznie krótszy i wynosi około 1 m/sek.

Dzięki zastosowaniu optoelektronicznych indykatorów napięcia, detektor stanu przekształtnika odznacza się prostą konstrukcją i pewnością działania oraz doskonałą izolacją pomiędzy stroną pierwotną, połączoną z potencjałami zaworów, a stroną wtórną, połączoną z obwodami regulacyjnymi, a ponadto nie wymaga doprowadzenia napięć zasilających do strony pierwotnej. Sygnał przesyłany od przekształtnika do układu regulacji w postaci prądu, odznacza się wysokim stopniem odporności na zakłócenia zewnętrzne. Układ, według wynalazku, odznacza się łatwą technologią, dzięki wyeliminowaniu pracochłonnych i kosztownych transformatorów. Dzięki zastosowaniu obwodów scalonych blok blokady odznacza się zwiększoną pewnością działania.

Objaśnienie figur rysunku. Przedmiot wynalazku jest uwidoczniony w przykładowym wykonaniu na rysunku, na którym fig. 1 przedstawia schemat blokowy przekształtnika, fig. 2 — schemat blokowy bloku blokady, fig. 3 — schemat ideowy detektora stanu z przekształtnikiem nawrotnym w układzie mostkowym, a fig. 4 — schemat ideowy detektora stanu, z przekształtnikiem nawrotnym w układzie gwiazdowym.

Przykład wykonania. Statyczny przekształtnik nawrotny z blokowaniem prądu wyrównawczego, zawiera dwa przekształtniki nienawrotne P_1, P_2 , w których elektrody zapłonowe zaworów są połączone ze sterownikiem ST. Przekształtniki P_1, P_2 są połączone z wejściem detektora stanu D_s , którego wyjście łączy się z wejściem stanu We_1 członu blokady Bl . Wejście zewnętrznego blokowania We_2 członu blokady Bl jest połączone ze źródłem sygnału zewnętrznego, nieurwidocznionego na rysunku. Pozostałe dwa wejścia impulsowe We_3, We_4 członu blokady Bl są połączone z dwoma wyjściami sterownika ST. Dwa wyjścia członu blokady Bl są połączone z dwoma wejściami blokowania sterownika ST. W członie blokady Bl wyjście zerujące R pierwszego przerzutnika PR_1 jest połączone z wejściem pierwszego członu opóźniającego L_1 i z wyjściem członu sumy logicznej A_1 , którego dwa wejścia stanowią wejścia impulsowe We_3, We_4 członu blokady Bl . Wyjście pierwszego członu opóźniającego L_1 jest połączone poprzez pierwszy inwertor I_1 z pierwszym wejściem ustalającym $\bar{S}_1$ pierwszego przerzutnika PR_1 .

Drugie wejście ustawiające S_2 przerzutnika PR_1 jest połączone poprzez drugi człon opóźniający L_2 z wejściem stanu We_1 . Wyjście Q pierwszego przerzutnika PR_1 jest połączone poprzez drugi inwertor I_2 z wejściem zliczającym T drugiego przerzutnika PR_2 i z wejściem zliczającym T trzeciego przerzutnika PR_3 . Drugie wejście D drugiego przerzutnika PR_2 , połączone z jego znegowanym wyjściem Q , łączy się poprzez trzeci człon opóźniający L_3 z jednym z wejść bramki pierwszej B_1 . Wyjście Q drugiego przerzutnika PR_2 jest połączone poprzez czwarty człon opóźniający L_4 z jednym z wejść drugiej bramki B_2 .

Pozostałe wejścia bramek B_1 i B_2 są połączone ze znegowanym wyjściem $\bar{Q}$ trzeciego przerzutnika PR_3 , którego wejście zerujące R i wejście D są połączone poprzez trzeci inwertor I_3 z wejściem

zewnętrznego blokowania We_2 . Wyjście bramek B_1 i B_2 stanowią wyjście członu blokady Bl . Równolegle z zaworami przekształtników P_1 P_2 są połączone poprzez rezystory r_1 optoelektroniczne indykatory napięcia, których strony wtórne są połączone szeregowo. Indykator napięcia zawiera mostek prostowniczy M_1 , którego biegun dodatni jest połączony poprzez rezystor r_2 i rezystor r_3 z anodą diody elektroluminescencyjnej E_D , optoizolatora OP , której katoda jest połączona z biegunem ujemnym mostka M_1 .

Pomiędzy wspólny punkt rezystorów r_2 i r_3 a ujemny biegun mostka M_1 jest włączony zestaw diod M_2 , połączonych szeregowo. Fototranzystory optoizolatorów OP , połączonych szeregowo, łączą się od strony emitera z masą, natomiast od strony kolektora poprzez rezystor r_4 z biegunem dodatnim źródła zasilania, a poprzez diodę Zenera DZ z wyjściem detektora stanu Ds . Przy czym w miejsce zestawu diod M_2 można włączyć diodę Zenera.

Działanie statycznego przekształtnika nawrotnego z blokowaniem prądu wyrównawczego, według wynalazku, polega na tym, że w stanie bezprądowym układu przekształtnika, sygnał o stanie układu jest w postaci „1” logicznej — wówczas następuje blokowanie obu przekształtników P_1 P_2 na przemian w takt sumy logicznej impulsów wyzwalających. Zmiana blokowanego przekształtnika następuje po zakończeniu czasu trwania impulsu.

Jeżeli impuls jest krótszy od nastawionego czasu t_1 to zmiana ta następuje po następnym impulsie o pełnym czasie trwania. Odblokowanie przekształtnika P_1 lub P_2 odbywa się z nastawioną zwłoką τ_2 , a zablokowanie następuje bezzwłocznie.

W chwili pojawienia się sygnału, że jeden z przekształtników przeszedł w stan przewodzenia, sygnał o stanie układu przekształtnikowego jest w postaci zera logicznego, następuje natychmiastowe uniezależnienie układu blokady od taktowania impulsami i podtrzymanie w ten sposób stanu przewodzenia tego przekształtnika. Po zaniku prądu przewodzenia przekształtnika P_1 , nastąpi sygnał stanu w postaci jedynki logicznej, a po upływie nastawionego czasu τ_2 , następuje zablokowanie impulsów wyzwalających tego przekształtnika, który znajdował się w stanie przewodzenia.

Jeżeli zwłoka τ_2 upływa w czasie trwania impulsu wyzwalającego to zablokowanie następuje po zakończeniu tego impulsu, następnie występuje kolejne blokowanie w stanie bezprądowym. Równoczesne blokowanie obu przekształtników następuje przez podanie zewnętrznego sygnału w postaci zera logicznego. Po podaniu sygnału blokującego i pojawieniu się sygnału o stanie bezprądowym w postaci jedynki logicznej i po nastawionym czasie τ_2 , jeżeli nie pojawił się prąd w którymś z przekształtników P_1 lub P_2 , wówczas następuje zablokowanie obu przekształtników P_1 i P_2 .

Jeżeli zwłoka τ_2 następuje w czasie trwania impulsu to zablokowanie wystąpi po następnym impulsie. Zdjęcie sygnału blokowania powoduje natychmiastowe odblokowanie jednego z przekształtników, przy czym wybór jest przypadkowy a układ przechodzi w stan zależny od wartości sygnału o stanie prądowym przekształtników. Sygnał o stanie

przekształtników P_1 i P_2 jest wprowadzony do członu blokady Bl , poprzez wejście stanu We_1 i człon opóźniający L_2 , na drugie wejście ustawiające S_2 pierwszego przerzutnika PR_1 .

Suma logiczna impulsów bramkowych jest wprowadzana na wejście $\bar{R}$ pierwszego przerzutnika PR_1 , oraz poprzez pierwszy człon opóźniający L_1 i po znegowaniu na pierwsze wejście ustawiające S_1 tego przerzutnika PR_1 . Sygnał wyjściowy przerzutnika PR_1 po znegowaniu wprowadza się na wejścia zliczające T drugiego i trzeciego przerzutnika PR_2 i PR_3 . Sygnały wyjściowe drugiego przerzutnika PR_2 , poprzez człony opóźniające L_3 i L_4 są bramkowane sygnałem występującym na znegowanym wyjściu Q trzeciego przerzutnika PR_3 . Sygnały zbramkowane stanowią sygnały blokujące impulsy wyzwalające obu przekształtników P_1 i P_2 . Na wejścia We_3 i We_4 członu blokady Bl wprowadza się impulsy wyzwalające obu przekształtników P_1 P_2 . Człon sumy logicznej A formuje ciąg impulsów, który jest sumą logiczną impulsów podanych na oba wejścia We_3 We_4 . Na wejście We_1 członu blokady Bl podaje się sygnał o stanie przekształtników P_1 P_2 , pobierany z wyjścia detektora stanu Ds , który w stanie bezprądowym przekształtnika przyjmuje wartość logiczną „1”, a w stanie przewodzenia to jest gdy którykolwiek z zaworów przekształtnika przewodzi prąd przyjmuje wartość logiczną „0”.

Na wejście zewnętrznego blokowania We_2 podaje się sygnał zewnętrzny jednoczesnego blokowania obu przekształtników P_1 P_2 , który dla stanu blokowania przyjmuje wartość logiczną „0”. Jeżeli układ przekształtnikowy nie jest blokowany sygnałem zewnętrznym, to jest wtedy gdy na wejście We_2 jest podany sygnał logiczny „1” wówczas na wyjściu Q przerzutnika trzeciego PR_3 występuje stan „1” to sygnały wejściowe drugiego przerzutnika PR_2 są przepuszczane przez bramki B_1 i B_2 . Gdy sygnał o stanie układu przekształtnikowego przyjmuje wartość logiczną „0” to sygnał ten bez opóźnienia poprzez człon opóźniający L_1 wymusza na wyjściu Q pierwszego przerzutnika PR_1 stan logiczny „1”, a w konsekwencji tego na wejściach zliczających T drugiego i trzeciego przerzutnika PR_2 i PR_3 wywołuje stany logiczne „0” co nie powoduje zmiany stanów wyjść tych przerzutników PR_2 i PR_3 , a zatem sygnały na wyjściu bloku pozostają bez zmian. Po zmianie sygnału o stanie układu z logicznego „0” na „1” co odpowiada przejściu ze stanu przewodzenia w stan bezprądowy, sygnał ten z opóźnieniem τ_2 w drugim członie opóźniającym L_2 podaje się na wejście ustawiające S_2 pierwszego przerzutnika PR_1 , równocześnie zdejmując sygnał wymuszający z wyjścia Q tego przerzutnika PR_1 .

Na wyjściu Q pierwszego przerzutnika PR_1 sygnał wymuszający pozostanie bez zmian jeżeli na wejściu $\bar{R}$ występuje stan logiczny „1”, gdy impuls bramkowy trwa dalej, lub nastąpi zmiana stanu na „0” w przypadku braku impulsu bramkowego. Zmiana stanu wyjścia Q pierwszego przerzutnika ze stanu logicznego „1” na „0” powoduje zmianę stanu przerzutnika drugiego PR_2 w stan przeciwny. Następuje zatem natychmiastowe zablokowanie im-

pulsów wyzwalających tego przekształtnika, który przeszedł ze stanu przewodzenia w stan bezprądowy, a odblokowanie impulsów wyzwalających drugiego przekształtnika następuje z pewną nastawialną zwłoką τ_2 .

Pojawiający się impuls wyzwalający bramkowy, wprowadza się na wejście R przerzutnika PR_1 nie zmieniając jego stanu, jeżeli sygnał o stanie układu pozostaje nadal równy zeru logicznemu. Impuls wyzwalający również wprowadza się do drugiego członu opóźniającego L_2 . Jeżeli czas trwania impulsu jest dłuższy od nastawionego opóźnienia τ_1 , w pierwszym członie opóźniającym L_1 , to następuje zmiana stanu wyjść pierwszego przerzutnika PR_1 , na stan: $Q = 1$, $\bar{Q} = 0$.

Stan ten trwa do zakończenia impulsu. Jeżeli w tym samym czasie sygnał o stanie układu przekształtnika pozostaje równy 1 to po zakończeniu impulsu przerzutnik PR_1 zmienia swój stan na przeciwny $Q = 0$, $\bar{Q} = 1$ powodując zmianę sygnałów wyjściowych członu blokady BL, blokujących impulsy wyzwalające przekształtników. Jeżeli sygnał jednoczesnego blokowania przyjmuje wartość logiczną „0” to w momencie zmiany stanu przerzutnika drugiego PR_2 , przerzutnik trzeci PR_3 zostaje ustawiony w stan $Q = 1$, $\bar{Q} = 0$. Zablokowane zostaną zatem impulsy obu przekształtników po przejściu ich w stan bezprądowy a sygnał o stanie układu przyjmie wartość logiczną „1”. Jeżeli sygnał jednoczesnego blokowania przyjmie wartość logiczną „1” to przez wejście R, trzeci przerzutnik zostaje ustawiony w stan $Q = 0$, $\bar{Q} = 1$, i następuje odblokowanie impulsów wyzwalających jednego z dwóch przekształtników.

Zastrzeżenia patentowe

1. Statyczny przekształtnik nawrotny z blokowaniem prądu wyrównawczego, zawierający dwa przekształtniki nienawrotne, połączone z wyjściami impulsów bramkowych sterownika, mającego dwa wejścia połączone z dwoma wyjściami członu blokady, którego jedno z wejść jest połączone z wyjściem detektora stanu przekształtnika, znamieny tym, że punkty zasilania przekształtników (P_1 , P_2) oraz jedno z dwu wyjść stałoprądowych przekształtników (P_1 , P_2) są połączone z wyjściami napięciowymi detektora stanu przekształtnika (DS), zaś wyjście impulsów bramkowych sterownika (ST) są połączone z dwoma wejściami impulsowymi członu blokady (BL).

2. Statyczny przekształtnik według zastrz. 1, znamieny tym, że w członie blokady (BL) wejście

zerujące (R) pierwszego przerzutnika (PR_1) jest połączone z wejściem pierwszego członu opóźniającego (L_1) i z wejściem członu sumy logicznej (M), którego dwa wejścia stanowią dwa wejścia impulsowe bloku (We_2 , We_4), natomiast wyjście pierwszego członu opóźniającego (L_1) jest połączone poprzez pierwszy inwertor (I_1) z wejściem ustawiającym (S_1) pierwszego przerzutnika (PR_1), którego drugie wejście ustawiające (S_2) jest połączone poprzez drugi człon opóźniający (L_2) z wejściem stanu (We_1) członu blokady (BL) wyjście (Q) pierwszego przerzutnika (PR_1) jest połączone poprzez drugi inwertor (I_2) z wejściami zliczającymi (T) drugiego przerzutnika (PR_2) i trzeciego przerzutnika (PR_3), przy czym drugie wejście (D) drugiego przerzutnika (PR_2), złączone z jego wyjściem znegowanym ($\bar{Q}$), jest połączone poprzez trzeci człon opóźniający (L_3) z jednym z wejść pierwszej bramki (B_1), natomiast wyjście (Q) drugiego przerzutnika (PR_2) jest połączone poprzez czwarty człon opóźniający (L_4) z jednym z wejść drugiej bramki (B_2), ponadto pozostałe dwa wejścia (D i R) trzeciego przerzutnika (PR_3) są połączone z trzecim inwerterem (I_3), którego wejście stanowi wejście zewnętrznego blokowania (We_3) członu blokady (BL), poza tym znegowane wyjście (Q) trzeciego przerzutnika (PR_3) jest połączone z drugimi wejściami obu bramek (B_1 i B_2), których wyjścia stanowią dwa wyjścia członu blokady (BL).

3. Statyczny przekształtnik według zastrz. 1, znamieny tym, że w detektorze stanu równolegle z zaworami przekształtników (P_1 , P_2) są włączone optoelektroniczne indykatory napięcia, których strony wtórne, złączone szeregowo, są połączone poprzez rezystor (r_1) ze źródłem zasilania, a poprzez diodę Zenera (DZ) z wyjściem detektora.

4. Statyczny przekształtnik według zastrz. 3, znamieny tym, że w optoelektronicznym indykatorze napięcia mostek prostowniczy (M_1) jest połączony poprzez rezystor (r_1) z wejściem indykatora, przy czym biegun dodatni mostka (M_1) jest połączony poprzez dwa szeregowo złączone rezystory (r_2 i r_3) z anodą diody elektroluminescencyjnej (E_p) optoizolatora (OP), której katoda łączy się z biegunem ujemnym mostka (M_1), zaś wspólny punkt połączeń rezystorów (r_2 i r_3) jest połączony poprzez zespół diod (M_2) z biegunem ujemnym mostka (M_1).

5. Statyczny przekształtnik według zastrz. 4, znamieny tym, że w indykatorze wspólny punkt połączeń rezystorów (r_2 i r_3) jest połączony poprzez diodę Zenera z ujemnym biegunem mostka (M_1).

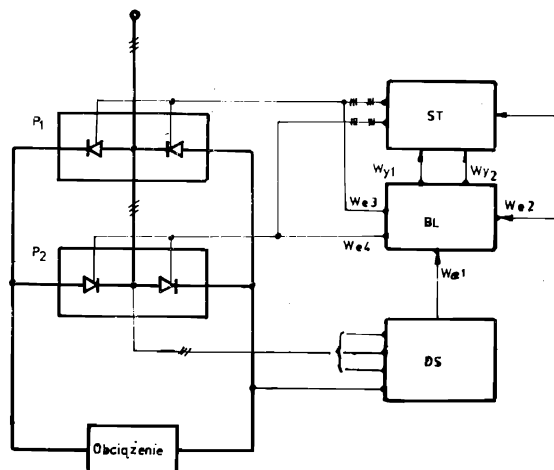


Fig. 1

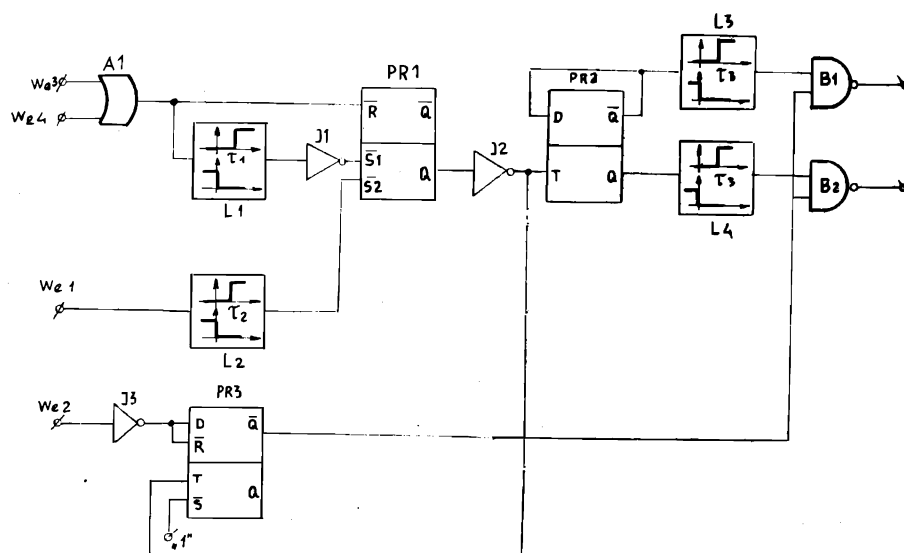


Fig. 2.

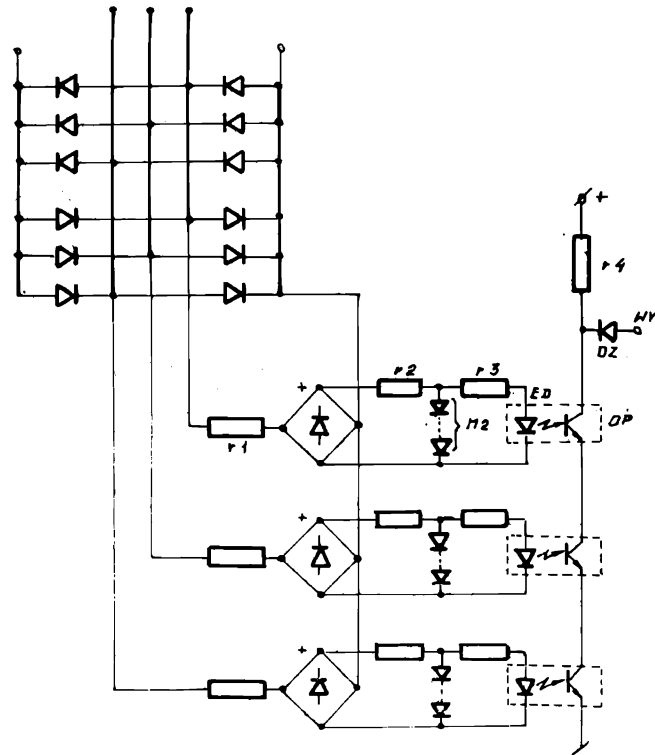


Fig. 3

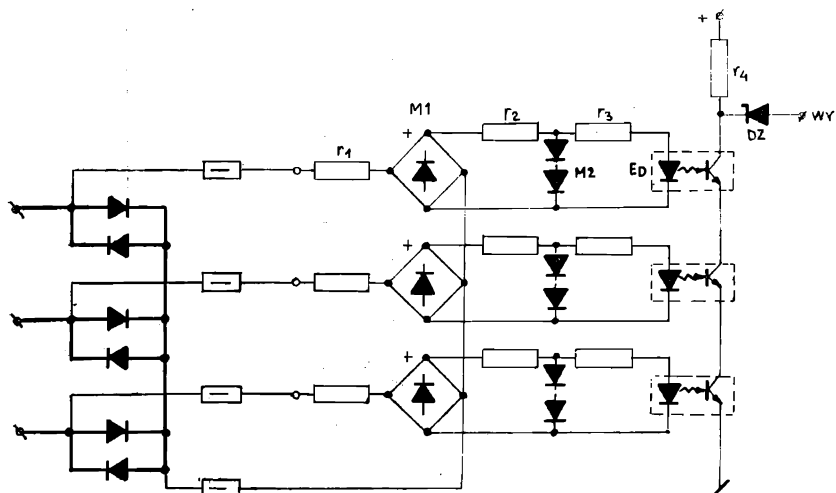


Fig. 4.