



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I801349 B

(45)公告日：中華民國 112 (2023) 年 05 月 11 日

(21)申請案號：106129592

(22)申請日：中華民國 106 (2017) 年 08 月 30 日

(51)Int. Cl. : H03H7/03 (2006.01)

H01P1/22 (2006.01)

(30)優先權：2016/08/30 美國

62/381,376

(71)申請人：美商天工方案公司(美國) SKYWORKS SOLUTIONS, INC. (US)
美國

(72)發明人：顏燕 YAN, YAN (CN)；李 俊勇 LEE, JUNHYUNG (US)

(74)代理人：陳長文

(56)參考文獻：

TW 201406058A

JP 2003309454A

JP 2011182048A

JP 2014096725A

KR 20130103073A

US 20150137913A1

US 20150326205A1

US 20160118959A1

US 20160134259A1

US 2013/0088403A1

審查人員：蘇齊賢

申請專利範圍項數：16 項 圖式數：16 共 61 頁

(54)名稱

具有補償電路之二進制加權衰減器

(57)摘要

本發明揭示一種具有補償電路之二進制加權衰減器。在某些實施例中，一射頻(RF)衰減器電路可包含串聯配置於一輸入節點與一輸出節點之間的複數個衰減區塊，其中該複數個衰減區塊中之每一者包含一旁路路徑。該 RF 衰減器電路可進一步包含一相位補償電路，該相位補償電路係針對具有該等各別旁路路徑之該等衰減區塊中之至少某些衰減區塊中之每一者而實施。該相位補償電路可經組態以補償與對應旁路路徑相關聯之一關斷電容效應。

Binary-weighted attenuator having compensation circuit. In some embodiments, a radio-frequency (RF) attenuator circuit can include a plurality of attenuation blocks arranged in series between an input node and an output node, with each of the plurality of attenuation blocks including a bypass path. The RF attenuator circuit can further include a phase compensation circuit implemented for each of at least some of the attenuation blocks having the respective bypass paths. The phase compensation circuit can be configured to compensate for an off-capacitance effect associated with the corresponding bypass path.

指定代表圖：

符號簡單說明：

100 . . . 衰減器電
路/衰減電路/衰減器

102a . . . 衰減區塊/
第一衰減區塊

102b . . . 衰減區塊/
第二衰減區塊

102c . . . 衰減區塊/
第三衰減區塊

102d . . . 衰減區塊/
第四衰減區塊

104a . . . 相位補償
電路

104b . . . 相位補償
電路/補償電路

104c . . . 相位補償
電路/補償電路

104d . . . 相位補償
電路/電路

105a . . . 旁路路徑

105b . . . 旁路路徑

105c . . . 旁路路徑

105d . . . 旁路路徑

C2 . . . 電容/補償電
容

C4 . . . 電容/補償電
容

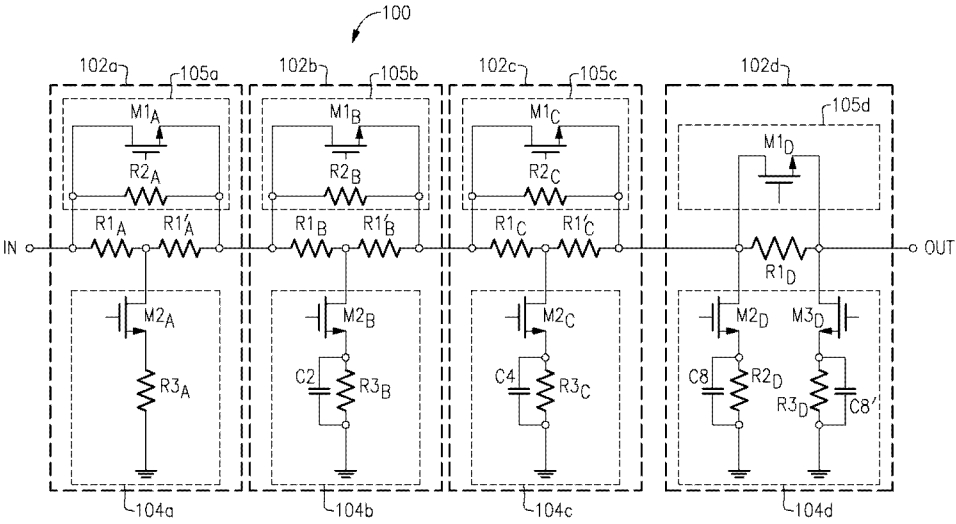
C8 . . . 電容/補償電
容

C8' . . . 電容/補償
電容

IN . . . 輸入節點/局
域輸入

M1_A . . . 切換 FET/
旁路切換器

M1_B . . . 切換 FET/
旁路切換器/局域旁路
FET



【圖 3】

- M1_C . . . 切換 FET/
旁路切換器/局域旁路
FET
- M1_D . . . 切換 FET/
旁路切換器/旁路切換
FET/局域旁路 FET
- M2_A . . . 切換 FET/
分路切換器
- M2_B . . . 切換 FET/
切換電晶體/分路切換
器
- M2_C . . . 切換 FET/
切換電晶體/分路切換
器
- M2_D . . . 切換 FET/
切換電晶體/分路切換
器
- M3_D . . . 切換 FET/
切換電晶體
- OUT . . . 輸出節點/
局域輸出/局域輸出節
點
- R1_A . . . 橋接 T 形
組態電阻/電阻
- R1'_A . . . 橋接 T 形
組態電阻/電阻
- R1_B . . . 電阻
- R1'_B . . . 電阻
- R1_C . . . 電阻
- R1'_C . . . 電阻
- R1_D . . . 電阻
- R2_A . . . 橋接 T 形
組態電阻/電阻
- R2_B . . . 電阻
- R2_C . . . 電阻
- R2_D . . . 電阻

R3_A . . . 橋接 T 形
組態電阻/電阻/分路電
阻
R3_B . . . 電阻/分路
電阻
R3_C . . . 電阻/分路
電阻
R3_D . . . 電阻



I801349

【發明摘要】

公告本

【中文發明名稱】

具有補償電路之二進制加權衰減器

【英文發明名稱】

BINARY-WEIGHTED ATTENUATOR HAVING COMPENSATION
CIRCUIT

【中文】

本發明揭示一種具有補償電路之二進制加權衰減器。在某些實施例中，一射頻(RF)衰減器電路可包含串聯配置於一輸入節點與一輸出節點之間的複數個衰減區塊，其中該複數個衰減區塊中之每一者包含一旁路路徑。該RF衰減器電路可進一步包含一相位補償電路，該相位補償電路係針對具有該等各別旁路路徑之該等衰減區塊中之至少某些衰減區塊中之每一者而實施。該相位補償電路可經組態以補償與對應旁路路徑相關聯之一關斷電容效應。

【英文】

Binary-weighted attenuator having compensation circuit. In some embodiments, a radio-frequency (RF) attenuator circuit can include a plurality of attenuation blocks arranged in series between an input node and an output node, with each of the plurality of attenuation blocks including a bypass path. The RF attenuator circuit can further include a phase compensation circuit implemented for each of at least some of the attenuation blocks having the respective bypass paths. The phase compensation circuit can be configured to compensate for an off-

capacitance effect associated with the corresponding bypass path.

【指定代表圖】

圖3

【代表圖之符號簡單說明】

100	衰減器電路/衰減電路/衰減器
102a	衰減區塊/第一衰減區塊
102b	衰減區塊/第二衰減區塊
102c	衰減區塊/第三衰減區塊
102d	衰減區塊/第四衰減區塊
104a	相位補償電路
104b	相位補償電路/補償電路
104c	相位補償電路/補償電路
104d	相位補償電路/電路
105a	旁路路徑
105b	旁路路徑
105c	旁路路徑
105d	旁路路徑
C2	電容/補償電容
C4	電容/補償電容
C8	電容/補償電容
C8'	電容/補償電容
IN	輸入節點/局域輸入
M1 _A	切換FET/旁路切換器

M1 _B	切換FET/旁路切換器/局域旁路FET
M1 _C	切換FET/旁路切換器/局域旁路FET
M1 _D	切換FET/旁路切換器/旁路切換FET/局域旁路FET
M2 _A	切換FET/分路切換器
M2 _B	切換FET/切換電晶體/分路切換器
M2 _C	切換FET/切換電晶體/分路切換器
M2 _D	切換FET/切換電晶體/分路切換器
M3 _D	切換FET/切換電晶體
OUT	輸出節點/局域輸出/局域輸出節點
R1 _A	橋接T形組態電阻/電阻
R1' _A	橋接T形組態電阻/電阻
R1 _B	電阻
R1' _B	電阻
R1 _C	電阻
R1' _C	電阻
R1 _D	電阻
R2 _A	橋接T形組態電阻/電阻
R2 _B	電阻
R2 _C	電阻
R2 _D	電阻
R3 _A	橋接T形組態電阻/電阻/分路電阻
R3 _B	電阻/分路電阻
R3 _C	電阻/分路電阻
R3 _D	電阻

【發明說明書】

【中文發明名稱】

具有補償電路之二進制加權衰減器

【英文發明名稱】

BINARY-WEIGHTED ATTENUATOR HAVING COMPENSATION
CIRCUIT

【技術領域】

本發明係關於用於電子應用之衰減器。

【先前技術】

在諸如射頻(RF)應用之電子應用中，有時期望放大或衰減一信號。舉例而言，可藉由一功率放大器放大一待傳輸信號，且可藉由一低雜訊放大器放大一所接收信號。在另一實例中，可視需要或期望沿著前述傳輸路徑及接收路徑中之任一者或兩者來實施一或多個衰減器以使各別信號衰減。

【發明內容】

根據某些實施方案，本發明係關於一種射頻衰減器電路，其包含串聯配置於一輸入節點與一輸出節點之間的複數個衰減區塊，其中該複數個衰減區塊中之每一者包含一旁路路徑。該衰減器電路進一步包含一相位補償電路，該相位補償電路係針對具有該等各別旁路路徑之該等衰減區塊中之至少某些衰減區塊中之每一者而實施。該相位補償電路經組態以補償與對應旁路路徑相關聯之一關斷電容效應。

在某些實施例中，該等衰減區塊可具有二進制加權衰減值。該等二進制加權衰減值可包含N個值，其中一第i個值係 $A2^{i-1}$ ，其中A係一步進衰

減值且 i 係自1至 N 之一正整數。該步進衰減值 A 可係(舉例而言)大約1 dB。數量 N 可包含(舉例而言) 2、3、4、5、6、7或8。

在某些實施例中，該等衰減區塊中之至少一者可不具有一相位補償電路。不具有該相位補償電路之該至少一個衰減區塊可包含具有一最低衰減值之一衰減區塊。

在某些實施例中，該等衰減區塊中之至少一者可經組態為一 π 衰減器。具有 π 衰減器之該至少一個衰減區塊可包含具有一最高衰減值之一衰減區塊。

在某些實施例中，具有該 π 衰減器之該衰減區塊之該旁路路徑可包含一旁路切換電晶體，該旁路切換電晶體經組態以在該衰減區塊處於一旁路模式中時接通且在該衰減區塊處於一衰減模式中時關斷，使得該旁路切換電晶體在處於該衰減模式中時提供一關斷電容。具有該 π 衰減器之該衰減區塊之該相位補償電路可包含經組態以在該衰減器區塊處於該衰減模式中時補償該關斷電容之一相位補償電路。該 π 衰減器可包含一電阻、實施於該電阻之一端與一接地之間的一第一分路路徑及實施於該電阻之另一端與該接地之間的一第二分路路徑。該第一分路路徑及該第二分路路徑中之每一者可包含一分路電阻。

在某些實施例中，與該 π 衰減器相關聯之該相位補償電路可包含配置成與該第一分路電阻電並聯之一第一補償電容及配置成與該第二分路電阻電並聯之一第二補償電容。該旁路切換電晶體之該關斷電容可導致一相位超前改變，且該相位補償電路可經組態以提供一相位滯後改變來補償該相位超前改變。該第一分路電阻及該第二分路電阻可具有實質上相同值，且該第一補償電容及該第二補償電容具有實質上相同值。

在某些實施例中，該相位超前改變可達計算為 $\phi = \tan^{-1}(\omega R_1 C_{off}) - \tan^{-1}\left(\omega \frac{R_1 R_L}{R_1 + R_L} C_{off}\right)$ 之一量，且該相位滯後改變可達計算為 $\phi = -\tan^{-1}\left(\frac{\omega R_1 R_2' C_c}{R_1 + R_2'}\right)$ 之一量，其中 ω 係頻率之 2π 倍、 R_L 係負載阻抗、 R_1 係電阻、 C_c 係第一局域補償電容且 R_2' 係該第一分路電阻與該負載阻抗之一並聯配置之一等效電阻。該第一補償電容之該值可經選擇使得該相位滯後改變之量值與該相位超前改變之量值實質上相同。該補償電容之該值可經選擇使得該衰減區塊之一增益在一選定頻率範圍內大致平穩。

在某些實施例中，該等衰減區塊中之至少一者可經組態為一橋接T形衰減器。具有該橋接T形衰減器之該衰減區塊之該旁路路徑可包含一旁路切換電晶體，該旁路切換電晶體經組態以在該衰減區塊處於一旁路模式中時接通且在該衰減區塊處於一衰減模式中時關斷，使得該旁路切換電晶體在處於該衰減模式中時提供一關斷電容。具有該橋接T形衰減器之該衰減區塊之該相位補償電路可包含經組態以在該衰減器區塊處於該衰減模式中時補償該關斷電容之一相位補償電路。

在某些實施例中，該橋接T形衰減器可包含串聯連接之兩個第一電阻、與該兩個第一電阻之串聯組合電並聯之一第二電阻及實施於一接地與該兩個第一電阻之間的一節點之間的一分路路徑，該分路路徑包含一分路電阻。與該橋接T形衰減器相關聯之該相位補償電路可包含配置成與該分路電阻電並聯之一補償電容。

在某些實施例中，該旁路切換電晶體之該關斷電容可導致一相位超前改變，且該相位補償電路可經組態以提供一相位滯後改變來補償該相位超前改變。該相位超前改變可達計算為 $\phi = \tan^{-1}(\omega R_2 C_{off}) - \tan^{-1}\left(\frac{\omega R_2 C_{off}}{1 + \frac{R_2}{R_L}}\right)$ 之一量，且該相位滯後改變可達計算為 $\phi = -\tan^{-1}\left(\frac{\omega R_1 R_3' C_c}{R_1 + R_3'}\right)$ 之一量，其中 ω 係

頻率之 2π 倍、 R_L 係負載阻抗、 R_1 係該第一電阻、 R_2 係該第二電阻， C_C 係該補償電容且 R_3 係該分路電阻與該第一電阻及該負載阻抗之一串聯組合之一並聯配置之一等效電阻。該補償電容之該值可經選擇使得該相位滯後改變之量值與該相位超前改變之量值實質上相同。該補償電容之該值可經選擇使得該衰減區塊之一增益在一選定頻率範圍內大致平穩。

在某些實施例中，該衰減器電路可進一步包含一全域旁路路徑，該全域旁路路徑包含經組態以在處於一全域旁路模式中時接通且在處於一全域衰減模式中時關斷之一全域旁路切換電晶體，使得該全域旁路切換電晶體在處於該全域衰減模式中時提供一全域關斷電容。在某些實施例中，該衰減器電路可進一步包含經組態以在該衰減器電路處於該全域衰減模式中時補償該全域關斷電容之一全域相位補償電路。該全域相位補償電路可包含串聯配置於該輸入節點與該輸出節點之間的一第一全域補償電阻及一第二全域補償電阻。該全域相位補償電路可進一步包含實施於一接地與該第一全域補償電阻與該第二全域補償電阻之間的一節點之間的一全域補償電容。該全域旁路切換電晶體之該全域關斷電容可導致一相位超前改變，且該全域相位補償電路可經組態以提供一相位滯後改變來補償該相位超前改變。該第一全域補償電阻及該第二全域補償電阻可具有實質上相同值。

在某些實施例中，該相位超前改變可達計算為 $\phi = \tan^{-1}(2\omega R_{G1} C_{off}) - \tan^{-1}\left(\frac{2}{3}\omega R_{G1} C_{off}\right)$ 之一量，且該相位滯後改變可達計算為 $\phi = -\tan^{-1}\left(\frac{2}{3}\omega R_{G1} C_G\right)$ 之一量，其中 ω 係頻率之 2π 倍、 R_L 係負載阻抗、 R_{G1} 係第一全域補償電阻且 C_G 係全域補償電容。該第一全域補償電阻及該全域補償電容之該等值可經選擇使得該相位滯後改變之量值與該相位超前改變之量值實質上相同。該全域補償電容之該值可經選擇使得該衰減器電路之一

全域增益在一選定頻率範圍內大致平穩。

在某些教示中，本發明係關於一種具有一射頻電路之半導體晶粒。該半導體晶粒包含一半導體基板，及實施於該半導體基板上之一衰減器電路。該衰減器電路包含串聯配置於一輸入節點與一輸出節點之間的複數個衰減區塊，其中該複數個衰減區塊中之每一者包含一旁路路徑。該衰減器電路進一步包含一相位補償電路，該相位補償電路係針對具有該等各別旁路路徑之該等衰減區塊中之至少某些衰減區塊中之每一者而實施。該相位補償電路經組態以補償與對應旁路路徑相關聯之一關斷電容效應。

根據某些實施方案，本發明係關於一種射頻模組，其包含經組態以接納複數個組件之一封裝基板及實施於該封裝基板上之一射頻衰減器電路。該衰減器電路包含串聯配置於一輸入節點與一輸出節點之間的複數個衰減區塊，其中該複數個衰減區塊中之每一者包含一旁路路徑。該衰減器電路進一步包含一相位補償電路，該相位補償電路係針對具有該等各別旁路路徑之該等衰減區塊中之至少某些衰減區塊中之每一者而實施。該相位補償電路經組態以補償與對應旁路路徑相關聯之一關斷電容效應。

在某些實施例中，該射頻衰減器電路中之某些或所有射頻衰減器電路可實施於一半導體晶粒上。在某些實施例中，實質上該射頻衰減器電路中之所有射頻衰減器電路可實施於該半導體晶粒上。

在某些實施例中，該射頻模組可經組態以處理一所接收射頻信號。該射頻模組可係(舉例而言)一分集接收模組。

在某些實施例中，該射頻模組可進一步包含與該射頻衰減器電路通信且經組態以提供一控制信號以用於該射頻衰減器電路之操作之一控制器。該控制器可經組態以提供(舉例而言)一行動產業處理器介面控制信

號。

根據某些實施方案，本發明係關於一種無線裝置，該無線裝置包含：一天線，其經組態以接收一射頻信號；一收發器，其與該天線通信；及一信號路徑，其位於該天線與該收發器之間。該無線裝置進一步包含一射頻衰減器電路，其沿著該信號路徑實施。該衰減器電路包含串聯配置於一輸入節點與一輸出節點之間的複數個衰減區塊，其中該複數個衰減區塊中之每一者包含一旁路路徑。該衰減器電路進一步包含一相位補償電路，該相位補償電路係針對具有該等各別旁路路徑之該等衰減區塊中之至少某些衰減區塊中之每一者而實施。該相位補償電路經組態以補償與對應旁路路徑相關聯之一關斷電容效應。

在某些實施例中，該無線裝置可進一步包含與該射頻衰減器電路通信且經組態以提供一控制信號以用於該射頻衰減器電路之操作之一控制器。該控制器可經組態以提供(舉例而言)一行動產業處理器介面控制信號。

在某些實施方案中，本發明係關於一種信號衰減器電路，該信號衰減器電路包含串聯配置於一輸入節點與一輸出節點之間的複數個局域二進制加權衰減區塊，其中每一衰減區塊包含一局域旁路路徑。該信號衰減器電路可進一步包含實施於該輸入節點與該輸出節點之間的一全域旁路路徑及與該一或多個局域衰減區塊中之至少一者相關聯之一局域相位補償電路。該局域相位補償電路經組態以補償與該各別局域旁路路徑相關聯之一關斷電容效應。

在某些實施例中，該信號衰減器電路可進一步包含經組態以補償與該全域旁路路徑相關聯之一關斷電容效應之一全域相位補償電路。

在某些實施方案中，本發明係關於一種半導體晶粒，該半導體晶粒包含一半導體基板及實施於該半導體基板上之一信號衰減器電路。該信號衰減器電路包含串聯配置於一輸入節點與一輸出節點之間的複數個局域二進制加權衰減區塊，其中每一衰減區塊包含一局域旁路路徑。該信號衰減器電路進一步實施於該輸入節點與該輸出節點之間的一全域旁路路徑及與該一或多個局域衰減區塊中之至少一者相關聯之一局域相位補償電路。該局域相位補償電路經組態以補償與該各別局域旁路路徑相關聯之一關斷電容效應。

根據某些實施方案，本發明係關於一種射頻模組，該射頻模組包含經組態以接納複數個組件之一封裝基板及實施於該封裝基板上之一信號衰減器電路。該信號衰減器電路進一步包含串聯配置於一輸入節點與一輸出節點之間的複數個局域二進制加權衰減區塊，其中每一衰減區塊包含一局域旁路路徑。該信號衰減器電路進一步包含實施於該輸入節點與該輸出節點之間的一全域旁路路徑及該一或多個局域衰減區塊中之至少一者相關聯之一局域相位補償電路。該局域相位補償電路經組態以補償與該各別局域旁路路徑相關聯之一關斷電容效應。

在某些實施方案中，本發明係關於一種無線裝置，該無線裝置包含：一天線，其經組態以接收一射頻信號，一收發器，其與該天線通信；及一信號路徑，其位於該天線與該收發器之間。該無線裝置進一步包含沿著該信號路徑實施之一信號衰減器電路，且包含串聯配置於一輸入節點與一輸出節點之間的複數個局域二進制加權衰減區塊，其中每一衰減區塊包含一局域旁路路徑。該信號衰減器電路進一步包含實施於該輸入節點與該輸出節點之間的一全域旁路路徑及與該一或多個局域衰減區塊中之至少一

者相關聯之一局域相位補償電路。該局域相位補償電路經組態以補償與該各別局域旁路路徑相關聯之一關斷電容效應。

出於概述本發明之目的，本文中已闡述本發明之特定態樣、優點及新穎特徵。應理解，可未必根據本發明之任何特定實施例來達成所有此等優點。因此，本發明可以達成或優化本文中所教示之一個優點或優點群組而未必達成如本文中可教示或提出之其他優點之方式體現或實施。

【圖式簡單說明】

圖1繪示經組態以在一輸入節點處接收一信號且在一輸出節點處產生一經衰減信號之一衰減器電路。

圖2展示具有實施為一個二進制加權組態之複數個衰減區塊之一衰減電路之一方塊圖。

圖3展示可係圖2之衰減電路之一更具體實例之一衰減電路。

圖4單獨地展示圖3之第四衰減區塊。

圖5展示圖4之實例性衰減區塊之一電路表示，其中各種切換電晶體表示為關斷電容或接通電阻。

圖6展示可表示圖3之第二衰減區塊及第三衰減區塊中之每一者之一個別衰減區塊。

圖7展示圖6之實例性衰減區塊之一電路表示，其中各種切換電晶體表示為關斷電容或接通電阻。

圖8A展示圖3之衰減電路之一操作模式，其中繞過每一衰減區塊以提供大約0 dB之一總衰減。

圖8B展示圖3之衰減電路之一操作模式，其中由第一衰減區塊提供衰減，且繞過第二衰減區塊至第四衰減區塊中之每一者，以提供大約1 dB之

一總衰減。

圖8C展示圖3之衰減電路之一操作模式，其中由第二衰減區塊提供衰減，且繞過第一衰減區塊、第三衰減區塊及第四衰減區塊中之每一者，以提供大約2 dB之一總衰減。

圖8D展示圖3之衰減電路之一操作模式，其中由第一衰減區塊及第二衰減區塊中之每一者提供衰減，且繞過第三衰減區塊及第四衰減區塊中之每一者，以提供大約3 dB之一總衰減。

圖8E展示圖3之衰減電路之一操作模式，其中由第二衰減區塊至第四衰減區塊中之每一者提供衰減，且繞過第一衰減區塊，以提供大約14 dB之一總衰減。

圖8F展示圖3之衰減電路之一操作模式，其中由四個衰減區塊中之每一者提供衰減以提供大約15 dB之一總衰減。

圖9A展示包含一局域補償電容之一補償路徑。

圖9B展示在某些實施例中，可將圖9A之電容實施為經組態以提供一所要電容值之一電晶體裝置。

圖10展示在某些實施例中，可藉由一控制器來控制具有如本文中所闡述之一或多個特徵之一衰減電路。

圖11展示在某些實施例中，可將具有如本文中所闡述之一或多個特徵之一衰減電路中之某些或所有衰減電路實施於一半導體晶粒上。

圖12展示其中可將具有如本文中所闡述之一或多個特徵之一衰減電路中之某些或所有衰減電路實施於一封裝模組上之一實例，且此一封裝模組可包含類似於圖11之實例之一半導體晶粒。

圖13展示其中可將具有如本文中所闡述之一或多個特徵之一衰減電

路中之某些或所有衰減電路實施於一封裝模組上之另一實例，且此一封裝模組可包含複數個半導體晶粒。

圖14展示可如何將具有如本文中所闡述之一或多個特徵之一衰減器實施於一射頻系統中之非限制性實例。

圖15展示包含具有如本文中所闡述之一或多個特徵之一衰減器的一分集接收模組之一實例。

圖16繪示具有本文中所闡述之一或多個優勢特徵之一實例性無線裝置。

【實施方式】

相關申請案之交叉參考

本申請案主張於2016年8月30日提出申請之標題為 **BINARY-WEIGHTED ATTENUATOR HAVING COMPENSATION CIRCUIT** 之美國臨時申請案第62/381,376號之優先權，該美國臨時申請案之揭示內容據此以其各別全文引用之方式明確地併入本文中。

本文中所提供之標題(若存在)僅為了方便起見而未必影響所主張本發明之範疇或意義。

本文中揭示與可用於(舉例而言)射頻(RF)應用中之衰減器相關之電路、裝置及方法之各種實例。儘管本文中在RF應用之脈絡中闡述各種實例，但將理解與衰減器相關之此等電路、裝置及方法可用於其他電子應用中。

圖1繪示經組態以在一輸入節點(IN)處接收一RF信號且在一輸出節點(OUT)處產生一經衰減RF信號之一衰減器電路100。此一衰減器電路可包含如本文中所闡述之一或多個特徵以便提供期望功能性，諸如相移補償、增益補償及/或低損耗旁路能力。如本文中所闡述，此相位補償可提供(舉

例而言)由一衰減區塊及/或衰減器電路本身產生之一大約0相移。亦如本文中所闡述，此增益補償可在一頻率範圍內提供(舉例而言)一大致平穩增益。

應注意，在一輸入信號通過一衰減器時通常不期望相位變化及增益斜率，此乃因此等效應可導致一通信鏈路之效能降級。在某些實施例中，圖1之衰減電路100可包含一局域補償方案以解決相位變化問題。在某些實施例中，此一衰減電路亦可包含一全域補償方案以解決相位變化問題。如本文中所闡述，此等補償方案可經組態以解決此等相位變化之根源。亦如本文中所闡述，此等補償方案亦可在一相對較寬頻率範圍內提供一大致平穩增益。亦如本文中所闡述，此等補償方案亦可提供具有相對較低損耗之一旁路路徑，在某些情況下(例如，在不使用一衰減路徑之情況下)期望具有相對較低損耗之該旁路路徑以將信號衰減保持至一最小值。

出於說明之目的，一衰減電路亦可稱為一衰減器總成或簡稱為一衰減器。對此一衰減電路、衰減器總成、衰減器等之說明可適用於一或多個衰減區塊(本文中亦稱為局域衰減)、整體衰減電路(本文中亦稱為全域衰減)或其之任何組合。

圖2展示經組態以在其輸入節點(IN)處接收一RF信號且在其輸出節點(OUT)處提供一輸出RF信號之一衰減電路100之一方塊圖。此一輸出RF信號可衰減達一或多個衰減值，或在不期望衰減時與輸入RF信號實質上相同(例如，透過旁路功能性)。本文中更詳細地闡述可如何實施此等衰減值及旁路功能性之實例。本文中亦闡述可如何在一局域衰減位準下、在一全域位準下或其之任何組合下實施相位補償之實例。

在圖2之實例中，複數個衰減區塊展示為實施為一個二進制加權組

態。舉例而言，四個衰減區塊(102a、102b、102c、102d)展示為串聯配置於輸入(IN)節點與輸出(OUT)節點之間，且展示為分別提供1 dB、2 dB、4 dB、8 dB衰減。藉由此等衰減(及/或旁路)之不同組合，衰減電路100可以1 dB之增量提供0 dB至15 dB之一總衰減。本文中更詳細地闡述與可如何獲得此等不同總衰減相關之實例。

在圖2之實例中，以及在基於圖2之其他實例中，利用四個二進制加權衰減區塊。然而，將理解，亦可將本發明之一或多個特徵實施於具有更多或更少數目個衰減區塊之衰減電路中。舉例而言，可利用三個衰減區塊來以1 dB之增量提供0 dB至7 dB衰減值。在另一實例中，可利用五個衰減區塊來以1 dB之增量提供0 dB至31 dB衰減值。

在本文中所闡述之各種實例中，假定一步進衰減值為1 dB。然而，將理解此一步進衰減值可具有除1 dB之外的一值。因此，將理解，本發明之一或多個特徵可實施於一衰減電路中，該衰減電路具有能夠基於一個二進制加權方案而提供衰減值之複數個衰減區塊，在該二進制加權方案中一第*i*個衰減區塊能夠提供 $A2^{i-1}$ 之一衰減，其中*A*係一步進衰減值(例如，0.5 dB、1 dB、2 dB等)。舉例而言，在圖2之實例中， $A = 1 \text{ dB}$ ，使得第一衰減區塊($i = 1$)提供 $1 \text{ dB} \times 2^0 = 1 \text{ dB}$ 之一衰減；第二衰減區塊($i = 2$)提供 $1 \text{ dB} \times 2^1 = 2 \text{ dB}$ 之一衰減；等等。

在另一實例中，假定與圖2之實例中類似之一衰減範圍(例如0至15.5 dB)期望衰減之一較細粒度(例如，0.5 dB)。在此一實例中，一第一衰減區塊($i = 1$)可提供 $0.5 \text{ dB} \times 2^0 = 0.5 \text{ dB}$ 之一衰減，一第二衰減區塊($i = 2$)可提供 $0.5 \text{ dB} \times 2^1 = 1.0 \text{ dB}$ 之一衰減，一第三衰減區塊($i = 3$)可提供 $0.5 \text{ dB} \times 2^2 = 2.0 \text{ dB}$ 之一衰減，一第四衰減區塊($i = 4$)可提供 $0.5 \text{ dB} \times 2^3 =$

4.0 dB之一衰減，且一第五衰減區塊($i = 5$)可提供 $0.5 \text{ dB} \times 2^4 = 8.0 \text{ dB}$ 之一衰減。在具有此等五個二進制加權衰減區塊之情況下，可以0.5 dB之增量提供自0 dB至15.5 dB之衰減值。

在圖2之實例中，衰減區塊102a、102b、102c、102d中之每一者展示為包含一各別相位補償電路(104a、104b、104c、104d)。本文中更詳細地闡述與此等相位補償電路相關之實例。在圖2之實例中，衰減區塊中之所有衰減區塊展示為具有各別相位補償電路。然而，將理解，在某些實施例中，一或多個衰減區塊可或可不具有此等相位補償電路。

在圖2之實例中，將理解，衰減區塊102a、102b、102c、102d可或可不具有類似衰減組態。舉例而言，衰減區塊中之一或多者可具有一T衰減組態，且衰減區塊中之一或多者可具有一 π 衰減組態。因此，將理解，圖2之衰減電路100可在衰減區塊當中包含一或多種類型之衰減組態。亦將理解，可將其他類型之衰減組態實施於一或多個衰減區塊中。

圖3展示可係圖2之衰減電路100之一更具體實例之一衰減電路100。在圖3之實例中，三個衰減區塊102a、102b、102c中之每一者展示為包含一橋接T形衰減器組態及一對應旁路路徑(105a、105b或105c)。舉例而言，第一衰減區塊102a展示為包含被配置成一橋接T形組態之電阻 R_{1A} 、 $R_{1'A}$ 、 R_{2A} 、 R_{3A} 。電阻 R_{1A} 及 $R_{1'A}$ 展示為成串聯且實施於第一衰減區塊102a之輸入節點與輸出節點之間。電阻 R_{2A} 展示為實施於輸入節點與輸出節點之間以便與 R_{1A} 與 $R_{1'A}$ 之串聯組合電並聯。電阻 R_{3A} 展示為實施於接地與 R_{1A} 與 $R_{1'A}$ 之間的一節點(本文中亦稱作一T形節點)之間。

類似地，第二衰減區塊102b展示為包含被配置成一橋接T形組態之電阻 R_{1B} 、 $R_{1'B}$ 、 R_{2B} 、 R_{3B} 。電阻 R_{1B} 及 $R_{1'B}$ 展示為成串聯且實施於第一衰

減區塊102b之輸入節點與輸出節點之間。電阻 R_{2B} 展示為實施於輸入節點與輸出節點之間以便與 R_{1B} 與 $R_{1'B}$ 之串聯組合電並聯。電阻 R_{3B} 展示為實施於接地與 R_{1B} 與 $R_{1'B}$ 之間的一節點(本文中亦稱作一T形節點)之間。

類似地，第三衰減區塊102c展示為包含被配置成一橋接T形組態之電阻 R_{1C} 、 $R_{1'C}$ 、 R_{2C} 、 R_{3C} 。電阻 R_{1C} 及 $R_{1'C}$ 展示為成串聯且實施於第一衰減區塊102c之輸入節點與輸出節點之間。電阻 R_{2C} 展示為實施於輸入節點與輸出節點之間以便與 R_{1C} 與 $R_{1'C}$ 之串聯組合電並聯。電阻 R_{3C} 展示為實施於接地與 R_{1C} 與 $R_{1'C}$ 之間的一節點(本文中亦稱作一T形節點)之間。

在圖3之實例中，第四衰減區塊102d展示為包含被配置成一pi組態之電阻 R_{1D} 、 R_{2D} 、 R_{3D} 。電阻 R_{1D} 展示為實施於第四衰減區塊102d之輸入節點與輸出節點之間。電阻 R_{2D} 展示為實施於輸入節點與接地之間；類似地，電阻 R_{3D} 展示為實施於輸出節點與接地之間。

在圖3之三個衰減區塊102a、102b、102c中之每一者之橋接T形組態中，可在對應T形節點與分路電阻(R_{3A} 、 R_{3B} 或 R_{3C})之一端之間設置一切換FET (M_{2A} 、 M_{2B} 或 M_{2C})，其中分路電阻之另一端耦合至接地。此一切換FET (M_{2A} 、 M_{2B} 或 M_{2C})可在針對對應衰減區塊啟用衰減時接通，且在透過對應旁路路徑(105a、105b或105c)繞過衰減時關斷。此一旁路路徑可包含(舉例而言)可在針對對應衰減區塊啟用衰減時關斷且在透過旁路路徑繞過衰減時接通之一對應切換FET (M_{1A} 、 M_{1B} 或 M_{1C})。

在圖3之第四衰減區塊102d之pi組態中，可在輸入節點與電阻 R_{2D} 之一端之間設置一切換FET M_{2D} ，其中電阻 R_{2D} 之另一端耦合至接地。類似地，可在輸出節點與電阻 R_{3D} 之一端之間設置一切換FET M_{3D} ，其中電阻 R_{3D} 之另一端耦合至接地。此等切換FET (M_{2D} 及 M_{3D})可在針對第四衰減

區塊102d啟用衰減時接通，且在透過旁路路徑105d繞過衰減時關斷。此一旁路路徑(105d)可包含(舉例而言)一切換FET $M1_D$ ，切換FET $M1_D$ 可在針對第四衰減區塊102d啟用衰減時關斷，且在透過旁路路徑105d繞過衰減時接通。

在圖3之第二衰減區塊102b之橋接T形組態中，可設置一電容C2以便與電阻 $R3_B$ 電並聯。如本文中所闡述，此一電容可經選擇以補償在一RF信號通過衰減區塊時發生之相移。亦如本文中所闡述，此一電容亦可允許衰減區塊在一相對較寬頻率範圍內提供一較為平穩之增益曲線。

類似地，在圖3之第三衰減區塊102c之橋接T形組態中，可設置一電容C4以便與電阻 $R3_C$ 電並聯。如本文中所闡述，此一電容可經選擇以補償在一RF信號通過衰減區塊時發生之相移。亦如本文中所闡述，此一電容亦可允許衰減區塊在一相對較寬頻率範圍內提供一較為平穩之增益曲線。

在圖3之第四衰減區塊102d之pi組態中，可設置一電容C8以便與電阻 $R2_D$ 電並聯。類似地，可設置一電容C8'以便與電阻 $R3_D$ 電並聯。如本文中所闡述，此等電容可經選擇以補償在一RF信號通過衰減區塊時發生之相移。亦如本文中所闡述，此等電容亦可允許衰減區塊在一相對較寬頻率範圍內提供一較為平穩之增益曲線。

在圖3之實例中，應注意，第一衰減區塊102a並不包含一補償電容。在某些實施例中，具有一較低衰減值之一衰減區塊不能產生一顯著相移量；因此，一補償電路(例如，一補償電容)可或可不提供顯著補償益處。

在衰減區塊102b中，與電阻 $R3_B$ 並聯之電容C2之存在允許實施相位補償，如本文中所闡述。亦如本文中所闡述，此相位補償亦可取決於與衰減區塊102b相關聯之一或多個電阻之值以及切換電晶體 $M2_B$ 之接通電阻值

(R_{on})。因此，將理解，指示為104b之一方塊可包含一各別相位補償電路之電路元件中之某些或所有電路元件，或包含可影響此相位補償之電路元件中之某些或所有電路元件。

類似地，在衰減區塊102c中，與電阻 R_{3c} 並聯之電容 C_4 之存在允許實施相位補償，如本文中所闡述。亦如本文中所闡述，此相位補償亦可取決於與衰減區塊102c相關聯之一或多個電阻之值以及切換電晶體 M_{2c} 之接通電阻值(R_{on})。因此，將理解，指示為104c之一方塊可包含一各別相位補償電路之電路元件中之某些或所有電路元件，或包含可影響此相位補償之電路元件中之某些或所有電路元件。

在衰減區塊102d中，與其各別電阻 R_{2d} 及 R_{3d} 並聯之電容 C_8 及 C_8' 之存在允許相位補償，如本文中所闡述。亦如本文中所闡述，此相位補償亦可取決於電阻 R_{2d} 及 R_{3d} 之值以及切換電晶體 M_{2d} 及 M_{3d} 之接通電阻值(R_{on})。因此，將理解，指示為104d之一方塊包含一相位補償電路之電路元件中之某些或所有電路元件，或包含可影響此相位補償之電路元件中之某些或所有電路元件。

在圖3之實例中，各種切換FET中之某些或所有切換FET可實施為(舉例而言)絕緣體上矽(SOI)裝置。將理解，雖然此等各種切換FET繪示為NFET，但亦可利用其它類型之FET來實施本發明之一或多個特徵。亦將理解，圖3之實例中之各種切換器亦可實施為其他類型之電晶體，包含非FET電晶體。

圖4及圖5展示可如何針對圖3之實例之衰減區塊102d實施相位補償之一實例。圖6及圖7展示可如何針對圖3之實例之衰減區塊102b、102c中之每一者實施相位補償之一實例。

圖4單獨地展示衰減區塊102d，且此一衰減區塊可表示圖3之第四衰減區塊102d。在圖4之實例中，衰減區塊102d處於其衰減模式中，使得在局域輸入節點(IN)處接收之一RF信號衰減並被提供於局域輸出節點(OUT)處。因此，旁路路徑105d之旁路切換FET $M1_D$ 係關斷的，且電路104d之切換FET $M2_D$ 及 $M3_D$ 中之每一者係接通的。

圖5展示圖4之實例性衰減區塊102d之一電路表示120，其中各種切換FET表示為關斷電容或接通電阻。舉例而言， $M1_D$ 之關斷狀態表示為一關斷電容 C_{off} ，且 $M2_D$ 及 $M3_D$ 中之每一者之接通狀態表示為一接通電阻 R_{on} 。出於說明目的，假定圖4之pi衰減器組態係大體對稱的。因此， $M2_D$ 可類似於 $M3_D$ ，使得 $M2_D$ 之 R_{on} 與 $M3_D$ 之 R_{on} 大約相同；因此，圖5將 $M2_D$ 及 $M3_D$ 中之每一者繪示為 R_{on} 。類似地，假定圖4中之電阻 $R2_D$ 及 $R3_D$ 為大約相同；因此，圖5將 $R2_D$ 及 $R3_D$ 中之每一者繪示為具有一電阻 $R2$ 。類似地，假定圖4中之電容 $C8$ 及 $C8'$ 為大約相同；因此，圖5將 $C8$ 及 $C8'$ 中之每一者繪示為具有 C_c 之一補償電容。

在圖5中，電路表示120展示為在局域輸入(IN)處具有一源阻抗 R_s ，且在局域輸出(OUT)處具有一負載阻抗 R_L 。此等阻抗值可或可不相同。然而，出於說明目的，假定 R_s 及 R_L 之值在一特性阻抗 Z_0 下(例如，在 50Ω 下)係相同的。

在具有前述假定之情況下，可如下獲得圖5之實例中之 $R1$ 及 $R2$ 之值：

$$R_1 = \frac{Z_0}{2} \cdot \frac{K-1}{K+1} \quad (1)$$

$$R_2 = Z_0 \cdot \frac{K+1}{K-1} \quad (2)$$

在方程式1及方程式2中，參數K表示衰減區塊120之衰減值。應注意，隨著衰減變大，R1通常增大，且R2通常減小。

參考圖5，且假定M2_D及M3_D中之每一者之接通電阻R_{on}大約為0，指示為網路1的衰減區塊120之一部分可有助於衰減區塊120之正向增益及相移(例如，相位超前)，如下：

$$\frac{V_{out}}{V_{in}} = \frac{R_L(1+sR_1C_{off})}{(R_L+R_1)+sR_LR_1C_{off}} \quad (3)$$

$$\phi = \tan^{-1}(\omega R_1 C_{off}) - \tan^{-1}\left(\omega \frac{R_1 R_L}{R_1 + R_L} C_{off}\right). \quad (4)$$

在圖5中，指示為網路2的衰減區塊120之一部分可有助於衰減區塊120之正向增益及相移(例如，相位滯後)，如下：

$$\frac{V_{out}}{V_{in}} = \frac{R'_2}{(R'_2+R_1)+sR'_2R_1C_c} \quad (5)$$

$$\phi = -\tan^{-1}\left(\frac{\omega R_1 R'_2 C_c}{R_1 + R'_2}\right). \quad (6)$$

在方程式3至方程式6中， $\omega = 2\pi f$ ，其中f係頻率，且R₂'係R₂與R_L之並聯配置之一電阻值。

參考圖4及圖5以及方程式4及方程式6，應注意，參數 ω 、R_L、C_{off}、R₁及R₂通常係針對一給定頻率、特性阻抗、切換FET組態及衰減值而設定。然而，在某些實施例中，補償電容C_c之值可經調整使得方程式6之相位滯後補償方程式4之相位超前。此相位補償可允許與圖4及圖5之衰減區塊102d/120相關聯之相位處於或接近一所要值。舉例而言，與衰減區塊102d/120相關聯之經補償相位可具有與在一參考模式中實質上相同之相位變化。

參考圖4及圖5，應注意，由於C_{off}與R1呈並聯配置，因此其阻抗

$1/(j\omega C_{off})$ 將使輸入節點與輸出節點之間的一等效串聯阻抗隨著頻率增大而變小，從而導致一較高頻率下之較小衰減。相反地，可在一較低頻率下導致較高衰減。

應進一步注意，補償電容 C_c 經配置成與對應分路電阻 R_2 並聯。因此，補償電容 C_c 之阻抗 $(1/(j\omega C_c))$ 將使分路支路 (arm) 之一等效阻抗變小，從而導致衰減區塊之較多衰減。因此，在某些實施例中，補償電容 C_c 可經選擇以補償 C_{off} 對增益之影響，且藉此在一寬頻率範圍內達成衰減區塊之一所要增益曲線 (例如，大致平穩曲線)。在某些實施例中，補償電容 C_c 可經選擇以為衰減區塊提供本文中所闡述之至少某些相位補償，並且提供如本文中所闡述之至少某些增益補償。

圖6及圖7展示可如何針對圖3之實例之衰減區塊 102b、102c 中之每一者實施相位補償之一實例。圖6展示一個別衰減區塊 102，且此一衰減區塊可表示圖3之兩個實例性衰減區塊 102b、102c 中之每一者。因此，衰減區塊 102 之各種元件之元件符號未展示有下標。

在圖6之實例中，衰減區塊 102 處於其衰減模式中，使得在局域輸入節點 (IN) 處接收之一 RF 信號衰減並被提供於局域輸出節點 (OUT) 處。因此，旁路路徑 105 之旁路切換 FET M1 係關斷的，且電路 104 之切換 FET M2 係接通的。

圖7展示圖6之實例性衰減區塊 102 之一電路表示 130，其中各種切換 FET 表示為關斷電容或接通電阻。舉例而言，M1 之關斷狀態表示為一關斷電容 C_{off} ，且 M2 之接通狀態表示為一接通電阻 R_{on} 。出於說明目的，假定圖6之橋接 T 形衰減器組態係大體對稱的。因此，假定圖6中之電阻 R_1 及 R_1' 大約相同；因此，圖7將 R_1 及 R_1' 中之每一者繪示為具有一電阻

R1。在圖7中，假定圖6之電容C2為具有Cc之一補償電容。

在圖7中，電路表示130展示為在局域輸入(IN)處具有一源阻抗Rs，且在局域輸出(OUT)處具有一負載阻抗RL。此等阻抗值可或可不相同。然而，出於說明目的，假定Rs及RL之值在一特性阻抗Z0下(例如，在50Ω下)係相同的。此外，可假定電阻R1具有相同特性阻抗Z0(例如，在50Ω下)。

在具有前述假定之情況下，可如下獲得圖7之實例中之R2及R3之值：

$$R_2 = R_1 \cdot (K - 1) \quad (7)$$

$$R_3 = \frac{R_1}{K-1}. \quad (8)$$

在方程式7及方程式8中，參數K表示衰減區塊130之衰減值。應注意，隨著衰減變大，R2通常增大，且R3通常減小。

參考圖7，且假定M2之接通電阻Ron大約為0，指示為網路1的衰減區塊130之一部分可有助於衰減區塊130之正向增益及相移(例如，相位超前)，如下：

$$\frac{V_{out}}{V_{in}} = \frac{1 + sR_2C_{off}}{\left(1 + \frac{R_2}{R_L}\right) + sR_2C_{off}} \quad (9)$$

$$\phi = \tan^{-1}(\omega R_2 C_{off}) - \tan^{-1}\left(\frac{\omega R_2 C_{off}}{1 + \frac{R_2}{R_L}}\right). \quad (10)$$

在圖7中，指示為網路2的衰減區塊130之一部分可有助於衰減區塊130之正向增益及相移(例如，相位滯後)，如下：

$$\frac{V_{out}}{V_{in}} = \frac{0.5 R'_3}{(R'_3 + R_1) + sR'_3 R_1 C_c} \quad (11)$$

$$\phi = -\tan^{-1}\left(\frac{\omega R_1 R'_3 C_c}{R_1 + R'_3}\right). \quad (12)$$

在方程式9至方程式12中， $\omega = 2\pi f$ ，其中 f 係頻率，且 R_3' 係 R_3 與 $(R_I + R_L)$ 之並聯配置之一電阻值。

參考圖6及圖7以及方程式10及方程式12，應注意，參數 ω 、 R_L 、 C_{off} 、 R_1 、 R_2 及 R_3 通常係針對一給定頻率、特性阻抗、切換FET組態及衰減值而設定。然而，在某些實施例中，補償電容 C_c 之值可經調整使得方程式12之相位滯後補償方程式12之相位超前。此相位補償可允許與圖6及圖7之衰減區塊102/130相關聯之相位處於或接近一所要值。舉例而言，與衰減區塊102/130相關聯之經補償相位可具有與在一參考模式中實質上相同之相位變化。

參考圖6及圖7，應注意，由於 C_{off} 與 R_2 呈並聯配置，因此其阻抗 $(1/(j\omega C_{off}))$ 將使輸入節點與輸出節點之間的一等效串聯阻抗隨著頻率增大而變小，從而導致一較高頻率下之較小衰減。相反地，可在一較低頻率下導致較高衰減。

應進一步注意，補償電容 C_c 經配置成與對應分路電阻 R_3 並聯。因此，補償電容 C_c 之阻抗 $(1/(j\omega C_c))$ 將使分路支路之一等效阻抗變小，從而導衰減區塊之較多衰減。因此，在某些實施例中，補償電容 C_c 可經選擇以補償 C_{off} 對增益之影響，且藉此在一寬頻率範圍內達成衰減區塊之一所要增益曲線(例如，大致平穩曲線)。在某些實施例中，補償電容 C_c 可經選擇以為衰減區塊提供本文中所闡述之至少某些相位補償，並且提供如本文中所闡述之至少某些增益補償。

圖8A至圖8F展示可針對圖3之衰減電路100實施之不同操作模式之實例。在圖8A中，衰減電路100展示為處於一整體旁路模式中，使得衰減電路100提供總計大約0 dB衰減。在此一模式中，旁路切換器 $M1_A$ 、 $M1_B$ 、

M1_C、M1_D中之每一者係接通的，且分路切換器M2_A、M2_B、M2_C、M2_D中之每一者(假定M2_D與圖3中之M3_D實質上相同)係關斷的。因此，一RF信號展示為按照路徑140之指示被路由。在此一模式中，RF信號通常不經受一Coff電容；因此，通常不發生不期望相移。

在圖8B中，衰減電路100展示為處於用以提供總計大約1 dB衰減之一模式中。在此一模式中，旁路切換器M1_A係關斷的，且其餘旁路切換器M1_B、M1_C、M1_D中之每一者係接通的。此外，分路切換器M2_A係接通的，且其餘分路切換器M2_B、M2_C、M2_D中之每一者係關斷的。因此，一RF信號展示為按照路徑142之指示被路由。在此一模式中，RF信號通常經受旁路切換器M1_A之僅一Coff電容；且如本文中所闡述，此一模式可或可不需要相位補償。

在圖8C中，衰減電路100展示為處於用以提供總計大約2 dB衰減之一模式中。在此一模式中，旁路切換器M1_B係關斷的，且其餘旁路切換器M1_A、M1_C、M1_D中之每一者係接通的。此外，分路切換器M2_B係接通的，且其餘分路切換器M2_A、M2_C、M2_D中之每一者係關斷的。因此，一RF信號展示為按照路徑144之指示被路由。在此一模式中，RF信號通常經受旁路切換器M1_B之一Coff電容；且如本文中所闡述，可藉由為電容C2設置一適當值而實施相位補償。

在圖8D中，衰減電路100展示為處於用以提供總計大約3 dB衰減之一模式中。在此一模式中，旁路切換器M1_A、M1_B中之每一者係關斷的，且其餘旁路切換器M1_C、M1_D中之每一者係接通的。此外，接通分路切換器M2_A、M2_B中之每一者，且關斷其餘分路切換器M2_C、M2_D中之每一者。因此，一RF信號展示為按照路徑146之指示被路由。在此一模式中，

RF信號通常經受旁路切換器M1_A、M1_B中之每一者之一Coff電容；且如本文中所闡述，可藉由為電容C2設置一適當值而實施相位補償。

可以類似方式提供較高衰減值：藉由藉助二進制加權衰減區塊之不同組合以1 dB步進遞增。繼續衰減之此增加，可由衰減電路100提供大約14 dB之一總衰減，如圖8E中所展示。在此一模式中，旁路切換器M1_B、M1_C、M1_D中之每一者係關斷的，且其餘旁路切換器M1_A係接通的。此外，分路切換器M2_B、M2_C、M2_D中之每一者係接通的，且其餘分路切換器M2_A係關斷的。因此，一RF信號展示為按照路徑148之指示被路由。在此一模式中，RF信號通常經受旁路切換器M1_B、M1_C、M1_D中之每一者之一Coff電容；且如本文中所闡述，可藉由為電容C2、C4、C8設置適當值而實施相位補償。

如圖8F中所展示，可由衰減電路100提供大約15 dB之一總衰減。在此一模式中，旁路切換器M1_A、M1_B、M1_C、M1_D中之每一者係關斷的，且分路切換器M2_A、M2_B、M2_C、M2_D中之每一者係接通的。因此，一RF信號展示為按照路徑150之指示被路由。在此一模式中，RF信號通常經受旁路切換器M1_A、M1_B、M1_C、M1_D中之每一者之一Coff電容；且如本文中所闡述，可藉由為電容C2、C4、C8設置適當值而實施相位補償。

如本文中所闡述，一補償電路(例如，圖3中之104b、104c、104c)可包含一補償電容(例如，圖3中之C2、C4、C8以及圖5及圖7中之Cc)。圖9A展示包含此一局域補償電容(指示為C)之一補償路徑170。此一補償路徑亦展示為具有與C並聯之一電阻R。

圖9B展示在某些實施例中，可將圖9A之電容C實施為經組態以提供C之一所要電容值之一FET裝置172 (例如，如一MOSFET裝置)。舉例而

言，FET裝置172之源極及汲極可連接至電阻R之兩端，且FET裝置172之一閘極可在無一閘極偏壓之情況下接地，使得FET裝置172充當類似於圖9A之C之電容之一電容。

當如圖9B之實例中一般實施補償電容時，可達成若干個期望特徵。舉例而言，可基本上與各種FET（例如，圖3中之旁路FET M1_B、M1_C、M1_D）一起製作補償電容元件。在另一實例中，且假定前述製作程序通用，充當電容之FET裝置172受影響其他FET（包含局域旁路FET M1_B、M1_C、M1_D）之基本上相同程序變化影響。因此，可在（舉例而言）FET裝置172及其他FET當中達成程序獨立性。

圖10展示在某些實施例中，具有如本文中所闡述之一或多個特徵之一衰減電路100可進一步包含一全域旁路路徑106及一全域相位補償電路108。可藉由允許將在輸入節點(IN)處接收之一RF信號透過全域旁路路徑106而路由至輸出節點(OUT)而啟動此一全域旁路路徑。在此一全域旁路模式中，輸入節點與一第一節點110之間的一第一切換器S1及一第二節點與輸出節點之間的一第二切換器S2中之每一者可經斷開以大體隔離二進制加權衰減區塊(共同地指示為102)與二進制加權衰減區塊中之一或多個局域相位補償電路(共同地指示為104)。

在本文中，當衰減電路100處於一衰減模式中時，可如本文中所闡述地操作二進制加權衰減區塊102及其局域相位補償電路104，且可停用全域旁路路徑106。因此，可透過經閉合第一切換器S1、二進制加權衰減區塊102及經閉合第二切換器S2將在輸入節點(IN)處接收之一RF信號路由至輸出節點(OUT)。在此一衰減模式中，可藉由全域相位補償電路108來補償與經停用全域旁路路徑106相關聯之相移（例如，相位超前）中之某些或

所有相移。標題為 ATTENUATORS HAVING PHASE SHIFT AND GAIN COMPENSATION CIRCUITS 之美國專利申請案第 15/687,475 號中闡述關於此等全域旁路路徑及全域相位補償之額外細節，該美國專利申請案第 15/687,475 號之揭示內容於與本文同一日期提出申請且據此以其全文引用方式併入本文中並且被視為本申請案之說明書之一部分。

圖 10 進一步展示在某些實施例中，可由一控制器 180 控制具有如本文中所闡述之一或多個特徵之一衰減電路 100。此一控制器可提供各種控制信號以(舉例而言)操作各種切換器以達成各種衰減模式(例如，如圖 8A 至圖 8F 中)。在某些實施例中，控制器 180 可經組態以包含 MIPI (行動產業處理器介面)功能性。

圖 11 展示在某些實施例中，可將具有如本文中所闡述之一或多個特徵之一衰減電路 100 中之某些或所有衰減電路實施於一半導體晶粒 200 上。此一晶粒可包含一基板 202，且可將一相位/增益補償電路 204 中之至少某些相位/增益補償電路(例如，圖 3 之相位補償電路 104a、104b、104c、104d)實施於基板 202 上。舉例而言，可將補償電容 C2、C4、C8、C8' 中之某些或所有補償電容實施為晶粒上電容器。

圖 12 及圖 13 展示在某些實施例中，可將具有如本文中所闡述之一或多個特徵之一衰減電路 100 中之某些或所有衰減電路實施於一封裝模組 300 中。此一模組可包含經組態以接納複數個組件(諸如一或多個晶粒及一或多個被動組件)之一封裝基板 302。

圖 12 展示在某些實施例中，封裝模組 300 可包含類似於圖 11 之實例之一半導體晶粒 200。因此，此一晶粒可包含衰減電路 100 中之某些或所有衰減電路，其中一相位/增益補償電路 204 中之至少某些相位/增益補償電

路(例如，圖3之相位補償電路104a、104b、104c、104d)實施於晶粒200上。

圖13展示在某些實施例中，封裝模組300可包含具有衰減電路100中之某些衰減電路之一第一半導體晶粒210，而衰減電路100之剩餘部分實施於另一晶粒212上、一晶粒(例如，在封裝基板302上)外側或其任何組合上。在此一組態中，可將一相位/增益補償電路204中之某些相位/增益補償電路(例如，圖3之相位補償電路104a、104b、104c、104d)實施於第一晶粒210上，且可將相位/增益補償電路204之剩餘部分實施於另一晶粒212上、一晶粒(例如，在封裝基板302上)外側或其之任何組合上。

圖14展示可如何將具有如本文中所闡述之一或多個特徵之一衰減器實施於一RF系統400中之非限制性實例。此一RF系統可包含經組態以促進RF信號之接收及/或傳輸之一天線402。在接收之脈絡中，由天線402接收之一RF信號可在被一低雜訊放大器(LNA) 412放大之前經濾波(例如，藉由一帶通濾波器410)且通過一衰減器100。此一經LNA放大之RF信號可經濾波(例如，藉由一帶通濾波器414)、通過一衰減器100且被路由至一混合器440。混合器440可與一振盪器(未展示)協同操作以產生一中間頻率(IF)信號。此一IF信號可在被路由至一中間頻率(IF)放大器416之前經濾波(例如，藉由一帶通濾波器442)且通過一衰減器100。前述衰減器100中之某些或所有衰減器沿著接收路徑可包含如本文中所闡述之一或多個特徵。

在傳輸之脈絡中，可將一IF信號提供至一IF放大器420。IF放大器420之一輸出可在被路由至一混合器446之前經濾波(例如，藉由一帶通濾波器444)且通過一衰減器100。混合器446可與一振盪器(未展示)協同操作以產生一RF信號。此一RF信號可在被路由至一功率放大器(PA) 424之前

經濾波(例如，藉由一帶通濾波器422)且通過一衰減器100。可將經PA放大之RF信號穿過一衰減器100及一濾波器(例如，一帶通濾波器426)路由至天線402以用於傳輸。前述衰減器100中之某些或所有衰減器沿著傳輸路徑可包含如本文中所闡述之一或多個特徵。

在某些實施例中，可藉由一系統控制器430來控制及/或促進與RF系統400相關聯之各種操作。此一系統控制器可包含(舉例而言)一處理器432及一儲存媒體，諸如一非暫時性電腦可讀媒體(CRM) 434。在某些實施例中，可藉由系統控制器430來執行與RF系統400中之一或多個衰減器100之操作相關聯之至少某些控制功能性。

在某些實施例中，具有如本文中所闡述之一或多個特徵之一衰減電路可沿著一接收(Rx)鏈實施。舉例而言，可實施一分集接收(DRx)模組使得可接近於一分集天線達成對一所接收信號之處理。圖15展示此一DRx模組之一實例。

在圖15中，一分集接收器模組300可係圖12及圖13之模組300之一實例。在某些實施例中，此一DRx模組可耦合至一模組外濾波器513。DRx模組300可包含經組態以接納複數個組件之一封裝基板501及實施於封裝基板501上之一接收系統。DRx模組300可包含一或多個信號路徑，該一或多個信號路徑被佈線至DRx模組300外且可由一系統整合者、設計者或製造者用來支援任何所要頻帶之一濾波器。

圖15之DRx模組300展示為在DRx模組300之輸入與輸出之間包含若干個路徑。DRx模組300亦展示為在輸入與輸出之間包含由被DRx控制器502控制之一旁路切換器519啟動之一旁路路徑。儘管圖15繪示一單個旁路切換器519，但在某些實施方案中，旁路切換器519可包含多個切換器

(例如，安置成實體地接近於輸入之一第一切換器及安置成實體地接近於輸出之一第二切換器。如圖15中所展示，旁路路徑並不包含一濾波器或一放大器。

DRx模組300展示為包含若干個多工器路徑，該等多工器路徑包含一第一多工器511及一第二多工器512。多工器路徑包含若干個模組上路徑：該若干個模組上路徑包含第一多工器511、實施於封裝基板501上之一帶通濾波器613a至613d、實施於封裝基板501上之一放大器614a至614d及第二多工器512。多工器路徑包含一或多個模組外路徑，該一或多個模組外路徑包含第一多工器511、實施於封裝基板501外之一帶通濾波器513、一放大器514及第二多工器512。放大器514可係實施於封裝基板501上或亦可係實施於封裝基板501外之一寬頻帶放大器。在某些實施例中，放大器614a至614d、514可係可變增益放大器及/或可變電流放大器。

一DRx控制器502可經組態以選擇性地啟動輸入與輸出之間的複數個路徑中之一或多者。在某些實施方案中，DRx控制器502可經組態以基於由DRx控制器502 (例如，自一通信控制器)接收之一頻帶選擇信號來選擇性地啟動複數個路徑中之一或多者。DRx控制器502可選擇性地藉由(舉例而言)斷開或閉合旁路切換器519、啟用或停用放大器614a至614d、514、控制多工器511、512或透過其他機構來啟動路徑。舉例而言，DRx控制器502可沿著路徑(例如，在濾波器613a至613d、513與放大器614a至614d、514之間)或藉由將放大器614a至614d、514之增益設定為實質上0而斷開或閉合切換器。

在圖15之實例性DRx模組300中，放大器614a至614d、514中之某些或所有放大器可具備具有如本文中所闡述之一或多個特徵之一衰減電路

100。舉例而言，此等放大器中之每一者展示為具有實施於其輸入側上一衰減電路100。在某些實施例中，一給定放大器可在其輸入側上及/或在其輸出側上具有一衰減電路。

在某些實施方案中，具有本文中所闡述之一或多個特徵之一架構、裝置及/或電路可包含於諸如一無線裝置之一RF裝置中。可以無線裝置、以如本文中所闡述之一或多個模組化形式或以上述各項之某一組合來直接實施此一架構、裝置及/或電路。在某些實施例中，此一無線裝置可包含(舉例而言)一蜂巢式電話、一智慧電話、具有或不具有電話功能性之一手持式無線裝置、一無線平板電腦、一無線路由器、一無線存取點、一無線基地台等。儘管在無線裝置之內容脈絡中進行闡述，但將理解，本發明之一或多個特徵亦可實施於諸如基地台之其他RF系統中。

圖16繪示具有如本文中所闡述之一或多個有利特徵之一實例性無線裝置700。如參考圖14及圖15所闡述，具有如本文中所闡述之一或多個特徵之一或多個衰減器可實施於此一無線裝置中之若干個位置中。舉例而言，在某些實施例中，此等有利特徵可實施於諸如具有一或多個低雜訊放大器(LNA)之一分集接收(DRx)模組300之一模組中。此一DRx模組可如本文中參考圖12、圖13及圖15所闡述地被組態。在某些實施例中，可沿著一RF信號路徑在一LNA之前及/或之後實施具有如本文中所闡述之一或多個特徵之一衰減器。

在圖16之實例中，一PA模組712中之功率放大器(PA)可自一收發器710接收其各別RF信號，該收發器可經組態及經操作以產生待放大及待傳輸之RF信號且處理所接收信號。收發器710經展示為與一基頻子系統708相互作用，該基頻子系統經組態以提供適合於一使用者之資料及/或語音

信號與適合於收發器710之RF信號之間的轉換。收發器710亦展示為連接至一電力管理組件706，該電力管理組件經組態以管理用於無線裝置700之操作之電力。此電力管理亦可控制基頻子系統708及無線裝置700之其他組件之操作。

基頻子系統708展示為連接至一使用者介面702以促進提供至使用者及自使用者接收之語音及/或資料之各種輸入及輸出。基頻子系統708亦可連接至一記憶體704，記憶體704經組態以儲存資料及/或指令以促進無線裝置之操作及/或為使用者提供資訊儲存。

在圖16之實例中，DRx模組300可實施於一或多個分集天線(例如，分集天線730)與ASM 714之間。此一組態可允許在來自分集天線730之RF信號少損耗或無損耗及/或少雜訊添加或無雜訊添加至RF信號之情況下處理(在某些實施例中，包含藉由一LNA放大)透過分集天線730接收之一RF信號。然後可將來自DRx模組300之此經處理信號透過一或多個信號路徑路由至ASM。

在圖16之實例中，一主天線720可經組態以(舉例而言)促進RF信號自PA模組712之傳輸。在某些實施例中，亦可透過主天線達成接收操作。

若干種其他無線裝置組態可利用本文中所闡述之一或多個特徵。舉例而言，一無線裝置不需要係一多頻帶裝置。在另一實例中，一無線裝置可包含額外天線(諸如分集天線)及額外連接性特徵(諸如Wi-Fi、藍芽及GPS)。

除非內容脈絡另外明確要求，否則在說明及申請專利範圍通篇中，應在與一排除性或窮盡性意義相反之一包含性意義上解釋措辭「包括(comprise)」、「包括(comprising)」及諸如此類；亦即，在「包含但不

限於」之意義上。如本文中通常所使用，措辭「耦合」係指兩個或兩個以上元件可直接連接或藉助一或多個中間元件連接。另外，當在本申請案中使用時，措辭「本文中」、「上文」、「下文」及類似意思之措辭應將本申請案視為一整體而非本申請案之任何特定部分。在內容脈絡准許之情況下，在上文實施方式中使用單數或複數之措辭亦可分別包含複數或單數。參考含兩個或兩個以上物項之一清單之措詞「或」，彼措詞涵蓋該措詞之以下解釋之全部：該清單中之物項中之任何者、該清單中之物項之全部及該清單中之物項之任何組合。

上文對本發明之實施例之詳細說明並非意欲為窮盡性的或將本發明限制於上文所揭示之精確形式。雖然上文出於圖解說明目的闡述了本發明之具體實施例及實例，但如熟習此項技術者將認識到，可在本發明之範疇內做出各種等效修改。舉例而言，雖然以一給定次序來呈現過程或方塊，但替代實施例可以一不同次序來執行具有步驟之常式，或採用具有方塊之系統，且可刪除、移動、添加、細分、組合及/或修改某些過程或方塊。可以多種不同方式實施此等過程或方塊中之每一者。並且，雖然過程或方塊有時展示為連續執行，但此等過程或方塊可改為被並行執行，或可在不同時間處執行。

本文中所提供之本發明之教示可應用於其他系統，未必係上文所闡述之系統。可組合上文所闡述之各種實施例之元件及動作以提供另外實施例。

雖然已闡述了本發明之某些實施例，但此等實施例僅以實例方式呈現，且並非意欲限制本發明之範疇。實際上，本文所闡述之新穎方法及系統可以多種其他形式體現；此外，可在不背離本發明之精神之情況下對本

文中所闡述之方法及系統之形式做出各種省略、替換及改變。隨附申請專利範圍及其等效形式意欲涵蓋將歸屬於本發明之範疇及精神內之此等形式或修改。

【符號說明】

100	衰減器電路/衰減電路/衰減器
102	衰減區塊/二進制加權衰減區塊
102a	衰減區塊/第一衰減區塊
102b	衰減區塊/第二衰減區塊
102c	衰減區塊/第三衰減區塊
102d	衰減區塊/第四衰減區塊
104	電路/局域相位補償電路
104a	相位補償電路
104b	相位補償電路/補償電路
104c	相位補償電路/補償電路
104d	相位補償電路/電路
105	旁路路徑
105a	旁路路徑
105b	旁路路徑
105c	旁路路徑
105d	旁路路徑
106	全域旁路路徑
108	全域相位補償電路
110	第一節點

120	電路表示/衰減區塊
130	電路表示/衰減區塊
140	路徑
142	路徑
144	路徑
146	路徑
148	路徑
150	路徑
170	補償路徑
172	FET裝置
180	控制器
200	半導體晶粒/晶粒
202	基板
204	相位/增益補償電路
210	第一半導體晶粒/第一晶粒
212	晶粒
300	封裝模組/分集接收器模組/模組/ 分集接收模組
302	封裝基板
400	射頻系統
402	天線
410	帶通濾波器
412	低雜訊放大器
414	帶通濾波器

416	中間頻率放大器
420	中間頻率放大器
422	帶通濾波器
424	功率放大器
426	帶通濾波器
430	系統控制器
432	處理器
434	非暫時性電腦可讀媒體
440	混合器
442	帶通濾波器
444	帶通濾波器
446	混合器
501	封裝基板
502	分集接收控制器
511	多工器/第一多工器
512	多工器/第二多工器
513	關斷模組濾波器/帶通濾波器/濾波器
514	放大器
519	旁路切換器
613a-613d	帶通濾波器/濾波器
614a-614d	放大器
700	無線裝置
702	使用者介面

704	記憶體
706	電力管理組件
708	基頻子系統
710	收發器
712	功率放大器模組
714	ASM
720	主天線
730	分集天線
C	局域補償電容/電容
C2	電容/補償電容
C4	電容/補償電容
C8	電容/補償電容
C8'	電容/補償電容
Cc	補償電容
Coff	關斷電容
IN	輸入節點/局域輸入
M1	旁路切換FET
M1 _A	切換FET/旁路切換器
M1 _B	切換FET/旁路切換器/局域旁路FET
M1 _C	切換FET/旁路切換器/局域旁路FET
M1 _D	切換FET/旁路切換器/旁路切換FET/局域旁路FET
M2	切換FET
M2 _A	切換FET/分路切換器

M2 _B	切換FET/切換電晶體/分路切換器
M2 _C	切換FET/切換電晶體/分路切換器
M2 _D	切換FET/切換電晶體/分路切換器
M3 _D	切換FET/切換電晶體
OUT	輸出節點/局域輸出/局域輸出節點
R	電阻
R1	第一電阻/電阻
R1'	橋接T形組態電阻/電阻
R1 _A	橋接T形組態電阻/電阻
R1' _A	橋接T形組態電阻/電阻
R1 _B	電阻
R1' _B	電阻
R1 _C	電阻
R1' _C	電阻
R1 _D	電阻
R2	第二電阻/電阻
R2 _A	橋接T形組態電阻/電阻
R2 _B	電阻
R2 _C	電阻
R2 _D	電阻
R3	分路電阻
R3 _A	橋接T形組態電阻/電阻/分路電阻
R3 _B	電阻/分路電阻

R_{3C}	電阻/分路電阻
R_{3D}	電阻
R_L	負載阻抗
R_{on}	接通電阻值/接通電阻
R_s	源阻抗
S_1	第一切換器
S_2	第二切換器

【發明申請專利範圍】

【第1項】

一種射頻衰減器電路，其包括：

複數個衰減區塊，其串聯配置於一輸入節點與一輸出節點之間，每一衰減區塊包含具有(with)一各別旁路切換電晶體之一旁路路徑(bypass path)，當在一關斷狀態(off state)時各別該旁路切換電晶體包括一關斷電容；

一相位補償電路，其針對該等衰減區塊中之至少某些衰減區塊中之每一者實施，該相位補償電路經組態以補償各別該旁路路徑之該旁路切換電晶體之該關斷電容；

一全域旁路路徑，該全域旁路路徑包含經組態以在處於一全域旁路模式中時接通(on)且在處於一全域衰減模式中時關斷(off)之一全域旁路切換電晶體，使得該全域旁路切換電晶體在處於該全域衰減模式中時提供一全域關斷電容；及

一全域相位補償電路，其經組態以在該衰減器電路處於該全域衰減模式中時補償該全域關斷電容。

【第2項】

如請求項1之衰減器電路，其中該等衰減區塊具有二進制加權衰減值。

【第3項】

如請求項1之衰減器電路，其中該等衰減區塊中之至少一者經組態為一pi衰減器。

【第4項】

如請求項3之衰減器電路，其中具有該pi衰減器之該至少一個衰減區塊包含具有一最高衰減值之一衰減區塊。

【第5項】

如請求項3之衰減器電路，其中具有該pi衰減器之該衰減區塊之該旁路切換電晶體經組態以在該衰減區塊處於一旁路模式中時處於一接通狀態，且在該衰減區塊處於一衰減模式中時處於該關斷狀態。

【第6項】

如請求項5之衰減器電路，其中該pi衰減器包含一電阻、實施於該電阻之一端與一接地之間的一第一分路路徑、實施於該電阻之另一端與該接地之間的一第二分路路徑，該第一分路路徑及該第二分路路徑中之每一者包含一分路電阻。

【第7項】

如請求項6之衰減器電路，其中與該pi衰減器相關聯之該相位補償電路包含：配置成與該第一分路電阻電並聯之一第一補償電容及配置成與該第二分路電阻電並聯之一第二補償電容。

【第8項】

如請求項7之衰減器電路，其中該旁路切換電晶體之該關斷電容導致一相位超前改變，且該相位補償電路經組態以提供一相位滯後改變來補償該相位超前改變。

【第9項】

如請求項1之衰減器電路，其中該等衰減區塊中之至少一者經組態為一橋接T形衰減器。

【第10項】

如請求項9之衰減器電路，其中具有該橋接T形衰減器之該衰減區塊之該旁路切換電晶體經組態以在該衰減區塊處於一旁路模式中時處於一接通狀態，且在該衰減區塊處於一衰減模式中時處於該關斷狀態。

【第11項】

如請求項10之衰減器電路，其中該橋接T形衰減器包含串聯連接之兩個第一電阻、與該兩個第一電阻之串聯組合電並聯之一第二電阻及實施於一接地與該兩個第一電阻之間的一節點之間的一分路路徑，該分路路徑包含一分路電阻。

【第12項】

如請求項11之衰減器電路，其中與該橋接T形衰減器相關聯之該相位補償電路包含配置成與該分路電阻電並聯之一補償電容。

【第13項】

如請求項12之衰減器電路，其中該旁路切換電晶體之該關斷電容導致一相位超前改變，且該相位補償電路經組態以提供一相位滯後改變來補償該相位超前改變。

【第14項】

如請求項1之衰減器電路，其中該全域相位補償電路包含串聯配置於該輸入節點與該輸出節點之間的一第一全域補償電阻及一第二全域補償電阻，該全域相位補償電路進一步包含實施於一接地與該第一全域補償電阻與該第二全域補償電阻之間的一節點之間的一全域補償電容。

【第15項】

一種射頻模組，其包括：

一封裝基板，其經組態以接納複數個組件；及

一射頻衰減器電路，其實施於該封裝基板上，該衰減器電路包含串聯配置於一輸入節點與一輸出節點之間的複數個衰減區塊，每一衰減區塊包含具有一各別旁路切換電晶體之一旁路路徑，當在一關斷狀態時，各別該旁路切換電晶體包括一關斷電容，該衰減器電路進一步包含一相位補償電路，該相位補償電路係針對該等衰減區塊中之至少某些衰減區塊中之每一者而實施，該相位補償電路經組態以補償各別該旁路路徑之該旁路切換電晶體之該關斷電容，該衰減器電路進一步包含一全域旁路路徑，該全域旁路路徑包含經組態以在處於一全域旁路模式中時接通且在處於一全域衰減模式中時關斷之一全域旁路切換電晶體，使得該全域旁路切換電晶體在處於該全域衰減模式中時提供一全域關斷電容；及一全域相位補償電路，其經組態以在該衰減器電路處於該全域衰減模式中時補償該全域關斷電容。

【第16項】

一種無線裝置，其包括：

一天線，其經組態以接收一射頻信號；

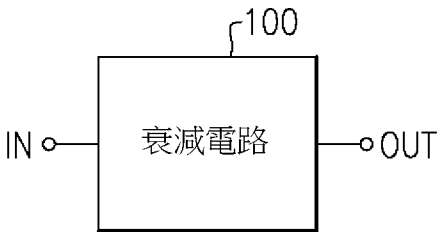
一收發器，其與該天線通信；

一信號路徑，其位於該天線與該收發器之間；及

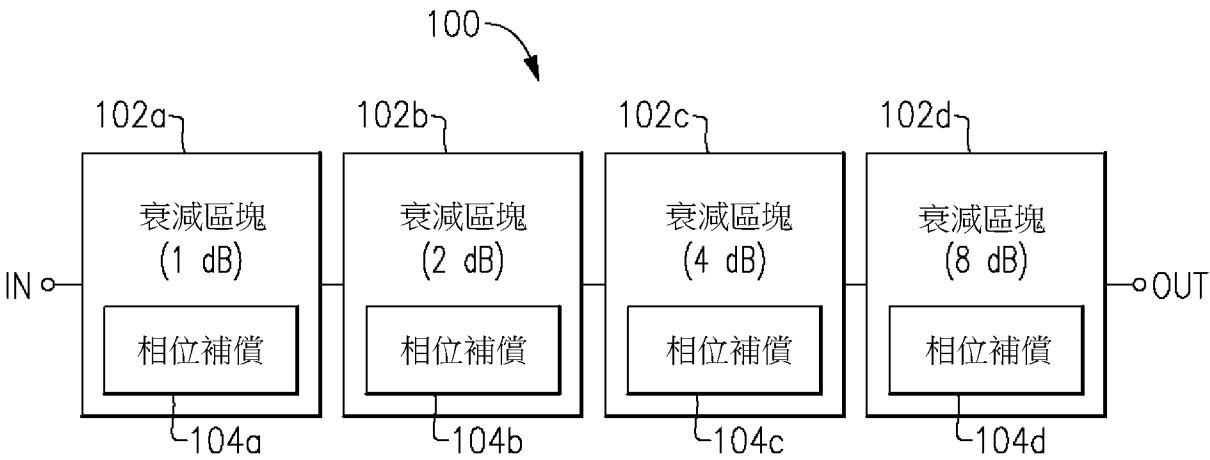
一射頻衰減器電路，其沿著該信號路徑實施，該衰減器電路包含串聯配置於一輸入節點與一輸出節點之間的複數個衰減區塊，每一衰減區塊包含具有一各別旁路切換電晶體之一旁路路徑，當在一關斷狀態時，各別該旁路切換電晶體包括一關斷電容，該衰減器電路進一步包含一相位補償電路，該相位補償電路係針對該等衰減區塊中之至少某些衰減區塊中之每一者而實施，該相位補償電路經組態以補償各別該旁路路徑之該旁路切換

電晶體之該關斷電容，該衰減器電路進一步包含一全域旁路路徑，該全域旁路路徑包含經組態以在處於一全域旁路模式中時接通且在處於一全域衰減模式中時關斷之一全域旁路切換電晶體，使得該全域旁路切換電晶體在處於該全域衰減模式中時提供一全域關斷電容；及一全域相位補償電路，其經組態以在該衰減器電路處於該全域衰減模式中時補償該全域關斷電容。

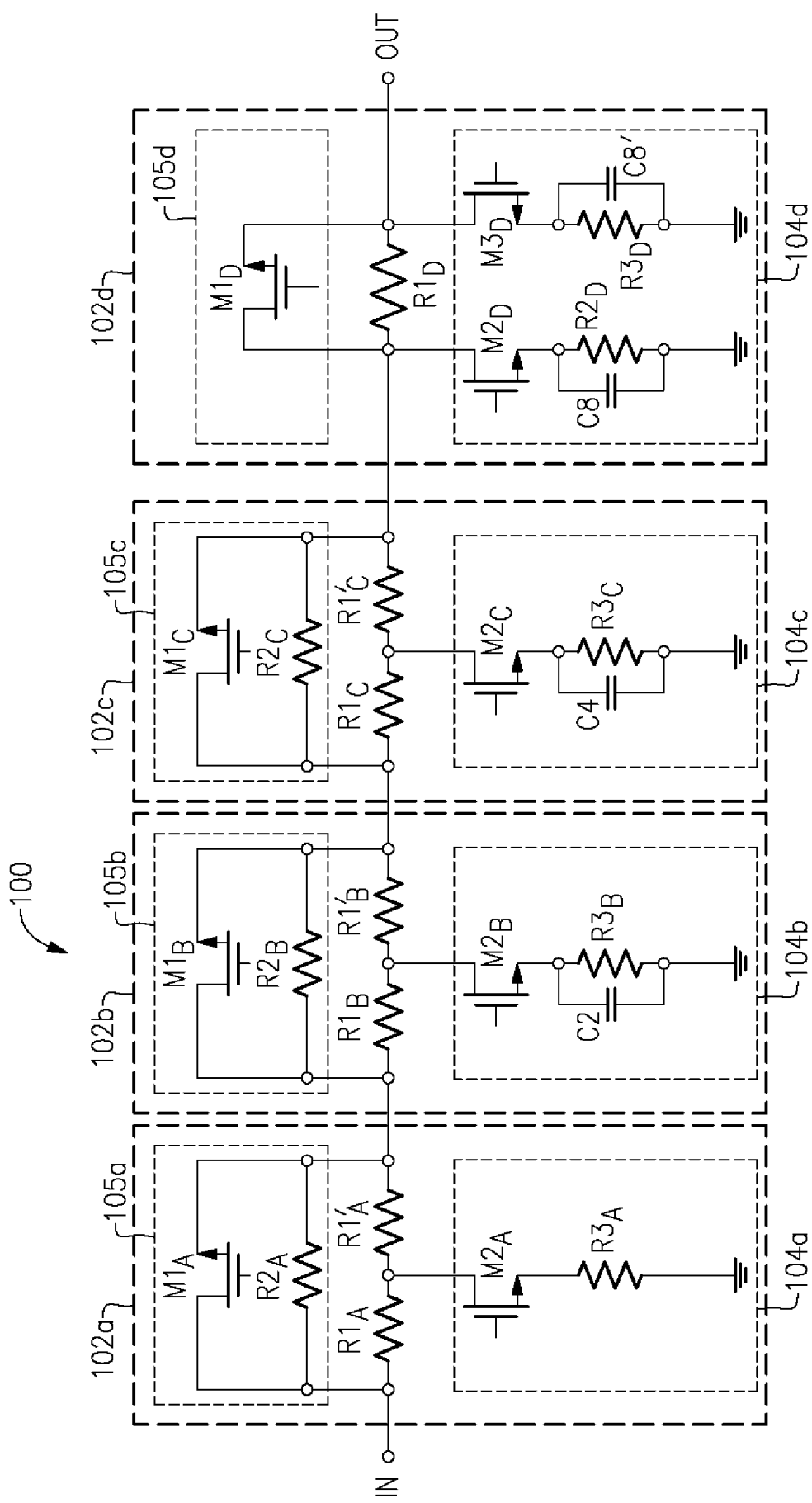
【發明圖式】



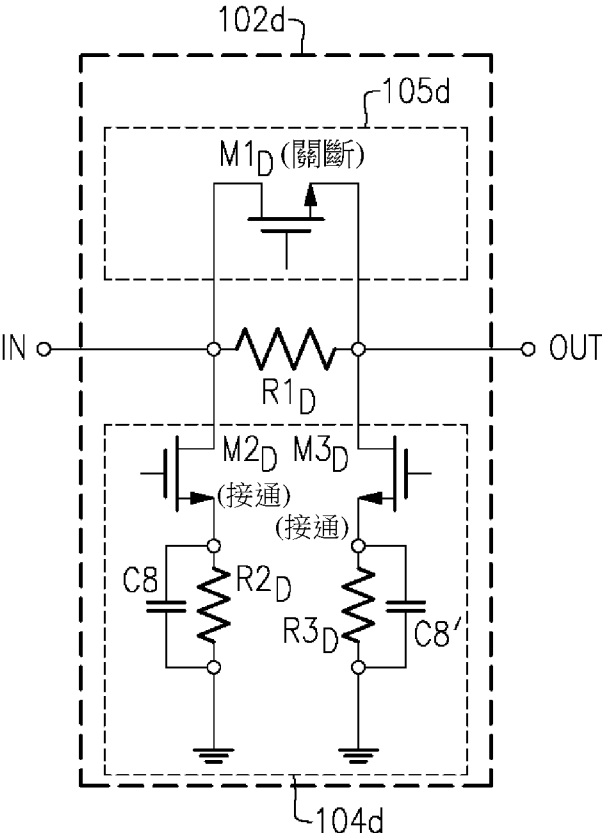
【圖 1】



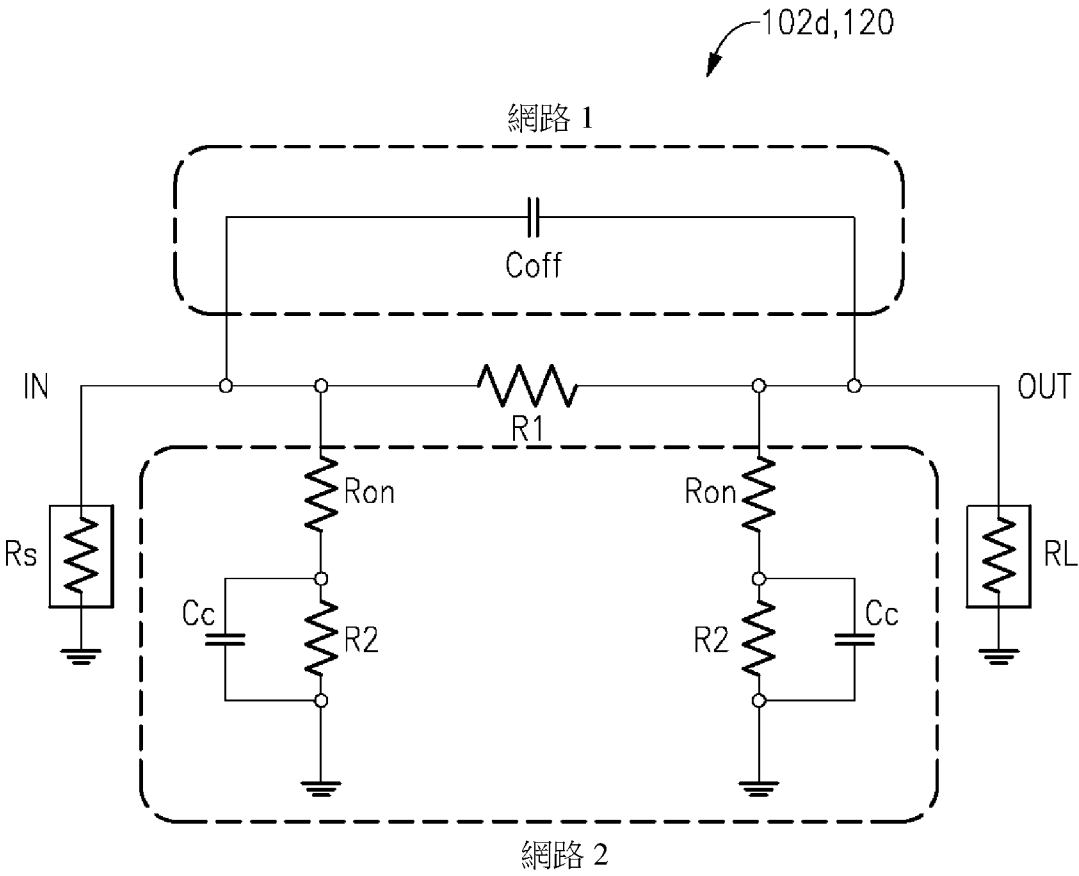
【圖 2】



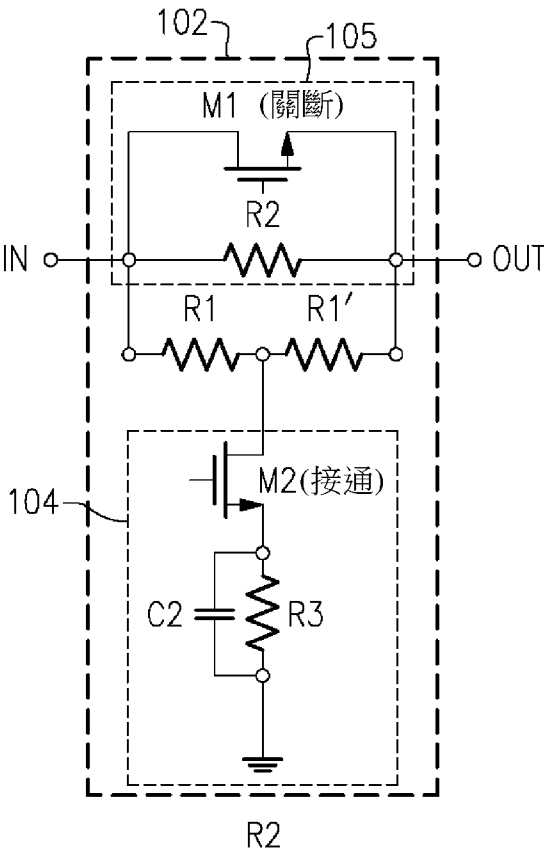
【圖 3】



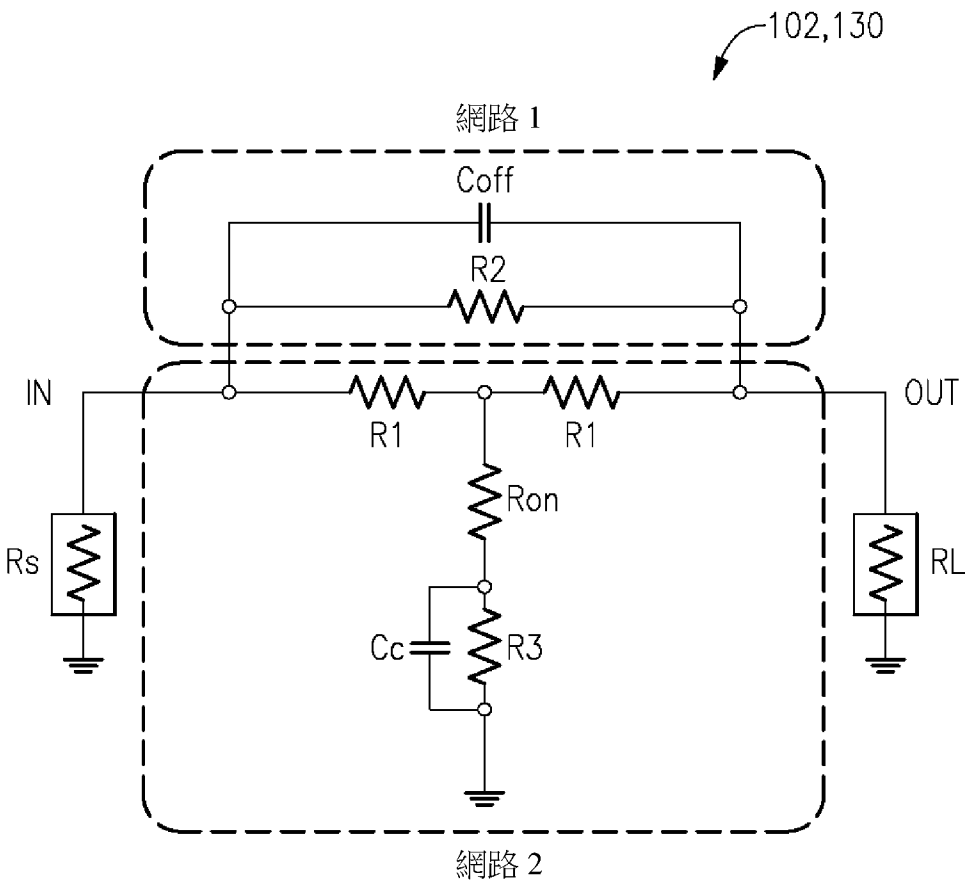
【圖 4】



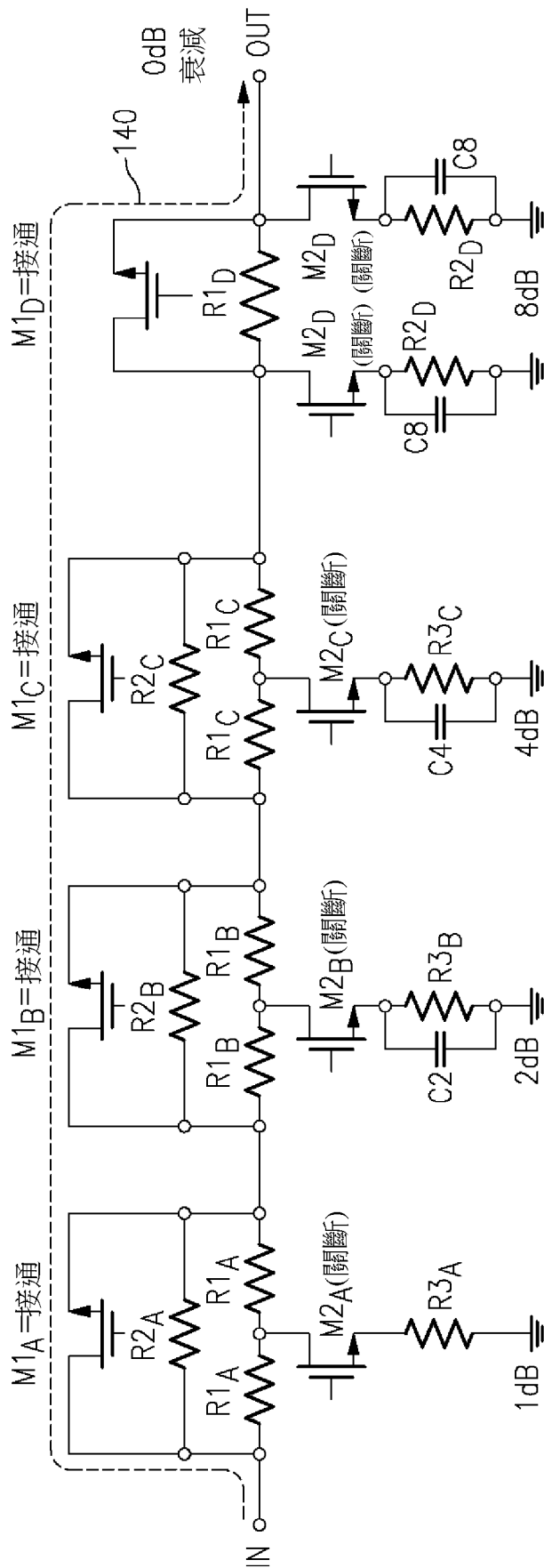
【圖 5】



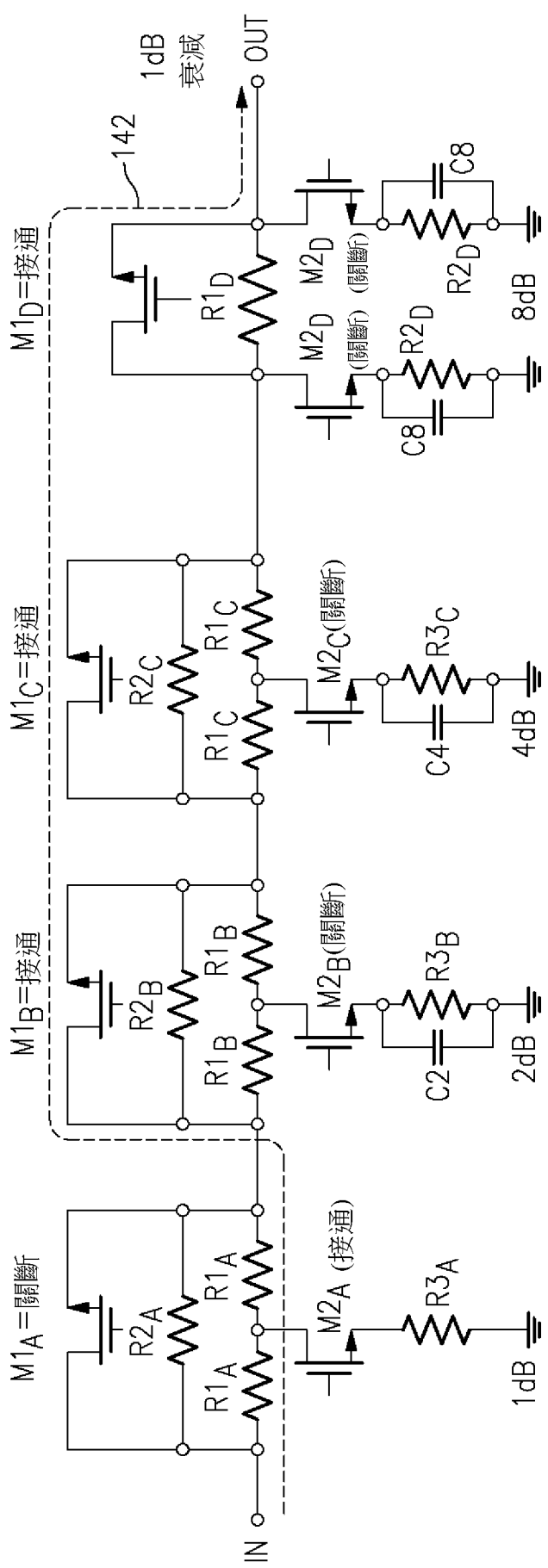
【圖 6】



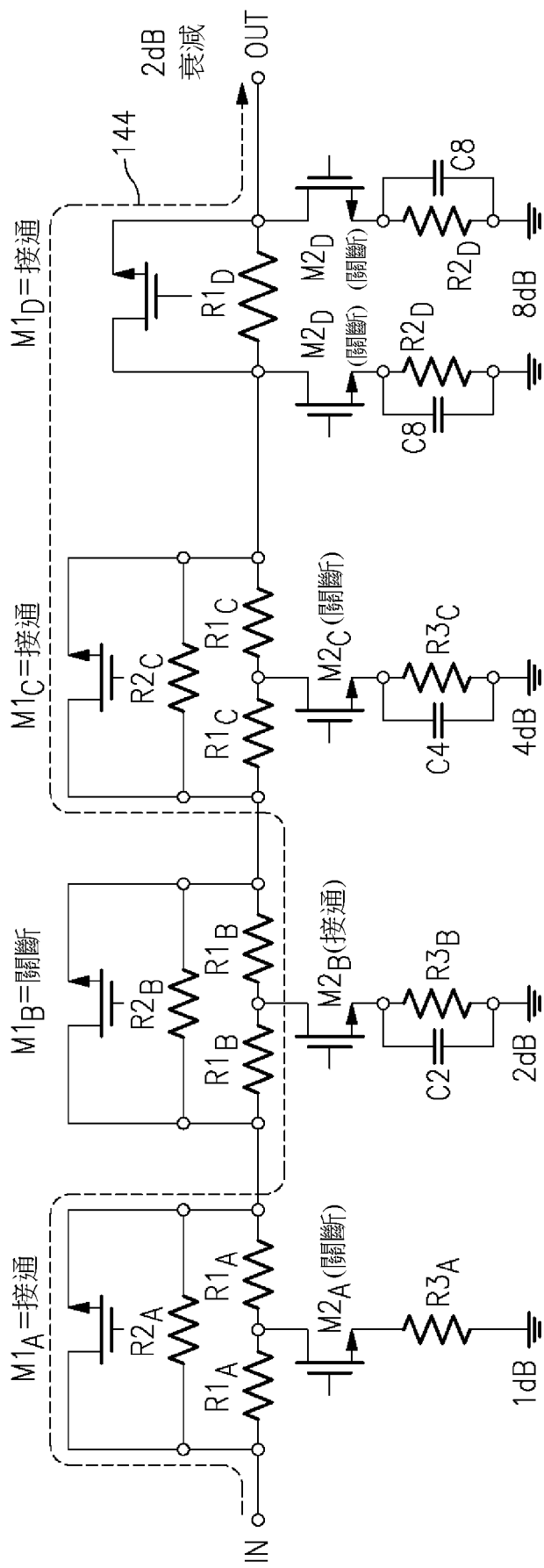
【圖 7】



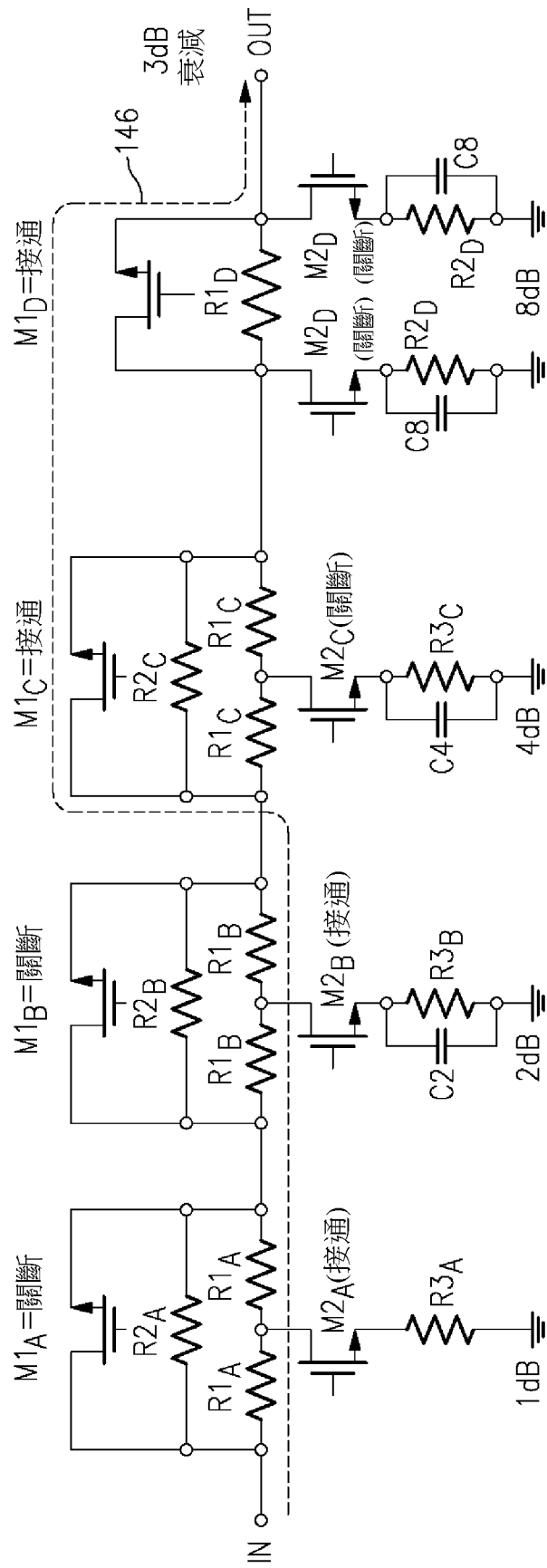
【圖 8A】



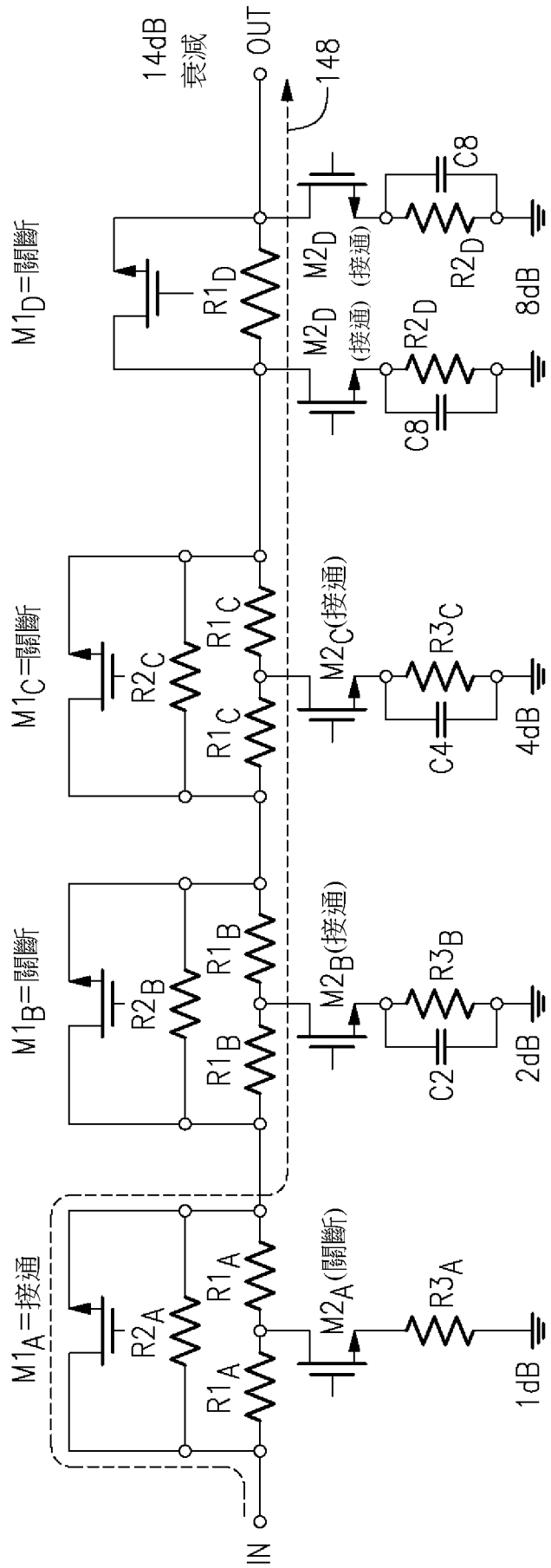
【圖 8B】



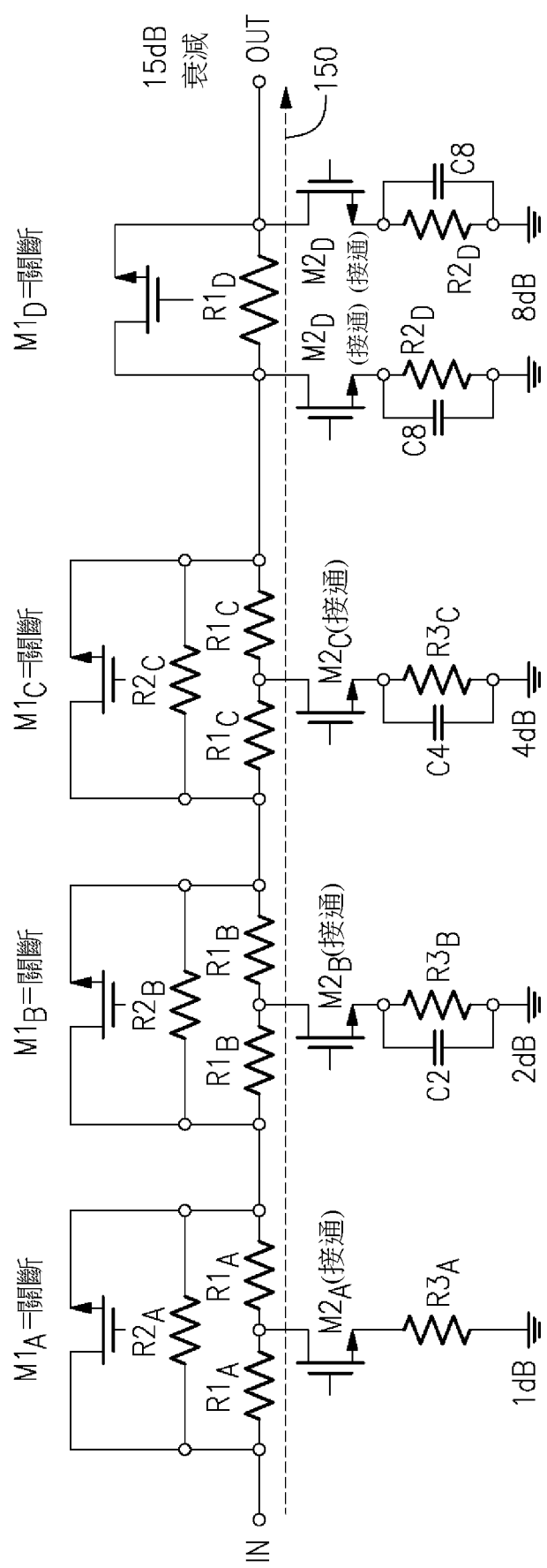
【圖 8C】



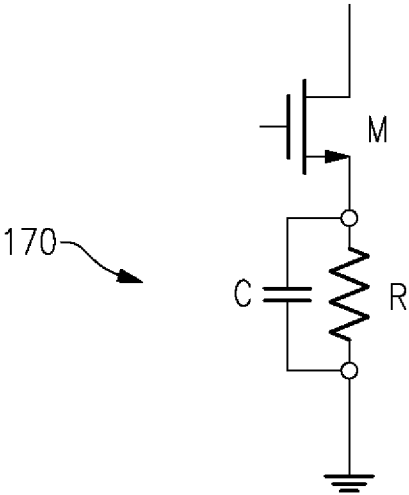
【圖 8D】



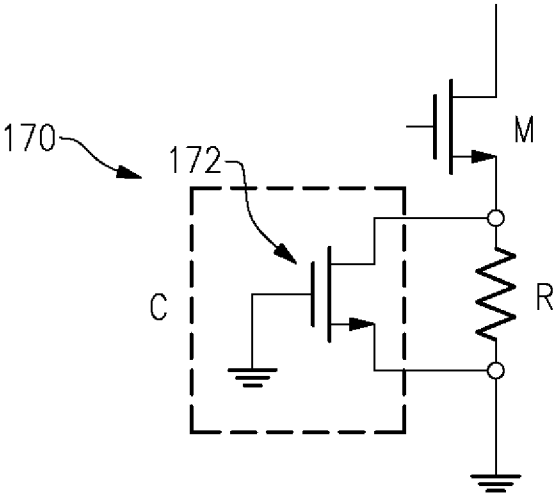
【圖 8E】



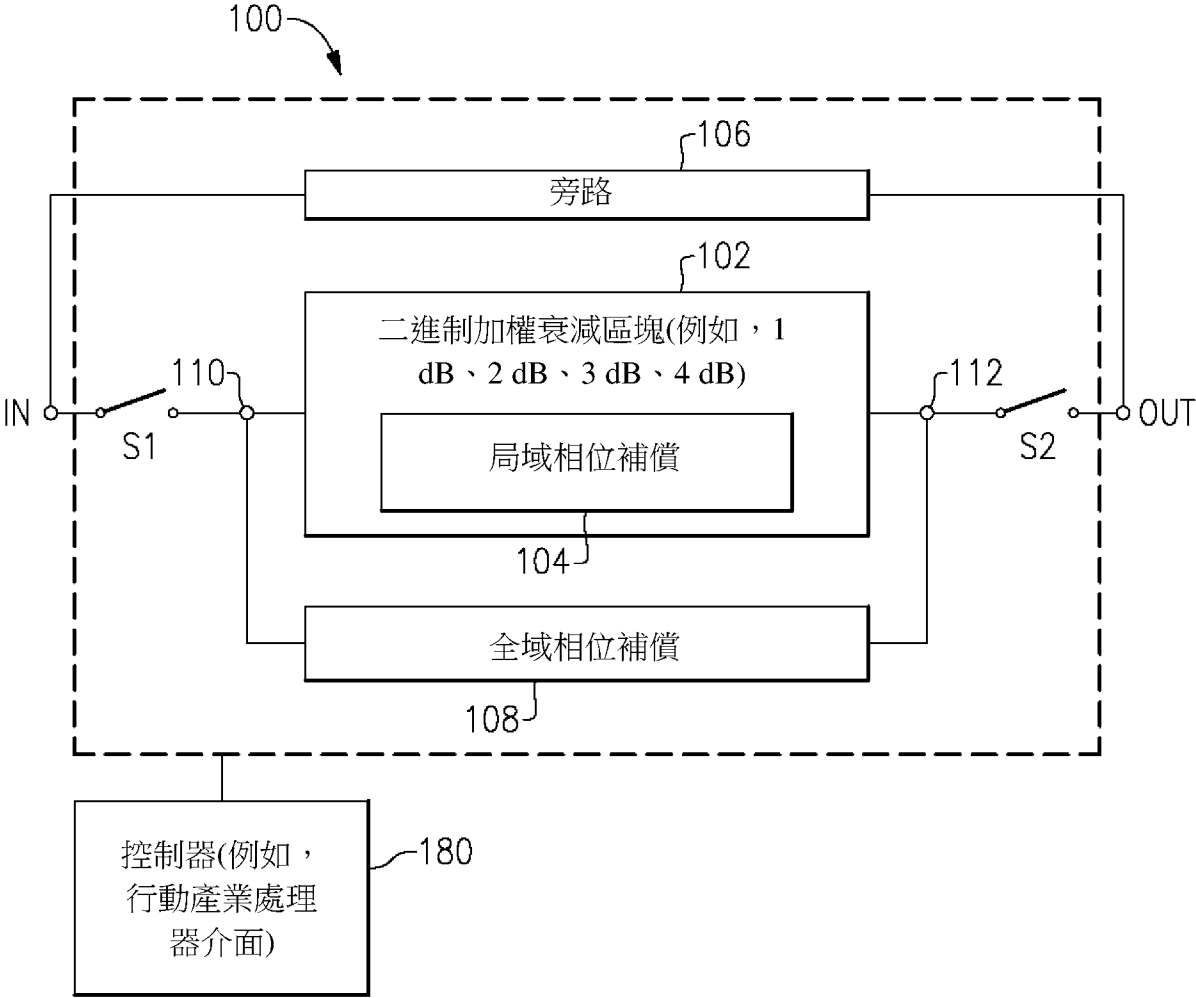
【圖 8F】



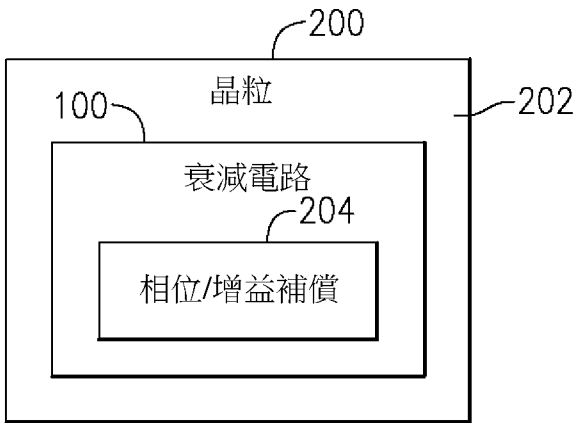
【圖 9A】



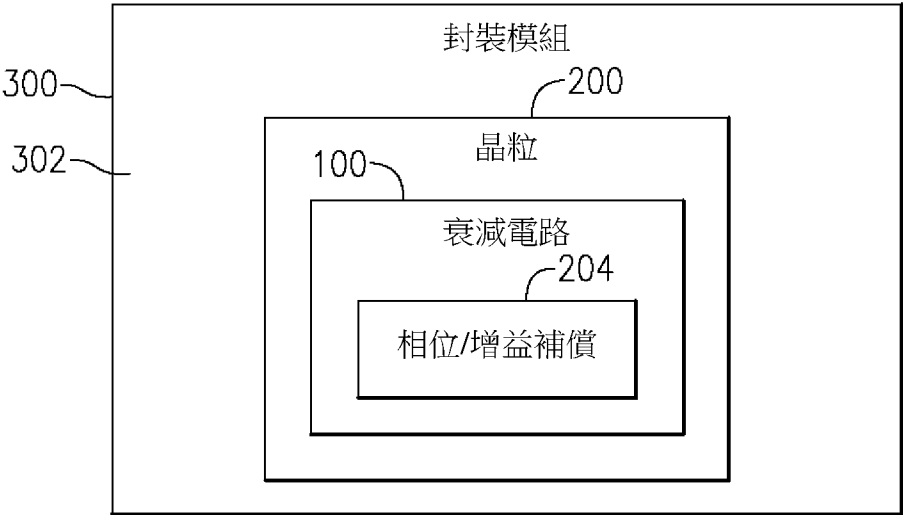
【圖 9B】



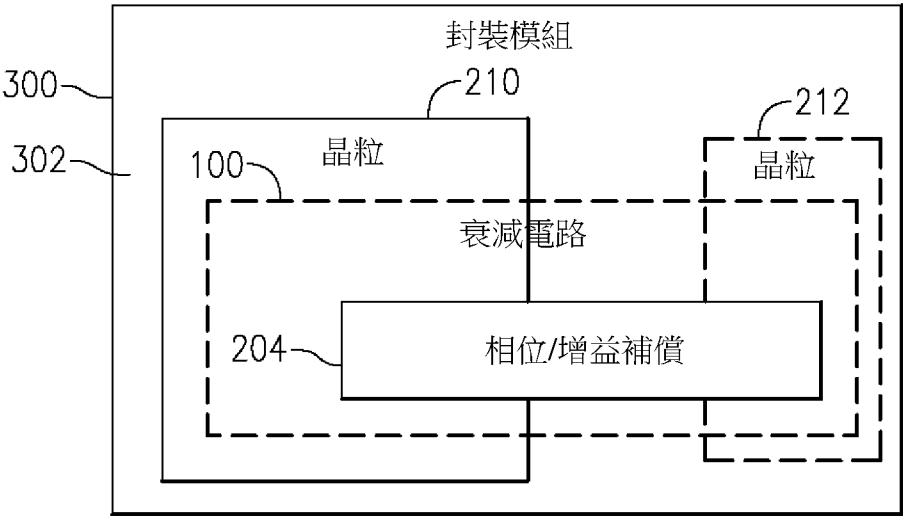
【圖 10】



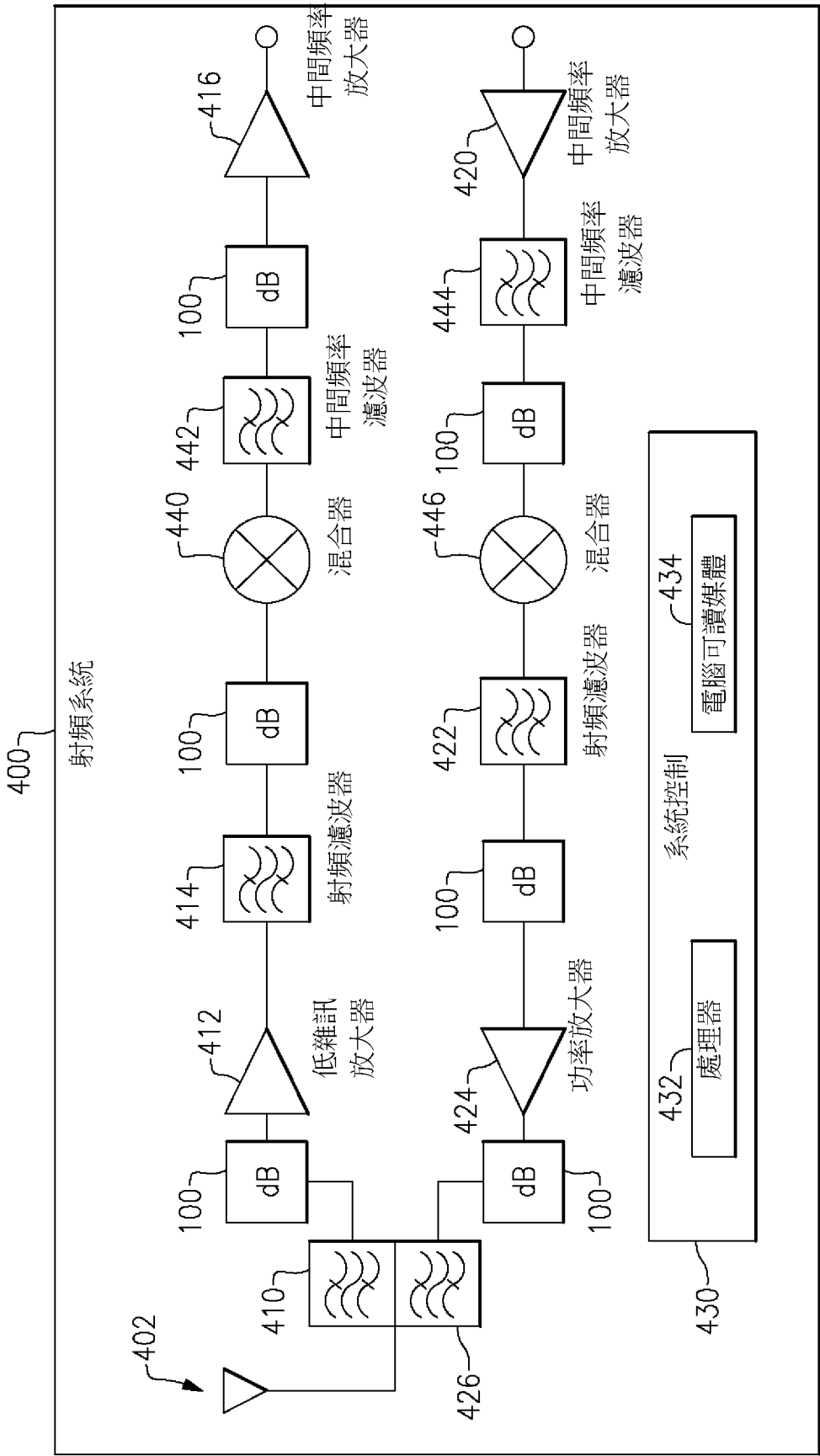
【圖 11】



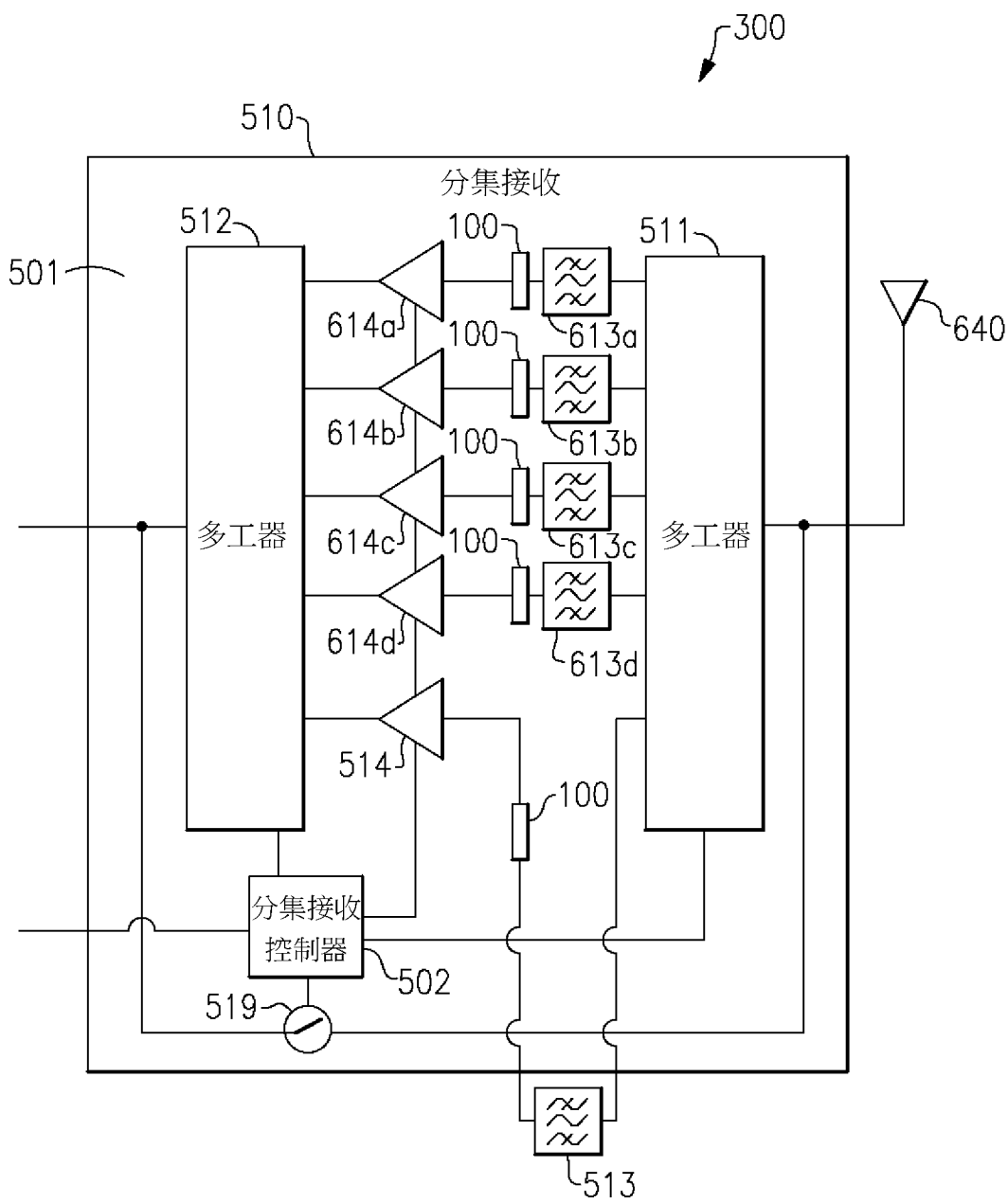
【圖 12】



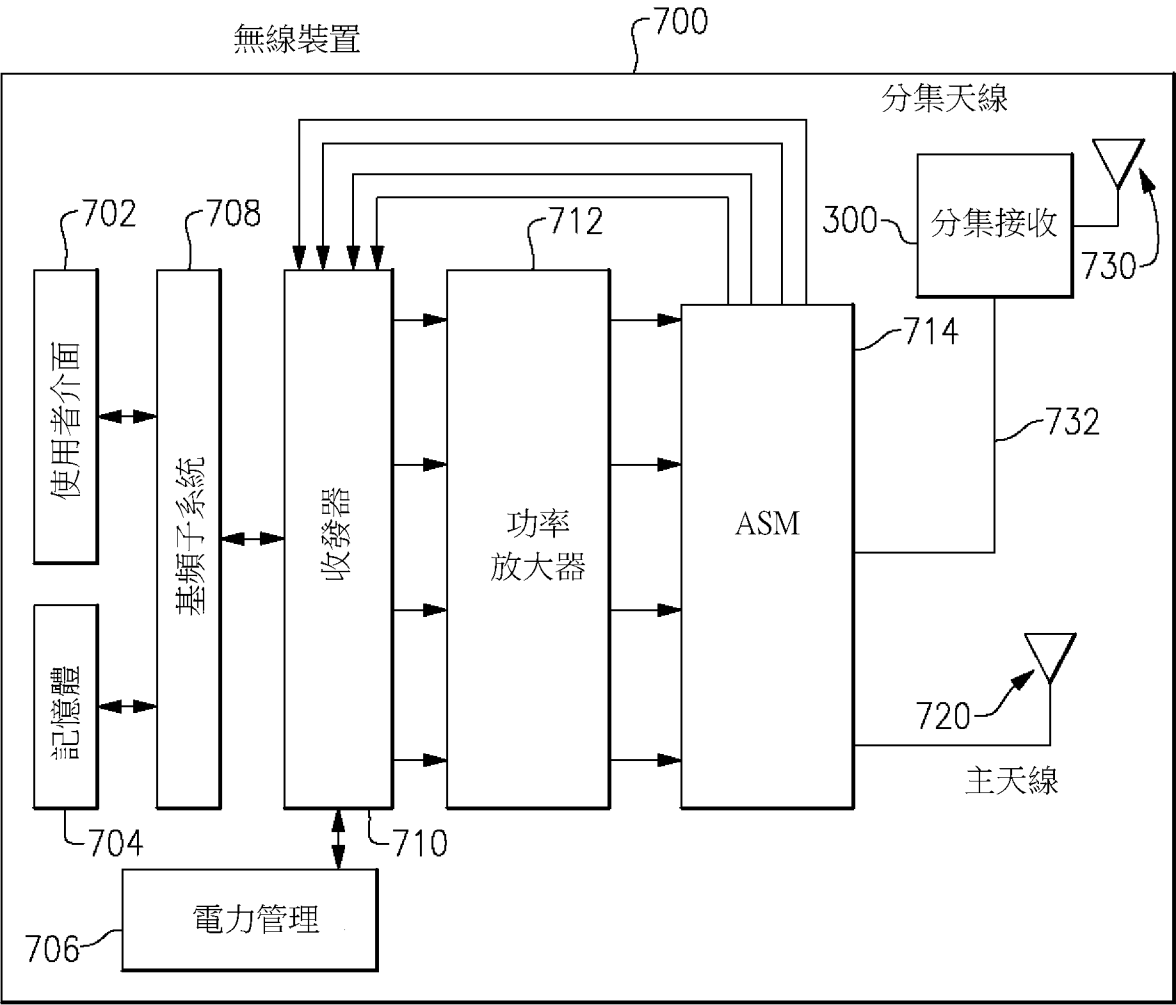
【圖 13】



【圖 14】



【圖 15】



【圖 16】