

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-191155

(P2017-191155A)

(43) 公開日 平成29年10月19日(2017.10.19)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H092
G02F 1/1343 (2006.01)	G02F 1/1343	2H192

審査請求 未請求 請求項の数 10 O L (全 11 頁)

(21) 出願番号	特願2016-79362 (P2016-79362)	(71) 出願人	502356528
(22) 出願日	平成28年4月12日 (2016.4.12)		株式会社ジャパンディスプレイ
			東京都港区西新橋三丁目7番1号
		(74) 代理人	110000350
			ポレール特許業務法人
		(72) 発明者	日向野 絵美
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内
		(72) 発明者	日向野 敏行
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内
		Fターム(参考)	2H092 GA12 GA64 HA04 NA25
			2H192 AA24 GA31 GD51

(54) 【発明の名称】 表示装置

(57) 【要約】

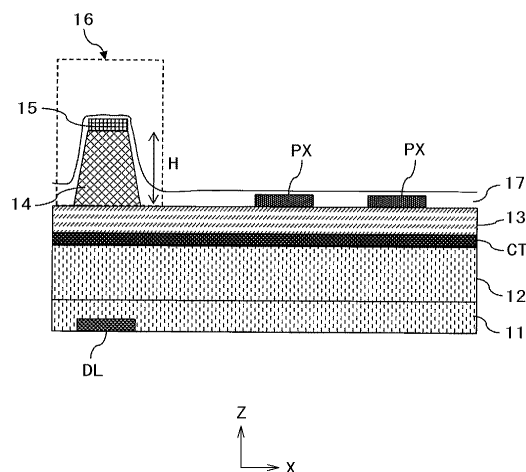
【課題】液晶セルに直流が印加されることがあり、このとき、配向膜に電荷が蓄積される。

【解決手段】表示装置は、アレイ基板と、対向基板と、を備える。アレイ基板は、映像信号線と、走査信号線と、共通電極と、画素電極と、共通電極と画素電極との間に配置される絶縁膜と、絶縁膜の上に形成される突起部と、突起部の上に形成される電極と、画素電極、絶縁膜および電極の上に形成される配向膜と、を備える。その電極は画素電極と異なる電位が供給される。

【選択図】 図1

図1

10



【特許請求の範囲】

【請求項 1】

表示装置は、
アレイ基板と、
対向基板と、
を備え、
前記アレイ基板は、
映像信号線と、
走査信号線と、
共通電極と、
画素電極と、
前記共通電極と前記画素電極との間に配置される絶縁膜と、
前記絶縁膜の上に形成される突起部と、
前記突起部の上に形成される電極と、
前記画素電極、前記絶縁膜および前記電極の上に形成される配向膜と、
を備え、
前記電極は前記画素電極と異なる電位が供給される。

10

【請求項 2】

請求項 1 の表示装置において、
前記電極は前記共通電極に接続される。

20

【請求項 3】

請求項 1 の表示装置において、
前記電極は表示領域外に配置される配線に接続される。

【請求項 4】

請求項 1 の表示装置において、
前記電極は前記映像信号線の上に配置される。

【請求項 5】

請求項 1 の表示装置において、
前記電極は前記走査信号線の上に配置される。

【請求項 6】

請求項 1 の表示装置において、
前記電極は前記映像信号線と前記走査信号線とが交差する部分の上に配置される。

30

【請求項 7】

請求項 1 の表示装置において、
前記突起部の高さは $0.5\ \mu\text{m}$ 以上である。

【請求項 8】

請求項 1 の表示装置において、
対向基板は、
遮光層と、
色層と、
オーバコート膜と、
配向膜と、
を備える。

40

【請求項 9】

請求項 8 の表示装置において、
前記電極の上の配向膜と前記対向基板の配向膜とが接触する。

【請求項 10】

請求項 8 の表示装置において、
前記対向基板は、さらに、突起部を備え、
前記電極は前記突起部と前記配向膜を介して接触する。

50

【発明の詳細な説明】

【技術分野】

【0001】

本開示は表示装置に関し、例えば電荷除去部を備える液晶表示装置に適用可能である。

【背景技術】

【0002】

液晶表示では直流駆動すると寿命が短くなるため、交流電圧を加えることで駆動する交流電圧駆動が行われている。交流による駆動電圧はプラスとマイナスの両電圧が総体として等しくなるように印加されなければならない。

【先行技術文献】

10

【特許文献】

【0003】

【特許文献1】特開2004-302448号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

液晶セルに交流電圧を印加した際に、突抜電極の調整ずれなどの影響で液晶セルに直流が印加される。このとき、配向膜に電荷が蓄積され、液晶層に印加される交流電圧が正極と負極で非対称となり、フリッカが生じる。

本開示の課題は、配向膜に蓄積される電荷を低減する表示装置を提供することにある。

20

その他の課題と新規な特徴は、本開示の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【0005】

本開示のうち、代表的なものの概要を簡単に説明すれば、下記のとおりである。

すなわち、表示装置は、アレイ基板と、対向基板と、を備える。前記アレイ基板は、映像信号線と、走査信号線と、共通電極と、画素電極と、前記共通電極と前記画素電極との間に配置される絶縁膜と、前記絶縁膜の上に形成される突起部と、前記突起部の上に形成される電極と、前記画素電極、前記絶縁膜および前記電極の上に形成される配向膜と、を備える。前記電極は前記画素電極と異なる電位が供給される。

30

【図面の簡単な説明】

【0006】

【図1】実施形態に係る表示装置のアレイ基板の断面図

【図2】図1の平面図

【図3】実施例1の表示装置の全体構成を説明するための平面図

【図4】画素の等価回路図

【図5】実施例1に係る表示装置の一部の構成を示す平面図

【図6】図5のA-A'線における断面図

【図7】実施例2に係る表示装置の一部の構成を示す平面図

【図8】図7のA-A'線における断面図

40

【図9】実施例2に係る表示装置のアレイ基板の製造方法の第1工程を示す断面図

【図10】実施例2に係る表示装置のアレイ基板の製造方法の第2工程を示す断面図

【図11】実施例2に係る表示装置のアレイ基板の製造方法の第3工程を示す断面図

【図12】実施例2に係る表示装置のアレイ基板の製造方法の第4工程を示す断面図

【図13】実施例3に係る表示装置のアレイ基板の一部の構成を示す平面図

【図14】図13のA-A'線における断面図

【発明を実施するための形態】

【0007】

以下に、実施形態、実施例および変形例について、図面を参照しつつ説明する。なお、開示はあくまで一例にすぎず、当業者において、発明の主旨を保つての適宜変更について

50

容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

【0008】

実施形態に係る表示装置のアレイ基板について図1、2を用いて説明する。図1は実施形態に係る表示装置のアレイ基板の断面図である。図2は図1の平面図である。以下、+Z方向を上、-Z方向を下という。

【0009】

実施形態に係るアレイ基板10は、映像信号線DLの上に配置される絶縁膜11と、絶縁膜11の上に配置される、図1には図示されない走査信号線GLと、走査信号線GLの上に配置される有機膜12と、有機膜12の上に配置される共通電極CTと、共通電極CTの上に配置される絶縁膜13と、絶縁膜13の上に配置される画素電極PXと、を備える。アレイ基板10は、さらに、絶縁膜13の上に配置される突起部14と突起部14の上に配置される電極15とで構成される電荷除去部16と、絶縁膜13と画素電極PXと電荷除去部16との上に配置される配向膜17とを備える。突起部14は絶縁膜13からH以上の高さを有し、その上に配置された電極15には、画素電極PXとは異なる電位が供給される。

【0010】

電荷除去部16の電極15と画素電極PXとは異なる電位が供給されるため、配向膜17上に溜まった電荷は拡散と電位勾配により移動する。これにより、フリッカを低減することができる。仮に電極15と画素電極PXが同電位であると配向膜17に溜まった電荷の逃げ道がないので電荷は滞留する。

【0011】

図2に示すように、電荷除去部16は映像信号線DL上(A領域)でも、走査信号線GL上(B領域)でも、映像信号線DLと走査信号線GLの交差部(C領域)でも、どこにあっても良いが、表示領域ARの遮光層の配置される領域に配置するのが好ましい。1画素あたり1個でなくともよく、表示領域AR面内に複数個あれば良い。

【0012】

実施形態に係る表示装置は、蓄積された電荷を除去するための構造をセル内に設ける。配向膜直下に電極を設けることで、電荷の抜け道とする。また電荷を抜けやすくするため配向膜厚を薄くし抵抗値を下げる。このため、電荷除去部の電極は、遮光層の開口部に位置する画素電極よりも高い位置に存在する。

【実施例1】

【0013】

図3は実施例1の表示装置の全体構成を説明するための平面図である。図4は画素の等価回路図である。実施例1の表示装置1Aは、画素電極PXや薄膜トランジスタTFT等が形成されるアレイ基板10Aと、アレイ基板10A対向して配置され色層(例えばカラーフィルタ)22等が形成される対向基板20Aと、アレイ基板10Aと対向基板20Aとで挟持される液晶層30と、光源となる図示しないバックライトユニット(バックライト装置)と、を備える。アレイ基板10Aと対向基板20Aとの固定及び液晶の封止は、対向基板20Aの周辺部の額縁領域FRに環状に塗布されたシール材SLで固定され、液晶も封止される構成となっている。ただし、表示装置1では、液晶が封入された領域の内に表示画素(以下、画素と略記する)の形成される領域が表示領域ARとなる。従って、液晶が封入されている領域内であっても、画素が形成されておらず表示に係わらない領域は表示領域ARとはならない。

【0014】

また、対向基板20Aはアレイ基板10Aよりも小さな面積となっており、アレイ基板10Aの図中下側の辺部を露出させるようになっている。アレイ基板10Aの辺部には、

10

20

30

40

50

半導体チップで構成される駆動回路DRが搭載されている。駆動回路DRは、表示領域ARに配置される各画素を駆動する。また、アレイ基板10Aおよび対向基板20Aとしては、例えば周知のガラス基板が基材として用いられるのが一般的であるが、樹脂性の透明絶縁基板であってもよい。

【0015】

表示装置1Aでは、アレイ基板10の液晶側の面であって表示領域AR内には、図3中X方向に延在しY方向に並設され、駆動回路DRからの走査信号が供給される走査信号線（ゲート線）GLが形成されている。また、図3中Y方向に延在しX方向に並設され、駆動回路DRからの映像信号（階調信号）が供給される映像信号線（ドレイン線）DLが形成されている。隣接する2本のドレイン線DLと隣接する2本のゲート線GLとで囲まれる領域が画素を構成し、複数の画素が、ドレイン線DLおよびゲート線GLに沿って、表示領域AR内においてマトリックス状に配置されている。

10

【0016】

各画素は、例えば、図4に示すように、ゲート線GLからの走査信号によってオン／オフ駆動される薄膜トランジスタTFTと、このオンされた薄膜トランジスタTFTを介してドレイン線DLからの映像信号が供給される壁状の画素電極PXと、共通線CLを介して映像信号の電位に対して基準となる電位を有する共通電極CTとを備えている。図4においては、画素電極PXおよび共通電極CTを模式的に線状に記しているが、画素電極PXおよび共通電極CTの構成については、後に詳述する。なお、薄膜トランジスタTFTは、そのバイアスの印加によってドレイン電極とソース電極が入れ替わるように駆動するが、本明細書中においては、便宜上、ドレイン線DLと接続される側をドレイン電極、壁画素電極PXと接続される側をソース電極と記す。

20

【0017】

各ドレイン線DLおよび各ゲート線GLはその端部においてシール材SLを越えてそれぞれ延在され、外部システムからフレキシブルプリント基板FPCを介して入力される入力信号に基づいて、映像信号や走査信号等の駆動信号を生成する駆動回路DRに接続される。ただし、表示装置1では、走査線の駆動信号を生成する走査信号駆動回路を半導体チップで形成した駆動回路DRをアレイ基板10に搭載する構成としているが、走査信号駆動回路をアレイ基板10Aの額縁領域にTFT等で形成する構成であってもよい。

【0018】

実施例1は電荷除去部を映像信号線上（A領域）に配置する例であり、これについて図5、6を用いて説明する。図5は実施例1に係る表示装置の構成を示す平面図である。図6は図5のA-A'線における断面図である。

30

【0019】

アレイ基板10Aは、図示しないガラス基板の上に配置される映像信号線DLと、映像信号線DLの上に配置される絶縁膜11と、絶縁膜11の上に配置される、図6には図示されない走査信号線GLと、走査信号線GLの上に配置される有機膜12と、有機膜12の上に配置される共通電極CTと、共通電極CTの上に配置される絶縁膜13と、絶縁膜13の上に配置される画素電極PXと、を備える。アレイ基板10Aは、さらに、映像信号線DLの上方であって絶縁膜13の上に配置される突起部14Aと突起部14Aの上に配置される電極15Aとで構成される電荷除去部16Aと、絶縁膜13と画素電極PXと電荷除去部16Aとの上に配置される配向膜17とを備える。突起部14Aは絶縁膜13からH以上の高さを有し、その上に配置された電極15Aには、画素電極PXとは異なる電位が供給される。例えば、突起部14Aの高さが $0.5\mu\text{m}$ 以上（ $H \geq 0.5\mu\text{m}$ ）になることにより配向膜17の厚みが 50nm 以下となる。電極15上部の配向膜17の薄膜化により配向膜17の抵抗が低下し、蓄積された電荷が電極15Aから除去されやすくなる。例えば、電極15Aは後述する実施例2と同様に共通電極CTに接続される。

40

【0020】

対向基板20Aは、図示しないガラス基板の下に配置される遮光層21と、遮光層21の開口部に配置される色層22と、遮光層21と色層22との下に配置されるオーバコー

50

ト層 2 3 と、オーバコート層 2 3 の下に配置される配向膜 2 4 と、を備える。アレイ基板 1 0 A の突起部 1 4 A 上の配向膜 1 7 と対向基板 2 0 A 側の配向膜 2 4 は接触してもよいし、接触しなくともよい。なお、対向基板 2 0 A には実施例 2 において後述する突起部 2 5 と同様な突起部を備えてもよい。

【実施例 2】

【0021】

実施例 2 は映像信号線と走査信号線との交差部の上に電荷除去部を配置する例であり、これについて図 7、8 を用いて説明する。図 7 は実施例 2 に係る表示装置の構成を示す平面図である。図 8 は図 7 の A-A' 線における断面図である。

【0022】

実施例 2 に係る表示装置 1 B のアレイ基板 1 0 B は、電荷除去部の位置および形状を除いて、実施例 1 に係るアレイ基板 1 0 A と同様な構造である。実施例 2 に係る対向基板 2 0 B は実施例 1 に係る対向基板 2 0 A と同様な構造である。

【0023】

アレイ基板 1 0 B は、図示しないガラス基板の上に配置される映像信号線 D L と、映像信号線 D L の上に配置される絶縁膜 1 1 と、絶縁膜 1 1 の上に配置される走査信号線 G L と、走査信号線 G L の上に配置される有機膜 1 2 と、有機膜 1 2 の上に配置される共通電極 C T と、共通電極 C T の上に配置される絶縁膜 1 3 と、絶縁膜 1 3 の上に配置される画素電極 P X と、を備える。アレイ基板 1 0 B は、さらに、映像信号線 D L と走査信号線 G L との交差部であって絶縁膜 1 3 の上に配置される突起部 1 4 B と突起部 1 4 B の上に配置される電極 1 5 B とで構成される電荷除去部 1 6 B と、絶縁膜 1 3 と画素電極 P X と電荷除去部 1 6 B との上に配置される配向膜 1 7 とを備える。電極 1 5 B は共通電極 C T と接続され、画素電極 P X と異なる電位が供給される。突起部 1 4 B の高さは実施例 1 の突起部 1 4 A と同様である。

【0024】

アレイ基板 1 0 B の突起部 1 4 B 上の配向膜 1 7 と対向基板 2 0 側の配向膜 2 4 は接触するようにしてもよいし、接触しないようにしてもよい。また、アレイ基板 1 0 B の突起部 1 4 B 上の配向膜 1 7 と対向基板 2 0 B 側の配向膜 2 4 と接触する場合、対向基板 2 0 B 側に突起部 2 5 を設け突起部 2 5 の下の配向膜 2 4 と接触するようにしてもよい。

【0025】

アレイ基板 1 0 B の電極と共通電極を接続する製造方法について図 9 ～ 1 2 を用いて説明する。図 9 は実施例 2 に係る表示装置のアレイ基板の製造方法の第 1 工程を示す断面図である。図 1 0 は実施例 2 に係る表示装置のアレイ基板の製造方法の第 2 工程を示す断面図である。図 1 1 は実施例 2 に係る表示装置のアレイ基板の製造方法の第 3 工程を示す断面図である。図 1 2 は実施例 2 に係る表示装置のアレイ基板の製造方法の第 4 工程を示す断面図である。

【0026】

まず、図示しないガラス基板の上に金属を成膜して映像信号線 D L を形成しと、映像信号線 D L の上に絶縁膜 1 1 を形成し、絶縁膜 1 1 の上に金属を成膜し走査信号線 G L を形成し、走査信号線 G L の上に有機膜 1 2 を形成し、有機膜 1 2 の上に I T O を成膜して共通電極 C T を形成し、共通電極 C T の上に絶縁膜 1 3 を形成する。

【0027】

次に、図 9 に示すように、第 1 工程は、絶縁膜 1 3 の上に例えば有機膜を形成して突起部 1 4 B を形成後、共通電極 C T を露出するように絶縁膜 1 3 に孔を開けてコンタクトホール C N T を形成する。

【0028】

次に、図 1 0 に示すように、第 1 工程後、第 2 工程は全面に I T O を成膜して、成膜した I T O の上にレジスト膜を塗布する。

【0029】

次に、図 1 1 に示すように、第 2 工程後、第 3 工程はフォトリソを用いてレジストを

10

20

30

40

50

パターンニングする。

【0030】

次に、図12に示すように、第3工程後、第4工程は残ったレジストをマスクにエッチングし、レジストを剥離して、共通電極CTと接続される電極15Bを形成する。このとき、画素電極PXを同時に形成するようにしてもよい。

【実施例3】

【0031】

実施例3は映像信号線と走査信号線との交差部の上に突起部を配置し、走査信号線の上に電極を延在して電荷除去部を構成する例であり、これについて図13、14を用いて説明する。図13は実施例3に係る表示装置のアレイ基板の構成を示す平面図である。図14は図13のA-A'線における断面図である。

10

【0032】

実施例3に係る表示装置のアレイ基板10Cは、電荷除去部の位置および電極が共通電極に接続されない点を除いて、実施例1のアレイ基板10と同様な構造である。実施例3に係る対向基板は実施例1の対向基板20Aと同様な構造である。

【0033】

アレイ基板10Cは、図示しないガラス基板の上に配置される映像信号線DLと、映像信号線DLの上に配置される絶縁膜11と、絶縁膜11の上に配置される走査信号線GLと、走査信号線GLの上に配置される有機膜12と、有機膜12の上に配置される共通電極CTと、共通電極CTの上に配置される絶縁膜13と、絶縁膜13の上に配置される、図14では図示されない画素電極PXと、を備える。アレイ基板10Cは、さらに、絶縁膜13の上に配置される突起部14Cと突起部14Cの上に配置される電極15Cとで構成される電荷除去部16Cと、絶縁膜13と画素電極PXと電荷除去部16Cとの上に配置される配向膜17とを備える。突起部14Cは映像信号線DLと走査信号線GLとが交差部の上に走査信号線GLに沿って複数配置される。電極15Cは走査信号線GLの上に走査信号線GLに沿って延伸し、表示領域ARの外の額縁領域FRの図示しない配線に接続されて、画素電極の電位と異なる電位が供給される。突起部14Cの高さは実施例1の突起部14Aと同様である。

20

【0034】

アレイ基板10Cの突起部14C上の配向膜17と対向基板20側の配向膜は接触してもよいし、接触しなくともよい。なお、対向基板には実施例2の突起部25と同様な突起部を備えてもよい。

30

【符号の説明】

【0035】

1A、1B、1C・・・表示装置
 10、10A、10B、10C・・・アレイ基板
 11・・・絶縁膜
 12・・・有機膜
 13・・・絶縁膜
 14、14B、14C・・・突起部
 15、15B、15C・・・電極
 16、16B、16C・・・電荷除去部
 17・・・配向膜
 DL・・・映像信号線
 CL・・・コモン線
 CT・・・共通電極
 PX・・・画素電極
 20A、20B、20C・・・対向基板
 21・・・遮光層
 22・・・色層

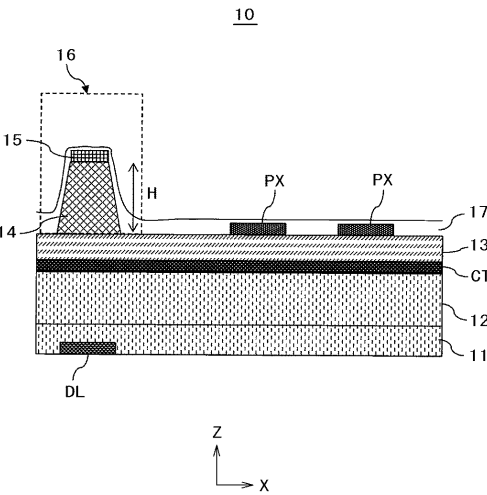
40

50

- 2 3 . . . オーバコート層
- 2 4 . . . 配向膜
- 2 5 . . . 突起部

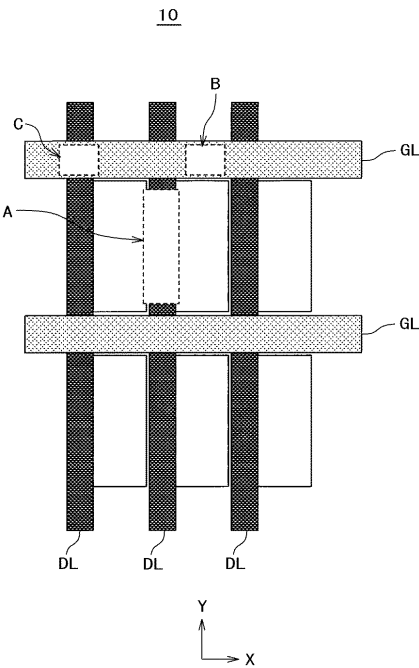
【 図 1 】

図 1

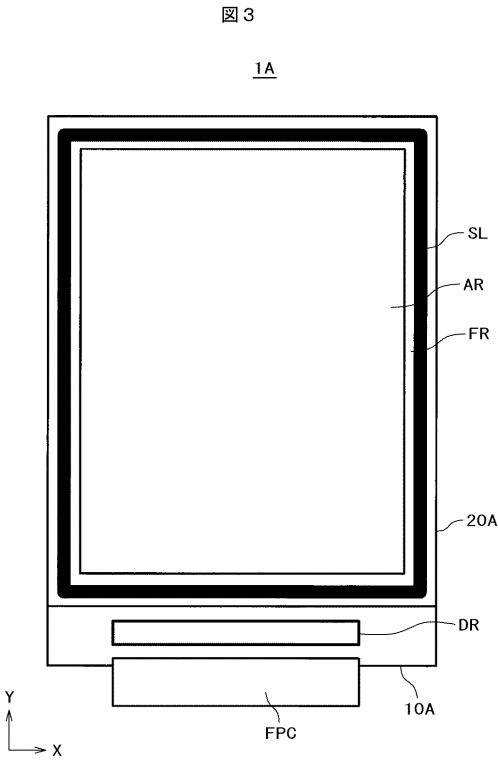


【 図 2 】

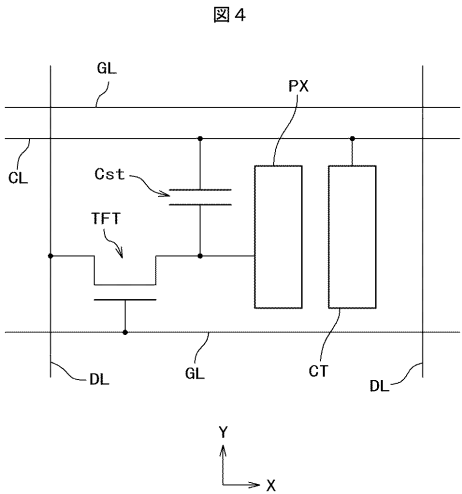
図 2



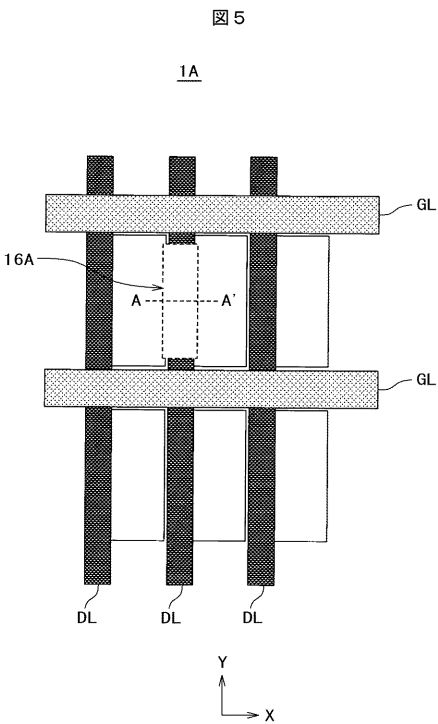
【図 3】



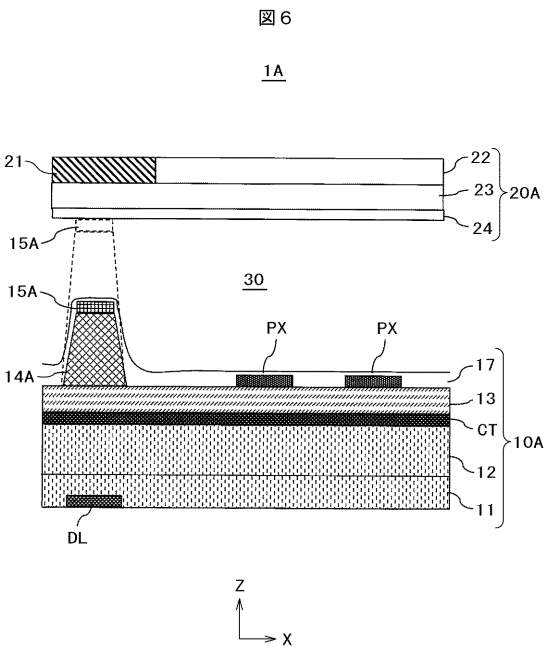
【図 4】



【図 5】

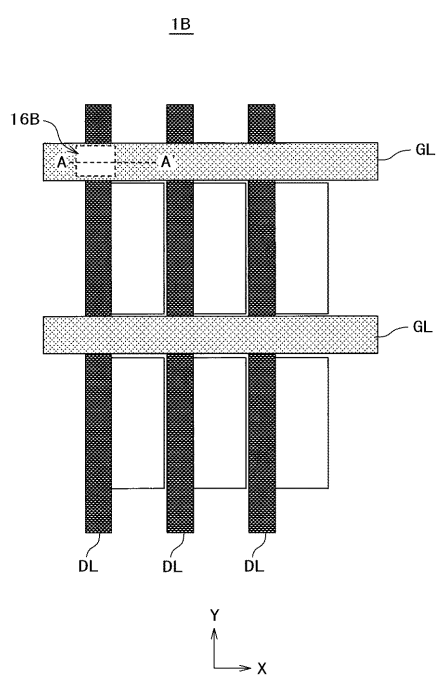


【図 6】



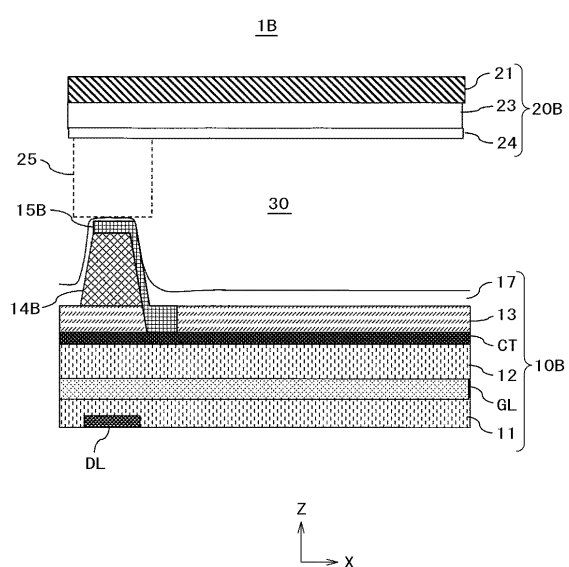
【図 7】

图 7



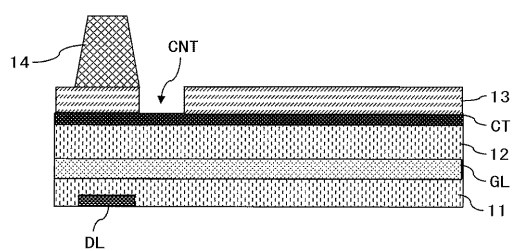
【图 8】

图 8



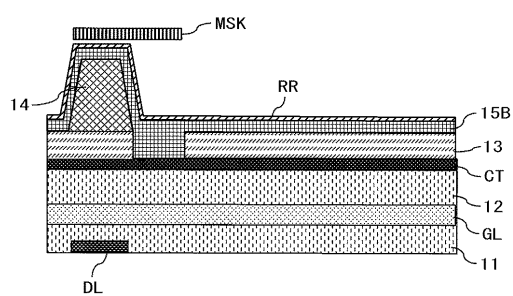
【图 9】

图 9



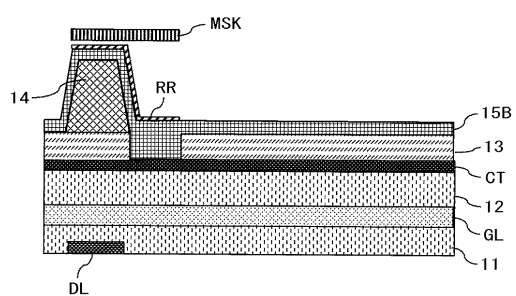
【図 10】

图 10



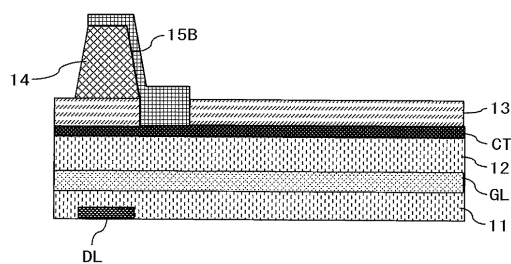
【 図 1 1 】

图 1-1



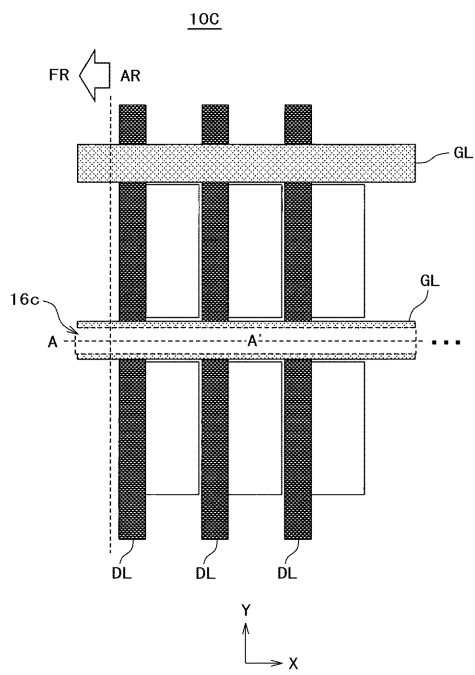
【図 1 2】

图 1 2



【図 1 3】

図 1 3



【図 1 4】

図 1 4

