(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2015 年 6 月 11 日 (11.06.2015)

WIPO | PCT

(10) 国际公布号
WO 2015/081673 A1

(51) 国际专利分类号:
H01L 27/12 (2006.01)

(21) 国际申请号: PCT/CN2014/078546

(22) 国际申请日: 2014 年 5 月 27 日 (27.05.2014)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201310648419.3 2013 年 12 月 4 日 (04.12.2013) CN

(71) 申请人: **京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.)** [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。

(72) 发明人: **刘凤娟 (LIU, Fengjuan)**; 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。 **王美丽 (WANG, Meili)**; 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。 **张立 (ZHANG, Li)**; 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。 **闫梁臣 (YAN, Liangchen)**; 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: **北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES)**; 中国北京市海淀区彩和坊路 10 号 1 号楼 10 层, Beijing 100080 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第 21 条(3))。

(54) Title: THIN FILM TRANSISTOR ARRAY SUBSTRATE, PREPARATION METHOD THEREOF, AND DISPLAY DEVICE

(54) 发明名称 : 薄膜晶体管阵列基板及其制备方法、显示装置

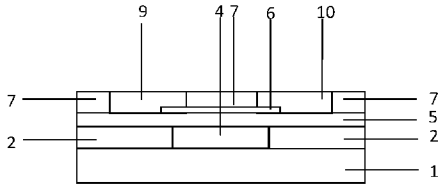

图 12 / FIG. 12

(57) Abstract: A thin film transistor (TFT) array substrate, a preparation method thereof, and a display device that comprises the TFT array substrate. A gate (4) is formed in a gate groove of a first insulating layer (2) so that the gate (4) is surrounded by the first insulating layer (2). The graphical gate does not have any gradient. The first insulating layer (2) separates the gate (4) from the outside so that a fault of a gate insulating layer (5) can be prevented and further copper diffusion in the TFT array substrate can be blocked effectively. Further, an upper surface and/or a lower surface of a composite copper metal or a composite thin-film layer comprising a copper metal is completely covered with a metal block layer, so that copper diffusion can be blocked desirably. In addition, more importantly, etching of the copper is not needed so that the cost is reduced and the yield is improved.

(57) 摘要: 一种 TFT 阵列基板及其制备方法，以及包括该 TFT 阵列基板的显示装置，包括在第一绝缘层（2）的栅极凹槽内形成栅极（4），使得栅极（4）被第一绝缘层（2）所包围，图形化的栅极（4）不存在坡度，第一绝缘层（2）将栅极（4）与外界隔离，可防止栅绝缘层（5）的断层，进而有效阻挡薄膜晶体管阵列基板中的铜扩散。进一步地，金属阻挡层完全覆盖复合铜金属或包含铜金属的复合薄膜层的上表面和/或下表面，能够起到很好的阻挡铜扩散的作用，同时更重要的是不需要对铜进行刻蚀，降低了成本、提高了良品率。

WO 2015/081673 A1

薄膜晶体管阵列基板及其制备方法、显示装置

技术领域

本发明的实施例涉及一种薄膜晶体管阵列基板及其制备方法、显示装置。

背景技术

目前，制作显示器薄膜晶体管（简称TFT）阵列基板上的扫描线和数据线一般采用比较稳定的Ta、Mo、Cr等金属或AlNd等合金材料。随着显示技术的发展，显示器的尺寸不断增大、分辨率不断提高，大型电视或者高分辨率监视器等产品也要求扫描线和数据线的RC延迟（即电阻/电容延迟）较小，这就要求扫描线和数据线使用电阻率更低的材料。

在金属材料中，铜的电阻率更低，是能够替代现有铝和铝合金材料、减小RC延迟的优选材料。但是目前采用铜作为布线材料还存在以下一些的问题:

一、铜与玻璃的粘附力差，而且铜原子在半导体和氧化物中的扩散严重，需要在铜的上下表面各增加一层阻挡层,可以提高铜导线在玻璃上的附着力，还可以防止铜扩散。但是经过图形化后的铜栅电极需要存在一定坡度角才能防止栅绝缘层的断层，这样就导致阻挡层不能完全覆盖铜薄膜的上表面，边界处仍有部分铜裸露于保护层外。

二、铜的刻蚀能力差，无论采用湿法刻蚀还是干法刻蚀都很困难，刻蚀效果不理想，而且刻蚀液开发费用较高。

发明内容

本发明的一个实施例提供一种薄膜晶体管阵列基板的制备方法，包括以下步骤:

在基板上形成第一绝缘层，并在所述第一绝缘层上形成第一光刻胶层，在形成有第一光刻胶层的第一绝缘层上形成栅极凹槽，所述栅极凹槽的周围被第一绝缘层包围;

在具有栅极凹槽的基板上形成栅极层;

将形成有栅极层的基板上的第一光刻胶层及第一光刻胶层以上的栅极层剥离，以形成被第一绝缘层包围的栅极。

在一个示例中，在形成由第一绝缘层包围的栅极的基板上依次形成栅极绝缘层、有源层、第二绝缘层;

并在所述第二绝缘层上形成第二光刻胶层，在形成有第二光刻胶层的第二绝缘层上形成源极凹槽和漏极凹槽，所述源极凹槽和漏极凹槽的周围被第二绝缘层包围，部分有源层露出;

在具有源极凹槽和漏极凹槽的基板上形成源漏极层;

将形成有源漏极层的基板上的第二光刻胶层及第二光刻胶层以上的源漏极层剥离，以形成被第二绝缘层包围的源极和漏极；所述源极和漏极接触所述有源层。

在一个示例中，所述在形成有第一光刻胶层的第一绝缘层上形成栅极凹槽的步骤包括:

通过曝光、显影，形成第一光刻胶层保留区和第一光刻胶层去除区，该第一光刻胶层去除区对应于要形成所述栅极凹槽的位置;

刻蚀第一绝缘层，第一光刻胶层去除区的第一绝缘层被刻蚀，形成所述栅极凹槽。

在一个示例中，所述在形成有第二光刻胶层的第二绝缘层上形成源极凹槽和漏极凹槽，所述源极凹槽和漏极凹槽的周围被第二绝缘层包围，部分有源层露出的步骤包括:

通过曝光、显影，形成第二光刻胶层保留区和第二光刻胶层去除区，该第二光刻胶层去除区对应于要形成所述源极凹槽和所述漏极凹槽的位置;

刻蚀第二绝缘层，第二光刻胶层去除区的第二绝缘层被刻蚀，形成所述源极凹槽和漏极凹槽。

在一个示例中，形成所述栅极层的厚度与所述栅极凹槽的深度相同;

形成所述源漏极层的厚度与所述源极凹槽和漏极凹槽的深度相同。

在一个示例中，所述形成栅极层和/或形成源漏极层的步骤包括:

形成金属层或者形成金属导电复合层。

在一个示例中，所述形成金属导电复合层的步骤包括:

形成铜金属薄膜或者形成包含铜金属的合金薄膜;

以及形成至少一层金属阻挡层位于所述铜金属薄膜或者所述包含铜金属的合金薄膜的两个相反表面的至少之一上。

本发明的另一个实施例提供一种薄膜晶体管阵列基板，包括基板、依次形成在所述基板上的栅极、栅极绝缘层、有源层、源极和漏极，所述基板上形成有具有栅极凹槽的第一绝缘层，所述栅极形成于所述栅极凹槽内。

在一个示例中，所述栅极绝缘层和有源层上形成有具有源极凹槽和漏极凹槽的第二绝缘层，所述源极、漏极分别设于所述第二绝缘层的源极凹槽和漏极凹槽内。

在一个示例中，所述栅极层的厚度与所述栅极凹槽的深度相同。

在一个示例中，所述源漏极层的厚度与所述源极凹槽和漏极凹槽的深度相同。

在一个示例中，所述栅极、所述源极和漏极至少之一包括金属层或者金属导电复合层。

在一个示例中，所述金属导电复合层包括铜金属薄膜或者包含铜金属的合金薄膜和至少一层金属阻挡层位于所述铜金属薄膜或者所述包含铜金属的合金薄膜的两个相反表面的至少之一上。

本发明的再一个实施例提供一种显示装置，包括根据上述任一实施例的薄膜晶体管阵列基板。

附图说明

为了更清楚地说明本发明实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本发明的一些实施例，而非对本发明的限制。

图 1 是本发明实施例中在基板上沉积第一绝缘层后的横截面图；

图 2 是本发明实施例中涂敷第一光刻胶层并曝光、显影后的横截面图；

图 3 是本发明实施例中第一绝缘层被刻蚀后的横截面图；

图 4 是本发明实施例中沉积栅极层后的横截面图；

图 5 是本发明实施例中剥离第一光刻胶层及第一光刻胶层之上的栅极层后的横截面图；

图 6 是本发明实施例中沉积栅绝缘层后的横截面图；

图 7 是本发明实施例中形成有源层后的横截面图;

图 8 是本发明实施例中形成第二绝缘层后的横截面图;

图 9 是本发明实施例中在第二绝缘层上涂敷光刻胶并曝光、显影后的横截面图;

图 10 是本发明实施例中第二绝缘层被刻蚀后的横截面图;

图 11 是本发明实施例中沉积源漏极层后的横截面图;

图 12 是本发明实施例中剥离第二光刻胶及第二光刻胶层之上的源漏极层后的横截面图。

具体实施方式

为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例的附图，对本发明实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本发明的一部分实施例，而不是全部的实施例。基于所描述的本发明的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本发明保护的范围。

如图 12 所示，根据本发明实施例的一种薄膜晶体管阵列基板，其包括基板 1、自下而上依次形成在基板 1 上的栅极 4、栅极绝缘层 5、有源层 6 和源极 9、漏极 10。基板 1 上形成有具有栅极凹槽的第一绝缘层 2，栅极 4 形成于该栅极凹槽内，第一绝缘层 2 可将栅极 4 与外界隔离。本发明实施例的栅极 4 形成在第一绝缘层 2 的栅极凹槽内，使得栅极被第一绝缘层 2 所包围，图形化的栅极 4 不存在坡度，可防止栅绝缘层的断层，进而有效阻挡薄膜晶体管（TFT）阵列基板中的铜扩散。

需要指出的是，本发明实施例中所指的基板 1 可以泛指一般的基板如玻璃基板，也可以为形成有其它膜层或图形的基板。

栅极绝缘层 5 和有源层 6 上形成有具有源极凹槽和漏极凹槽的第二绝缘层 7，源极 9 和漏极 10 分别形成于该第二绝缘层 7 的源极凹槽和漏极凹槽内。在源极 9 和漏极 10 的周围设置第二绝缘层 7，用于将源极 9 和漏极 10 与外界隔离。

栅极 4 和/或源极 9 和漏极 10 可包括金属层或者金属导电复合层。例如，为了提高栅极 4 与基板 1 的结合力，栅极 4 和/或源极 9 和漏极 10 包括金属

导电复合层，该金属导电复合层包括铜金属薄膜或者包含铜金属的合金薄膜和至少一层位于铜金属薄膜或者包含铜金属的合金薄膜的上层和/或下层的金属阻挡层，也就是说，金属阻挡层形成在铜金属薄膜或者包含铜金属的合金薄膜的两个相反表面的至少之一上。

例如，栅极 4 的厚度与第一绝缘层 2 的栅极凹槽的深度相等，源极 9 和漏极 10 的厚度与第二绝缘层 7 的源极凹槽和漏极凹槽的深度相等。

一般来说，栅极 4 的金属阻挡层位于铜金属或包含铜金属的合金薄膜层的上层，以阻挡 Cu 金属扩散到栅极绝缘层以及有源层中。而源极 9 和漏极 10 的金属阻挡层位于铜金属或包含铜金属的合金薄膜层的下层，用以阻挡 Cu 金属扩散到第二绝缘层 7 和有源层 6 中。栅极 4 和源极 9 和漏极 10 的金属阻挡层的材料例如为含 Al、In、Ti、Ta 及 Mo 等的单质金属及其合金等。

本发明实施例的一种显示装置，其包括上述技术方案所提供的 TFT 阵列基板。

本发明实施例还提供一种上述技术方案所提供的薄膜晶体管阵列基板的制备方法，包括以下步骤:

在基板 1 上形成第一绝缘层 2，并在该第一绝缘层 2 上形成第一光刻胶层 3，在形成有第一光刻胶层 3 的第一绝缘层 2 上形成栅极凹槽，该栅极凹槽的周围被第一绝缘层包围;

在具有栅极凹槽的基板 1 上形成栅极层;

将形成有栅极层的基板上的第一光刻胶层 3 及第一光刻胶层 3 以上的栅极层剥离，以形成被第一绝缘层包围的栅极 4。

以下为本发明薄膜晶体管阵列基板的制备方法实施例的步骤:

S1、如图 1-3 所示，在基板 1 上形成第一绝缘层 2，其中，该第一绝缘层 2 的厚度与所需栅极及栅线金属复合层的厚度相等，并在第一绝缘层 2 上采用涂覆或喷涂等工艺形成第一光刻胶层 3，通过曝光、显影后，形成第一光刻胶层保留区和第一光刻胶层去除区。第一光刻胶层去除区对应于要形成栅极凹槽的位置。以图案化的第一光刻胶层为掩模，刻蚀第一绝缘层 2，使得第一光刻胶层去除区的第一绝缘层被刻蚀，以形成栅极凹槽，该栅极凹槽的周围被第一绝缘层 2 包围，在栅极凹槽周围的第一绝缘层 2 上的光刻胶被保留以进行后续栅极层的剥离;

S2、如图 4 所示，在具有栅极凹槽的基板 1 上采用沉积或溅射等工艺形成栅极层 4a，此时，无论是在栅极凹槽内还是在栅极凹槽周围的第一光刻胶层上都覆盖有栅极层 4a，该栅极层 4a 包括金属层或者金属导电复合层，其中，金属导电复合层包括铜金属或包含铜金属的复合薄膜层和至少一层位于该铜金属或包含铜金属的复合薄膜层的上层或下层的金属阻挡层，以有效抑制铜扩散;

S3、如图 5 所示，将形成有栅极层的基板 1 在剥离液中浸泡，使得其上的光刻胶及光刻胶以上的栅极层剥离，以形成被第一绝缘层 2 包围的栅极 4，该栅极 4 的厚度与第一绝缘层 2 的栅极凹槽的深度相等，使得在基板 1 上形成平整的表面，此过程不需要进行铜刻蚀;

S4、如图 6-12 所示，在形成由第一绝缘层 1 包围的栅极 4 之后，依次在基板 1 上形成栅极绝缘层 5、有源层 6、第二绝缘层 7、源极 9 和漏极 10，如图 6 所示，在形成由第一绝缘层 2 包围的栅极 4 之后，在基板 1 上沉积栅极绝缘层 5，并在栅极绝缘层 5 上沉积有源层 6，如图 7 所示，该有源层 6 为图案化的图形，其可以包括铟（In）、镓（Ga）、锌（Zn）、铪（Hf）、锡（Sn）、铝（Al）等金属元素中一种或多种形成的非晶或多晶金属氧化物半导体，如 ZnO， InZnO(IZO)， GaZnO(GZO)， InGaZnO(IGZO)， HfInZnO(HIZO)，SnInO(ITO)，ZnSnO（ZTO），AlInZnO（AIZO）等，并通过一次构图工艺形成 TFT 的沟道层，最后形成源极 9 和漏极 10，如图 8-12 所示。

源极 9 和漏极 10 的形成过程为:

S10、如图 8、9 和 10 所示，在形成有源层 6 后的基板 1 上采用沉积、溅射等工艺形成第二绝缘层 7，并在该第二绝缘层 7 上采用涂覆或喷涂等工艺形成第二光刻胶层 8，通过曝光、显影后，形成第二光刻胶保留区和第二光刻胶去除区。第二光刻胶去除区对应于要形成源极凹槽和漏极凹槽的位置。利用图案化的第二光刻胶层作为掩模，对第二绝缘层 7 进行刻蚀图形化，第二光刻胶去除区的第二绝缘层 7 被刻蚀，最后形成源极凹槽和漏极凹槽，有源层 6 部分露出源极凹槽和漏极凹槽与后续形成的源、漏极连接，源极凹槽和漏极凹槽的周围被第二绝缘层 7 包围，其中，在源极凹槽和漏极凹槽周围的第二绝缘层 7 上的光刻胶被保留以进行后续源漏极层的剥离，此过程不需要进行铜刻蚀；其中，第二绝缘层 7 包含硅的氧化物、氮化物及氮氧化物中

的一种或多种;

S20、如图 11 所示，在具有源极凹槽和漏极凹槽的基板 1 上采用沉积或溅射等工艺依次形成源漏极层，该源漏极层金属层或者金属导电复合层，其中，金属导电复合层包括铜金属或包含铜金属的复合薄膜层和至少一层位于该铜金属或包含铜金属的复合薄膜层的上层或下层的金属阻挡层，以有效抑制铜扩散;

S30、如图 12 所示，将形成有源漏极层的基板 1 在剥离液中浸泡，使其上的第二光刻胶层及第二光刻胶层以上的源漏极层剥离，形成被第二绝缘层 7 包围的源极 9 和漏极 10,源极 9 和漏极 10 的厚度与第二绝缘层的源极凹槽和漏极凹槽的深度相等，使得在基板上形成平整的表面，最后完成整个 TFT 阵列基板的制备。

本发明实施例所提供的 TFT 阵列基板及其制备方法、以及包括该 TFT 阵列基板的显示装置，栅极形成在第一绝缘层的栅极凹槽内，使得栅极被第一绝缘层所包围，图形化的栅极不存在坡度，可防止栅绝缘层的断层，进而有效阻挡 TFT 阵列基板中的铜扩散; 且金属阻挡层完全覆盖复合铜金属或包含铜金属的栅极或源漏级复合薄膜层的上表面和/或下表面，能够起到很好的阻挡铜扩散的作用，同时更重要的是不需要对铜进行刻蚀，降低了成本、提高了良品率。

以上所述仅是本发明的示范性实施方式，而非用于限制本发明的保护范围，本发明的保护范围由所附的权利要求确定。

本申请要求于 2013 年 12 月 4 日递交的中国专利申请第 201310648419.3 号的优先权，在此全文引用上述中国专利申请公开的内容以作为本申请的一部分。

权利要求书

1、一种薄膜晶体管阵列基板的制备方法，包括以下步骤:

在基板上形成第一绝缘层，并在所述第一绝缘层上形成第一光刻胶层，在形成有第一光刻胶层的第一绝缘层上形成栅极凹槽，所述栅极凹槽的周围被第一绝缘层包围;

在具有栅极凹槽的基板上形成栅极层;

将形成有栅极层的基板上的第一光刻胶层及第一光刻胶层以上的栅极层剥离，以形成被第一绝缘层包围的栅极。

2、如权利要求 1 所述的薄膜晶体管阵列基板的制备方法，其中，

在形成由第一绝缘层包围的栅极的基板上依次形成栅极绝缘层、有源层、第二绝缘层;

并在所述第二绝缘层上形成第二光刻胶层，在形成有第二光刻胶层的第二绝缘层上形成源极凹槽和漏极凹槽，所述源极凹槽和漏极凹槽的周围被第二绝缘层包围，部分有源层露出;

在具有源极凹槽和漏极凹槽的基板上形成源漏极层;

将形成有源漏极层的基板上的第二光刻胶层及第二光刻胶层以上的源漏极层剥离，以形成被第二绝缘层包围的源极和漏极；所述源极和漏极接触所述有源层。

3、如权利要求 2 所述的薄膜晶体管阵列基板的制备方法，其中，

所述在形成有第一光刻胶层的第一绝缘层上形成栅极凹槽的步骤包括:

通过曝光、显影，形成第一光刻胶层保留区和第一光刻胶层去除区，该第一光刻胶层去除区对应于要形成所述栅极凹槽的位置;

刻蚀第一绝缘层，第一光刻胶层去除区的第一绝缘层被刻蚀，形成所述栅极凹槽。

4、如权利要求 2 或 3 所述的薄膜晶体管阵列基板的制备方法，其中，

所述在形成有第二光刻胶层的第二绝缘层上形成源极凹槽和漏极凹槽，所述源极凹槽和漏极凹槽的周围被第二绝缘层包围，部分有源层露出的步骤包括:

通过曝光、显影，形成第二光刻胶层保留区和第二光刻胶层去除区，该

第二光刻胶层去除区对应于要形成所述源极凹槽和所述漏极凹槽的位置;

刻蚀第二绝缘层，第二光刻胶层去除区的第二绝缘层被刻蚀，形成所述源极凹槽和漏极凹槽。

5、如权利要求 2-4 任一项所述的薄膜晶体管阵列基板的制备方法，其中，

形成所述栅极层的厚度与所述栅极凹槽的深度相同;

形成所述源漏极层的厚度与所述源极凹槽和漏极凹槽的深度相同。

6、如权利要求 2-5 任一项所述的薄膜晶体管阵列基板的制备方法，其中，

所述形成栅极层和/或形成源漏极层的步骤包括:

形成金属层或者形成金属导电复合层。

7、如权利要求 6 所述的薄膜晶体管阵列基板的制备方法，其中，

所述形成金属导电复合层的步骤包括:

形成铜金属薄膜或者形成包含铜金属的合金薄膜;

以及形成至少一层金属阻挡层位于所述铜金属薄膜或者所述包含铜金属的合金薄膜的两个相反表面的至少之一上。

8、一种薄膜晶体管阵列基板，包括基板、依次形成在所述基板上的栅极、栅极绝缘层、有源层、源极和漏极，所述基板上形成有具有栅极凹槽的第一绝缘层，所述栅极形成于所述栅极凹槽内。

9、如权利要求 8 所述的薄膜晶体管阵列基板，其中，所述栅极绝缘层和有源层上形成有具有源极凹槽和漏极凹槽的第二绝缘层，所述源极、漏极分别设于所述第二绝缘层的源极凹槽和漏极凹槽内。

10、根据权利要求 8 或 9 所述的薄膜晶体管阵列基板，其中，

所述栅极层的厚度与所述栅极凹槽的深度相同。

11、根据权利要求 9 所述的薄膜晶体管阵列基板，其中，

所述源漏极层的厚度与所述源极凹槽和漏极凹槽的深度相同。

12、如权利要求 8-11 任一项所述的薄膜晶体管阵列基板，其中，所述栅极、所述源极和漏极至少之一包括金属层或者金属导电复合层。

13、如权利要求 12 所述的薄膜晶体管阵列基板，其中，所述金属导电复合层包括铜金属薄膜或者包含铜金属的合金薄膜和至少一层金属阻挡层位于所述铜金属薄膜或者所述包含铜金属的合金薄膜的两个相反表面的至少之一上。

14、一种显示装置，包括如权利要求 8-13 任一项所述的薄膜晶体管阵列基板。

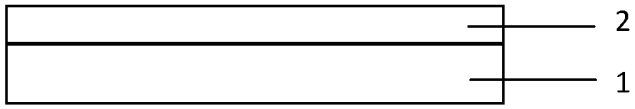

图 1

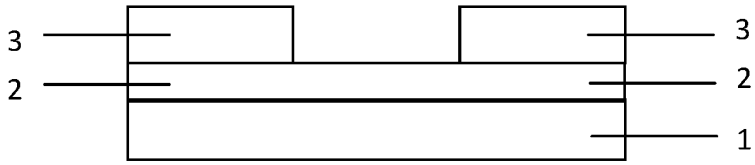

图 2

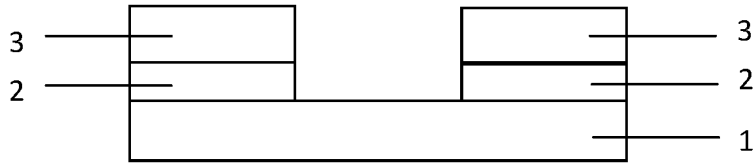

图 3

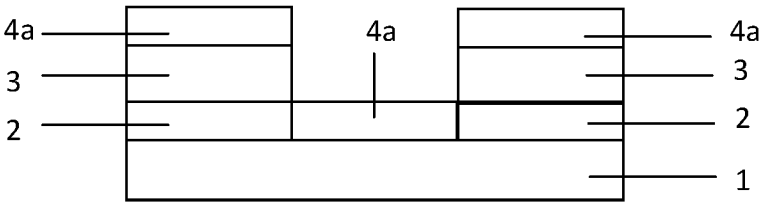

图 4

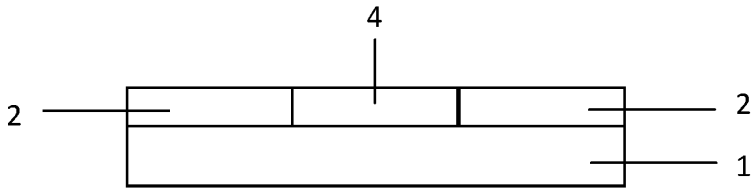

图 5

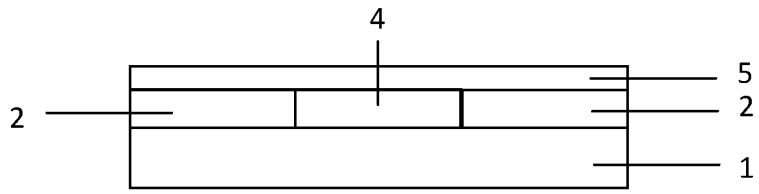

图 **6**

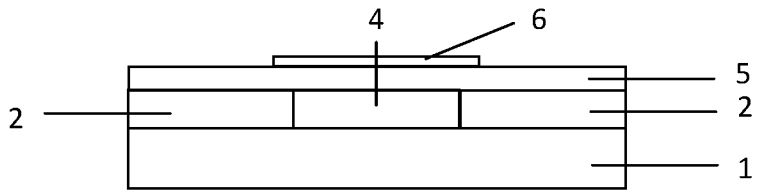

图 **7**

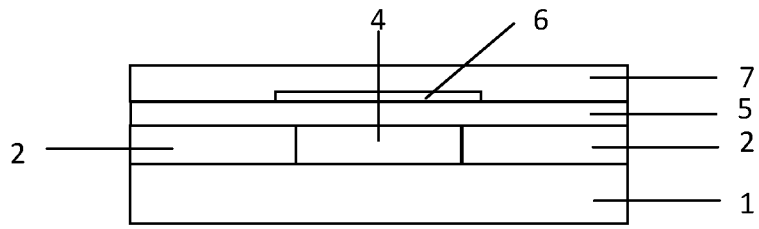

图 **8**

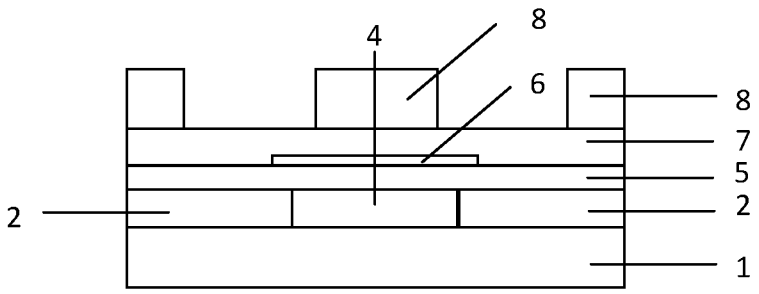

图 **9**

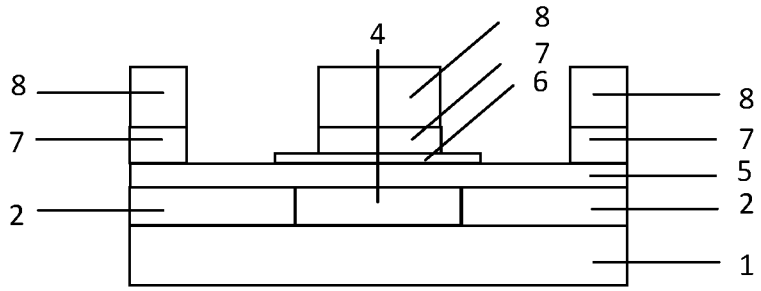

图 **10**

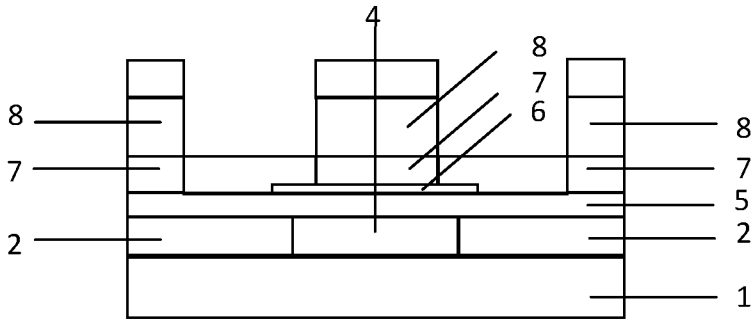

图 **11**

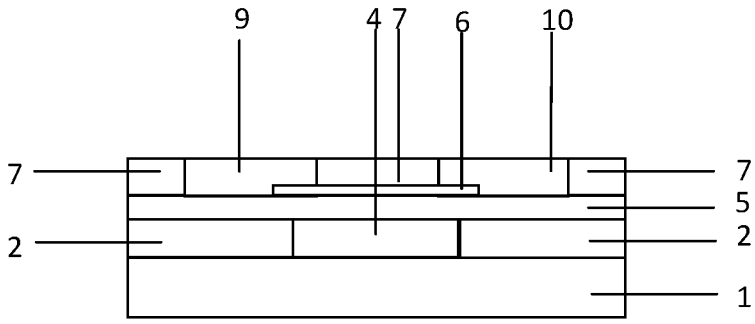

图 **12**

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/078546

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L 27/-; G02F 1/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNKI, IEEE, CNABS: thin film transistor, array substrate, TFT, array panel, gate, trench, groove, lift off, strip

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2009302321 A1 (SAMSUNG ELECTRONICS CO., LTD.), 10 December 2009 (10.12.2009), description, paragraphs 0027-0053, and figures 2 and 3A-3J	1, 8, 10, 12-14
Y	US 2009302321 A1 (SAMSUNG ELECTRONICS CO., LTD.), 10 December 2009 (10.12.2009), description, paragraphs 0027-0053, and figures 2 and 3A-3J	2-7, 9, 11
Y	US 2006046335 A1 (HONEYWELL INT INC.), 02 March 2006 (02.03.2006), description, paragraphs 0030-0047, and figures 4-10	2-7, 9, 11
PX	CN 103646924 A (BOE TECHNOLOGY GROUP CO., LTD.), 19 March 2014 (19.03.2014), claims 1-11, description, paragraphs 0027-0053, and figures 1-12	1-14

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
20 August 2014 (20.08.2014)	**24 September 2014 (24.09.2014)**
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer **WANG, Xiaofeng** Telephone No.: (86-10) **62089918**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/078546

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 2009302321 A1	10 December 2009	KR 20090126589 A	09 December 2009
US 2006046335 A1	02 March 2006	JP 2008511999 A	17 April 2008
		KR 20070061558 A	13 June 2007
		JP 5128947 B2	23 January 2013
		WO 2006028811 A2	16 March 2006
		WO 2006028811 A3	26 May 2006
		US 7527994 B2	05 May 2009
		KR 1078358 B1	31 October 2011
CN 103646924 A	19 March 2014	None	

国际检索报告

国际申请号 PCT/CN2014/078546

A. 主题的分类

H01L 27/12 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L 27/-; G02F 1/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

WPI;EPODOC;CNKI;IEEE;CNABS：薄膜晶体管，阵列基板，栅极，凹槽，沟槽，剥离；TFT, array panel, gate, trench, groove, lift off, strip

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	US 2009302321 A1 (SAMSUNG ELECTRONICS CO LTD) 2009年 12月 10日 (2009-12-10) 说明书第0027段至第0053段，附图2，3A-3J	1, 8, 10, 12-14
Y	US 2009302321 A1 (SAMSUNG ELECTRONICS CO LTD) 2009年 12月 10日 (2009-12-10) 说明书第0027段至第0053段，附图2，3A-3J	2-7, 9, 11
Y	US 2006046335 A1 (HONEYWELL INT INC) 2006年 3月 02日 (2006-03-02) 说明书第0030段至第0047段，附图4-10	2-7, 9, 11
PX	CN 103646924 A (京东方科技集团股份有限公司) 2014年 3月 19日 (2014-03-19) 权利要求第1-11，说明书第0027段至第0053段，附图1-12	1-14

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2014年 8月 20日	2014年 9月 24日

ISA/CN的名称和邮寄地址	受权官员
中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10)62019451	王晓峰 电话号码 (86-10)62089918

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2014/078546

检索报告引用的专利文件			公布日（年/月/日）	同族专利			公布日（年/月/日）
US	2009302321	A1	2009年 12月 10日	KR	20090126589	A	2009年 12月 09日
US	2006046335	A1	2006年 3月 02日	JP	2008511999	A	2008年 4月 17日
				KR	20070061558	A	2007年 6月 13日
				JP	5128947	B2	2013年 1月 23日
				WO	2006028811	A2	2006年 3月 16日
				WO	2006028811	A3	2006年 5月 26日
				US	7527994	B2	2009年 5月 05日
				KR	1078358	B1	2011年 10月 31日
CN	103646924	A	2014年 3月 19日		无		