

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2024年8月2日(02.08.2024)



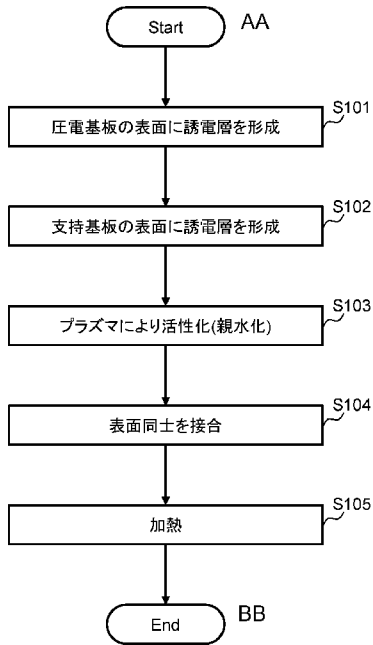
(10) 国際公開番号  
**WO 2024/157663 A1**

- (51) 国際特許分類:  
*H01L 21/02* (2006.01)
- (21) 国際出願番号: PCT/JP2023/045518
- (22) 国際出願日: 2023年12月19日(19.12.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2023-011416 2023年1月27日(27.01.2023) JP
- (71) 出願人: 日本碍子株式会社(NGK INSULATORS, LTD.) [JP/JP]; 〒4678530 愛知県名古屋市瑞穂区須田町2番56号 Aichi (JP).
- (72) 発明者: 山寺 喬紘 (YAMADERA, Takahiro); 〒4678530 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式会社内 Aichi (JP).  
岩間 敬太 (IWAMA, Keita); 〒4678530 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式会社内 Aichi (JP).
- (74) 代理人: 弁理士法人サンネクスト国際特許事務所(SUNNEXT INTERNATIONAL PATENT OFFICE); 〒1400002 東京都品川区東品川二丁目3番12号 シーフォートスクエア センタービルディング16階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,

(54) Title: JOINED BODY MANUFACTURING METHOD AND JOINING METHOD

(54) 発明の名称: 接合体の製造方法および接合方法

図 2



S101 Form dielectric layer on surface of piezoelectric substrate  
S102 Form dielectric layer on surface of support substrate  
S103 Activate (hydrophilize) with plasma  
S104 Join respective surfaces  
S105 Heat  
AA Start  
BB End

(57) Abstract: This joined body manufacturing method comprises: an activation step for activating, with plasma, the surfaces of a first substrate and a second substrate each having a surface in which the main component is SiO<sub>2</sub>; a joining step for joining the activated surfaces of the first substrate and the second substrate at a degree of vacuum of 1-400 mbar; and a heating step for heating the first substrate and the second substrate that have been joined. Accordingly, provided is a manufacturing method and a joining method for a joined body that can



WO 2024/157663 A1

CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO(BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))
- 

achieve both joining strength and reduction in generation of voids.

(57) 要約 :  $\text{SiO}_2$  を主成分とする表面を有する、第 1 の基板および第 2 の基板のそれぞれの表面を、プラズマにより活性化する活性化工程と、第 1 の基板および第 2 の基板の、活性化した表面同士を、1 mbar 以上 400 mbar 以下の真空度にて接合する接合工程と、接合した第 1 の基板および第 2 の基板を加熱する加熱工程と、を含む接合体の製造方法。これにより、ボイドの発生の低減と接合強度とを両立することができる接合体の製造方法、接合方法を提供する。

## 明 細 書

発明の名称：接合体の製造方法および接合方法

### 技術分野

[0001] 本発明は、接合体の製造方法、接合方法に関する。

### 背景技術

[0002] 高性能な半導体素子を実現する目的で、例えば、高抵抗Si/SiO<sub>2</sub>薄膜/Si薄膜からなるSOI基板が広く用いられている。SOI基板を実現するにあたりプラズマ活性化が用いられる。この方法によれば、比較的低温（400℃）で基板を接合することができる。また、圧電デバイスの特性向上を狙い、SOI基板に類似のSi/SiO<sub>2</sub>薄膜/圧電薄膜からなる複合基板が提案されている。

[0003] 特許文献1では、複合ウェーハの製造方法が開示されている。この複合ウェーハの製造方法は、表面から水素原子イオンまたは水素分子イオンを注入し、酸化物単結晶ウェーハの内部にイオン注入層を形成する工程と、酸化物単結晶ウェーハのイオン注入した表面と支持ウェーハの表面の少なくとも一方に表面活性化処理を施す工程と、酸化物単結晶ウェーハのイオン注入した表面と支持ウェーハの表面とを貼り合わせて接合体を得る工程と、接合体を90℃以上であって割れを生じない温度で熱処理する工程と、熱処理した接合体に可視光を照射する工程であって、イオン注入層に沿って剥離し支持ウェーハ上に転写された酸化物単結晶薄膜を得る、工程とを少なくとも含む。

### 先行技術文献

#### 特許文献

[0004] 特許文献1：特開2016-225537号公報

### 発明の概要

#### 発明が解決しようとする課題

[0005] Si基板/SiO<sub>2</sub>薄膜/圧電薄膜の構造の基板を作製するためには、例えば、Si基板に形成したSiO<sub>2</sub>と、圧電材料に形成したSiO<sub>2</sub>とをプラズ

マ活性化し、接合を行う。

そして、アニール処理を行うことで、プラズマ活性により生じたOH基を介して共有結合を形成させ接合強度を向上させる。しかしこのとき、接合界面に過度に水分が存在すると、水分が加熱後にボイドになって発生する虞があり改善の余地がある。一方、接合界面の水分が不足すると、接合強度が不足する。

本発明は、ボイドの発生の低減と接合強度とを両立することができる接合体の製造方法、接合方法を提供することを目的とする。

### 課題を解決するための手段

[0006] 上記の課題を解決するため本発明は、 $\text{SiO}_2$ を主成分とする表面を有する、第1の基板および第2の基板のそれぞれの表面を、プラズマにより活性化する活性化工程と、第1の基板および第2の基板の表面同士を、1 mbar以上400 mbar以下の真空度にて接合する接合工程と、接合した第1の基板および第2の基板を加熱する加熱工程と、をこの順に含む接合体の製造方法を提供するものである。

[0007] また、本発明は、第1の $\text{SiO}_2$ 層と第2の $\text{SiO}_2$ 層のそれぞれの表面を、プラズマにより活性化する活性化工程と、第1の $\text{SiO}_2$ 層とおよび第2の $\text{SiO}_2$ 層の表面同士を、1 mbar以上400 mbar以下の真空度にて接合する接合工程と、接合した第1の $\text{SiO}_2$ 層とおよび第2の $\text{SiO}_2$ 層を加熱し、接合面で生じる水を除去する加熱工程と、をこの順に含む接合方法を提供するものである。

### 発明の効果

[0008] 本発明によれば、ボイドの発生の低減と接合強度とを両立することができる接合体の製造方法、接合方法を提供することができる。

### 図面の簡単な説明

[0009] [図1]本実施の形態の接合体について示した図である。

[図2]接合体1の製造方法について説明したフローチャートである。

[図3] (A) ~ (E) は、図2に示したそれぞれの工程に対する状態を示した

図である。

[図4]実施例1の結果について示した図である。

[図5](A)～(C)は、比較例1～3の結果について示した図である。

[図6]真空度とボイドの数との関係を示した図である。

### 発明を実施するための形態

[0010] 以下、添付図面を参照し、本発明の実施の形態について詳細に説明する。

[0011] <接合体の構成の説明>

図1は、本実施の形態の接合体1について示した図である。

図示する接合体1は、図中上方から、圧電層11aと、誘電層12と、支持基板13とがこの順で積層する構造をなす。

[0012] 圧電層11aは、圧電材料からなる層である。圧電材料は、接合体1が使用される用途に対し選択される。圧電材料は、例えば、 $\text{LiNbO}_3$  (LN) や  $\text{LiTaO}_3$  (LT) であるが、これに限られるものではなく、シリコン (Si)、砒化ガリウム (GaAs)、炭化ケイ素 (SiC)、窒化ガリウム (GaN)、酸化亜鉛 (ZnO)、固溶体セラミックス (PZT) などが適宜選択される。

[0013] 誘電層12は、圧電層11a下に配される層である。本実施の形態では、誘電層12は、 $\text{SiO}_2$ を主成分とする。即ち、誘電層12は、 $\text{SiO}_2$ 膜や  $\text{SiO}_2$ 層であるということもできる。

[0014] 支持基板13は、接合体1全体の支持体となるものである。また、支持基板13は、圧電層11aと誘電層12を介して接合される。支持基板13としては、任意の適切な基板が用いられ得る。支持基板13は、単結晶で構成されてもよく、多結晶で構成されてもよい。また、金属で構成されてもよい。

[0015] 支持基板13を構成する材料としては、好ましくは、シリコン、サイアロン、サファイア、コージェライト、ムライト、ガラス、石英、水晶、アルミナ、SUS、鉄ニッケル合金 (42アロイ) および黄銅からなる群から選択される。支持基板13の厚みとしては、例えば0.2～1mmであるが、こ

れ以外にも任意の適切な厚みが採用され得る。

[0016] 上記シリコンは、単結晶シリコンであってもよく、多結晶シリコンであってもよく、高抵抗シリコンであってもよい。また、支持基板13は、SOI (Silicon on Insulator) であってもよい。

[0017] 代表的には、上記サイアロンは、窒化ケイ素とアルミナとの混合物を焼結して得られるセラミックスであり、例えば、 $Si_{6-w}Al_wO_wN_{8-w}$ で示される組成を有する。具体的には、サイアロンは、窒化ケイ素中にアルミナが混合された組成を有しており、式中のwはアルミナの混合比率を示している。wは、好ましくは0.5以上4.0以下である。

[0018] 代表的には、上記サファイアは $Al_2O_3$ の組成を有する単結晶体であり、上記アルミナは $Al_2O_3$ の組成を有する多結晶体である。アルミナは、好ましくは透光性アルミナである。

[0019] 代表的には、上記コーージェライトは、 $2MgO \cdot 2Al_2O_3 \cdot 5SiO_2$ の組成を有するセラミックスであり、上記ムライトは、 $3Al_2O_3 \cdot 2SiO_2 \sim 2Al_2O_3 \cdot SiO_2$ の範囲の組成を有するセラミックスである。

[0020] <デバイス>

図示する接合体1の構造は、種々のデバイスの構造として用いることができる。デバイスとしては、例えば、高周波デバイス、パワー半導体、半導体レーザ、表面弾性波フィルタ (SAW (Surface Acoustic Wave) フィルタ)、薄膜ピエゾMEMS (Micro Electro Mechanical Systems) 等が挙げられる。

[0021] <接合体1の製造方法の説明>

次に、接合体1の製造方法について説明する。

図2は、接合体1の製造方法について説明したフローチャートである。また、図3(A)～(E)は、図2に示したそれぞれの工程に対する状態を示した図である。

まず、圧電材料基板11を用意し、圧電材料基板11の表面に誘電層12aを形成する(ステップ101)。また、支持基板13を用意し、支持基板

13の表面に誘電層12bを形成する(ステップ102)。ステップ101およびステップ102により、圧電材料基板11や支持基板13の表面に誘電層12a、12bを形成する(誘電層形成工程:図3(A))。なお、ステップ101、102は、順番が入れ替わってもよい。またここで、「表面」は、圧電材料基板11や支持基板13の主表面であり、側面ではない。

[0022] 本実施の形態で、誘電層12aを形成した圧電材料基板11は、 $\text{SiO}_2$ を主成分とする表面(表面層)を有する第1の基板の一例である。さらに、誘電層12bを形成した支持基板13は、 $\text{SiO}_2$ を主成分とする表面(表面層)を有する第2の基板の一例である。またこの場合、第1の基板は、圧電材料基板11に $\text{SiO}_2$ を成膜したものであり、第2の基板は、支持基板13に $\text{SiO}_2$ を成膜したものであるということもできる。

[0023] 誘電層12a、12bは、 $\text{SiO}_2$ を主成分とする。誘電層12a、12bは、後の工程で接合することで一体化し、 $\text{SiO}_2$ を主成分とする誘電層12となる。誘電層12a、12bは、反応性スパッタリング装置を用いた反応性スパッタリングにより形成することができる。具体的には、反応性スパッタリング装置内に圧電材料基板11や支持基板13を配置する。また、反応性スパッタリング装置内にシリコン(Si)からなるターゲットを配置する。さらに、反応性スパッタリング装置内に、アルゴン(Ar)ガスと、酸素ラジカルを導入する。そして、ターゲットを構成するシリコンをスパッタ電源によりスパッタリングし、圧電材料基板11や支持基板13の上にシリコン膜を付け、それを酸素ラジカルにより酸化することで、酸化シリコン( $\text{SiO}_2$ )膜にする。これにより、圧電材料基板11や支持基板13の表面に、 $\text{SiO}_2$ を主成分とする誘電層12a、12bを形成することができる。

なお、誘電層12a、12bを研磨し、平坦化することもできる。これにより、後の工程で接合する際に、接合強度が向上する。

[0024] 次に、誘電層12a、12bのそれぞれの表面を、プラズマにより活性化(ステップ103:活性化工程)(図3(B))。プラズマとしては、 $\text{N}_2$ プラズマを用いることができる。これにより、図3(C)に示すように、

誘電層12a、12bを構成するSiO<sub>2</sub>が活性化し、親水性の官能基としてヒドロキシ基(OH基)が生成される。よってこの工程は、誘電層12a、12bのそれぞれの表面を、プラズマにより親水化する親水化工程であると捉えることもできる。

また、活性化工程は、圧電材料基板11および支持基板13のそれぞれの表面に対するプラズマの放電出力が、30~100Wであることが好ましい。プラズマの放電出力が、30W以上であると、プラズマがより安定してヒドロキシ基が十分に生成され、この後の工程における接合強度がより向上する。一方、プラズマの放電出力が、100Wを超えてもプラズマの反射波が大きくなり活性化の度合いは変わらず、さらなる接合強度の向上は見込めないことから、効率性の観点から100W以下であることが好ましい。

[0025] さらに、活性化工程後の誘電層12a、12bの表面同士を接合する(ステップ104:接合工程)(図3(D))。接合は、例えば、誘電層12a、12bの表面同士を接触させ、予め定められた圧力で押圧することで行う。これにより、圧電材料基板11と支持基板13とは、誘電層12a、12bを介し接合される。

またこのとき1mbar以上400mbar以下の真空度にて接合を行う。なおこれは、1mbar以上400mbar以下の大気中にて接合を行う、ということもできる。これにより、ボイドの発生の低減と接合強度とを両立することができる接合体1を製造することができる。真空度が1mbar未満であると、接合強度が不足しやすくなる。一方、真空度が400mbarを超えると、ボイドが過度に発生しやすくなる。

また、接合工程の真空時間は、30~120秒間であることが好ましい。接合工程の真空時間が30秒以上であると、上述の真空度によるOH基の量の制御がしやすくなるため、好ましい十分な接合強度が確保される。また、真空時間が120秒以下であると、ウエハ表面に付着するパーティクルも抑制されるため、好ましい。

[0026] そして、接合した圧電材料基板11と支持基板13とを加熱する(ステッ

プ105：加熱工程）（図3（E））。加熱は、例えば、接合した圧電材料基板11と支持基板13とをオーブン等の加熱装置に入れ、予め定められた温度、時間にて行う。加熱により誘電層12a、12bの表面に生成したヒドロキシ基が共有結合する。そして、誘電層12a、12bは、一体化して誘電層12となる。これにより、圧電材料基板11と支持基板13とは、誘電層12を介し強固に接合される。またこのとき、 $[Si-OH] + [OH + Si] \rightarrow [Si-O-Si] + H_2O$ の反応が生じ、水（ $H_2O$ ）が生成される。この水は、誘電層12外に放出されるが、水が過度に生成すると、ボイド（Void）として誘電層12内に残存する。

なお、加熱工程は、接合した圧電材料基板11と支持基板13とをアニール処理する工程（アニール工程）であると捉えることもできる。

[0027] また、加熱した後の圧電材料基板11や支持基板13を研削する工程を設けてもよい（研削工程）。本実施の形態では、圧電材料基板11を研削して薄膜化することで、図1で示した圧電層11aを形成する。なお、圧電材料基板11や支持基板13のエッジを研削してもよい。以上の工程により、接合体1が製造できる。

## 実施例

[0028] （実施例1）

圧電材料基板11として、厚さが0.25mmで両面が鏡面に研磨された42YカットのブラックLiTaO<sub>3</sub>（LT）基板を用意した。また、支持基板13として、厚みが0.23mmの高抵抗（ $\geq 2k\Omega \cdot cm$ ）Si基板を用意した。

次に、LT基板及びSi基板上に、誘電層12aおよび誘電層12bとして、SiO<sub>2</sub>膜をそれぞれ0.5 $\mu m$ 成膜し（誘電層形成工程）、その表面をCMP（Chemical Mechanical Polishing：化学機械研磨）により約0.1 $\mu m$ 研磨し平坦化した。

LT基板およびSi基板のSiO<sub>2</sub>膜表面をそれぞれ放電出力100W（LT基板側）、65W（Si基板側）のN<sub>2</sub>プラズマで活性化した後に（活性化

工程)、所定の真空度にて接合した(接合工程)。このときの接合室内の真空度は30.2 mbarであった。また、接合工程における真空時間は、120秒であった。

接合強度を高める目的で、接合した基板を130℃のオーブンに投入し、4時間加熱した(加熱工程)。オーブンから取り出した接合基板のLT面を研削加工、研磨加工により1μmまで薄化した。

これにより、接合体1を製造し、高解像度の外観検査装置でウエハ全面を確認した。

[0029] 結果を図4に示す。

図4に示すようにボイドの発生はなく、また接合強度も十分であった。

[0030] (比較例1)

LT基板およびSi基板のSiO<sub>2</sub>膜表面を接合するときの真空度を1013 mbar(1気圧)とした以外は、実施例1と同様の方法で接合体1を製造した。そして、実施例1と同様の方法にて観察を行った。

[0031] 結果を図5(A)に示す。

図5(A)に示すように、過剰な水分が加熱後にボイドVとなって外周付近に発生しているのがわかる。なお接合強度は十分であった。これは、真空度が高すぎることで、接合界面に水分が過剰に残存したためと考えられる。

[0032] (比較例2)

LT基板およびSi基板のSiO<sub>2</sub>膜表面を接合するときの真空度を0.16 mbarとした以外は、実施例1と同様の方法で接合体1を製造した。そして、実施例1と同様の方法にて観察を行った。

[0033] 結果を図5(B)に示す。

図5(B)に示すように、接合界面の水分が不足して、接合強度不足により剥離Hが発生した。これは、真空度が低すぎることで、接合界面に残存する水分が不足し、共有結合を行うOH基が不足したためと考えられる。また、比較例2についても、ウエハ全体においてボイドが発生していた。

[0034] (比較例3)

LT基板およびSi基板のSiO<sub>2</sub>膜表面を接合するときの真空度を0.0001mbarとした以外は、実施例1と同様の方法で接合体1を製造した。そして、実施例1と同様の方法にて観察を行った。

[0035] 結果を図5(C)に示す。

図5(C)に示すように、接合界面の水分が非常に少なく、接合強度が著しく低いことが原因で多数の剥離Hが発生した。これは、比較例2に対し真空度がさらに低くなることで、接合界面に残存する水分がさらに不足し、共有結合を行うOH基がさらに不足したためと考えられる。また、比較例3についても、ウェハ全体においてボイドが発生していた。

[0036] このように、ボイドの数および接合強度は、接合工程での真空度に依存することがわかる。

また、LT基板およびSi基板のSiO<sub>2</sub>膜表面をそれぞれN<sub>2</sub>プラズマで活性化するときの条件、および接合時の真空時間および真空度をさらに変更し、接合体1を製造した。

以下の表1に変更した条件を示す。ここでは、活性化時におけるLT基板側のプラズマ放電出力（プラズマパワー（上））、Si基板側のプラズマ放電出力（プラズマパワー（下））、接合時の真空時間、真空度を変更したことを示す。そして、それぞれの条件において、ボイドの数を算出した。なお、ボイドの数は、直径150mmのウェハ全体での個数である。

ボイドが過度に存在するとデバイスとしては不良となる。ここでは、ボイドの数が500個以下の場合を合格とし、500個を超える場合を不合格とした。ボイドの数をボイド数として以下の表1に示す。

[0037]

[表1]

	プラズマ パワー(上)	プラズマ パワー(下)	接合時の 真空時間	接合時の 真空度	ポイド数
No	[W]	[W]	[sec]	[mbar]	
1	100	65	120	30.2	144
2	30	100	30	1.41	404
3	100	100	70.5	1000	972
4	68.5	100	30	269	10
5	100	44	79.5	12.6	9
6	65	72	70.5	1.41	40
7	58	100	120	12.6	35
8	100	79	30	1.41	96
9	68.5	30	30	1.41	142
10	30	58	30	1000	599
11	30	30	120	30.2	14
12	61.5	68.5	75	12.6	19
13	75.5	65	120	1000	913
14	61.5	68.5	75	8.13	69
15	30	30	48	1.41	241
16	30	68.5	120	0.16	2177
17	100	100	120	0.16	1463
18	93	30	120	0.16	1737
19	30	100	97.5	1000	1046

[0038] 表1で、No. 1~2、4~9、11~12、14~15について、合格

となり、他は不合格となった。以上の結果より、ボイドの数は、主に真空度に依存することがわかる。

[0039] 図6は、真空度とボイドの数との関係を示した図である。

図6で横軸は、真空度を表し、縦軸は、ボイドの数を表す。そして所定の真空度に対するボイドの数は、主に点線で挟まれた領域に入ることを示す。

図示するように、接合時の真空度が1 m b a r以上4 0 0 m b a r以下の場合に、ボイドの数が5 0 0個以下の範囲に収まる。一方、真空度が1 m b a r未滿および4 0 0 m b a rを超える場合は、ボイドの数が5 0 0個を超えやすくなる。つまり、上記真空度の雰囲気下で接合することにより接合界面の水分量を適正化することができる。接合時に上記真空度の雰囲気下により接合界面に吸着している水分を減らし、加熱後のボイドを抑制する。一方で接合強度を担保するために必要な水分は保たれた真空度とする。

[0040] 以上の結果により、接合工程の真空度は、加熱工程の後の、L T基板とS i基板との接合強度、および接合面に発生するボイドの程度により決めることが好ましい。

また、活性化工程は、加熱工程の後の、接合強度およびボイドの程度により、第1の基板および第2の基板のそれぞれの表面に対するプラズマの放電出力を決めることが好ましい。

[0041] なお、上述した工程は、接合体1の製造方法であるとして説明を行なったが、2つのS i O<sub>2</sub>層の接合方法であると捉えることもできる。つまり、第1のS i O<sub>2</sub>層（上述した例では、誘電層1 2 a）と第2のS i O<sub>2</sub>層（上述した例では、誘電層1 2 b）のそれぞれの表面を、プラズマにより活性化する活性化工程と、第1のS i O<sub>2</sub>層とおよび第2のS i O<sub>2</sub>層の表面同士を、1 m b a r以上4 0 0 m b a r以下の真空度にて接合する接合工程と、接合した第1のS i O<sub>2</sub>層とおよび第2のS i O<sub>2</sub>層を加熱し、接合面で生じる水を除去する加熱工程と、をこの順に含む接合方法として捉えることもできる。

[0042] 以上、本実施の形態について説明したが、本発明の技術的範囲は上記実施

の形態に記載の範囲には限定されない。上記実施の形態に、種々の変更または改良を加えたものも、本発明の技術的範囲に含まれることは、特許請求の範囲の記載から明らかである。

### 符号の説明

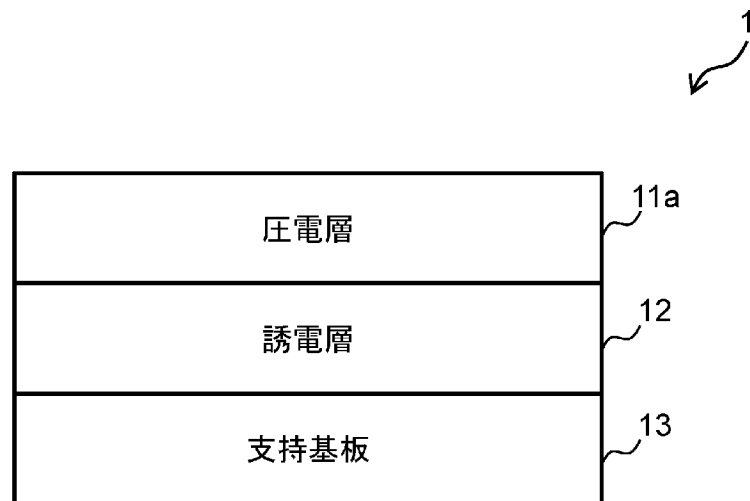
[0043] 1…接合体、11…圧電材料基板、11a…圧電層、12、12a、12b…誘電層、13…支持基板、V…ボイド、H…剥離

## 請求の範囲

- [請求項1]  $\text{SiO}_2$ を主成分とする表面を有する、第1の基板および第2の基板のそれぞれの前記表面を、プラズマにより活性化する活性化工程と、  
、  
前記第1の基板および前記第2の基板の前記表面同士を、1 m b a r以上4 0 0 m b a r以下の真空度にて接合する接合工程と、  
接合した前記第1の基板および前記第2の基板を加熱する加熱工程と、  
をこの順に含む接合体の製造方法。
- [請求項2] 前記接合工程の真空時間は、30～120秒間である請求項1に記載の接合体の製造方法。
- [請求項3] 前記活性化工程は、前記第1の基板および前記第2の基板のそれぞれの前記表面に対する前記プラズマの放電出力が、30～100Wである請求項2に記載の接合体の製造方法。
- [請求項4] 加熱した後の前記第1の基板を研削する研削工程をさらに含む請求項1～3のいずれか1項に記載の接合体の製造方法。
- [請求項5] 前記第1の基板は、圧電材料基板に $\text{SiO}_2$ を成膜したものであり、前記第2の基板は、支持基板に $\text{SiO}_2$ を成膜したものである請求項1～3のいずれか1項に記載の接合体の製造方法。
- [請求項6] 第1の $\text{SiO}_2$ 層と第2の $\text{SiO}_2$ 層のそれぞれの表面を、プラズマにより活性化する活性化工程と、  
前記第1の $\text{SiO}_2$ 層とおよび前記第2の $\text{SiO}_2$ 層の前記表面同士を、1 m b a r以上4 0 0 m b a r以下の真空度にて接合する接合工程と、  
接合した前記第1の $\text{SiO}_2$ 層とおよび前記第2の $\text{SiO}_2$ 層を加熱し、接合面で生じる水を除去する加熱工程と、  
をこの順に含む接合方法。

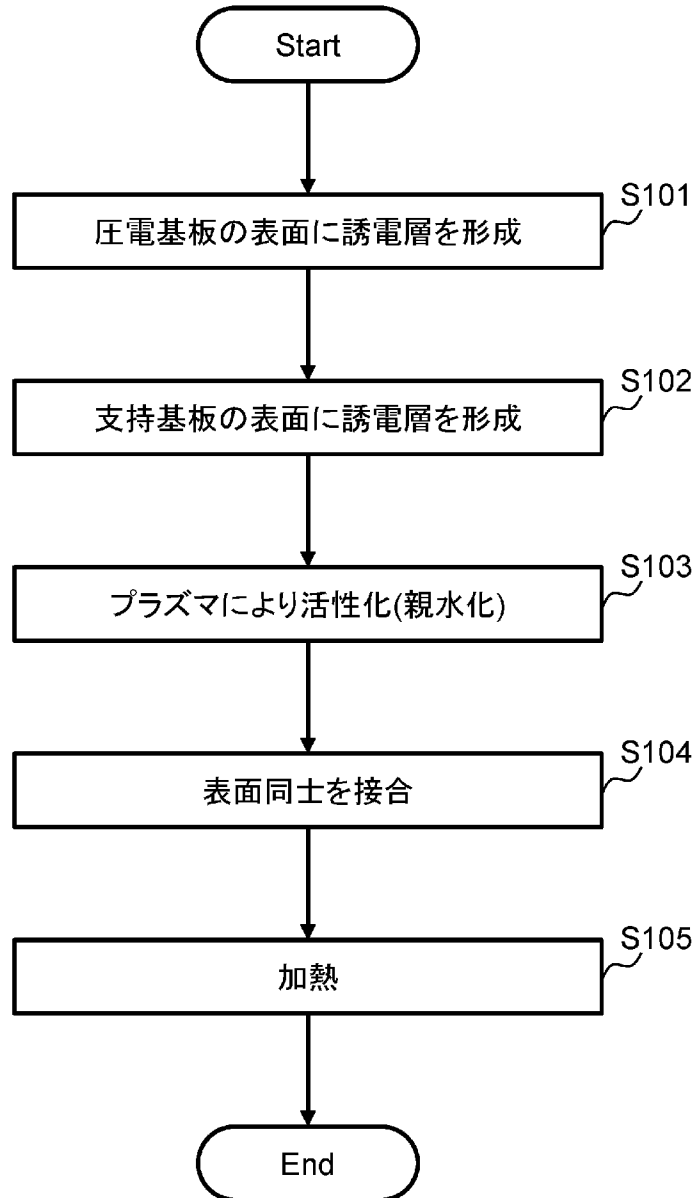
[図1]

図 1



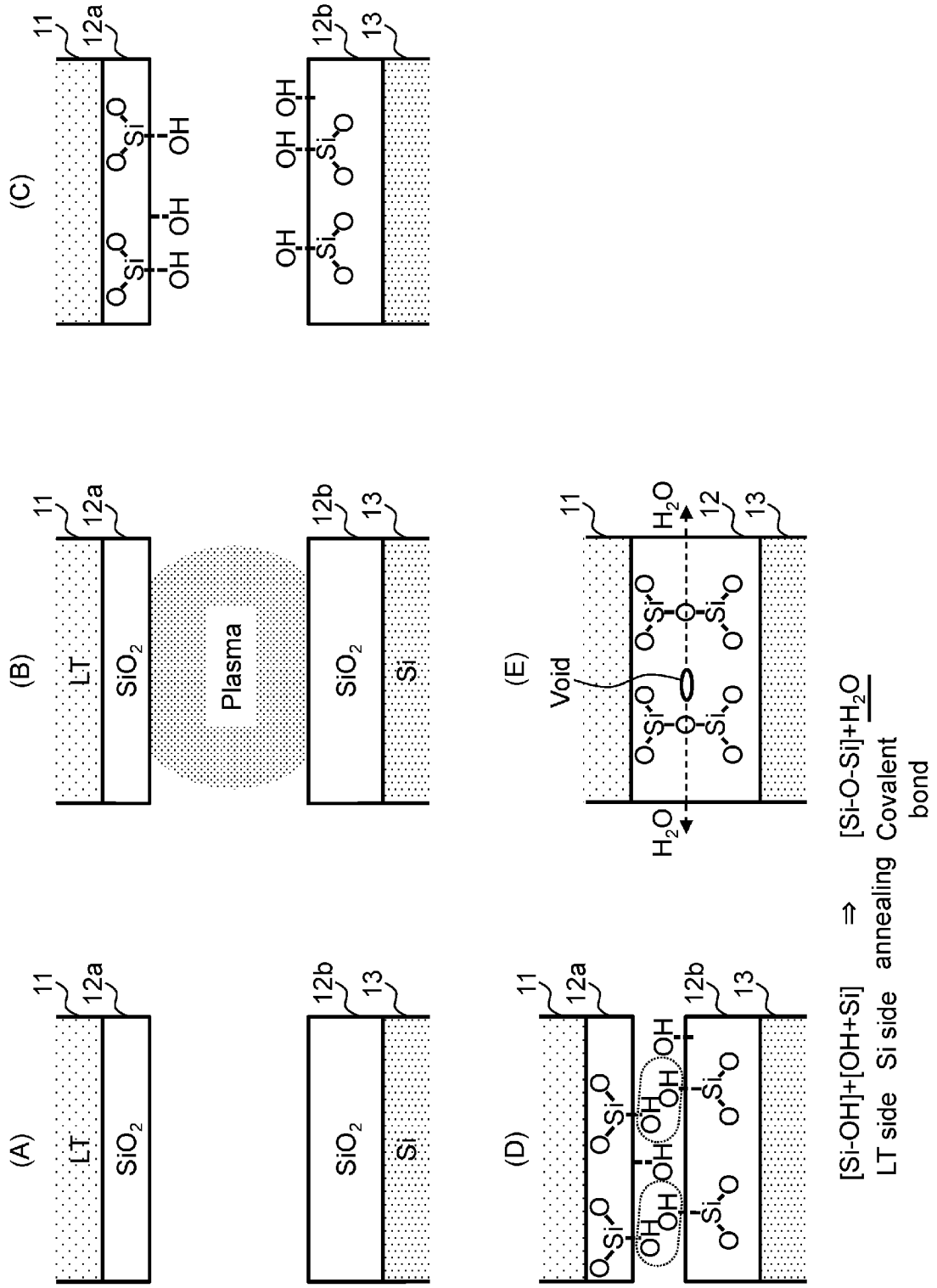
[図2]

図 2



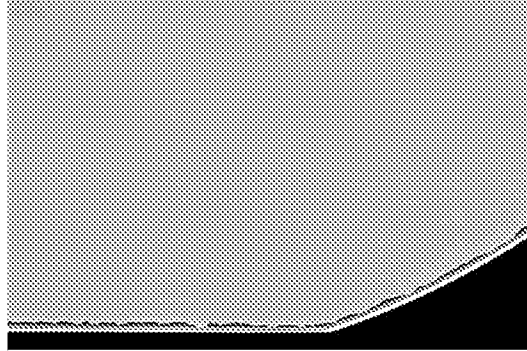
[図3]

[図3]



[図4]

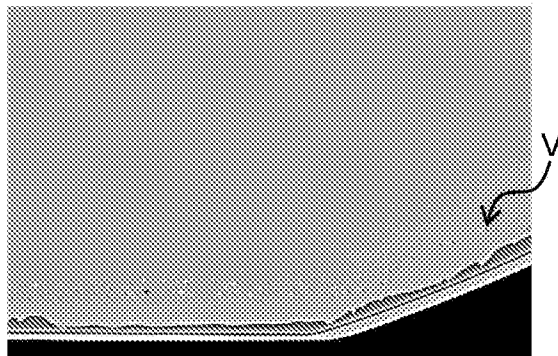
図 4



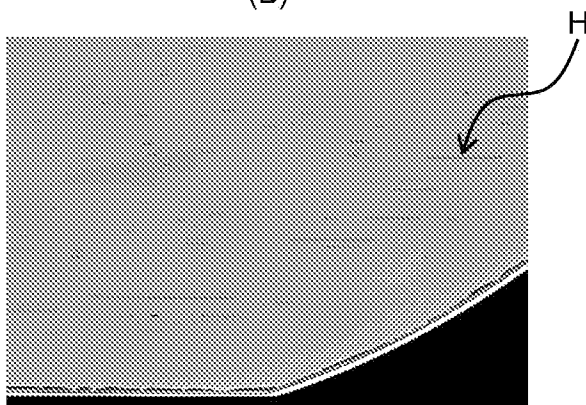
[図5]

図 5

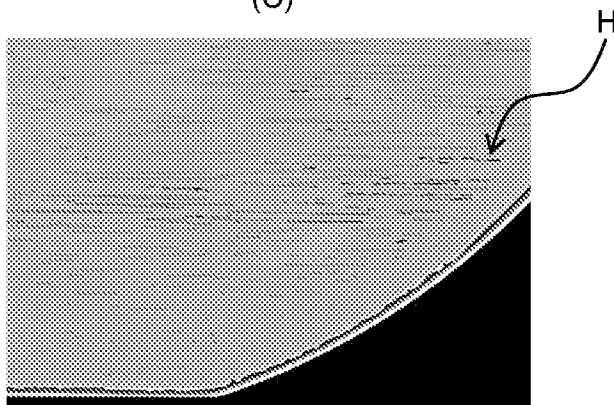
(A)



(B)

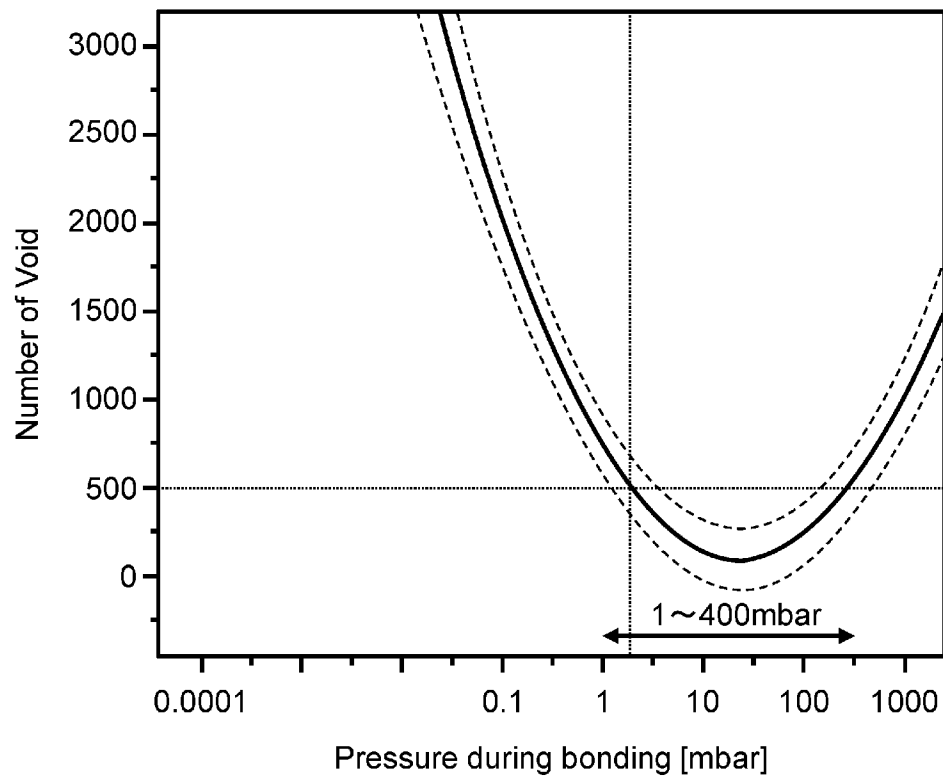


(C)



[図6]

図 6



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/045518

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<b>H01L 21/02</b> (2006.01)i FI: H01L21/02 B		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H01L21/02		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2010-149180 A (S.O.I. TEC SILICON ON INSULATOR TECHNOLOGIES) 08 July 2010 (2010-07-08)	1-5
Y	paragraphs [0013], [0021]-[0033], fig. 1a-1g	6
Y	JP 2016-171307 A (DENSO CORPORATION) 23 September 2016 (2016-09-23)	6
A	paragraphs [0018]-[0021], [0030]-[0038], fig. 6, 8, 10	1-5
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>05 March 2024</b>		Date of mailing of the international search report <b>19 March 2024</b>
Name and mailing address of the ISA/JP <b>Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan</b>		Authorized officer  Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No. <b>PCT/JP2023/045518</b>
---



Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2010-149180 A	08 July 2010	US 2010/0155882 A1 paragraphs [0016], [0022]- [0034], fig. 1a-1g	
		EP 2200077 A1	
		CN 101764052 A	
		KR 10-2010-0073974 A	
		TW 201024090 A	
-----			
JP 2016-171307 A	23 September 2016	US 2018/0033680 A1 paragraphs [0032]-[0035], [0044]-[0052], fig. 6, 8, 10	
		WO 2016/143282 A1	
-----			

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 21/02(2006.01)i FI: H01L21/02 B		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L21/02 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2024年 日本国実用新案登録公報 1996-2024年 日本国登録実用新案公報 1994-2024年		
国際調査でを使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2010-149180 A (エス、オー、アイ、テック シリコン オン インシュレーター テクノロジーズ) 08.07.2010 (2010-07-08) 段落 0013、0021-0033、図 1a-1g	1-5
Y		6
Y	JP 2016-171307 A (株式会社デンソー) 23.09.2016 (2016-09-23) 段落 0018-0021、0030-0038、図 6、8、10	6
A		1-5
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	国際調査報告の発送日	
05.03.2024	19.03.2024	
名称及びあて先	権限のある職員（特許庁審査官）	
日本国特許庁 (ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	堀江 義隆 5F 9172  電話番号 03-3581-1101 内線 3516	

国際調査報告  
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/045518

引用文献			公表日	パテントファミリー文献			公表日
JP	2010-149180	A	08.07.2010	US	2010/0155882	A1	
					段落0016、0022-0034、  1a-1g		
				EP	2200077	A1	
				CN	101764052	A	
				KR	10-2010-0073974	A	
				TW	201024090	A	
-----							
JP	2016-171307	A	23.09.2016	US	2018/0033680	A1	
					段落0032-0035、0044-0052、  6、8、10		
				WO	2016/143282	A1	
-----							