

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY PATENTU TYMCZASOWEGO

109 656

Patent tymczasowy dodatkowy
do patentu _____

Zgłoszono: 31.05.78 (P. 207294)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 09.04.79

Opis patentowy opublikowano: 30.04.1981

Int. Cl.³ H03K 13/02

CL. 1.1. GPAR 19/26

Urząd Patentowy
Polskiej Rzeczypospolitej Ludowej

Twórca wynalazku: Leszek Mulka

Uprawniony z patentu tymczasowego: Instytut Komputerowych Systemów Automatyki
i Pomiarów
Wrocław (Polska)

Układ sterujący integracyjnego przetwornika analogowo-cyfrowego

Przedmiotem wynalazku jest układ sterujący integracyjnego przetwornika analogowo-cyfrowego, mający zastosowanie w urządzeniach automatyki i aparaturze kontrolno-pomiarowej, w szczególności zaś w przetwornikach analogowo-cyfrowych z podwójnym całkowaniem.

Stan techniki. Znany jest z polskiego zgłoszenia patentowego nr P. 163824 układ sterujący integracyjnego woltomierza cyfrowego składający się z generatora zegarowego, z licznika, bramki, układu startowego, z przerzutnika bistabilnego oraz z układu stopu i polaryzacji. Generator zegarowy jest połączony z bramką licznika i z przerzutnikiem poprzez układ startowy, natomiast przerzutnik jest połączony z układem stopu i polaryzacji, ten zaś z kolei jest połączony z licznikiem i z bramką licznika.

W układzie według wynalazku wykorzystano generator zegarowy raz jako źródło impulsów zliczanych przez licznik w okresie pomiarowym, drugi raz jako źródło impulsów dostarczanych do układu startowego współpracującego z monostabilnym przerzutnikiem narzucającym cykl pracy układu sterowania.

Z innego rozwiązania według polskiego zgłoszenia patentowego nr P. 189141 znany jest układ fazujący zwłaszcza do przetworników analogowo-cyfrowych, zawierający na wejściu układ przetwarzania i logiki, połączony jednocześnie z wejściem programującym przerzutnika fazującego początek liniowego rozładowania oraz z pierwszym wejściem bramki logicznej, a także z wejściem ustawiającym przerzutnika fazującego koniec liniowego rozładowania. Wyjście tego ostatniego jest połączone z pierwszym wejściem bramki przepuszczającej, zaś drugie jej wejście jest połączone z wyjściem generatora impulsów zegarowych. Wyjście wspomnianej bramki jest połączone z wejściem zegarowym pierwszego przerzutnika oraz z drugim wejściem bramki logicznej, której wyjście jest połączone z wejściem zegarowym przerzutnika fazującego koniec liniowego rozładowania. Wyjście pierwszego przerzutnika rejestru wyniku jest połączone z wejściem ustawiającym przerzutnika fazującego i wejściem drugiego przerzutnika.

Znany jest także z innego polskiego zgłoszenia patentowego nr P. 151940 automatyczny układ synchronizowania faz dwóch dowolnych, okresowych sekwencji impulsów posiadający przesuwany rejestr, do którego doprowadza się impulsy fazowane, połączony z wejściem jednego detektora fazy i wejściem detektora błędów dołączonego do detektora błędów systematycznych, który steruje przesuwany rejestr, przy czym do drugiego

wejścia detektora błędów i wejścia drugiego detektora fazy są doprowadzone impulsy fazujące, ponadto drugie wejścia obu detektorów fazy są połączone z generatorem impulsów zegarowych, a ich wyjścia są doprowadzone do całkowitego wzmacniacza operacyjnego sterującego fazą impulsów zegarowych.

Istota wynalazku. W układzie według wynalazku jedno wyjście przesuwne rejestru jest połączone z blokiem licznika, połączonego z kolei z jednym wejściem układu logicznego, zaś drugie wyjście tego rejestru poprzez różniczkujący układ jest połączone z drugim wejściem układu logicznego połączonego zwrotnie z kasującym wejściem przesuwne rejestru. W odniesieniu do znanego stanu techniki wprowadzenie do układu według wynalazku rejestru przesuwne pozwala na uzyskanie w łatwy sposób synfazowości procesu zliczania i integracji, co jest niezbędne dla otrzymania dużej odporności przetwornika na zakłócenia. Zastosowanie zaś rejestru przesuwne w postaci układu scalonego pozwala na uproszczenie konstrukcji układu przetwornika.

Objaśnienie rysunku. Przedmiot wynalazku jest uwidoczniony w przykładzie wykonania na rysunku przedstawiającym schemat blokowy układu.

Przykład realizacji wynalazku. Układ sterujący integracyjnego przetwornika analogowo-cyfrowego, zawiera przesuwne rejestry 1 zbudowany z bistabilnych przerzutników, którego jedno wejście jest połączone z układem startowym 2, a drugie z fazującym układem 3. Przesuwne rejestry 1 jest połączony jednym wyjściem z blokiem licznika 4 połączonym z generatorem impulsów zegarowych 5 oraz z jednym wejściem układu logicznego 6 sprzężonego kolejno z integratorem 7.

Drugim wyjściem przesuwne rejestry 1 poprzez różniczkujący układ 8 jest połączony z drugim wejściem układu logicznego 6 i zwrotnie z kasującym wejściem przesuwne rejestru 1.

Działanie układu. Sygnał z układu startowego 2 rozpoczyna przełączanie komórek przesuwne rejestru 1 synchronicznie z sygnałami z układu fazującego 3, synfazowymi z napięciem sieci zasilającej. Na wyjściach przesuwne rejestru 1 otrzymuje się również sygnały synfazowe. Sygnał z jednego wyjścia przesuwne rejestru 1 doprowadzony do bloku licznika 4, powoduje rozpoczęcie zliczania (przez licznik) impulsów z generatora 5. Sygnał z drugiego wyjścia przesuwne rejestru 1 po zróżniczkowaniu w różniczkującym układzie 8 zmienia stan układu logicznego 6, który z kolei steruje integratorem 7 powodując jego ładowanie. Impuls wyjściowy z bloku licznika 4 ponownie zmienia stan układu logicznego 6, który kolejno steruje rozładowaniem integratora 7. Całkowite rozładowanie tego integratora ustawia układ logiczny 6 w stan początkowy, co powoduje skasowanie przesuwne rejestru 1 i blokadę bloku licznika 4 dla impulsów zegarowych z generatora 5.

Zastrzeżenie patentowe

Układ sterujący integracyjnego przetwornika analogowo-cyfrowego, zawierający przesuwne rejestry, którego jedno wejście jest połączone z układem startowym, a drugie z układem fazującym, oraz układ logiczny sprzężony z integratorem, a ponadto blok licznika połączony z generatorem impulsów zegarowych, z n a m i e n n y t y m , że jedno wyjście przesuwne rejestru (1) jest połączone z blokiem licznika (4) z kolei połączonym z jednym wejściem układu logicznego (6), zaś drugie wyjście tego rejestru poprzez różniczkujący układ (8) jest połączone z drugim wejściem układu logicznego (6) połączonego zwrotnie z kasującym wejściem przesuwne rejestru (1).

