

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5298691号
(P5298691)

(45) 発行日 平成25年9月25日(2013.9.25)

(24) 登録日 平成25年6月28日(2013.6.28)

(51) Int.Cl.

F 1

H01L 29/12 (2006.01)
H01L 29/78 (2006.01)H01L 29/78 652T
H01L 29/78 653A
H01L 29/78 652F
H01L 29/78 652K

請求項の数 9 (全 17 頁)

(21) 出願番号

特願2008-198351 (P2008-198351)

(22) 出願日

平成20年7月31日 (2008.7.31)

(65) 公開番号

特開2010-40564 (P2010-40564A)

(43) 公開日

平成22年2月18日 (2010.2.18)

審査請求日

平成23年3月30日 (2011.3.30)

(73) 特許権者 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(74) 代理人 100064746

弁理士 深見 久郎

(74) 代理人 100085132

弁理士 森田 俊雄

(74) 代理人 100083703

弁理士 仲村 義平

(74) 代理人 100096781

弁理士 堀井 豊

(74) 代理人 100098316

弁理士 野田 久登

(74) 代理人 100109162

弁理士 酒井 將行

最終頁に続く

(54) 【発明の名称】炭化ケイ素半導体装置およびその製造方法

(57) 【特許請求の範囲】

【請求項 1】

{0001}面に対して50°以上65°以下の範囲内で傾いている結晶面からなる側壁を備えた溝を表面に有する炭化ケイ素からなる半導体層と、

前記溝の前記側壁に接触するように形成された絶縁膜とを備え、

前記溝の前記側壁と前記絶縁膜との界面から10nm以内の領域における窒素濃度の最大値が $1 \times 10^{21} \text{ cm}^{-3}$ 以上であって、

前記溝の前記側壁内において<-2110>方向に直交する方向±10°の範囲内にチャネル長方向を有する、炭化ケイ素半導体装置。

【請求項 2】

第1導電型の炭化ケイ素からなる基板と、

前記基板上に形成され、前記基板よりも低濃度の第1導電型不純物を含み、{0001}面に対して50°以上65°以下の範囲内で傾いている結晶面からなる側壁を備えた溝を表面に有する第1導電型の炭化ケイ素からなる半導体層と、

前記溝の前記側壁に形成された第2導電型不純物拡散層と、

前記半導体層の表面内に形成された第1導電型不純物拡散層と、

前記溝の前記側壁に接触するように形成された絶縁膜と、

前記半導体層の前記表面の前記絶縁膜の形成部分以外の領域の少なくとも一部に接触するように形成されたソース電極と、

前記絶縁膜上に形成されたゲート電極と、

10

20

前記基板の前記半導体層の形成側と反対側の表面に形成されたドレイン電極とを備え、前記溝の前記側壁と前記絶縁膜との界面から 10 nm 以内の領域における窒素濃度の最大値が $1 \times 10^{21} \text{ cm}^{-3}$ 以上であって、

前記溝の前記側壁内において < -2110 > 方向に直交する方向 $\pm 10^\circ$ の範囲内にチャネル長方向を有する、炭化ケイ素半導体装置。

【請求項 3】

前記ソース電極の表面がストライプ状であることを特徴とする、請求項 2 に記載の炭化ケイ素半導体装置。 10

【請求項 4】

前記ソース電極の表面がハニカム状であることを特徴とする、請求項 2 に記載の炭化ケイ素半導体装置。 10

【請求項 5】

前記溝の前記側壁は、{03-38}面に対して $\pm 5^\circ$ の範囲内で傾いている結晶面からなることを特徴とする、請求項 1 から 4 のいずれかに記載の炭化ケイ素半導体装置。 20

【請求項 6】

炭化ケイ素からなる半導体層の表面に{0001}面に対して 50° 以上 65° 以下の範囲内で傾いている結晶面からなる側壁を有する溝を形成する工程と、

前記溝の前記側壁内において < -2110 > 方向に直交する方向 $\pm 10^\circ$ の範囲内にチャネル長方向が形成されるように前記溝の前記側壁に接触する絶縁膜を形成する工程と、

前記溝の前記側壁と前記絶縁膜との界面から 10 nm 以内の領域における窒素濃度の最大値が $1 \times 10^{21} \text{ cm}^{-3}$ 以上となるように窒素濃度を調整する工程とを含む、炭化ケイ素半導体装置の製造方法。 20

【請求項 7】

前記半導体層に含まれる欠陥の方位に基づいて前記溝の前記側壁内において < -2110 > 方向に直交する方向 $\pm 10^\circ$ の範囲内にチャネル長方向を形成することを特徴とする、請求項 6 に記載の炭化ケイ素半導体装置の製造方法。

【請求項 8】

前記窒素濃度を調整する工程は、前記絶縁膜が形成された前記半導体層を、窒素を含有するガスの雰囲気中で熱処理する工程を含むことを特徴とする、請求項 6 または 7 に記載の炭化ケイ素半導体装置の製造方法。 30

【請求項 9】

前記窒素濃度を調整する工程は、前記熱処理後の前記半導体層を不活性ガスの雰囲気中で熱処理する工程を含むことを特徴とする、請求項 8 に記載の炭化ケイ素半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、炭化ケイ素半導体装置およびその製造方法に関し、特に、優れた電気的特性を示す炭化ケイ素半導体装置およびその製造方法に関する。 40

【背景技術】

【0002】

従来から、炭化ケイ素(SiC)を用いた炭化ケイ素半導体装置が知られており、その一例が、たとえば、国際公開WO01/018872号パンフレット(以下、「特許文献1」という。)に記載されている。特許文献1には、面方位がほぼ{03-38}であり4H型ポリタイプのSiC基板を用いて形成された炭化ケイ素半導体装置としてのMOS型電界効果トランジスタ(MOSFET)が記載されている。特許文献1に記載されたMOSFETにおいては、ゲート酸化膜をドライ酸化により形成しており、高いチャネル移動度(約 $100 \text{ cm}^2/\text{Vs}$)を実現できるとされている。

【特許文献1】国際公開第01/018872号パンフレット

【発明の開示】

【発明が解決しようとする課題】**【0003】**

SiCを用いた炭化ケイ素半導体装置の優れた電気的特性を安定して発揮させるためには、高いチャネル移動度を再現性良く実現することが求められる。

【0004】

しかしながら、本発明者らが検討した結果、特許文献1に記載されたMOSFETにおいてもチャネル移動度が十分に高くならない場合があることを見い出した。

【0005】

上記の事情に鑑みて、本発明の目的は、高いチャネル移動度を再現性良く実現することができる炭化ケイ素半導体装置およびその製造方法を提供することにある。 10

【課題を解決するための手段】**【0006】**

本発明は、{0001}面に対して50°以上65°以下の範囲内で傾いている結晶面からなる側壁を備えた溝を表面に有する炭化ケイ素からなる半導体層と、溝の側壁に接触するように形成された絶縁膜とを備え、溝の側壁と絶縁膜との界面から10nm以内の領域における窒素濃度の最大値が $1 \times 10^{21} \text{ cm}^{-3}$ 以上であって、溝の側壁内において<-2110>方向に直交する方向±10°の範囲内にチャネル長方向を有する炭化ケイ素半導体装置である。

【0007】

また、本発明は、第1導電型の炭化ケイ素からなる基板と、基板上に形成され、基板よりも低濃度の第1導電型不純物を含み、{0001}面に対して50°以上65°以下の範囲内で傾いている結晶面からなる側壁を備えた溝を表面に有する第1導電型の炭化ケイ素からなる半導体層と、溝の側壁に形成された第2導電型不純物拡散層と、半導体層の表面内に形成された第1導電型不純物拡散層と、溝の側壁に接触するように形成された絶縁膜と、半導体層の表面の絶縁膜の形成部分以外の領域の少なくとも一部に接触するように形成されたソース電極と、絶縁膜上に形成されたゲート電極と、基板の半導体層の形成側と反対側の表面に形成されたドレイン電極とを備え、溝の側壁と絶縁膜との界面から10nm以内の領域における窒素濃度の最大値が $1 \times 10^{21} \text{ cm}^{-3}$ 以上であって、溝の側壁内において<-2110>方向に直交する方向±10°の範囲内にチャネル長方向を有する炭化ケイ素半導体装置である。 20

【0008】

ここで、本発明の炭化ケイ素半導体装置においては、ソース電極の表面がストライプ状であることが好ましい。

【0009】

また、本発明の炭化ケイ素半導体装置においては、ソース電極の表面がハニカム状であることが好ましい。

【0010】

また、本発明の炭化ケイ素半導体装置においては、溝の側壁は、{03-38}面に対して±5°の範囲内で傾いている結晶面からなることが好ましい。

【0011】

さらに、本発明は、炭化ケイ素からなる半導体層の表面に{0001}面に対して50°以上65°以下の範囲内で傾いている結晶面からなる側壁を有する溝を形成する工程と、溝の側壁内において<-2110>方向に直交する方向±10°の範囲内にチャネル長方向が形成されるように溝の側壁に接触する絶縁膜を形成する工程と、溝の側壁と絶縁膜との界面から10nm以内の領域における窒素濃度の最大値が $1 \times 10^{21} \text{ cm}^{-3}$ 以上となるように窒素濃度を調整する工程とを含む炭化ケイ素半導体装置の製造方法である。 40

【0012】

ここで、本発明の炭化ケイ素半導体装置の製造方法においては、半導体層に含まれる欠陥の方位に基づいて溝の側壁内において<-2110>方向に直交する方向±10°の範囲内にチャネル長方向を形成することが好ましい。 50

【0013】

また、本発明の炭化ケイ素半導体装置の製造方法において、窒素濃度を調整する工程は、絶縁膜が形成された半導体層を、窒素を含有するガスの雰囲気中で熱処理する工程を含むことが好ましい。

【0014】

また、本発明の炭化ケイ素半導体装置の製造方法において、窒素濃度を調整する工程は、熱処理後の半導体層を不活性ガスの雰囲気中で熱処理する工程を含むことが好ましい。

【発明の効果】

【0015】

本発明によれば、高いチャネル移動度を再現性良く実現することができる炭化ケイ素半導体装置およびその製造方法を提供することができる。 10

【発明を実施するための最良の形態】

【0016】

以下、本発明の実施の形態について説明する。なお、本発明の図面において、同一の参照符号は、同一部分または相当部分を表わすものとする。

【0017】

また、結晶面および方向を表わす場合に、本来であれば所要の数字の上にバーを付した表現をするべきであるが、表現手段に制約があるため、本発明においては、所要の数字の上にバーを付す表現の代わりに、所要の数字の前に「-」を付して表現するものとする。また、本発明において、個別方位は〔〕で、集合方位は<>で、個別面は()で、集合面は{ }でそれぞれ表わすものとする。 20

【0018】

図1に、本発明の炭化ケイ素半導体装置の一例である縦型トレンチゲートMOSFET (Metal Oxide Semiconductor Field Effect Transistor) の一例の模式的な断面図を示す。

【0019】

図1に示す炭化ケイ素半導体装置1は、たとえばn型でポリタイプが4H-SiCの炭化ケイ素からなる基板11と、基板11の表面11a上に形成されたn型の炭化ケイ素からなる半導体層12と、半導体層12の表面12a内に形成された溝20と、半導体層12の表面12a内に形成されたp型領域である第2導電型不純物拡散層14と、第2導電型不純物拡散層14の表面内(半導体層12の表面12a内でもある)に形成されたn型領域である第1導電型不純物拡散層15と、半導体層12の表面12aの一部に溝20の側壁19に接するようにして形成された絶縁膜13と、半導体層12の表面12aの絶縁膜13の形成領域以外の領域に形成されたソース電極16と、絶縁膜13の表面上に形成されたゲート電極17と、基板11の裏面に形成されたドレイン電極18とを備えている。 30

【0020】

ここで、半導体層12が形成される基板11の表面11aとしては、たとえば{2-1-10}面からなる結晶面を用いることができる。

【0021】

また、半導体層12としては、たとえば、基板11よりもn型不純物濃度の低いn型の炭化ケイ素からなる層などを用いることができる。 40

【0022】

また、半導体層12の表面12aに形成された溝20の側壁19は、{0001}面に対して50°以上65°以下の範囲内で傾いている結晶面から構成されている。

【0023】

また、絶縁膜13としては、たとえば、ドライ酸化(熱酸化)などによって形成した酸化膜などを用いることができる。なお、絶縁膜13は1層の構造のものに限られず、2層以上の構造のものから構成されていてもよい。

【0024】

また、第2導電型不純物拡散層14としては、たとえば、半導体層12の表面12a内に第2導電型不純物としてのp型不純物を拡散させることによって形成したp型領域などを用いることができる。ここで、第2導電型不純物としてのp型不純物としては、たとえばアルミニウム、ボロンなどを用いることができる。また、第2導電型不純物拡散層14の表面内における第1導電型不純物拡散層15の形成領域以外の領域の少なくとも一部に第2導電型不純物拡散層14よりも高濃度の第2導電型不純物としてのp型不純物を含むp+型領域が形成されていてもよい。

【0025】

また、第1導電型不純物拡散層15としては、たとえば、半導体層12の表面12a内に第1導電型不純物としてのn型不純物を拡散させることによって形成したn型領域などを用いることができる。また、第1導電型不純物拡散層15のn型不純物濃度は、半導体層12のn型不純物濃度よりも高くすることができる。ここで、第1導電型不純物としてのn型不純物としては、たとえば窒素、リンなどを用いることができる。

【0026】

また、ソース電極16、ゲート電極17およびドレイン電極18はそれぞれ、たとえば、従来から公知の金属などを用いることができる。

【0027】

また、図1に示す炭化ケイ素半導体装置1においては、溝20の側壁19と絶縁膜13との界面から10nm以内の領域における窒素濃度の最大値は $1 \times 10^{21} \text{ cm}^{-3}$ 以上となっている。ここで、溝20の側壁19と絶縁膜13との界面から10nm以内の領域とは、溝20の側壁19と絶縁膜13との界面からその界面に対して垂直に溝20の側壁19側に10nmだけ進向した領域と、溝20の側壁19と絶縁膜13との界面からその界面に対して垂直に絶縁膜13側に10nmだけ進向した領域とを足し合わせた領域である。

【0028】

図2に、図1に示す炭化ケイ素半導体装置1をゲート電極17側から見た模式的な平面図を示す。ここで、ソース電極16の表面およびゲート電極17の表面はそれぞれ<-2110>方向にストライプ状に伸びるようにして形成されている。また、<-2110>方向に垂直な方向である<03-38>方向に沿って、ソース電極16とゲート電極17とが交互に配列されており、2つのソース電極16の間に1つのゲート電極17が配置されている。また、ソース電極16とゲート電極17との間の間隙から絶縁膜13の表面が露出している。このように、ソース電極16の表面がストライプ状である場合には、後述するように溝20の側壁19({0001}面)に対して50°以上65°以下の範囲内で傾いている結晶面)内において<-2110>方向に直交する方向±10°の範囲内にチャネル方向を形成しやすい傾向にある。なお、本発明において、チャネル方向とは、溝20の側壁19内においてキャリアが移動する方向を意味する。

【0029】

ここで、上記構成の炭化ケイ素半導体装置1のチャネル方向は、{0001}面に対して50°以上65°以下の範囲内で傾いている結晶面から構成されている溝20の側壁19内において<-2110>方向に直交する方向±10°の範囲内に含まれるように形成される。

【0030】

以下、上記構成の炭化ケイ素半導体装置1の製造方法の一例について説明する。まず、図3の模式的断面図に示すように、たとえば{2-1-10}面の結晶面からなる表面11aを有する炭化ケイ素(4H-SiC)からなる基板11を準備する。

【0031】

次に、図4の模式的断面図に示すように、基板11の表面11a上に半導体層12を形成する。

【0032】

ここで、半導体層12は、たとえば、基板11の表面11a上に、基板11よりも低濃度のn型不純物を有するn型の炭化ケイ素からなる半導体層12をエピタキシャル成長さ

10

20

30

40

50

せることなどにより形成することができる。上記のエピタキシャル成長により半導体層12を形成した場合には、基板11の表面11aの結晶面を半導体層12の表面12aに引き継がせることができるために、たとえば基板11の表面11aが{2-1-10}面の結晶面からなる場合には、半導体層12の表面12aも、たとえば図5の模式的平面図に示すような{2-1-10}面の結晶面とすることができる。

【0033】

次に、図6の模式的断面図に示すように、半導体層12の表面12a内に第2導電型不純物拡散層14を形成する。この例においては、第2導電型不純物拡散層14は、<-2110>方向に伸びるストライプ状に形成されるが、この形状に限定されるものではない。

10

【0034】

ここで、第2導電型不純物拡散層14は、たとえば、半導体層12の表面12a内の第2導電型不純物拡散層14の形成領域以外の領域にイオン注入防止マスクを設置した後に、第2導電型不純物としてのp型不純物のイオンを半導体層12の表面12aにイオン注入することなどにより形成することができる。なお、イオン注入防止マスクとしては、たとえば、フォトリソグラフィおよびエッチングを用いてパターンニングされた酸化膜などを用いることができる。

【0035】

次に、図7の模式的断面図に示すように、上記のように形成された第2導電型不純物拡散層14の表面内に第1導電型不純物拡散層15を形成する。この例においては、第1導電型不純物拡散層15も、<-2110>方向に伸びるストライプ状に形成されるが、この形状に限定されるものではない。

20

【0036】

ここで、第1導電型不純物拡散層15は、たとえば、半導体層12の表面12a内の第1導電型不純物拡散層15の形成領域以外の領域にイオン注入防止マスクを設置した後に、第1導電型不純物としてのn型不純物のイオンを半導体層12の表面12aにイオン注入することなどにより形成することができる。なお、イオン注入防止マスクとしては、ここでも、たとえば、フォトリソグラフィおよびエッチングを用いてパターンニングされた酸化膜などを用いることができる。

【0037】

30

次に、上記のように第2導電型不純物拡散層14および第1導電型不純物拡散層15を形成した後の半導体層12について活性化アニール処理を行なう。これにより、上記でイオン注入された第2導電型不純物拡散層14中の第2導電型不純物としてのp型不純物および第1導電型不純物拡散層15中の第1導電型不純物としてのn型不純物を活性化させることができる。

【0038】

ここで、活性化アニール処理は、たとえばアルゴンガスの雰囲気中で、第2導電型不純物拡散層14および第1導電型不純物拡散層15の形成後の半導体層12をたとえば1700程度の温度で30分間程度加熱することなどにより行なうことができる。

【0039】

40

次に、図8の模式的断面図に示すように、半導体層12の表面12aに側壁19を有する溝20を形成する。溝20は、たとえば、半導体層12の表面12aの溝20の形成領域以外の領域にエッチングマスクを設置し、その後、エッチングマスクが設置されていない半導体層12の表面12aの領域をエッチングして除去することにより形成することができる。

【0040】

ここで、たとえばチャネル方向を溝20の側壁19の伸長方向に一致させる場合には、半導体層12に形成された欠陥を基準にして<-2110>方向に直交する方向を特定し、たとえば図9の模式的平面図に示すように、溝20の側壁19の伸長方向(図9の上方)が<-2110>方向に直交する方向±10°の範囲内に含まれるように溝20を形

50

成することが好ましい。

【0041】

炭化ケイ素半導体装置1の製造工程においては、半導体層12の一定箇所に欠陥が形成されることがあるため、半導体層12の一定箇所に形成される欠陥の位置を基準とすることにより、たとえばチャネル方向を溝20の側壁19の伸長方向に一致させる場合には、溝20の側壁19の伸長方向が<-2110>方向に直交する方向±10°の範囲内に含まれるように溝20を容易に形成することができるためである。

【0042】

また、溝20の側壁19は、たとえば図10の模式的斜視図に示すように、{0001}面に対して角度°が50°以上65°以下の範囲内で傾いている結晶面(図10の斜線部分)から構成される。また、溝20の側壁19は、たとえば図11の模式的断面図に示すように、{03-38}面に対して±5°の範囲内で傾いている結晶面でもあることが好ましい。溝20の側壁19が{03-38}面に対して±5°の範囲内で傾いている結晶面である場合には、炭化ケイ素半導体装置1のチャネル移動度などの電気的特性が向上する傾向にある。また、炭化ケイ素半導体装置1のチャネル移動度などの電気的特性をさらに向上させる観点からは、溝20の側壁19が{03-38}面に対して±3°の範囲内で傾いている結晶面であることがより好ましく、溝20の側壁19が{03-38}面であることが最も好ましい。なお、{03-38}面に対して±5°の範囲内で傾いている結晶面および{03-38}面に対して±3°の範囲内で傾いている結晶面にはそれぞれ{03-38}面が含まれることは言うまでもない。10

【0043】

次に、図12の模式的断面図に示すように、上記のように形成された溝20の側壁19に接するように絶縁膜13を形成する。溝20の側壁19の伸長方向が<-2110>方向に直交する方向±10°の範囲内に含まれるように伸長方向が制御された溝20の側壁19に接するように絶縁膜13を形成することによって、<-2110>方向に直交する方向±10°の範囲内にチャネル方向を形成することができる。

【0044】

ここで、絶縁膜13としては、たとえば、ドライ酸化(熱酸化)などにより形成された酸化膜などを用いることができる。なお、ドライ酸化(熱酸化)は、たとえば空气中で、上記のように溝20が形成された半導体層12の表面12aをたとえば1200程度の温度で30分間程度加熱することなどにより行なうことができる。30

【0045】

次に、上記の絶縁膜13の形成後の半導体層12について、窒素アニール処理を行なう。これにより、溝20の側壁19と絶縁膜13との界面から10nm以内の領域における窒素濃度の最大値が $1 \times 10^{21} \text{ cm}^{-3}$ 以上となるように窒素濃度を調整する。

【0046】

ここで、上記の窒素アニール処理は、たとえば、一酸化窒素(NO)ガスなどの窒素を含有するガスの雰囲気中で上記の絶縁膜13の形成後の半導体層12をたとえば1100程度の温度で120分間程度加熱して行なうことにより、溝20の側壁19と絶縁膜13との界面から10nm以内の領域における窒素濃度の最大値を $1 \times 10^{21} \text{ cm}^{-3}$ 以上とすることができる。40

【0047】

また、上記の窒素アニール処理後の半導体層12を、たとえばアルゴンガスなどの不活性ガスの雰囲気中でさらに不活性ガスアニール処理を行なうことが好ましい。上記の窒素アニール処理後の半導体層12について、上記の不活性ガスアニール処理を行なった場合には、炭化ケイ素半導体装置1について、高いチャネル移動度を再現性良く実現することができる傾向が大きくなる。

【0048】

ここで、上記の不活性ガスアニール処理は、たとえばアルゴンガスの雰囲気中で、上記の窒素アニール処理後の半導体層12を、たとえば1100程度の温度で60分間程度50

加熱することにより行なうことができる。

【0049】

次に、図13の模式的断面図に示すように、上記のように形成された絶縁膜13の一部を除去して絶縁膜13のパターンニングを行なう。

【0050】

ここで、絶縁膜13のパターンニングは、半導体層12の表面12a内の第1導電型不純物拡散層15の表面の少なくとも一部が露出するように絶縁膜13の一部を除去して行なわれる。

【0051】

また、絶縁膜13の一部の除去は、たとえば、フォトリソグラフィおよびエッティングにより絶縁膜13の除去部分が露出するようにパターンニングされたエッティングマスクを絶縁膜13の表面上に形成した後に、絶縁膜13の露出部分をエッティングで除去することなどにより形成することができる。10

【0052】

次に、図1に示すように、絶縁膜13の除去部分から露出した半導体層12の表面12a内の第1導電型不純物拡散層15の表面に接するようにソース電極16を形成する。

【0053】

ここで、ソース電極16は、たとえば、上記の絶縁膜13のエッティング後に露出した半導体層12の表面12aおよび上記のエッティングマスクの表面上にたとえばニッケルなどの金属からなる導電膜をたとえばスパッタ法などにより形成した後に上記のエッティングマスクを除去することにより形成することができる。すなわち、エッティングマスクの表面上に形成された導電膜がエッティングマスクとともに除去(リフトオフ)され、半導体層12の表面12a上に形成された導電膜のみがソース電極16として残ることになる。20

【0054】

また、上記のソース電極16の形成後の半導体層12については、アロイ化のための熱処理を行なうことが好ましい。

【0055】

ここで、アロイ化のための熱処理としては、たとえばアルゴンガスなどの不活性ガスの雰囲気中で、上記のソース電極16の形成後の半導体層12をたとえば950程度の温度で2分間程度加熱することにより行なうことができる。30

【0056】

次に、図1に示すように、絶縁膜13の表面上にゲート電極17を形成する。ここで、ゲート電極17は、たとえば、絶縁膜13の表面およびソース電極16の表面の全面をそれぞれ覆うようにして、フォトリソグラフィおよびエッティングなどによりゲート電極17の形成部分に開口部を有するレジストマスクを形成し、レジストマスクの表面およびレジストマスクの開口部から露出している絶縁膜13の表面上にたとえばアルミニウムなどの金属からなる導電膜をたとえばスパッタ法などにより形成した後に上記のレジストマスクを除去することにより形成することができる。すなわち、レジストマスクの表面上に形成された導電膜がレジストマスクとともに除去(リフトオフ)され、絶縁膜13の表面上に形成された導電膜のみがゲート電極17として残ることになる。40

【0057】

次に、図1に示すように、基板11の裏面上にドレイン電極18を形成する。ここで、ドレイン電極18は、たとえば、基板11の裏面上にたとえばニッケルなどの金属からなる導電膜をたとえばスパッタ法などにより形成することができる。

【0058】

以上により、図1に示す構成の炭化ケイ素半導体装置1を製造することができる。

なお、本発明の炭化ケイ素半導体装置1においては、たとえば図14の模式的平面図に示すように、ソース電極16の表面をハニカム状に形成し、ソース電極16の外周を取り囲む一部の領域を除いた領域をゲート電極17として形成することもできる。

【0059】

50

上記のように、ソース電極16の表面をハニカム状に形成した場合には、個々のソース電極16の表面は六角形状に形成されることになるが、なかでも正六角形状に形成されることが好ましい。個々のソース電極16の表面を正六角形状に形成した場合には、同一の大きさの基板11を用いた場合でも炭化ケイ素半導体装置1の形成可能数を増加させることができるために、高いチャネル移動度を有する炭化ケイ素半導体装置1をより再現性良く、かつより高い製造効率で作製することができる傾向にある。また、この場合には、第2導電型不純物拡散層14および第1導電型不純物拡散層15もそれぞれ、正六角形状などの六角形状に形成することができる。

【0060】

なお、図14に示す構成のソース電極16およびゲート電極17を有する炭化ケイ素半導体装置1のその他の構成は上記と同様とすることができる。10

【0061】

上記で説明した構成の炭化ケイ素半導体装置1において、たとえば、ソース電極16に負電圧を印加し、ゲート電極17およびドレイン電極18に正電圧を印加した場合には、ソース電極16から注入されたキャリア（上記の例では電子）は、第1導電型不純物拡散層15の表面、溝20の側壁19、半導体層12の内部、基板11の内部を通ってドレイン電極18まで移動することになる。

【0062】

なお、ソース電極16に負電圧を印加し、ドレイン電極18に正電圧を印加した場合でも、ゲート電極17に正電圧を印加しない場合には、ソース電極16から注入されたキャリア（上記の例では電子）は、溝20の側壁19の第2導電型不純物拡散層14の表面内において移動が制限されることになる。20

【0063】

本発明の炭化ケイ素半導体装置1においては、たとえば、図15に示すように、溝20の側壁19と絶縁膜13との界面から10nm以内の領域における窒素濃度の最大値が $1 \times 10^{21} \text{ cm}^{-3}$ 以上となっている。したがって、本発明の炭化ケイ素半導体装置1においては、溝20の側壁19と絶縁膜13との界面において絶縁膜13をドライ酸化（熱酸化）などによって形成した場合に発生する界面準位を低減することができることから、特に絶縁膜13の直下のチャネル（絶縁膜13に接する溝20の側壁19部分）におけるキャリア移動度（チャネル移動度）を安定して向上させることができる。30

【0064】

なお、図15には、上記で説明した構成の炭化ケイ素半導体装置1における溝20の側壁19と絶縁膜13との界面近傍における窒素濃度の一例が示されている。ここで、図15において、縦軸は窒素濃度（ cm^{-3} ）を示し、横軸は溝20の側壁19と絶縁膜13との界面からの距離（nm）を示している。また、図15において、横軸の距離（nm）が0（nm）の箇所が溝20の側壁19と絶縁膜13との界面を意味しており、横軸の距離（nm）が0（nm）の箇所から左側に進むにつれて絶縁膜13側に進むことを意味し、横軸の距離（nm）が0（nm）の箇所から右側に進むにつれて溝20の側壁19側に進むことを意味している。

【0065】

さらに、上記で説明した構成の炭化ケイ素半導体装置1は、溝20の側壁19内において<-2110>方向に直交する方向±10°の範囲内にチャネル方向を有しているため、そのチャネル方向におけるキャリアの移動がスムーズになり、そのチャネル方向におけるキャリア移動度および電流特性を改善することができることから、炭化ケイ素半導体装置1のオン抵抗を低減することができる。40

【0066】

図16に、上記で説明した構成の炭化ケイ素半導体装置1の溝20の側壁19（{0001}面に対して50°以上65°以下の範囲内で傾いている結晶面）内における<-2110>方向に対する角度（°）とチャネル移動度（相対値）との関係の一例を示す。図16において、縦軸はチャネル移動度（相対値）を示し、横軸は溝20の側壁19内にお

10

20

30

40

50

ける<-2110>方向に対する角度(°)を示している。なお、図16の横軸の角度(°)は、<-2110>方向に対する傾きの方向は問わないため、たとえば、横軸の80°は<-2110>方向に対して+80°傾いている方向および-80°傾いている方向のいずれも意味している。

【0067】

また、図16の縦軸のチャネル移動度(相対値)は、溝20の側壁19内の<-2110>方向に直交する方向のチャネル移動度を1としたときの相対値で表わされている。また、図16の横軸の90°の箇所が溝20の側壁19内における<-2110>方向に直交する方向を示している。

【0068】

図16に示すように、溝20の側壁19内において<-2110>方向に対する角度が90°の方向(<-2110>方向に直交する方向)にチャネル方向がある場合に最もチャネル移動度が高くなり、溝20の側壁19内における<-2110>方向に直交する方向からのずれが大きくなるにつれてチャネル移動度が低下していく傾向にあることがわかる。なお、図16に示す傾向は、溝20の側壁19が{0001}面に対して50°以上65°以下の範囲内で傾いている結晶面のいずれについても成立する。

【0069】

したがって、高いチャネル移動度を実現する観点からは、チャネル方向が、溝20の側壁19({0001}面に対して50°以上65°以下の範囲内で傾いている結晶面)内の<-2110>方向に直交する方向となる場合(すなわち、<-2110>方向に直交する方向±0°の場合)が最も好ましいと考えられる。

【0070】

しかしながら、図16に示すように、溝20の側壁19内における<-2110>方向に対する角度が80°以上90°以下の方向(すなわち、<-2110>方向に直交する方向±10°の範囲内の方向)にチャネル方向が存在する場合には、チャネル移動度(相対値)が0.99よりも高くなるため、製造上の問題などで炭化ケイ素半導体装置1のチャネル移動度が多少ばらついた場合でも、チャネル移動度が大きく低下することは考えにくい。

【0071】

したがって、溝20の側壁19内における<-2110>方向に直交する方向±10°の範囲内にチャネル方向を有する本発明の炭化ケイ素半導体装置1においては、高いチャネル移動度を再現性良く実現することができる。また、本発明の炭化ケイ素半導体装置1において、高いチャネル移動度を再現性良く実現するためには、溝20の側壁19内の<-2110>方向に直交する方向にチャネル方向を形成することが最も好ましいことは上述したとおりである。

【0072】

なお、上記においては、第1導電型をn型とし、第2導電型をp型とした場合について説明したが、本発明においては、上記の炭化ケイ素半導体装置1の構成において、第1導電型をp型とし、第2導電型をn型とした構成としてもよい。

【実施例】

【0073】

(縦型トレンチゲートMOSFETの作製)

実施例の縦型トレンチゲートMOSFETとしての炭化ケイ素半導体装置を以下のようにして作製した。

【0074】

まず、図3に示すように、厚さが400μmのn型の炭化ケイ素結晶(4H-SiC)からなる基板11を用意した。ここで、基板11は、{2-1-10}面の結晶面からなる表面11aを有している。

【0075】

次に、図4に示すように、基板11の表面11a上に、n型不純物として窒素がドープ

10

20

30

40

50

された n 型の炭化ケイ素結晶からなる半導体層 12 (n 型不純物濃度 : $5 \times 10^{15} \text{ cm}^{-3}$) を CVD (Chemical Vapor Deposition) 法により 10 μm の厚さでエピタキシャル成長させた。

【 0 0 7 6 】

ここで、半導体層 12 の表面 12a は、図 5 に示すように、<-2110> 方向と、<-2110> 方向に直交する <03-38> 方向とを有する {2-1-10} 面の結晶面から構成されていた。

【 0 0 7 7 】

次に、図 6 に示すように、半導体層 12 の表面 12a 内に第 2 導電型不純物拡散層 14 (p 型不純物濃度 : $1 \times 10^{17} \text{ cm}^{-3}$) を形成した。ここで、第 2 導電型不純物拡散層 14 は、半導体層 12 の表面 12a 内の第 2 導電型不純物拡散層 14 の形成領域以外の領域にフォトリソグラフィおよびエッチングを用いてパターンニングされた酸化膜を形成し、その酸化膜をイオン注入防止マスクとして、p 型不純物であるボロンをイオン注入することにより形成した。なお、第 2 導電型不純物拡散層 14 は、<-2110> 方向に伸びるストライプ状に形成された。

10

【 0 0 7 8 】

次に、図 7 に示すように、上記のように形成された第 2 導電型不純物拡散層 14 の表面内に、第 1 導電型不純物拡散層 15 (n 型不純物濃度 : $5 \times 10^{19} \text{ cm}^{-3}$) および p+ 型領域 (図示せず) (p 型不純物濃度 : $3 \times 10^{19} \text{ cm}^{-3}$) を形成した。ここで、第 1 導電型不純物拡散層 15 は、<-2110> 方向に伸びるストライプ状に形成され、p+ 型領域は、図 7 に示す第 1 導電型不純物拡散層 15 の外側に、第 1 導電型不純物拡散層 15 に接するようにして <-2110> 方向に伸びるストライプ状に形成した。

20

【 0 0 7 9 】

なお、第 1 導電型不純物拡散層 15 は、半導体層 12 の表面 12a 内の第 1 導電型不純物拡散層 15 の形成領域以外の領域にフォトリソグラフィおよびエッチングを用いてパターンニングされた酸化膜を形成し、その酸化膜をイオン注入防止マスクとして n 型不純物であるリンをイオン注入することにより形成した。また、p+ 型領域も、半導体層 12 の表面 12a 内の p+ 型領域の形成領域以外の領域にフォトリソグラフィおよびエッチングを用いてパターンニングされた酸化膜を形成し、その酸化膜をイオン注入防止マスクとして p 型不純物であるボロンをイオン注入することにより形成した。

30

【 0 0 8 0 】

次に、上記のように第 2 導電型不純物拡散層 14、第 1 導電型不純物拡散層 15 および p+ 型領域が形成された半導体層 12 をアルゴンガス雰囲気中で、1700 で 30 分間加熱することにより活性化アニール処理を行なった。

【 0 0 8 1 】

次に、図 8 に示すように、半導体層 12 の表面 12a に側壁 19 を有する溝 20 を形成する。溝 20 は、たとえば、半導体層 12 の表面 12a の溝 20 の形成領域以外の領域にエッチングマスクを設置し、その後、半導体層 12 の表面 12a のエッチングマスクが設置されていない溝 20 の形成領域を半導体層 12 の表面 12a に対して垂直にエッチングして除去することにより形成することができる。ここで、溝 20 の形成は、半導体層 12 に形成された欠陥を基準にして <-2110> 方向に直交する方向を特定し、図 9 に示すように、チャネル方向を溝 20 の側壁 19 の伸長方向と一致させるために、溝 20 の側壁 19 の伸長方向が <-2110> 方向に直交する方向 $\pm 10^\circ$ の範囲内に含まれるようにして溝 20 を形成した。その結果、溝 20 の側壁 19 は、{0001} 面に対して約 55° の角度で傾いている結晶面である {03-38} 面から構成されていた。また、溝 20 の側壁 19 は、半導体層 12 の表面 12a ({2-1-10} 面) に対して垂直方向に伸長していた。

40

【 0 0 8 2 】

次に、図 12 に示すように、半導体層 12 の表面 12a を空気中で 1200 で 30 分間加熱してドライ酸化 (熱酸化) することにより、半導体層 12 の表面 12a の全面に接

50

する絶縁膜13を形成した。

【0083】

次に、絶縁膜13の形成後の半導体層12を一酸化窒素(NO)ガス雰囲気中で1100で120分間加熱することによって窒素アニール処理を行なった。

【0084】

次に、上記の窒素アニール処理後の半導体層12をアルゴンガス雰囲気中で1100で60分間加熱することによって不活性ガスアニール処理を行なった。

【0085】

次に、図13に示すように、半導体層12の表面12a内の第1導電型不純物拡散層15の表面の一部およびp+型領域(図示せず)の表面が露出するように絶縁膜13の一部を除去して絶縁膜13のパターンニングを行なった。ここで、絶縁膜13のパターンニングは、フォトリソグラフィおよびエッチャリングにより絶縁膜13の除去部分が露出するようパターンニングされたエッチャリングマスクを絶縁膜13の表面上に形成した後に、絶縁膜13の露出部分をエッチャリングで除去することにより行なった。
10

【0086】

次に、絶縁膜13の除去部分から露出した第1導電型不純物拡散層15およびp+型領域(図示せず)の表面上に、図14に示すような正六角形状の表面を有するニッケルからなる0.1μmの厚さのソース電極16を形成した。

【0087】

次に、上記のソース電極16の形成後の半導体層12をアルゴンガス雰囲気中で950で2分間加熱することによりアロイ化のための熱処理を行なった。
20

【0088】

次に、絶縁膜13の表面上に、図14に示すような表面形状を有するアルミニウムからなる1μmの厚さのゲート電極17を形成した。

【0089】

次に、基板11の裏面の全面にニッケルからなる0.1μmの厚さのドレイン電極18を形成した。

【0090】

以上により、実施例の縦型トレンチゲートMOSFETとしての炭化ケイ素半導体装置1を作製した。
30

【0091】

上記のようにして作製した実施例の縦型トレンチゲートMOSFETとしての炭化ケイ素半導体装置1のチャネル長(溝20の側壁19に露出している第1導電型不純物拡散層15の側壁19の伸長方向の長さ)は2μmとされた。

【0092】

また、比較として、溝20の側壁19の表面12a内におけるチャネル方向を<-2110>方向としたこと以外は上記と同様にして比較例の縦型トレンチゲートMOSFETとしての炭化ケイ素半導体装置を作製した。

【0093】

(縦型トレンチゲートMOSFETの評価)
40
上記のようにして作製した実施例と比較例の縦型トレンチゲートMOSFETについて、溝20の側壁19と絶縁膜13との界面近傍における窒素濃度の深さ方向での分布をSIMS(二次イオン質量分析)により測定した。

【0094】

その結果、実施例および比較例の縦型トレンチゲートMOSFETのいずれにおいても、溝20の側壁19と絶縁膜13との界面近傍における窒素濃度の最大値はそれぞれ $1 \times 10^{21} \text{ cm}^{-3}$ 以上であった。したがって、実施例と比較例の縦型トレンチゲートMOSFETについてはそれぞれ、溝20の側壁19と絶縁膜13との界面から10nm以内の領域における窒素濃度の最大値は $1 \times 10^{21} \text{ cm}^{-3}$ 以上となることが確認された。

【0095】

また、実施例および比較例の縦型トレンチゲートMOSFETについて、チャネル移動度を評価した。チャネル移動度の評価方法としては、以下の方法を用いた。まず、ソース - ドレイン間電圧 $V_{DS} = 0.1V$ とした状態で、ゲート電圧 V_G を印加してソース - ドレイン間電流 I_{DS} を測定した(ゲート電圧依存性を測定した)。そして、 $g_m = (I_{DS}) / (V_G)$ として、下記の式(1)により、チャネル移動度のゲート電圧に対する最大値を求め、その最大値をチャネル移動度として算出した。

【0096】

$$\text{チャネル移動度 } \mu = g_m \times (L \times d) / (W \times \epsilon \times V_{DS}) \dots (1)$$

なお、上記の式(1)において、 L はチャネル長を示し、 d は絶縁膜13の厚さを示し、 W はチャネル幅を示し、 ϵ は絶縁膜13の誘電率を示している。

10

【0097】

その結果、実施例の縦型トレンチゲートMOSFETのチャネル移動度は $100 \text{ cm}^2/\text{Vs}$ であり、比較例の縦型トレンチゲートMOSFETのチャネル移動度は $40 \text{ cm}^2/\text{Vs}$ であった。

【0098】

したがって、実施例の縦型トレンチゲートMOSFETのチャネル移動度は比較例の縦型トレンチゲートMOSFETのチャネル移動度の2.5倍であり、これに伴いソース - ドレイン間電流値が2.5倍となるため、オン抵抗が大幅に低減することが確認された。

【0099】

よって、実施例の縦型トレンチゲートMOSFETの構成によれば、製造上の問題でチャネル移動度が多少ばらついたとしても、チャネル移動度が大きく低下するとは考えられないため、高いチャネル移動度を再現性良く実現することができると考えられる。

20

【0100】

今回開示された実施の形態および実施例はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【産業上の利用可能性】

【0101】

本発明によれば、高いチャネル移動度を再現性良く実現することができる炭化ケイ素半導体装置およびその製造方法を提供することができるため、本発明は、たとえばSiCを用いた縦型トレンチゲートMOSFETなどに好適に利用することができる可能性がある。

30

【図面の簡単な説明】

【0102】

【図1】本発明の炭化ケイ素半導体装置の一例である縦型トレンチゲートMOSFETの一例の模式的な断面図である。

【図2】図1に示す炭化ケイ素半導体装置をゲート電極側から見た模式的な平面図である。

【図3】本発明の炭化ケイ素半導体装置の製造方法の一例の製造工程の一部を図解する模式的な断面図である。

40

【図4】本発明の炭化ケイ素半導体装置の製造方法の一例の製造工程の一部を図解する模式的な断面図である。

【図5】本発明における半導体層の表面の一例を図解する模式的な平面図である。

【図6】本発明の炭化ケイ素半導体装置の製造方法の一例の製造工程の一部を図解する模式的な断面図である。

【図7】本発明の炭化ケイ素半導体装置の製造方法の一例の製造工程の一部を図解する模式的な断面図である。

【図8】本発明の炭化ケイ素半導体装置の製造方法の一例の製造工程の一部を図解する模式的な断面図である。

50

【図9】本発明における溝の側壁の一例を図解する模式的な平面図である。

【図10】本発明における溝の側壁の結晶面の一例を図解する模式的な斜視図である。

【図11】本発明における溝の側壁の結晶面の好ましい一例を図解する模式的な断面図である。

【図12】本発明の炭化ケイ素半導体装置の製造方法の一例の製造工程の一部を図解する模式的な断面図である。

【図13】本発明の炭化ケイ素半導体装置の製造方法の一例の製造工程の一部を図解する模式的な断面図である。

【図14】本発明の炭化ケイ素半導体装置の他の一例をゲート電極側から見た模式的な平面図である。
10

【図15】本発明の炭化ケイ素半導体装置の一例における溝の側壁と絶縁膜との界面近傍における窒素濃度の分布の一例を示す図である。

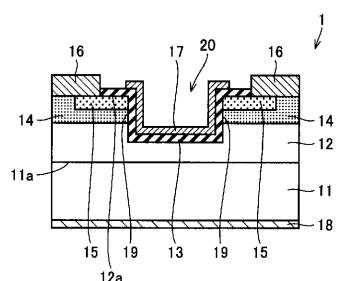
【図16】本発明の炭化ケイ素半導体装置の一例における溝の側壁内における<-2110>方向に対する角度(°)とチャネル移動度(相対値)との関係の一例を示す図である。
20

【符号の説明】

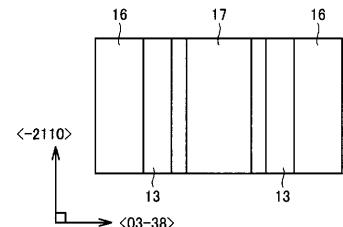
【0103】

1 炭化ケイ素半導体装置、11 基板、11a 表面、12 半導体層、12a 表面、13 絶縁膜、14 第2導電型不純物拡散層、15 第1導電型不純物拡散層、16 ソース電極、17 ゲート電極、18 ドレイン電極、19 側壁、20 溝。

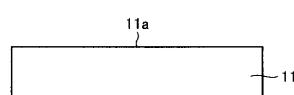
【図1】



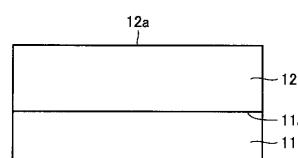
【図2】



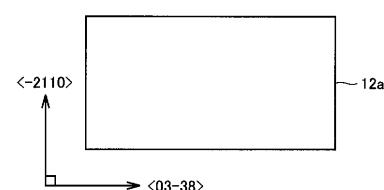
【図3】



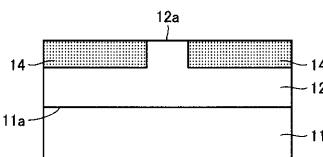
【図4】



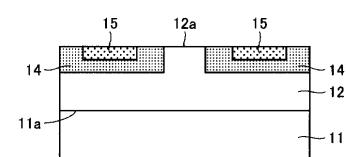
【図5】



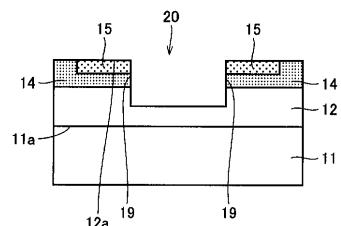
【図6】



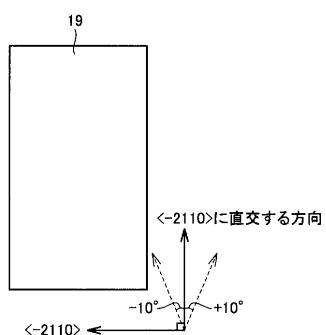
【図7】



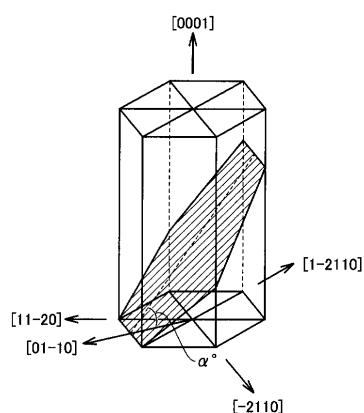
【図 8】



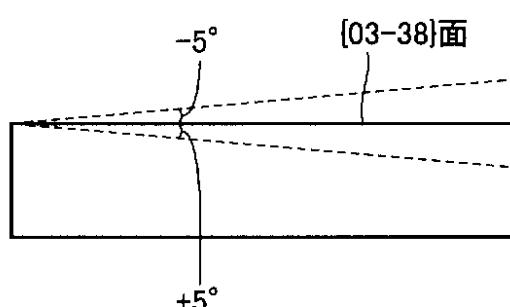
【図 9】



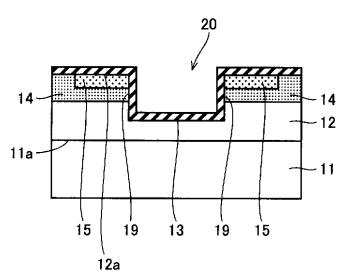
【図 10】



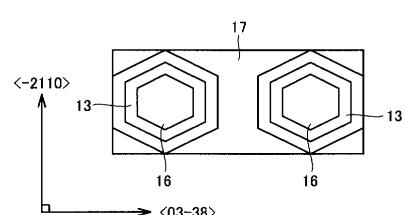
【図 11】



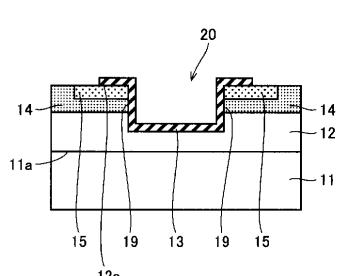
【図 12】



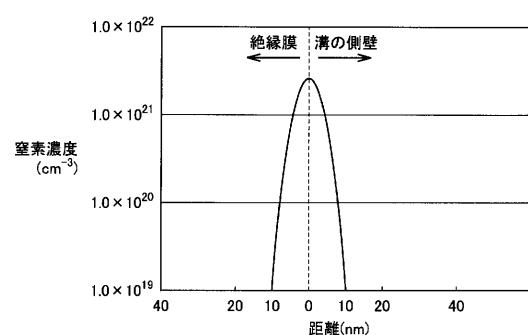
【図 14】



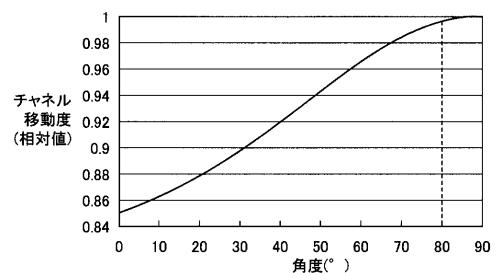
【図 13】



【図 15】



【図16】



フロントページの続き

(74)代理人 100111246

弁理士 荒川 伸夫

(72)発明者 穂永 美紗子

大阪市此花区島屋一丁目1番3号 住友電気工業株式会社 大阪製作所内

(72)発明者 原田 真

大阪市此花区島屋一丁目1番3号 住友電気工業株式会社 大阪製作所内

審査官 儀同 孝信

(56)参考文献 特開2005-340685(JP,A)

特開2001-144288(JP,A)

特開2006-156478(JP,A)

特開2005-1363386(JP,A)

特開2007-258465(JP,A)

特開2002-261275(JP,A)

特開2003-095797(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 29/12

H01L 29/78