



[12] 发明专利说明书

[21] ZL 专利号 86107683.4

[51]Int.Cl⁶

H01L 21/205

[45]授权公告日 1995年8月2日

[24]颁证日 95.3.17

[21]申请号 86107683.4

[22]申请日 86.11.12

[30]优先权

[32]85.11.12[33]JP[31]253299/85

[32]85.11.18[33]JP[31]259194/85

[73]专利权人 株式会社半导体能源研究所

地址 日本神奈川县厚木市长谷398番地

[72]发明人 山崎舜平

[74]专利代理机构 中国专利代理(香港)有限公司

C30B 25/00

代理人 李先春 肖 昌

H01L 31/06

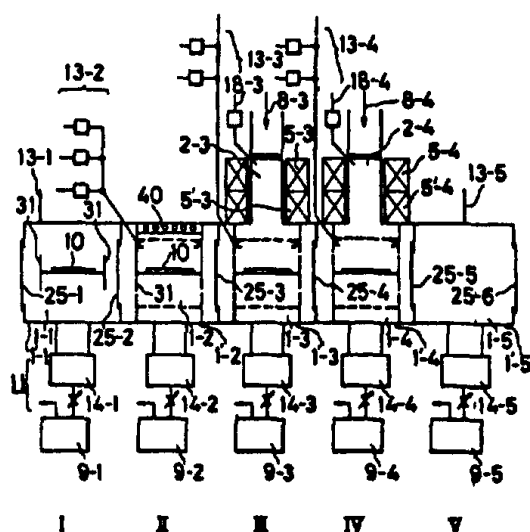
说明书页数:

附图页数:

[54]发明名称 半导体器件的制造方法和系统

[57]摘要

本文示出了一种改进的半导体器的制作系统和方法。在此系统中,借助 ECR 系统和 CVD 系统的联合可以避免有害的溅射效应。在用联合系统淀积之前,在反应室内可以在基片上预形成一个子层,在不接触大气的情况再传递到用联合系统进行淀积的另一个反应室,以使得这样形成的结有良好的特性。



权 利 要 求 书

1. 一半导体器件制造系统，由多个CVD系统组成，其中包括：
 - 一具有在其内可进行CVD 工艺的第一反应室的第一CVD 系统；
 - 一具有在其内可进行微波增强CVD 工艺的第二反应室的第二CVD 系统，所说的第一和第二反应室可以在密封条件下互相连通，所说的第二反应室内加有一磁场；
 - 一用于固定基片的环状基片夹持器；和
 - 一传递装置，用于将所说的夹持器从所说的第一反应室内部在密封条件下传递到所说的第二反应室之内。
2. 权利要求1 所述的半导体器件制造系统，还包括：
 - 一具有在其内可进行CVD 工艺的第三反应室的第三CVD 系统，所说的第二和第三反应室可以在密封条件下互相连通。
3. 权利要求2 所述的半导体器件制造系统，其中所说的第一CVD 系统适于进行P 型半导体层的淀积；所说的第二CVD 系统适于进行I 型半导体层的淀积；而所说的第三CVD 系统适于进行N 型半导体层的淀积。
4. 权利要求1 所述的半导体器件制造系统进一步包括一个把第一和第二反应室分隔开的闸门阀。
5. 权利要求1 所述的半导体器件制造系统，其中当所说的夹持器处于所说的反应室室内时，其中所说的环夹持器基本上限定了一进行CVD 化学反应的反应区域。
6. 权利要求1 所述的半导体器件制造系统，其中所说的微波增强CVD 系统是ECR 系统和CVD 系统的结合。
7. 权利要求6 所述的半导体器件制造系统，其中所说的第一个CVD 系统是辉光放电CVD 系统。
8. 一半导体器件制造方法，包括下列步骤：

将基片固定在一基片夹持器上；

把所说的夹持器放置在第一反应室内；

在所说的第一反应室内进行第一CVD 工艺；

不使所说的基片接触大气，将所说的夹持器从第一反应室传递到第二反应室；以及

在所说的第二反应室内在一磁场的作用下进行第二个用微波增强的化学反应。

9. 权利要求8 所述的方法还包括：

不使所说的基片接触大气，将所说的夹持器从第二反应室传递到第三反应室的步骤；以及

在所说的第三反应室内进行第三个化学反应的步骤。

10. 权利要求9 所述的方法，其中所说的第一、第二和第三化学反应分别根据淀积P 型、I 型和N 型半导体的条件进行。

11. 权利要求9 所述的方法，其中所说的第一、第二和第三化学反应分别按淀积N 型、I 型和P 型半导体的条件进行。

12. 权利要求10所述的方法，其中所说的P 型、I 型和N 型半导体集成一个太阳电池。

13. 权利要求8 所述的方法，其中所说的第二化学反应包括硅化物气体，锆化合物气体、锡化合物气体或碳化物气体的反应。

半导体器件的制造方法和系统

本发明涉及半导体器件的一种制造方法和系统，特别是涉及半导体器件的一种多反应室系统的制造工艺。

用单一的辉光放电激发反应气体的等离子 C V D (化学汽相淀积) 系统已是公知的。该工艺比常规的热 C V D 系统有显著的优越性，在常规热 C V D 系统中在比较低的温度下即可实现淀积工艺。而且，这样形成的淀积层包括作为复合中和剂的氢和卤素，可使淀积层得到改进了的 P N、N I 或 P I 结。

然而，这种辉光放电 C V D 系统的淀积速度是很低的，按商业实用价值观，还要把速度提高 10~500 倍。

另一方面，一种由 E C R (电子迴旋共振) 增强的 C V D 系统也是公知的，在此系统中淀积工艺是在低于 1×10^{-2} 托，例如 $1 \times 10^{-2} \sim 1 \times 10^{-5}$ 托的气压下进行的。根据此系统，可以 10~100 埃/秒的速率来淀积 5000 埃~10 微米厚的淀积层。然而，要淀积多层时，则要花费相当长的时间。

所以，本发明的目的在于提供一种制造半导体的方法和系统，制作出具有优质结的半导体器件。

本发明的另一个目的在于提供一种能进行大量生产的制作半导体的方法和系统

本发明的再一个目的是提供一种工艺时间短的制作半导体的方法和系统。

图 1 是一个 E C R 增强 C V D 系统的剖视图。

图 2 是本发明的一个实施例的剖视图。

根据本发明，非生产用的气体，如氩气被电子迴旋共振赋能。被激发的非生产用的气体可把它的一部分能转交给生产用的气体，并在一个辉光放电 C V D 系统内分解，这样可以将本征层无溅射效应地淀积在已形成在基片上的一个子层（杂质半导体层）之上。就是说，大大缓和了辉光放电由溅射效应引起的对基片的损伤的趋势。

淀积可以在多室系统内进行，用该系统可使基片不接触大气，依次地进行多层淀积。其结果可以防止对结的污染，避免结遭受低氧化和低氮化。

还有，把 E·C R 系统与辉光放电 C V D 系统联合使用，可以实现高工作速度的淀积，并获得优质产品。

淀积是在低气压 $10^{-5} \sim 10^{-2}$ 托下，最好是在 $10^{-4} \sim 10^{-3}$ 托下进行，这种气压比已有技术所用的气压 $0.1 \sim 0.5$ 低得多。低气压可以减少对下一步淀积工艺在反应室内残留下剩余气体，这就可以简化包括多次淀积工序的制作工艺，避免在下一步淀积之前充分抽空反应室然后打开一个将反应室隔开的阀门的常规步骤。

作为生产用的气体可采用硅化物气体，诸如， $\text{Si}_n\text{H}_{2n+1}$ ($n \geq 1$)， SiF_n ($n \geq 2$)， $\text{SiH}_n\text{F}_{4-n}$ ($1 < n < 4$) 或 $\text{Si}(\text{CH}_3)_n\text{H}_{4-n}$ ($n = 1, 2, 3$)，锗的化合物，诸如， GeH_4 ， GeF_4 或 $\text{GeH}_n\text{F}_{4-n}$ ($n = 1, 2, 3$) 或锡的化合物，诸如， SnCl_4 ， SnF_2 或 SnF_4 。

此外，可加入掺杂气体，诸如， B_2H_6 ， BF_3 或 PH_3 作添加剂，来制作杂质半导体层。

现在参照图 1，表明了采用依本发明的一个系统的等离子增强 CVD 系统。反应室 1 在其垂直于附图纸面的两侧兼备一个进料室和一个卸料室（图中未示出）。反应室与进料室及卸料室通过闸门阀相互连通。在进料室和卸料室之间，反应空间环绕以不锈钢和/或绝缘体制成的衬套 3 1 和 3 1'，以使被激发的反应气体不扩展到结构的内壁，也不聚集使这样的淀积层脱皮的产物。衬套 3 1 是用五个基片夹持器 1 0' 形成的，并可拿开和安排在如图所示的反应室 1 之内。基片 1 0 被固定在每个夹持器 1 0' 的两侧。对于中间的反应室来说，卤素灯丝 7 用来照射衬套 3 1，而夹持器 1 0' 上的基片是用红外灯照射的。衬套 3 1' 与衬套 3 0 一起形成及装配，构成密封，使三个衬套彼此嵌平。而且，在反应空间 1 的上下两侧配备了一对网状栅 2 0 和 2 0'。用电源 6 对栅极 2 0 和 2 0' 施加一个 13.56 兆赫的交流电场，或在网状电极 2 0 和 2 0' 之间加一个直流电场，就能产生辉光放电。

在该反应室之上形成一个共振空间，大小与共振室 2 的内部空间一致。通过管道 1 8 将一种非生产用气体通入反应空间。用无激磁铁芯的线圈 S 和 S'，一个围绕本实施例的共振空间的亥姆霍兹（探向）线圈 5 和 5'，该共振空间被施加一个磁场。在共振室 2 的周围配置一个冷却系统 1 2。而且，用微波振荡器 3 产生的微波通过隔离器 4 经过一个人造石英制作的窗口辐照到共振空间。氩气作为非生产用的气体被通入该空间并被激发。在此情况下，磁场的大小选取在 875 高斯。磁场的大小和微波的频率一般根据待激发的非生产用的气体分子的重量来确定。

按此方式，如此被激发的氩气被磁场收缩并在背景磁场下与微波共振。被激发的氩气通过抽取栅 2' 转到反应空间 1。在栅极 2 和共

振空间之间有一个缓冲空间 30 和多孔喷嘴 23，通过该喷嘴将生产用的气体通入整个反应空间。生产用的气体是用被激发的非生产用的气体混合的，并从非生产气体接收能量而被激发。网状栅 20 的作用也是一个均化器，以防止被激发的气体倒流。当衬套是用绝缘体制作的情况下，用一对绝缘栅作均化器，并配备多个电极，以产生电子放电。

因此，电子和被激发的气体 21 下降到整个反应室。即使共振空间和基片表面之间有相当大的距离，来自共振气体的被激发态的气体仍然处于基片附近。当单独使用已有技术的迴旋共振时，上述的距离选取在大约 5~15 厘米。当共振空间与基片之间的一个短距离减少了被激发气体的能量损耗时，它就会使淀积层不平坦。

另外，为了使反应气体扩展到整个反应室 1，并建立一个迴旋共振，共振空间和反应室间的压力例如选取在 $1 \times 10^{-3} \sim 1 \times 10^{-4}$ 托， 3×10^{-4} 托。通过控制阀门 12 与涡轮泵 14 的配合来控制真空泵 9 的抽气速率，以实现压力的调节。

实验例 1

本实验例是为用上述系统制备一种非晶硅层而进行的

就是说，本实验例是在高 40 厘米，长和宽均为 50 厘米的反应室内进行的，在其内可形成一个高为 30 厘米，长和宽均为 35 厘米的反应空间。基片 10 安装在夹持器 31 上。当压力为 3×10^{-4} 托时，将氩气作为一种非生产用气体通过管道 18，以 200 厘米³/分的速率通入到反应空间 1。再通过管道 16，以 80 厘米³/分的速率引入甲硅烷气体。除此之外，同时把用 SiH_4 稀释的 B_2H_6 气体漏泄到百万分之 0.1~百万分之 10，如果需要，以制作一个

大体上为本征的半导体。从电源 6 提供一个初始的 40 瓦的高频电能。再加一个频率为 2.45 千兆赫的，200~800 瓦，最好是 400 瓦的微波。磁场大小选取 875 ± 100 高斯。

基片 10 具有一个透明的导电层。用抽气系统 11 抽掉无用气体的期间，在基片 10 上淀积一层非单晶半导体层，例如，非晶硅半导体层，其基片温度为 250°C 。淀积速度为 45 埃/秒。该淀积速度比单用等离子 CVD 的淀积速度 1.5 埃/秒大 30 倍。

所得的没有掺杂的非晶硅层的电学特性如下，暗电导率： 4×10^{-10} 西（门子）/厘米；光电导率： 6×10^{-5} 西（门子）/厘米（AM：100 毫瓦/厘米²）。该电导率与用等离子 CVD 淀积系统得到的参数相当。当用 PIN 结制作太阳电池时，I 层是依此实验例的方法制备的，可以预期，其转换效率也是高的。

实验例 2

本实验例是为说明淀积一个 P 型非单晶半导体 $\text{Si}_x\text{C}_{1-x}$ ($0 < x < 1$) 而进行的。本实验例的制备条件与前一个实验例大致相同。下面仅对不同之处加以阐明。

把作为生产用的气体，一种由 $\text{H}_2\text{Si}(\text{CH}_3)_2 : \text{SiH}_4 = 1:7$ 的混合反应气体和 $\text{B}_2\text{H}_6 : \text{SiH}_4 = 5:1000$ 的混合气体通入到反应空间 1。微波振荡器 3 的输出功率为 300 瓦。在压力为 3×10^{-4} 托下，将基片温度保持在 180°C 。结果，得到的光学能带宽度为 2.4 电子伏特，暗电导率为 3×10^{-6} 西（门子）/厘米。

实验例 3

本实验例是为制备N型微晶半导体而做的。在本实验例中，只给出与实验例1不同之处的说明。

也就是说，通入的生产用气体为 $\text{SiH}_4 : \text{H}_2 = 1 : 5 \sim 1 : 40$ ，最好为 $1 : 30$ ，压力为 3×10^{-4} 托。微波振荡器的输出功率为 400 瓦。基片温度为 250°C 。结果，得到的光学能带宽度为 1.65 电子伏特，电导率为 50 西（门子）/厘米

因为即使微波功率高，ECR系统也没有溅射效应，所以平均晶粒尺寸趋于增大，使淀积层变得更加多晶化，使得当速度仅为辉光放电等离子CVD系统的50%时，晶化速率就增加到70%。另外，即使反应气体 $\text{SiH}_4 : \text{H}_2 = 1 : 5 \sim 1 : 40$ ，根据本实验例所形成的半导体层具有精细制备的微晶结构。

实验例4

在本实施例例中，淀积一层 SiO_{2-X} ($0 \leq X < 2$) 或 $\text{Si}_3\text{N}_{4-X}$ ($0 \leq X < 4$) 层。与实验例1相同的说明不加赘述。

氧气和氮气与氩气一起被通入共振空间。把 SiH_4 通过管道16也通入到反应室1。通入的氧气与通入的 SiH_4 之比，或氮气与 SiH_4 之比决定了X之值。当希望 $X=0$ ，对应于 SiO_2 或 Si_3N_4 时，通入与 SiH_4 等量的氧气或氮气。

现在参照图2，给出了本发明的实施例。本实施例的一个目的在于用一个多反应室系统制作具有PIN结或NIP结的半导体层。

多室系统由五个部分构成。第一部分I是送料室1'—1。第二部分II是第二室1'—2，如专用于淀积P型层。第三部分III是第三室1'—3，如专用于淀积I型层。第四部分IV是第四室1'—4，

例如专用于淀积N型层。第五部分V是一个卸料室1'—5。欲制作NIP结，将第二部分同第四部分对换。

每一个反应室都配备一个掺杂系统13—1，13—2，……或13—5和一个备有涡轮分子泵14—1，14—2，……或14—5的抽气系统11和真空泵9—1，9—2，……或9—5。中间的三个反应室各自由反应空间1—2，1—3或1—4形成。第二部分II是一个光CVD系统，它备有一个水银灯40和卤素灯，安装在与附图纸面垂直的、反应室中间的两侧。第三部分和第四部分是ECR增强CVD系统，每个系统结构均与图1相同，并备有一个亥姆霍兹（探向）线圈5—3或5—4和一个微波振荡器（图中未示出）。虽然氩气被用作共振气体，但也可用氢气。对于使用氢气的情况，磁场大小必须按与分子重量成反比地增大。

每相毗邻的反应室之间安装一个闸门阀25—2，25—3……或25—5。通过已打开的阀门，可将基片夹持器31从一个反应室传递到另一个反应室。在进行淀积时，阀门当然是保持关闭的。然而在淀积期间，送入阀门25—1和取出阀门25—6是打开的，以便把一个装在夹持器上的新基片从送入阀门供给送料室1'—1，并把已在反应室1'—2，1'—3和1'—4淀积后的基片取出。

反应空间1—3和1—4的淀积工艺，按实验例1、实验例2或实验例3进行。在反应空间1—2、1—3和1—4完成淀积之后，暂停供应生产用气体和微波辐射源，当阀门25—1和25—6关闭时，用传递装置（图中未示出），把基片夹持器31传递给毗邻的反应室。在不抽取该反应室内部气体的情况下可很快地实现。共振气体氩气可以连续，也可以不连续地通入。在完成传递之后，关闭阀门25

— 2, 至 25—5, 分别在反应室 1'—2, 1'—3 和 1'—4 内进行下一步淀积工艺。只有牢记上述工艺才能容易理解到: 如此淀积的半导体对 P—I 结和 I—N 结的沾污和氧化比用先有技术辉光放电等离子 CVD 系统形成的半导体的都小。

如此形成的太阳电池的转换效率为 12.9%; 开路电压为 0.92 伏; 短路电流密度为 18.4 毫安/厘米²; 有效面积为 1.05 厘米²。之所以有这样高的转换效率是因为在 ECR CVD 系统内没有发生反应气体的溅射。再有, 高转换效率的另一个原因, 可以认为淀积期间反应室内的气压是 $1 \times 10^{-3} \sim 1 \times 10^{-5}$ 托, 3×10^{-4} 托, 低于辉光放电等离子系统的气压, 并且在淀积之后能用涡轮泵在只用此辉光放电 CVD 系统所需时间小 100 倍的极短时间内抽出杂质气体和反应气体。

在本实施例中, 闸门阀 25—3 和 25—4 可以从系统中省掉。在这种情况下, 在两个反应室之间形成一个隔离区, 以改进系统的生产率。毗邻的反应室基本上被夹持器 31 侧壁所隔开。

按照这个改进所制作的太阳电池的转换效率为 12.6%; 开路电压为 0.93 伏; 短路电流密度为 18.3 毫安/厘米²; 填充系数为 0.81; 其面积为 1.05 厘米²。除节省成本之外, 还可省去两个阀门 25—3 和 25—4, 并可在 5 分钟之内把夹持器传递给毗邻的反应室, 增加了通过量。

再有, 依本实施例, 用放大倍数为 100 的显微镜, 在暗场中只观察到 1~3 个 $\phi 0.1 \sim 0.01$ 微米的针孔, 它是用辉光放电法淀积的层中观察到的 1/10。

将本发明用于薄膜型绝缘栅 FET 工艺也是很方便的。在此情况下,

第二部分Ⅱ专用于形成半导体层的反应空间。第三部分Ⅲ专用做形成氮化硅层的反应空间。第四部分Ⅳ专用做形成二氧化硅层的反应空间。各步形成工艺大致与前述工艺相同。

尽管，对几个实施例做了说明，但本发明只应受所附的权利要求所限定。而不应受实际举例所限制。下面是对本发明的改进和变化的例子。

辉光放电CVD系统可用来做为本实施例中的第一部分Ⅰ而不是光增强CVD系统。

本发明还可应用到光发射MIS，超晶格光发射器件等等。另外，将本发明用于其它半导体激光器或光集成电路器件也是很有利的。

虽然本实施例中的ECR系统备有一个辉光放电系统，但也可以把一个光增强系统与ECR系统配合使用。在此情况下，一个波长为100毫微米~400毫微米的准分子激光器、氩激光器、氮激光器等等可用做发光的光源。

可用乙硅烷或甲硅烷与 SiF_2 的混合物做生产用的气体，以期更进一步地改进淀积速度。

基片用硅半导体、玻璃、人造树脂、不锈钢或在其上可制备电极的其它材料来做。

$\text{Si}_x\text{Ge}_{1-x}$ ($0 < x < 1$)、 $\text{Si}_x\text{Sn}_{1-x}$ ($0 < x < 1$)、 $\text{C}_x\text{Ge}_{1-x}$ ($0 < x < 1$)或它们本征的或掺杂的半导体皆可用做待淀积的半导体

有夹持多个基片能力的、如图1所示的基片夹持器可用于如图2所示的多反应室系统。

图 1

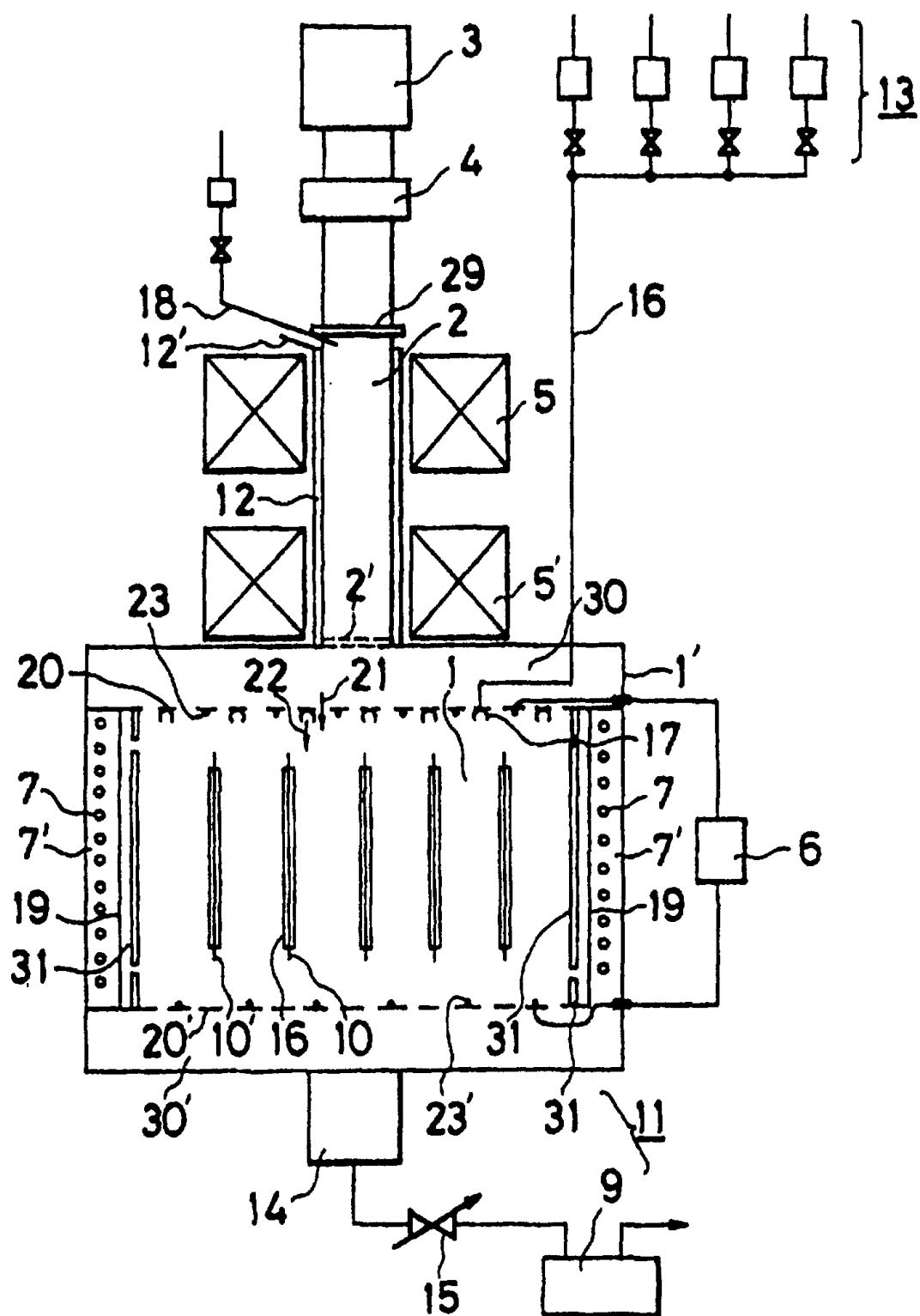


图 2

