



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

233 625

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 05 11 82
(21) (PV 7908-82)

(51) Int. Cl.³ G 01 P 13/00

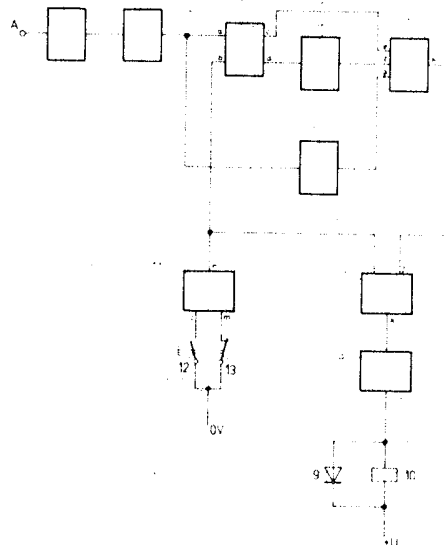
(40) Zveřejněno 13 08 84
(45) Vydáno 01 03 87

(75)

Autor vynálezu SCHMUCKER ANTONÍN ing.,
SCHMUCKER RADOVAN, KARVINÁ

(54) Zapojení kontrolního obvodu

Úkolem vynálezu je provést zapojení kontrolního obvodu pro kontrolu rotačního nebo rovinného pohybu, minimálních otáček nebo minimální frekvence a přítomnosti pulsů, zejména u hutnických agregátů. Kontrolní obvod je proveden zapojením dvou negátorů, hradla NAND, třech klopných obvodů R-S, dvou monostabilních klopných obvodů, koncového stupně, zhasací diody, výstupního relé a pracovního a klidového kontaktu odstavovacího tlačítka.



Vynález se týká zapojení kontrolního obvodu, umožňujícího kontrolu rotačního nebo rovinného pohybu, minimálních otáček nebo minimální frekvence a přítomnosti pulsů.

Bezpečný chod hutnických agregátů je podmíněn udržením určitých parametrů na hodnotě větší než je přípustná minimální hodnota, popřípadě hodnotě různé od nuly. Je to například frekvence svařovacích vysokofrekvenčních generátorů, rotace hřídelů ventilátorů žíhacích pecí s ochrannou atmosférou, rotace hřídelů redukovny trub, impulsy pro čítače délek a podobně. Nedodržení minimální hodnoty, nebo nepodchycení nulové hodnoty určitých parametrů má většinou za důsledek havarii, vzniká nebezpečí úrazu, a tím národohospodářské škody. Jsou známe různé mechanické kontrolní systémy, jež však jsou v hutním provozu nespolehlivé, nebo různé elektronické jed nouúčelové systémy, většinou komplikované, složité, a tím nákladné.

Uvedené nevýhody stávajícího stavu techniky se odstraní zapojením kontrolního obvodu podle vynálezu, který je zhotoven z hradla NAND, negátorů, klopných obvodů R-S, monostabilních klopných obvodů, koncového stupně a výstupního relé, jehož podstata spočívá v tom, že vstupní svorka kontrolního obvodu je propojena přes první a druhý negátor se vsazovacím vstupem prvního klopného obvodu R-S vstupní paměti a dále se vstupem druhého monostabilního obvodu kontrolní doby. Přímý výstup prvního klopného obvodu R-S vstupní paměti je propojen se vstupem hradla NAND. Negovaný výstup prvního klopného obvodu R-S vstupní paměti je propojen se vstupem prvního monostabilního klopného

obvodu náběhové doby, jehož výstup je propojen se vstupem hradla NAND. Výstup druhého monostabilního klopného obvodu kontrolní doby je propojen se vstupem hradla NAND, jehož výstup je propojen se vsazovacím vstupem druhého klopného obvodu R-S výstupní paměti, přímý výstup druhého klopného obvodu R-S výstupní paměti je přes koncový stupeň propojen se začátkem vinutí cívky výstupního relé. Konec vinutí cívky výstupního relé je propojen s kladným potenciálem napájecího napětí. Paralelně k vinutí cívky výstupního relé je připojena zhášecí dioda. Potenciál nula voltů je přes pracovní kontakt odstavovacího tlačítka propojen se vsazovacím vstupem třetího klopného obvodu R-S tvarovače a přes klidový kontakt odstavovacího tlačítka s nulovacím vstupem téhož třetího klopného obvodu R-S tvarovače, jehož negovaný výstup je propojen s nulovacím vstupem prvního klopného obvodu R-S vstupní paměti a s nulovacím vstupem druhého klopného obvodu R-S výstupní paměti.

Výhodou zapojení kontrolního obvodu podle vynálezu je možnost jeho víceúčelového použití při značné jednoduchosti, a tím nízkých výrobních nákladech. Další jeho výhodou je, že jeho vlastní spotřeba elektrické energie je malá jakož i nároky na montážní prostor, realizaci a údržbu.

Zapojení kontrolního obvodu podle vynálezu je jako příklad znázorněno na přiloženém výkresu, znázorňujícím blokové schéma.

Zapojení kontrolního obvodu podle příkladného provedení sestává ze vstupní svorky A kontrolního obvodu, která je přes první negátor 1 a druhý negátor 2 propojena se vsazovacím vstupem a prvního klopného obvodu 3 R-S vstupní paměti a současně se vstupem druhého monostabilního klopného obvodu 5 kontrolní doby. Přímý výstup c prvního klopného obvodu 3 R-S vstupní paměti je propojen se vstupem e hradla 6 NAND. Negovaný výstup d prvního klopného obvodu 3 R-S vstupní paměti je propojen se vstupem prvního monostabilního klopného obvodu 4 náběhové doby, jehož výstup je propojen se vstupem f hradla 6 NAND. Výstup druhého monostabilního klopného obvodu 5 kontrolní doby je propojen

se vstupem g hradla ⁶/~~NAND~~, jehož výstup h je propojen se vsazovacím vstupem i druhého klopného obvodu 7 R-S výstupní paměti. Přímý výstup k druhého klopného obvodu 7 R-S výstupní paměti je přes koncový stupeň 8 propojen se začátkem vinutí cívkou vstupního relé 10, jehož konec vinutí je propojen s kladným potenciálem +U napájecího napětí. Paralelně k cívce výstupního relé 10 je připojena zhasací dioda 9. Potenciál nula voltů OV je přes pracovní kontakt 12 odstavovacího tlačítka propojen se vsazovacím vstupem 1 třetího klopného obvodu 11 R-S tvarovače a přes klidový kontakt 13 odstavovacího tlačítka s nulovacím vstupem m téhož třetího klopného obvodu 11 R-S tvarovače. Negovaný výstup n třetího klopného obvodu 11 R-S tvarovače je propojen s nulovacím vstupem b prvního klopného obvodu 3 R-S vstupní paměti a současně s nulovacím vstupem 4 druhého klopného obvodu 7 R-S výstupní paměti. V klidovém stavu, nejsou-li na vstupní svorce A kontrolního obvodu přítomny impulsy sledované frekvence otáček nebo délky, je na výstupu prvního negátoru 1 signál "L" a na výstupu druhého negátoru 2 signál "H" přivedený na vsazovací vstup a prvního klopného obvodu 3 R-S vstupní paměti složeného z hradel NAND tento neaktivuje. To znamená, že na jeho přímém výstupu c je signál "L", který přivedený na vstup e hradla 6 NAND udržuje jeho výstup h ve stavu signálu "H", který přivedený na vsazovací vstup i druhého ^{klopného} obvodu 7 R-S výstupní paměti, složeného z hradel NAND, tento neaktivuje a na jeho přímém výstupu k je signál "L", který je přiveden na vstup koncového stupně 8, čímž na jeho výstupu je kladný potenciál +U, takže výstupní relé 10 je odpadlé, neboť na obou koncích jeho vinutí je nyní tentýž kladný potenciál +U. Kontrolní obvod je tudíž ve svém výchozím klidovém stavu. Za provozu, objeví-li se první impuls sledované frekvence otáček nebo délky na vstupní svorce A kontrolního obvodu, přejde během jeho sestupné hrany výstup prvního negátoru 1 do stavu signálu "H" a výstup druhého negátoru 2 do stavu signálu "L", který přivedený na vsazovací vstup a prvního klopného obvodu 3 R-S vstupní paměti tuto vsadí, takže její přímý výstup c přejde do stavu signálu "H", který přivedený na blokovací vstup e hradla 6 NAND toto hradlo 6 uvolňuje. Negovaný výs-

tup d prvního klopného obvodu 3 R-S vstupní paměti je nyní ve stavu signálu "L", který přivedený na vstup prvního monostabilního klopného obvodu 4 máběhové doby, složeného z hradel NAND, způsobí, že na jeho výstupu se objeví impuls HLA s časovou konstantou t_1 , jež je dána hodnotami jeho vnitřních R-C prvků a musí být větší než perioda t sledovaných impulsů. Po uplynutí doby t_1 je na vstupu f hradla 6 NAND signál "H". Nyní je během každé sestupné hrany sledovaných impulsů aktivován druhý monostabilní klopný obvod 5 kontrolní doby, jenž je složen z hradel NAND, pomocí signálu "L", jenž je na jeho vstup přiveden z výstupu druhého negátoru 2. Časová konstanta t_2 druhého monostabilního klopného obvodu 5 kontrolní doby je určena hodnotami jeho vnitřních R-S prvků a musí být větší než perioda t sledovaných impulsů při dovolené minimální frekvenci. Pokud je splněna tato podmínka, je na výstupu druhého monostabilního klopného obvodu 5 stále signál "L", jenž je přiveden na vstup g, jinak uvolněného hradla 6 NAND, toto blokuje. Teprve v případě, kdy sledované otáčky jsou menší než minimální popřípadě nulové nebo sledované impulsy pro čítač dělek schází, nebo sledovaná frekvence je nižší než minimální, popřípadě nulová, objeví se po uplynutí doby t_2 druhého monostabilního klopného obvodu 5 kontrolní doby signál "H", který přivedený na vstup g, jinak již uvolněného hradla 6 NAND, toto uvolňuje, takže se na jeho výstupu h objeví signál "L". Tento signál "L" je přiveden na vsazovací vstup j druhého klopného obvodu 7 R-S výstupní paměti a tento vsadí. Na jeho přímém výstupu k se tudíž objeví signál "H", který je přiveden na vstup koncového stupně 8, na jehož výstupu se tím objeví potenciál nula voltů OV. Tento je přiveden na začátek vinutí výstupního relé 10, na jehož konci je trvale připojen kladný potenciál $+U$. Toto relé 10 tudíž sejme například kontakty výstražného světla houkačky, nebo zastaví sledovaný stroj nebo trať. Po odstranění závady se kontrolní obvod uvede do výchozího stavu stlačením odstavovacího tlačítka, čímž se jeho pracovním kontaktem 12 připojí potenciál nula voltů $OV \hat{=} "L"$ na vsazovací vstup l třetího klopného obvodu, složeného z hradel NAND a jeho klidovým kontaktem 13 se tento potenciál $OV \hat{=} "L"$ odpojí od nulového vstupu m třetího klopného

ho obvodu 11. Během stlačení a uvolnění odstavovacího tlačítka se na negovaném výstupu n třetího klopného obvodu 11 R-S objeví impuls HLH, který se přivádí na nulovací vstup b prvního klopného obvodu 3 R-S vstupní paměti a na nulovací vstup i druhého klopného obvodu 7 R-S výstupní paměti. Tím jsou oba první a druhý klopný obvod 3 a 7 nulovány, výstupní relé 10 odpadne a kontrolní obvod je opět ve výchozím klidovém stavu.

P ř e d m ě t v y n á l e z u

233 825

Zapojení kontrolního obvodu, sestávající z negátorů, hradla NAND, klopných obvodů R-S, monostabilních klopných obvodů, koncového stupně a výstupního relé, vyznačený tím, že vstupní svorka (A) kontrolního obvodu je propojena přes první negátor (1) a druhý negátor (2) se vsazovacím vstupem (a) prvního klopného obvodu (3) R-S vstupní paměti a současně se vstupem druhého monostabilního klopného obvodu (5) kontrolní doby, jehož výstup je propojen se vstupem (g) hradla (6) NAND, přičemž přímý výstup (c) prvního klopného obvodu (3) R-S vstupní paměti je propojen se vstupem (e) hradla (6) NAND a negovaný výstup (d) prvního klopného obvodu (3) R-S vstupní paměti ~~propojen~~ se vstupem prvního monostabilního klopného obvodu (4) náběhové doby, jehož výstup je propojen se vstupem (f) hradla (6) NAND, kde výstup (h) tohoto hradla (6) NAND je propojen se vsazovacím vstupem (j) druhého klopného obvodu (7) R-S výstupní paměti, jejíž přímý výstup (k) je propojen přes koncový stupeň (8) se začátkem vinutí cívky výstupního relé (10), na jehož druhý konec je připojen kladný potenciál (+U) napájecího napětí, přičemž paralelně k cívce výstupního relé (10) je připojena zhášecí dioda (9), kde dále potenciál nula voltů (OV) je přes pracovní kontakt (12) odstavovacího tlačítka propojen se vsazovacím vstupem (l) třetího klopného obvodu (11) R-S tvarovače a přes klidový kontakt (13) odstavovacího tlačítka s nulovacím vstupem (m) třetího klopného obvodu (11) R-S tvarovače, přičemž negovaný výstup (n) třetího klopného obvodu (11) R-S tvarovače je propojen s nulovacím vstupem (b) prvního klopného obvodu (3) R-S vstupní paměti a současně s nulovacím vstupem (i) druhého klopného obvodu (7) R-S výstupní paměti.

1 výkres

