

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-201575

(P2015-201575A)

(43) 公開日 平成27年11月12日(2015.11.12)

(51) Int.Cl. F I テーマコード (参考)
HO 1 L 21/338 (2006.01) HO 1 L 29/80 H 5 F 1 O 2
HO 1 L 29/778 (2006.01)
HO 1 L 29/812 (2006.01)

審査請求 未請求 請求項の数 8 O L (全 14 頁)

(21) 出願番号	特願2014-80371 (P2014-80371)	(71) 出願人	000106276 サンケン電気株式会社 埼玉県新座市北野3丁目6番3号
(22) 出願日	平成26年4月9日(2014.4.9)	(71) 出願人	000190149 信越半導体株式会社 東京都千代田区大手町二丁目6番2号
		(74) 代理人	100102532 弁理士 好宮 幹夫
		(72) 発明者	佐藤 憲 埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内
		(72) 発明者	鹿内 洋志 埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内
		最終頁に続く	

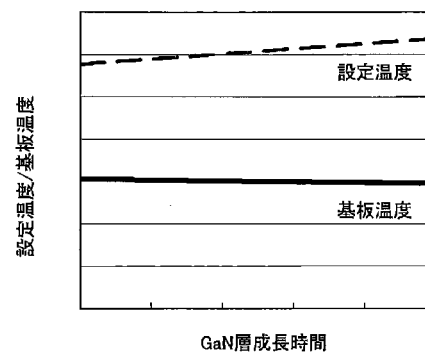
(54) 【発明の名称】 半導体基板の製造方法、半導体素子の製造方法、半導体基板、並びに半導体素子

(57) 【要約】

【課題】 高抵抗層中の炭素濃度の濃度勾配を低減できるとともに炭素濃度を所望の値とすることができる半導体基板の製造方法を提供することを目的とする。

【解決手段】 基板と、前記基板上の初期層と、前記初期層上の窒化物系半導体からなり、炭素を含む高抵抗層と、前記高抵抗層上の窒化物系半導体からなるチャンネル層とを有する半導体基板の製造方法であって、前記高抵抗層を形成する工程において、前記半導体基板を加熱する設定温度に勾配を持たせて、高抵抗層形成開始時の前記設定温度と高抵抗層形成終了時の前記設定温度が異なるようにして前記高抵抗層を形成することを特徴とする半導体基板の製造方法。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基板と、
前記基板上の初期層と、
前記初期層上の窒化物系半導体からなり、炭素を含む高抵抗層と、
前記高抵抗層上の窒化物系半導体からなるチャンネル層と
を有する半導体基板の製造方法であって、
前記高抵抗層を形成する工程において、前記半導体基板を加熱する設定温度に勾配を持たせて、高抵抗層形成開始時の前記設定温度と高抵抗層形成終了時の前記設定温度が異なるようにして前記高抵抗層を形成することを特徴とする半導体基板の製造方法。

10

【請求項 2】

前記高抵抗層を形成する工程において、前記半導体基板の反りによる温度低下を相殺するように高抵抗層形成開始時の前記設定温度と高抵抗層形成終了時の前記設定温度が異なるようにすることを特徴とする請求項 1 に記載の半導体基板の製造方法。

【請求項 3】

前記高抵抗層形成終了時の前記設定温度を、前記高抵抗層形成開始時の前記設定温度より高くすることを特徴とする請求項 1 又は請求項 2 に記載の半導体基板の製造方法。

【請求項 4】

前記高抵抗層の厚さを 500 nm 以上、 $3\text{ }\mu\text{ m}$ 以下とすることを特徴とする請求項 1 から請求項 3 のいずれか一項に記載の半導体基板の製造方法。

20

【請求項 5】

請求項 1 から請求項 4 のいずれか一項に記載の半導体基板の製造方法によって製造された半導体基板を用い、該半導体基板の前記チャンネル層上に電極を形成する工程をさらに有することを特徴とする半導体素子の製造方法。

【請求項 6】

基板と、
前記基板上の初期層と、
前記初期層上の窒化物系半導体からなり、炭素を含む高抵抗層と、
前記高抵抗層上の窒化物系半導体からなるチャンネル層と
を有する半導体基板であって、
前記高抵抗層において、 $(\text{前記初期層側の炭素濃度}) - (\text{前記チャンネル層側の炭素濃度}) / (\text{前記高抵抗層の膜厚})$ で定義される炭素濃度勾配が、 $1 \times 10^{18} \text{ atoms/cm}^3 \cdot \mu\text{ m}$ 以上、 $1 \times 10^{19} \text{ atoms/cm}^3 \cdot \mu\text{ m}$ 以下であることを特徴とする半導体基板。

30

【請求項 7】

前記高抵抗層の炭素濃度が、 $1 \times 10^{17} \text{ atoms/cm}^3$ 以上、 $1 \times 10^{20} \text{ atoms/cm}^3$ 以下であることを特徴とする請求項 6 に記載の半導体基板。

【請求項 8】

請求項 6 又は請求項 7 に記載の半導体基板を用いて作製された半導体素子であって、前記チャンネル層上に電極が設けられているものであることを特徴とする半導体素子。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体基板の製造方法、半導体素子の製造方法、半導体基板、並びに半導体素子に関する。

【背景技術】

【0002】

窒化物半導体を用いた半導体基板は、高周波かつ高出力で動作するパワー素子等に用いられている。特に、マイクロ波、準ミリ波、ミリ波等の高周波帯域において増幅を行うのに適したものとして、例えば高電子移動度トランジスタ (High Electron

50

Mobility Transistor:HEMT)等が知られている。

【0003】

窒化物半導体を用いた半導体基板として、Si基板上に、初期層、GaN層、AlGaNからなるバリア層が順次積層された半導体基板が知られている。

GaN層のうち下部の層（高抵抗層）は、縦方向及び横方向の電気抵抗を高めることで、トランジスタのオフ特性向上、縦方向リーク電流の抑制により高耐圧化が可能となる。そのため炭素をドーブし、GaN結晶中に深い準位を形成し、n型の伝導を抑制させる。

一方、GaN層のうち上部（1μm程度）の層は、チャネル層として機能し、キャリアをトラップさせる準位が形成されると電流コラプス（出力電流特性の再現性が劣化する現象）の要因となりうるため、炭素等の濃度を十分低下させている（特許文献1－3参照）

10

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特許第5064824号公報

【特許文献2】特開2006-332367号公報

【特許文献3】特開2013-070053号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

20

上述のように、高抵抗層は炭素濃度を高くすることで、デバイスの縦方向（厚み方向）リーク電流を抑制し、トランジスタのオフ特性を向上させるために用いているが、逆に炭素濃度を高めすぎると図6に示すようにリーク電流が増加する。なお、図6は、 $V_{DS} = 800V$ での縦方向リーク電流の成長温度依存性を示す図である。

図6からわかるように、リーク電流特性に関しては高抵抗層の炭素濃度には最適値がある。そのため高抵抗層の炭素濃度に濃度勾配があると、最適値からずれた炭素濃度の領域を部分的に用いることになる。

また、窒化物半導体の成長温度に対して炭素濃度及び結晶性は相関がある（図7－8を参照：成長温度が低くなると炭素濃度が増加し、結晶性が低下する）。

【0006】

30

そこで、本発明者らは、窒化物半導体の成長温度に対して炭素濃度及び結晶性は相関があることに着目し、高抵抗層のGaN成長中における炭素濃度の変化を抑えるべく図9のように設定温度を一定としているが、実際の基板温度は初期層側からチャネル層側に向かって20℃程度低下している。

これは窒化物半導体の成長がすすむにつれて半導体基板の反りが負側（「反りが負」とは、基板が凸に反ることを意味する）に増加し、半導体基板の中央部がヒータとしても機能する基板保持台から離れてしまうことで、実際の基板温度の低下が起こっているものと考えられる。

【0007】

40

上記で作製された半導体基板の深さ方向の濃度プロファイルを測定すると、高抵抗層の炭素濃度は初期層側からチャネル層側に向かって増加しており、これは基板温度が初期層側からチャネル層側に向かって低下していることによるものと考えられる。

このように、高抵抗層の炭素濃度が濃度勾配を有していると、上述したように所望の最適値からずれた炭素濃度の領域を少なからず部分的に用いることになり、このような半導体基板を用いて半導体素子を作製した場合に十分に低いリーク電流特性が得られないという問題があった。

【0008】

そこで、本発明は、上記問題点に鑑みてなされたものであって、高抵抗層の炭素濃度の濃度勾配を低減できるとともに炭素濃度を所望の値とすることができ半導体基板の製造方法を提供することを目的とする。

50

【課題を解決するための手段】

【0009】

上記目的を達成するために、本発明は、基板と、前記基板上の初期層と、前記初期層上の窒化物系半導体からなり、炭素を含む高抵抗層と、前記高抵抗層上の窒化物系半導体からなるチャンネル層とを有する半導体基板の製造方法であって、前記高抵抗層を形成する工程において、前記半導体基板を加熱する設定温度に勾配を持たせて、高抵抗層形成開始時の前記設定温度と高抵抗層形成終了時の前記設定温度が異なるようにして前記高抵抗層を形成することを特徴とする半導体基板の製造方法を提供する。

【0010】

このように、半導体基板を加熱する設定温度に勾配を持たせることで、半導体基板に反りが生じたとしても高抵抗層成長中の基板温度の変化を低減でき、高抵抗層の炭素濃度の濃度勾配を低減できるので、高抵抗層の炭素濃度として最適値となる最適な基板温度となるように半導体基板の設定温度を選択すれば、このようにして作製された半導体基板を用いて半導体素子を作製した場合に十分に低いリーク電流特性を得ることができる。

10

【0011】

このとき、前記高抵抗層を形成する工程において、前記半導体基板の反りによる温度低下を相殺するように高抵抗層形成開始時の前記設定温度と高抵抗層形成終了時の前記設定温度が異なるようにすることが好ましい。

高抵抗層形成中の温度設定をこのようにして行うことで、高抵抗層成長中の基板温度の変化をより効果的に低減できる。

20

【0012】

このとき、前記高抵抗層形成終了時の前記設定温度を、前記高抵抗層形成開始時の前記設定温度より高くすることが好ましい。

高抵抗層形成中の温度設定をこのようにして行うことで、高抵抗層成長中の基板温度の変化をより確実に低減できる。

【0013】

このとき、前記高抵抗層の厚さを500nm以上、3μm以下とすることが好ましい。

高抵抗層の厚さが500nm以上であれば、リーク電流特性を低下させることを防止することができ、高抵抗層の厚さが3μm以下であれば、半導体基板が厚くなりすぎることを防止できる。

30

【0014】

また、本発明は、上記の半導体基板の製造方法によって製造された半導体基板を用い、該半導体基板の前記チャンネル層上に電極を形成する工程をさらに有することを特徴とする半導体素子の製造方法を提供する。

【0015】

このような本発明の半導体基板の製造方法によって製造された半導体基板を用いた半導体素子の製造方法であれば、高抵抗層成長中の基板温度の変化を低減でき、高抵抗層の炭素濃度の濃度勾配を低減できるので、高抵抗層の炭素濃度として最適値を選択すれば、十分に低いリーク電流特性を得ることができる。

【0016】

さらに、本発明は、基板と、前記基板上の初期層と、前記初期層上の窒化物系半導体からなり、炭素を含む高抵抗層と、前記高抵抗層上の窒化物系半導体からなるチャンネル層とを有する半導体基板であって、前記高抵抗層において、 $(\text{前記初期層側の炭素濃度}) - (\text{前記チャンネル層側の炭素濃度}) / (\text{前記高抵抗層の膜厚})$ で定義される炭素濃度勾配が、 $1 \times 10^{18} \text{ atoms/cm}^3 \cdot \mu\text{m}$ 以上、 $1 \times 10^{19} \text{ atoms/cm}^3 \cdot \mu\text{m}$ 以下であることを特徴とする半導体基板を提供する。

40

【0017】

高抵抗層における炭素濃度勾配が上記の範囲であれば、高抵抗層の炭素濃度として最適値を選択すれば、このような半導体基板を用いて半導体素子を作製した場合に十分に低いリーク電流特性を得ることができる。

50

【0018】

このとき、前記高抵抗層の炭素濃度が $1 \times 10^{17} \text{ atoms/cm}^3$ 以上、 $1 \times 10^{20} \text{ atoms/cm}^3$ 以下のものとすることができる。

高抵抗層の炭素濃度として、このような濃度範囲を好適に用いることができる。

【0019】

また、本発明は、上記の半導体基板を用いて作製された半導体素子であって、前記チャネル層上に電極が設けられているものであることを特徴とする半導体素子を提供する。

【0020】

このような本発明の半導体基板を用いて作製された半導体素子であれば、高抵抗層の炭素濃度として最適値となる最適な基板温度となるように半導体基板の設定温度を選択すれば、十分に低いリーク電流特性を得ることができる。

10

【発明の効果】

【0021】

以上のように、本発明の半導体基板の製造方法によれば、高抵抗層成長中の基板温度の変化を低減でき、高抵抗層の炭素濃度の濃度勾配を低減できるので、高抵抗層の炭素濃度として最適値となる最適な基板温度となるように半導体基板の設定温度を選択すれば、このようにして作製された半導体基板を用いて半導体素子を作製した場合に十分に低いリーク電流特性を得ることができる。

【図面の簡単な説明】

【0022】

20

【図1】本発明の半導体基板の製造方法で用いられる高抵抗層を形成する工程における温度設定を示す図である。

【図2】実施例2及び比較例の縦方向リーク電流特性を示す図である。

【図3】本発明の実施態様の一例を示す半導体基板の断面図である。

【図4】本発明の実施態様の一例を示す半導体基板の深さ方向の濃度分布を示した図である。

【図5】本発明の実施態様の一例を示す半導体素子の断面図である。

【図6】縦方向リーク電流の成長温度依存性を示す図である。

【図7】炭素濃度の成長温度依存性を示す図である。

【図8】高抵抗層の結晶性の成長温度依存性を示す図である。

30

【図9】半導体基板の作製中の反り、設定温度、基板温度の推移を示す図である。

【発明を実施するための形態】

【0023】

前述のように、高抵抗層は炭素濃度を高くすることで、デバイスのリーク電流を抑制し、トランジスタのオフ特性を向上させるために用いているが、リーク電流特性は図6に示すように高抵抗層成長温度依存性が強く、リーク電流特性に関しては高抵抗層の成長温度には最適値があり、すなわち、高抵抗層の炭素濃度には最適値がある。そのため高抵抗層の炭素濃度に濃度勾配があると、所望の最適値からずれた炭素濃度の領域を少なからず部分的に用いることになり、このような半導体基板を用いて半導体素子を作製した場合に十分に低いリーク電流特性が得られないという問題があった。

40

【0024】

そこで、本発明者らは、高抵抗層中の炭素濃度の濃度勾配を低減できるとともに炭素濃度を所望の値とすることができる半導体基板の製造方法について鋭意検討を重ねた。その結果、高抵抗層成長中に半導体基板を加熱する設定温度に勾配を持たせることで、高抵抗層成長中の基板温度の変化を低減でき、それにより高抵抗層の炭素濃度の濃度勾配を低減でき、高抵抗層の炭素濃度として最適値となる最適な基板温度となるように半導体基板の設定温度を選択すれば、このようにして作製された半導体基板を用いて半導体素子を作製した場合に十分に低い縦方向リーク電流特性が得られることを見出し、本発明をなすに至った。

【0025】

50

以下、本発明について、実施態様の一例として、図を参照しながら詳細に説明するが、本発明はこれに限定されるものではない。

【0026】

まず、本発明の一例の半導体基板について、図3-4を参照しながら説明する。

図3は本発明の一例の半導体基板の断面図であり、図4は本発明の一例の半導体基板の深さ方向の濃度分布を示した図である。

【0027】

図3に示す半導体基板10は、基板12と、基板12上に設けられた初期層（バッファ層）14と、初期層14上に設けられた窒化物系半導体（例えば、Ga_{1-y}N）からなり、炭素を不純物として含む高抵抗層15と、高抵抗層15上に設けられた能動層22を有している。

10

ここで、基板12は、例えば、Si又はSiCからなる基板である。また、初期層14は、例えば、窒化物系半導体からなる第一の層と、第一の層と組成の異なる窒化物系半導体からなる第二の層とが繰り返し積層された積層体で構成されるバッファ層である。

第一の層は例えば、Al_yGa_{1-y}Nからなり、第二の層は例えば、Al_xGa_{1-x}N（0 ≤ x < y ≤ 1）からなる。

具体的には、第一の層はAlNとすることができ、第二の層はGa_{1-x}Nとすることができる。

【0028】

能動層22は、窒化物系半導体からなるチャネル層18と、チャネル層18上に設けられた窒化物系半導体からなるバリア層20とを有している。チャネル層18は例えば、Ga_{1-x}Nからなり、バリア層20は例えば、AlGa_{1-x}Nからなる。

20

【0029】

高抵抗層15において、（初期層14側の炭素濃度）－（チャネル層18側の炭素濃度）／（高抵抗層15の膜厚）で定義される炭素濃度勾配が、 $1 \times 10^{18} \text{ atoms/cm}^3 \cdot \mu\text{m}$ 以上、 $1 \times 10^{19} \text{ atoms/cm}^3 \cdot \mu\text{m}$ 以下、好ましくは、 $1 \times 10^{18} \text{ atoms/cm}^3 \cdot \mu\text{m}$ 以上、 $5 \times 10^{18} \text{ atoms/cm}^3 \cdot \mu\text{m}$ 以下である。

なお、チャネル層18の炭素濃度は、電子移動度を高くするとともに、電流コラプスを抑制するために、図4に示すように $1 \times 10^{16} \text{ atoms/cm}^3$ 程度以下にすることができる。

30

高抵抗層15における炭素濃度勾配が上記の範囲であれば、高抵抗層15の炭素濃度として最適値を選択すれば、このような半導体基板を用いて半導体素子を作製した場合に十分に低いリーク電流特性を得ることができる。

【0030】

また、高抵抗層15の炭素濃度を $1 \times 10^{17} \text{ atoms/cm}^3$ 以上、 $1 \times 10^{20} \text{ atoms/cm}^3$ 以下とすることができる。

高抵抗層の炭素濃度として、このような濃度範囲を好適に用いることができる。

【0031】

次に、本発明の一例の半導体素子について、図5を参照しながら説明する。

図5は本発明の一例の半導体素子の断面図である。

40

半導体素子11は、半導体基板10を用いて作製されたものであり、能動層22上に設けられた第一電極26、第二電極28、制御電極30を有している。

半導体素子11において、第一電極26及び第二電極28は、第一電極26から、チャネル層18内に形成された二次元電子ガス層24を介して、第二電極28に電流が流れるように配置されている。

第一電極26と第二電極28との間に流れる電流は、制御電極30に印可される電位によってコントロールすることができる。

【0032】

半導体素子11は、本発明の半導体基板10を用いて作製されたものであり、高抵抗層15における炭素濃度勾配が十分小さくなるように調整されているため、高抵抗層15の

50

炭素濃度として最適値を選択すれば、十分に低い縦方向リーク電流特性を得ることができる。

【0033】

次に本発明の一例の半導体基板の製造方法について、図1及び図3を参照しながら説明する。

本発明の一例の半導体基板の製造方法は、図3に示すような基板12と、基板12上の初期層14と、初期層上の窒化物系半導体からなり、炭素を含む高抵抗層15と、高抵抗層15上の窒化物系半導体からなるチャンネル層18とを有する半導体基板10を製造する方法であって、高抵抗層15を形成する工程において、半導体基板10を加熱する設定温度に勾配を持たせて、高抵抗層形成開始時の設定温度と高抵抗層形成終了時の設定温度が異なるようにして高抵抗層を形成している。

10

例えば、高抵抗層形成中の設定温度を一定にしている図9では高抵抗層形成中の基板温度が半導体基板の反りに応じて低下しているのに対して、高抵抗層形成終了時の設定温度が高抵抗層形成開始時の設定温度より高くなるように高抵抗層形成中の半導体基板を加熱する設定温度に温度勾配を持たせている図1では高抵抗層形成中の基板温度が一定になっている。

【0034】

このように、高抵抗層形成中の半導体基板を加熱する設定温度に勾配を持たせることで、高抵抗層成長中の基板温度の変化を低減でき、これにより高抵抗層の炭素濃度の濃度勾配を低減できるので、高抵抗層15の炭素濃度として最適値を選択すれば、このようにして作製された半導体基板を用いて半導体素子を作製した場合に十分に低いリーク電流特性を得ることができる。

20

【0035】

高抵抗層15を形成する工程において、半導体基板10の反りによる温度低下を相殺するように高抵抗層形成開始時の設定温度と高抵抗層形成終了時の設定温度が異なるようにすることが好ましい。

高抵抗層形成中の温度設定をこのようにして行うことで、高抵抗層成長中の基板温度の変化をより効果的に低減できる。

【0036】

高抵抗層形成終了時の設定温度を、高抵抗層形成開始時の設定温度より高くすることが好ましい。

30

高抵抗層形成中の温度設定をこのようにして行うことで、高抵抗層成長中の基板温度の変化をより確実に低減できる。

【0037】

高抵抗層15の厚さを500nm以上、3μm以下とすることが好ましい。

高抵抗層の厚さが500nm以上であれば、縦方向リーク電流特性を低下させることを防止することができ、高抵抗層の厚さが3μm以下であれば、半導体基板が厚くなりすぎることを防止できる。

【0038】

次に本発明の一例の半導体素子の製造方法について、図5を参照しながら説明する。

40

本発明の半導体素子の製造方法は、上述した本発明の半導体基板の製造方法によって製造された半導体基板10を用い、半導体基板10のチャンネル層18上に電極26、28、30を形成する工程をさらに有している。

【0039】

このような本発明の半導体基板の製造方法によって製造された半導体基板を用いた半導体素子の製造方法であれば、高抵抗層成長中の基板温度の変化を低減でき、これにより高抵抗層の炭素濃度の濃度勾配を低減できるので、高抵抗層の炭素濃度として最適値を選択すれば、十分に低いリーク電流特性を得ることができる。

【実施例】

【0040】

50

以下、実施例及び比較例を示して本発明をより具体的に説明するが、本発明はこれらに限定されるものではない。

【0041】

(実施例)

上記で説明した半導体基板の製造方法を用いて、図3に示すような半導体基板を作製した。すなわち、高抵抗層形成終了時の設定温度を高抵抗層形成開始時の設定温度より高くするように、設定温度に勾配を持たせた。

また、高抵抗層形成中の実際の基板温度を放射温度計で測定した。その結果を図1に示す。

さらに、作製された半導体基板を用いて、図5に示すような半導体素子を作製し、この半導体素子の縦方向リーク電流特性を測定した。その結果を図2に示す。

10

【0042】

(比較例)

実施例と同様にして、半導体基板を作製した。ただし、高抵抗層形成中の設定温度は一定とした。

また、高抵抗層形成中の実際の基板温度を放射温度計で測定した。その結果を図9に示す。

さらに、作製された半導体基板を用いて、図5に示すような半導体素子を作製し、この半導体素子の縦方向リーク電流特性を測定した。その結果を図2に示す。

20

【0043】

図1、図9からわかるように、高抵抗層形成中に半導体基板を加熱する設定温度に勾配を持たせた実施例は、高抵抗層形成中に半導体基板を加熱する設定温度を一定にした比較例と比べて、高抵抗層形成中の実際の基板温度の変化が減少している。

【0044】

図2からわかるように、実施例の半導体素子は、比較例の半導体素子に比べて縦方向リーク電流が低くなっている。

【0045】

なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は、例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

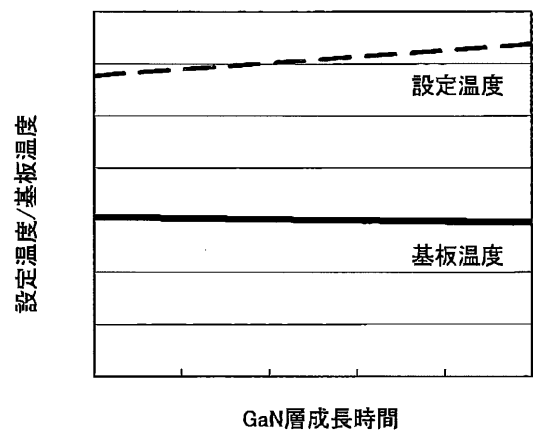
30

【符号の説明】

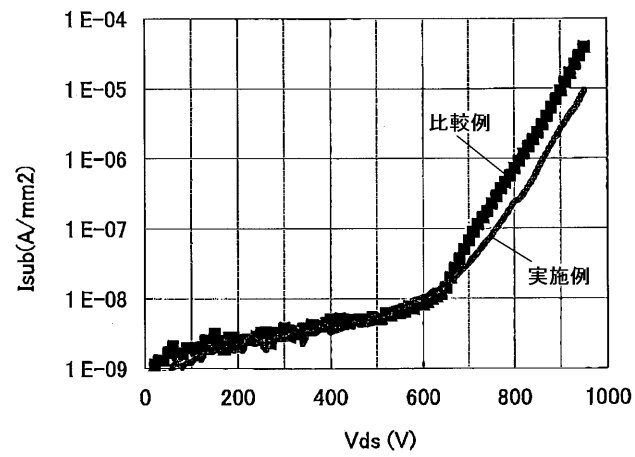
【0046】

10…半導体基板、 11…半導体素子、 12…基板、
14…初期層（バッファ層）、 15…高抵抗層、 18…チャネル層、
20…バリア層、 22…能動層、 24…二次元電子ガス層、 26…第一電極、
28…第二電極、 30…制御電極。

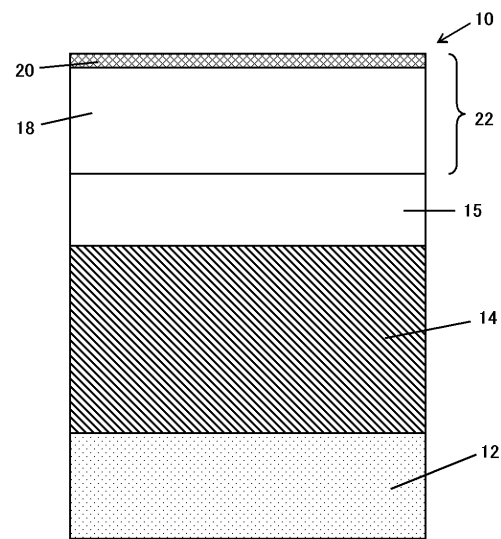
【 図 1 】



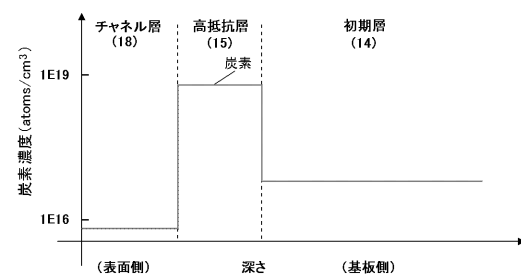
【 図 2 】



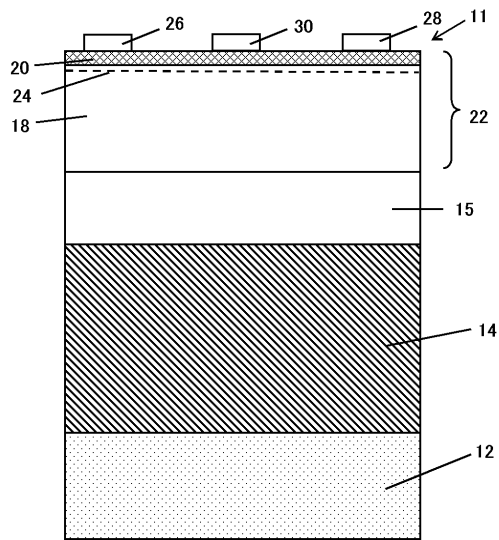
【 図 3 】



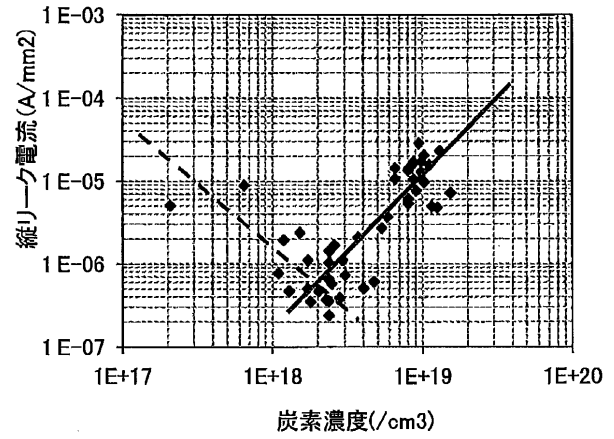
【 図 4 】



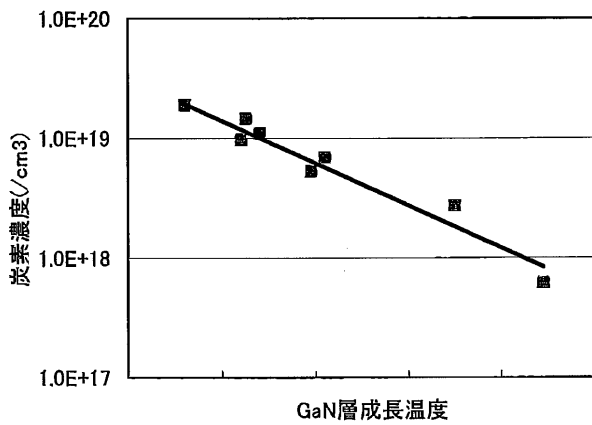
【図 5】



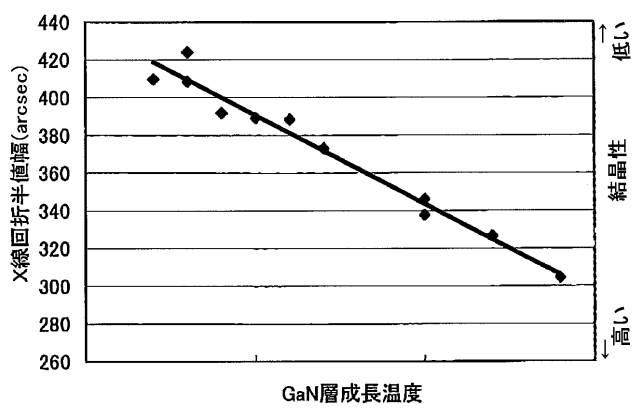
【図 6】



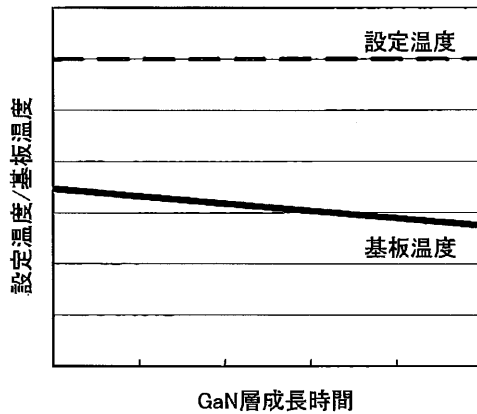
【図 7】



【図 8】



【図 9】



【手続補正書】

【提出日】平成27年3月5日(2015.3.5)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正の内容】

【0005】

上述のように、高抵抗層は炭素濃度を高くすることで、デバイスの縦方向（厚み方向）リーク電流を抑制し、トランジスタのオフ特性を向上させるために用いているが、逆に炭素濃度を高めすぎると図6に示すようにリーク電流が増加する。なお、図6は、 $V_{DS} = 800\text{V}$ での縦方向リーク電流の炭素濃度依存性を示す図である。

図6からわかるように、リーク電流特性に関しては高抵抗層の炭素濃度には最適値がある。そのため高抵抗層の炭素濃度に濃度勾配があると、最適値からずれた炭素濃度の領域を部分的に用いることになる。

また、窒化物半導体の成長温度に対して炭素濃度及び結晶性は相関がある（図7－8を参照：成長温度が低くなると炭素濃度が増加し、結晶性が低下する）。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

さらに、本発明は、基板と、前記基板上の初期層と、前記初期層上の窒化物系半導体からなり、炭素を含む高抵抗層と、前記高抵抗層上の窒化物系半導体からなるチャンネル層と

を有する半導体基板であって、前記高抵抗層において、 $\frac{\{(前記初期層側の炭素濃度) - (前記チャンネル層側の炭素濃度)\}}{(前記高抵抗層の膜厚)}$ で定義される炭素濃度勾配が、 $1 \times 10^{18} \text{ atoms/cm}^3 \cdot \mu\text{m}$ 以上、 $1 \times 10^{19} \text{ atoms/cm}^3 \cdot \mu\text{m}$ 以下であることを特徴とする半導体基板を提供する。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正の内容】

【0022】

【図1】本発明の半導体基板の製造方法で用いられる高抵抗層を形成する工程における温度設定を示す図である。

【図2】実施例及び比較例の縦方向リーク電流特性を示す図である。

【図3】本発明の実施態様の一例を示す半導体基板の断面図である。

【図4】本発明の実施態様の一例を示す半導体基板の深さ方向の濃度分布を示した図である。

【図5】本発明の実施態様の一例を示す半導体素子の断面図である。

【図6】縦方向リーク電流の炭素濃度依存性を示す図である。

【図7】炭素濃度の成長温度依存性を示す図である。

【図8】高抵抗層の結晶性の成長温度依存性を示す図である。

【図9】半導体基板の作製中の設定温度、基板温度の推移を示す図である。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正の内容】

【0023】

前述のように、高抵抗層は炭素濃度を高くすることで、デバイスのリーク電流を抑制し、トランジスタのオフ特性を向上させるために用いているが、図6に示すようにリーク電流特性に関しては高抵抗層の炭素濃度には最適値がある。そのため高抵抗層の炭素濃度に濃度勾配があると、所望の最適値からずれた炭素濃度の領域を少なからず部分的に用いることになり、このような半導体基板を用いて半導体素子を作製した場合に十分に低いリーク電流特性が得られないという問題があった。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0029

【補正方法】変更

【補正の内容】

【0029】

高抵抗層15において、 $\frac{\{(初期層14側の炭素濃度) - (チャンネル層18側の炭素濃度)\}}{(高抵抗層15の膜厚)}$ で定義される炭素濃度勾配が、 $1 \times 10^{18} \text{ atoms/cm}^3 \cdot \mu\text{m}$ 以上、 $1 \times 10^{19} \text{ atoms/cm}^3 \cdot \mu\text{m}$ 以下、好ましくは、 $1 \times 10^{18} \text{ atoms/cm}^3 \cdot \mu\text{m}$ 以上、 $5 \times 10^{18} \text{ atoms/cm}^3 \cdot \mu\text{m}$ 以下である。

なお、チャンネル層18の炭素濃度は、電子移動度を高くするとともに、電流コラプスを抑制するために、図4に示すように $1 \times 10^{16} \text{ atoms/cm}^3$ 程度以下にすることができる。

高抵抗層15における炭素濃度勾配が上記の範囲であれば、高抵抗層15の炭素濃度として最適値を選択すれば、このような半導体基板を用いて半導体素子を作製した場合に十分に低いリーク電流特性を得ることができる。

【手続補正 6】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板と、

前記基板上の初期層と、

前記初期層上の窒化物系半導体からなり、炭素を含む高抵抗層と、

前記高抵抗層上の窒化物系半導体からなるチャンネル層と

を有する半導体基板の製造方法であって、

前記高抵抗層を形成する工程において、前記半導体基板を加熱する設定温度に勾配を持たせて、高抵抗層形成開始時の前記設定温度と高抵抗層形成終了時の前記設定温度が異なるようにして前記高抵抗層を形成することを特徴とする半導体基板の製造方法。

【請求項 2】

前記高抵抗層を形成する工程において、前記半導体基板の反りによる温度低下を相殺するように高抵抗層形成開始時の前記設定温度と高抵抗層形成終了時の前記設定温度が異なるようにすることを特徴とする請求項 1 に記載の半導体基板の製造方法。

【請求項 3】

前記高抵抗層形成終了時の前記設定温度を、前記高抵抗層形成開始時の前記設定温度より高くすることを特徴とする請求項 1 又は請求項 2 に記載の半導体基板の製造方法。

【請求項 4】

前記高抵抗層の厚さを 500 nm 以上、 $3\text{ }\mu\text{ m}$ 以下とすることを特徴とする請求項 1 から請求項 3 のいずれか一項に記載の半導体基板の製造方法。

【請求項 5】

請求項 1 から請求項 4 のいずれか一項に記載の半導体基板の製造方法によって製造された半導体基板を用い、該半導体基板の前記チャンネル層上に電極を形成する工程をさらに有することを特徴とする半導体素子の製造方法。

【請求項 6】

基板と、

前記基板上の初期層と、

前記初期層上の窒化物系半導体からなり、炭素を含む高抵抗層と、

前記高抵抗層上の窒化物系半導体からなるチャンネル層と

を有する半導体基板であって、

前記高抵抗層において、 $\frac{\{(前記初期層側の炭素濃度) - (前記チャンネル層側の炭素濃度)\}}{(前記高抵抗層の膜厚)}$ で定義される炭素濃度勾配が、 $1 \times 10^{18} \text{ atoms/cm}^3 \cdot \mu\text{ m}$ 以上、 $1 \times 10^{19} \text{ atoms/cm}^3 \cdot \mu\text{ m}$ 以下であることを特徴とする半導体基板。

【請求項 7】

前記高抵抗層の炭素濃度が、 $1 \times 10^{17} \text{ atoms/cm}^3$ 以上、 $1 \times 10^{20} \text{ atoms/cm}^3$ 以下であることを特徴とする請求項 6 に記載の半導体基板。

【請求項 8】

請求項 6 又は請求項 7 に記載の半導体基板を用いて作製された半導体素子であって、前記チャンネル層上に電極が設けられているものであることを特徴とする半導体素子。

フロントページの続き

- (72)発明者 後藤 博一
埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内
- (72)発明者 篠宮 勝
群馬県安中市磯部二丁目13番1号 信越半導体株式会社 半導体磯部研究所内
- (72)発明者 土屋 慶太郎
群馬県安中市磯部二丁目13番1号 信越半導体株式会社 半導体磯部研究所内
- (72)発明者 萩本 和徳
群馬県安中市磯部二丁目13番1号 信越半導体株式会社 半導体磯部研究所内
- Fターム(参考) 5F102 FA01 GB01 GC01 GD01 GJ02 GJ03 GK04 GK08 GL04 GM04
GQ01 GR09 HC01