



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

216986

(11) (B1)

(51) Int. Cl.³
H 03 D 3/02

(22) Přihlášeno 22 02 80
(21) (PV 1240-80)

(40) Zveřejněno 26 02 82

(45) Vydáno 15 02 85

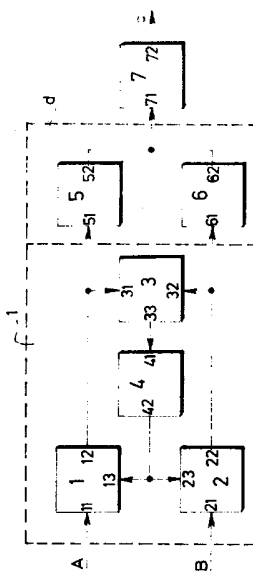
(75)

Autor vynálezu

NĚMEC ALEXEJ ing., PRAHA

(54) Zapojení fázového detektoru se zpožďovacím členem

Zapojení fázového detektoru se zpožďovacím členem podle vynálezu spočívá hlavně v tom, že výstup třetího hradla je připojen na nulovací vstup prvního klopného obvodu a na nulovací vstup druhého klopného obvodu.



Vynález se týká zapojení digitální části fázového detektoru se zpožďovacím členem, které je určeno pro syntezátory kmitočtu a které nemá takzvanou mrtvou oblast. Fázový záves s fázovým detektorem podle vynálezu vykazuje spojitou regulaci i pro velmi malé kmitočtové nebo fázové odchylky srovnávaných signálů.

Zatím se v digitální syntéze kmitočtu běžně používají fázové detektory, jež jsou navrženy tak, aby pracovaly s nejkratšími parazitními impulsy na výstup digitální části fázového detektoru. Převedením těchto fázových detektorů do hybridní nebo monolitické formy se parazitní impulsy na jejich výstupech podstatně zkrátí případně úplně vymizí. Tím dojde k vytvoření oblasti, ve které není přenosová funkce detektoru $U_{\text{výst}} = f(\Delta\varphi)$ lineární jak je patrné z připojeného prvního obrázku. Pro malé fázové rozdíly srovnávaných signálů se tak vytvoří mrtvá oblast, ve které rozdíl fází $\Delta\varphi$ nevytvoří změnu výstupního napětí fázového detektoru.

Mrtvá oblast fázového detektoru způsobuje nespojitou regulaci fázové smyčky při velmi malé kmitočtové nebo fázové odchylce signálů srovnávaných na fázovém detektoru. Projeví se to v kmitočtové nestabilitě výstupního signálu syntezátoru jako periodické poruchy kmitočtu až o stovky Hz. Velikost této nestability je přitom závislá na časových konstantách dolní RC propusti, která je zařazena mezi fázovým detektorem a řízeným oscilátorem VCO.

Nevýhodou fázového detektoru s mrtvou oblastí je jeho nepoužitelnost v syntezátorech pro zařízení s klíčováním provozem a s provozem o jednom postranním pásnu. Kromě toho mrtvá oblast fázového detektoru neumožňuje zavedení kmitočtové modulace do fázové smyčky modulací referenčního signálu. Použitím fázového detektoru s mrtvou oblastí v syntezátoru se prodlouží doba náběhu kmitočtu jeho výstupního signálu (především poslední fáze náběhu). Mrtvá oblast detektoru způsobuje zhoršení spektrální čistoty výstupního signálu syntezátoru. Toto zhoršení spektrální čistoty je podstatné v zařízeních s klíčováním provozem a s provozem o jednom postranním pásnu.

V práci Breezeho "A design technique for digital PLL Synthesizers" IEE Transaction on Consumer Electronics 78 je vliv mrtvé oblasti d fázového detektoru eliminován dostatečně velkým posuvem kvasistabilního pracovního bodu smyčky od mrtvé oblasti. Tento posuv je realizován periodickým zaváděním časově přesně definovaného impulsu přímo do lineární části fázového detektoru. Šířka impulsu pak určuje velikost odchýlení pracovního bodu smyčky od mrtvé oblasti. Do lineární části fázového detektoru, která je složena z napájecího zdroje a vysílacího zdroje proudu, je pomocí hradla OR zaváděn časově definovaný krátký impuls asi 400 nanosekund odvozený od referenčního kmitočtu těsně před koncem periody srovnávacího kmitočtu. Pro minimalizaci zdvihu parazitní kmitočtové modulace a optimalizaci šumových vlastností výstupního signálu napětím řízeného oscilátoru je nutné volit pokud možno nejkratší rozdíl prvního a druhého časového intervalu T_1 , T_2 jak patrné z obr. 3.

Nevýhodou řešení fázového detektoru podle Breezeho je nutnost vytvoření pomocného impulsu. Obvodové řešení děliče referenčního kmitočtu se tím komplikuje. Při aplikaci tohoto řešení fázového detektoru v syntezátorech kmitočtu s obvody o vyšší hustotě integrace, jako například integrovaný obvod typu S 187, je získávání pomocného impulsu obvodově příliš složité. U těchto obvodů není zpravidla přístup do děliče referenčního kmitočtu, například u integrovaného obvodu typu S 187 lze pro výstup pomocného impulsu použít výstupu určeného ke kontrole synchronismu fázové smyčky. Složitě generování pomocného impulsu znemožňuje praktické využití fázového detektoru podle Breezeho v syntezátorech pro mobilní a přenosné zařízení. Navíc se zaváděním pomocného impulsu zvětšuje pronikání srovnávacího kmitočtu a jeho harmonických složek na výstup detektoru, což má nepříznivý vliv na velikost zdvihu parazitní frekvenční modulace výstupního signálu napětím řízeného oscilátoru. Zdvih parazitní frekvenční modulace lze snížit zvětšením hodnot obou kapacitních prvků a velikostí odporu v RC filtru jak patrné z obr. 2, ale za cenu prodloužení doby náběhu kmitočtu napětím řízeného oscilátoru.

Nevýhody fázového detektoru s mrtvou oblastí jsou odstraněny zapojením fázového detektoru podle vynálezu, jehož podstatou je, že výstup třetího hradla je připojen na vstup zpožďovacího obvodu, jehož výstup je připojen na nulovací vstup prvního klopného obvodu a na nulovací vstup druhého klopného obvodu.

Zapojení podle vynálezu bude dále popsáno s přihlédnutím k připojeným výkresům, kde na obr. 1 je znázorněn průběh přenosové funkce detektoru, na obr. 2 blokové zapojení fázového detektoru podle Breezeho, na obr. 3 je znázorněna odezva fázové smyčky podle obr. 2 na zaváděný impuls, na obr. 4 je zapojení podle vynálezu, na obr. 5 je znázorněna činnost fázového detektoru podle vynálezu a na obr. 6 je logická struktura fázového detektoru v monolitické formě.

V diskrétní formě můžeme digitální část fázového detektoru podle vynálezu realizovat nejjednodušší dvěma klopnými obvody 1, 2 jak patrně z obr. 4 a třetím hradlem 3 OR nebo NOR nebo AND nebo NAND. Mezi výstup 33 třetího hradla 3 a nulovacích skupin 23, 13 klopných obvodů 1, 2 je zařazen zpožďovací obvod 4. Zpožďovací obvod 4 zajišťuje v součinnosti s klopnými obvody 1, 2 vznik dostatečně širokých impulsů na výstupech 12, 22 klopných obvodů 1, 2. Parazitní impulsy jsou využívány v lineární části fázového detektoru. Velmi malé fázové rozdíly srovnávaných signálů, které u detektorů s mrtvou oblastí nezpůsobují okamžitou změnu jejich výstupního napětí, jsou na výstup detektoru transformovány jako rozdíl šířek nabíjecího a vybíjecího impulsu. Tento postup však bezpodmínečně vyžaduje k nabíjení případně vybíjení kondenzátorů v RC filtru 7 proudové zdroje 2, 6 (lineární část fázového detektoru). Proudové zdroje 2, 6 umožňují minimalizaci pronikání srovnávacího kmitočtu a jeho harmonických složek na výstup 72 RC filtru 7.

Funkce fázového detektoru podle vynálezu, jehož zapojení je v obr. 4 je patrna z obr. 5, kde jsou jednoduše znázorněny idealizované průběhy signálů v některých bodech detektoru zapojeného podle obr. 4. V obr. 5 se předpokládá rovnost proudů I1 a I2 proudových zdrojů 2, 6 takže $(I1) - (I2) = 0$, přičemž nejsou uvažována zpoždění způsobená hradlem 3 a zpoždění z nulovacích vstupů 13 a 23 na výstupy 12, 22 klopných obvodů 1, 2. Tato zpoždění ve skutečnosti prodlužují zpoždění realizované zpožďovacím obvodem 4. Z obr. 5 je zřejmé, že při rozdílu fází $\Delta\varphi$ srovnávaných signálů A, B bude na výstupu 12 klopného obvodu 1 impuls v šířce T1, zatímco na výstupu 22 klopného obvodu 2 bude impuls v šířce T2. Tyto impulsy jsou dále zpracovávány v proudových zdrojích 2, 6 tak, že první proudový zdroj 2 vyrábí nabíjecí impuls proudu o amplitudě $I = I1$ se šířkou T1. Druhý proudový zdroj 6 současně generuje vybíjecí impuls proudu rovněž s amplitudou $I = I2$, ale se šířkou T2. Náboj na vstupní kapacitě RC filtru 7 se tedy zvětší o náboj, který odpovídá rozdílu fází $\Delta\varphi$

$$[\Delta Qc = I(T1 - T2) = I\Delta T \text{ a } \Delta T \approx \Delta\varphi].$$

Z uvedeného vyplývá, že ve fázovém detektoru podle vynálezu se informace o rozdílu fází srovnávaných signálů přenáší na výstup ve formě rozdílu šířky proudových impulsů generovaných na výstupech 22, 62 proudových zdrojů 2, 6. Přírůstek nebo úbytek náboje na vstupní kapacitě RC filtru 7 odpovídá i při velmi malých $\Delta\varphi$ rozdílu kmitočtů nebo fází srovnávaných signálů. Fázový detektor podle obr. 4 nemá mrtvou oblast a jeho přenosová charakteristika odpovídá ideální charakteristice na obr. 1. Předpokládá se ovšem použití dostatečně rychlých proudových zdrojů 2, 6, které musí s dostatečnou věrností přenést impulsy o šířce T2 jak je zřejmé z obr. 5.

Obvod fázového detektoru podle obr. 4 byl považován za ideální. Ve skutečnosti se však ve fázovém detektoru uplatňují zpoždění, která navíc nejsou v obou větvích detektoru stejná jako například v hradle 3, v nulování klopných obvodů 1, 2 a v proudových zdrojích 2, 6. Proudů I1, I2 proudových zdrojů 2, 6 rovněž nesplňují podmínku $I1 = I2$, ale je možno s určitou přesností se této podmínce přiblížit. Z podrobnějšího rozboru funkce detektoru podle obr. 4 vyplývá, že při nesymetrii zpoždění ve větvích fázového detektoru (klopný obvod 1,

hradlo 1 - první vstup 31 a proudový zdroj 5; klopný obvod 2, hradlo 3 - druhý vstup 32 a proudový zdroj 6) se ve fázové smyčce rozdíl zpoždění přetransformuje na nenulovou základní fázi mezi signály A, B. Fázová smyčka druhého řádu 1 typu bude pak regulovat změnu kmitočtu na konstantní nenulový rozdíl fází signálů A, B. Z toho vyplývá, že zpoždění případně nesymetrie zpoždění nemají vliv na pronikání srovnávacího kmitočtu a jeho harmonických do výstupu detektoru C. Šířka proudových impulsů na výstupech 22, 62 proudových zdrojů 5, 6 je shodná $T_1 = T_2$.

Složitější situace vzniká při nerovnosti proudů I_1 , I_2 proudových zdrojů 5, 6. Při rovnovážném stavu fázové smyčky se nemění náboj na vstupní kapacitě RC filtru 7 ($\Delta Q_C = 0$, za předpokladu nekonečně velkého odporu, kterým je kondenzátor v RC filtru 7 vybíjen). To znamená, že při $I_1 = I_2$ musí platit rovnice $I_1 T_1 = I_2 T_2$, ze které vyplývá rovnost šířek impulsů $T_1 = T_2$.

Při nerovnosti proudů I_1 a I_2 musí opět v rovnovážném stavu platit podmínka $\Delta Q_C = 0$. Z této podmínky vyplývá vztah

$$\frac{I_1}{I_2} = \frac{T_2}{T_1}$$

což reprezentuje nerovnost šířek proudových impulsů T_1 , T_2 na výstupech 22, 62 proudových zdrojů 5, 6. Z toho vyplývá, že nerovnost proudů I_1 , I_2 je smyčkou v rovnovážném stavu transformována na nenulovou základní fázi mezi signály A, B s tím, že šířky impulsů na výstupech 12, 22 klopných obvodů 1, 2 nebudou stejné.

Nerovnost šířek impulsů způsobuje větší pronikání srovnávacího kmitočtu a jeho harmonických složek na výstup detektoru C. Proto je výhodné při návrhu lineární části detektoru zajistit pokud je to možné rovnost proudů I_1 , I_2 proudových zdrojů 5, 6. V každém případě tj. i při nerovnosti proudů je pronikání srovnávacího kmitočtu a jeho harmonických složek u detektoru podle vynálezu podstatně menší než u detektoru podle obr. 2, což vyplývá ze srovnání obr. 3 a obr. 5.

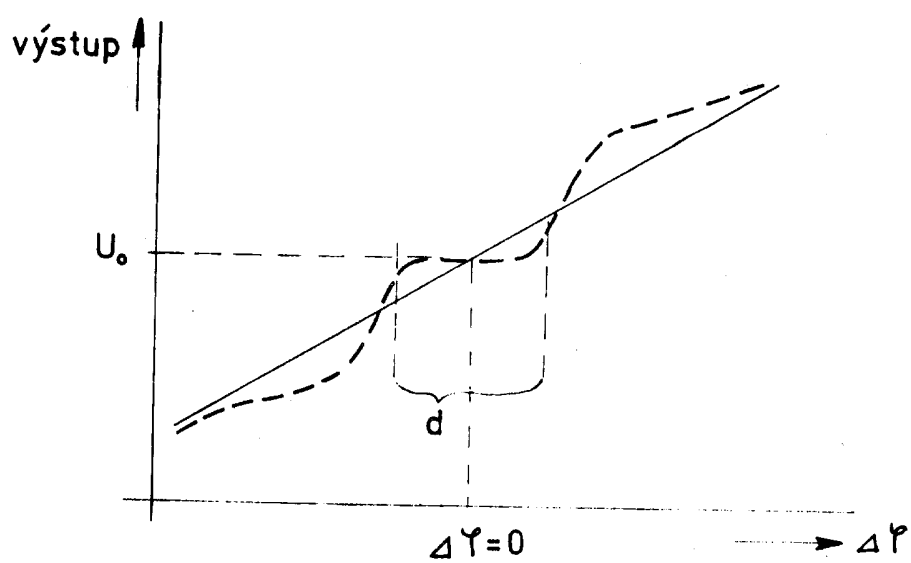
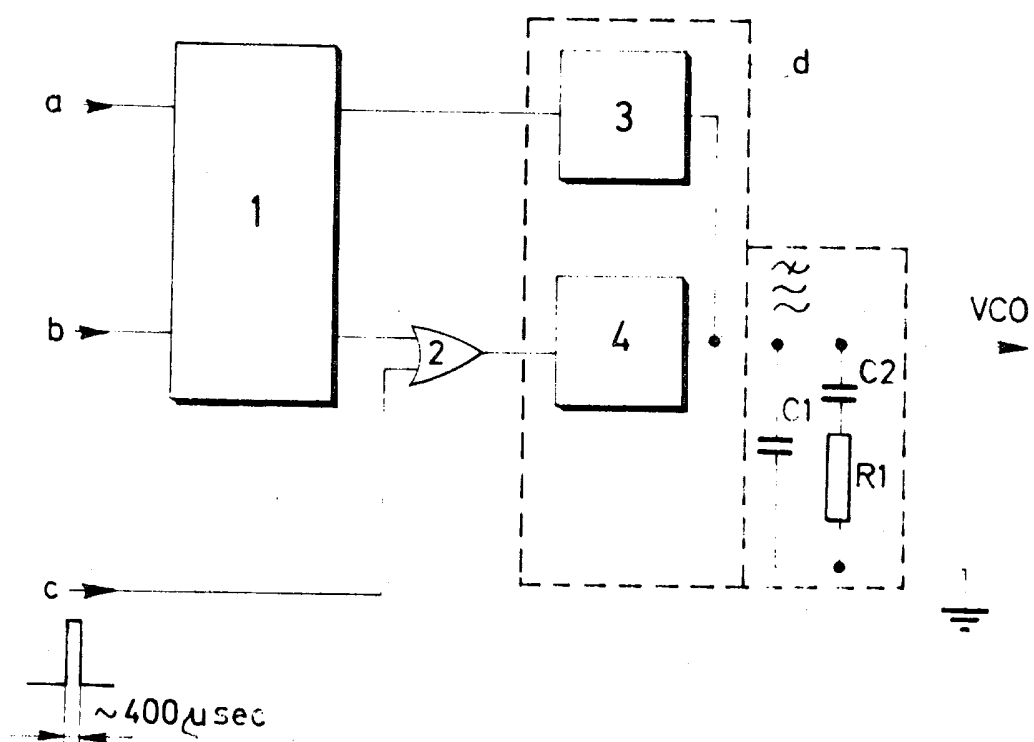
Podstatnou výhodou detektoru podle vynálezu je velmi jednoduchá realizace zpožďovacího obvodu 4 pomocí několika hradel OR nebo AND, případně dvojic hradel NOR nebo NAND. To je výhodné především pro případný převod fázového detektoru podle obr. 4 do hybridní nebo monolitické formy.

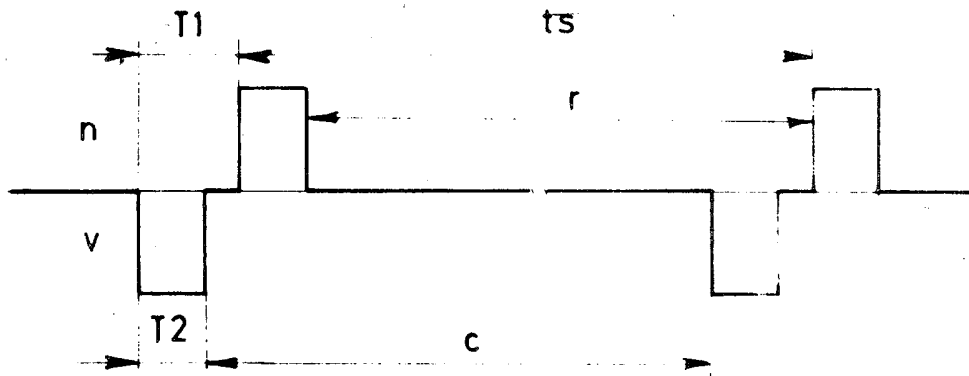
Některé firmy vyrábějí fázové detektory v monolitické formě, jejichž logická struktura je znázorněna na obr. 6 bez zpožďovacího obvodu 4. Tato struktura je optimalizovaná z hlediska pronikání srovnávacího kmitočtu a jeho harmonických složek na výstupy 24, 104 druhého hradla 2 a desátého hradla 10. Logická struktura podle obr. 6 bez zpožďovacího obvodu 4 je často používána i v integrovaných obvodech s vyšší hustotou integrace, určených pro syntezátory kmitočtu, například S 187, MC 145 68 atd. Mrtvou oblast fázového detektoru používaného v obvodech s vyšším stupněm integrace můžeme rovněž odstranit pomocí zpožďovacího obvodu 4. Nejvhodnější z hlediska symetrie větví detektoru je možnost zařazení zpožďovacího obvodu 4 podle obr. 6, tj. mezi výstup 22 hradla 2 a vstupy 21, 101 hradel 2, 10. Funkce fázového detektoru s digitální částí podle obr. 6 je stejná jako v případě detektoru podle obr. 4. Proto i zde platí závěry vyplývající z rozboru funkce detektoru podle obr. 4.

PŘEDMĚT VYNÁLEZU

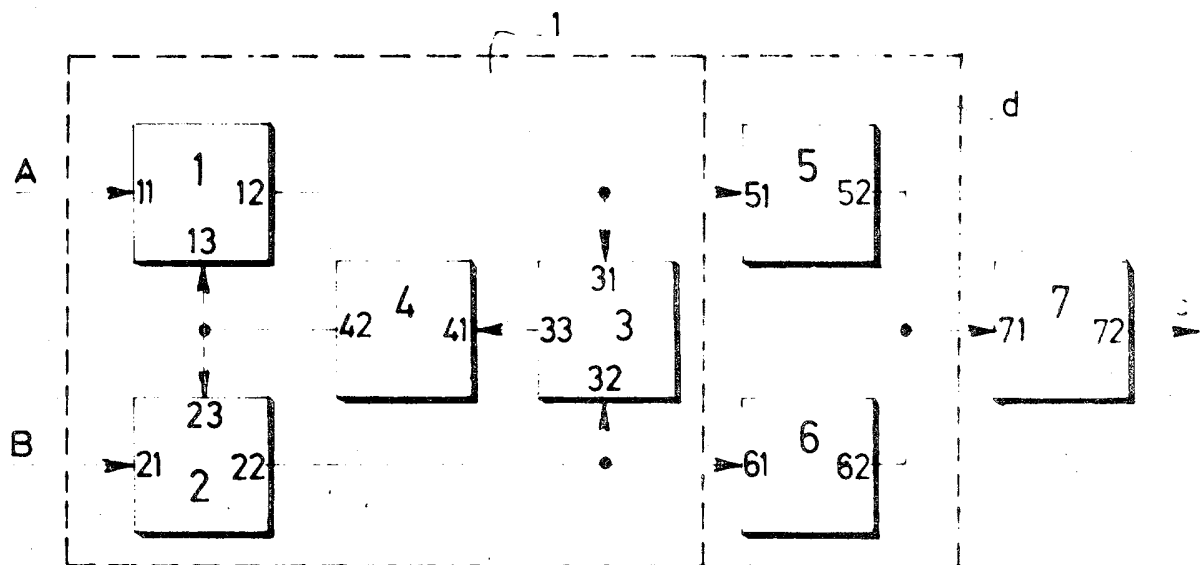
Zapojení fázového detektoru se zpožďovacím členem tvořeného prvním klopným obvodem, druhým klopným obvodem, hradlem, prvním proudovým zdrojem, druhým proudovým zdrojem a RC filtrem vyznačené tím, že výstup (33) třetího hradla (3) je připojen na vstup (41) zpožďovacího obvodu (4), jehož výstup (42) je připojen na nulovací vstup (13) prvního klopného obvodu (1) a na nulovací vstup (23) druhého klopného obvodu (2).

4 listy výkresů

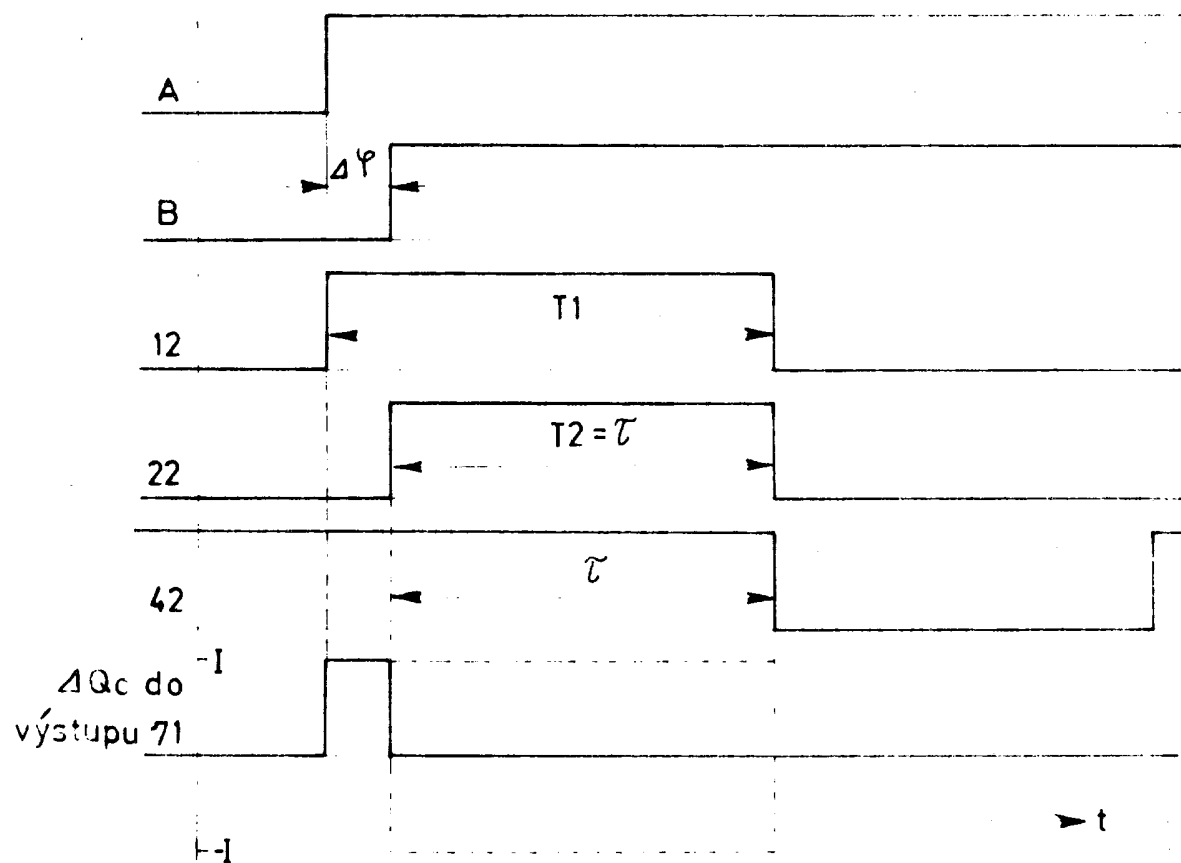
OBR. 1OBR. 2

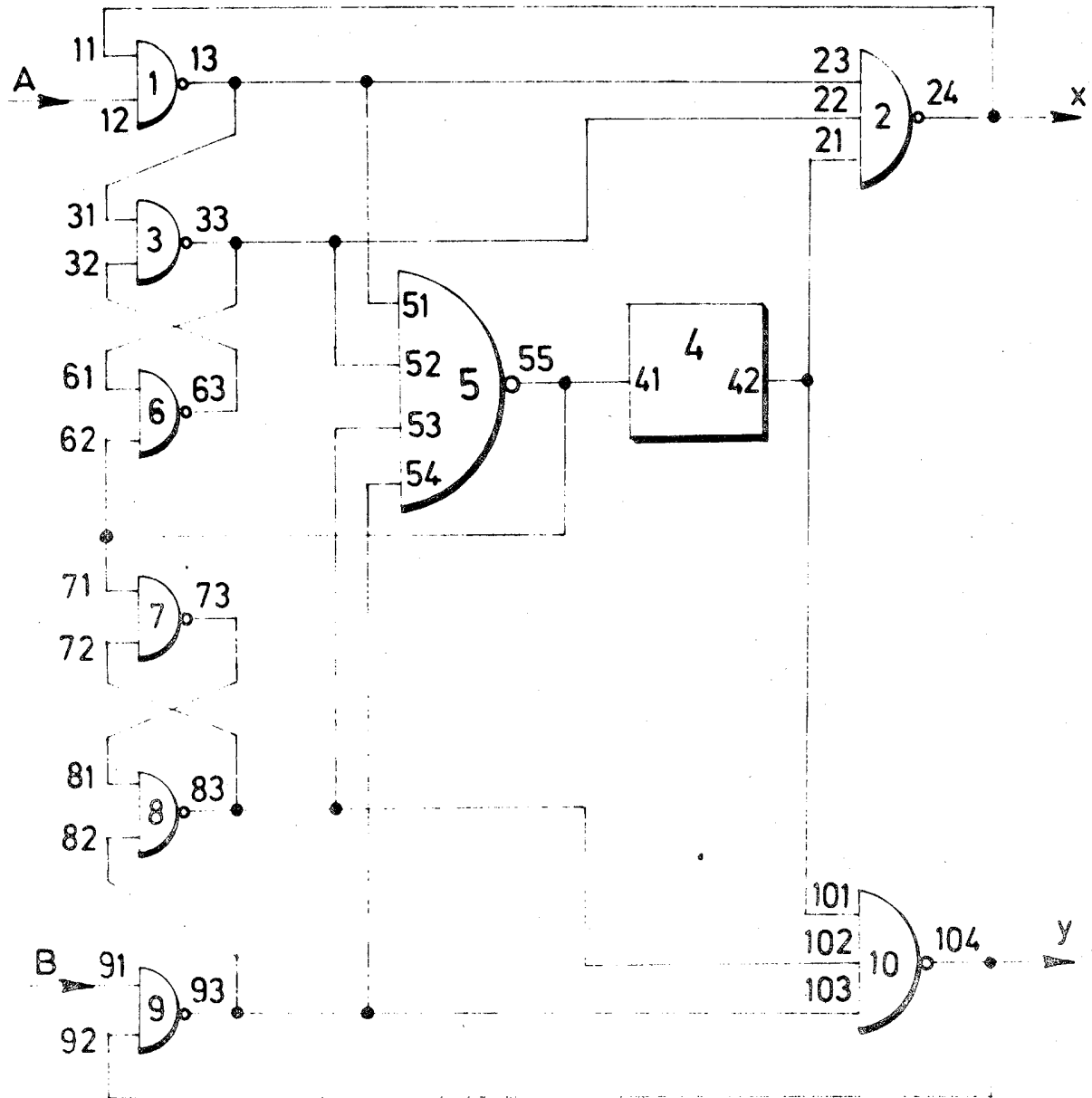


OBR. 3



OBR. 4

OBR. 5

OBR . 6