



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2011년10월25일  
(11) 등록번호 10-1076446  
(24) 등록일자 2011년10월18일

(51) Int. Cl.

G02F 1/136 (2006.01) H01L 29/786 (2006.01)

(21) 출원번호 10-2007-0036269

(22) 출원일자 2007년04월13일

실사청구일자 2009년07월24일

(65) 콜개번호 10-2008-0092659

(33) 경개원로 10-2008-000233  
(43) 곤개의자 2008년10월16일

(45) 8개월자 2

전영기출판사편집  
KB1020050087223\_A+

KR10200500087233 A+

RR1020000059891 A\*

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 용산구 한강로3가 65-228

(72) 박명자

길별구

경북 구미시 구평동 불영아파트 104동 1401호

(74) 대로이

## 특첨법이론

저체 천구학 수 · 총 26 학

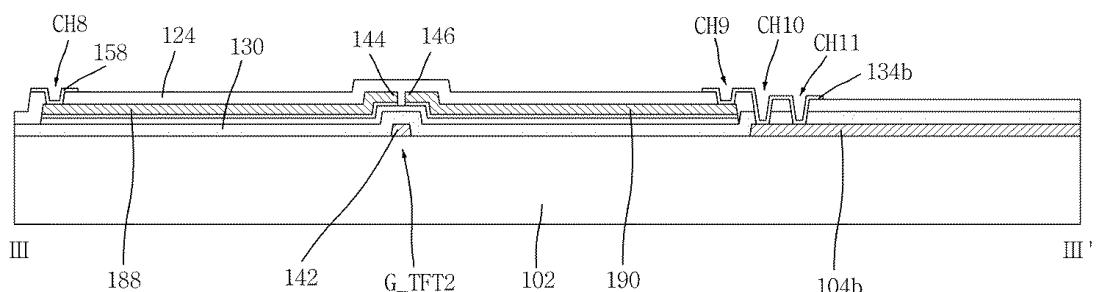
### 심사관 : 임동재

(54) 박막 트래지스터 기판 및 그를 구비하는 평판 표시장치

(57) 윤 약

박막 트랜지스터 기판 및 그를 구비하는 평판 표시장치가 개시된다. 박막 트랜지스터 기판은 표시 영역 및 비표시 영역으로 구분된 절연 기판 상에 형성된 게이트 전극, 소스 전극 및 드레인 전극을 구비하며, 표시 영역에 외부로부터 제공된 검사용 구동 신호를 제공하는 박막 트랜지스터; 박막 트랜지스터의 드레인 전극과 접속된 검사용 신호선; 절연막에 의해 검사용 신호선과 절연되며, 표시 영역에 형성된 신호선과 접속된 패드부 신호선; 및 절연막을 관통하는 콘택홀을 통해 검사용 신호선 및 패드부 신호선을 전기적으로 연결하며, 표시 영역을 구동하는 구동회로와 접속되며, 구동회로로부터 제공된 구동 신호를 패드부 신호선에 제공하는 점핑 패드 전극을 포함한다.

## 대 표 도



## 특허청구의 범위

### 청구항 1

표시 영역 및 비표시 영역으로 구분된 절연 기판 상에 형성된 게이트 전극, 소스 전극 및 드레인 전극을 구비하며, 상기 표시 영역에 외부로부터 제공된 검사용 구동 신호를 제공하는 박막 트랜지스터;

상기 박막 트랜지스터의 드레인 전극과 접속된 검사용 신호선;

절연막에 의해 상기 검사용 신호선과 절연되며, 상기 표시 영역에 형성된 신호선과 접속된 패드부 신호선; 및

상기 검사용 신호선을 노출하는 제1 콘택홀 및 상기 패드부 신호선을 노출하는 적어도 2개의 제2 콘택홀을 통해 상기 검사용 신호선 및 상기 패드부 신호선을 전기적으로 연결하고, 상기 표시 영역을 구동하는 구동회로와 접속되며, 상기 구동회로로부터 제공된 구동 신호를 상기 패드부 신호선에 제공하는 점핑 패드 전극

을 포함하고,

상기 비표시 영역 내에 상기 점핑 패드 전극과 접속된 구동회로를 실장하기 위한 구동회로 실장 영역이 마련되며, 상기 구동회로 실장 영역 내에 상기 박막 트랜지스터, 상기 검사용 신호선 및 상기 점핑 패드 전극이 형성되고,

상기 구동회로 실장 영역은 상기 절연 기판의 하단부에만 위치하는 박막 트랜지스터 기판.

### 청구항 2

제1항에 있어서,

상기 박막 트랜지스터의 게이트 전극과 접속된 제1 검사용 패드 전극; 및

상기 박막 트랜지스터의 소스 전극과 접속된 제2 검사용 패드 전극

을 더 포함하는 박막 트랜지스터 기판.

### 청구항 3

삭제

### 청구항 4

제1항에 있어서,

상기 검사용 신호선은 상기 박막 트랜지스터의 드레인 전극과 동일 평면 상에 동일 재질로 형성된 것을 특징으로 하는 박막 트랜지스터 기판.

### 청구항 5

제1항에 있어서,

상기 패드부 신호선은 상기 박막 트랜지스터의 게이트 전극과 동일 평면 상에 동일 재질로 형성된 것을 특징으로 하는 박막 트랜지스터 기판.

### 청구항 6

제1항에 있어서,

상기 패드부 신호선과 접속된 상기 표시 영역에 형성된 신호선은 서로 절연 및 교차되는 게이트선 및 데이터선 중 어느 하나인 것을 특징으로 하는 박막 트랜지스터 기판.

### 청구항 7

청구항 7은(는) 설정등록료 납부시 포기되었습니다.

제1항에 있어서,

상기 점핑 패드 전극과 접속된 구동회로는 칩 온 글래스(Chip On Glass: COG) 방식으로 상기 절연 기판 상에 실장되는 것을 특징으로 하는 박막 트랜지스터 기판.

#### 청구항 8

표시 영역 및 비표시 영역으로 구분된 절연 기판 상의 상기 표시 영역에 서로 절연 및 교차되도록 형성된 게이트선 및 데이터선;

상기 게이트선 및 데이터선 중 어느 하나와 접속된 패드부 신호선;

상기 표시 영역에 외부로부터 제공된 검사용 구동 신호를 제공하는 제1 박막 트랜지스터;

절연막에 의해 상기 패드부 신호선과 절연되며, 상기 제1 박막 트랜지스터와 접속된 검사용 신호선; 및

상기 검사용 신호선을 노출하는 제1 콘택홀 및 상기 패드부 신호선을 노출하는 적어도 2개의 제2 콘택홀을 통해 상기 검사용 신호선 및 상기 패드부 신호선을 전기적으로 연결하고, 상기 표시 영역을 구동하는 구동회로와 접속되며, 상기 구동회로로부터 제공된 구동 신호를 상기 패드부 신호선에 제공하는 점핑 패드 전극을 포함하고,

상기 비표시 영역 내에 상기 점핑 패드 전극과 접속된 구동회로를 실장하기 위한 구동회로 실장 영역이 마련되며, 상기 구동회로 실장 영역 내에 상기 제1 박막 트랜지스터, 상기 검사용 신호선 및 상기 점핑 패드 전극이 형성되고,

상기 구동회로 실장 영역은 상기 절연 기판의 하단부에만 위치하는 박막 트랜지스터 기판.

#### 청구항 9

제8항에 있어서,

상기 게이트선 및 데이터선의 교차부에 형성된 제2 박막 트랜지스터; 및

상기 절연막을 관통하는 제3 콘택홀을 통해 상기 제2 박막 트랜지스터와 접속된 화소 전극을 더 포함하는 박막 트랜지스터 기판.

#### 청구항 10

삭제

#### 청구항 11

제8항에 있어서,

상기 패드부 신호선은 상기 게이트선과 접속된 게이트 패드부 신호선이며, 상기 게이트 패드부 신호선은 상기 절연 기판 일단부의 좌측 및 우측 각각에 형성된 제1 및 제2 게이트 패드부 신호선으로 이루어진 것을 특징으로 하는 박막 트랜지스터 기판.

#### 청구항 12

제11항에 있어서,

상기 제1 게이트 패드부 신호선은 상기 게이트선 중에서 홀수번째 게이트선과 접속되며, 상기 제2 게이트 패드부 신호선은 상기 게이트선 중에서 짹수번째 게이트선과 접속된 것을 특징으로 하는 박막 트랜지스터 기판.

#### 청구항 13

제8항에 있어서,

상기 패드부 신호선은 상기 데이터선과 접속된 데이터 패드부 신호선이며, 상기 데이터 패드부 신호선은 점핑부에 의해 상기 데이터선과 접속된 것을 특징으로 하는 박막 트랜지스터 기판.

#### 청구항 14

제13항에 있어서,

상기 점핑부는 상기 절연막을 관통하는 제4 콘택홀을 통해 상기 데이터 패드부 신호선 및 상기 데이터선을 전기적으로 연결하는 것을 특징으로 하는 박막 트랜지스터 기판.

### 청구항 15

제8항에 있어서,

상기 패드부 신호선은 상기 게이트선과 동일 평면 상에 동일 채질로 형성된 것을 특징으로 하는 박막 트랜지스터 기판.

### 청구항 16

제8항에 있어서,

상기 검사용 신호선은 상기 데이터선과 동일 평면 상에 동일 채질로 형성된 것을 특징으로 하는 박막 트랜지스터 기판.

### 청구항 17

청구항 17은(는) 설정등록료 납부시 포기되었습니다.

제8항에 있어서,

상기 점핑 패드 전극과 접속된 구동회로는 칩 온 글래스(Chip On Glass: COG) 방식으로 상기 절연 기판 상에 실장되는 것을 특징으로 하는 박막 트랜지스터 기판.

### 청구항 18

표시 영역 및 비표시 영역으로 구분된 박막 트랜지스터 기판을 구비하며, 상기 표시 영역을 통해 화상을 표시하는 평판 표시 패널; 및

상기 평판 표시 패널의 박막 트랜지스터 기판 상에 실장되며, 상기 박막 트랜지스터 기판에 상기 평판 표시 패널을 구동하기 위한 구동 신호를 제공하는 구동회로

를 포함하며,

상기 평판 표시 패널의 박막 트랜지스터 기판은,

절연 기판 상에 형성된 게이트 전극, 소스 전극 및 드레인 전극을 구비하며, 상기 표시 영역에 외부로부터 제공된 검사용 구동 신호를 제공하는 박막 트랜지스터;

상기 박막 트랜지스터의 드레인 전극과 접속된 검사용 신호선;

절연막에 의해 상기 검사용 신호선과 절연되며, 상기 표시 영역에 형성된 신호선과 접속된 패드부 신호선; 및

상기 검사용 신호선을 노출하는 제1 콘택홀 및 상기 패드부 신호선을 노출하는 적어도 2개의 제2 콘택홀을 통해 상기 검사용 신호선 및 상기 패드부 신호선을 전기적으로 연결하고, 상기 구동회로와 접속되며, 상기 구동회로로부터 제공된 구동 신호를 상기 패드부 신호선에 제공하는 점핑 패드 전극

을 포함하고,

상기 박막 트랜지스터 기판의 비표시 영역 내에 상기 구동회로를 실장하기 위한 구동회로 실장 영역이 마련되며, 상기 구동회로 실장 영역 내에 상기 박막 트랜지스터 기판의 박막 트랜지스터, 검사용 신호선 및 점핑 패드 전극이 형성되고,

상기 구동회로 실장 영역은 상기 절연 기판의 하단부에만 위치하는 평판 표시장치.

### 청구항 19

제18항에 있어서, 상기 박막 트랜지스터 기판은,

상기 박막 트랜지스터의 게이트 전극과 접속된 제1 검사용 패드 전극; 및

상기 박막 트랜지스터의 소스 전극과 접속된 제2 검사용 패드 전극  
을 더 포함하는 평판 표시장치.

#### 청구항 20

삭제

#### 청구항 21

제18항에 있어서,

상기 박막 트랜지스터 기판의 검사용 신호선은 상기 박막 트랜지스터 기판의 박막 트랜지스터의 드레인 전극과  
동일 평면 상에 동일 재질로 형성된 것을 특징으로 하는 평판 표시장치.

#### 청구항 22

제18항에 있어서,

상기 박막 트랜지스터 기판의 패드부 신호선은 상기 박막 트랜지스터 기판의 박막 트랜지스터의 게이트 전극과  
동일 평면 상에 동일 재질로 형성된 것을 특징으로 하는 평판 표시장치.

#### 청구항 23

제18항에 있어서,

상기 박막 트랜지스터 기판의 패드부 신호선과 접속된 상기 표시 영역에 형성된 신호선은 서로 절연 및 교차되는  
게이트선 및 데이터선 중 어느 하나인 것을 특징으로 하는 평판 표시장치.

#### 청구항 24

청구항 24은(는) 설정등록료 납부시 포기되었습니다.

제18항에 있어서,

상기 구동회로는 칩 온 글래스(Chip On Glass: COG) 방식으로 상기 박막 트랜지스터 기판 상에 실장되는 것을  
특징으로 하는 평판 표시장치.

#### 청구항 25

표시 영역 및 비표시 영역으로 구분된 박막 트랜지스터 기판을 구비하며, 상기 표시 영역을 통해 화상을 표시하는  
는 평판 표시 패널; 및

상기 평판 표시 패널의 박막 트랜지스터 기판 상에 실장되며, 상기 박막 트랜지스터 기판에 상기 평판 표시 패  
널을 구동하기 위한 구동 신호를 제공하는 구동회로

를 포함하며,

상기 평판 표시 패널의 박막 트랜지스터 기판은,

절연 기판 상의 상기 표시 영역에 서로 절연 및 교차되도록 형성된 게이트선 및 데이터선;

상기 게이트선 및 데이터선 중 어느 하나와 접속된 패드부 신호선;

상기 표시 영역에 외부로부터 제공된 검사용 구동 신호를 제공하는 제1 박막 트랜지스터;

절연막에 의해 상기 패드부 신호선과 절연되며, 상기 제1 박막 트랜지스터와 접속된 검사용 신호선; 및

상기 검사용 신호선을 노출하는 제1 콘택홀 및 상기 패드부 신호선을 노출하는 적어도 2개의 제2 콘택홀을 통해  
상기 검사용 신호선 및 상기 패드부 신호선을 전기적으로 연결하고, 상기 구동회로와 접속되며, 상기 구동회로  
로부터 제공된 구동 신호를 상기 패드부 신호선에 제공하는 점핑 패드 전극

을 포함하고,

상기 박막 트랜지스터 기판의 비표시 영역 내에 상기 구동회로를 실장하기 위한 구동회로 실장 영역이

마련되며, 상기 구동회로 실장 영역 내에 상기 박막 트랜지스터 기판의 제1 박막 트랜지스터, 검사용 신호선 및 점핑 패드 전극이 형성되고,

상기 구동회로 실장 영역은 상기 절연 기판의 하단부에만 위치하는 평판 표시장치.

### 청구항 26

제25항에 있어서, 상기 박막 트랜지스터 기판은,

상기 박막 트랜지스터 기판의 게이트선 및 데이터선의 교차부에 형성된 제2 박막 트랜지스터; 및

상기 박막 트랜지스터 기판의 절연막을 관통하는 제3 콘택홀을 통해 상기 제2 박막 트랜지스터와 접속된 화소 전극

을 더 포함하는 평판 표시장치.

### 청구항 27

삭제

### 청구항 28

제25항에 있어서,

상기 박막 트랜지스터 기판의 패드부 신호선은 상기 박막 트랜지스터 기판의 게이트선과 접속된 게이트 패드부 신호선이며, 상기 게이트 패드부 신호선은 상기 절연 기판 일단부의 좌측 및 우측 각각에 형성된 제1 및 제2 게이트 패드부 신호선으로 이루어진 것을 특징으로 하는 평판 표시장치.

### 청구항 29

제28항에 있어서,

상기 제1 게이트 패드부 신호선은 상기 게이트선 중 홀수번째 게이트선과 접속되며, 상기 제2 게이트 패드부 신호선은 상기 게이트선 중 짹수번째 게이트선과 접속된 것을 특징으로 하는 평판 표시장치.

### 청구항 30

제25항에 있어서,

상기 박막 트랜지스터 기판의 패드부 신호선은 상기 박막 트랜지스터 기판의 데이터선과 접속된 데이터 패드부 신호선이며, 상기 데이터 패드부 신호선은 점핑부에 의해 상기 데이터선과 접속된 것을 특징으로 하는 평판 표시장치.

### 청구항 31

제30항에 있어서,

상기 점핑부는 상기 박막 트랜지스터 기판의 절연막을 관통하는 제3 콘택홀을 통해 상기 데이터 패드부 신호선 및 상기 데이터선을 전기적으로 연결하는 것을 특징으로 하는 평판 표시장치.

### 청구항 32

제25항에 있어서,

상기 박막 트랜지스터 기판의 패드부 신호선은 상기 박막 트랜지스터 기판의 게이트선과 동일 평면 상에 동일 재질로 형성된 것을 특징으로 하는 평판 표시장치.

### 청구항 33

제25항에 있어서,

상기 박막 트랜지스터 기판의 검사용 신호선은 상기 박막 트랜지스터 기판의 데이터선과 동일 평면 상에 동일 재질로 형성된 것을 특징으로 하는 평판 표시장치.

## 청구항 34

청구항 34은(는) 설정등록료 납부시 포기되었습니다.

제25항에 있어서,

상기 구동회로는 칩 온 글래스(Chip On Glass: COG) 방식으로 상기 박막 트랜지스터 기판 상에 실장되는 것을 특징으로 하는 평판 표시장치.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

[0024]

본 발명은 박막 트랜지스터 기판 및 그를 구비하는 평판 표시장치에 관한 것이다.

[0025]

액정 표시장치(Liquid Crystal Display: LCD) 및 유기전계 발광소자(Organic Light Emitting Diodes: OLED) 등과 같은 평판 표시장치(Flat Panel Display: FPD)는 능동 행렬(Active Matrix: AM) 구동을 위하여 스위칭 소자인 박막 트랜지스터(Thin Film Transistor: TFT)가 형성된 박막 트랜지스터 기판을 구비할 수 있다.

[0026]

박막 트랜지스터 기판은 표시 영역 및 이 표시 영역을 둘러싸는 비표시 영역으로 구분될 수 있다. 이때, 상기 비표시 영역에 마련된 구동회로 실장 영역 상에 평판 표시장치를 구동하는 구동회로가 실장될 수 있다.

[0027]

구동회로는 와이어 본딩(Wire Bonding: WB) 방식, 템(TAB: Tape Automated Bonding) 방식 및 칩 온 글래스(Chip On Glass: COG) 방식 중 어느 하나의 실장 방식을 통해 구동회로 실장 영역 상에 실장될 수 있다.

[0028]

상기 실장 방식 중 칩 온 글래스 방식은 입력 범프 및 출력 범프를 구비하는 구동회로를 박막 트랜지스터 기판 상에 직접 실장하는 기술이다. 칩 온 글래스 방식을 통해 구동회로가 박막 트랜지스터 기판 상에 실장되면, 상기 구동회로의 입력 범프 및 출력 범프 각각은 박막 트랜지스터 기판 상에 형성된 입력 패드 전극 및 출력 패드 전극에 접속될 수 있다. 여기서, 출력 패드 전극은 박막 트랜지스터 기판의 표시 영역을 구동하는 신호선, 예를 들어, 게이트선 및 데이터선과 전기적으로 연결되도록 형성될 수 있다.

[0029]

상기 입력 패드 전극 및 출력 패드 전극은 구동회로의 입력 범프 및 출력 범프의 이격 거리만큼 이격되도록 형성되기 때문에, 구동회로 실장 영역 내에는 입력 패드 전극 및 출력 패드 전극 사이의 영역이 형성될 수 있다.

[0030]

최근에는 박막 트랜지스터 기판 활용도를 높이기 위하여 입력 패드 전극 및 출력 패드 전극 사이의 영역 내에 점등 검사 패턴 영역을 마련한 후, 상기 점등 검사 패턴 영역에 점등 검사를 위한 검사용 패턴들을 형성하는 기술이 개발되고 있다.

[0031]

그러나, 구동회로의 소형화 추세에 따라 입력 범프 및 출력 범프 간 이격 거리가 줄어들게 되면, 입력 패드 전극 및 출력 패드 전극의 이격 거리도 작아지게 되므로, 점등 검사 패턴 영역의 크기 역시 작아질 수 있다.

[0032]

이 때문에, 크기가 작아진 점등 검사 패턴 영역 내에 상기 검사용 패턴들을 형성하는 데 많은 어려움이 있다.

##### 발명이 이루고자 하는 기술적 과제

[0033]

따라서, 본 발명이 이루고자 하는 기술적 과제는 구동회로의 소형화 추세에 대응 가능한 박막 트랜지스터 기판 및 그를 구비하는 평판 표시장치를 제공하고자 하는 것이다.

[0034]

또한, 본 발명이 이루고자 하는 다른 기술적 과제는 구동회로 실장 영역 내에 마련된 점등 검사 패턴 영역의 크기를 크게 할 수 있는 박막 트랜지스터 기판 및 그를 구비하는 평판 표시장치를 제공하고자 하는 것이다.

[0035]

본 발명이 이루고자 하는 또 다른 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

##### 발명의 구성 및 작용

- [0036] 상기 기술적 과제를 달성하기 위한 본 발명에 따른 박막 트랜지스터 기판은 표시 영역 및 비표시 영역으로 구분된 절연 기판 상에 형성된 게이트 전극, 소스 전극 및 드레인 전극을 구비하며, 상기 표시 영역에 외부로부터 제공된 검사용 구동 신호를 제공하는 박막 트랜지스터; 상기 박막 트랜지스터의 드레인 전극과 접속된 검사용 신호선; 절연막에 의해 상기 검사용 신호선과 절연되며, 상기 표시 영역에 형성된 신호선과 접속된 패드부 신호선; 및 상기 절연막을 관통하는 콘택홀을 통해 상기 검사용 신호선 및 상기 패드부 신호선을 전기적으로 연결하며, 상기 표시 영역을 구동하는 구동회로와 접속되며, 상기 구동회로로부터 제공된 구동 신호를 상기 패드부 신호선에 제공하는 점핑 패드 전극을 포함한다.
- [0037] 한편, 상기 기술적 과제를 달성하기 위한 본 발명에 따른 박막 트랜지스터 기판은 표시 영역 및 비표시 영역으로 구분된 절연 기판 상의 상기 표시 영역에 서로 절연 및 교차되도록 형성된 게이트선 및 데이터선; 상기 게이트선 및 데이터선 중 어느 하나와 접속된 패드부 신호선; 상기 표시 영역에 외부로부터 제공된 검사용 구동 신호를 제공하는 제1 박막 트랜지스터; 절연막에 의해 상기 패드부 신호선과 절연되며, 상기 제1 박막 트랜지스터와 접속된 검사용 신호선; 및 상기 절연막을 관통하는 제1 콘택홀을 통해 상기 패드부 신호선 및 상기 검사용 신호선을 전기적으로 연결하며, 상기 표시 영역을 구동하는 구동회로와 접속되며, 상기 구동회로로부터 제공된 구동 신호를 상기 패드부 신호선에 제공하는 점핑 패드 전극을 포함한다.
- [0038] 한편, 상기 기술적 과제를 달성하기 위한 본 발명에 따른 평판 표시장치는 표시 영역 및 비표시 영역으로 구분된 박막 트랜지스터 기판을 구비하며, 상기 표시 영역을 통해 화상을 표시하는 평판 표시 패널; 및 상기 평판 표시 패널의 박막 트랜지스터 기판 상에 실장되며, 상기 박막 트랜지스터 기판에 상기 평판 표시 패널을 구동하기 위한 구동 신호를 제공하는 구동회로를 포함하며, 상기 평판 표시 패널의 박막 트랜지스터 기판은, 절연 기판 상에 형성된 게이트 전극, 소스 전극 및 드레인 전극을 구비하며, 상기 표시 영역에 외부로부터 제공된 검사용 구동 신호를 제공하는 박막 트랜지스터; 상기 박막 트랜지스터의 드레인 전극과 접속된 검사용 신호선; 절연막에 의해 상기 검사용 신호선과 절연되며, 상기 표시 영역에 형성된 신호선과 접속된 패드부 신호선; 및 상기 절연막을 관통하는 콘택홀을 통해 상기 검사용 신호선 및 상기 패드부 신호선을 전기적으로 연결하며, 상기 구동회로와 접속되며, 상기 구동회로로부터 제공된 구동 신호를 상기 패드부 신호선에 제공하는 점핑 패드 전극을 포함한다.
- [0039] 한편, 상기 기술적 과제를 달성하기 위한 본 발명에 따른 평판 표시장치는 표시 영역 및 비표시 영역으로 구분된 박막 트랜지스터 기판을 구비하며, 상기 표시 영역을 통해 화상을 표시하는 평판 표시 패널; 및 상기 평판 표시 패널의 박막 트랜지스터 기판 상에 실장되며, 상기 박막 트랜지스터 기판에 상기 평판 표시 패널을 구동하기 위한 구동 신호를 제공하는 구동회로를 포함하며, 상기 평판 표시 패널의 박막 트랜지스터 기판은, 절연 기판 상의 상기 표시 영역에 서로 절연 및 교차되도록 형성된 게이트선 및 데이터선; 상기 게이트선 및 데이터선 중 어느 하나와 접속된 패드부 신호선; 상기 표시 영역에 외부로부터 제공된 검사용 구동 신호를 제공하는 제1 박막 트랜지스터; 절연막에 의해 상기 패드부 신호선과 절연되며, 상기 제1 박막 트랜지스터와 접속된 검사용 신호선; 및 상기 절연막을 관통하는 제1 콘택홀을 통해 상기 패드부 신호선 및 상기 검사용 신호선을 전기적으로 연결하며, 상기 구동회로와 접속되며, 상기 구동회로로부터 제공된 구동 신호를 상기 패드부 신호선에 제공하는 점핑 패드 전극을 포함한다.
- [0040] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다. 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다.
- [0041] 명세서 전체에 걸쳐서 어떤 구성 요소가 게이트 금속으로 형성되어 있다라는 것은 그 구성 요소가 절연 기판 상에 Cr 또는 Cr합금, Al 또는 Al합금, Mo 또는 Mo합금, Ag 또는 Ag합금, Cu 또는 Cu합금, Ti 또는 Ti합금, Ta 또는 Ta합금 등의 재질로 적어도 1층 이상으로 적층된 구조로 형성되어 있음을 의미할 수 있다. 이때, 게이트 금속으로 형성된 구성 요소들은 서로 동일 재질로 동일 평면 상에 형성될 수 있다. 예를 들어, 게이트선 및 게이트 전극이 게이트 금속으로 형성되는 경우, 상기 게이트선 및 게이트 전극은 서로 동일 재질로 동일 평면 상에 형성될 수 있다.
- [0042] 또한, 명세서 전체에 걸쳐서 다른 구성 요소가 데이터 금속으로 형성되어 있다라는 것은 그 구성 요소가 절연 기판 상에 Cr 또는 Cr합금, Al 또는 Al합금, Mo 또는 Mo합금, Ag 또는 Ag합금, Cu 또는 Cu합금, Ti 또는 Ti합금, Ta 또는 Ta합금 등의 재질로 적어도 1층 이상으로 적층된 구조로 형성되어 있음을 의미할 수 있다. 이때, 데이터 금속으로 형성된 구성 요소들은 서로 동일 재질로 동일 평면 상에 형성될 수 있다. 예를 들어, 데이터선, 소스 전극 및 드레인 전극이 데이터 금속으로 형성되는 경우, 상기 데이터선, 소스 전극 및 드레인

전극은 서로 동일 재질로 동일 평면 상에 형성될 수 있다. 여기서, 데이트 금속으로 형성된 구성 요소 및 게이트 금속으로 형성된 구성 요소는 적어도 하나의 절연막에 의해 절연될 수 있다.

[0043] 그리고, 명세서 전체에 걸쳐서 또 다른 구성 요소가 투명 도전 금속으로 형성되어 있다라는 것은 그 구성 요소가 절연 기판 상에 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)로 형성되어 있음을 의미할 수 있다. 이때, 투명 도전 금속으로 형성된 구성 요소들은 서로 동일 재질로 동일 평면 상에 형성될 수 있다. 예를 들어, 화소 전극 및 검사용 패드 전극이 투명 도전 금속으로 형성되는 경우, 상기 화소 전극 및 검사용 패드 전극은 서로 동일 재질로 동일 평면 상에 형성될 수 있다.

[0044] 그리고, 명세서 전체에 걸쳐서 점핑(jumping)이란 용어를 포함하는 구성 요소는 게이트 절연막 및/또는 보호막을 관통하는 콘택홀들을 통해 서로 절연된 신호선들을 전기적으로 연결할 수 있다. 예를 들어, 게이트 절연막에 의해 검사용 신호선 및 패드부 신호선이 절연되어 있는 경우, 점핑 패드 전극은 게이트 절연막 및/또는 보호막을 관통하는 콘택홀들을 통해 상기 검사용 신호선 및 패드부 신호선을 전기적으로 연결할 수 있다.

[0045] 이하, 첨부된 도면들을 참조하여 본 발명의 실시예에 따른 박막 트랜지스터 기판 및 그를 구비하는 평판 표시장치에 대하여 상세히 설명한다.

[0046] 도 1은 본 발명의 실시예에 따른 박막 트랜지스터 기판의 배치 구조를 개략적으로 설명하기 위한 평면도이다.

[0047] 도 1을 참조하면, 본 발명의 실시예에 따른 박막 트랜지스터 기판(100)은 액정 표시장치 및 유기전계 발광소자 등과 같은 평판 표시장치에 구비될 수 있다. 예를 들어, 상기 박막 트랜지스터 기판(100)이 액정 표시장치에 구비되는 경우, 상기 박막 트랜지스터 기판(100)은 액정 표시장치의 액정층에 구동 신호를 제공할 수 있다.

[0048] 이러한 박막 트랜지스터 기판(100)은 자신의 기재로 유리나 플라스틱 등과 같은 재질을 갖는 절연 기판(102)을 사용할 수 있다.

[0049] 상기 절연 기판(102)은 표시 영역(DA) 및 이 표시 영역(DA)을 둘러싸는 비표시 영역(NDA)으로 구분될 수 있다. 이때, 비표시 영역(NDA) 중에서 절연 기판(102) 하단부의 비표시 영역(NDA)에는 평판 표시장치를 구동하는 구동회로를 실장하기 위한 구동회로 실장 영역(SA)이 마련될 수 있다. 여기서, 상기 구동회로는 입력 범프 및 출력 범프를 구비할 수 있다.

[0050] 절연 기판(102) 상의 표시 영역(DA)에는 서로 절연 및 교차하도록 형성되어 화소 영역을 정의하는 게이트선(G1, G2, G3, G4, …, Gn-3, Gn-2, Gn-1, Gn) 및 데이터선(D1, D2, D3, …, D3m-2, D3m-1, D3m)이 형성되어 있다. 여기서, 상기 화소 영역은, 구체적으로, 적/녹/청색 화소 영역을 포함할 수 있으며, 상기 적/녹/청색 화소 영역은 가로 방향으로 교번적으로 형성되며, 세로 방향으로 일렬적으로 형성될 수 있다.

[0051] 상기 게이트선(G1, G2, G3, G4, …, Gn-3, Gn-2, Gn-1, Gn)의 일측은 절연 기판(102) 상의 비표시 영역(NDA)으로 연장되도록 형성될 수 있다. 이때, 상기 게이트선(G1, G2, G3, G4, …, Gn-3, Gn-2, Gn-1, Gn) 중에서 홀수 번째 게이트선(G1, G3, …, Gn-3, Gn-1)의 일측은 비표시 영역(NDA) 하단부의 좌측 영역으로 연장되도록 형성되며, 상기 게이트선(G1, G2, G3, G4, …, Gn-3, Gn-2, Gn-1, Gn) 중에서 짹수번째 게이트선(G2, G4, …, Gn-2, Gn)의 일측은 비표시 영역(NDA) 하단부의 우측 영역으로 연장되도록 형성될 수 있다.

[0052] 상기 데이터선(D1, D2, D3, …, D3m-2, D3m-1, D3m)의 일측은 절연 기판(102) 상의 비표시 영역(NDA)으로 연장되도록 형성될 수 있다. 이때, 데이터선(D1, D2, D3, …, D3m-2, D3m-1, D3m)의 일측은 홀수번째 게이트선(G1, G3, …, Gn-3, Gn-1)의 일측 및 짹수번째 게이트선(G2, G4, …, Gn-2, Gn)의 일측 사이, 즉, 비표시 영역(NDA) 하단부의 중앙 영역으로 연장되도록 형성될 수 있다.

[0053] 절연 기판(102) 상의 비표시 영역(NDA)에는 게이트 패드부 신호선(104), 데이터 패드부 신호선(106), 공통 패드부 신호선(108) 및 외부 접속용 신호선(114)이 형성되어 있다.

[0054] 게이트 패드부 신호선(104)은 비표시 영역(NDA) 하단부의 좌측 영역에 형성된 제1 및 제2 게이트 패드부 신호선(104a, 104b), 및 비표시 영역(NDA) 하단부의 우측 영역에 형성된 제3 및 제4 게이트 패드부 신호선(104c, 104d)으로 이루어질 수 있다.

[0055] 제1 게이트 패드부 신호선(104a)의 일측은 홀수번째 게이트선(G1, G3, …, Gn-3, Gn-1), 즉, 일측이 비표시 영역(NDA) 하단부의 좌측 영역으로 연장되도록 형성된 게이트선(G1, G3, …, Gn-3, Gn-1) 중에서 짹수번째 게이트선(G3, …, Gn-1)의 일측과 접속될 수 있으며, 그 타측은 구동회로 실장 영역(SA) 내로 연장되도록 형성될 수

있다.

- [0056] 제2 게이트 패드부 신호선(104b)의 일측은 홀수번째 게이트선(G1, G3, …, Gn-3, Gn-1), 즉, 일측이 비표시 영역(NDA) 하단부의 좌측 영역으로 연장되도록 형성된 게이트선(G1, G3, …, Gn-3, Gn-1) 중에서 홀수번째 게이트선(G1, …, Gn-3)의 일측과 접속될 수 있으며, 그 타측은 구동회로 실장 영역(SA) 내로 연장되도록 형성될 수 있다.
- [0057] 제3 게이트 패드부 신호선(104c)의 일측은 짹수번째 게이트선(G2, G4, …, Gn-2, Gn), 즉, 일측이 비표시 영역(NDA) 하단부의 우측 영역으로 연장되도록 형성된 게이트선(G2, G4, …, Gn-2, Gn) 중에서 홀수번째 게이트선(G2, …, Gn-2)의 일측과 접속될 수 있으며, 그 타측은 구동회로 실장 영역(SA) 내로 연장되도록 형성될 수 있다.
- [0058] 제4 게이트 패드부 신호선(104d)의 일측은 짹수번째 게이트선(G2, G4, …, Gn-2, Gn), 즉, 일측이 비표시 영역(NDA) 하단부의 우측 영역으로 연장되도록 형성된 게이트선(G2, G4, …, Gn-2, Gn) 중에서 짹수번째 게이트선(G4, …, Gn)의 일측과 접속될 수 있으며, 그 타측은 구동회로 실장 영역(SA) 내로 연장되도록 형성될 수 있다.
- [0059] 데이터 패드부 신호선(106)은 제1 내지 제3 데이터 패드부 신호선(106a, 106b, 106c)으로 이루어질 수 있다.
- [0060] 제1 내지 제3 데이터 패드부 신호선(106a, 106b, 106c)은 가로 방향으로 교번적으로 형성될 수 있다. 이때, 제1 내지 제3 데이터 패드부 신호선(106a, 106b, 106c) 각각의 일측은 해당 데이터선(D1, D2, D3, …, D3m-2, D3m-1, D3m)의 일측과 접속될 수 있으며, 제1 내지 제3 데이터 패드부 신호선(106a, 106b, 106c) 각각의 타측은 구동회로 실장 영역(SA) 내로 연장되도록 형성될 수 있다.
- [0061] 공통 패드부 신호선(108)은 비표시 영역(NDA) 하단부의 좌측 영역에 형성된 제1 공통 패드부 신호선(108a) 및 비표시 영역(NDA) 하단부의 우측 영역에 형성된 제2 공통 패드부 신호선(108b)으로 이루어질 수 있다.
- [0062] 제1 및 제2 공통 패드부 신호선(108a, 108b) 각각의 일측은 제1 및 제2 공통 단자(110, 112) 각각과 접속될 수 있으며, 제1 및 제2 공통 패드부 신호선(108a, 108b) 각각의 타측은 구동회로 실장 영역(SA) 내로 연장되도록 형성될 수 있다.
- [0063] 외부 접속용 신호선(114)은 구동회로 실장 영역(SA) 하부에 형성될 수 있다. 이때, 외부 접속용 신호선(114)의 일측은 가요성 인쇄회로(Flexible Printed Circuit: FPC)와 접속될 수 있다. 한편, 외부 접속용 신호선(114)의 타측은 구동회로 실장 영역(SA) 내로 연장되며, 구동회로의 입력 범프가 접속하는 입력 패드 전극과 접속될 수 있다.
- [0064] 한편, 도 2는 도 1에 도시된 표시 영역을 구체적으로 설명하기 위한 평면도이다. 도 3은 도 2의 I-I' 선을 따라 절취하여 나타낸 단면도이다. 도 2 및 도 3에서는 표시 영역을 설명하기 위해 n-1 번째 게이트선 및 n 번째 게이트선, 및 3m-1 번째 데이터선 및 3m 번째 데이터선의 교차로 인해 마련된 화소 영역을 예로 들어 설명한다.
- [0065] 도 2 및 도 3을 참조하면, 절연 기판(102) 상의 표시 영역(DA)에는, 상술한 바와 같이, 서로 절연 및 교차하여 화소 영역을 정의하는 게이트선(Gn-1, Gn) 및 데이터선(D3m-1, D3m)이 형성되어 있다. 또한, 절연 기판(102) 상의 표시 영역(DA)에는 박막 트랜지스터(TFT) 및 화소 전극(122)이 더 형성되어 있다. 여기서, 게이트선(Gn-1, Gn) 및 데이터선(D3m-1, D3m) 각각은 게이트 금속 및 데이터 금속 각각으로 형성될 수 있다.
- [0066] 박막 트랜지스터(TFT)는 해당 게이트선(Gn-1) 및 해당 데이터선(D3m-1)의 교차부에 게이트선(Gn-1) 및 데이터선(D3m-1)과 접속되도록 형성되며, 능동 행렬 구동을 위한 스위칭 소자로 사용될 수 있다.
- [0067] 이를 위해, 박막 트랜지스터(TFT)는 게이트 전극(116), 소스 전극(118) 및 드레인 전극(120)을 포함할 수 있다. 여기서, 게이트 전극(116)은 게이트 금속으로 형성될 수 있다. 또한, 소스 전극(118) 및 드레인 전극(120)은 데이터 금속으로 형성될 수 있다.
- [0068] 화소 전극(122)은 보호막(124)을 관통하는 제1 콘택홀(CH1)을 통해 드레인 전극(120)에 접속될 수 있다. 여기서, 화소 전극(122)은 투명 도전 금속으로 형성될 수 있다.
- [0069] 미설명 부호 126은 액티브층, 128은 오믹 접촉층, 130은 게이트 절연막을 나타낸다.
- [0070] 한편, 도 4는 도 1에 도시된 구동회로 실장 영역의 배치 구조의 제1 실시예를 개략적으로 설명하기 위한 평면도이다.

- [0071] 도 4를 참조하면, 절연 기판(102) 상의 비표시 영역(NDA)에는, 상술한 바와 같이, 입력 범프 및 출력 범프를 구비하는 구동회로를 실장하기 위한 구동회로 실장 영역(SA)이 마련될 수 있다.
- [0072] 상기 구동회로 실장 영역(SA) 상에 실장되는 구동회로의 입력 범프 및 출력 범프 각각은 구동회로 실장 영역(SA) 내에 형성된 입력 패드 전극(132) 및 출력 패드 전극(134) 각각에 접속될 수 있다.
- [0073] 입력 패드 전극(132)은 구동회로 실장 영역(SA) 중에서 하단부에 형성될 수 있으며, 외부 접속용 신호선(114)과 접속되도록 형성될 수 있다. 여기서, 입력 패드 전극(132)은 투명 도전 금속으로 형성될 수 있다.
- [0074] 출력 패드 전극(134)은 구동회로 실장 영역(SA) 중에서 상단부에 형성될 수 있으며, 패드부 신호선(104, 106, 108)과 접속되도록 형성될 수 있다. 여기서, 출력 패드 전극(134)은 투명 도전 금속으로 형성될 수 있다.
- [0075] 출력 패드 전극(134)은, 구체적으로, 제1 게이트 패드 전극(134a), 제1 게이트 점핑 패드 전극(134b), 제2 게이트 패드 전극(134c), 제2 게이트 점핑 패드 전극(134d), 제1 내지 제3 데이터 패드 전극(134e, 134f, 134g), 및 제1 및 제2 공통 패드 전극(134h, 134i)으로 이루어질 수 있다.
- [0076] 제1 게이트 패드 전극(134a)은 제1 게이트 패드부 신호선(104a)과 접속될 수 있다.
- [0077] 제1 게이트 점핑 패드 전극(134b)은 제2 게이트 패드부 신호선(104b)과 접속될 수 있다.
- [0078] 제2 게이트 패드 전극(134c)은 제3 게이트 패드부 신호선(104c)과 접속될 수 있다.
- [0079] 제2 게이트 점핑 패드 전극(134d)은 제4 게이트 패드부 신호선(104d)과 접속될 수 있다.
- [0080] 제1 내지 제3 데이터 패드 전극(134e, 134f, 134g) 각각은 제1 내지 제3 데이터 패드부 신호선(106a, 106b, 106c) 각각과 접속될 수 있다.
- [0081] 제1 및 제2 공통 패드 전극(134h, 134i) 각각은 제1 및 제2 공통 패드부 신호선(108a, 108b) 각각과 접속될 수 있다.
- [0082] 전술한 구동회로 실장 영역(SA) 내, 구체적으로, 입력 패드 전극(132) 및 출력 패드 전극(134) 사이에 점등 검사를 위한 검사용 패턴들이 형성되는 점등 검사 패턴 영역(TA)이 마련될 수 있다.
- [0083] 점등 검사 패턴 영역(TA)에는 게이트용 박막 트랜지스터(G\_TFT), 데이터용 박막 트랜지스터(D\_TFT) 및 제1 내지 제12 검사용 패드 전극(154, 156, 158, 160, 162, 164, 166, 168, 170, 172, 174, 176)이 형성될 수 있다. 여기서, 제1 내지 제12 검사용 패드 전극(154, 156, 158, 160, 162, 164, 166, 168, 170, 172, 174, 176)은 투명 도전 금속으로 형성될 수 있다.
- [0084] 게이트용 박막 트랜지스터(G\_TFT)는 점등 검사 시 해당 게이트선(G1, G2, G3, G4, …, Gn-3, Gn-2, Gn-1, Gn)에 외부로부터 제공된 검사용 게이트 구동 신호를 제공할 수 있다.
- [0085] 이러한 게이트용 박막 트랜지스터(G\_TFT)는 제1 내지 제4 게이트용 박막 트랜지스터(G\_TFT1, G\_TFT2, G\_TFT3, G\_TFT4)로 이루어질 수 있다.
- [0086] 제1 내지 제4 게이트용 박막 트랜지스터(G\_TFT1, G\_TFT2, G\_TFT3, G\_TFT4) 각각은 게이트 전극, 소스 전극 및 드레인 전극을 구비할 수 있다. 여기서, 상기 게이트 전극은 게이트 금속으로 형성될 수 있으며, 상기 소스 전극 및 드레인 전극은 데이터 금속으로 형성될 수 있다.
- [0087] 제1 게이트용 박막 트랜지스터(G\_TFT1)의 게이트 전극은 제1 검사용 패드 전극(154)과 접속될 수 있으며, 제1 게이트용 박막 트랜지스터(G\_TFT1)의 소스 전극은 제2 검사용 패드 전극(156)과 접속될 수 있으며, 제1 게이트용 박막 트랜지스터(G\_TFT1)의 드레인 전극은 전극은 제1 점핑부(178)와 접속될 수 있다. 여기서, 제1 점핑부(178)는 제1 게이트 패드 전극(134a)과 접속될 수 있다.
- [0088] 제2 게이트용 박막 트랜지스터(G\_TFT2)의 게이트 전극은 제1 검사용 패드 전극(154)과 접속될 수 있으며, 제2 게이트용 박막 트랜지스터(G\_TFT2)의 소스 전극은 제3 검사용 패드 전극(158)과 접속될 수 있으며, 제2 게이트용 박막 트랜지스터(G\_TFT2)의 드레인 전극은 전극은 제1 게이트 점핑 패드 전극(134b)과 접속될 수 있다.
- [0089] 제3 게이트용 박막 트랜지스터(G\_TFT3)의 게이트 전극은 제10 검사용 패드 전극(172)과 접속될 수 있으며, 제3 게이트용 박막 트랜지스터(G\_TFT3)의 소스 전극은 제11 검사용 패드 전극(174)과 접속될 수 있으며, 제3 게이트용 박막 트랜지스터(G\_TFT3)의 드레인 전극은 전극은 제2 점핑부(180)와 접속될 수 있다. 여기서, 제2 점핑부(180)는 제2 게이트 패드 전극(134c)과 접속될 수 있다.

- [0090] 제4 게이트용 박막 트랜지스터(G\_TFT4)의 게이트 전극은 제10 검사용 패드 전극(172)과 접속될 수 있으며, 제4 게이트용 박막 트랜지스터(G\_TFT4)의 소스 전극은 제12 검사용 패드 전극(176)과 접속될 수 있으며, 제4 게이트 용 박막 트랜지스터(G\_TFT4)의 드레인 전극은 전극은 제2 게이트 접평 패드 전극(134d)과 접속될 수 있다.
- [0091] 데이터용 박막 트랜지스터(D\_TFT)는 점등 검사 시 해당 데이터선(D1, D2, D3, …, D3m-2, D3m-1, D3m)에 외부로부터 제공된 검사용 데이터 구동 신호를 제공할 수 있다.
- [0092] 이러한 데이터용 박막 트랜지스터(D\_TFT)는 제1 내지 제3 데이터용 박막 트랜지스터(D\_TFT1, D\_TFT2, D\_TFT3)로 이루어질 수 있다.
- [0093] 제1 내지 제3 데이터용 박막 트랜지스터(D\_TFT1, D\_TFT2, D\_TFT3) 각각은 게이트 전극, 소스 전극 및 드레인 전극을 구비할 수 있다. 여기서, 상기 게이트 전극은 게이트 금속으로 형성될 수 있으며, 상기 소스 전극 및 드레인 전극은 데이터 금속으로 형성될 수 있다.
- [0094] 제1 데이터용 박막 트랜지스터(D\_TFT1)의 게이트 전극은 제5 검사용 패드 전극(162)과 접속될 수 있으며, 제1 데이터용 박막 트랜지스터(D\_TFT1)의 소스 전극은 제6 검사용 패드 전극(164)과 접속될 수 있으며, 제1 데이터 용 박막 트랜지스터(D\_TFT1)의 드레인 전극은 제1 데이터 패드 전극(134e)과 접속될 수 있다.
- [0095] 제2 데이터용 박막 트랜지스터(D\_TFT2)의 게이트 전극은 제5 검사용 패드 전극(162)과 접속될 수 있으며, 제2 데이터용 박막 트랜지스터(D\_TFT2)의 소스 전극은 제7 검사용 패드 전극(166)과 접속될 수 있으며, 제2 데이터 용 박막 트랜지스터(D\_TFT2)의 드레인 전극은 제2 데이터 패드 전극(134f)과 접속될 수 있다.
- [0096] 제3 데이터용 박막 트랜지스터(D\_TFT3)의 게이트 전극은 제5 검사용 패드 전극(162)과 접속될 수 있으며, 제3 데이터용 박막 트랜지스터(D\_TFT3)의 소스 전극은 제8 검사용 패드 전극(168)과 접속될 수 있으며, 제3 데이터 용 박막 트랜지스터(D\_TFT3)의 드레인 전극은 제3 데이터 패드 전극(134g)과 접속될 수 있다.
- [0097] 제1 및 제2 공통 패드 전극(134h, 134i) 각각은 제4 및 제9 검사용 패드 전극(160, 170)과 접속될 수 있다.
- [0098] 한편, 도 5는 도 4에 도시된 게이트 패드부 신호선의 접속 구조를 구체적으로 설명하기 위한 평면도이다. 도 6 은 도 5의 Ⅱ-Ⅱ' 선을 따라 절취하여 나타낸 단면도이다. 도 7은 도 5의 Ⅲ-Ⅲ' 선을 따라 절취하여 나타낸 단 면도이다. 도 5는 게이트 패드부 신호선 중에서 비표시 영역 하단부의 좌측 영역에 형성된 제1 및 제2 게이트 패드부 신호선의 접속 구조를 설명하기 위한 것이나, 상기 접속 구조가 여기에 한정되지 않는다. 한편, 게이트 패드부 신호선 중에서 비표시 영역 하단부의 우측 영역에 형성된 제3 및 제4 게이트 패드부 신호선 각각의 접속 구조는 도 5에 도시된 제1 및 제2 게이트 패드부 신호선 각각의 접속 구조와 동일하므로, 그 상세한 설명은 생략한다.
- [0099] 도 5를 참조하면, 비표시 영역(NDA) 하단부의 좌측 영역의 게이트 패드부에는, 상술한 바와 같이, 제1 및 제2 게이트용 박막 트랜지스터(G\_TFT1, G\_TFT2), 제1 내지 제3 검사용 패드 전극(154, 156, 158), 제1 접평부 (178), 제1 게이트 패드 전극(134a), 제1 게이트 접평 패드 전극(134b), 및 제1 및 제2 게이트 신호선 (104a, 104b)이 형성되어 있다. 또한, 비표시 영역(NDA) 하단부의 좌측 영역의 게이트 패드부에는 제1 내지 제5 검사용 신호선(182, 184, 186, 188, 190)이 더 형성되어 있다. 여기서, 제1 내지 제3 검사용 패드 전극(154, 156, 158), 제1 접평부(178), 제1 게이트 패드 전극(134a), 및 제1 게이트 접평 패드 전극(134b)은 투명 도전 금속으로 형성될 수 있다. 또한, 제1 및 제2 게이트 패드 신호선(104a, 104b)은 게이트 금속으로 형성될 수 있다. 또한, 제1 검사용 신호선(182)은 게이트 금속으로 형성될 수 있다. 또한, 제2 내지 제5 검사용 신호선(184, 186, 188, 190)은 데이터 금속으로 형성될 수 있다.
- [0100] 상기 제1 검사용 신호선(182)은 제1 및 제2 게이트용 박막 트랜지스터(G\_TFT1, G\_TFT2) 각각의 게이트 전극과 접속될 수 있다.
- [0101] 상기 제2 검사용 신호선(184)은 제1 게이트용 박막 트랜지스터(G\_TFT1)의 소스 전극과 접속될 수 있다.
- [0102] 상기 제3 검사용 신호선(186)은 제1 게이트용 박막 트랜지스터(G\_TFT1)의 드레인 전극과 접속될 수 있다.
- [0103] 상기 제4 검사용 신호선(188)은 제2 게이트용 박막 트랜지스터(G\_TFT2)의 소스 전극과 접속될 수 있다.
- [0104] 상기 제5 검사용 신호선(190)은 제2 게이트용 박막 트랜지스터(G\_TFT2)의 드레인 전극과 접속될 수 있다.
- [0105] 도 5 및 도 6을 참조하면, 제1 검사용 패드 전극(154)은 게이트 절연막(130) 및 보호막(124)을 관통하는 제2 콘 텍홀(CH2)을 통해 제1 검사용 신호선(182)과 접속될 수 있다.

- [0106] 제2 검사용 패드 전극(156)은 보호막(124)을 관통하는 제3 콘택홀(CH3)을 통해 제2 검사용 신호선(184)과 접속될 수 있다.
- [0107] 제1 점핑부(178)는 보호막(124)을 관통하는 제4 콘택홀(CH4), 및 게이트 절연막(130) 및 보호막(124)을 관통하는 제5 콘택홀(CH5)을 통해 게이트 절연막(130)에 의해 서로 절연된 제3 검사용 신호선(186) 및 제1 게이트 패드부 신호선(104a)을 전기적으로 연결할 수 있다.
- [0108] 제1 게이트 패드 전극(134a)은 게이트 절연막(130) 및 보호막(124)을 관통하는 제6 및 제7 콘택홀(CH6, CH7)을 통해 제1 게이트 패드부 신호선(104a)과 접속될 수 있다. 여기서, 제1 게이트 패드 전극(134a) 상에 구동회로의 출력 범프가 접속될 수 있다.
- [0109] 전술한 접속 구조를 가질 경우, 점등 검사 시 외부로부터 제1 검사용 패드 전극(154)에 제공된 검사용 구동 신호는 제1 검사용 신호선(182)을 따라 제1 게이트용 박막 트랜지스터(G\_TFT1)의 게이트 전극(136)에 제공될 수 있다. 이에 따라, 제1 게이트용 박막 트랜지스터(G\_TFT1)가 턴 온될 수 있다. 이때, 외부로부터 제2 검사용 패드 전극(156)에 제공된 검사용 게이트 구동 신호가 제2 검사용 신호선(184), 제1 게이트용 박막 트랜지스터(G\_TFT1)의 소스 전극(138) 및 드레인 전극(140), 제3 검사용 신호선(186), 및 제1 점핑부(178)를 순차적으로 거쳐 제1 게이트 패드부 신호선(104a)에 제공될 수 있다.
- [0110] 또한, 구동회로가 실장되는 경우에는 구동회로의 출력 범프로부터 출력된 게이트 구동 신호가 제1 게이트 패드 전극(134a)을 통해 제1 게이트 패드부 신호선(104a)에 제공될 수 있다.
- [0111] 도 5 및 도 7을 참조하면, 제3 검사용 패드 전극(158)은 보호막(124)을 관통하는 제8 콘택홀(CH8)을 통해 제4 검사용 신호선(188)과 접속될 수 있다.
- [0112] 제1 게이트 점핑 패드 전극(134b)은 보호막(124)을 관통하는 제9 콘택홀(CH9), 및 게이트 절연막(130) 및 보호막(124)을 관통하는 제10 및 제11 콘택홀(CH10, CH11)을 통해 게이트 절연막(130)에 의해 서로 절연된 제5 검사용 신호선(190) 및 제2 게이트 패드부 신호선(104b)을 전기적으로 연결할 수 있다. 여기서, 제1 게이트 점핑 패드 전극(134b) 상에 구동회로(310)의 출력 범프가 접속될 수 있다.
- [0113] 전술한 접속 구조를 가질 경우, 점등 검사 시 외부로부터 제1 검사용 패드 전극(154)에 제공된 구동 신호는 제1 검사용 신호선(182)을 따라 제2 게이트용 박막 트랜지스터(G\_TFT2)의 게이트 전극(142)에 제공될 수 있다. 이에 따라, 제2 게이트용 박막 트랜지스터(G\_TFT2)가 턴 온될 수 있다. 이때, 외부로부터 제3 검사용 패드 전극(158)에 제공된 검사용 게이트 구동 신호가 제4 검사용 신호선(188), 제2 게이트용 박막 트랜지스터(G\_TFT2)의 소스 전극(144) 및 드레인 전극(146), 제5 검사용 신호선(190) 및 제1 게이트 점핑 패드 전극(134b)을 순차적으로 거쳐 제2 게이트 패드부 신호선(104b)에 제공될 수 있다.
- [0114] 또한, 구동회로가 실장되는 경우에는 구동회로의 출력 범프로부터 출력된 게이트 구동 신호가 제1 게이트 점핑 패드 전극(134b)을 통해 제2 게이트 패드부 신호선(104b)에 전달될 수 있다.
- [0115] 이와 같이, 제1 게이트 점핑 패드 전극(134b)이 서로 절연된 제5 검사용 신호선(190) 및 제2 게이트 패드부 신호선(104b)을 전기적으로 연결함과 아울러 구동회로(310)의 출력 범프와 접속될 수 있다.
- [0116] 이를 통해, 서로 절연된 제5 검사용 신호선(190) 및 제2 게이트 패드부 신호선(104b)을 전기적으로 연결하기 위한 별도의 점핑부를 형성하지 않을 수 있다.
- [0117] 이 때문에, 점등 검사 패턴 영역(TA)을 충분히 확보할 수 있다. 결과적으로, 구동회로가 소형화됨에 따라 점등 검사 패턴 영역(TA)이 작아진다 하더라도 무리없이 검사용 패턴들을 형성할 수 있다.
- [0118] 한편, 도 8은 도 4에 도시된 데이터 패드부 신호선의 접속 구조를 구체적으로 설명하기 위한 평면도이다. 도 9는 도 8의 IV-IV' 선을 따라 절취하여 나타낸 단면도이다. 도 8은 데이터 패드부 신호선의 접속 구조를 설명하기 위한 것이나, 상기 접속 구조가 여기에 한정되지 않는다. 한편, 제1 내지 제3 데이터 패드부 신호선의 접속 구조는 동일하므로, 제1 데이터 패드부 신호선을 위주로 설명한다.
- [0119] 도 8을 참조하면, 데이터 패드부에는, 상술한 바와 같이, 제1 내지 제3 데이터용 박막 트랜지스터(D\_TFT1, D\_TFT2, D\_TFT3), 제5 내지 제8 검사용 패드 전극(162, 164, 166, 168), 제1 내지 제3 데이터 패드 전극(134e, 134f, 134g), 및 제1 내지 제3 데이터 패드부 신호선(106a, 106b, 106c)이 형성되어 있다. 또한, 데이터 패드부에는 제6 내지 제9 검사용 신호선(192, 194, 196, 198)이 더 형성되어 있다. 여기서, 제5 내지 제8 검사용 패드 전극(162, 164, 166, 168), 및 제1 내지 제3 데이터 패드 전극(134e, 134f, 134g)은 투명 도전 금속으로 형

성될 수 있다. 또한, 제1 내지 제3 데이터 패드부 신호선(106a, 106b, 106c)은 데이터 금속으로 형성될 수 있다. 또한, 제6 검사용 신호선(192)은 게이트 금속으로 형성될 수 있다. 또한, 제7 내지 제9 검사용 신호선(194, 196, 198)은 데이터 금속으로 형성될 수 있다.

- [0120] 상기 제6 검사용 신호선(192)은 제1 내지 제3 데이터용 박막 트랜지스터(D\_TFT1, D\_TFT2, D\_TFT3) 각각의 게이트 전극과 접속될 수 있다.
- [0121] 상기 제7 검사용 신호선(194)은 제1 데이터용 박막 트랜지스터(D\_TFT1)의 소스 전극과 접속될 수 있다.
- [0122] 상기 제8 검사용 신호선(196)은 제2 데이터용 박막 트랜지스터(D\_TFT2)의 소스 전극과 접속될 수 있다.
- [0123] 상기 제9 검사용 신호선(198)은 제3 데이터용 박막 트랜지스터(D\_TFT3)의 소스 전극과 접속될 수 있다.
- [0124] 도 8 및 도 9를 참조하면, 제5 검사용 패드 전극(162)은 게이트 절연막(130) 및 보호막(124)을 관통하는 제12 콘택홀(CH12)을 통해 제6 검사용 신호선(192)과 접속될 수 있다.
- [0125] 제6 검사용 패드 전극(164)은 보호막(124)을 관통하는 제13 콘택홀(CH13)을 통해 제7 검사용 신호선(194)과 접속될 수 있다.
- [0126] 제1 데이터 패드 전극(134e)은 보호막(124)을 관통하는 제14 및 제15 콘택홀(CH14, CH15)을 통해 제1 데이터 패드부 신호선(106a)과 접속될 수 있다. 여기서, 제1 데이터 패드 전극(134e) 상에 구동회로의 출력 범프가 접속될 수 있다.
- [0127] 전술한 접속 구조를 가질 경우, 점등 검사 시 외부로부터 제5 검사용 패드 전극(162)에 제공된 구동 신호는 제6 검사용 신호선(192)을 따라 제1 데이터용 박막 트랜지스터(D\_TFT1)의 게이트 전극(148)에 제공될 수 있다. 이에 따라, 제1 데이터용 박막 트랜지스터(D\_TFT1)가 턴 온될 수 있다. 이때, 외부로부터 제6 검사용 패드 전극(164)에 제공된 검사용 데이터 구동 신호가 제7 검사용 신호선(194), 제1 데이터용 박막 트랜지스터(D\_TFT1)의 소스 전극(150) 및 드레인 전극(152)을 순차적으로 거쳐 제1 데이터 패드부 신호선(106a)에 제공될 수 있다.
- [0128] 또한, 구동회로가 실장되는 경우에는 구동회로의 출력 범프로부터 출력된 데이터 구동 신호가 제1 데이터 패드 전극(134e)을 통해 제1 데이터 패드부 신호선(106a)에 제공될 수 있다.
- [0129] 한편, 도 10은 도 1에 도시된 구동회로 실장 영역의 배치 구조의 제2 실시예를 개략적으로 설명하기 위한 평면도이다. 도 10에 도시된 구동회로 실장 영역의 배치 구조의 제 2 실시예는 모든 게이트 패드부 신호선이 게이트 점핑 패드 전극에 의해 검사용 신호선과 연결된다라는 점을 제외하고는 도 4에 도시된 구동회로 실장 영역의 배치 구조의 제1 실시예와 동일하므로, 도 4와 동일 번호를 사용하여 설명하며, 중복되는 설명은 생략하고, 그 특징에 대해서만 설명한다.
- [0130] 도 10을 참조하면, 절연 기판(102) 상의 구동회로 실장 영역(SA)에 실장되는 구동회로의 입력 범프 및 출력 범프 각각은 입력 패드 전극(132) 및 출력 패드 전극(134) 각각에 접속될 수 있다.
- [0131] 출력 패드 전극(134)은, 구체적으로, 제1 내지 제4 게이트 점핑 패드 전극(134b, 134d, 134j, 134k), 제1 내지 제3 데이터 패드 전극(134e, 134f, 134g), 및 제1 및 제2 공통 패드 전극(134h, 134i)으로 이루어질 수 있다. 여기서, 제3 게이트 점핑 패드 전극(134j)은 제1 게이트 패드부 신호선(104a)과 접속될 수 있다. 제4 게이트 점핑 패드 전극(134k)은 제3 게이트 패드부 신호선(104c)과 접속될 수 있다.
- [0132] 구동회로 실장 영역(SA) 내 마련되는 점등 검사 패턴 영역(TA)에는 게이트용 박막 트랜지스터(G\_TFT), 데이터용 박막 트랜지스터(D\_TFT) 및 제1 내지 제12 검사용 패드 전극(154, 156, 158, 160, 162, 164, 166, 168, 170, 172, 174, 176)이 형성될 수 있다.
- [0133] 게이트용 박막 트랜지스터(G\_TFT)는 제1 내지 제4 게이트용 박막 트랜지스터(G\_TFT1, G\_TFT2, G\_TFT3, G\_TFT4)로 이루어질 수 있다.
- [0134] 제1 게이트용 박막 트랜지스터(G\_TFT1)의 게이트 전극은 제1 검사용 패드 전극(154)과 접속될 수 있으며, 제1 게이트용 박막 트랜지스터(G\_TFT1)의 소스 전극은 제2 검사용 패드 전극(156)과 접속될 수 있으며, 제1 게이트 용 박막 트랜지스터(G\_TFT1)의 드레인 전극은 전극은 제3 게이트 점핑 패드 전극(134j)과 접속될 수 있다.
- [0135] 제3 게이트용 박막 트랜지스터(G\_TFT3)의 게이트 전극은 제10 검사용 패드 전극(172)과 접속될 수 있으며, 제3 게이트용 박막 트랜지스터(G\_TFT3)의 소스 전극은 제11 검사용 패드 전극(174)과 접속될 수 있으며, 제3 게이트 용 박막 트랜지스터(G\_TFT3)의 드레인 전극은 전극은 제4 게이트 점핑 패드 전극(134k)과 접속될 수 있다.

- [0136] 한편, 도 11은 도 10에 도시된 게이트 패드부 신호선의 접속 구조를 구체적으로 설명하기 위한 평면도이다. 도 12는 도 11의 V-V 선을 따라 절취하여 나타낸 단면도이다. 도 11은 게이트 패드부 신호선 중에서 비표시 영역 하단부의 좌측 영역에 형성된 제1 및 제2 게이트 패드부 신호선의 접속 구조를 설명하기 위한 것이나, 상기 접속 구조가 여기에 한정되지 않는다. 한편, 게이트 패드부 신호선 중에서 비표시 영역 하단부의 우측 영역에 형성된 제3 및 제4 게이트 패드부 신호선 각각의 접속 구조는 도 11에 도시된 제1 및 제2 게이트 패드부 신호선 각각의 접속 구조와 동일하므로, 그 상세한 설명은 생략한다. 또한, 도 11에 도시된 제2 게이트 패드부 신호선의 접속 구조는 도 5에 도시된 제2 게이트 패드부 신호선의 접속 구조와 동일하므로, 동일 번호를 사용하여 설명하며, 중복되는 설명은 생략하고, 그 특징에 대해서만 설명한다.
- [0137] 도 11을 참조하면, 비표시 영역(NDA) 하단부의 좌측 영역의 게이트 패드부에는, 상술한 바와 같이, 제1 및 제2 게이트용 박막 트랜지스터(G\_TFT1, G\_TFT2), 제1 내지 제3 검사용 패드 전극(154, 156, 158), 제1 및 제3 게이트 점핑 패드 전극(134b, 134j), 및 제1 및 제2 게이트 패드부 신호선(104a, 104b)이 형성되어 있다. 또한, 비표시 영역(NDA) 하단부의 좌측 영역의 게이트 패드부에는 제1 내지 제5 검사용 신호선(182, 184, 186, 188, 190)이 더 형성되어 있다. 여기서, 제1 내지 제3 검사용 패드 전극(154, 156, 158), 및 제1 및 제3 게이트 점핑 패드 전극(134b, 134j)은 투명 도전 금속으로 형성될 수 있다. 또한, 제1 및 제2 게이트 패드부 신호선(104a, 104b)은 게이트 금속으로 형성될 수 있다. 또한, 제1 검사용 신호선(182)은 게이트 금속으로 형성될 수 있다. 또한, 제2 내지 제5 검사용 신호선(184, 186, 188, 190)은 데이터 금속으로 형성될 수 있다.
- [0138] 도 11 및 도 12를 참조하면, 제3 게이트 점핑 패드 전극(134j)은 보호막(124)을 관통하는 제16 콘택홀(CH16), 및 게이트 절연막(130) 및 보호막(124)을 관통하는 제17 및 제18 콘택홀(CH17, CH18)을 통해 게이트 절연막(130)에 의해 서로 절연된 제3 검사용 신호선(186) 및 제1 게이트 패드부 신호선(104a)을 전기적으로 연결할 수 있다. 여기서, 제3 게이트 점핑 패드 전극(134j) 상에 구동회로의 출력 범프가 접속될 수 있다.
- [0139] 전술한 접속 구조를 가질 경우, 점등 검사 시 외부로부터 제1 검사용 패드 전극(154)에 제공된 구동 신호는 제1 검사용 신호선(182)을 따라 제1 게이트용 박막 트랜지스터(G\_TFT1)의 게이트 전극(136)에 제공될 수 있다. 이에 따라, 제1 게이트용 박막 트랜지스터(G\_TFT1)가 턴 온될 수 있다. 이때, 외부로부터 제2 검사용 패드 전극(156)에 제공된 검사용 게이트 구동 신호가 제2 검사용 신호선(184), 제1 게이트용 박막 트랜지스터(G\_TFT1)의 소스 전극(138) 및 드레인 전극(140), 제3 검사용 신호선(186), 및 제3 게이트 점핑 패드 전극(134j)을 순차적으로 거쳐 제1 게이트 패드부 신호선(104a)에 제공될 수 있다.
- [0140] 또한, 구동회로가 실장되는 경우에는 구동회로의 출력 범프로부터 출력된 구동 신호가 제3 게이트 점핑 패드 전극(134j)을 통해 제1 게이트 패드부 신호선(104a)에 제공될 수 있다.
- [0141] 이와 같이, 제3 게이트 점핑 패드 전극(134j)이 서로 절연된 제3 검사용 신호선(186) 및 제1 게이트 패드부 신호선(104a)을 연결함과 아울러 구동회로의 출력 범프와 접속될 수 있다.
- [0142] 이를 통해, 서로 절연된 제3 검사용 신호선(186) 및 제1 게이트 패드부 신호선(104a)을 전기적으로 연결하기 위한 별도의 점핑부를 형성하지 않을 수 있다.
- [0143] 이 때문에, 점등 검사 패턴 영역(TA)을 더 확보할 수 있다. 결과적으로, 구동회로가 소형화됨에 따라 점등 검사 패턴 영역(TA)이 작아진다 하더라도 무리없이 검사 패턴들을 형성할 수 있다.
- [0144] 또한, 제1 게이트 점핑 패드 전극(134b)이, 도 5 및 도 7에 도시된 바와 같이, 서로 절연된 제5 검사용 신호선(190) 및 제2 게이트 패드부 신호선(104b)을 연결함과 아울러 구동회로의 출력 범프와 접속될 수 있다.
- [0145] 이를 통해, 서로 절연된 제5 검사용 신호선(190) 및 제2 게이트 패드부 신호선(104b)을 전기적으로 연결하기 위한 별도의 점핑부를 형성하지 않을 수 있다.
- [0146] 이 때문에, 점등 검사 패턴 영역(TA)을 더욱더 확보할 수 있다.
- [0147] 한편, 도 13은 도 1에 도시된 구동회로 실장 영역의 배치 구조의 제3 실시예를 개략적으로 설명하기 위한 평면도이다. 도 13에 도시된 구동회로 실장 영역의 배치 구조의 제3 실시예는 모든 게이트 패드부 신호선 및 모든 데이터 패드부 신호선이 점핑 패드 전극에 의해 검사용 신호선과 전기적으로 연결된다라는 점을 제외하고는 도 10에 도시된 구동회로 실장 영역의 배치 구조의 제2 실시예와 동일하므로, 도 10과 동일 번호를 사용하여 설명하며, 중복되는 설명은 생략하고, 그 특징에 대해서만 설명한다.
- [0148] 도 13을 참조하면, 절연 기판(102) 상의 구동회로 실장 영역(SA)에 실장되는 구동회로의 입력 범프 및 출력 범

프 각각은 입력 패드 전극(132) 및 출력 패드 전극(134) 각각에 접속될 수 있다.

[0149] 출력 패드 전극(134)은, 구체적으로, 제1 내지 제4 게이트 점핑 패드 전극(134b, 134d, 134j, 134k), 제1 내지 제3 데이터 점핑 패드 전극(134l, 134m, 134n), 및 제1 및 제2 공통 패드 전극(134h, 134i)으로 이루어질 수 있다.

[0150] 구동회로 실장 영역(SA) 내 마련되는 점등 검사 패턴 영역(TA)에는 게이트용 박막 트랜지스터(G\_TFT), 데이터용 박막 트랜지스터(D\_TFT) 및 제1 내지 제12 검사용 패드 전극(154, 156, 158, 160, 162, 164, 166, 168, 170, 172, 174, 176)이 형성될 수 있다.

[0151] 데이터용 박막 트랜지스터(D\_TFT)는 제1 내지 제3 데이터용 박막 트랜지스터(D\_TFT1, D\_TFT2, D\_TFT3)로 이루어질 수 있다.

[0152] 제1 데이터용 박막 트랜지스터(D\_TFT1)의 게이트 전극은 제5 검사용 패드 전극(162)과 접속될 수 있으며, 제1 데이터용 박막 트랜지스터(D\_TFT1)의 소스 전극은 제6 검사용 패드 전극(164)과 접속될 수 있으며, 제1 데이터용 박막 트랜지스터(D\_TFT1)의 드레인 전극은 제1 데이터 점핑 패드 전극(134l)과 접속될 수 있다. 여기서, 제1 데이터 점핑 패드 전극(134l)은 제3 점핑부(210)와 접속될 수 있다. 여기서, 제3 점핑부(210)는 구동회로 실장 영역 외부에 형성될 수 있다.

[0153] 제2 데이터용 박막 트랜지스터(D\_TFT2)의 게이트 전극은 제5 검사용 패드 전극(162)과 접속될 수 있으며, 제2 데이터용 박막 트랜지스터(D\_TFT2)의 소스 전극은 제7 검사용 패드 전극(166)과 접속될 수 있으며, 제2 데이터용 박막 트랜지스터(D\_TFT2)의 드레인 전극은 제2 데이터 점핑 패드 전극(134m)과 접속될 수 있다. 여기서, 제2 데이터 점핑 패드 전극(134m)은 제4 점핑부(212)와 접속될 수 있다. 여기서, 제4 점핑부(212)는 구동회로 실장 영역 외부에 형성될 수 있다.

[0154] 제3 데이터용 박막 트랜지스터(D\_TFT3)의 게이트 전극은 제5 검사용 패드 전극(162)과 접속될 수 있으며, 제3 데이터용 박막 트랜지스터(D\_TFT3)의 소스 전극은 제8 검사용 패드 전극(168)과 접속될 수 있으며, 제3 데이터용 박막 트랜지스터(D\_TFT3)의 드레인 전극은 제3 데이터 점핑 패드 전극(134n)과 접속될 수 있다. 여기서, 제3 데이터 점핑 패드 전극(134n)은 제5 점핑부(214)와 접속될 수 있다. 여기서, 제5 점핑부(214)는 구동회로 실장 영역 외부에 형성될 수 있다.

[0155] 한편, 도 14는 도 13에 도시된 데이터 패드부 신호선의 접속 구조를 구체적으로 설명하기 위한 평면도이다. 도 15는 도 14의 VI-VI' 선을 따라 절취하여 나타낸 단면도이다. 도 14는 데이터 패드부 신호선의 접속 구조를 설명하기 위한 것이나, 상기 접속 구조가 여기에 한정되지 않는다. 한편, 제1 내지 제3 데이터 패드부 신호선의 접속 구조는 동일하므로, 제1 데이터 패드부 신호선을 위주로 설명한다.

[0156] 도 14를 참조하면, 데이터 패드부에는 제1 내지 제3 데이터용 박막 트랜지스터(D\_TFT1, D\_TFT2, D\_TFT3), 제5 내지 제8 검사용 패드 전극(162, 164, 166, 168), 제1 내지 제3 데이터 점핑 패드 전극(134l, 134m, 134n), 제3 내지 제5 점핑부(210, 212, 214), 및 제1 내지 제3 데이터 패드부 신호선(106a, 106b, 106c)이 형성되어 있다. 또한, 데이터 패드부에는 제6 내지 제12 검사용 신호선(192, 194, 196, 198, 200, 202, 204), 및 제1 내지 제3 보조 데이터 패드부 신호선(216, 218, 220)이 더 형성되어 있다. 여기서, 제5 내지 제8 검사용 패드 전극(162, 164, 166, 168), 제1 내지 제3 데이터 점핑 패드 전극(134l, 134m, 134n), 및 제3 내지 제5 점핑부(210, 212, 214)는 투명 도전 금속으로 형성될 수 있다. 또한, 제1 내지 제3 데이터 패드부 신호선(106a, 106b, 106c)은 데이터 금속으로 형성될 수 있다. 또한, 제6 검사용 신호선(192)은 게이트 금속으로 형성될 수 있다. 또한, 제7 내지 제12 검사용 신호선(194, 196, 198, 200, 202, 204)은 데이터 금속으로 형성될 수 있다. 또한, 제1 내지 제3 보조 데이터 패드부 신호선(216, 218, 220)은 게이트 금속으로 형성될 수 있다.

[0157] 도 14 및 도 15를 참조하면, 제1 데이터 점핑 패드 전극(134l)은 보호막(124)을 관통하는 제19 콘택홀(CH19), 및 게이트 절연막(130) 및 보호막(124)을 관통하는 제20 및 제21 콘택홀(CH20, CH21)을 통해 서로 절연된 제10 검사용 신호선(200) 및 제1 보조 데이터 패드부 신호선(216)을 전기적으로 연결할 수 있다. 여기서, 제1 데이터 점핑 패드 전극(134l) 상에 구동회로의 출력 범프가 접속될 수 있다.

[0158] 제3 점핑부(210)는 게이트 절연막(130) 및 보호막(124)을 관통하는 제22 콘택홀(CH22)을 통해 제1 보조 데이터 패드부 신호선(216)과 접속됨과 아울러 보호막(124)을 관통하는 제23 콘택홀(CH23)을 통해 제1 데이터 패드부 신호선(106a)과 접속될 수 있다.

[0159] 전술한 접속 구조를 가질 경우, 점등 검사 시 외부로부터 제5 검사용 패드 전극(162)에 제공된 구동 신호는 제6

검사용 신호선(192)을 따라 제1 데이터용 박막 트랜지스터(D\_TFT1)의 게이트 전극(148)에 제공될 수 있다. 이에 따라, 제1 데이터용 박막 트랜지스터(D\_TFT1)가 턴 온될 수 있다. 이때, 외부로부터 제6 검사용 패드 전극(164)에 제공된 검사용 데이터 구동 신호가 제7 검사용 신호선(194), 제1 데이터용 박막 트랜지스터(D\_TFT1)의 소스 전극(150) 및 드레인 전극(152), 제10 검사용 신호선(200), 제1 데이터 점핑 패드 전극(1341), 제1 보조 데이터 패드부 신호선(216) 및 제3 점핑부(210)를 순차적으로 거쳐 제1 데이터 패드부 신호선(106a)에 제공될 수 있다.

[0160] 또한, 구동회로가 실장되는 경우에는 구동회로의 출력 범프로부터 출력된 데이터 구동 신호가 제1 데이터 점핑 패드 전극(1341), 제1 보조 데이터 패드부 신호선(216) 및 제3 점핑부(210)를 순차적으로 거쳐 제1 데이터 패드부 신호선(106a)에 제공될 수 있다.

[0161] 이와 같이, 제1 데이터 점핑 패드 전극(1341)을 형성하면, 구동회로 실장 영역 내 별도의 점핑부를 형성하지 않을 수 있기 때문에, 점등 검사 패턴 영역(TA)을 더 확보할 수 있다. 결과적으로, 구동회로가 소형화됨에 따라 점등 검사 패턴 영역(TA)이 작아진다 하더라도 무리없이 검사 패턴들을 형성할 수 있다.

[0162] 또한, 이 경우 구동회로의 실장하기 위한 열압착 공정 시 제1 데이터 패드부 신호선(106a)의 놀림을 효과적으로 방지할 수 있다. 이는 게이트 금속으로 형성되는 제1 보조 데이터 패드부 신호선(216) 때문이다.

[0163] 한편, 도 16은 도 1에 도시된 박막 트랜지스터 기판을 구비하는 액정 표시장치를 개략적으로 설명하기 위한 사시도이다. 도 16에서는 평판 표시장치로서 액정 표시장치를 도시하였다. 그러나, 이는 본 발명의 실시예에 따른 박막 트랜지스터 기판을 구비하는 평판 표시장치를 설명하기 위한 것이므로, 본 발명이 여기에 한정되지 않는다. 따라서, 본 발명의 실시예에 따른 박막 트랜지스터 기판은 액정 표시장치 외 유기전계 발광소자 등과 같은 다른 종류의 평판 표시장치에도 구비될 수 있다.

[0164] 도 16을 참조하면, 액정 표시장치(300)는 액정층의 전기광학 특성을 이용하여 화상을 표시할 수 있다.

[0165] 이를 위해, 액정 표시장치(300)는 액정 패널(302) 및 구동회로(310)를 포함할 수 있다.

[0166] 액정 패널(302)은 표시 영역(DA)을 통해 화상을 표시하는 평판 표시 패널의 일종으로서, 액정층을 사이에 두고 서로 대향하는 컬러 필터 기판(304) 및 박막 트랜지스터 기판(100)을 포함할 수 있다.

[0167] 컬러 필터 기판(304)은 액정 패널(302)을 통해 디스플레이되는 화상의 색상을 구현할 수 있다. 여기서, 컬러 필터 기판(304)의 외면에 제1 편광판(306)이 부착될 수 있다.

[0168] 박막 트랜지스터 기판(100)은 구동회로(310)로부터 출력되는 구동 신호들을 액정층에 인가할 수 있다. 여기서, 박막 트랜지스터 기판(100)의 외면에 제2 편광판(308)이 부착될 수 있다.

[0169] 구동회로(310)는 외부 접속용 신호선(114)과 접속되는 가요성 인쇄회로(312)를 통해 외부로부터 구동신호를 제공받을 수 있으며, 상기 구동신호를 박막 트랜지스터 기판(100)에 제공함으로써 액정 표시장치(300)를 구동할 수 있다.

[0170] 이를 위해, 구동회로(310)는 박막 트랜지스터 기판(100)의 비표시 영역(NDA)에 마련되는 구동회로 실장 영역(SA)에 실장될 수 있다. 여기서, 구동회로(310)는 칩 온 클래스 방식으로 상기 구동회로 실장 영역(SA) 상에 실장될 수 있다.

[0171] 도 17은 도 16에 도시된 구동회로의 출력 범프의 접속 구조를 설명하기 위한 단면도이다. 구동회로의 입력 범프의 접속 구조는 도 17에 도시된 바와 유사하므로, 그 상세한 설명은 생략한다.

[0172] 구체적으로, 구동회로(310)의 출력 범프(311)는 도전볼(314)을 구비하는 이방성 도전 필름(Anisotropic Conductive Film: ACF)(316)을 사용한 열압착 공정을 통해, 예를 들어, 제1 게이트 점핑 패드 전극(134b)과 접속될 수 있다.

[0173] 이상 첨부된 도면들을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.

[0174] 따라서, 이상에서 기술한 실시예들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이므로, 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 하며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

## 발명의 효과

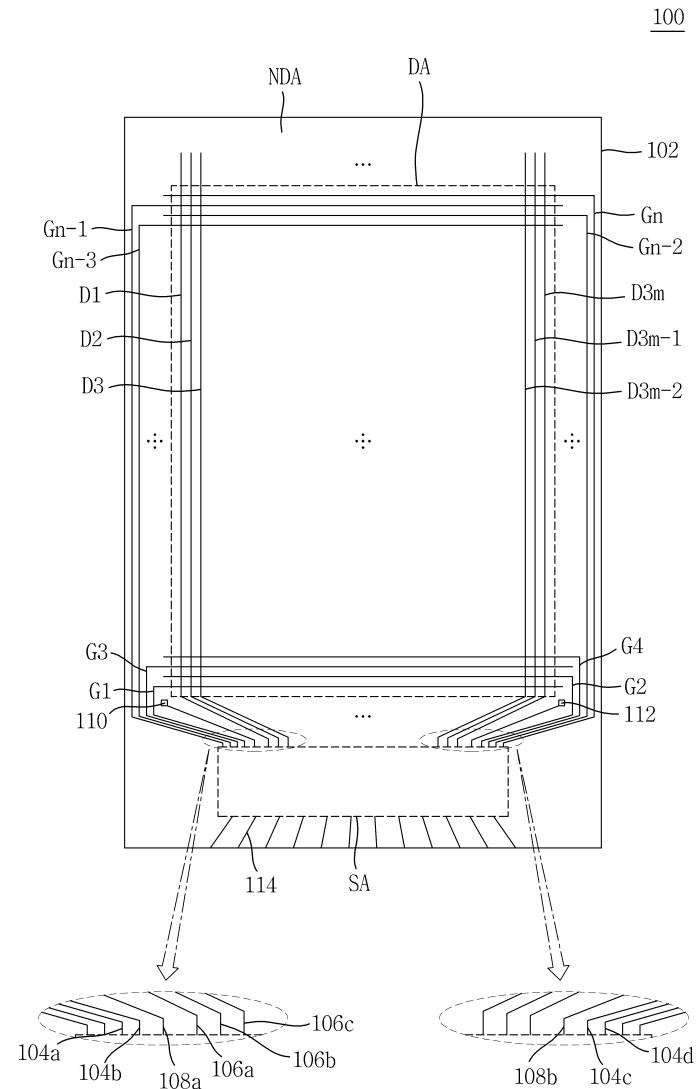
[0175] 본 발명에 따르면, 검사용 패턴들을 형성하기 위해 박막 트랜지스터 기판 상에 마련된 검사 패턴 영역의 크기를 크게 할 수 있다. 이 때문에, 구동회로가 소형화된다 하더라도 점등 검사 패턴들을 어려움 없이 형성할 수 있다.

## 도면의 간단한 설명

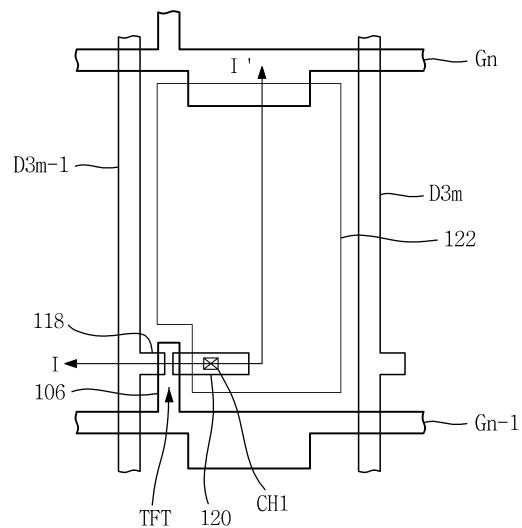
- [0001] 도 1은 본 발명의 실시예에 따른 박막 트랜지스터 기판의 배치 구조를 개략적으로 설명하기 위한 평면도이다.
- [0002] 도 2는 도 1에 도시된 표시 영역을 구체적으로 설명하기 위한 평면도이다.
- [0003] 도 3은 도 2의 I-I' 선을 따라 절취하여 나타낸 단면도이다.
- [0004] 도 4는 도 1에 도시된 구동회로 실장 영역의 배치 구조의 제1 실시예를 개략적으로 설명하기 위한 평면도이다.
- [0005] 도 5는 도 4에 도시된 게이트 패드부 신호선의 접속 구조를 구체적으로 설명하기 위한 평면도이다.
- [0006] 도 6은 도 5의 II-II' 선을 따라 절취하여 나타낸 단면도이다.
- [0007] 도 7은 도 5의 III-III' 선을 따라 절취하여 나타낸 단면도이다.
- [0008] 도 8은 도 4에 도시된 데이터 패드부 신호선의 접속 구조를 구체적으로 설명하기 위한 평면도이다.
- [0009] 도 9는 도 8의 IV-IV' 선을 따라 절취하여 나타낸 단면도이다.
- [0010] 도 10은 도 1에 도시된 구동회로 실장 영역의 배치 구조의 제2 실시예를 개략적으로 설명하기 위한 평면도이다.
- [0011] 도 11은 도 10에 도시된 게이트 패드부 신호선의 접속 구조를 구체적으로 설명하기 위한 평면도이다.
- [0012] 도 12는 도 11의 V-V' 선을 따라 절취하여 나타낸 단면도이다.
- [0013] 도 13은 도 1에 도시된 구동회로 실장 영역의 배치 구조의 제3 실시예를 개략적으로 설명하기 위한 평면도이다.
- [0014] 도 14는 도 13에 도시된 데이터 패드부 신호선의 접속 구조를 구체적으로 설명하기 위한 평면도이다.
- [0015] 도 15는 도 14의 VI-VI' 선을 따라 절취하여 나타낸 단면도이다.
- [0016] 도 16은 도 1에 도시된 박막 트랜지스터 기판을 구비하는 액정 표시장치를 개략적으로 설명하기 위한 사시도이다.
- [0017] 도 17은 도 16에 도시된 구동회로의 출력 범프의 접속 구조를 설명하기 위한 단면도이다.
- [0018] {도면의 주요부분에 대한 부호의 설명}
- |                         |                |
|-------------------------|----------------|
| [0019] 100: 박막 트랜지스터 기판 | 102: 절연 기판     |
| [0020] 300: 액정 표시장치     | 302: 액정 패널     |
| [0021] 310: 구동회로        | DA: 표시 영역      |
| [0022] NDA: 비표시 영역      | SA: 구동회로 실장 영역 |
| [0023] TA: 점등 검사 패턴 영역  |                |

## 도면

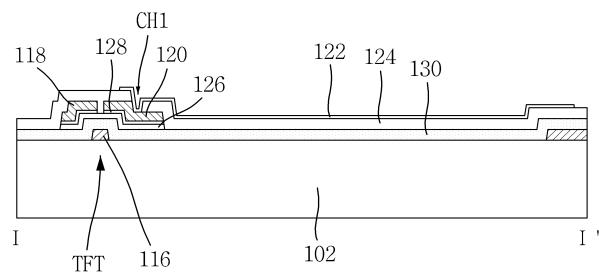
## 도면1



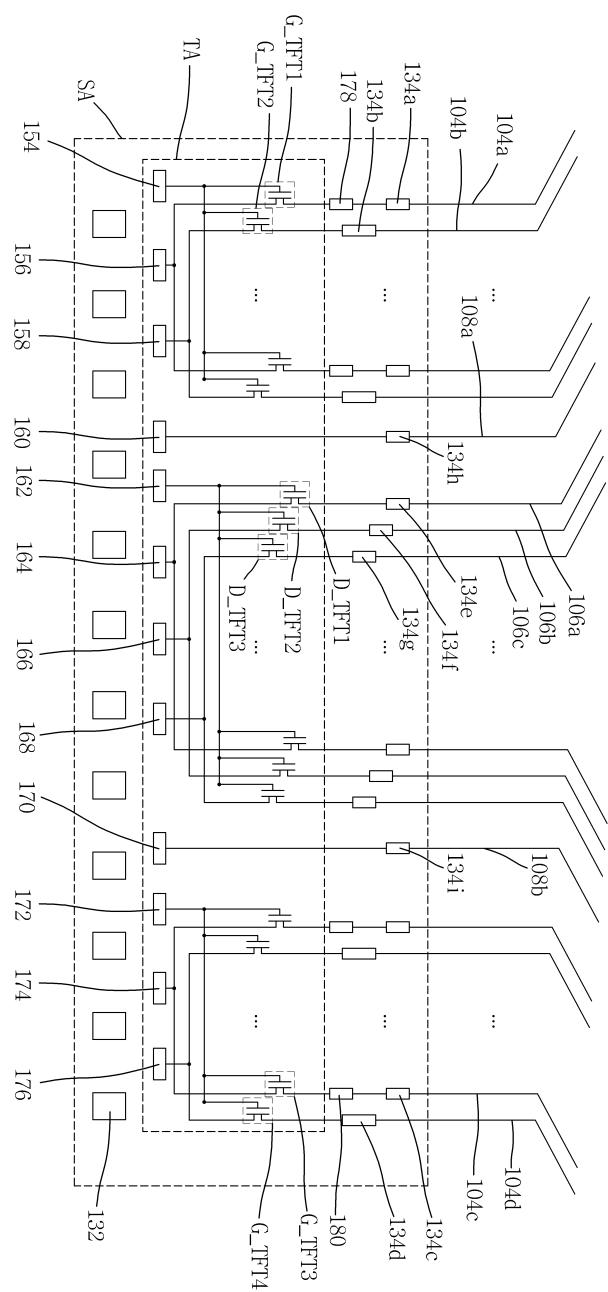
## 도면2



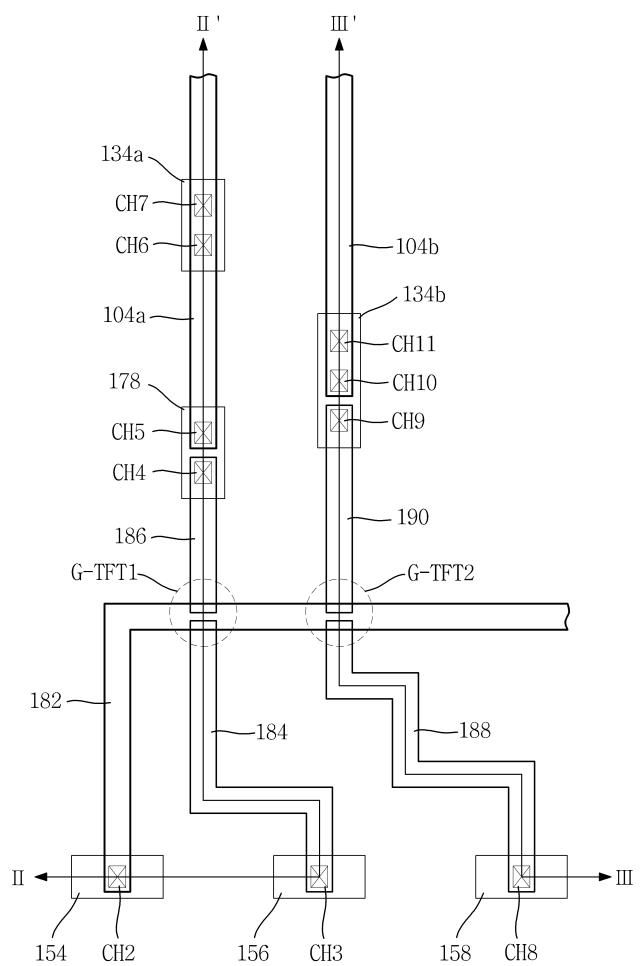
## 도면3



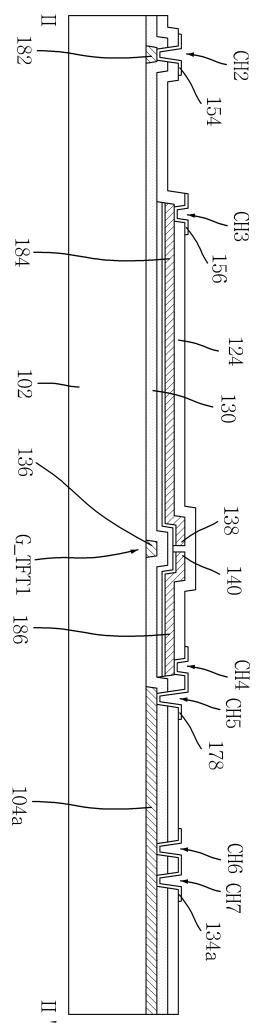
## 도면4



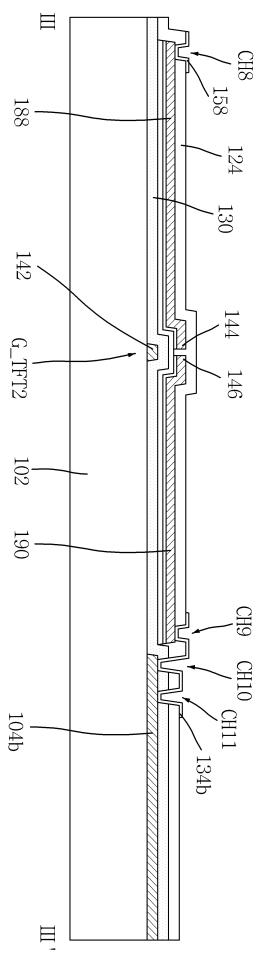
## 도면5



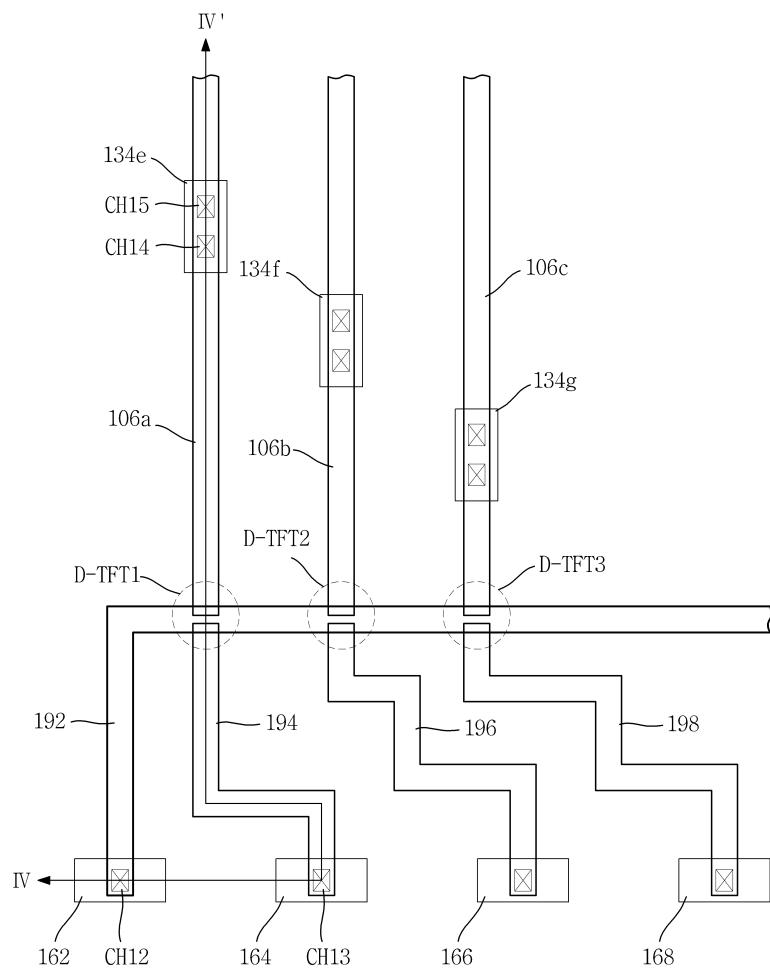
도면6



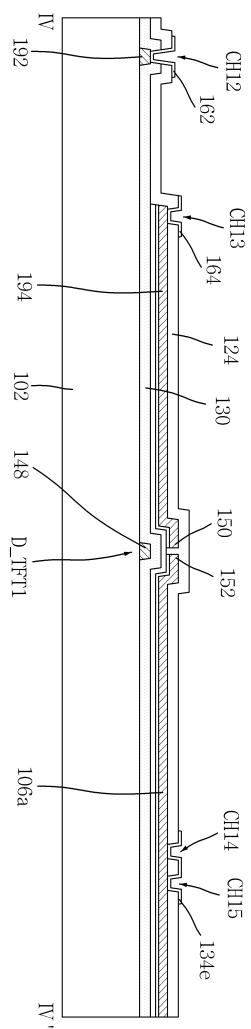
도면7



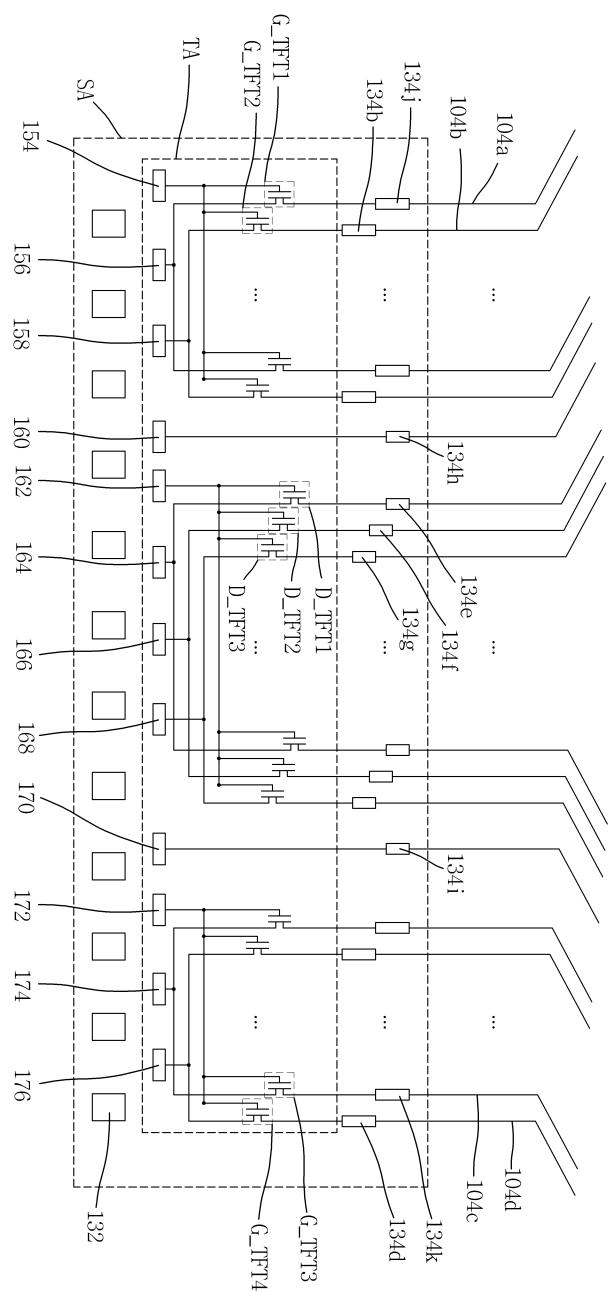
## 도면8



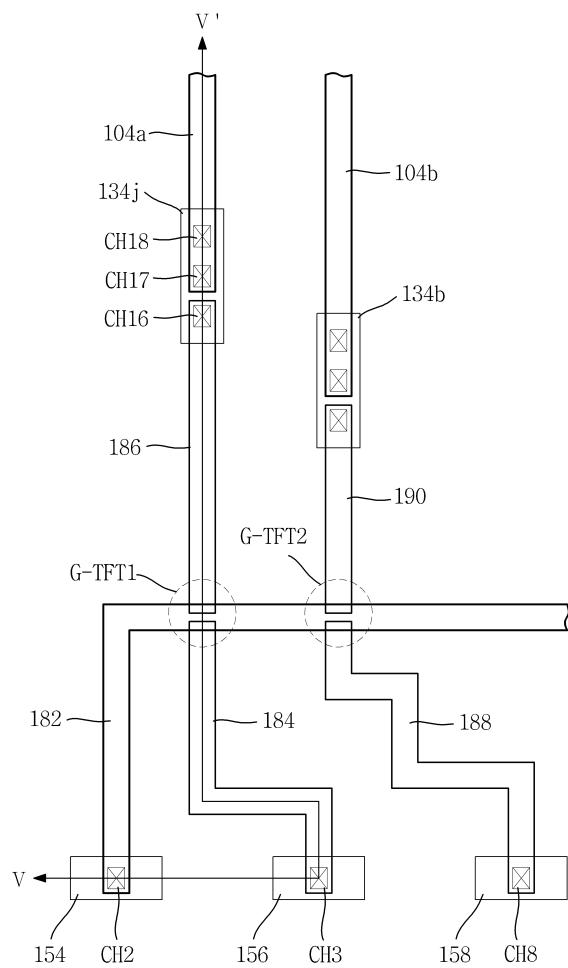
도면9



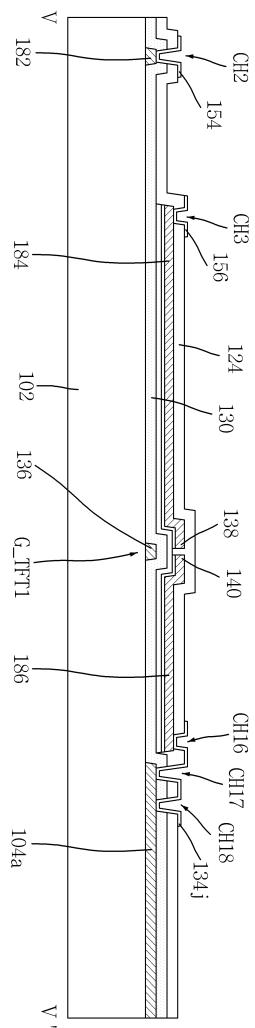
도면10



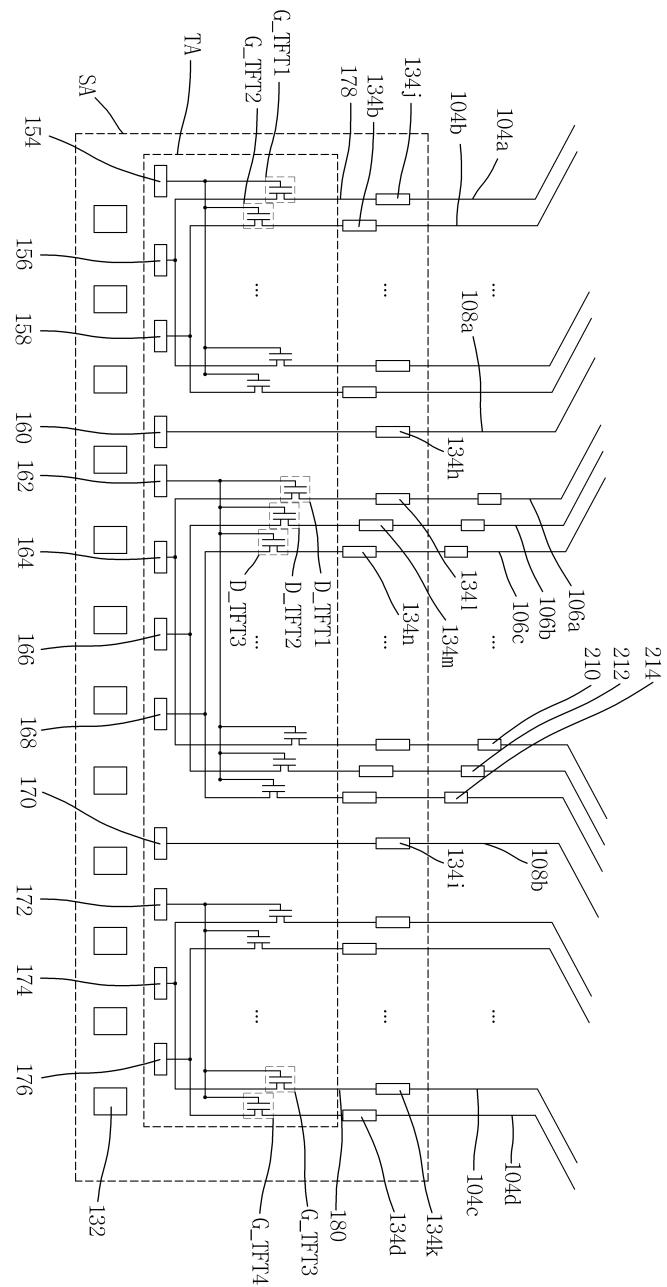
## 도면11



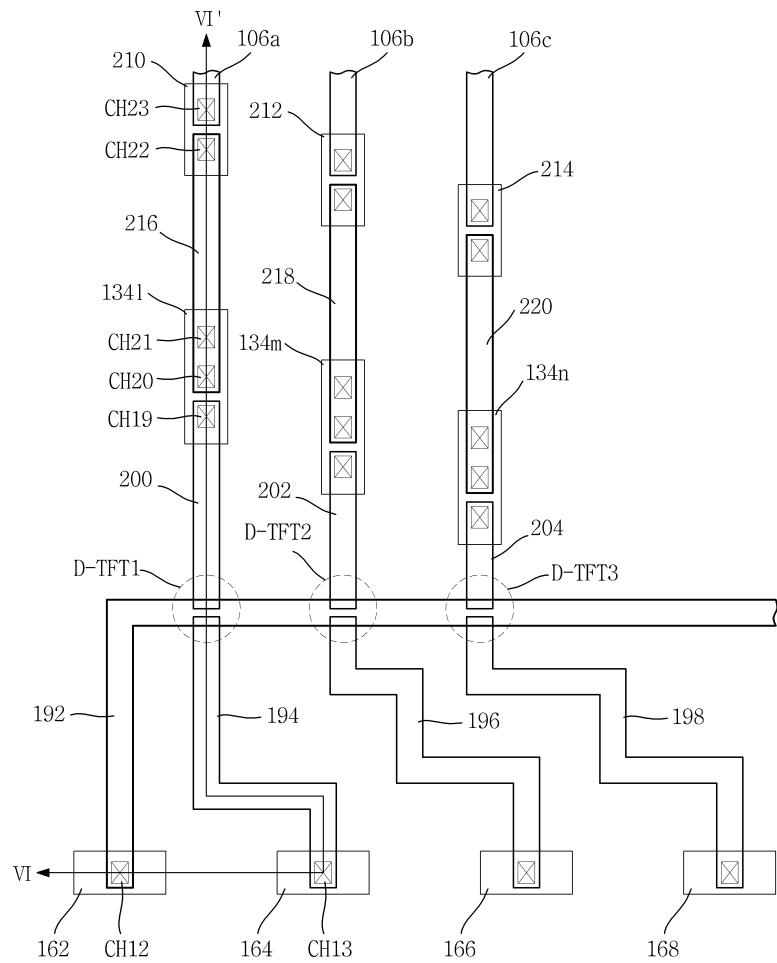
도면12



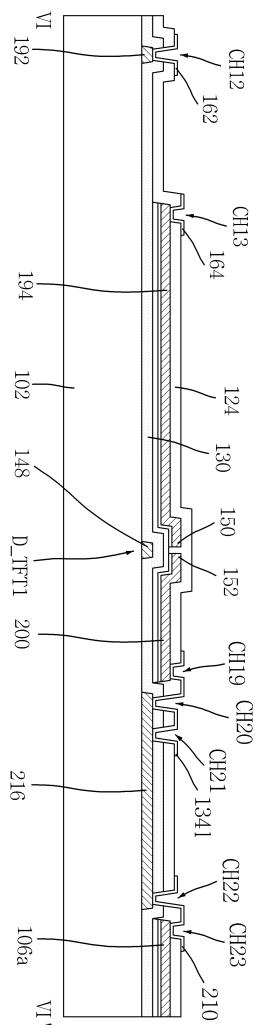
### 도면13



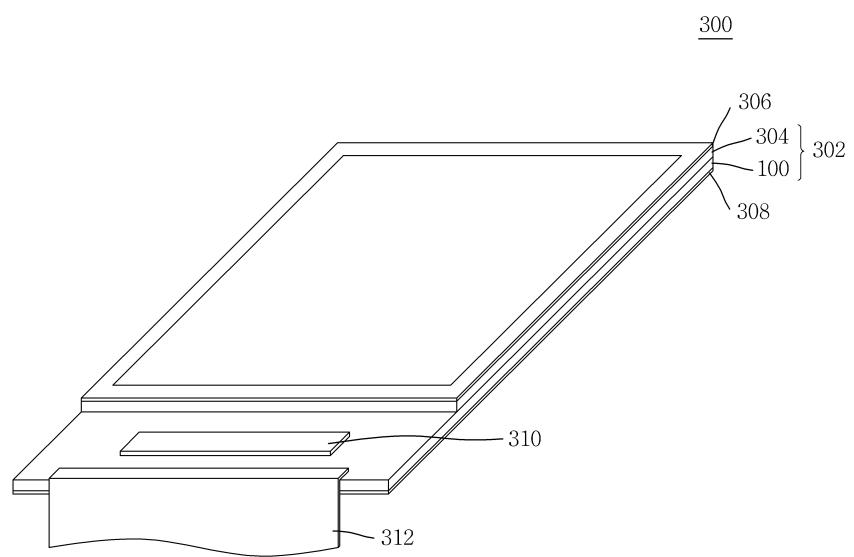
## 도면14



도면15



도면16



도면17

