

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2015-177155
(P2015-177155A)

(43) 公開日 平成27年10月5日 (2015. 10. 5)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 31/10 (2006.01)	HO 1 L 31/10 A	4 M 1 1 8
HO 1 L 27/146 (2006.01)	HO 1 L 27/14 C	5 C 0 2 4
HO 4 N 5/369 (2011.01)	HO 4 N 5/335 6 9 0	5 F 0 4 9
HO 4 N 5/357 (2011.01)	HO 4 N 5/335 5 7 0	

審査請求 未請求 請求項の数 5 O L (全 16 頁)

(21) 出願番号	特願2014-54504 (P2014-54504)	(71) 出願人	000002369
(22) 出願日	平成26年3月18日 (2014. 3. 18)		セイコーエプソン株式会社
			東京都新宿区西新宿2丁目4番1号
		(74) 代理人	100095728
			弁理士 上柳 雅誉
		(74) 代理人	100116665
			弁理士 渡辺 和昭
		(72) 発明者	次六 寛明
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		Fターム(参考)	4M118 AB01 AB10 BA05 CA02 CA05 CB06 CB07 CB14 EA01 EA14 FB03 FB13 FB16 FB24 GA03 GA04 GD04 GD07
			最終頁に続く

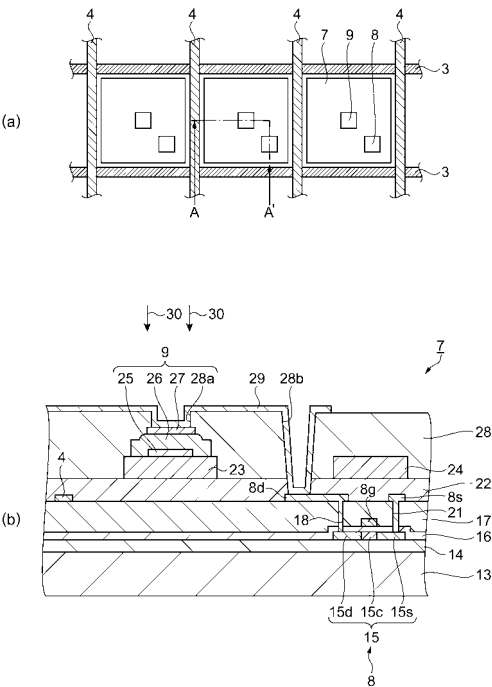
(54) 【発明の名称】 光電変換装置および電子機器

(57) 【要約】

【課題】 電流がリークし難い構造の光電変換装置を提供する。

【解決手段】 基板13と、基板13上に第1半導体層25と第2半導体層26と第3半導体層27とがこの順に積層されたフォトダイオード9と、を備え、第2半導体層26はi型半導体層であり第1半導体層25と第3半導体層27とのうち一方はn型半導体層であり他方はp型半導体層であり、第1半導体層25は第2半導体層26に覆われている。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

基板と、

前記基板上に第 1 半導体層と第 2 半導体層と第 3 半導体層とがこの順に積層された光検出部と、を備え、

前記第 2 半導体層は i 型半導体層であり前記第 1 半導体層と前記第 3 半導体層とのうち一方は n 型半導体層であり他方は p 型半導体層であり、

前記第 1 半導体層は前記第 2 半導体層に覆われていることを特徴とする光電変換装置。

【請求項 2】

請求項 1 に記載の光電変換装置であって、

前記基板の厚み方向から見た平面視で前記第 3 半導体層は前記第 1 半導体層と対向する場所を含み前記第 1 半導体層より広い面積であることを特徴とする光電変換装置。

【請求項 3】

請求項 1 または 2 に記載の光電変換装置であって、

前記基板の厚み方向から見た平面視で前記第 2 半導体層と前記第 3 半導体層とは平面形状が同じ形状であることを特徴とする光電変換装置。

【請求項 4】

請求項 1 ～ 3 のいずれか一項に記載の光電変換装置であって、

前記第 2 半導体層は前記第 1 半導体層より厚く、前記第 2 半導体層は前記第 3 半導体層より厚いことを特徴とする光電変換装置。

【請求項 5】

光電変換装置を備えた電子機器であって、

前記光電変換装置に請求項 1 ～ 4 のいずれか一項に記載の光電変換装置が用いられていることを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光電変換装置および電子機器に関するものである。

【背景技術】

【0002】

光電変換装置はファクシミリ、スキャナー等の電化製品その他、医療用の高性能大画面の 2 次元の画像を撮影する装置に用いられている。そして、光電変換部が 2 次元に配置された光電変換装置が特許文献 1 に開示されている。それによると、光電変換部では非結晶シリコンの半導体層が用いられ、i 型半導体層を p 型半導体層と n 型半導体層とで挟んだ構造となっていた。そして、積層された半導体層に電界を与えて光が入力される。

【0003】

i 型半導体層に光が入力されると、i 型半導体層でキャリアが発生する。そして、p 型半導体層及び n 型半導体層からキャリアが流動することにより電流が流れる。光電変換部に照射される光の強度と電流とは相関があるので光電変換装置は光の強度の分布を電気変換して出力することが可能になっている。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2000-156522 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献 1 における光電変換部では n 型半導体層、i 型半導体層及び p 型半導体層が略同じ平面形状となっていた。i 型半導体層は不純物がドーブされていない層である。i 型半導体層を所定の平面形状にパターニングする工程では所定の形状にマスクしてエッチン

10

20

30

40

50

グされる。そして、i 型半導体層の外周に位置する側面にはマスクの材料やエッチング液の一部が残ることがある。また、この場所では結晶欠陥が生じることがある。半導体層に不純物が付着したり、結晶欠陥があったりする場合、これらを通じて電流が流れやすくなる。従って、i 型半導体層の外周に位置する側面では電界を加えたときに電流のリークが生じやすい。このため、光が入力されないときに電流がリークし難い構造の光電変換装置が望まれていた。

【課題を解決するための手段】

【0006】

本発明は、上述の課題を解決するためになされたものであり、以下の形態または適用例として実現することが可能である。

【0007】

〔適用例1〕

本適用例にかかる光電変換装置であって、基板と、前記基板上に第1半導体層と第2半導体層と第3半導体層とがこの順に積層された光検出部と、を備え、前記第2半導体層はi型半導体層であり前記第1半導体層と前記第3半導体層とのうち一方はn型半導体層であり他方はp型半導体層であり、前記第1半導体層は前記第2半導体層に覆われていることを特徴とする。

【0008】

本適用例によれば、第2半導体層が第1半導体層を覆った構造となっている。そして、第2半導体層は第1半導体層の周囲の外側まで設置されている。従って、第2半導体層の外周は第1半導体層の外側に位置している。このため、第2半導体層の外周は第1半導体層と第3半導体層との間に配置されることはない。第2半導体層はi型半導体層であり、不純物や格子欠陥があると電流が流動し易くなる。また、第2半導体層の外周となる部分にはエッチングするときの影響が残っている場合がある。このため、第2半導体層の外周となる場所では電流がリークし易い構造となっている。しかしながら、本適用例の光電変換装置では第2半導体層において電流がリークし易い場所が第1半導体層から離れた場所に配置されている。従って、光が入力されないときの光電変換装置における電流リークを減少させることができる。

【0009】

〔適用例2〕

上記適用例にかかる光電変換装置において、前記基板の厚み方向から見た平面視で前記第3半導体層は前記第1半導体層と対向する場所を含み前記第1半導体層より広い面積であることを特徴とする。

【0010】

本適用例によれば、第3半導体層は第1半導体層と対向する場所に設置されている。さらに、第3半導体層は第1半導体層より広い面積となっている。これにより、基板の厚み方向から見た平面視で第1半導体層の周囲に位置する第2半導体層に入力された光によっても光は電気に変換されるので効率良く光に対応した電流を流動させることができる。

【0011】

〔適用例3〕

上記適用例にかかる光電変換装置において、前記基板の厚み方向から見た平面視で前記第2半導体層と前記第3半導体層とは平面形状が同じ形状であることを特徴とする。

【0012】

本適用例によれば、第2半導体層と第3半導体層とは平面形状が同じ形状になっている。従って、第3半導体層からは総ての場所で電流が第2半導体層に流れることが可能になる。その結果、効率良く光に対応した電流を流動させることができる。

【0013】

〔適用例4〕

上記適用例にかかる光電変換装置において、前記第2半導体層は前記第1半導体層より厚く、前記第2半導体層は前記第3半導体層より厚いことを特徴とする。

10

20

30

40

50

【0014】

本適用例によれば、第2半導体層は第1半導体層より厚く第3半導体層より厚い。第2半導体層はi型半導体層であり、i型半導体層は光のエネルギーを取り込んでキャリアを発生させる。従って、i型半導体層が厚い方が薄いときに比べて効率良く光は電気に変換される為、光電変換装置は効率良く光に対応した電流を流動させることができる。

【0015】

〔適用例5〕

本適用例にかかる電子機器は、光電変換装置を備えた電子機器であって、前記光電変換装置に上記のいずれか一項に記載の光電変換装置が用いられていることを特徴とする。

【0016】

本適用例によれば、電子機器は光電変換装置を備えている。そして、電子機器は光電変換装置を駆動して光を電気信号に変換する。光電変換装置には上記の光電変換装置が用いられている。従って、光が入力されないときの電流リークをより減少させた電子機器とすることができる。また、光電変換装置のリーク電流がより減少していることから、より少ない光量の光を検出することができる電子機器を構成することができる。

【図面の簡単な説明】

【0017】

【図1】第1の実施形態にかかわり、(a)は、イメージセンサーの電氣的な構成を示す概略配線図、(b)は、フォトセンサーの等価回路図。

【図2】(a)はフォトセンサーの配置を示す概略部分平面図、(b)は、フォトセンサーの構造を示す模式断面図。

【図3】フォトセンサーの構造を示す要部模式拡大断面図。

【図4】フォトセンサーの製造方法を説明するための模式断面図。

【図5】フォトセンサーの製造方法を説明するための模式断面図。

【図6】第2の実施形態にかかわるフォトセンサーの構造を示す要部模式拡大断面図。

【図7】第3の実施形態にかかわるフォトセンサーの構造を示す要部模式拡大断面図。

【図8】第4の実施形態にかかわり、(a)は、生体認証装置の構造を示す概略斜視図、(b)は、生体認証装置の構造を示す模式断面図。

【図9】第5の実施形態にかかわる生体認証装置の構造を示す模式断面図。

【発明を実施するための形態】

【0018】

本実施形態では、光電変換装置の特徴的な例について、図に従って説明する。尚、以下の各図においては、各層や各部材を認識可能な程度の大きさにするため、各層や各部材の尺度を実際とは異ならせている場合がある。また、以下の形態において「基板上に」等と記載されるとき次の3つの形態を含むものとする。1つめの形態は、基板の上に接するように配置される形態である。2つめの形態は、基板の上に他の構成物を介して配置される形態である。3つめの形態は、基板の上に一部が接するように配置され、一部が他の構成物を介して配置される形態である。

【0019】

(第1の実施形態)

第1の実施形態にかかわるイメージセンサーについて図1～図5に従って説明する。図1(a)は、イメージセンサーの電氣的な構成を示す概略配線図である。図1(b)は、フォトセンサーの等価回路図である。図2(a)はフォトセンサーの配置を示す概略部分平面図、図2(b)は図2(a)のA-A'線に沿うフォトセンサーの構造を示す模式断面図である。図3は、フォトセンサーの構造を示す要部模式拡大断面図である。

【0020】

図1(a)に示すように、本実施形態の光電変換装置としてのイメージセンサー1は素子領域2を備えている。素子領域2には互いに交差して延在する複数の走査線3及び複数のデータ線4が設置されている。素子領域2の図中左には複数の走査線3が電氣的に接続された駆動部としての走査線回路5が設置され、素子領域2の図中上側には複数のデータ

10

20

30

40

50

線 4 が電氣的に接続された駆動部としてのデータ線回路 6 が設置されている。走査線 3 とデータ線 4 の交差点付近には光電変換素子としてのフォトセンサー 7 が設置されている。フォトセンサー 7 は、素子領域 2 においてマトリックス状に配置され、イメージセンサー 1 が撮影する画像の画素を出力する。

【0021】

図 1 (b) に示すように、フォトセンサー 7 は、スイッチング素子としての薄膜トランジスタ 8 と、光検出部としてのフォトダイオード 9 と、保持容量 10 とを備えている。薄膜トランジスタ 8 は TFT (Thin Film Transistor) とも称される。薄膜トランジスタ 8 のゲート電極 8g は走査線 3 に接続され、薄膜トランジスタ 8 のソース電極 8s はデータ線 4 に接続されている。フォトダイオード 9 の一端は薄膜トランジスタ 8 のドレイン電極 8d に接続され、他端はデータ線 4 と並行して設けられた定電位線 11 に接続されている。保持容量 10 の一方の電極は薄膜トランジスタ 8 のドレイン電極 8d に接続され、他方の電極は走査線 3 と並行して設けられた定電位線 12 に接続されている。

【0022】

図 2 (a) に示すように、フォトセンサー 7 は四角形であり、走査線 3 とデータ線 4 とによって平面的に区切られた領域に設けられている。各フォトセンサー 7 の中央にはフォトダイオード 9 が配置され、フォトダイオード 9 の図中右下に薄膜トランジスタ 8 が配置されている。図中保持容量 10 は省略されている。

【0023】

図 2 (b) に示すように、フォトセンサー 7 は、例えば透明なガラスや不透明なシリコン等の基板 13 に形成されている。基板 13 上には基板 13 の表面を覆うように酸化シリコン (SiO_2) の下地絶縁膜 14 が形成されている。下地絶縁膜 14 上には例えば膜厚 50 nm 程度の多結晶シリコンの半導体膜 15 が島状に形成されている。半導体膜 15 はソース領域 15s、ドレイン領域 15d 及びチャネル形成領域 15c からなり、チャネル形成領域 15c がソース領域 15s 及びドレイン領域 15d に挟まれた配置になっている。さらに、半導体膜 15 を覆ってゲート絶縁膜 16 が設置されている。ゲート絶縁膜 16 は例えば膜厚 100 nm 程度の SiO_2 等の絶縁材料により構成されている。ゲート絶縁膜 16 は、半導体膜 15 を覆うとともに下地絶縁膜 14 も覆っている。

【0024】

ゲート絶縁膜 16 上において、半導体膜 15 のチャネル形成領域 15c に対向する位置にはゲート電極 8g が設置されている。ゲート電極 8g は走査線 3 に電氣的に接続されており例えば膜厚 500 nm 程度のモリブデン (Mo) 等の金属材料を用いて形成されている。

【0025】

ゲート電極 8g 及びゲート絶縁膜 16 を覆って第 1 層間絶縁膜 17 が設置されている。第 1 層間絶縁膜 17 は膜厚 800 nm 程度の SiO_2 によって構成されている。ゲート絶縁膜 16 及び第 1 層間絶縁膜 17 にはドレイン領域 15d と接続してコンタクトホール 18 が設置され、ソース領域 15s と接続してコンタクトホール 21 が設置されている。

【0026】

コンタクトホール 18 及びコンタクトホール 21 を埋めると共に第 1 層間絶縁膜 17 を覆うように例えば膜厚 500 nm 程度の Mo 等の金属材料からなる導電膜が設置される。そして、当該導電膜をパターニングすることにより、ドレイン電極 8d、ソース電極 8s、データ線 4 が設置されている。ソース電極 8s はコンタクトホール 21 を介して半導体膜 15 のソース領域 15s に接続され、さらにソース電極 8s はデータ線 4 とも接続されている。ドレイン電極 8d はコンタクトホール 18 を介して半導体膜 15 のドレイン領域 15d に接続されている。ドレイン電極 8d、ソース電極 8s、データ線 4 及び第 1 層間絶縁膜 17 を覆って第 2 層間絶縁膜 22 が設置されている。第 2 層間絶縁膜 22 は例えば膜厚 800 nm 程度の窒化シリコン (Si_3N_4) により構成されている。

【0027】

第2層間絶縁膜22上にはフォトダイオード9の下部電極23が形成されている。下部電極23の材料は導電性のある材料であれば良く抵抗の低い金属が好ましい。例えば本実施形態では下部電極23の材料にアルミニウムが用いられている。下部電極23は定電位線11と接続されるので、下部電極23及び定電位線11を同一材料にして同一層上に設置してもよい。

【0028】

以下、基板13に形成される膜の厚み方向から見ることを平面視と称す。平面視において第2層間絶縁膜22上には薄膜トランジスタ8と重なる場所に島状の遮光膜24が形成されている。平面視において遮光膜24は半導体膜15と重なる領域に形成されている。遮光膜24によって基板13の図中上方から進行する光30が薄膜トランジスタ8を照射することが防止される。特に半導体膜15への光の入射が防止される。

10

【0029】

フォトダイオード9では下部電極23上に第1半導体層25と第2半導体層26と第3半導体層27とがこの順に積層されている。第1半導体層25はn型半導体層であり、シリコンにリンやヒ素を添加した半導体層である。第1半導体層25はキャリアとして自由電子を多く含む構造となっている。第2半導体層26はi型半導体層であり真性半導体の層である。第3半導体層27はp型半導体層であり、シリコンにボロンやインジウムを添加した半導体層である。第3半導体層27はキャリアとして正孔を多く含む構造となっている。

【0030】

20

第2層間絶縁膜22、下部電極23、遮光膜24、第1半導体層25、第2半導体層26及び第3半導体層27を覆って第3層間絶縁膜28が設置されている。第3層間絶縁膜28は例えば Si_3N_4 を用いて形成されている。

【0031】

第3層間絶縁膜28には第3半導体層27と接続してコンタクトホール28aが設置されている。さらに、第3層間絶縁膜28及び第2層間絶縁膜22にはドレイン電極8dと接続してコンタクトホール28bが設置されている。そして、コンタクトホール28a及びコンタクトホール28bには透明電極29が設置されている。透明電極29は例えば膜厚100nm程度で、ITO (Indium Tin Oxide) やIZO (Indium Zinc Oxide) 等の透明導電膜を用いることができる。透明電極29はドレイン電極8dと第3半導体層27とを接続する。さらに、透明電極29は保持容量10の電極とも接続されている。

30

【0032】

下部電極23、第1半導体層25、第2半導体層26、第3半導体層27及び透明電極29によりフォトダイオード9が構成されている。

【0033】

基板13上に設けられた走査線3、データ線4、定電位線11、定電位線12、薄膜トランジスタ8、保持容量10、データ線回路6、走査線回路5等により回路部が構成されている。尚、データ線4が接続されるデータ線回路6と、走査線3が接続される走査線回路5とは、それぞれ集積回路として別途基板13に外付けすることも可能である。

40

【0034】

定電位線11及び定電位線12によってフォトダイオード9に逆バイアスを印加した状態でフォトダイオード9に光30が入射される。それにより、第1半導体層25、第2半導体層26及び第3半導体層27を有するフォトダイオード9に光の強度に対応した電流が流れ、電流に応じた電荷が保持容量10に蓄積される。

【0035】

また、複数の走査線3のそれぞれの電圧を制御することにより薄膜トランジスタ8をON (選択) させる。これにより、データ線4には各フォトセンサー7が備える保持容量10に蓄積された電荷に対応する電圧信号が順次出力される。従って、各素子領域2においてフォトセンサー7が受光した光の強度をそれぞれ検出することができる。

50

【0036】

図3に示すように、第1半導体層25は第2半導体層26に覆われている。平面視においては、第2半導体層26の占める領域は第1半導体層25の占める領域よりも広い。そして、第2半導体層26は第1半導体層25の周囲の外側まで設置されている。従って、第2半導体層26の外周26aは第1半導体層25の外側に位置している。このため、第2半導体層26の外周26aは第1半導体層25と第3半導体層27との間に配置されることはない。第2半導体層26はi型半導体層であり、不純物や格子欠陥があると電流が流動し易くなる。第2半導体層26の外周26aとなる部分にはエッチングするときの影響が残っている場合がある。このため、第2半導体層26の外周となる場所では電流のリークが発生しやすい。フォトダイオード9は第2半導体層26において電流がリークし易い場所が第1半導体層25と第3半導体層27とに挟まれた場所に存在しない。従って、光30が入射されないときにフォトダイオード9には電流がリークし難くすることができる。その結果、フォトダイオード9に光30が入射されないときにフォトダイオード9に電流が流れることを抑制することができる。

10

【0037】

第2半導体層26は第1半導体層25より厚く、第2半導体層26は第3半導体層27より厚くなっている。第2半導体層26はi型半導体層であり、i型半導体層は光のエネルギーを取り込んで電気を流動させる。従って、第2半導体層26は薄いときに比べて厚いときの方が効率良く光の強度を電気信号に変換させることができる。フォトダイオード9の厚みが所定の厚みに規定されているとき、第1半導体層25及び第3半導体層27を第2半導体層26より薄くすることにより、第2半導体層26を厚くすることができる。その結果、フォトダイオード9は効率良く光の強度を電気信号に変換させることができる。

20

【0038】

次に、フォトセンサー7の製造方法について、図4及び図5を用いて説明する。図4及び図5はフォトセンサーの製造方法を説明するための模式断面図である。

【0039】

図4(a)に示すように、まず、ガラスやシリコン等の基板13を用意する。次に、化学気相堆積法(CVD法)等によってSiO₂の下地絶縁膜14を形成する。次に、下地絶縁膜14上に、CVD法等によって膜厚50nm程度の非晶質シリコン膜を形成する。その非晶質シリコン膜をレーザー結晶化法等によって結晶化して、多結晶シリコン膜を形成する。その後、フォトリソグラフィ法等によって島状の多結晶シリコン膜である半導体膜15を形成する。

30

【0040】

次に、半導体膜15及び下地絶縁膜14を覆うように、CVD法等によって膜厚100nm程度のSiO₂を形成し、ゲート絶縁膜16とする。スパッタリング法等によって、ゲート絶縁膜16上に膜厚500nm程度のMo膜を形成し、フォトリソグラフィ法等によって島状のゲート電極8gを形成する。イオン注入法によって、半導体膜15に不純物イオンを注入し、ソース領域15s、ドレイン領域15d、チャネル形成領域15cを形成する。ゲート絶縁膜16とゲート電極8gを覆うように、膜厚800nm程度のSiO₂膜を形成し、第1層間絶縁膜17とする。

40

【0041】

次に、第1層間絶縁膜17にソース領域15sに達するコンタクトホール21とドレイン領域15dに達するコンタクトホール18を形成する。その後、第1層間絶縁膜17上とコンタクトホール18及びコンタクトホール21内に、スパッタリング法等によって膜厚500nm程度のMo膜を形成し、フォトリソグラフィ法等によってパターニングして、ソース電極8s、ドレイン電極8d及びデータ線4を形成する。

【0042】

第1層間絶縁膜17とソース電極8sとドレイン電極8dとデータ線4とを覆うように、膜厚800nm程度のSi₃N₄膜を形成し、第2層間絶縁膜22とする。

50

【0043】

図4(b)に示すように、第2層間絶縁膜22上に、スパッタリング法等によって導電膜として膜厚500nm程度のアルミニウム膜31を形成する。その後、アルミニウム膜31上に、CVD法等によって膜厚50nm程度の非晶質シリコン膜を形成する。その非晶質シリコン膜をレーザー結晶化法等によって結晶化して、微結晶シリコン膜を形成する。その後、フォトリソグラフィー法等によって島状の微結晶シリコン膜を形成する。次に、イオン注入法によって、微結晶シリコン膜に不純物イオンを注入し、第1半導体層25を形成する。

【0044】

図4(c)に示すように、アルミニウム膜31及び第1半導体層25上にCVD法等によって膜厚450nm程度の非晶質シリコン膜を形成する。その非晶質シリコン膜をレーザー結晶化法等によって結晶化して、微結晶シリコン膜を形成する。その後、次に、イオン注入法によって、微結晶シリコン膜に50nm程度の深さに不純物イオンを注入する。微結晶シリコン膜のうち不純物イオンが到達せず真性な領域を第2半導体べた膜32とし、不純物イオンが注入された領域を第3半導体べた膜33とする。

【0045】

図5(a)に示すように、フォトリソグラフィー法等によって第3半導体べた膜33をパターンニングして第3半導体層27を形成する。次に、フォトリソグラフィー法等によって第2半導体べた膜32をパターンニングして第2半導体層26を形成する。続いて、図5(b)に示すように、フォトリソグラフィー法等によってアルミニウム膜31をパターンニングして下部電極23及び遮光膜24を形成する。

【0046】

次に、図5(c)に示すように、第2層間絶縁膜22、下部電極23、遮光膜24、第1半導体層25、第2半導体層26及び第3半導体層27を覆うように、膜厚1200nm程度の Si_3N_4 膜を形成し、第3層間絶縁膜28とする。続いて、第3層間絶縁膜28に第3半導体層27に達するコンタクトホール28aを形成する。第3層間絶縁膜28及び第2層間絶縁膜22を貫通してドレイン電極8dに達するコンタクトホール28bを形成する。その後、第3層間絶縁膜28上、コンタクトホール28a内及びコンタクトホール28b内にスパッタリング法等によって膜厚100nm程度のITO膜を形成する。次に、フォトリソグラフィー法によってITO膜をパターンニングして、透明電極29を形成する。以上の工程によりフォトセンサー7が形成される。

【0047】

上述したように、本実施形態によれば、以下の効果を有する。

(1) 本実施形態によれば、平面視で第2半導体層26の外周26aは第1半導体層25の外側に位置している。このため、第2半導体層26の外周26aは第1半導体層25と第3半導体層27との間より外側に配置されている。フォトダイオード9では第2半導体層26の外周26aである電流がリークし易い場所が第1半導体層25と第3半導体層27とに挟まれた場所から離れた場所に設置されている。従って、フォトダイオード9に光30が照射されていないときのフォトダイオード9の電流をリークし難くすることができる。

【0048】

(2) 本実施形態によれば、第2半導体層26は第1半導体層25より厚く第3半導体層27より厚い。第2半導体層26はi型半導体層であり、i型半導体層は光のエネルギーを取り込んで電気を流動させる。従って、i型半導体層が厚い方が効率良く光は電気に変換される為、フォトダイオード9は効率良く光に対応した電気を流動させることができる。

【0049】

(第2の実施形態)

次に、フォトダイオードの一実施形態について図6のフォトセンサーの構造を示す要部模式拡大断面図を用いて説明する。本実施形態が第1の実施形態と異なるところは、図3

10

20

30

40

50

に示した第3半導体層27の形状が異なる点にある。尚、本実施形態を含め以降の実施形態において、第1の実施形態と同様な点については同様な符号を付与しその説明を省略する場合がある。

【0050】

すなわち、本実施形態では、図6に示すように光電変換装置としてのイメージセンサー36は光電変換素子としてのフォトセンサー37を備え、フォトセンサー37にはフォトダイオード38が設置されている。フォトダイオード38では下部電極23上に第1半導体層25、第2半導体層26及び第3半導体層39がこの順に積層されている。第3半導体層39は第2半導体層26の外周26aより内側に配置されている。

【0051】

平面視で第3半導体層39は第1半導体層25と対向する場所を含み第1半導体層25より広い面積になっている。つまり、平面視で第3半導体層39は第1半導体層25と対向する場所に加え、第1半導体層25の周囲と対向する場所に設置されている。第2半導体層26において第1半導体層25と対向する領域を第1領域26bとする。そして、第2半導体層26において第1半導体層25と第3半導体層39との間で第1領域26b以外の場所を第2領域26cとする。平面視で第1領域26bの面積は第1半導体層25と同じ面積である。従って、平面視における第1領域26bの面積と第2領域26cの面積とを加算した面積は第1半導体層25の面積より広がっている。

【0052】

第2領域26cは第1半導体層25とは対向していないが、図6における斜め方向から見ると第1半導体層25と第3半導体層39とに挟まれている。従って、第2領域26cを光30が照射するとき、第2領域26cにおいても第1半導体層25と第3半導体層39との間で電流が流動する。従って、第1領域26bに加えて第2領域26cが増えたことにより第1の実施形態に比べて効率良く光30に対応した電流を流動させることができる。その結果、平面視で第1半導体層25の周囲に位置する第2半導体層26に入射された光によっても光30の強度は電気に変換されるので効率良く光30の強度に対応した電流を流動させることができる。

【0053】

(第3の実施形態)

次に、フォトダイオードの一実施形態について図7のフォトセンサーの構造を示す要部模式拡大断面図を用いて説明する。本実施形態が第1の実施形態と異なるところは、図3に示した第3半導体層27と第2半導体層26とが平面視で同じ形状となっている点にある。

【0054】

すなわち、本実施形態では、図7に示すように光電変換装置としてのイメージセンサー42は光電変換素子としてのフォトセンサー43を備え、フォトセンサー43にはフォトダイオード44が設置されている。フォトダイオード44では第2層間絶縁膜22上に下部電極45が設置されている。そして、下部電極45上に絶縁層46、第1半導体層25、第2半導体層26及び第3半導体層47がこの順に積層されている。

【0055】

下部電極45は第1半導体層25と対向する場所が突出し第1半導体層25と接続されている。そして、下部電極45と第2半導体層26との間には絶縁層46が設置されている。従って、第2半導体層26は第1半導体層25を介して下部電極45と電氣的に接続され、第2半導体層26から下部電極45へは直接電流が流れない構造になっている。第2半導体層26と重ねて第3半導体層47が設置されている。

【0056】

平面視で第2半導体層26と第3半導体層47とは平面形状が同じ形状となっている。従って、第3半導体層47からは総ての場所で電流が第2半導体層26に流れることが可能になる。その結果、効率良く光に対応した電流を流動させることができる。

【0057】

10

20

30

40

50

第2半導体層26の外周26aは第1半導体層25と離れている。これにより、第1半導体層25と第3半導体層47との間では第2半導体層26の外周26aを通して電流が流れることが抑制されている。また、第2半導体層26の外周26aと下部電極45との間には絶縁層46が設置されている。これにより、下部電極45と第3半導体層47との間で第2半導体層26の外周26aを通して電流が流れることが抑制されている。第2半導体層26の外周26aに不純物が付着するときや格子欠陥ができるときには外周26aは電流が流れやすくなるが、これを理由とした電流のリークを抑制する構造にすることができる。

【0058】

(第4の実施形態)

次に、上記のイメージセンサーを用いた生体認証装置について、図8を参照して説明する。図8(a)は生体認証装置の構造を示す概略斜視図であり、図8(b)は生体認証装置の構造を示す模式断面図である。

【0059】

図8に示すように、電子機器としての生体認証装置50は指51からの反射光及び指51における錯乱光としての光30を検出して撮影する。これにより静脈パターン51aの映像が撮影される。そして、生体認証装置50は予め登録された個人ごとの静脈パターンと撮影した画像とを比較し、生体認証装置50にかざされた指を持つ個人を特定して認証する。

【0060】

生体認証装置50は、かざされた指を所定の場所に案内する溝52aを有した被写体受け部52を備えている。被写体受け部52には溝52a沿って両側に複数配置された光源53が内蔵されている。光源53は、外光に影響されずに静脈パターンを撮影するため可視光以外の近赤外光を射出する。光源53には例えば発光ダイオード(LED)やEL(Electro Luminescence)素子等が用いられている。

【0061】

被写体受け部52の図中下側にはマイクロレンズアレイ54が設置され、マイクロレンズアレイ54にはマイクロレンズ54aが配列して設置されている。マイクロレンズアレイ54の図中下側には撮影部55が設置されている。撮影部55には光電変換装置としてのイメージセンサー56が設置されている。

【0062】

光源53による光によって静脈パターン51aを有する指が照射される。指に照射された光の反射光及び指内部の錯乱光がマイクロレンズアレイ54に設けられたマイクロレンズ54aによってイメージセンサー56に向けて集光される。イメージセンサー56にはフォトセンサーが配列して設置されている。マイクロレンズ54aは、イメージセンサー56の各フォトセンサーに対応して設けても良い。また、マイクロレンズ54aは複数のフォトセンサーと対となるように設けても良い。

【0063】

尚、光源53を内蔵した被写体受け部52とマイクロレンズアレイ54との間に、複数の光源53による照明光の輝度ムラを補正する光学補償板を設けても良い。イメージセンサー56は近赤外光にて照明された静脈パターン51aを撮影する。生体認証装置50は図示しない記憶部と画像演算部とを備えている。記憶部には予め登録された個人ごとの静脈パターン51aが記憶されている。

【0064】

画像演算部は、撮影した静脈パターン51aの画像と同じ静脈パターン51aを予め登録された個人ごとの静脈パターン51aのデータの中から検索する。そして、撮影した静脈パターン51aと同じ静脈パターン51aが検索できたときには生体認証装置50にかざされた指を持つ個人を特定して認証する。

【0065】

イメージセンサー56には上記のイメージセンサー1、イメージセンサー36またはイ

10

20

30

40

50

メージセンサー４２のいずれかが用いられている。従って、イメージセンサー５６が備えるフォトダイオードはリーク電流が抑制されているので、光３０の強度を品質良く検出することができる。その結果、生体認証装置５０は少ない光３０の強度の静脈パターン５１ａでも精度良く検出することができる。

【００６６】

（第５の実施形態）

次に、上記のイメージセンサーを用いた生体認証装置について、図９を参照して説明する。図９は生体認証装置の構造を示す模式断面図である。本実施形態が第４の実施形態と異なる点は光源５３の配置が異なる点にある。

【００６７】

図９に示すように、電子機器としての生体認証装置６０は指５１からの反射光及び指５１における錯乱光である光３０を検出し撮影する。そして、生体認証装置６０は予め登録された個人ごとの静脈パターンと撮影した画像とを比較し、生体認証装置６０にかざされた指を持つ個人を特定して認証する。

【００６８】

生体認証装置６０は、かざされた指を所定の場所に案内する溝６１ａを備えた被写体受け部６１を備えている。被写体受け部６１は第４の実施形態の被写体受け部５２と同様の形状となっている。被写体受け部６１の図中下側にはマイクロレンズアレイ６２が設置され、マイクロレンズアレイ６２にはマイクロレンズ６２ａが溝６１ａに沿って配列して設置されている。

【００６９】

マイクロレンズアレイ６２の図中下側には光源部６３が設置され、光源部６３には、溝６１ａに沿って配列する光源６３ａが内蔵されている。光源６３ａは隣り合うマイクロレンズ６２ａの間と対向する場所に設置されている。光源６３ａは、外光に影響されずに静脈パターンを撮像するため可視光以外の近赤外光を射出する。光源６３ａには例えば発光ダイオード（ＬＥＤ）やＥＬ素子等が用いられている。

【００７０】

光源部６３の図中下側には遮光板６４が設置されている。遮光板６４にはマイクロレンズ６２ａと対向する場所に孔６４ａが配列して設置されている。遮光板６４の図中下側には撮影部６５が設置されている。撮影部６５には光電変換装置としてのイメージセンサー６６が設置されている。イメージセンサー６６にはフォトダイオード６７が配列して設置されている。フォトダイオード６７は遮光板６４の孔６４ａと対向する場所に配置されている。

【００７１】

光源６３ａによる光によって静脈パターン５１ａを有する指が照射され、その反射光及び錯乱光がマイクロレンズアレイ６２に設けられたマイクロレンズ６２ａによってイメージセンサー６６に向けて集光される。マイクロレンズアレイ６２とイメージセンサー６６との間には遮光板６４が設置され、マイクロレンズ６２ａにより集光された光は遮光板６４の孔６４ａを通過してフォトダイオード６７に入射される。光源６３ａから直接イメージセンサー６６に向けて進行する光は遮光板６４により遮断される。従って、イメージセンサー６６には静脈パターン５１ａの画像を鮮明に撮影することができる。

【００７２】

イメージセンサー６６は近赤外光にて照明された静脈パターン５１ａを撮影する。生体認証装置６０は図示しない記憶部と画像演算部とを備えている。記憶部には予め登録された個人ごとの静脈パターン５１ａが記憶されている。画像演算部は、撮影した静脈パターン５１ａの画像と同じ静脈パターン５１ａを予め登録された個人ごとの静脈パターン５１ａのデータの中から検索する。そして、撮影した静脈パターン５１ａと同じ静脈パターン５１ａが検索できたときには生体認証装置６０にかざされた指を持つ個人を特定して認証する。

【００７３】

イメージセンサー 66 には上記のイメージセンサー 1、イメージセンサー 36 またはイメージセンサー 42 のいずれかが用いられている。従って、イメージセンサー 66 が備えるフォトダイオード 67 はリーク電流が抑制されているので、光 30 の強度を品質良く検出することができる。その結果、生体認証装置 60 は少ない光 30 の強度の静脈パターン 51a でも精度良く検出することができる。

【0074】

尚、本実施形態は上述した実施形態に限定されるものではなく、本発明の技術的思想内で当分野において通常の知識を有する者により種々の変更や改良を加えることも可能である。変形例を以下に述べる。

(変形例 1)

前記第 1 の実施形態では、第 1 半導体層 25 が n 型半導体層であり、第 3 半導体層 27 が p 型半導体層であった。第 1 半導体層 25 を p 型半導体層にして、第 3 半導体層 27 を n 型半導体層にしても良い。この場合にも照射される光 30 の強度に応じてフォトダイオード 9 に電流を流すことができる。そして、製造し易い構造にしても良い。

【0075】

(変形例 2)

前記第 1 の実施形態では、イメージセンサー 1 にフォトセンサー 7 がマトリックス状に 2 次元に配列された。フォトセンサー 7 を 1 列に配置したイメージセンサーにしても良い。また、フォトセンサー 7 を 1 つだけ設置したイメージセンサーにしても良い。イメージセンサーの用途に合わせた形態にしても良い。

【0076】

(変形例 3)

前記第 1 の実施形態では、フォトダイオード 9 の端子をドレイン電極 8d に接続した。フォトダイオード 9 の電氣的な構成とその接続は、これに限定されない。例えば、フォトダイオード 9 からの電氣的な出力を薄膜トランジスタ 8 のゲート電極 8g に接続して、ソース電極 8s とドレイン電極 8d との間の電圧や電流の変化として受光を検出する回路にしても良い。

【符号の説明】

【0077】

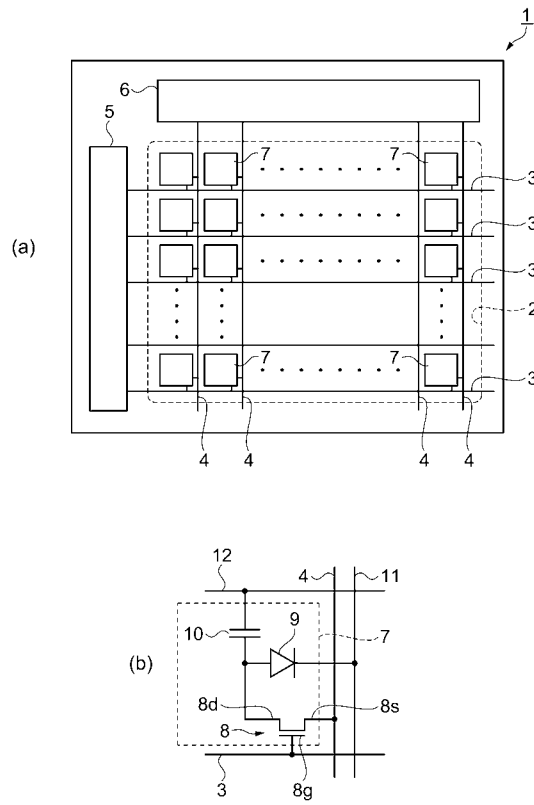
1, 36, 42, 56, 66 … 光電変換装置としてのイメージセンサー、7, 37, 43 … 光電変換素子としてのフォトセンサー、9 … 光検出部としてのフォトダイオード、13 … 基板、25 … 第 1 半導体層、26 … 第 2 半導体層、27 … 第 3 半導体層、50, 60 … 電子機器としての生体認証装置。

10

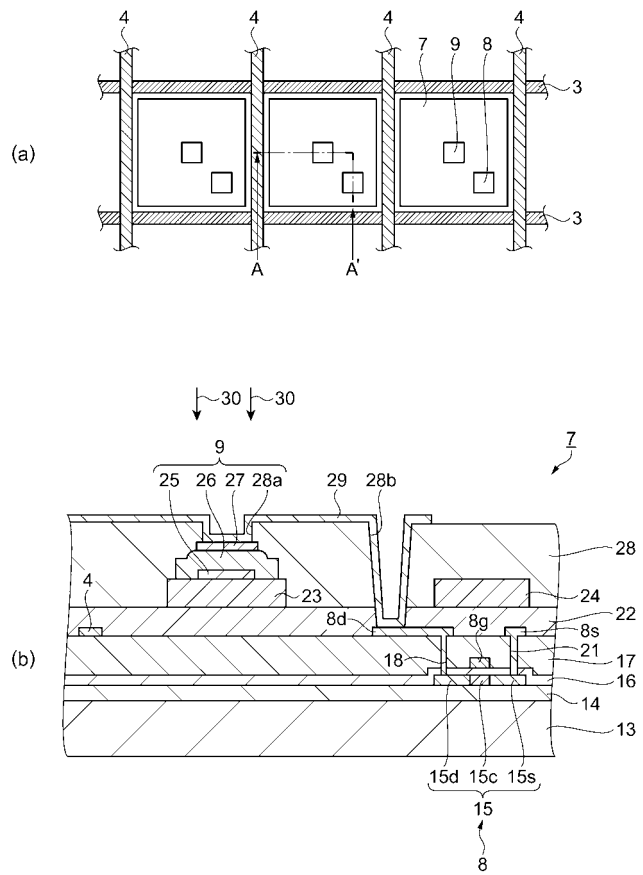
20

30

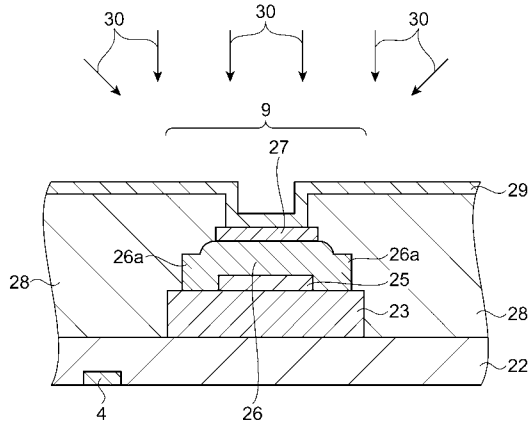
【図 1】



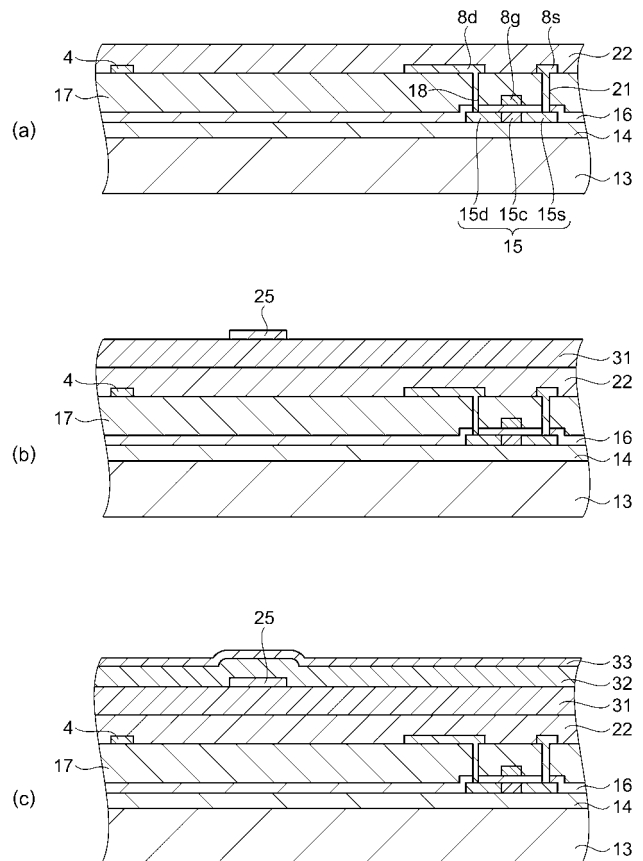
【図 2】



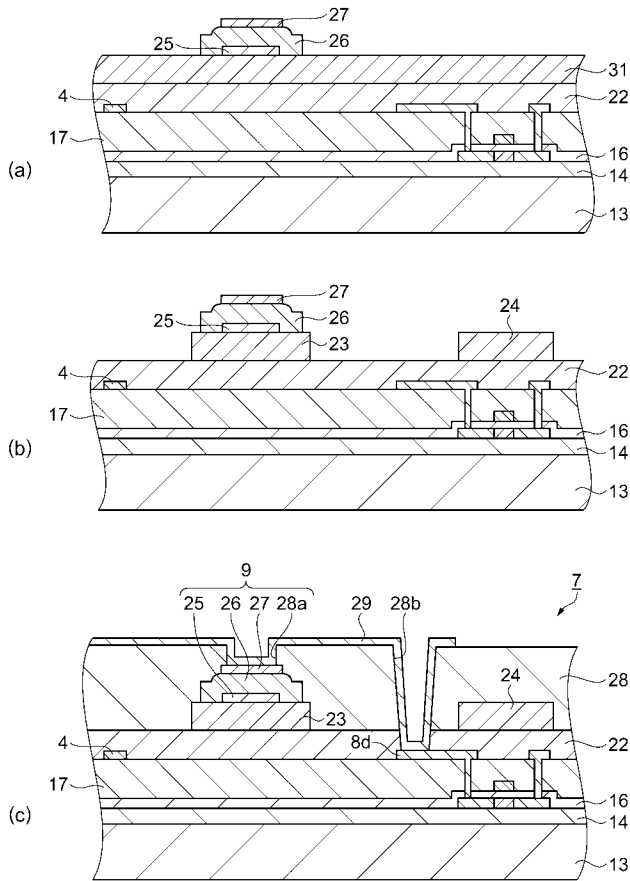
【図 3】



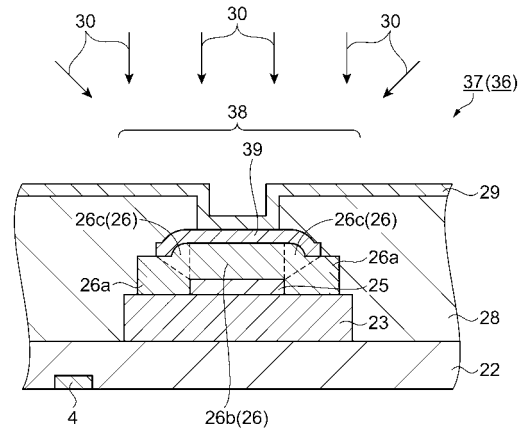
【図 4】



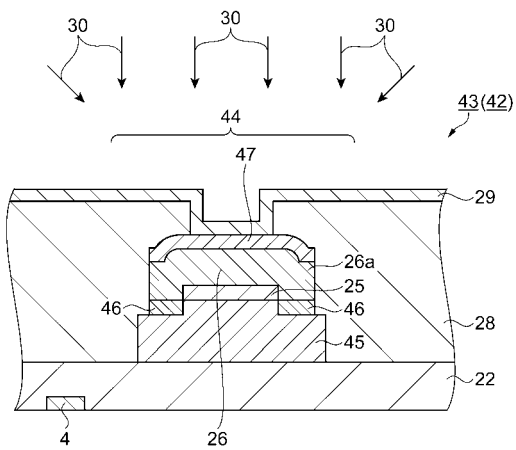
【図 5】



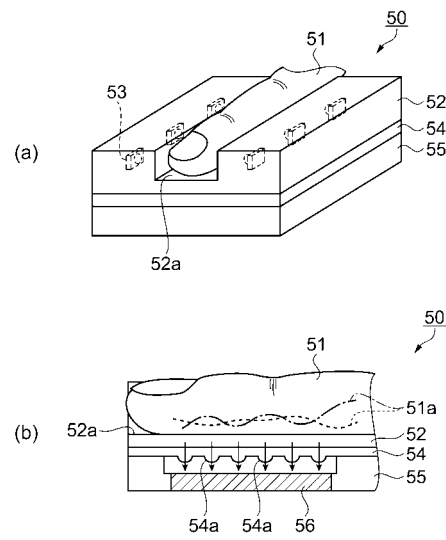
【図 6】



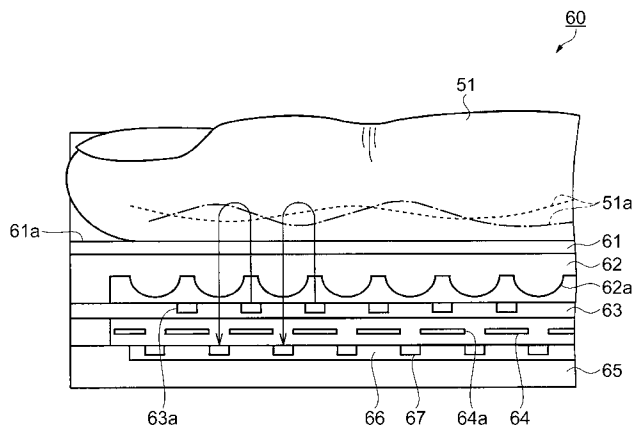
【図 7】



【図 8】



【図 9】



フロントページの続き

Fターム(参考) 5C024 AX02 AX06 CX32 GX02 GX07 GX08 GY31
5F049 MA04 MB03 NA05 NB03 PA03 PA07 PA10 PA14 RA02 RA07
RA08 SE04 SE05 SS03 TA12 WA01