



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0113735
(43) 공개일자 2022년08월16일

(51) 국제특허분류(Int. Cl.)
G06F 13/16 (2006.01) G06F 12/0879 (2016.01)
G06F 12/0882 (2016.01) G06F 9/54 (2018.01)
(52) CPC특허분류
G06F 13/1621 (2013.01)
G06F 12/0879 (2013.01)
(21) 출원번호 10-2022-7022686
(22) 출원일자(국제) 2020년12월18일
심사청구일자 없음
(85) 번역문제출일자 2022년07월01일
(86) 국제출원번호 PCT/US2020/066029
(87) 국제공개번호 WO 2021/133675
국제공개일자 2021년07월01일
(30) 우선권주장
16/728, 152 2019년12월27일 미국(US)

(71) 출원인
어드밴스드 마이크로 디바이시즈, 인코포레이티드
미국 캘리포니아 95054 산타 클라라 어거스틴 드
라이브 2485
(72) 발명자
마그로 제임스 알.
미국 텍사스 78735 오스틴 사우스웨스트 파크웨이
7171
발라크리쉬난 케다나쓰
인도 방갈로르 560066 화이트필드 익스포트 프로
모션 인터스트리얼 파크 #102-103
(뒷면에 계속)
(74) 대리인
박장원

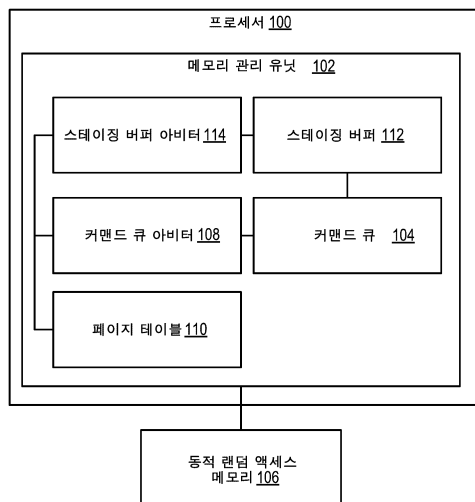
전체 청구항 수 : 총 24 항

(54) 발명의 명칭 스테이징 버퍼 중재

(57) 요약

스테이징 버퍼 중재는: 복수의 메모리 액세스 요청들을 스테이징 버퍼에 저장하는 단계; 하나 이상의 중재 규칙에 기초하여 스테이징 버퍼로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청을 선택하는 단계; 및 메모리 액세스 요청을 스테이징 버퍼로부터 커맨드 큐로 이동시키는 단계를 포함한다.

대표도 - 도1



(52) CPC특허분류

G06F 12/0882 (2013.01)
G06F 13/1626 (2013.01)
G06F 13/1642 (2013.01)
G06F 13/1673 (2013.01)
G06F 9/544 (2013.01)
G06F 2212/1021 (2013.01)

(72) 발명자

바르가바 라빈드라 엔.

미국 텍사스 78735 오스틴 사우스웨스트 파크웨이
7171

센 관하오

미국 텍사스 78735 오스틴 사우스웨스트 파크웨이
7171

명세서

청구범위

청구항 1

스테이징 버퍼 중재 방법으로서,

복수의 메모리 액세스 요청들을 스테이징 버퍼에 저장하는 단계;

하나 이상의 중재 규칙에 기초하여 상기 스테이징 버퍼로부터의 상기 복수의 메모리 액세스 요청들 중 메모리 액세스 요청을 선택하는 단계; 및

상기 메모리 액세스 요청을 상기 스테이징 버퍼로부터 커맨드 큐로 이동시키는 단계를 포함하는, 방법.

청구항 2

제1항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는 동일한 요청 유형의 메모리 액세스 요청 버스트를 선택하는 단계를 포함하되, 상기 메모리 액세스 요청 버스트는 상기 메모리 액세스 요청을 포함하는 것인, 방법.

청구항 3

제1항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는 다른 메모리 액세스 요청에 의해 타겟이 된 뱅크, 다른 기억 액세스 요청에 의하여 타겟이 된 랭크, 또는 다른 메모리 액세스 요청에 의해 타겟이 된 메모리 서브 채널 중 하나 이상에 기초하여 상기 메모리 액세스 요청을 선택하는 단계를 포함하는 것인, 방법.

청구항 4

제1항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는 다른 메모리 액세스 요청에 의해 타겟이 된 동적 랜덤 액세스 메모리 페이지에 기초하여 상기 메모리 액세스 요청을 선택하는 단계를 포함하는 것인, 방법.

청구항 5

제1항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는 우선순위 값에 기초하여 상기 메모리 액세스 요청을 선택하는 단계를 포함하는 것인, 방법.

청구항 6

제1항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는:

상기 스테이징 버퍼에서, 제1 페이지 실패와 연관된 다른 메모리 액세스 요청을 식별하는 단계;

상기 커맨드 큐에서, 상기 제1 페이지 실패와 상이한 제2 페이지 실패와 연관된 큐잉된 메모리 액세스 요청을 식별하는 단계; 및

상기 다른 메모리 액세스 요청 및 상기 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여 상기 메모리 액세스 요청을 선택하는 단계를 포함하는 것인, 방법.

청구항 7

제1항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는:

상기 스테이징 버퍼에서, 제1 페이지 충돌과 연관된 다른 메모리 액세스 요청을 식별하는 단계;

상기 커맨드 큐에서, 상기 제1 페이지 충돌과 상이한 제2 페이지 충돌과 연관된 큐잉된 메모리 액세스 요청을 식별하는 단계; 및

상기 다른 메모리 액세스 요청 및 상기 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여 상기 메모리 액세스 요청을 선택하는 단계를 포함하는 것인, 방법.

청구항 8

제1항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는:

상기 커맨드 큐에서, 페이지 적중 요청을 식별하는 단계; 및

상기 메모리 액세스가 다른 페이지 적중 요청인 것에 기초하여 상기 메모리 액세스 요청을 선택하는 단계를 포함하는 것인, 방법.

청구항 9

단계들을 수행하도록 구성된 메모리 관리 유닛으로서, 단계들은:

복수의 메모리 액세스 요청들을 스테이징 버퍼에 저장하는 단계;

하나 이상의 중재 규칙에 기초하여 상기 스테이징 버퍼로부터의 상기 복수의 메모리 액세스 요청들 중 메모리 액세스 요청을 선택하는 단계; 및

상기 메모리 액세스 요청을 상기 스테이징 버퍼로부터 커맨드 큐로 이동시키는 단계를 포함하는 것인, 메모리 관리 유닛.

청구항 10

제9항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는 동일한 요청 유형의 메모리 액세스 요청 버스트를 선택하는 단계를 포함하되, 상기 메모리 액세스 요청 버스트는 상기 메모리 액세스 요청을 포함하는 것인, 메모리 관리 유닛.

청구항 11

제9항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는 다른 메모리 액세스 요청에 의해 타겟이 된 뱅크, 다른 기억 액세스 요청에 의하여 타겟이 된 랭크, 또는 다른 메모리 액세스 요청에 의해 타겟이 된 메모리 서브 채널 중 하나 이상에 기초하여 상기 메모리 액세스 요청을 선택하는 단계를 포함하는 것인, 메모리 관리 유닛.

청구항 12

제9항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는 다른 메모리 액세스 요청에 의해 타겟이 된 동적 랜덤 액세스 메모리 페이지에 기초하여 상기 메모리 액세스 요청을 선택하는 단계를 포함하는 것인, 메모리 관리 유닛.

청구항 13

제9항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는 우선순위 값에 기초하여 상기 메모리 액세스 요청을 선택하는 단계를 포함하는 것인, 메모리 관리 유닛.

청구항 14

제9항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는:

상기 스테이징 버퍼에서, 제1 페이지 실패와 연관된 다른 메모리 액세스 요청을 식별하는 단계;

상기 커맨드 큐에서, 상기 제1 페이지 실패와 상이한 제2 페이지 실패와 연관된 큐잉된 메모리 액세스 요청을 식별하는 단계; 및

상기 다른 메모리 액세스 요청 및 상기 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여 상기 메모리 액세스 요청을 선택하는 단계를 포함하는 것인, 방법.

청구항 15

제9항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는:

상기 스테이징 버퍼에서, 제1 페이지 충돌과 연관된 다른 메모리 액세스 요청을 식별하는 단계;

상기 커맨드 큐에서, 상기 제1 페이지 충돌과 상이한 제2 페이지 충돌과 연관된 큐잉된 메모리 액세스 요청을

식별하는 단계; 및

상기 다른 메모리 액세스 요청 및 상기 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여 상기 메모리 액세스 요청을 선택하는 단계를 포함하는 것인, 방법.

청구항 16

제9항에 있어서, 상기 메모리 액세스 요청을 선택하는 단계는:

상기 커맨드 큐에서, 페이지 적중 요청을 식별하는 단계; 및

상기 메모리 액세스가 다른 페이지 적중 요청인 것에 기초하여 상기 메모리 액세스 요청을 선택하는 단계를 포함하는 것인, 방법.

청구항 17

프로세서를 포함하는 장치로서, 상기 프로세서는:

복수의 메모리 액세스 요청들을 스테이징 버퍼에 저장하도록;

하나 이상의 중재 규칙에 기초하여 상기 스테이징 버퍼로부터의 상기 복수의 메모리 액세스 요청들로부터 메모리 액세스 요청을 선택하도록; 그리고

상기 메모리 액세스 요청을 상기 스테이징 버퍼로부터 커맨드 큐로 이동시키도록 구성된, 메모리 관리 유닛을 포함하는, 장치.

청구항 18

제17항에 있어서, 상기 메모리 액세스 요청을 선택하는 것은 동일한 요청 유형의 메모리 액세스 요청 버스트를 선택하는 것을 포함하되, 상기 메모리 액세스 요청 버스트는 상기 메모리 액세스 요청을 포함하는 것인, 장치.

청구항 19

제17항에 있어서, 상기 메모리 액세스 요청을 선택하는 것은 다른 메모리 액세스 요청에 의해 타겟이 된 뱅크, 다른 기억 액세스 요청에 의하여 타겟이 된 랭크, 또는 다른 메모리 액세스 요청에 의해 타겟이 된 메모리 서브 채널 중 하나 이상에 기초하여 상기 메모리 액세스 요청을 선택하는 것을 포함하는 것인, 장치.

청구항 20

제17항에 있어서, 상기 메모리 액세스 요청을 선택하는 것은 다른 메모리 액세스 요청에 의해 타겟이 된 동적 랜덤 액세스 메모리 페이지에 기초하여 상기 메모리 액세스 요청을 선택하는 것을 포함하는 것인, 장치.

청구항 21

제17항에 있어서, 상기 메모리 액세스 요청을 선택하는 것은 우선순위 값에 기초하여 상기 메모리 액세스 요청을 선택하는 것을 포함하는 것인, 장치.

청구항 22

제17항에 있어서, 상기 메모리 액세스 요청을 선택하는 것은:

상기 스테이징 버퍼에서, 제1 페이지 실패와 연관된 다른 메모리 액세스 요청을 식별하는 단계;

상기 커맨드 큐에서, 상기 제1 페이지 실패와 상이한 제2 페이지 실패와 연관된 큐잉된 메모리 액세스 요청을 식별하는 단계; 및

상기 다른 메모리 액세스 요청 및 상기 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여 상기 메모리 액세스 요청을 선택하는 것을 포함하는 것인, 장치.

청구항 23

제17항에 있어서, 상기 메모리 액세스 요청을 선택하는 것은:

상기 스테이징 버퍼에서, 제1 페이지 충돌과 연관된 다른 메모리 액세스 요청을 식별하는 것;

상기 커맨드 큐에서, 상기 제1 페이지 충돌과 상이한 제2 페이지 충돌과 연관된 큐잉된 메모리 액세스 요청을 식별하는 것; 및

상기 다른 메모리 액세스 요청 및 상기 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여 상기 메모리 액세스 요청을 선택하는 것을 포함하는 것인, 장치.

청구항 24

제17항에 있어서, 상기 메모리 액세스 요청을 선택하는 것은:

상기 커맨드 큐에서, 페이지 적중 요청을 식별하는 단계; 및

상기 메모리 액세스가 다른 페이지 적중 요청인 것에 기초하여 상기 메모리 액세스 요청을 선택하는 것을 포함하는 것인, 장치.

발명의 설명

기술 분야

배경 기술

[0001] 커맨드 큐들은 실행 전에 메모리 액세스 요청들을 저장한다. 커맨드 큐 상의 중재 및 저장 부하 증가는 성능 감소를 초래한다.

도면의 간단한 설명

[0002] 도 1은 일부 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 프로세서의 블록도이다.

도 2는 일부 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법의 흐름도이다.

도 3은 일부 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법의 흐름도이다.

도 4는 일부 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법의 흐름도이다.

도 5는 일부 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법의 흐름도이다.

도 6은 일부 실시예들에 따른 버퍼 중재를 스테이징하기 위한 예시적인 방법의 흐름도이다.

도 7은 일부 실시예들에 따른 버퍼 중재를 스테이징하기 위한 예시적인 방법의 흐름도이다.

도 8은 일부 실시예들에 따른 버퍼 중재를 스테이징하기 위한 예시적인 방법의 흐름도이다.

도 9는 일부 실시예들에 따른 버퍼 중재를 스테이징하기 위한 예시적인 방법의 흐름도이다.

도 10은 일부 실시예들에 따른 버퍼 중재를 스테이징하기 위한 예시적인 방법의 흐름도이다.

도 11은 일부 실시예들에 따른 버퍼 중재를 스테이징하기 위한 예시적인 방법의 흐름도이다.

도 12는 일부 실시예들에 따른 버퍼 중재를 스테이징하기 위한 예시적인 방법의 흐름도이다.

도 13은 일부 실시예들에 따른 버퍼 중재를 스테이징하기 위한 예시적인 방법의 흐름도이다.

발명을 실시하기 위한 구체적인 내용

[0003] 일부 실시예들에서, 스테이징 버퍼 중재 방법은 복수의 메모리 액세스 요청들을 스테이징 버퍼에 저장하는 단계; 하나 이상의 중재 규칙에 기초하여 스테이징 버퍼로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청을 선택하는 단계; 및 메모리 액세스 요청을 스테이징 버퍼로부터 커맨드 큐로 이동시키는 단계를 포함한다.

[0004] 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는 동일한 요청 유형의 메모리 액세스 요청 버스트를 선택하는 단계를 포함하되, 메모리 액세스 요청 버스트는 메모리 액세스 요청을 포함한다. 일부 실시예들에서,

메모리 액세스 요청을 선택하는 단계는 다른 메모리 액세스 요청에 의해 타겟이 된 뱅크, 다른 기억 액세스 요청에 의하여 타겟이 된 랭크, 또는 다른 메모리 액세스 요청에 의해 타겟이 된 메모리 서브채널 중 하나 이상에 기초하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는 다른 메모리 액세스 요청에 의해 타겟이 된 동적 랜덤 액세스 메모리 페이지에 기초하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는 우선순위 값에 기초하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는: 스테이징 버퍼에서, 제1 페이지 실패와 연관된 다른 메모리 액세스 요청을 식별하는 단계; 커맨드 큐에서, 제1 페이지 실패와 상이한 제2 페이지 실패와 연관된 큐잉된 메모리 액세스 요청을 식별하는 단계; 및 다른 메모리 액세스 요청 및 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는: 스테이징 버퍼에서, 제1 페이지 충돌과 연관된 다른 메모리 액세스 요청을 식별하는 단계; 커맨드 큐에서, 제1 페이지 충돌과 상이한 제2 페이지 충돌과 연관된 큐잉된 메모리 액세스 요청을 식별하는 단계; 및 다른 메모리 액세스 요청 및 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는: 커맨드 큐에서, 페이지 적중 요청을 식별하는 단계; 및 메모리 액세스가 다른 페이지 적중 요청인 것에 기초하여 메모리 액세스 요청을 선택하는 단계를 포함한다.

[0005] 일부 실시예들에서, 스테이징 버퍼 중재를 위한 메모리 관리 유닛은 복수의 메모리 액세스 요청들을 스테이징 버퍼에 저장하는 단계; 하나 이상의 중재 규칙에 기초하여 스테이징 버퍼로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청을 선택하는 단계; 및 메모리 액세스 요청을 스테이징 버퍼로부터 커맨드 큐로 이동시키는 단계를 수행한다.

[0006] 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는 동일한 요청 유형의 메모리 액세스 요청 버스트를 선택하는 단계를 포함하되, 메모리 액세스 요청 버스트는 메모리 액세스 요청을 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는 다른 메모리 액세스 요청에 의해 타겟이 된 뱅크, 다른 기억 액세스 요청에 의하여 타겟이 된 랭크, 또는 다른 메모리 액세스 요청에 의해 타겟이 된 메모리 서브채널 중 하나 이상에 기초하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 하는 것인, 방법. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는 다른 메모리 액세스 요청에 의해 타겟이 된 동적 랜덤 액세스 메모리 페이지에 기초하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는 우선순위 값에 기초하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는: 스테이징 버퍼에서, 제1 페이지 실패와 연관된 다른 메모리 액세스 요청을 식별하는 단계; 커맨드 큐에서, 제1 페이지 실패와 상이한 제2 페이지 실패와 연관된 큐잉된 메모리 액세스 요청을 식별하는 단계; 및 다른 메모리 액세스 요청 및 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는: 스테이징 버퍼에서, 제1 페이지 충돌과 연관된 다른 메모리 액세스 요청을 식별하는 단계; 커맨드 큐에서, 제1 페이지 충돌과 상이한 제2 페이지 충돌과 연관된 큐잉된 메모리 액세스 요청을 식별하는 단계; 및 다른 메모리 액세스 요청 및 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는: 커맨드 큐에서, 페이지 적중 요청을 식별하는 단계; 및 메모리 액세스가 다른 페이지 적중 요청인 것에 기초하여 메모리 액세스 요청을 선택하는 단계를 포함한다.

[0007] 일부 실시예들에서, 스테이징 버퍼 중재 장치는 프로세서를 포함하며, 프로세서는: 복수의 메모리 액세스 요청들을 스테이징 버퍼에 저장하는 단계; 하나 이상의 중재 규칙에 기초하여 스테이징 버퍼로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청을 선택하는 단계; 및 메모리 액세스 요청을 스테이징 버퍼로부터 커맨드 큐로 이동시키는 단계를 수행하기 위한 메모리 관리 유닛을 포함한다.

[0008] 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는 동일한 요청 유형의 메모리 액세스 요청 버스트를 선택하는 단계를 포함하되, 메모리 액세스 요청 버스트는 메모리 액세스 요청을 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는 다른 메모리 액세스 요청에 의해 타겟이 된 뱅크, 다른 기억 액세스 요청에 의하여 타겟이 된 랭크, 또는 다른 메모리 액세스 요청에 의해 타겟이 된 메모리 서브채널 중 하나 이상에 기초하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 하는 것인, 방법. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는 다른 메모리 액세스 요청에 의해 타겟이 된 동적 랜덤 액세스 메모리 페이지에 기초하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는 우선순위 값에 기초하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스

스 요청을 선택하는 단계는: 스테이징 버퍼에서, 제1 페이지 실패와 연관된 다른 메모리 액세스 요청을 식별하는 단계; 커맨드 큐에서, 제1 페이지 실패와 상이한 제2 페이지 실패와 연관된 큐잉된 메모리 액세스 요청을 식별하는 단계; 및 다른 메모리 액세스 요청 및 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는: 스테이징 버퍼에서, 제1 페이지 충돌과 연관된 다른 메모리 액세스 요청을 식별하는 단계; 커맨드 큐에서, 제1 페이지 충돌과 상이한 제2 페이지 충돌과 연관된 큐잉된 메모리 액세스 요청을 식별하는 단계; 및 다른 메모리 액세스 요청 및 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여 메모리 액세스 요청을 선택하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스 요청을 선택하는 단계는: 커맨드 큐에서, 페이지 적중 요청을 식별하는 단계; 및 메모리 액세스가 다른 페이지 적중 요청인 것에 기초하여 메모리 액세스 요청을 선택하는 단계를 포함한다.

[0009] 도 1은 일부 실시예들에 따른 비제한적인 예시적인 프로세서(100)의 블록도이다. 예시적인 프로세서(100)는 모바일 디바이스들, 개인용 컴퓨터들, 주변 하드웨어 구성요소들, 게이밍 디바이스들, 셋톱 박스들 등을 포함하는 다양한 컴퓨팅 디바이스들에서 구현될 수 있다. 프로세서(100)는 메모리 관리 유닛(102)을 포함한다. 메모리 관리 유닛(102)은 메모리 액세스 요청들(예를 들어, 메모리의 특정 영역에 데이터를 판독 및/또는 기록하기 위한 요청들)을 수신한다. 메모리 관리 유닛(102)은 또한 메모리 액세스 요청을 수행하기 위해 메모리 액세스 요청들에서의 가상 메모리 어드레스들의 물리적 메모리 어드레스들로의 변환을 수행한다.

[0010] 메모리 관리 유닛(102)은 커맨드 큐(104)를 포함한다. 커맨드 큐(104)는 동적 랜덤 액세스 메모리(106)에 액세스하기 위한 실행 전에 (예를 들어, 중앙 처리 유닛 또는 프로세서(100)의 다른 구성요소로부터) 메모리 액세스 요청들이 수신됨에 따라 메모리 액세스 요청들을 저장한다. 동적 랜덤 액세스 메모리(106)가 프로세서(100)로부터 분리되어 있는 것으로서 도시되어 있지만, 동적 랜덤 액세스 메모리(106)는 (예를 들어, 프로세서(100)의 구성요소로서) 온-칩(on-chip) 동적 랜덤 액세스 메모리(106)를 포함할 수 있다는 것이 이해된다. 동적 랜덤 액세스 메모리(106)가 다수의 뱅크들을 포함하는 경우, 메모리 관리 유닛(102)은 각 뱅크에 각각 대응하는 다수의 커맨드 큐들(104)을 포함할 수 있다.

[0011] 메모리 관리 유닛(102)은 FCFS(first-come-first-served), 퍼스트-레디, FR-FCFS(first-ready, first-come-first-served), FIFO(first-in-first-out) 등과 같은 하나 이상의 방식을 사용하여 커맨드 큐(104)로부터 실행을 위한 메모리 액세스 요청들을 선택한다. 메모리 관리 유닛(102)은 하나 이상의 규칙을 사용하여 실행하기 위해 커맨드 큐(104)로부터 메모리 액세스 요청들을 선택하는 커맨드 큐 아비터(arbiter)(108)를 포함한다. 예를 들어, 하나 이상의 규칙은 타이밍 또는 클럭 정보(예를 들어, 메모리 액세스 요청의 에이지)에 기초한다. 다른 예로서, 하나 이상의 규칙은 페이지 테이블(110)에 기초한다. 예를 들어, 페이지 테이블(110) 적중을 초래할 메모리 액세스 요청들이 실행을 위해 커맨드 큐(104)로부터 우선적으로 선택된다.

[0012] 기존의 접근법들에서, 메모리 관리 유닛(102)에 의해 수신된 메모리 액세스 요청들은 후속 실행을 위해 커맨드 큐(104)에 바로 배치된다. 커맨드 큐(104)에 대한 성능을 향상시키고 부하를 경감시키기 위해, 메모리 관리 유닛(102)은 스테이징 버퍼(112)를 포함한다. 메모리 관리 유닛(102)에 의해 수신된 메모리 액세스 요청들이 스테이징 버퍼(112)에 배치된다. 그 후, 스테이징 버퍼 아비터(114)는 하나 이상의 중재 규칙에 기초하여, 커맨드 큐(104)로의 이동을 위해 스테이징 버퍼(112)로부터 메모리 액세스 요청들을 선택한다.

[0013] 일부 실시예들에서, 중재 규칙들은 메모리 액세스 요청에 의해 타겟이 된 동적 랜덤 액세스 메모리(106) 페이지에 기초한다. 예를 들어, 개방된 동적 랜덤 액세스 메모리(106) 페이지를 타겟으로 하는 메모리 액세스 요청이 페이지들을 폐쇄 및 개방하는 데 필요한 오버헤드가 감소됨에 따라 커맨드 큐(104)로의 이동을 위해 우선적으로 선택된다. 다른 예로서, 커맨드 큐(104)에서의 다른 메모리 액세스 요청에 의해 또한 타겟이 되고, 이에 따라 선택된 메모리 액세스 요청이 실행될 때 개방된 동적 랜덤 액세스 메모리(106) 페이지를 타겟으로 하는 메모리 액세스 요청이 우선적으로 선택된다.

[0014] 일부 실시예들에서, 중재 규칙들은 뱅크 그룹 로테이션 또는 랭크 로테이션에 기초한다. 예를 들어, 동적 랜덤 액세스 메모리(106)가 다수의 뱅크들을 포함하는 경우, 메모리 액세스 요청들은 연속적으로 추가된 요청들이 동일한 뱅크를 타겟으로 하지 않도록 커맨드 큐(104)에 추가하기 위해 스테이징 버퍼(112)로부터 선택된다. 예로서, 제1 뱅크를 타겟으로 하는 메모리 액세스 요청이 커맨드 큐(104)로 이동되고, 그 후 제2 뱅크를 타겟으로 하는 메모리 액세스 요청이 커맨드 큐(104)로 이동된다. 그 후, 제1 뱅크를 타겟으로 하는 다른 메모리 액세스 요청이 커맨드 큐(104)에 추가되는 등이다. 일부 실시예들에서, 메모리 액세스 요청들은 동일하거나 상이한 뱅크들 내의 상이한 랭크들을 타겟으로 하거나, 대안적으로 동적 랜덤 액세스 메모리(106)의 상이한 서브채널들을

타겟으로 하도록(예를 들어, 서브채널 밸런싱) 선택된다.

- [0015] 일부 실시예들에서, 중재 규칙들은 메모리 액세스 요청들(예를 들어, 판독 또는 기록)에 대한 요청 유형에 기초한다. 동적 랜덤 액세스 메모리(106) 판독들과 기록들 사이의 전환에 계산 오버헤드가 존재함에 따라, 판독 요청들 및/또는 기록 요청들은 커맨드 큐(104)로의 이동을 위한 요청들의 "버스트"의 일부로서 함께 그룹화된다. 이에 따라, 판독 요청들의 그룹 및/또는 기록 요청들의 그룹은 연속적으로 실행될 수 있다.
- [0016] 일부 실시예들에서, 메모리 관리 유닛(102)은 스테이징 버퍼(112)가 가득 참을 결정한다. 이에 따라, 메모리 관리 유닛(102)은 수신된 메모리 액세스 요청을 스테이징 버퍼(112)에 저장하지 않고 수신된 메모리 액세스 요청을 커맨드 큐(104)에 바로 저장한다.
- [0017] 추가 설명을 위해, 도 2는 동적 랜덤 액세스 메모리(106)에 관한 메모리 액세스 요청(204)을 (예를 들어, 프로세서(100)의 메모리 관리 유닛(102)에 의해) 수신하는 단계(202)를 포함하는 본 개시의 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법을 도시한 흐름도를 제시한다. 메모리 액세스 요청(204)은 동적 랜덤 액세스 메모리(106)에 데이터를 판독 또는 기록하기 위한 요청을 포함한다. 메모리 액세스 요청(204)은 메모리 관리 유닛(102)을 중앙 처리 유닛 또는 다른 구성요소에 결합하는 데이터 패브릭 또는 다른 인터커넥트를 통해 수신된다.
- [0018] 도 2의 방법은 또한 (예를 들어, 메모리 관리 유닛(102)에 의해) 메모리 액세스 요청(204)을 스테이징 버퍼(112)에 저장하는 단계(206)를 포함한다. 도 2의 방법은 또한 메모리 액세스 요청(204)을 스테이징 버퍼(112)로부터 커맨드 큐(104)로 이동시키는 단계(208)를 포함한다. 메모리 액세스 요청(204)을 이동시키는 단계(208)는 메모리 액세스 요청(204)을 스테이징 버퍼(112)로부터 제거하는 단계 및 메모리 액세스 요청(204)을 커맨드 큐(104)에 저장하는 단계를 포함한다. 일부 실시예들에서, 메모리 액세스 요청(204)은 스테이징 버퍼(112)에서의 메모리 액세스 요청들(204)의 수가 임계치를 충족시키는 것에 응답하여 이동된다. 일부 실시예들에서, 메모리 액세스 요청(204)은 커맨드 큐(104)에서의 메모리 액세스 요청들(204)의 수가 임계치 아래로 떨어지는 것에 응답하여 이동된다. 일부 실시예들에서, 메모리 액세스 요청(204)은 메모리 액세스 요청(204)의 에이지(예를 들어, 메모리 액세스 요청(204)이 수신되었던 시간)가 임계치를 충족시키는 것에 응답하여 이동된다. 일부 실시예들에서, 메모리 액세스 요청(204)은 하나 이상의 중재 규칙이 만족되는 것에 응답하여 이동된다.
- [0019] 추가 설명을 위해, 도 3는 동적 랜덤 액세스 메모리(106)에 관한 메모리 액세스 요청(204)을 (예를 들어, 프로세서(100)의 메모리 관리 유닛(102)에 의해) 수신하는 단계(202); 메모리 액세스 요청(204)을 스테이징 버퍼(112)에 저장하는 단계(206); 및 메모리 액세스 요청(204)을 스테이징 버퍼(112)로부터 커맨드 큐(104)로 이동시키는 단계(208)를 포함하는 본 개시의 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법을 도시한 흐름도를 제시한다.
- [0020] 도 3의 방법은 도 3의 방법이 또한 (예를 들어, 프로세서(100)의 메모리 관리 유닛(102)에 의해) 커맨드 큐(104)로부터 메모리 액세스 요청(204)을 선택하는 단계(302)를 포함한다는 점에서 도 2와 상이하다. 메모리 액세스 요청(204)은 FCFS(first-come-first-served), 퍼스트-레디, FR-FCFS(first-ready, first-come-first-served), FIFO(first-in-first-out) 등과 같은 하나 이상의 방식을 사용하여 커맨드 큐(104)로부터 선택된다. 일부 실시예들에서, 메모리 관리 유닛(102)은 하나 이상의 규칙을 사용하여 실행하기 위해 커맨드 큐(104)로부터 메모리 액세스 요청들을 선택하는 커맨드 큐 아비터(108)를 포함한다. 예를 들어, 하나 이상의 규칙은 타이밍 또는 클럭 정보(예를 들어, 메모리 액세스 요청의 에이지)에 기초한다. 다른 예로서, 하나 이상의 규칙은 페이지 테이블(110)에 기초한다. 예를 들어, 페이지 테이블(110) 적중을 초래할 메모리 액세스 요청들이 실행을 위해 커맨드 큐(104)로부터 우선적으로 선택된다.
- [0021] 도 3의 방법은 도 3의 방법이 또한 (예를 들어, 메모리 관리 유닛(102)에 의해) 메모리 액세스 요청(204)을 실행하는 단계(304)를 포함한다는 점에서 도 2와 상이하다. 메모리 액세스 요청(204)을 실행하는 단계(304)는 메모리 액세스 요청(204)에 특정된 동적 랜덤 액세스 메모리(106) 어드레스로부터 데이터를 판독하는 것 및/또는 메모리 액세스 요청(204)에 특정된 동적 랜덤 액세스 메모리 어드레스(106)에 데이터를 기록하는 것을 포함한다.
- [0022] 추가 설명을 위해, 도 4는 동적 랜덤 액세스 메모리(106)에 관한 메모리 액세스 요청(204)을 (예를 들어, 프로세서(100)의 메모리 관리 유닛(102)에 의해) 수신하는 단계(202); 메모리 액세스 요청(204)을 스테이징 버퍼(112)에 저장하는 단계(206); 및 메모리 액세스 요청(204)을 스테이징 버퍼(112)로부터 커맨드 큐(104)로 이동시키는 단계(208)를 포함하는 본 개시의 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법

을 도시한 흐름도를 제시한다.

- [0023] 도 4의 방법은 도 4의 방법이 또한 다른 메모리 액세스 요청(404)을 수신하는 단계(402)를 포함한다는 점에서 도 2와 상이하다. 또한, 도 4의 방법은 도 4의 방법이 또한 스테이징 버퍼(112)가 가득 참을 결정하는 단계(406)를 포함한다는 점에서 도 2와 상이하다. 스테이징 버퍼(112)는 미리 정의된 최대 수의 메모리 액세스 요청들을 저장하기 위한 미리 정의된 양의 메모리를 포함한다. 이에 따라, 스테이징 버퍼(112)가 가득 참을 결정하는 단계(406)는 메모리 액세스 요청들의 미리 정의된 최대 수를 스테이징 버퍼(112)가 저장하고 있음을 결정하는 것을 포함한다.
- [0024] 또한, 도 4의 방법은 도 4의 방법이 또한 다른 메모리 액세스 요청(404)을 스테이징 버퍼(112)에 저장하지 않고, 다른 메모리 액세스 요청(404)을 커맨드 큐(104)에 저장하는 단계(408)를 포함한다는 점에서 도 2와 상이하다. 이에 따라, 스테이징 버퍼(112)가 가득 찰 때 바이패스된다.
- [0025] 추가 설명을 위해, 도 5는 동적 랜덤 액세스 메모리(106)에 관한 메모리 액세스 요청(204)을 (예를 들어, 프로세서(100)의 메모리 관리 유닛(102)에 의해) 수신하는 단계(202); 메모리 액세스 요청(204)을 스테이징 버퍼(112)에 저장하는 단계(206); 및 메모리 액세스 요청(204)을 스테이징 버퍼(112)로부터 커맨드 큐(104)로 이동시키는 단계(208)를 포함하는 본 개시의 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법을 도시한 흐름도를 제시한다.
- [0026] 도 5의 방법은 도 5의 방법이 또한 (예를 들어, 메모리 관리 유닛(102)에 의해, 메모리 관리 유닛(102)의 스테이징 버퍼 아비터(114)에 의해) 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)에서의 복수의 메모리 액세스 요청들로부터 메모리 액세스 요청(204)을 커맨드 큐(104)로 이동시키기 위해 선택하는 단계(502)를 포함한다는 점에서 도 2와 상이하다.
- [0027] 일부 실시예들에서, 중재 규칙들은 메모리 액세스 요청에 의해 타겟이 된 동적 랜덤 액세스 메모리(106) 페이지에 기초한다. 예를 들어, 개방된 동적 랜덤 액세스 메모리(106) 페이지를 타겟으로 하는 메모리 액세스 요청은 페이지들을 폐쇄 및 개방하는 데 필요한 오버헤드가 감소됨에 따라 커맨드 큐(104)로의 이동을 위해 우선적으로 선택된다. 다른 예로서, 커맨드 큐(104)에서의 다른 메모리 액세스 요청에 의해 또한 타겟이 되고, 이에 따라 선택된 메모리 액세스 요청이 실행될 때 개방될 동적 랜덤 액세스 메모리(106) 페이지를 타겟으로 하는 메모리 액세스 요청이 우선적으로 선택된다.
- [0028] 일부 실시예들에서, 중재 규칙들은 뱅크 그룹 로테이션 또는 랭크 로테이션에 기초한다. 예를 들어, 동적 랜덤 액세스 메모리(106)가 다수의 뱅크들을 포함하는 경우, 메모리 액세스 요청들은 연속적으로 추가된 요청들이 동일한 뱅크를 타겟으로 하지 않도록 커맨드 큐(104)에 추가하기 위해 스테이징 버퍼(112)로부터 선택된다. 예로서, 제1 뱅크를 타겟으로 하는 메모리 액세스 요청이 커맨드 큐(104)로 이동되고, 그 후 제2 뱅크를 타겟으로 하는 메모리 액세스 요청이 커맨드 큐(104)로 이동된다. 그 후, 제1 뱅크를 타겟으로 하는 다른 메모리 액세스 요청이 커맨드 큐(104)에 추가되는 등이다. 일부 실시예들에서, 메모리 액세스 요청들은 동일하거나 상이한 뱅크들 내의 상이한 랭크들을 타겟으로 하도록 선택된다. 메모리 액세스 요청들은 또한 대안적으로 동적 랜덤 액세스 메모리(106)의 상이한 서브채널들을 타겟으로 하도록(예를 들어, 서브채널 밸런싱) 선택된다.
- [0029] 일부 실시예들에서, 중재 규칙들은 메모리 액세스 요청들(예를 들어, 판독 또는 기록)에 대한 요청 유형에 기초한다. 동적 랜덤 액세스 메모리(106) 판독들과 기록들 사이의 전환에 계산 오버헤드가 존재함에 따라, 판독 요청들 및/또는 기록 요청들은 커맨드 큐(104)로의 이동을 위한 요청들의 "버스트"의 일부로서 함께 그룹화된다. 이에 따라, 판독 요청들의 그룹 및/또는 기록 요청들의 그룹은 연속적으로 실행된다.
- [0030] 추가 설명을 위해, 도 6은 (예를 들어, 프로세서(100)의 메모리 관리 유닛(102)에 의해) 복수의 메모리 액세스 요청들을 스테이징 버퍼(112)에 저장하는 단계(602)를 포함하는 본 개시의 실시예들에 따른 스테이징 버퍼 중재를 위한 예시적인 방법을 도시한 흐름도를 제시한다. 메모리 액세스 요청들은 동적 랜덤 액세스 메모리(106)에 데이터를 판독 또는 기록하기 위한 요청을 포함한다. 메모리 액세스 요청들은 메모리 관리 유닛(102)을 중앙 처리 유닛 또는 다른 구성요소에 결합하는 데이터 패브릭 또는 다른 인터커넥트를 통한다.
- [0031] 도 6의 방법은 또한 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606)를 포함한다. 예를 들어, 스테이징 버퍼 아비터(114)는 하나 이상의 중재 규칙에 기초하여 메모리 액세스 요청(608)을 선택한다. 중재 규칙들은 스테이징 버퍼(112), 커맨드 큐(104), 페이지 테이블(110)에 저장된 메모리 액세스 요청들의 다양한 속성들, 및/또는 다른 속성들에 적용된다. 예를 들어, 중재 규칙들은 스테이징 버퍼(112) 및/또는 커맨드 큐(104)에서의 메모리 액세스 요청들

의 요청 유형, 현재 개방된 동적 랜덤 액세스 메모리(106) 페이지, 스테이징 버퍼(112) 및/또는 커맨드 큐(104)에서의 메모리 액세스 요청들에 의해 타겟이 된 बैं크 그룹들, 스테이징 버퍼(112) 및/또는 커맨드 큐(104)에서의 메모리 액세스 요청들에 의해 타겟이 된 बैं크 또는 페이지의 리프레시 상태, 및/또는 스테이징 버퍼(112) 및/또는 커맨드 큐(104)에서의 메모리 액세스 요청들에 의해 타겟이 된 서브 채널들에 기초한다.

[0032] 도 6의 방법은 또한 메모리 액세스 요청(608)을 스테이징 버퍼(112)로부터 커맨드 큐(104)로 이동시키는 단계(610)를 포함한다. 메모리 액세스 요청(608)을 이동시키는 단계(610)는 메모리 액세스 요청(608)을 스테이징 버퍼(112)로부터 삭제하는 것 및/또는 후속 오버라이팅을 위해 메모리 액세스 요청(608)을 저장한 스테이징 버퍼(112)의 일부를 해제하는 것을 포함한다. 메모리 액세스 요청(608)을 이동시키는 단계(610)는 또한 메모리 액세스 요청(608)을 커맨드 큐(104)에 추가하는 단계를 포함한다. 이에 따라, 메모리 액세스 요청(608)은 커맨드 큐(104)로부터 메모리 관리 유닛(102)에 의해 이후에 실행된다.

[0033] 추가 설명을 위해, 도 7은 (예를 들어, 프로세서(100)의 메모리 관리 유닛(102)에 의해) 복수의 메모리 액세스 요청들을 스테이징 버퍼(112)에 저장하는 단계(602); 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606); 및 메모리 액세스 요청(608)을 스테이징 버퍼(112)로부터 커맨드 큐(104)로 이동시키는 단계(610)를 포함하는 본 개시의 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법을 도시한 흐름도를 제시한다.

[0034] 도 7의 방법은 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606)가 동일한 요청 유형의 메모리 액세스 요청 버스트 - 메모리 액세스 요청 버스트는 메모리 액세스 요청(608)을 포함함 - 를 선택하는 단계(702)를 포함한다는 점에서 도 6과 상이하다. 메모리 액세스 요청 버스트는 동일한 유형(예를 들어, 판독 또는 기록)의 복수의 메모리 액세스 요청들을 포함한다. 메모리 액세스 요청 버스트에서의 메모리 액세스 요청들은 메모리 액세스 요청 버스트에서의 메모리 액세스 요청들이 이후에 연속적으로 및/는 적어도 부분적으로 동시에 실행되도록, 커맨드 큐(104)로의 이동을 위해 연속적으로 및/또는 적어도 부분적으로 동시에 선택된다. 예를 들어, 판독 요청들의 버스트는 개재되는 기록 요청을 실행하지 않고 실행된다. 다른 예로서, 기록 요청들의 버스트는 개재되는 판독 요청을 실행하지 않고 실행된다. 동적 랜덤 액세스 메모리(106)로의 판독 및 기록 요청들의 실행 사이의 전환이 계산 오버헤드를 회생함에 따라, 이러한 계산 오버헤드는 동일한 요청 유형의 다수의 메모리 액세스 요청들을 실행함으로써 회피된다. 이에 따라, 메모리 액세스 요청(608)은 커맨드 큐(104)에 추가되었던 동일한 요청 유형의 다른 메모리 액세스 요청들에 기초하여, 또는 후속해서 메모리 액세스 요청 버스트의 일부로서 커맨드 큐(104)에 추가되는 스테이징 버퍼(112)에 저장된 동일한 요청 유형의 다른 메모리 액세스 요청들에 기초하여 선택된다.

[0035] 추가 설명을 위해, 도 8은 (예를 들어, 프로세서(100)의 메모리 관리 유닛(102)에 의해) 복수의 메모리 액세스 요청들을 스테이징 버퍼(112)에 저장하는 단계(602); 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606); 및 메모리 액세스 요청(608)을 스테이징 버퍼(112)로부터 커맨드 큐(104)로 이동시키는 단계(610)를 포함하는 본 개시의 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법을 도시한 흐름도를 제시한다.

[0036] 도 8의 방법은 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606)가 다른 메모리 액세스 요청에 의해 타겟이 된 बैं크, 메모리 액세스 요청에 의해 타겟이 된 बैं크, 또는 다른 메모리 액세스 요청에 의해 타겟이 된 메모리 서브채널 중 하나 이상에 기초하여 메모리 액세스 요청(608)을 선택하는 단계(802)를 포함한다는 점에서 도 6과 상이하다. 예를 들어, 일부 실시예들에서, 메모리 액세스 요청들은 실행된 메모리 액세스 요청들이 상이한 동적 랜덤 액세스 메모리(106) बैं크들 또는 बैं크들을 교대로 타겟으로 하도록(예를 들어, बैं크 밸런싱, बैं크 밸런싱), 커맨드 큐(104)에 추가된다. 다른 실시예들에서, 메모리 액세스 요청들은 실행된 메모리 액세스 요청들이 밸런싱 접근법에서 동적 랜덤 액세스 메모리(106) 서브채널들을 타겟으로 하도록, 커맨드 큐(104)에 추가된다. 이에 따라, 메모리 액세스 요청(608)은 커맨드 큐(104)에 이미 추가된 메모리 액세스 요청(예를 들어, 상이한 बैं크, बैं크, 또는 서브채널을 타겟으로 하는 큐잉된 메모리 액세스 커맨드)에 의해 타겟이 된 बैं크, बैं크 또는 서브채널에 기초하여 선택된다. 메모리 액세스 요청(608)은 또한 이후에 커맨드 큐(104)에 추가되는 스테이징 버퍼(112)에서의 메모리 액세스 요청(예를 들어, 상이한 बैं크, बैं크, 또는 서브채널을 타겟으로 하는 스테이징된 메모리 액세스 커맨드)에 의해 타겟이 된 बैं크, बैं크, 또는 서브채널에 기초하여 선택된다.

[0037] 추가 설명을 위해, 도 9은 (예를 들어, 프로세서(100)의 메모리 관리 유닛(102)에 의해) 복수의 메모리 액세스 요청들을 스테이징 버퍼(112)에 저장하는 단계(602); 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로

부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606); 및 메모리 액세스 요청(608)을 스테이징 버퍼(112)로부터 커맨드 큐(104)로 이동시키는 단계(610)를 포함하는 본 개시의 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법을 도시한 흐름도를 제시한다.

[0038] 도 9의 방법은 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606)가 다른 메모리 액세스 요청에 의해 타겟이 된 동적 랜덤 액세스 메모리(106) 페이지에 기초하여 메모리 액세스 요청(608)을 선택하는 단계(902)를 포함한다는 점에서 도 6과 상이하다. 실행된 메모리 액세스 요청이 현재 개방되지 않은 페이지를 타겟으로 하는 경우, 현재 개방된 페이지를 폐쇄하고 타겟이 된 페이지를 개방 시 오버헤드가 발생한다. 동일한(예를 들어, 개방된) 페이지를 타겟으로 하는 메모리 액세스 요청들을 실행하는 것은 이 오버헤드를 감소시킨다. 이에 따라, 일부 실시예들에서, 메모리 액세스 요청(608)은 이미 실행된 메모리 액세스 요청에 의해 타겟이 된 페이지(예를 들어, 이미 개방된 페이지)에 기초하여 선택된다. 일부 실시예들에서, 메모리 액세스 요청(608)은 선택된 메모리 액세스 요청(608)이 실행될 때 타겟 페이지가 개방되도록, 커맨드 큐(104)에 저장된 메모리 액세스 요청에 의해 타겟이 된 페이지가 선택된 메모리 액세스 요청(308) 전에 실행되는 것에 기초하여 선택된다. 일부 실시예들에서, 메모리 액세스 요청(608)은 다른 메모리 액세스 요청이 실행될 때 후속해서 커맨드 큐(104)로의 이동을 위해 선택될 스테이징 버퍼(112)에 저장된 다른 메모리 액세스 요청에 의해 타겟이 된 페이지가 개방되도록, 타겟이 된 페이지에 기초하여 선택된다.

[0039] 추가 설명을 위해, 도 10은 (예를 들어, 프로세서(100)의 메모리 관리 유닛(102)에 의해) 복수의 메모리 액세스 요청들을 스테이징 버퍼(112)에 저장하는 단계(602); 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606); 및 메모리 액세스 요청(608)을 스테이징 버퍼(112)로부터 커맨드 큐(104)로 이동시키는 단계(610)를 포함하는 본 개시의 실시예들에 따른 스테이징 버퍼 중재를 위한 예시적인 방법을 도시한 흐름도를 제시한다.

[0040] 도 10의 방법은 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606)가 우선순위 값에 기초하여 메모리 액세스 요청(1002)을 선택하는 단계(1002)를 포함한다는 점에서 도 6과 상이하다. 일부 실시예들에서, 우선순위 값은 메모리 액세스 요청들(608)(예를 들어, 우선순위 티어)에 부여된 명시적 우선순위 값이다. 다른 실시예들에서, 우선순위 값은 메모리 액세스 요청들의 에이지(예를 들어, 소정의 메모리 액세스 요청이 메모리 관리 유닛(102)에 의해 생성되거나 수신된 시간)와 같은 메모리 액세스 요청의 속성에 기초하여 계산된다.

[0041] 추가 설명을 위해, 도 11은 (예를 들어, 프로세서(100)의 메모리 관리 유닛(102)에 의해) 복수의 메모리 액세스 요청들을 스테이징 버퍼(112)에 저장하는 단계(602); 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606); 및 메모리 액세스 요청(608)을 스테이징 버퍼(112)로부터 커맨드 큐(104)로 이동시키는 단계(610)를 포함하는 본 개시의 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법을 도시한 흐름도를 제시한다.

[0042] 도 11의 방법은 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606)가 스테이징 버퍼(112)에서, 제1 페이지 실패와 연관된 다른 메모리 액세스 요청을 식별하는 단계(1102)를 포함한다는 점에서 도 6과 상이하다. 즉, 다른 메모리 액세스 요청의 실행은 페이지 실패 및 대응하는 계산 오버헤드를 초래할 것이다. 예를 들어, 페이지 테이블(110)은 다른 메모리 액세스 요청의 실행이 페이지 실패를 초래할 것임을 결정하기 위해 액세스된다.

[0043] 또한, 도 11의 방법은 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606)가 또한 커맨드 큐(104)에서, 제1 페이지 실패와 상이한 제2 페이지 실패와 연관된 큐잉된 메모리 액세스 요청을 식별하는 단계(1104)를 포함한다는 점에서 도 6과 상이하다. 예를 들어, 큐잉된 메모리 액세스 요청은 동일한 요청 유형을 갖고 스테이징 버퍼에서의 다른 메모리 액세스 요청과 동일한 동적 랜덤 액세스 메모리 뱅크를 타겟으로 하는 것으로서 식별되지만, 상이한 로우 페이지 실패를 초래할 것이다.

[0044] 또한, 도 11의 방법은 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606)가 또한 다른 메모리 액세스 요청 및 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여, 메모리 액세스 요청(608)을 선택하는 단계(1106)를 포함한다는 점에서 도 6과 상이하다. 즉, 메모리 액세스 요청(608)은 제1 페이지 실패와 연관된 스테이징 버퍼(112)에서의 다른 메모리 액세스 요청에 비해 우선적으로 선택된다.

- [0045] 추가 설명을 위해, 도 12은 (예를 들어, 프로세서(100)의 메모리 관리 유닛(102)에 의해) 복수의 메모리 액세스 요청들을 스테이징 버퍼(112)에 저장하는 단계(602); 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606); 및 메모리 액세스 요청(608)을 스테이징 버퍼(112)로부터 커맨드 큐(104)로 이동시키는 단계(610)를 포함하는 본 개시의 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법을 도시한 흐름도를 제시한다.
- [0046] 도 12의 방법은 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606)가 스테이징 버퍼(112)에서, 제1 페이지 충돌과 연관된 다른 메모리 액세스 요청을 식별하는 단계(1202)를 포함한다는 점에서 도 6과 상이하다. 즉, 다른 메모리 액세스 요청의 실행은 페이지 충돌 및 대응하는 계산 오버헤드를 초래할 것이다. 예를 들어, 페이지 테이블(110)은 다른 메모리 액세스 요청의 실행이 페이지 충돌을 초래할 것임을 결정하기 위해 액세스된다.
- [0047] 또한, 도 12의 방법은 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606)가 또한 커맨드 큐(104)에서, 제1 페이지 충돌과 상이한 제2 페이지 충돌과 연관된 큐잉된 메모리 액세스 요청을 식별하는 단계(1204)를 포함한다는 점에서 도 6과 상이하다. 예를 들어, 큐잉된 메모리 액세스 요청은 동일한 요청 유형을 갖고 스테이징 버퍼(112)에서의 다른 메모리 액세스 요청과 동일한 동적 랜덤 액세스 메모리 뱅크를 타겟으로 하는 것으로서 식별되지만, 상이한 로우 페이지 충돌을 초래할 것이다.
- [0048] 또한, 도 12의 방법은 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606)가 또한 다른 메모리 액세스 요청 및 큐잉된 메모리 액세스 요청을 식별하는 것에 응답하여, 메모리 액세스 요청(608)을 선택하는 단계(1206)를 포함한다는 점에서 도 6과 상이하다. 즉, 메모리 액세스 요청(608)은 제1 페이지 충돌과 연관된 스테이징 버퍼(112)에서의 다른 메모리 액세스 요청에 비해 우선적으로 선택된다.
- [0049] 추가 설명을 위해, 도 13은 (예를 들어, 프로세서(100)의 메모리 관리 유닛(102)에 의해) 복수의 메모리 액세스 요청들을 스테이징 버퍼(112)에 저장하는 단계(602); 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606); 및 메모리 액세스 요청(608)을 스테이징 버퍼(112)로부터 커맨드 큐(104)로 이동시키는 단계(610)를 포함하는 본 개시의 실시예들에 따른 메모리 액세스 요청들을 스테이징하기 위한 예시적인 방법을 도시한 흐름도를 제시한다.
- [0050] 도 13의 방법은 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606)가 커맨드 큐(104)에서, 페이지 적중 요청을 식별하는 단계(1302)를 포함한다는 점에서 도 6과 상이하다. 페이지 적중 요청은 동적 랜덤 액세스 메모리(106)의 현재 개방된 페이지를 타겟으로 하는 메모리 액세스 요청을 포함한다. 또한, 도 13의 방법은 하나 이상의 중재 규칙에 기초하여, 스테이징 버퍼(112)로부터의 복수의 메모리 액세스 요청들 중 메모리 액세스 요청(608)을 선택하는 단계(606)가 또한 메모리 액세스 요청(608)이 다른 페이지 적중 요청인 것에 기초하여, 메모리 액세스 요청(608)을 선택하는 단계(1304)를 포함한다는 점에서 도 6과 상이하다. 즉, 메모리 액세스 요청(608)은 페이지 실패를 초래할 다른 메모리 액세스 요청들보다 커맨드 큐(104)로의 이동을 위해 우선적으로 선택된다. 이에 따라, 스테이징 버퍼(112)는 페이지 충돌 요청들을 홀드할 것이다. 일부 구현예들에서, 메모리 액세스 요청(608)은 커맨드 큐(104)가 각 뱅크에 대해 단지 하나의 메모리 액세스 요청을 우선적으로 홀드하도록, 커맨드 큐(104)로의 이동을 위해 선택된다.
- [0051] 위에서 제시된 설명의 관점에서, 독자들은 본 개시의 실시예들에 따른 스테이징 버퍼 중재의 이점들은 다음을 포함한다는 것을 인식할 것이다:
- [0052] • 추가적인 스테이징 버퍼의 사용을 통해 커맨드 큐 부하를 경감시킴으로써 컴퓨팅 시스템의 성능이 개선된다.
- [0053] • 계산 오버헤드를 감소시키기 위해 커맨드 큐에 추가하기 위한 메모리 액세스 요청들을 최적으로 선택함으로써 컴퓨팅 시스템의 성능이 개선된다.
- [0054] 본 개시의 예시적인 실시예들은 주로 스테이징 버퍼 중재를 위한 완전 기능 컴퓨터 시스템과 관련하여 설명된다. 그러나, 당업자는 본 개시가 또한 임의의 적절한 데이터 처리 시스템과 함께 사용하기 위해 컴퓨터 판독가능 저장 매체 상에 배치된 컴퓨터 프로그램 제품으로 구현된다는 것을 인식할 것이다. 그러한 컴퓨터 판독가능 저장 매체는 자기 매체, 광학 매체, 또는 다른 적절한 매체를 포함하는 기계 판독가능 정보를 위한 임의

의 저장 매체를 포함한다. 그러한 매체의 예는 하드 드라이브 또는 디스켓의 자기 디스크, 광학 드라이브용 콤팩트 디스크, 자기 테이프, 및 당업자에게 일어날 다른 것을 포함한다. 당업자는 적절한 프로그래밍 수단을 갖는 임의의 컴퓨터 시스템이 컴퓨터 프로그램 제품에 구현된 방법의 단계를 실행할 수 있다는 것을 즉시 인식할 것이다. 당업자는 또한 본 명세서에 설명된 예시적인 실시예 중 일부가 컴퓨터 하드웨어에 설치되고 실행되는 소프트웨어에 대한 것이지만, 그럼에도 불구하고 펌웨어 또는 하드웨어로서 구현되는 대안적인 실시예가 본 개시내용의 범위 내에 있음을 인식할 것이다.

[0055] 본 개시는 시스템, 방법 및/또는 컴퓨터 프로그램 제품을 포함할 수 있다. 컴퓨터 프로그램 제품은 프로세서로 하여금 본 개시의 양태들을 수행하게 하기 위한 컴퓨터 판독가능 프로그램 명령어들을 갖는 컴퓨터 판독가능 저장 매체(또는 매체들)를 포함한다.

[0056] 컴퓨터 판독가능 저장 매체는 명령어 실행 디바이스에 의해 사용하기 위한 명령어들을 보유하고 저장할 수 있는 유형의 디바이스일 수 있다. 컴퓨터 판독가능 저장 매체는 예를 들어 전자 저장 디바이스, 자기 저장 디바이스, 광 저장 디바이스, 전자기 저장 디바이스, 반도체 저장 디바이스, 또는 이들의 임의의 적절한 조합으로 제한되지 않는다. 컴퓨터 판독가능 저장 매체의 보다 특정한 예들(비-제한한 리스트)은 하나 이상의 와이어들을 가진 전기적 연결, 휴대용 컴퓨터 디스켓, 하드 디스크, 랜덤 액세스 메모리(RAM), 판독-전용 메모리(ROM), 삭제 가능한 프로그램 가능 판독-전용 메모리(EPROM 또는 플래시 메모리), 정적 랜덤 액세스 메모리(SRAM), 휴대용 콤팩트 디스크 판독-전용 메모리(CD-ROM), 디지털 다목적 디스크(DVD), 메모리 스틱, 플로피 디스크, 기계적으로 인코딩된 디바이스, 이를테면 펀치 카드들 또는 명령어들이 기록된 홈의 융기 구조체들, 및 앞서 말한 것의 임의의 적절한 조합을 포함할 것이다. 본원에서 사용된 컴퓨터 판독가능 저장 매체는 라디오파 또는 기타 자유롭게 전파하는 전자기파, 도파관 또는 기타 전송 매체를 통해 전파하는 전자기파(예를 들어, 광섬유 케이블을 통해 전달되는 광 펄스), 또는 전선을 통해 송신되는 전기 신호들과 같은 일시적인 신호들 자체로 해석되어서는 안 된다.

[0057] 본원에서 사용된 컴퓨터 판독가능 프로그램 명령어들은 컴퓨터 판독가능 저장 매체로부터 각 컴퓨팅/처리 디바이스들로, 또는 네트워크, 예를 들어, 인터넷, 근거리 네트워크, 광역 네트워크 및/또는 무선 네트워크를 통해 외부 컴퓨터 또는 외부 저장 디바이스로 다운로드될 수 있다. 네트워크는 구리 전송 케이블, 광 전송 섬유, 무선 전송, 라우터, 방화벽, 스위치, 게이트웨이 컴퓨터 및/또는 에지 서버를 포함할 수 있다. 각 컴퓨팅/처리 디바이스의 네트워크 어댑터 카드 또는 네트워크 인터페이스는 네트워크로부터 컴퓨터 판독가능 프로그램 명령어들을 수신하고 각 컴퓨팅/처리 디바이스 내의 컴퓨터 판독가능 저장 매체에 저장하기 위해 컴퓨터 판독가능 프로그램 명령어들을 전달한다.

[0058] 일부 실시예에서 본 발명의 동작을 수행하기 위한 컴퓨터 판독가능 프로그램 명령어는 어셈블러 명령어, 명령어 세트 아키텍처(ISA) 명령어, 기계 명령어, 기계 종속 명령어, 마이크로코드, 펌웨어 명령어, 상태 설정 데이터, 또는 Smalltalk, C++ 등과 같은 객체 지향 프로그래밍 언어와 "C" 프로그래밍 언어 또는 유사한 프로그래밍과 같은 기존의 절차적 프로그래밍 언어를 포함하는 하나 이상의 프로그래밍 언어의 임의의 조합으로 작성된 소스 코드 또는 객체 코드 중 어느 하나일 수 있다. 컴퓨터 판독가능 프로그램 명령어들은 사용자의 컴퓨터 상에서 완전히 실행되거나, 사용자의 컴퓨터상에서 부분적으로 실행되거나, 독립형 소프트웨어 패키지로서 실행되거나, 일부는 사용자의 컴퓨터상에서 실행되고 일부는 원격 컴퓨터상에서 실행되거나, 또는 원격 컴퓨터나 서버 상에서 완전히 실행될 수 있다. 후자의 시나리오에서는, 원격 컴퓨터가 근거리 네트워크(LAN) 또는 광역 네트워크(WAN)를 포함하는 임의의 유형의 네트워크를 통하여 사용자의 컴퓨터에 연결될 수 있거나, 또는 (예를 들어, 인터넷 서비스 제공자를 사용하여 인터넷을 통하여) 외부 컴퓨터에 대한 연결이 이루어질 수 있다. 일부 실시예들에서, 예를 들어, 프로그래머블 논리 회로부, 필드 프로그래머블 게이트 어레이(FPGA), 또는 프로그래머블 논리 어레이(PLA)를 포함하는 전자 회로부는 본 개시의 양태들을 수행하기 위해, 전자 회로부를 개인화하기 위해 컴퓨터 판독가능 프로그램 명령어들의 상태 정보를 이용함으로써 컴퓨터 판독가능한 프로그램 명령어들을 실행할 수 있다.

[0059] 본 개시의 양태들은 본원에서 본 개시의 실시예들에 따른, 흐름도 도해들, 및/또는 방법들, 장치(시스템들), 및 컴퓨터 프로그램 제품들의 블록도들을 참조하여 설명된다. 흐름도 및/또는 블록도의 각각의 블록, 그리고 흐름도 및/또는 블록도의 블록들의 조합은 컴퓨터 판독가능 프로그램 명령어들에 의해 구현될 수 있다는 것을 이해할 것이다.

[0060] 이들 컴퓨터 프로그램 명령어들은 기계를 생산하기 위해 범용 컴퓨터, 특수 목적 컴퓨터, 또는 다른 프로그램 가능한 데이터 처리 장치의 프로세서에 제공될 수 있으며, 따라서 컴퓨터 또는 다른 프로그램 가능한 데이터 프

로세싱 장치의 프로세서를 통해 실행하는 명령어들은, 흐름도 및/또는 블록도 블록 또는 블록들에서 특정된 기능들/동작들을 구현하기 위한 수단을 생성한다. 이들 컴퓨터 프로그램 명령어들은 또한 특정한 방식으로 기능하도록 컴퓨터, 다른 프로그램 가능한 데이터 프로세싱 장치, 또는 다른 디바이스들에 지시할 수 있는 컴퓨터 판독가능 매체에 저장될 수 있으며, 따라서 컴퓨터 판독가능 매체에 저장된 명령어들은 흐름도 및/또는 블록도 블록 또는 블록도들에 특정된 기능/동작을 구현하는 명령어들을 포함한 제조 물품을 생산한다.

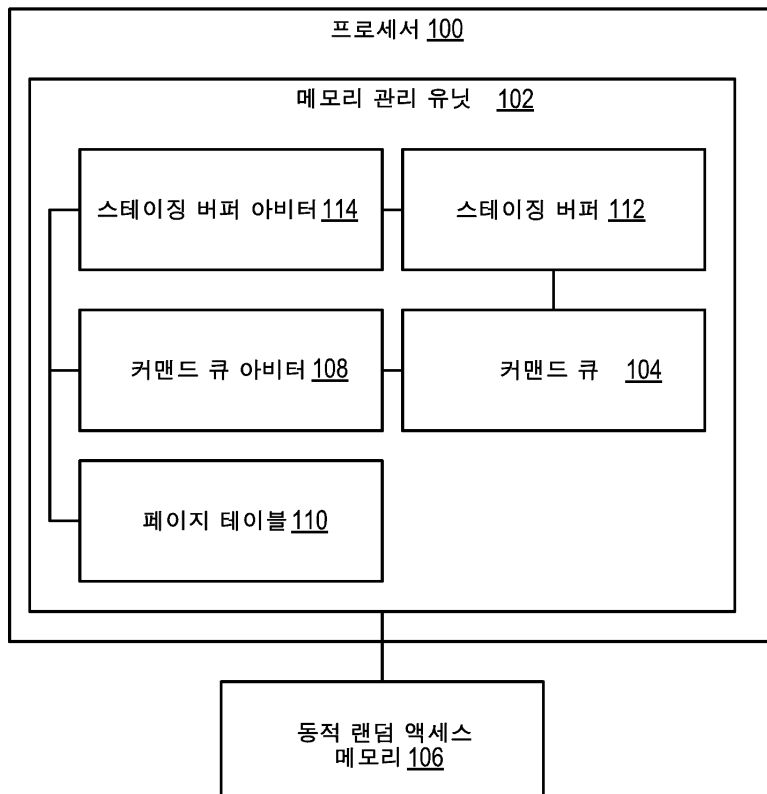
[0061] 컴퓨터 프로그램 명령어들은 또한 일련의 동작 단계들로 하여금, 컴퓨터 또는 다른 프로그램 가능한 장치상에서 실행하는 명령어들이 흐름도 및/또는 블록도 블록 또는 블록도들에서 특정된 기능들/동작들을 구현하기 위한 프로세스들을 제공하도록 하는 컴퓨터 구현 프로세스를 생성하기 위해 컴퓨터, 다른 프로그램 가능한 장치 또는 다른 디바이스들 상에서 수행되게 하기 위해 컴퓨터, 다른 프로그램 가능한 데이터 프로세싱 장치, 또는 다른 디바이스들로 로딩될 수 있다.

[0062] 도면들에서의 흐름도 및 블록도들은 본 발명의 다양한 실시예에 따른 시스템들, 방법들 및 컴퓨터 프로그램 제품들의 가능한 구현들의 아키텍처, 기능, 및 동작을 예시한다. 이러한 점에서, 흐름도 또는 블록도들에서의 각 블록은 코드의 모듈, 세그먼트, 또는 부분을 나타낼 수 있으며, 이는 명시된 논리 기능(들)을 구현하기 위한 하나 이상의 실행가능한 명령어들을 포함한다. 몇몇 대안적인 구현예에서, 블록에 언급된 기능들이 도면들에 언급된 순서와 다르게 발생할 수 있다는 것이 또한 주의되어야 한다. 예를 들면, 연속하여 도시된 두 개의 블록들은 사실상 실질적으로 동시에 실행될 수 있거나 또는 블록들은 때때로 수반된 기능/동작들에 의존하여, 역순으로 실행될 수 있다. 블록도들 및/또는 흐름도 예시의 각 블록, 및 블록도들 및/또는 흐름도 예시의 블록들의 조합들이 명시된 기능들 또는 행위들, 또는 전용 하드웨어 및 컴퓨터 명령어들의 조합들을 수행하는 전용 하드웨어 기반 시스템들에 의해 구현될 수 있다는 것이 또한 주의될 것이다.

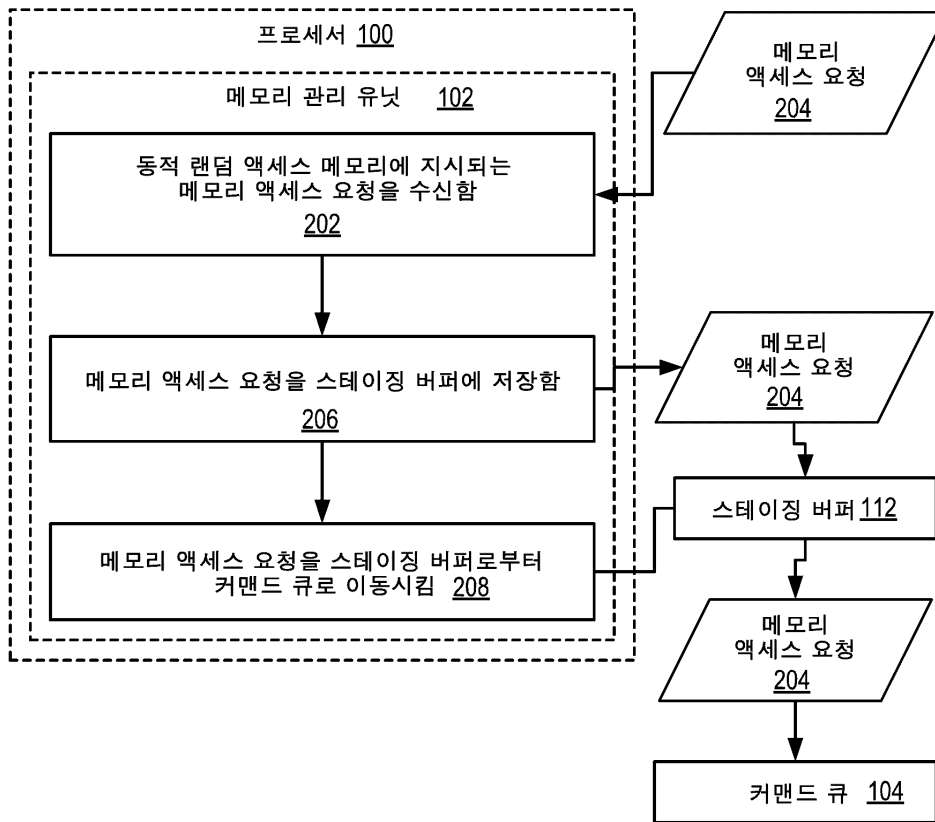
[0063] 본 개시의 다양한 실시예에서 수정 및 변경이 이루어질 수 있음은 전술한 설명으로부터 이해될 것이다. 본 명세서의 설명은 단지 예시를 위한 것이며 제한적인 의미로 해석되어서는 안 됩니다. 본 개시의 범위는 다음 청구범위의 언어에 의해서만 제한된다.

도면

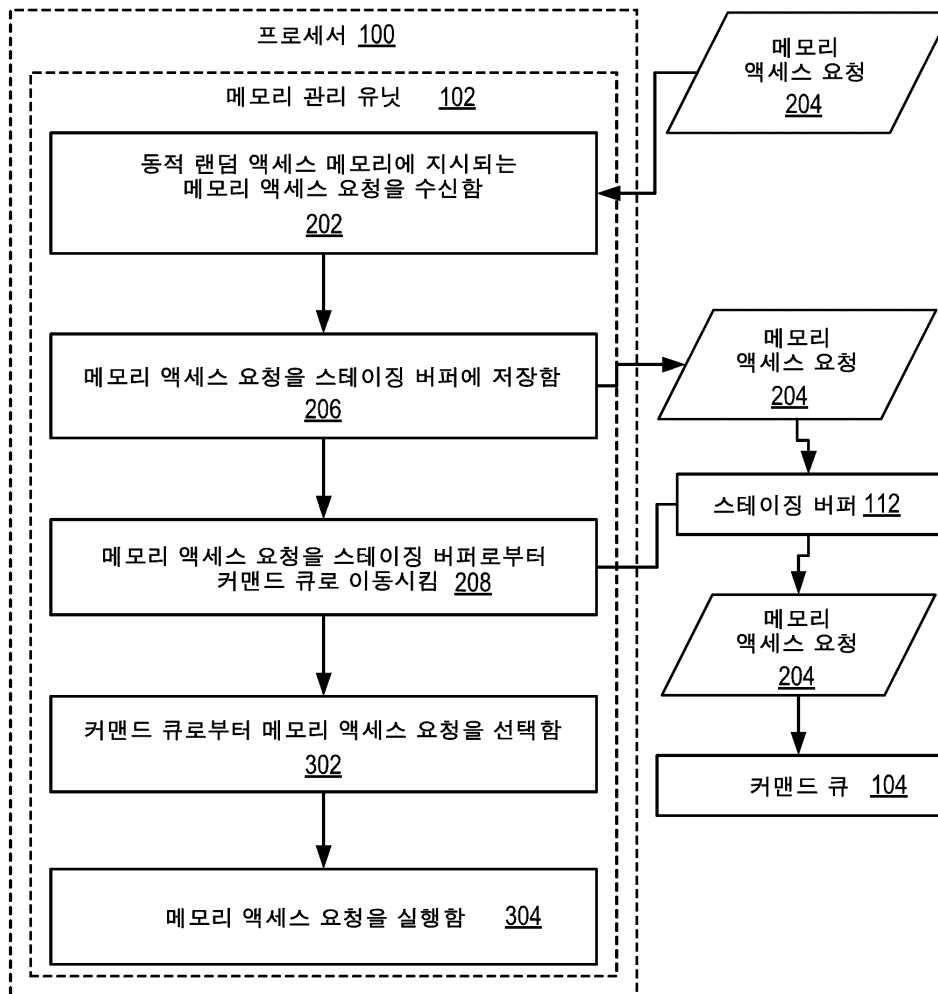
도면1



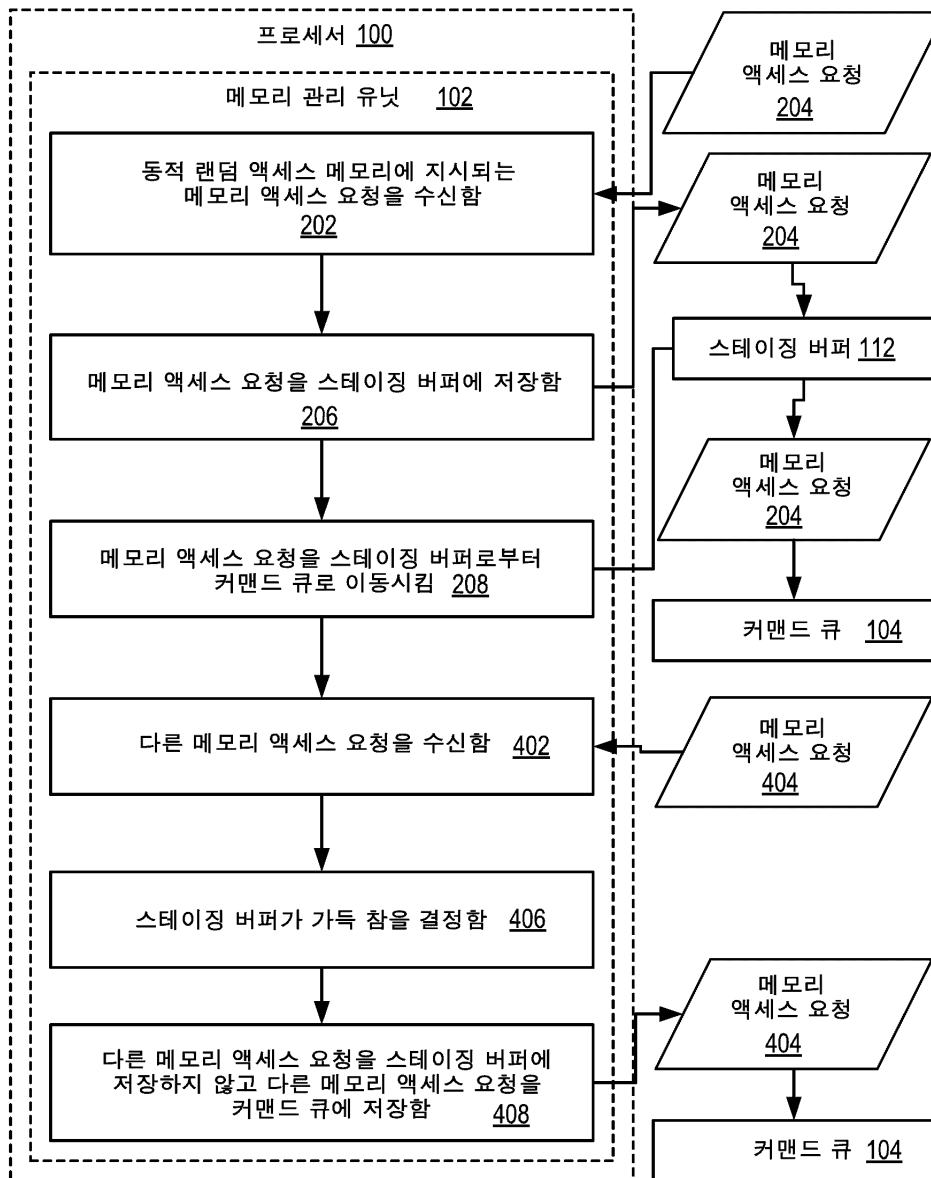
도면2



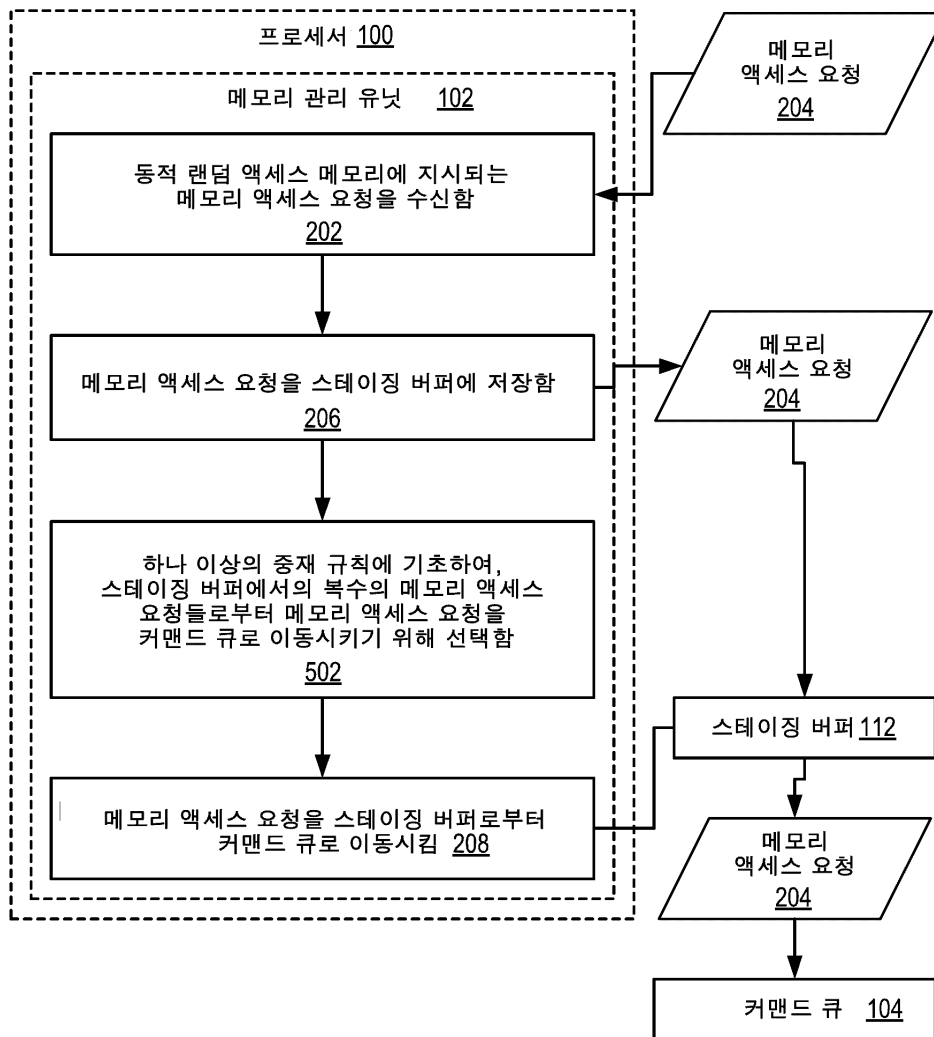
도면3



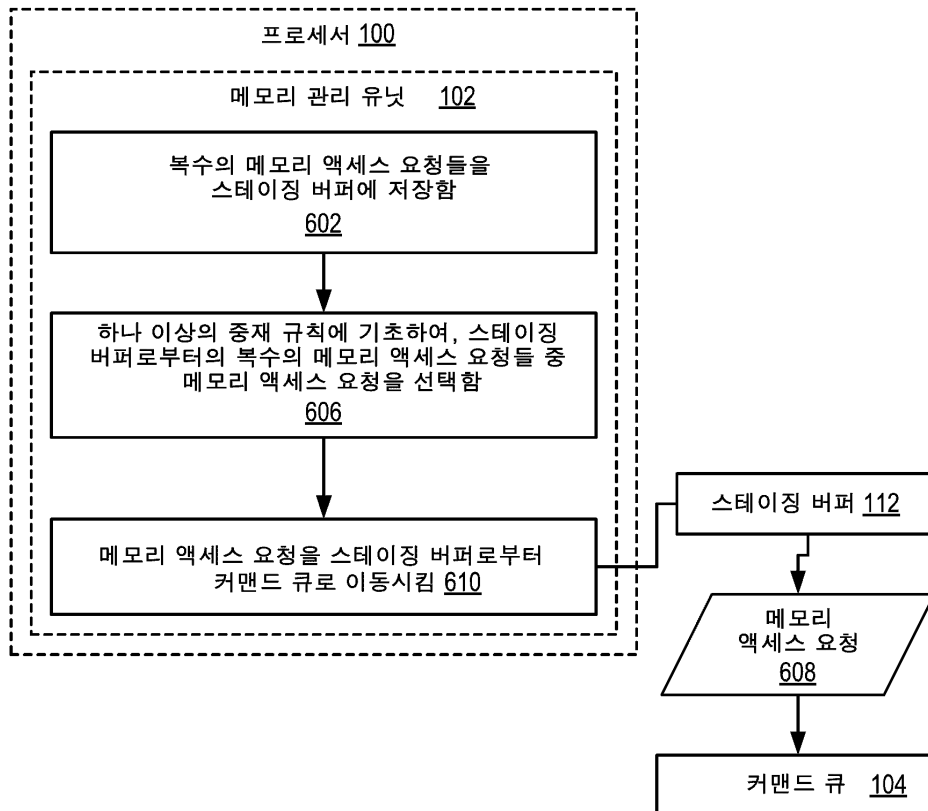
도면4



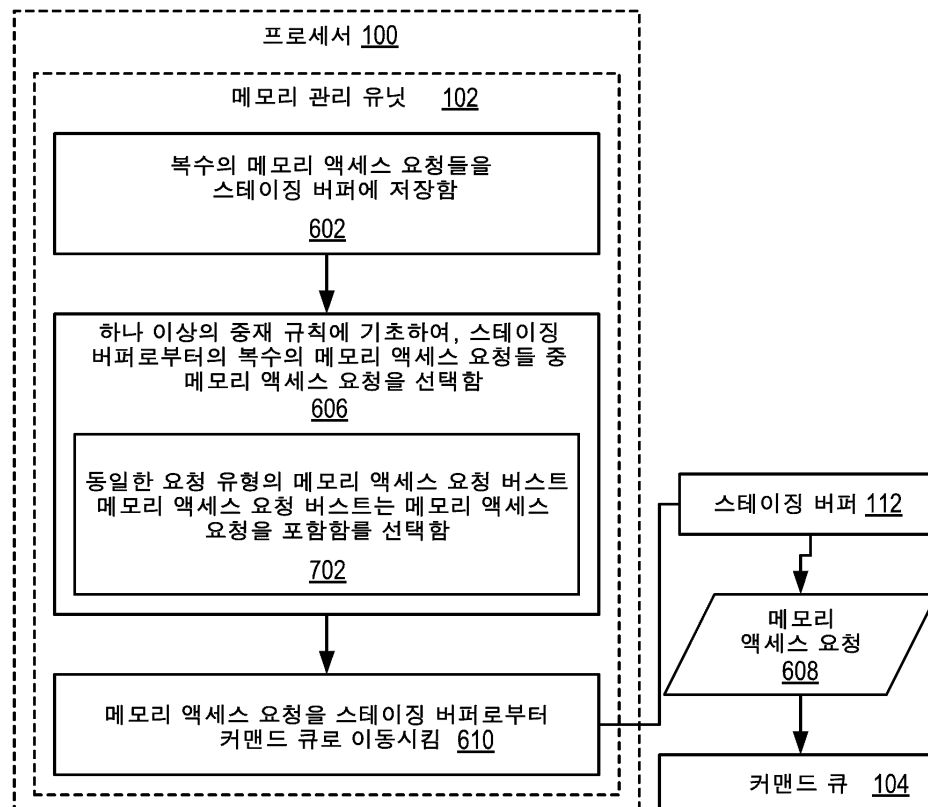
도면5



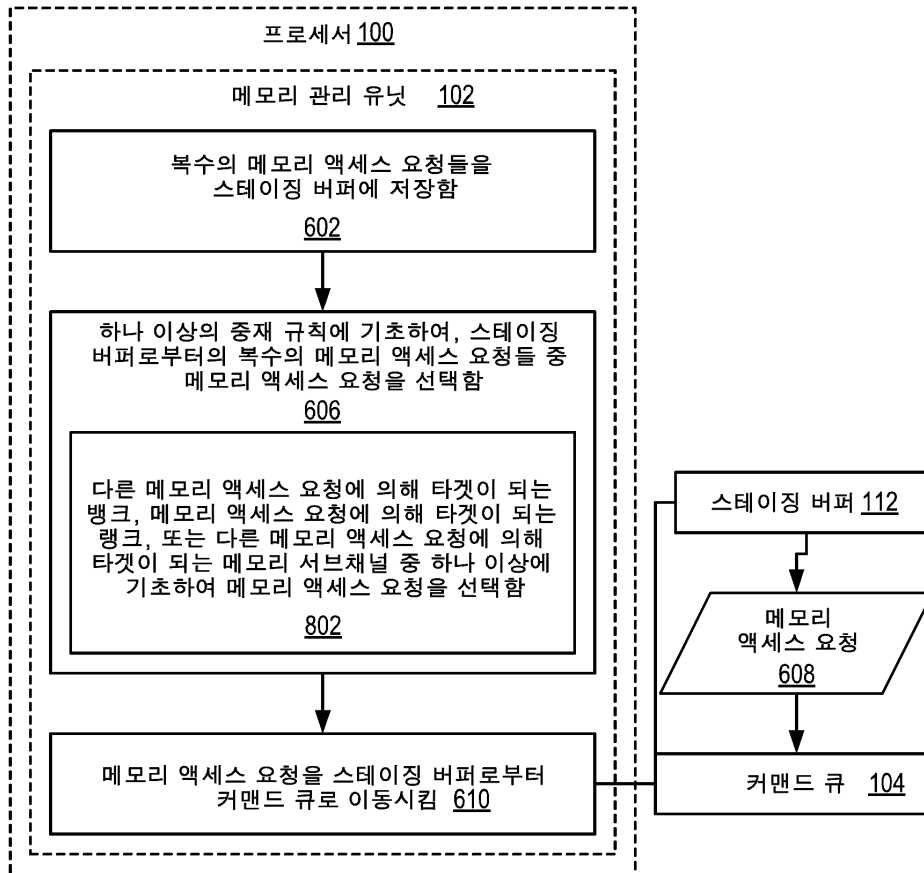
도면6



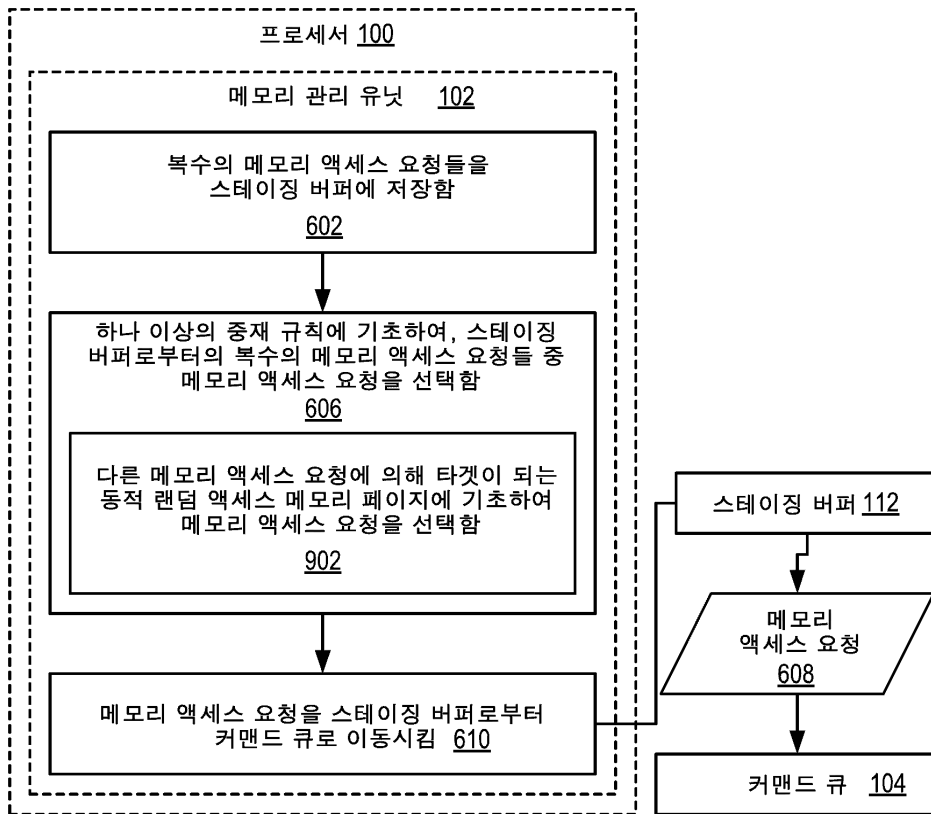
도면7



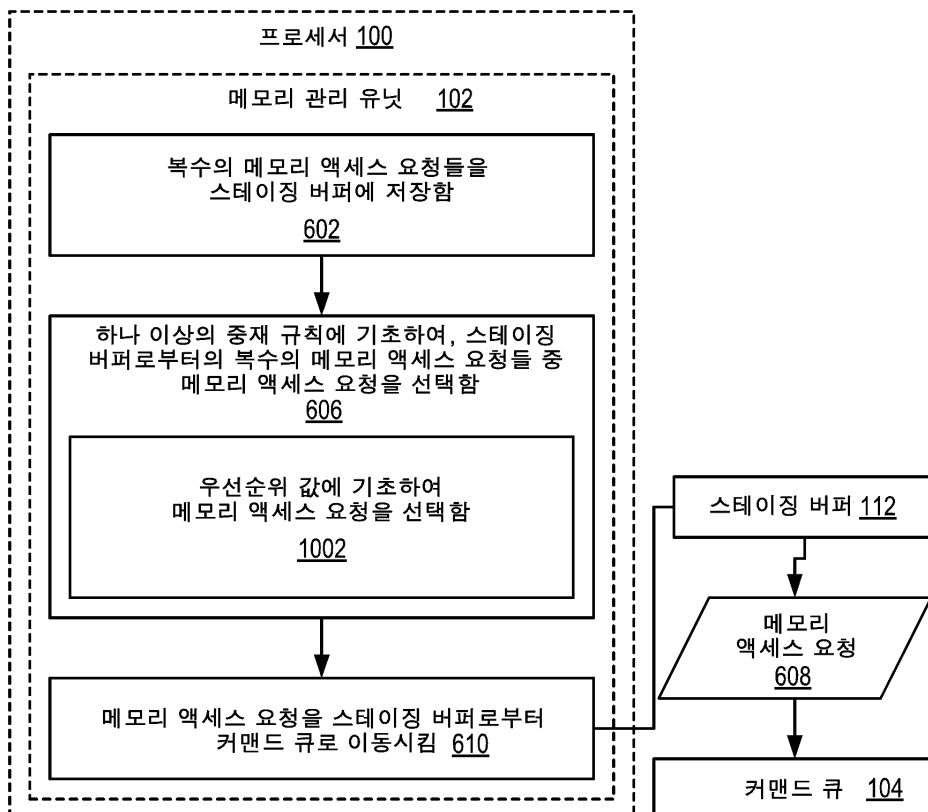
도면8



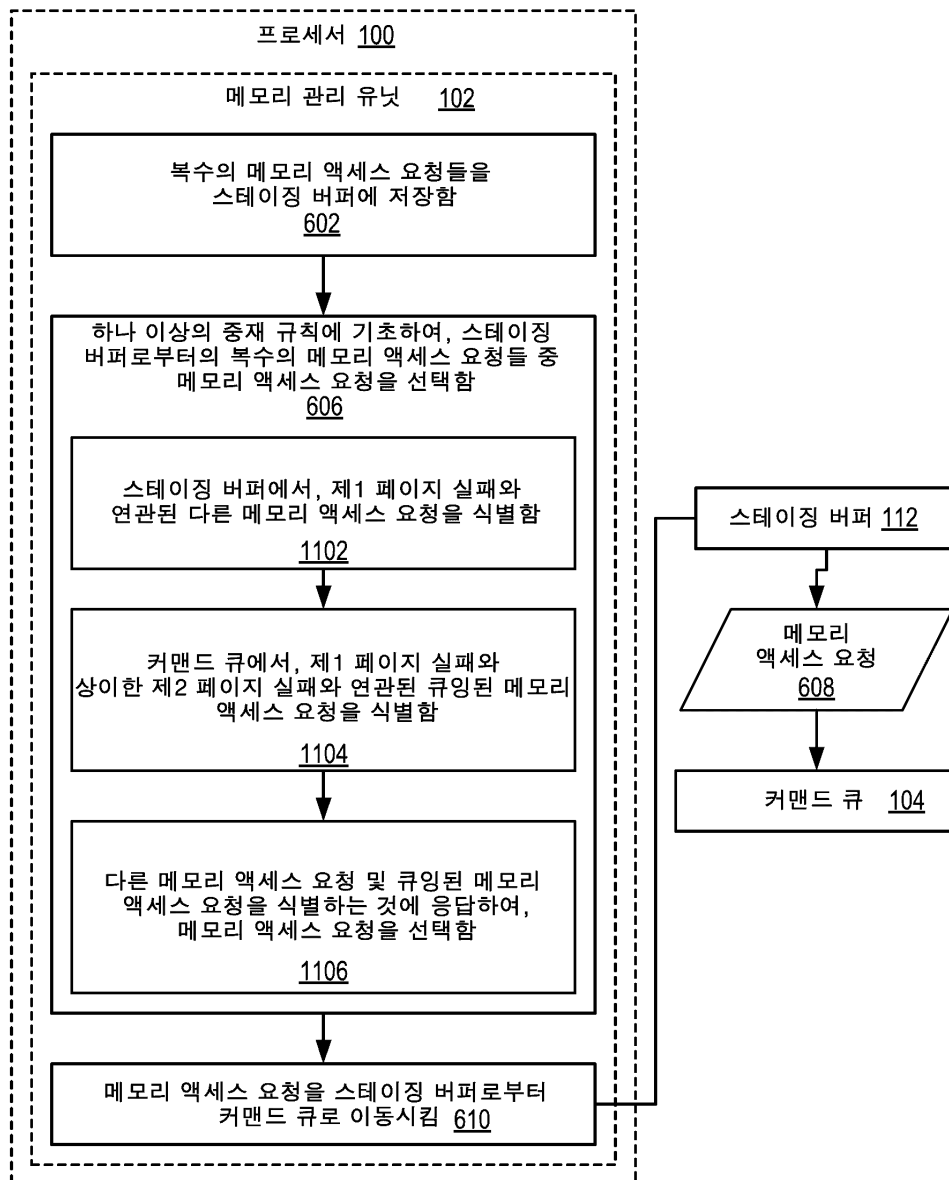
도면9



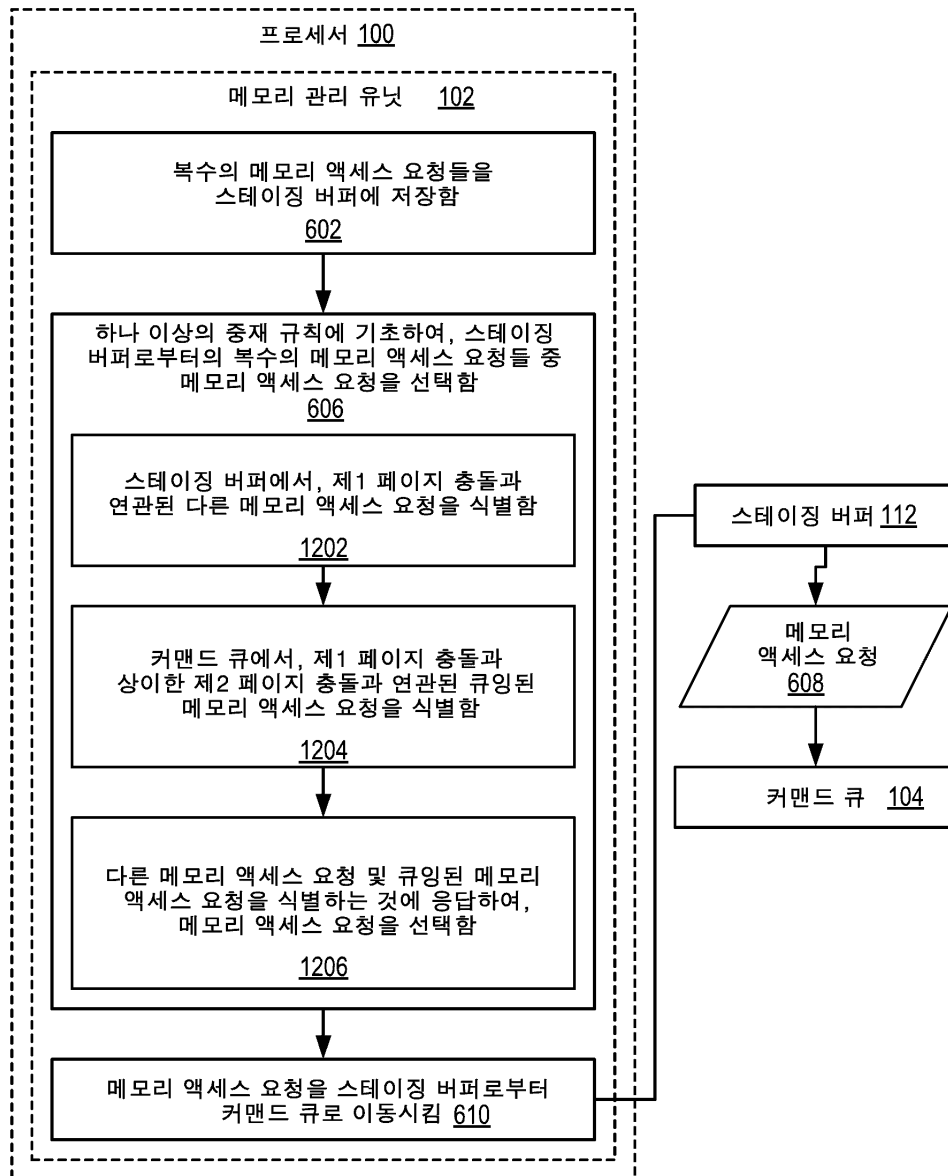
도면10



도면11



도면12



도면13

