

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 10 月 4 日(04.10.2012)



(10) 国際公開番号

WO 2012/132487 A1

(51) 国際特許分類:

H01L 21/336 (2006.01) H01L 23/52 (2006.01)
H01L 21/28 (2006.01) H01L 29/417 (2006.01)
H01L 21/288 (2006.01) H01L 29/786 (2006.01)
H01L 21/3205 (2006.01) H01L 51/05 (2006.01)
H01L 21/768 (2006.01) H01L 51/40 (2006.01)

(21) 国際出願番号: PCT/JP2012/050294

(22) 国際出願日: 2012 年 1 月 11 日(11.01.2012)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2011-075593 2011 年 3 月 30 日(30.03.2011) JP
特願 2011-075594 2011 年 3 月 30 日(30.03.2011) JP

(71) 出願人 (米国を除く全ての指定国について): セイコーインスツル株式会社(SEIKO INSTRUMENTS INC.) [JP/JP]; 〒2618507 千葉県千葉市美浜区中瀬 1 丁目 8 番地 Chiba (JP).

(72) 発明者: および

(75) 発明者/出願人 (米国についてのみ): 杉野谷 充 (SUGINOYA, Mitsuru) [JP/JP]; 〒2618507 千葉県千葉市美浜区中瀬 1 丁目 8 番地 セイコーインスツル株式会社内 Chiba (JP). 小林 寛昌(KOBAYASHI, Tomoatsu) [JP/JP]; 〒2618507 千葉県千葉市

美浜区中瀬 1 丁目 8 番地 セイコーインスツル株式会社内 Chiba (JP). 石曾根 昇 (ISHISONE, Noboru) [JP/JP]; 〒2618507 千葉県千葉市美浜区中瀬 1 丁目 8 番地 セイコーインスツル株式会社内 Chiba (JP).

(74) 代理人: 久原 健太郎, 外(KUHARA, Kentaro et al.); 〒2618507 千葉県千葉市美浜区中瀬 1 丁目 8 番地 セイコーインスツル株式会社内 Chiba (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

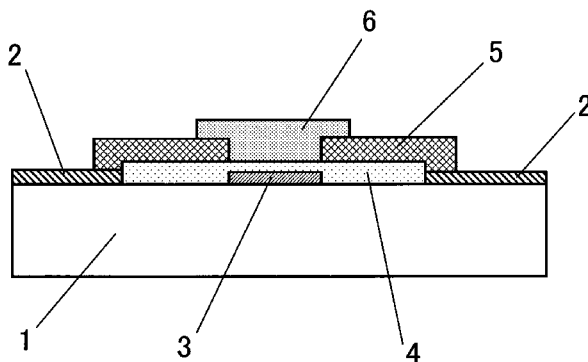
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,

[続葉有]

(54) Title: METHOD FOR PRODUCING ORGANIC TRANSISTOR

(54) 発明の名称: 有機トランジスタの製造方法

[図1]



(57) Abstract: A production method for forming an organic transistor on a substrate, wherein a simple and high-quality organic transistor element is obtained by manufacturing the organic transistor through steps comprising: a step for forming a gate electrode and a source/drain wiring on a substrate; a step for forming a gate insulating film on the gate electrode; a step for forming a photosensitive high-concentration carrier film on the gate insulating film; a step for using the gate insulating film as a mask and photosensitizing the photosensitive high-concentration carrier film to thereby form a high-concentration carrier film wiring in contact with the source/drain wiring; and a step for disposing an organic semiconductor film in gaps in the high-concentration carrier film wiring.

(57) 要約: 基板上に有機トランジスタを形成する製造方法において、基板上にゲート電極及びソース・ドレイン配線を形成する工程と、前記ゲート電極上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に感光性を有する高濃度キャリア膜を形成する工程と、前記ゲート絶縁膜をマスクとして感光性を有する高濃度キャリア膜を感光させることにより前記ソース・ドレイン配線と接する高濃度キャリア膜配線を形成する工程と、前記高濃度キャリア膜配線間隙

に有機半導体膜を配置する工程と、を含む工程により有機トランジスタを作製することにより、簡便且つ高品位の有機トランジスタ素子を得る。



ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, 添付公開書類:

MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,

SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,

GW, ML, MR, NE, SN, TD, TG).

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：有機トランジスタの製造方法

技術分野

[0001] 本発明は有機トランジスタの製造方法に関する。

背景技術

[0002] 現在、トランジスタ素子を作成する方法としてフォトリソグラフィ、マスクスパッタリングなど多様な薄膜形成技術が用いられている。

[0003] これらのうち、微細な電極パターニングを行う場合、フォトリソグラフィが広く適用されている。しかしフォトリソグラフィは形成した膜上に、一旦フォトレジスト膜を積層し、これを露光、現像しフォトレジストパターンを作製する工程を数回必要とするため、工程が複雑で、エネルギー、材料等の利用効率が低く、コストが高価となるという課題が付随する。またマスクスパッタリングは、透明配線電極で使用されるITO（Indium Tin Oxide：以下、ITO）などをパターニングする際に用いられる。マスクスパッタリングは高精度にパターニングが出来る反面、マスク開発費用がかかる点と併せて材料使用効率が悪いため、コストが高価になるという課題がある。以上のように従来の製造方法は複雑な工程やコストが高くなるなどの欠点がある。

[0004] 一般的なトランジスタ素子は、半導体層として無機半導体材料が用いられているため、半導体層の形成において、200℃以上の高温での真空処理のプロセスが必要になってくる。そのため、プラスチックフィルムなどのフレキシブルだが、高温には耐えられない基板上での素子作成はできない。また、真空処理プロセスは大規模の真空成膜装置等を必要とするため、少量生産では製造コストが高くなってしまいうという欠点を有している。このような課題に対して、例えば特許文献1では、マスクレス、材料使用効率、大面積対応可という利点から、インクジェット印刷によるトランジスタ素子作成方法が検討されている。また特許文献2のように、有機ELの品質向上のため、トランジスタの凹部に導電性高分子を埋める方法として、インクジェット方式が

提案されており、特許文献3では、基板上の配線をインクジェット方式で成膜する方法が提案されている。更に特許文献4では、トランジスタの製造において、低温プロセス工程として塗布工程を検討している。

[0005] 従来のトランジスタ素子作成方法であるフォトリソグラフィ、真空処理によるマスキングは上述したように、工程の簡略化、材料使用効率、コスト、低温プロセスの対応において解決するには困難な課題がある。そこで、これらの課題を持たないインクジェットを含む印刷技術による有機トランジスタ素子作成方法が、検討されている。通常、Si基板上で作成される無機トランジスタ素子の場合、ソース・ドレイン電極にB⁺、P⁺、As⁺などの加速されたイオンが注入（以下、ドーピング）されており、トランジスタとしての機能を発現させているが、この工程は200度以上の熱が加わるため、フィルム基板上では行うことが出来ない。このため、有機トランジスタ素子はソース・ドレイン電極にイオンのドーピングが困難となる。従って、ソース・ドレイン電極と有機半導体層の間でオーミックコンタクトが形成しづらく、ショットキー接続となりやすい。このようなショットキー接続の場合、ONとOFFの閾値が狭くなり、動作が安定しないという課題がある。この課題に対し特許文献5では、特許文献5では、ソース・ドレイン電極と有機半導体層の間のコンタクト改善のために有機導電体から成る中間層を設けることを開示している。

[0006] また、このような機能的な課題の他に、印刷技術で有機トランジスタ素子を作成する場合、チャネルの形成に高精度なパターニング技術が必要とされるため、通常の印刷技術では非常に困難な課題となる。この課題に対し特許文献6では紫外線のセルフアライメント露光を用いて微細なパターンを加工形成する方法が取られている。

先行技術文献

特許文献

[0007] 特許文献1：特開2010-123778号公報

特許文献2：特開2009-211859号公報

特許文献3：特開2009-38185号公報

特許文献4：特開2009-231264号公報

特許文献5：特開2007-266298号公報

特許文献6：特表2010-532559号広報

発明の概要

発明が解決しようとする課題

- [0008] ソース・ドレイン電極と有機半導体層の間のコンタクトを改善するために、ソース・ドレイン電極と有機半導体層の間に有機導電体から成る中間層を設けることは有力な方法である。しかし従来技術では中間層を含む有機トランジスタの安定的な形成方法が確立されていなかった。そこで、本発明では中間層を含む有機トランジスタの安定的な製造方法を提供することを目的とした。

課題を解決するための手段

- [0009] かかる課題を解決するため、本発明では有機半導体膜とソース・ドレイン配線との間に、感光性を有する高濃度キャリア膜を配し、これをゲート電極をマスクとして感光させることによりソース・ドレイン電極と有機半導体層の間に配線を形成し接続することにより、良好なオーミックコンタクト特性を有する有機トランジスタを簡便な方法で製造できるものである。
- [0010] 本発明ではキャリア密度の高い層、つまり導電性の高い層（以下、高濃度キャリア膜）を中間層とすることでオーミックコンタクトを実現する。この高濃度キャリア膜の形成において、2種類の露光を併用する。一つはチャネル形成を高精度で行えることを目的としたセルフアライメント露光、もう一つはソース、ドレイン電極と高濃度キャリア膜とのコンタクト部を形成するための表面露光である。本発明はこの2種類の露光を用いて有機トランジスタ形成を簡便で高精度に行えることを特徴としている。

通常、半導体とソース・ドレイン配線のような電極金属を接続させると空乏層が発生し、ショットキー接続となりやすく、オーミックコンタクトに成りにくい。

[0011] 無機半導体の場合、電極のSiにイオンをドーピングすることで、オーミックコンタクトを実現している。しかし、このようなドーピング工程において、真空雰囲気下で基板温度が200℃以上になるプロセスがあるため、フィルム基板では、無機半導体で使用されるドーピング方法が適用出来ない。そこで本発明では、大気中で高温プロセスを用いず、かつセルフアライメント露光による高精細な成膜方法を用いることで、高濃度キャリア膜を有機半導体膜とソース・ドレイン配線の間に設け、高精度なチャンネルを形成する。また表面露光も併用することで、確実にソース電極、ドレイン電極にコンタクトすることが可能である。このように、有機トランジスタ素子としての安定性や高精度なチャンネルにより、例えば高解像度が要求されるTFT液晶などのトランジスタ素子にも適用できる。

発明の効果

[0012] 本発明によれば、セルフアライメント露光と表面露光による高精細かつ安定的なパターニングにより、簡便に高濃度キャリア膜を形成することができる。この高濃度キャリア膜により、オーミックコンタクトが実現でき、安定的なトランジスタ機能を得ることが出来る。また、セルフアライメント露光の採用により高精度にチャンネルを形成できるため、チャンネル自身のサイズを小さくすることが出来、高解像度にトランジスタ素子が必要とされるデバイスにも適用可能である。

[0013] さらに、本発明における有機トランジスタ素子はプラスチック基板などのフレキシブルな基材にも適用でき、工程の簡略化、材料使用効率、コスト、低温プロセスの対応に対する課題を解決するものである。

図面の簡単な説明

[0014] [図1]本発明において素子構成を示した断面図である。

[図2]本発明において高濃度キャリア膜の形成方法を示した断面図である。

[図3]本実施例1において電極を形成した状態を示した模式図である。

[図4]本実施例1において絶縁膜を形成した状態を示した模式図である。

[図5]本実施例1において高濃度キャリア膜を形成した状態を示した模式図で

ある。

[図6]本実施例1において有機半導体層を形成した状態を示した模式図である。

発明を実施するための形態

[0015] 本発明は、有機半導体膜とソース・ドレイン配線にオーミックコンタクトを施した有機トランジスタ素子と製造方法に関するものである。また本発明における基材はプラスチックフィルムのような耐熱温度の低い基材であるが、無機半導体で使用するSi基材やガラス基板にも同一方法での適用が可能である。以下、本発明に係るトランジスタ素子形成方法を概念的に示す図1を参照しながら、具体的に説明する。

[0016] 図1は本発明の構成を模式的に示した断面図である。

本発明では、基板であるフィルム基材1は耐熱温度が低いため、通常のスパッタや蒸着による金属配線形成方法は適用しづらく、大規模な真空成膜装置を必要とするためコストを下げづらい。従って、フィルム基材1上に金属配線を形成できる方法として、低温焼成硬化型の銀ペーストや、焼成工程が用いない銀ナノ粒子を印刷または塗布する方法が望ましい。これらの方法を用いて、ゲート電極3とソース・ドレイン配線2はフィルム基材1上に配線される。またゲート絶縁膜4はゲート電極3上に成膜されている。ゲート絶縁膜4は従来、ポリイミド系の材料が使用されていたが、近年、ポリシルセスキオサン系の有機無機ハイブリッド材料が検討されている。両者共に、フィルム基材1全面にスクリーン印刷やスピンコートによって塗布することが可能である。塗布後、低温焼成工程もしくは乾燥工程を経て、ゲート絶縁膜4を形成する。

[0017] 高濃度キャリア膜配線5は、有機半導体膜6とソース・ドレイン配線2を接続するようにゲート絶縁膜4上に形成されたものである。

高濃度キャリア膜配線5は、ゲート絶縁膜4上に形成されているが、ゲート電極3に重ならないように、ゲート電極3直上はエッチングによって取り除かなければならない。高濃度キャリア膜の材料として必要とされる特徴は

、印刷もしくは塗布可能なものであり、光照射による感光性を有しパターンニングできるものである。更に低温で膜を形成することができ、高導電性を持つものである。これらの特徴を兼ね備えた材料として、本発明では二種類の既存の材料を用いた。第一の材料は、有機導電材料と紫外線感光性フォトリソ材料の混合材料である。第二の材料は、紫外線感光性を有するPEDOT:PSSやポリアニリン系の材料である。

[0018] 第一の材料では、用いた紫外線感光性フォトリソ材料が未露光部分のエッチング除去に有機溶剤を用いることができるため、酸・アルカリを使用している有機導電材料を変質させることなく加工ができる。

また、第二の材料では未露光部分のエッチング除去に水を使用できるため、有機トランジスタの他の材料を侵すことなく加工ができる。

[0019] 次にパターンニング方法について図を用いて説明する。

図2(a)はフィルム基材1の裏面から紫外線を照射した状態の断面図を示しており、図2(b)はマスク7を介して表面から紫外線を照射した状態の断面図を示している。

[0020] 昨今ゲート電極幅はトランジスタの高機能化に伴い、非常に狭くなっている傾向にある。従って、本実施例ゲート電極3上における高濃度キャリア膜の除去位置精度は高精度を要求される。そこで、ゲート電極3をマスクとして使用し、高濃度キャリア膜を高精度に除去するセルフアライメント露光方法を本実施例では採用している。

[0021] 高濃度キャリア膜をスクリーン印刷、スピンコートなどの印刷塗布方法によって絶縁膜4上に塗布する。この後、紫外線をフィルム基材1裏面から照射することによってゲート電極3とソース・ドレイン配線2の間隙に位置する導電材が硬化し、硬化領域5aとなる。またゲート電極3とソース・ドレイン配線2の上に位置する導電膜は紫外線が遮光されるため、未硬化領域5bとなる。フィルム基材1裏面からの紫外線照射の後、マスク7を介して表面から紫外線を照射させるとソース・ドレイン配線2上の導電材も硬化され、確実に高濃度キャリア膜とソース・ドレイン配線2は接続される。この状態

で、現像を行うと、ゲート電極 3 上の未硬化領域 5 b のみ取り除かれ、ゲート電極線幅と同等の間隙を得ることが出来、ソース・ドレイン電極が形成される。この図 2 (a)と図 2 (b)の工程は本説明のように逐次行っても良いが、同時に表裏から紫外線照射を行っても差し支えない。

[0022] 以上、ゲート絶縁膜 4、高濃度キャリア膜の塗布法として、スクリーン印刷とスピコートによる方法を挙げたが、塗布法はそれに限定されるものではなく、ロールコートやバーコート等、適宜に選択できる。

[0023] 次に有機半導体膜 6 について説明する。

本発明で用いられる有機半導体膜 6 は塗布可能なものであり、フィルム基材 1 の耐熱温度以下で乾燥、形成するものが望ましい。成膜方法においては、スクリーン印刷、スピコートなどがあるが、有機半導体自身が高価であることから、材料使用効率の良いディスペンサーによる滴下方法が望ましい。

[0024] (実施例 1)

本実施例におけるトランジスタ素子作成方法について、構成内容を図 3 から図 7 を用いて説明する。また、本実施例はトランジスタの構成の一つである半導体層が最表面に成膜されているプラナー型に適用した例である。

[0025] 図 3 (a)は本実施例において、フィルム基材 1 上にゲート電極 3 とソース・ドレイン配線 2 を形成した状態を示した断面図であり、図 3 (b)は平面図である。

図 3 (a)において、本実施例では配線材料として印刷可能な銀ナノ粒子を分散した材料を用いて、フィルム基材 1 上にゲート電極 3、ソース・ドレイン配線 2 を形成している。また図 3 (b)において、ゲート電極 3 の端子取り出し部はゲート電極 3 の両端に設けており、ソース・ドレイン配線 2 の端子取り出し部はそれぞれの両端に設けられている。ゲート電極 3 の幅がチャネル長にあたり、ソース・ドレイン配線 2 の太線部の長さがチャネル幅にあたる。本実施例では電流駆動能力の向上、応答性能の向上のため、チャネル長を狭くし、チャネル幅が長くなるように設計されている。

[0026] 図4(a)は図3(a)に加え、ゲート絶縁膜4を成膜した状態の断面図であり、図4(b)は平面図である。

本実施例では、ゲート絶縁膜4の材料として、ポリシルセスキオサン系の有機無機ハイブリッド材料を使用しているが、ポリイミド系の材料でも問題ない。この絶縁膜をゲート電極3かつチャネル長を埋めるように塗布し、乾燥工程を経て、ゲート絶縁膜4を形成する。

[0027] 図5(a)は図4(a)に加え、高濃度キャリア膜配線5を形成した状態の断面図であり、図5(b)は平面図である。本実施例では高濃度キャリア膜配線5の材料として、ネガレジスト材とポリアニリン若しくはポリピロール系の有機導電材料を混合させる。このとき、ネガレジスト材の比率が大きいとパターンニング性は向上するが、導電性は低下する。対して、有機導電材料の比率が大きいとパターンニング性が低下し、導電性は向上する。本実施例では、合成ゴム系主体のネガ型油性フォトレジストとポリアニリン系の導電材を1:10程度で混合（以下、混合キャリア溶液）して、パターンニング性と導電性において、所望の特性を得ている。

[0028] 図6(a)は図5(a)に加え、有機半導体膜6を成膜した状態の断面図であり、図6(b)は平面図である。有機半導体材料として、塗布が可能であり、かつ $0.14\text{cm}^2/\text{V}\cdot\text{s}$ 程度の移動度をもつ高分子有機半導体PBTTT (poly(2,5-bis(3-alkylthiophen-2yl)thieno[3,2-b]thiophene))を選定した。この有機半導体膜6をゲート電極3の直上に滴下し、乾燥させる。乾燥工程において、加熱乾燥させる場合と、加熱を加えない自然乾燥を用いる方法があるが、有機半導体滴下時の濃度、種類で適宜選択する必要がある。本実施例では60度程度の加熱乾燥を用いた。

[0029] 本実施例において高濃度キャリア膜配線5は有機半導体膜6に対して充分高い導電性を有していれば良く、シート抵抗値では $0.1\sim 100\text{k}\Omega/\square$ の範囲で適宜選択ができるものである。

[0030] 次に本実施例におけるパターンニング方法について図2を用いて説明する。

図2(a)はフィルム基材1から紫外線を照射した状態の断面図を示しており、図2(b)はマスク7を介して紫外線を照射した状態の断面図を示している。

[0031] 混合キャリア溶液をゲート端子部、ソース・ドレイン端子部分を除く全面に塗布し、60度程度で乾燥させる。この後、紫外線をフィルム基材1裏面から照射することによってゲート電極3とソース・ドレイン配線2の間隙に位置する導電材が硬化し、硬化領域5aとなる。またゲート電極3とソース・ドレイン配線2の上に位置する導電膜は紫外線が遮光されるため、未硬化領域5bとなる。このフィルム基材1裏面からの紫外線照射の後、マスク7を介して表面から紫外線を照射させるとソース・ドレイン配線2上の導電材も硬化され、確実に導電膜とソース・ドレイン配線2は接続される。この状態で、現像を行うと、ゲート電極3上の未硬化領域5bのみ取り除かれ、ゲート電極線幅と同等の間隙を得ることが出来、高濃度キャリア膜配線5が形成される。

[0032] (実施例2)

本実施例は実施例1におけるトランジスタ素子作成方法と同様の方法を用いて、トランジスタを作成している。実施例1との違いは高濃度キャリア膜の材料となる。本実施例で使用する高濃度キャリア膜としてPEDOT:PSSやポリアニリン系の材料を使用しているが、これは水分散系の材料である。また本実施例で用いるゲート絶縁膜4は表面に親水基を持つポリシルセスキオサン系の有機無機ハイブリッド材料であるため、高濃度キャリア膜の印刷若しくは塗布において、ゲート絶縁膜4上に塗れ広がり易く、膜厚を制御し易い。従って、本実施例ではゲート絶縁膜4にポリシルセスキオサン系の有機無機ハイブリッド材料を用い、高濃度キャリア膜として、紫外線感光性を有するPEDOT:PSSやポリアニリン系の材料を使用している。本実施例において高濃度キャリア膜配線5は有機半導体膜6に対して充分高い導電性を有していれば良く、シート抵抗値では0.1~100kΩ/□の範囲で適宜選択ができるものである。

[0033] (実施例3)

本実施例は実施例 1 におけるトランジスタ素子作成方法と同様の方法を用いて、トランジスタを作成している。実施例 1 との違いは高濃度キャリア膜のパターニング時における露光の順序である。実施例 1 ではフィルム基材 1 裏面からの紫外線照射の後、マスク 7 を介して表面から紫外線を照射しているが、本実施例ではこの 2 種の露光を同時に行うことを特徴としている。

同時に行うことで、工程が簡略化されると共に、目的とする硬化領域箇所が一回の露光で硬化するので、残留応力などによる膜の皺やよれなどの異常が起こりづらくなり、良好な高濃度キャリア膜を得ることが可能である。

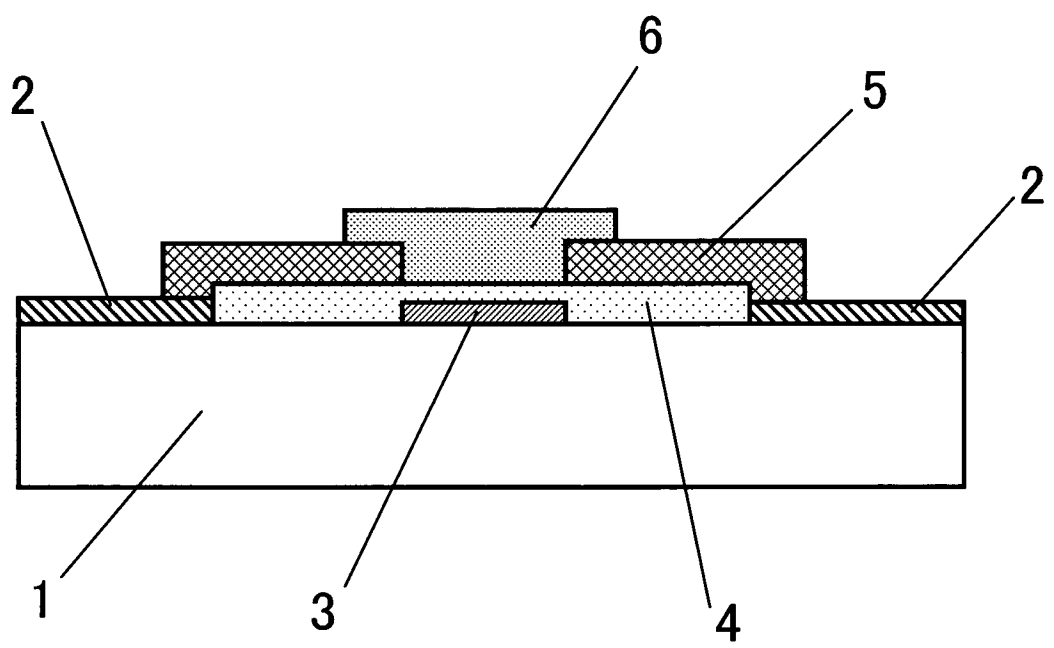
符号の説明

- [0034]
- 1 フィルム基材
 - 2 ソース・ドレイン配線
 - 3 ゲート電極
 - 4 ゲート絶縁膜
 - 5 高濃度キャリア膜配線
 - 5 a 導電材硬化領域
 - 5 b 導電材未硬化領域
 - 6 有機半導体膜
 - 7 マスク

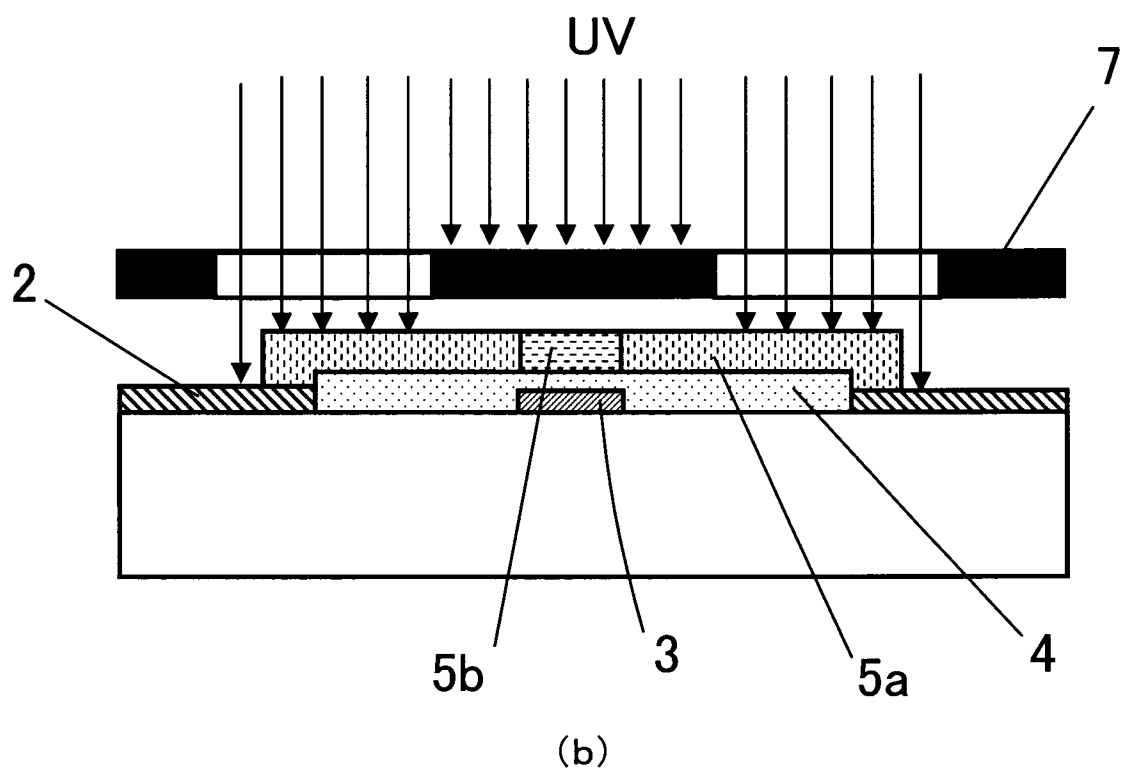
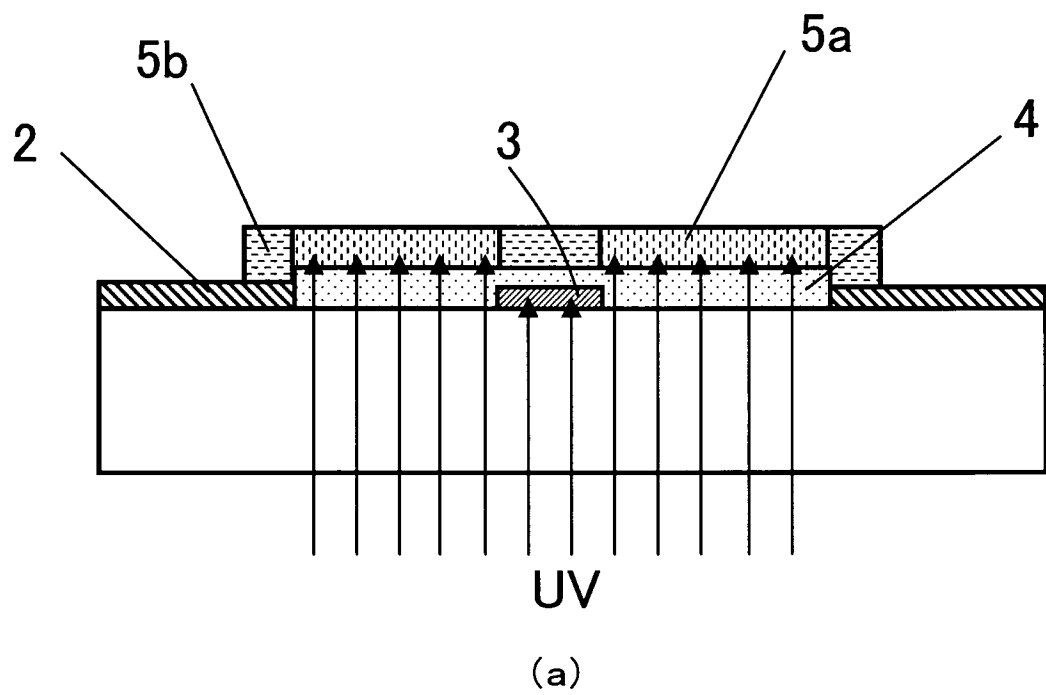
請求の範囲

- [請求項1] 基板上にゲート電極及びソース・ドレイン配線を形成する工程と、
前記ゲート電極上にゲート絶縁膜を形成する工程と、
前記ソース・ドレイン配線上及びゲート絶縁膜上に感光性を有する高濃度キャリア膜を形成する工程と、
前記基板の裏面側から前記ゲート電極をマスクとして前記高濃度キャリア膜に紫外線を照射して露光する工程と、
前記基板の表面側から前記ソース・ドレイン配線上の高濃度キャリア膜に紫外線を照射して露光する工程と、
前記高濃度キャリア膜の未硬化領域を除去する工程と、
前記除去された部分に有機半導体膜を配置する工程と、
からなることを特徴とする有機トランジスタの製造方法。
- [請求項2] 前記ゲート電極、ソース・ドレイン電極の配線材料は、銀ナノ粒子を印刷、または塗付してなることを特徴とする請求項1記載の有機トランジスタの製造方法。
- [請求項3] 前記ゲート絶縁膜は、表面が親水性の材料を印刷、または塗付してなることを特徴とする請求項1または2に記載の有機トランジスタの製造方法。

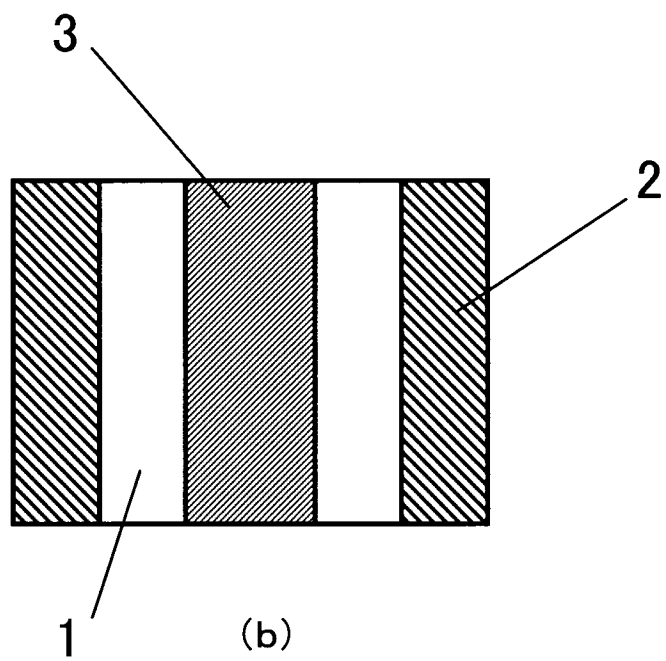
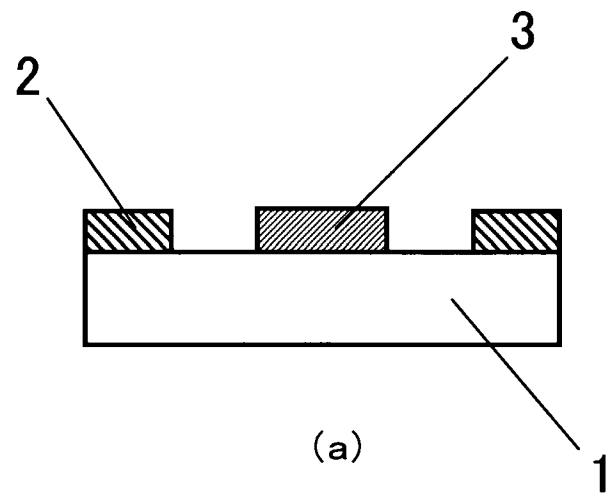
[図1]



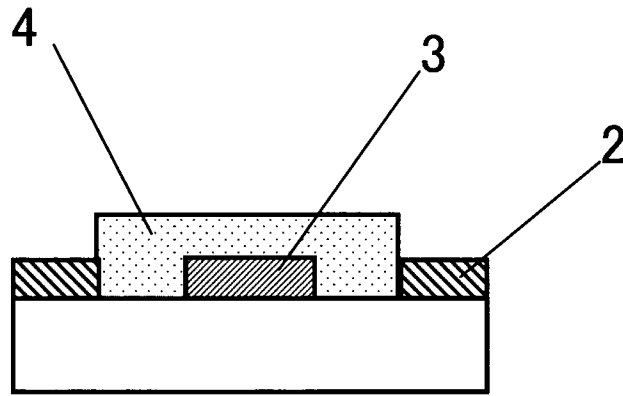
[図2]



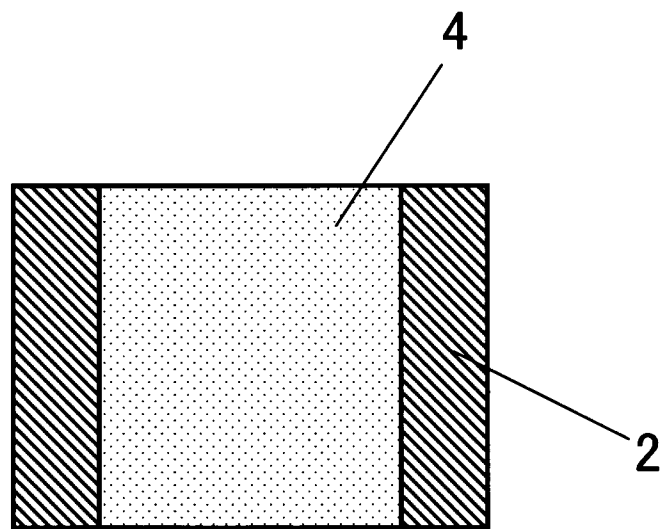
[図3]



[図4]

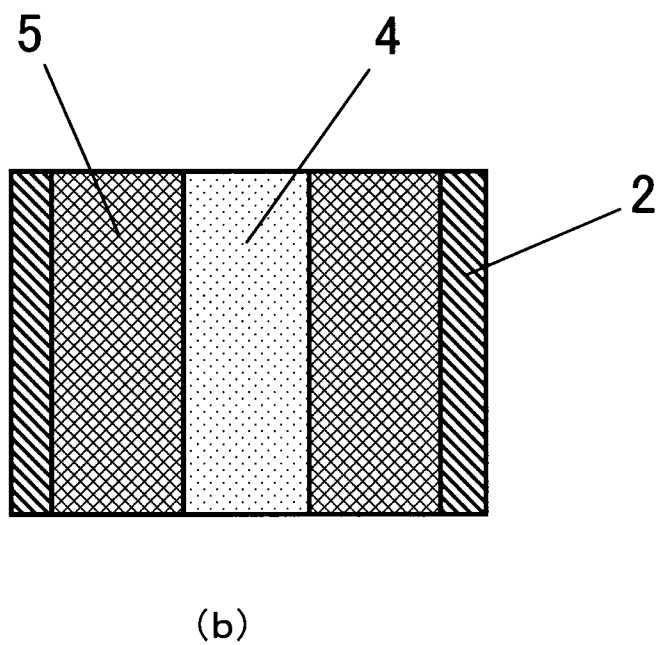
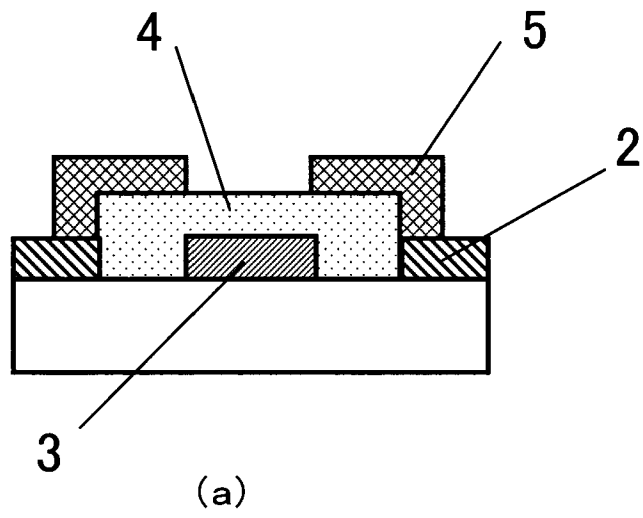


(a)

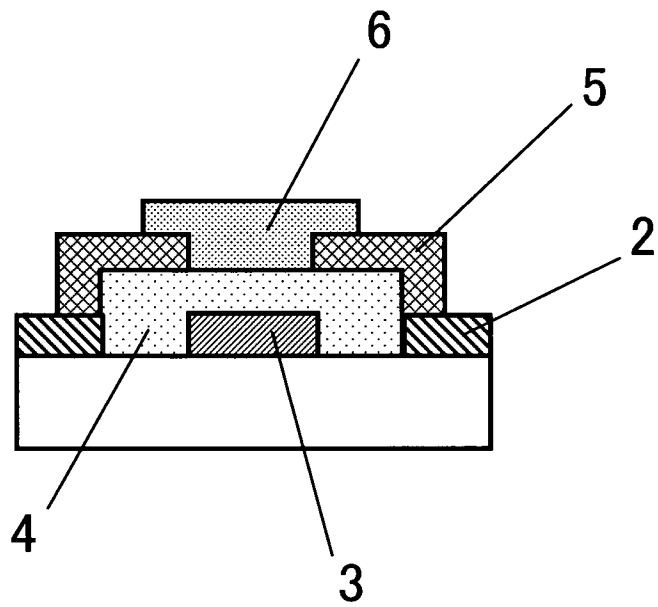


(b)

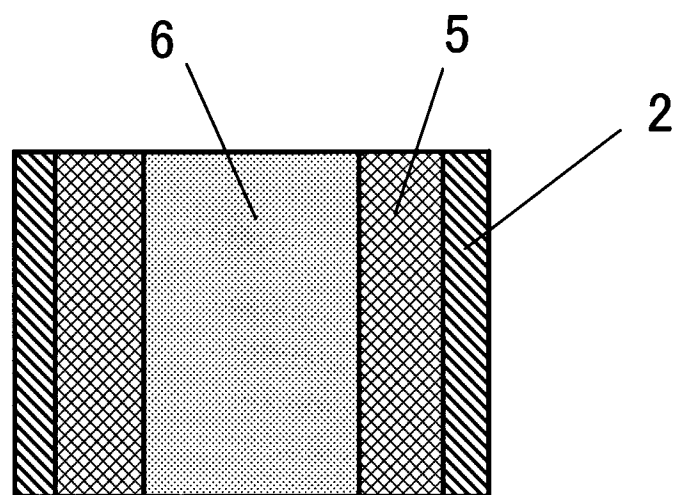
[図5]



[図6]



(a)



(b)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/050294

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/336(2006.01)i, H01L21/28(2006.01)i, H01L21/288(2006.01)i,
H01L21/3205(2006.01)i, H01L21/768(2006.01)i, H01L23/52(2006.01)i,
H01L29/417(2006.01)i, H01L29/786(2006.01)i, H01L51/05(2006.01)i,
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/336, H01L21/28, H01L21/288, H01L21/3205, H01L21/768, H01L23/52,
H01L29/417, H01L29/786, H01L51/05, H01L51/40

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2010-251574 A (Sony Corp.), 04 November 2010 (04.11.2010), all pages; all drawings & US 2010/0264410 A1 & CN 101867017 A & KR 10-2010-0115302 A	1 1-3
X Y	JP 2009-283862 A (Hitachi, Ltd.), 03 December 2009 (03.12.2009), all pages; all drawings (Family: none)	1 1-3

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
26 March, 2012 (26.03.12)

Date of mailing of the international search report
03 April, 2012 (03.04.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/050294

Continuation of A. CLASSIFICATION OF SUBJECT MATTER

(International Patent Classification (IPC))

H01L51/40(2006.01) i

(According to International Patent Classification (IPC) or to both national classification and IPC)

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L21/336(2006.01)i, H01L21/28(2006.01)i, H01L21/288(2006.01)i, H01L21/3205(2006.01)i,
H01L21/768(2006.01)i, H01L23/52(2006.01)i, H01L29/417(2006.01)i, H01L29/786(2006.01)i,
H01L51/05(2006.01)i, H01L51/40(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L21/336, H01L21/28, H01L21/288, H01L21/3205, H01L21/768, H01L23/52, H01L29/417, H01L29/786,
H01L51/05, H01L51/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2010-251574 A (ソニー株式会社) 2010.11.04, 全頁全図 & US 2010/0264410 A1 & CN 101867017 A & KR 10-2010-0115302 A	1 1 - 3
X Y	JP 2009-283862 A (株式会社日立製作所) 2009.12.03, 全頁全図 (フ ァミリーなし)	1 1 - 3

☐ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 6 . 0 3 . 2 0 1 2

国際調査報告の発送日

0 3 . 0 4 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

田代 吉成

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 9 8

4 L

9 4 4 8