(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 699 15 243 T2** 2004.10.14

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 1 018 686 B1**
(21) Deutsches Aktenzeichen: **699 15 243.7**
(96) Europäisches Aktenzeichen: **99 126 061.3**
(96) Europäischer Anmeldetag: **28.12.1999**
(97) Erstveröffentlichung durch das EPA: **12.07.2000**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **03.03.2004**
(47) Veröffentlichungstag im Patentblatt: **14.10.2004**

(51) Int Cl.[7]: **G06F 13/12**
G06F 3/06

(30) Unionspriorität:
166899 **07.01.1999** **JP**

(84) Benannte Vertragsstaaten:
DE, FR, GB

(73) Patentinhaber:
Hitachi, Ltd., Tokio/Tokyo, JP

(74) Vertreter:
Strehl, Schübel-Hopf & Partner, 80538 München

(72) Erfinder:
Fujimoto, Kazuhisa, Chiyoda-ku, Tokyo 100-8220, JP; Tanaka, Atsushi, Chiyoda-ku, Tokyo 100-8220, JP; Fujibayashi, Akira, Chiyoda-ku, Tokyo 100-8220, JP

(54) Bezeichnung: **Speicherplattenanordnung-Steuerungsvorrichtung**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

HINTERGRUND DER ERFINDUNG

Gebiet der Erfindung

[0001] Die Erfindung betrifft Steuerungsvorrichtungen von Diskarray-Vorrichtungen zum Speichern von Daten in mehreren Magnetplatten-Laufwerken.

Beschreibung der einschlägigen Technik

[0002] Angesichts der Tatsache, dass das Eingabe/Ausgabe(I/O)-Funktionsvermögen oder der Durchsatz eines Speicherplatten-Subsystems (nachfolgend als "Subsystem" bezeichnet) um drei bis vier Größenordnungen kleiner als der I/O-Durchsatz von Hauptspeichern von Computern mit Halbleiterspeichern als Speichermedien ist, erfolgten in der Vergangenheit Versuche, diesen Unterschied zu verkleinern, d. h. den I/O-Durchsatz des Subsystems zu verbessern. Eine bekannte Vorgehensweise zum Verbessern des I/O-Durchsatzes eines Subsystems besteht in der Verwendung eines als "Diskarray" bezeichneten Systems, das dazu dient, das Subsystem aus mehreren Magnetplatten-Laufwerken wie Laufwerken für feste oder "harte" Speicherplatten (HDD = hard disk drive) aufzubauen, mit Anpassbarkeit an die Verwendung beim Speichern von Daten in derartigen mehreren HDDs.

[0003] Ein derartiges Datenspeichersystem mit mehreren Ebenen und dynamischer Abbildung ist im US-Patent Nr. 5,155,835 offenbart.

[0004] Die **Fig.** 2 zeigt eine Anordnung eines Diskarrays aus dem Stand der Technik. Dieses verfügt über mehrere Kanalschnittstellen(IF)einheiten **411** zum Ausführen einer Datenübertragung zwischen einem Großrechner **50** und einer Diskarray-Steuerung **2**, mehrere Disk-IF-Einheiten **414** zum Ausführen einer Datenübertragung zwischen HDDs **20** und der Diskarray-Steuerungseinheit **2**, eine Cachespeichereinheit **14** zum Zwischenspeichern von Daten der HDDs **20** und eine gemeinsame Speichereinheit **15** zum Speichern von Steuerinformation hinsichtlich der Diskarray-Steuerung **2** (z. B. Information betreffend die Datenübertragungssteuerung zwischen der Kanal-und der Disk-IF-Einheit **411**, **414** und der Cachespeichereinheit **14**), wobei die Cachespeichereinheit **14** und die gemeinsame Speichereinheit **15** so ausgebildet sind, dass auf sie von allen Kanal-IF-Einheiten **411** und Disk-IF-Einheiten **414** zugegriffen werden kann. Bei diesem Diskarray sind die Kanal-IF-Einheiten **411** und die Disk-IF-Einheiten **414** auf eineindeutige Basis mit der gemeinsamen Speichereinheit **15** verbunden; in ähnlicher Weise sind die Kanal-IF-Einheiten **411** und die Disk-IF-Einheiten **414** auf eineindeutige Weise mit der Cachespeichereinheit **14** verbunden. Diese Verbindungsform wird als Sternverbindung bezeichnet.

[0005] Die Kanal-IF-Einheit **411** verfügt über eine Schnittstelle zur Verbindung mit dem Großrechner **50** und auch einen Mikroprozessor (nicht dargestellt) zum Steuern der Eingabe/Ausgabe hinsichtlich des Großrechners **50**. Die Disk-IF-Einheit **414** verfügt über eine Schnittstelle für Verbindung mit den HDDs **20** und einen Mikroprozessor (nicht dargestellt) zum Steuern der Eingabe/Ausgabe in Bezug auf die HDDs **20**. Die Disk-IF-Einheit **414** führt auch RAID-Funktionen aus.

[0006] Die **Fig.** 3 zeigt eine Konfiguration eines anderen Diskarrays aus dem Stand der Technik. Es verfügt über mehrere Kanal-IF-Einheiten **411** zum Ausführen einer Datenübertragung zwischen einem Großrechner **50** und einer Diskarray-Steuerung **3**, mehrere Disk-IF-Einheiten **414** zum Ausführen einer Datenübertragung zwischen HDDs **20** und der Diskarray-Steuerung **3**, eine Cachespeichereinheit **14** zum Zwischenspeichern von Daten der HDDs **20** sowie eine gemeinsame Speichereinheit **15** zum Speichern von Steuerungsinformation betreffend die Diskarray-Steuerung **3** (z. B. Inforamation betreffend die Datenübertragungssteuerung zwischen den Kanal- und Disk-IF-Einheiten **411**, **414** und der Cachespeichereinheit **14**), wobei jede der Kanal-IF-Einheiten **411** und der Disk-IF-Einheiten **414** durch einen gemeinsamen Bus **130** mit der gemeinsamen Speichereinheit **15** verbunden ist, wohingegen jede Kanal- und Disk-IF-Einheit **411**, **414** durch einen gemeinsamen Bus **131** mit der Cachespeichereinheit verbunden ist. Eine derartige Verbindungsform wird als Verbindung mit gemeinsamem Bus bezeichnet.

ZUSAMMENFASSUNG DER ERFINDUNG

[0007] Um die Architektur eines Diskarrays skalierbar zu machen, muss die Anzahl von Disk-IF-Einheiten entsprechend der Kapazität der mit einer Disksteuerung verbundenen Disk (Anzahl der logischen Volumes) erhöht werden. Außerdem muss die Anzahl der Kanal-IF-Einheiten in der betreffenden Diskarray-Steuerung entsprechend der erforderlichen Anzahl von Kanälen, wie sie mit dem Hostcomputer verbunden sind, erhöht werden.

[0008] Bei einer Diskarray-Steuerung unter Verwendung der Verbindung mit gemeinsamem Bus macht jedoch ein Erhöhen der Anzahl von Kanal-IF-Einheiten und Disk-IF-Einheiten auf solche Weise den Datenübertragungsdurchsatz im Zugriffsweg zwischen jeder der Kanal-IF-Einheiten und/oder der Disk-IF-Einheiten und einer Cachespeichereinheit oder einer gemeinsamen Speichereinheit unmöglich. Dies, da der gemeinsame Bus einen Flaschenhals bildet, wenn es darum geht, den Durchsatz über den Zugriffsweg skalierbar zu machen.

[0009] Ferner kann, wenn ein Mikroprozessor mit hoher Leistungsfähigkeit für jede dieser Kanal-IF-Einheiten und/oder Disk-IF-Einheiten verwendet wird, die Übertragungskapazität des gemeinsamen Busses nicht mit der Leistungsfähigkeit des Prozessors Schritt halten, da der gemeinsame Bus kaum dem Hochgeschwindigkeitsbetrieb des Prozessors folgen kann.

[0010] Ferner ist es, wenn in irgendeiner dieser Kanal-IF-Einheiten (oder Disk-IF-Einheiten), wie sie mit dem gemeinsamen Bus verbunden sind, ein Fehler auftritt, schwierig, zu identifizieren, für welche Kanal-IF-Einheit (oder Disk-IF-Einheit) ein Fehler erkannt wurde.

[0011] Dagegen ist es bei einer Diskarray-Steuerung mit Sternverbindungsform möglich, die Leistungsfähigkeit oder den Durchsatz des internen Pfads auf eine Art proportional zur Anzahl der Zugriffswege zu erhöhen, die entweder mit der gemeinsamen Speichereinheit oder der Cachespeichereinheit verbunden sind. Dies ermöglicht es wiederum, den Durchsatz der internen Pfade entsprechend der add-in-Neukonfiguration der Kanal-und der Disk-IF-Einheiten oder alternativ entsprechend der Leistungsfähigkeit der verwendeten Prozessoren zu erhöhen. Außerdem ist es, da die Sternverbindung zwischen den Kanal-IF- und den Disk-IF-Einheiten und der Cachespeichereinheit oder zwischen den Kanal- und den Disk-IF-Einheiten und der gemeinsamen Speichereinheit verwendet wird, einfach, eine Kanal-IF-Einheit (oder eine Disk-IF-Einheit) zu spezifizieren, in der ein Betriebsausfall auftrat.

[0012] Bei der Sternverbindungsform würde ein Erhöhen der Anzahl der eingebauten Kanal-IF-Einheiten oder Disk-IF-Einheiten zu einer Erhöhung der Anzahl der Zugriffswege zwischen den Kanal- und Disk-IF-Einheiten und der Cachespeichereinheit sowie zwischen den Kanal- und Disk-IF-Einheiten und der gemeinsamen Speichereinheit führen. Außerdem besteht die Tendenz, dass der für Diskarray-Steuerungsvorrichtungen geforderte Durchsatz aufgrund der Verwendung von Hochgeschwindigkeitskanälen, wie eines Faserkanals, für Verbindung zwischen Hostcomputern und Diskarray-Steuerungen weiter zunimmt. Um diesem Erfordernis hinsichtlich einer Verbesserung des Durchsatzes zu genügen, sollte es wirkungsvoll sein, die Anzahl der Zugriffswege zwischen den Kanal- und Disk-IF-Einheiten und der Cachespeichereinheit sowie zwischen den Ersteren und der gemeinsamen Speichereinheit zu erhöhen, um dadurch den Durchsatz durch den internen Pfad zu verbessern.

[0013] Jedoch ist die Datenmenge eines einzelnen Datensegments oder einer Dateneinheit, wie dies im Cachespeicher abzuspeichern ist, viel größer als die Datenmenge eines einzelnen Steuerinformationspunkts, wie er im gemeinsamen Speicher gespeichert ist. Ein Beispiel besteht darin, dass bei einer mit einem Großrechner verbundenen Disk-Steuervorrichtung eine einzelne Dateneinheit, wie sie im Cachespeicher gespeichert wird, mehrere Kilobyte (KB) (z. B. 2 KB) beträgt, wohingegen ein im gemeinsamen Speicher abgespeicherter Steuerinformationspunkt mehrere Bytes (z. B. 4 Bytes) beträgt. Ein anderes Beispiel besteht darin, dass bei den mit Hostcomputern mit offenen Architekturen verbundenen Disk-Steuervorrichtungen eine im Cachespeicher abgespeicherte einzelne Dateneinheit mehrere zehn Bytes (z. B. 64 Bytes) beträgt, wohingegen ein im gemeinsamen Speicher abgespeicherter einzelner Steuerinformationspunkt ungefähr mehrere Bytes (z. B. 4 Bytes) hat. Demgemäß ist die Datenmenge, wie sie zwischen den Kanal- und Disk-IF-Einheiten und der Cachespeichereinheit zu übertragen ist, extrem viel größer als die Datenmenge, wie sie zwischen den Kanal- und Disk-IF-Einheiten und der gemeinsamen Speichereinheit übertragen wird. Dies führt zum Erfordernis, dass die Datenbreite eines Zugriffswegs zwischen den Kanal-und Disk-IF-Einheiten und der Cachespeichereinheit weiter als die Datenbreite eines Zugriffswegs zwischen den Kanal-und Disk-IF-Einheiten und der gemeinsamen Speichereinheit gemacht wird. Z. B. ist der Zugriffsweg des Ersteren ein Bus mit einer Breite von 16 Bits, wohingegen der Letztere ein Bus mit einer Breite von 4 Bits ist. Aus diesem Grund würde ein Erhöhen der Leitungsanzahl in Zugriffswegen zwischen den Kanal- und Disk-IF-Einheiten und der Cachespeichereinheit zu einem Mangel der Anzahl von Stiften an mindestens einem LSI der Cachespeichereinheit und einem Mangel der Anzahl an Stiften an einem Verbinder am Cachespeichereinheit-Baustein für Verbindung mit den zugehörigen Zugriffswegen führen.

[0014] Andererseits muss, um die Ansprechzeit von der Diskarray-Steuerung zum Hostcomputer zu verkürzen, die Zugriffszeit auf die im gemeinsamen Speicher abgespeicherte Steuerungsinformation auch so kurz wie möglich sein.

[0015] Ferner stehen nun, einhergehend mit der Verbreitung offener Systeme in den letzten Jahren, Speicher-Subsysteme, die mehrere Plattformen unterstützen, nun weit oben auf der Wunschliste. Daher muss dieselbe Diskarray-Steuerung schnelle Schnittstellen wie Faserkanäle usw. und langsame Schnittstellen für ESCON(Enterprise Systems Connection: ESCON ist ein registriertes Warenzeichen der International Business Machines USA, Corp.)-Kanäle, deren Durchsatz nur einige zehn MB/s beträgt, SCSI(Small Computer Systems Interface)-Kanäle usw. unterstützen. Demgemäß ist es z. B. erforderlich, dass Kanal-IF-Einheiten oder Disk-IF-Einheiten für Faserkanäle mit hohem Durchsatz und Kanal-IF-Einheiten oder Disk-IF-Einheiten für SCSI-Kanäle mit langsamem Durchsatz in derselben Diskarray-Steue-

rung untergebracht sind und gleichzeitig arbeiten. Zu diesem Zweck muss es effizient sein, einen Zugriff zwischen jeder der Kanal-IF-Einheiten und/oder der Disk-IF-Einheiten, die mit verschiedenen Schnittstellentypen versehen sind, und einem Cachespeicher einen Zugriff auszuführen.

[0016] Unter diesen Umständen ist es eine Aufgabe der Erfindung, eine Diskarray-Steuerung zu schaffen, die die obigen Probleme lösen kann, es ermöglicht, jeden Zugriffsweg zwischen jeder der Kanal-IF-Einheiten und/oder der Disk-IF-Einheiten und einem Cachespeicher effizient zu nutzen, und die dafür sorgt, dass die Speichereinheit bei der Datenübertragung einen hohen Durchsatz zeigen kann.

[0017] Um die obige Aufgabe zu lösen, weist die erfindungsgemäße Diskarray-Steuerung Folgendes auf: eine erste Hostinterfacegruppe; eine zweite Hostinterfacegruppe; eine erste Diskinterfacegruppe; eine zweite Diskinterfacegruppe; eine erste Auswahleinheit, die mit der ersten Hostinterfacegruppe und der ersten Diskinterfacegruppe über den ersten Zugriffsweg verbunden ist; eine zweite Auswahleinheit, die mit der zweiten Hostinterfacegruppe und der zweiten Diskinterfacegruppe über den zweiten Zugriffsweg verbunden ist; einen Cachespeicher, der mit der ersten und der zweiten Cachespeichereinheit verbunden ist. In der Diskarray-Steuerung ist die Bandbreite der ersten Zugriffswege gleich groß wie die der zweiten Zugriffswege eingestellt.

[0018] Bei einer Ausführungsform verfügt sowohl die erste als auch die zweite Hostinterfacegruppe vorzugsweise über ein Hostinterface für Kanäle von erstem Typ und ein Hostinterface für Kanäle von zweitem Typ, mit kleinerer Bandbreite als der der Kanäle des ersten Typs. Sowohl die erste als auch die zweite Diskinterfacegruppe sollte vorzugsweise über eine Diskinterface für Kanäle vom ersten Typ und eine Diskinterface für Kanäle vom zweiten Typ, mit kleinerer Bandbreite als der der Kanäle vom ersten Typ, verfügen.

[0019] Die Diskarray-Steuerung einer weiteren Ausführungsform ist mit Folgendem versehen: einer ersten Auswahleinheit, die nur mit Hostinterfaceeinheiten für Kanäle vom ersten Typ und Diskinterfaceeinheiten für Kanäle vom ersten Typ verbunden ist; einer zweiten Auswahleinheit, die mit Hostinterfaceeinheiten für Kanäle, die nicht solche vom ersten Typ sind, und Diskinterfaceeinheiten für Kanäle, die nicht solche vom ersten Typ sind, verbunden ist; und eine Cachespeichereinheit, die mit der ersten und der zweiten Auswahleinheit verbunden ist.

[0020] Die Bandbreite der Kanäle vom ersten Typ sollte vorzugsweise weiter als die der Kanäle von anderem Typ, die nicht solche vom ersten Typ sind, sein. Die Bandbreite des Zugriffswegs für Verbindung zwischen der ersten Auswahleinheit und der Cachespeichereinheit sollte vorzugsweise weiter als die für die Verbindung zwischen der zweiten Auswahleinheit und der Cachespeichereinheit sein.

[0021] Weitere Ausführungsformen und Vorteile sind in den abhängigen Ansprüchen definiert.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

[0022] **Fig.** 1 ist ein Blockdiagramm einer Diskarray-Steuerung gemäß einer Ausführungsform der Erfindung.

[0023] **Fig.** 2 ist ein Blockdiagramm einer Diskarray-Steuerung aus dem Stand der Technik.

[0024] **Fig.** 3 ist ein Blockdiagramm einer anderen Diskarray-Steuerung aus dem Stand der Technik.

[0025] **Fig.** 4 ist ein Blockdiagramm einer CM-Zugriffssteuerung, die in der erfindungsgemäßen Diskarray-Steuerung vorhanden ist.

[0026] **Fig.** 5 ist ein Blockdiagramm einer Auswahleinheit, die in der erfindungsgemäßen Diskarray-Steuerung vorhanden ist.

[0027] **Fig.** 6 ist ein Blockdiagramm einer Cachespeichereinheit, die in der erfindungsgemäßen Diskarray-Steuerung vorhanden ist.

[0028] **Fig.** 7 veranschaulicht eine Prozedur zum Schreiben von Daten in die Cachespeichereinheit.

[0029] **Fig.** 8 ist ein Blockdiagramm einer SM-Zugriffssteuerung in der erfindungsgemäßen Diskarray-Steuerung.

[0030] **Fig.** 9 ist ein Blockdiagramm einer gemeinsamen Speichereinheit in der erfindungsgemäßen Diskarray-Steuerung.

[0031] **Fig.** 10 veranschaulicht eine Prozedur zum Schreiben von Daten in die gemeinsame Speichereinheit.

[0032] **Fig.** 11 ist ein anderes Blockdiagramm der erfindungsgemäßen Diskarray-Steuerung.

[0033] **Fig.** 12 ist noch ein weiteres, anderes Blockdiagramm der erfindungsgemäßen Diskarray-Steuerung.

[0034] **Fig.** 13 ist noch ein weiteres, anderes Blockdiagramm der erfindungsgemäßen Diskarray-Steuerung.

[0035] **Fig.** 14 ist noch ein weiteres, anderes Blockdiagramm der erfindungsgemäßen Diskarray-Steue-

rung.

[0036] **Fig.** 15 ist noch ein weiteres, anderes Blockdiagramm der erfindungsgemäßen Diskarray-Steuerung.

[0037] **Fig.** 16 ist noch ein weiteres, anderes Blockdiagramm der erfindungsgemäßen Diskarray-Steuerung.

[0038] **Fig.** 17 ist noch ein weiteres, anderes Blockdiagramm der erfindungsgemäßen Diskarray-Steuerung.

DETAILLIERTE BESCHREIBUNG DER AUSFÜHRUNGSFORM

[0039] Nachfolgend werden die bevorzugten Ausführungsformen der erfindungsgemäßen Diskarray-Steuerung unter Bezugnahme auf die beigefügten Zeichnungen beschrieben.

[0040] Die **Fig.** 1 ist ein Blockdiagramm der Diskarray-Steuerung gemäß einer Ausführungsform der Erfindung.

[0041] Die Diskarray-Steuerung **1** besteht hauptsächlich aus zwei Kanal-IF-Einheiten **411** zum Verbinden zweier Großrechner **50**; zwei Kanal-IF-Einheiten **413** für FCs (Faserkanäle) zum Verbinden zweier Workstations **51**; zwei Disk-IF-Einheiten **414** für SCSI zum Verbinden von Magnetplatteneinheiten **20**; zwei Disk-IF-Einheiten **415** für FC zum Verbinden der Magnetplatteneinheiten **20**; vier Auswahleinheiten **13**; zwei Cachespeichereinheiten **14**; zwei gemeinsame Speichereinheiten **15**; Zugriffswegen 0: **135**; Zugriffswegen 1: **136** und Zugriffswegen 2: **137**. Bei dieser Ausführungsform ist davon ausgegangen, dass die Zugriffswege 0: **135** und die Zugriffswege 1: **136** alle dieselbe Bandbreite pro Leitung (z. B. 200 MB/s) aufweisen. Nachfolgend werden sowohl der Großrechner **50** als auch die Workstation **51** der Zweckdienlichkeit der Beschreibung halber als Hostcomputer bezeichnet.

[0042] Jede der Kanal-IF-Einheiten für den Großrechner **411** und der Kanal-IF-Einheiten für die FC **413** besteht aus zwei IF(Host-IF)-Einheiten für zwei Hostcomputer; zwei Mikroprozessoren **101** zum Steuern der Eingabe/Ausgabe in/aus diesen zwei Hostcomputern; eine Zugriffssteuerung (CM-Zugriffssteuerung) **104** zum Steuern des Zugriffs auf die Cachespeichereinheit **14**; und eine Zugriffssteuerung (SM-Zugriffssteuerung) **105** zum Steuern des Zugriffs auf die gemeinsame Speichereinheit **15**. Die Kanal-IF-Einheit für den Großrechner **411** und die Kanal-IF-Einheit **413** für den FC werden dazu verwendet, Daten zwischen dem Hostcomputer **50** und dem Cachespeicher **14** sowie zwischen dem Mikroprozessor **101** und der gemeinsamen Speichereinheit **15** zu übertragen. Sowohl der Mikroprozessor **101** als auch jede Host-IF-Einheit **102** sind über einen internen Bus **106** miteinander verbunden. Die CM-Zugriffssteuerung **104** und die SM-Zugriffssteuerung **105** sind jeweils mit zwei Host-IF-Einheiten **102** verbunden.

[0043] Jede der Disk-IF-Einheiten **414** für SCSI und der Disk-IF-Einheiten **415** für FC besteht aus zwei IF(Laufwerk-IF)-Einheiten **103**, die mit Magnetplatteneinheiten **20** verbunden sind; zwei Mikroprozessoren **101** zum Steuern der Eingabe/Ausgabe in/aus den Magnetplatteneinheiten **20**; einer Zugriffssteuerung (CM-Zugriffssteuerung) **104** zum Steuern des Zugriffs auf die Cachespeichereinheit **14**; einer Zugriffssteuerung (SM-Steuerung) **105** zum Steuern des Zugriffs auf die gemeinsame Speichereinheit **15**. Jede der Disk-IF-Einheiten **414** für SCSI und der Disk-IF-Einheiten **415** für FC wird dazu verwendet, Daten zwischen jeder Magnetplatteneinheit **20** und dem Cachespeichereinheit **14** sowie zwischen jedem Mikroprozessor **101** und der gemeinsamen Speichereinheit **15** zu übertragen. Der Mikroprozessor **101** und die Laufwerk-IF-Einheit **103** sind über einen internen Bus **106** miteinander verbunden. Die CM-Zugriffssteuerung **104** und die SM-Zugriffssteuerung **105** sind jeweils mit den zwei Laufwerk-IF-Einheiten **103** verbunden. Jede Disk-IF-Einheit führt auch die RAID-Funktionen aus.

[0044] Die Cachespeichereinheit **14** verfügt über eine Cachespeicher(CM)-Steuerung 105 und ein Speichermodul **106**, und sie speichert Daten, wie sie in jeder Magnetplatteneinheit **20** aufzuzeichnen sind. Außerdem verfügt die gemeinsame Speichereinheit **15** über eine Steuerung **115** für den gemeinsamen Speicher (SM) und ein Speichermodul **106**, und sie speichert Steuerdaten.

[0045] Als Nächstes wird eines der Merkmale dieser Ausführungsform beschrieben. Das Merkmal ist eine Verbindungsform, wie sie zwischen jeder der Kanal-IF-Einheiten für den Großrechner **411**, den Kanal-IF-Einheiten **413** für FC, den Disk-IF-Einheiten **414** für SCSI, den Disk-IF-Einheiten **415** für FC und der Cachespeichereinheit **14** und/oder der gemeinsamen Speichereinheit **15** angewandt wird.

[0046] Mit jeder CM-Zugriffssteuerung **104** in jeder der Kanal-IF-Einheiten für den Großrechner **411**, der Kanal-IF-Einheiten **413** für FC, den Disk-IF-Einheiten **414** für SCSI und den Disk-IF-Einheiten **415** für FC sind zwei Zugriffswege 0: **135** verbunden. Diese zwei Zugriffswege 0: **135** sind auch mit Dual-Auswahleinheiten **13** verbunden. Eine dieser Dual-Auswahleinheiten ist mit vier Zugriffswegen 0: **135** von einer Kanal-IF-Einheit zum Großrechner **411**, von einer Kanal-IF-Einheit **413** für FC, von einer Disk-IF-Einheit **414** für SCSI und von einer Disk-IF-Einheit **415** für FC verbunden. Die andere Auswahleinheit **13** ist mit

zwei Zugriffswegen 1: **136** verbunden. Diese zwei Zugriffswege 1: **136** sind mit der CM-Steuerung **107** in jeder der Dual-Cachespeichereinheiten **14** verbunden. Demgemäß ist die CM-Steuerung **107** mit vier Zugriffswegen 1: **136** von den vier Auswahleinheiten **13** verbunden.

[0047] Jede Auswahleinheit **13** ist mit einer Funktion zum Auswählen von nur zwei Zugriffsanforderungen versehen, wenn die Anzahl der Zugriffsanforderungen von den Kanal-IF-Einheiten **411** für den Großrechner, den Kanal-IF-Einheiten **413** für FC, den Disk-IF-Einheiten **414** für SCSI, den Disk-IF-Einheiten **415** für FC, den Kanal-IF-Einheiten **11** oder den Disk-IF-Einheiten **12** größer als zwei ist, was der Anzahl der Zugriffswege 1: **136** zu einer Cachespeichereinheit **14** entspricht.

[0048] Um den Datenübertragungsdurchsatz der Diskarray-Steuerung **1** zu verbessern, ist es wirkungsvoll, die Leistungsfähigkeit des internen Busses dadurch zu verbessern, dass die Anzahl der Zugriffswege für die Verbindung zwischen jeder der Kanal-IF-Einheiten **411** für den Großrechner, der Kanal-IF-Einheiten **413** für FC, der Disk-IF-Einheiten **414** für SCSI und der Disk-IF-Einheiten **415** für FC und der Cachespeichereinheit erhöht wird. Wenn die Anzahl der Zugriffswege erhöht wird, muss jedoch die Datenbreite des Zugriffswegs zwischen jeder der Kanal-IF-Einheiten **411** für den Großrechner, der Kanal-IF-Einheiten **413** für FC, der Disk-IF-Einheiten **414** für SCSI und der Disk-IF-Einheiten **415** für FC und der Cachespeichereinheit erweitert werden, wie es oben beschrieben ist. Ein derartiges Flaschenhalsproblem rührt von den LSI-Stiften der Cachespeichereinheit **14** und dem Verbinder für den LSI-Baustein her. Um bei dieser Ausführungsform dieses Problem zu vermeiden, ist die Anzahl der mit der Cachespeichereinheit **14** ausgehend von einer der Auswahleinheiten **13** aus verbundenen Zugriffswege kleiner beschaffen als derjenigen in Verbindung mit einer Auswahleinheit **13** von den Kanal-IF-Einheiten **411** für den Großrechner, den Kanal-IF-Einheiten **413** für FC, den Disk-IF-Einheiten **414** für SCSI und den Disk-IF-Einheiten **415** für FC, und es ist auch die Gesamtanzahl der Einheiten (Kanal-IF-Einheiten **411** für den Großrechner, Kanal-IF-Einheiten **413**, Disk-IF-Einheiten **414** für SCSI und Disk-IF-Einheiten **415** für FC) kleiner als die der Auswahleinheiten **13** eingestellt, wodurch die Anzahl der mit der Cachespeichereinheit **14** verbundenen Zugriffswege verringert ist.

[0049] Bei dieser Ausführungsform liegt die Auswahleinheit **13** in Dualform vor, und es sind zwei Routen sichergestellt, um von einer Kanal-IF-Einheit **411** für den Großrechner, einer Kanal-IF-Einheit **413** für FC, einer Disk-IF-Einheit **414** für SCSI und einer Disk-IF-Einheit **415** für FC auf den Cachespeichereinheit **14** zuzugreifen, so dass eine der zwei Zugriffsrouten zur Cachespeichereinheit **14** selbst dann gewährleistet ist, wenn in einer derselben ein Betriebsfehler auftritt, wodurch die Fehlerbeständigkeit der Diskarray-Steuerung **1** verbessert ist.

[0050] Andererseits muss, um die Reaktionszeit der Diskarray-Steuerung **1** auf jeden Hostcomputer zu verkürzen, die Zugriffszeit auf die in der gemeinsamen Speichereinheit **15** gespeicherten Steuerdaten minimiert werden. Gerade so wie zwischen der CM-Zugriffssteuerung **104** und der CM-Steuerung **105**, wie sie in der **Fig.** 1 dargestellt sind, würde, wenn die SM-Zugriffssteuerung **105** und die SM-Steuerung **108** über eine Auswahleinheit miteinander verbunden wären, der Overhead bei der Verarbeitung in der Auswahleinheit ein Hindernis hinsichtlich einer Verkürzung der Zugriffszeit darstellen. Außerdem kann, wie oben beschrieben, da die Länge eines in der gemeinsamen Speichereinheit **15** gespeicherten Steuerdatenpunkts beträchtlich kürzer als die eines in der Cachespeichereinheit **14** gespeicherten Datenpunkts ist, die Datenbreite des Zugriffswegs 2: **137** auf nicht mehr als die Hälfte derjenigen des Zugriffswegs 0: **135** verringert werden. Demgemäß führt eine Erhöhung der Anzahl der Zugriffswege zur gemeinsamen Speichereinheit **15** kaum zu einem solchen Problem, dass ein Mangel bei der Anzahl von LSI-Stiften der gemeinsamen Speichersteuerung (in der **Fig.** 2 nicht dargestellt) in der gemeinsamen Speichereinheit entstünde. Daher wird der Zugriffsweg 2: **137** für eine direkte Verbindung zwischen jeder SM-Zugriffssteuerung **114** in jeder der Kanal-IF-Einheiten **411** für den Großrechner, der Kanal-IF-Einheiten **413** für FC, der Disk-IF-Einheiten **414** für SCSI und der Disk-IF-Einheiten **415** für FC und der SM-Steuerung **115** in der gemeinsamen Speichereinheit **15** verwendet.

[0051] Als Nächstes wird der Zugriff von jeder der Kanal-IF-Einheiten **411** für den Großrechner, der Kanal-IF-Einheiten **413** für FC, der Disk-IF-Einheiten **414** für SCSI und der Disk-IF-Einheiten **415** für FC beschrieben.

[0052] Die **Fig.** 4 zeigt eine interne Konfiguration der CM-Zugriffssteuereinheit **104**. Die CM-Zugriffssteuereinheit **104** verfügt über eine Auswahleinrichtung **302**, Paketpuffer **303** zur Zwischenspeicherung einer Adresse und eines Befehls sowie von Daten, eine dem Zugriffsweg 0: **135**, in Verbindung mit den Auswahleinheiten **13**, zugeordnete Pfad-IF **301**, Datenfehler-Prüfeinheiten **300** und eine Datenübertragungs-Steuereinheit **310**. Zwei Ports der Auswahleinrichtung **302** sind durch Datenleitungen **210** mit entweder Host-IFs **102** oder Laufwerk-IFs **103** verbunden. Die anderen zwei Ports der Auswahleinrichtung **302** sind mit dem Pfad-IF **301** verbunden. Der Pfad-IF **301** ist durch Zugriffswege 0: **135** mit den Auswahleinheiten **13** verbunden. Die Datenübertragungs-Steuereinheit **310** ist durch Steuerleitungen 1:

211 entweder mit den Host-IFs **102** oder den Laufwerk-IFs **103** verbunden, und sie ist durch Steuerleitungen 2: **212** mit Datenübertragungs-Steuereinheiten **315** innerhalb der Auswahleinheiten **13** verbunden. Außerdem verfügt die Datenübertragungs-Steuereinheit **310** über einen Prioritätszuteiler **308** zum Ausführen einer Prioritätszuteilung betreffend Zugriffsanforderungen entweder vom Host-IF **102** oder von den Laufwerk-IFs **103**, während ein Umschaltvorgang der Auswahleinrichtung **302** ausgeführt wird.

[0053] Die **Fig.** 5 zeigt eine Innenkonfiguration der Auswahleinheit **13**. Die Auswahleinheit **13** verfügt über acht Pfad-IFs **301**, die dem mit den Kanal-IF-Einheiten **11** und den Disk-IF-Einheiten **12** verbundenen Auswahleinheit 0: **135** zugeordnet sind, vier Pfad-IFs **301**, die den mit den CM-Steuerungen **107** verbundenen Zugriffswege 1: **136** zugeordnet sind, eine Auswahleinrichtung **306** für Verbindung zwischen den beiden, Paketpuffer **303**, Datenfehler-Prüfeinheiten **300**, einen Adressen/Befehls (adr, cmd)-Decodierer **305** zum Decodieren einer Adresse und eines Befehls, wie sie von der mindestens einen CM-Zugriffsateuerung **104** geliefert werden, und eine Datenübertragungs-Steuereinheit **315**. Die Datenübertragungs-Steuereinheit **315** ist durch Steuerleitungen 2: **212** mit den Datenübertragungs-Steuerleitungen **310** innerhalb der CM-Zugriffssteuereinheiten **104** verbunden, und sie ist auch durch Steuerleitungen 3: **213** mit den Datenübertragungs-Steuereinheiten **315** in den CM-Steuerungen **107** verbunden. Die Datenübertragungs-Steuereinheit **315** verfügt über einen Prioritätszuteiler **308** zum Ausführen einer Prioritätszuteilung für Zugriffsanforderungen von acht Zugriffswegen 0: **135**, die durch den (adr, cmd)-Decodierer **305** decodiert wurden, während ein Schaltvorgang der Auswähleinrichtung **306** ausgeführt wird. Die Paketpuffer **303** arbeiten auf solche Weise, dass dann, wenn sich seitens der Zugriffswege 0: **135** und seitens der Zugriffswege 1: **136** eine Differenz der Datenübertragungsrate ergibt, von ihnen eine Pufferung eines Teils oder aller Daten ausgeführt wird, die übertragen werden, um eine derartige Ratendifferenz aufzufangen.

[0054] Der (adr, cmd)-Decodierer 305 verfügt über Puffer zur Speicherung einer Adresse und eines Befehls, eine adr-Extrahiereinheit und eine cmd-Extrahiereinheit (in der Zeichnung nicht dargestellt). Im (adr, cmd)-Decodierer **305** werden Adressen und/oder Befehle in Puffern entsprechend einer Zuweisung zu acht Zugriffswegen 0: **135**, die mit den CM-Zugriffssteuereinheiten **104** auf Einer-pro-Pfad-Basis verbunden sind, gespeichert, d. h., dass ein einzelner derselben einem jeweiligen der vier Zugriffswege 0: **135** zugewiesen ist. In der adr-Extrahiereinheit und der cmd-Extrahiereinheit wird eine CM-Steuerung **107**, auf die zuzugreifen ist, spezifiziert, und es wird auch der Zugriffstyp und die Zugriffsart spezifiziert, und dann erfolgt eine Lieferung an den Prioritätszuteiler **308** innerhalb der Datenübertragungs-Steuereinheit **135**.

[0055] Die **Fig.** 6 zeigt eine Konfiguration des Inneren der Cachespeichereinheit **14**. Die Cachespeichereinheit **14** verfügt über eine CM-Steuerung **105** und ein Speichermodul **106**. Die CM-Steuerung **105** verfügt über vier Pfad-IFs **301**, die den Zugriffswegen 1: **136** in Verbindung mit den Auswahleinheiten **13** zugeordnet sind, eine Auswahleinrichtung **304**, Paketpuffer **303** zur Datenzwischenspeicherung, Datenfehler-Prüfeinheiten **300**, eine Speichersteuereinheit **307** zum Steuern des Zugriffs auf das Speichermodul **106**, einen (adr, cmd)-Decodierer **305** zum Decodieren einer Adresse und eines Befehls, wie sie von der mindestens einen CM-Zugriffssteuereinheit **104** geliefert werden, und eine Datenübertragungs-Steuereinheit **315**. Die Datenübertragungs-Steuereinheit **315** ist durch Steuerleitungen 3: **213** mit den Datenübertragungs-Steuereinheiten **315** innerhalb der Auswahleinheiten **13** verbunden. Die Datenübertragungs-Steuereinheit **315** verwendet ihren Prioritätszuteiler **308** zum Ausführen einer Prioritätszuteilung für Zugriffsanforderungen von vier Zugriffswegen 1: **136**, wie durch den (adr, cmd)-Decodierer **305** decodiert, während ein Schaltvorgang der Auswahleinrichtung **304** ausgeführt wird.

[0056] Der (adr, cmd)-Decodierer **305** verfügt über Puffer, eine adr-Extrahiereinheit und eine cmd-Extrahiereinheit (in der Zeichnung nicht dargestellt). Im (adr, cmd)-Decodierer **305** werden Adressen und/oder Befehle in Puffern gespeichert, die auf eineindeutige Weise vier mit den CM-Steuerungen **105** verbundenen Zugriffswegen 1: **136** zugewiesen sind. In der adr-Extrahiereinheit und der cmd-Extrahiereinheit wird die Adresse eines Speichers, auf den zuzugreifen ist, spezifiziert, und es wird der Zugriffstyp für die Übertragung zur Speichersteuereinheit **307** spezifiziert. Außerdem werden Zugriffsanforderungen von vier Zugriffswegen 1: **136** an den Prioritätszuteiler **308** innerhalb der Datenübertragungs-Steuereinheit **315** geliefert.

[0057] Als Nächstes erfolgt eine Beschreibung zur Prozedur zum Zeitpunkt, wenn Zugriff auf die Cachespeichereinheiten **14** erlangt wird. Im Fall eines Zugriffs auf die mindestens eine Cachespeichereinheit **14** weist der Mikroprozessor **101** entweder die mindestens eine Host-IF **102** oder die mindestens eine Laufwerk-IF **103** an, mit dem Zugriff auf die mindestens eine Cachespeichereinheit **14** zu beginnen.

[0058] Wenn entweder die Host-IF **102** oder die Laufwerk-IF **103** die Anweisung für einen Zugriffsstart empfängt, sendet sie ein Signal, das einen derartigen Zugriffsstart anzeigt, über die mindestens eine Steuerleitung 1: **211** an die mindestens eine Datenübertragungs-Steuereinheit **310** innerhalb der

mindestens einen CM-Zugriffssteuereinheit **104**. Gleichzeitig sendet sie eine Adresse, einen Befehl und Daten (nur beim Schreiben von Daten) über mindestens eine Datenleitung **210**.

[0059] Die CM-Zugriffssteuereinheit **104** speichert die Adresse und den Befehl sowie Daten (nur beim Schreiben von Daten), wie sie über die mindestens eine Datenleitung **210** geliefert werden, im mindestens einen Paketpuffer **303** ab. Die Datenübertragungs-Steuereinheit **310** führt eine Prioritätszuteilung aus, um das Nutzungsrecht für die mindestens eine Pfad-IF **301** zum Schalten der Auswahleinrichtung **302** zu bestimmen.

[0060] Die **Fig.** 7 zeigt einen Ablauf beim Zugriff von der CM-Zugriffssteuereinheit **104** auf die CM-Steuerung **105** im Fall des Schreibens von Daten in die mindestens eine Cachespeichereinheit **14**. Nach Ermittlung des Nutzungsrechts für den Zugriffsweg 0: **135** durch Prioritätszuteilung erzeugt die Datenübertragungs-Steuereinheit **310** innerhalb der CM-Zugriffssteuereinheit **104** ein Signal (REQ), das den Zugriffsstart anzeigt, und sie überträgt es über die Steuerleitungen 2: **212** (in einem Schritt **501**) an die mindestens eine Datenübertragungs-Steuereinheit **315** innerhalb der mindestens einen Auswahleinheit **13**. Anschließend werden eine Adresse und ein Befehl ausgegeben (Schritt **502**).

[0061] Nachdem die Datenübertragungs-Steuereinheit **315** innerhalb der Auswahleinheit **13** das REQ-Signal von der CM-Zugriffssteuereinheit **104** empfangen hat, empfängt sie als Nächstes eine Adresse und einen Befehl, die über den mindestens einen Zugriffsweg 0: **135** geliefert werden, um eine Prioritätszuteilung auf Grundlage einer durch den (adr, cmd)-Decodierer **305** decodierten Zugriffsanforderung auszuführen (Schritt **503**). Wenn die Prioritätszuteilung dazu geführt hat, dass das Zugriffsrecht für Verbindung mit dem mindestens einen Zugriffsweg 1: **136** erlangt wurde, schaltet die Datenübertragungs-Steuereinheit **315** die Auswahleinrichtung **306** (Schritt **504**), während sie gleichzeitig über mindestens eine Steuerleitung 2: **212** ein Signal an die mindestens eine Datenübertragungs-Steuereinheit **310** innerhalb der mindestens einen CM-Zugriffssteuereinheit **104** rücküberträgt, das die Tatsache anzeigt, dass das Verbindungsrecht für den mindestens einen Zugriffsweg 1: **136** erlangt wurde (Schritt **505**). Als Nächstes gibt die Datenübertragungs-Steuereinheit **315** über Steuerleitungen 3: **213** ein Signal (REQ), das den Zugriffsstart anzeigt, an die mindestens eine Datenübertragungs-Steuereinheit **315** innerhalb der mindestens einen CM-Steuerung **107** aus. Anschließend werden eine Adresse und ein Befehl geliefert (Schritt **507**).

[0062] Wenn die CM-Zugriffssteuereinheit **104** das ACK-Signal empfängt, liest sie Daten zur Übertragung an den mindestens einen Zugriffsweg 0: **135** über die Auswahleinrichtung **302** und die mindestens eine Pfad-IF **301** aus dem mindestens einen Paketpuffer **303** aus. Die mindestens eine Auswahleinheit **13** liefert über den mindestens einen Zugriffsweg 0: **135** übertragene Daten über die mindestens eine Pfad-IF **301** und die Auswahleinrichtung **306** an den mindestens einen Zugriffsweg 1: **136** (Schritt **509**).

[0063] Nachdem die Datenzugriffs-Steuereinheit **315** innerhalb der CM-Steuerung **105** das REQ-Signal über die mindestens eine Steuerleitung 3: **213** empfangen hat, empfängt sie als Nächstes eine Adresse und einen Befehl, die über den mindestens einen Zugriffsweg 1: **136** geliefert werden, um eine Prioritätszuteilung auf Grundlage der durch den (adr, cmd)-Decodierer **305** decodierten (im Schritt **508**) Zugriffsanforderung auszuführen, um dadurch die Auswahleinrichtung **304** zu schalten. Die über den mindestens einen Zugriffsweg 1: **136** gelieferten Daten werden im mindestens einen Paketpuffer **303** abgespeichert. Wenn die Prioritätszuteilung zur Erlangung des Rechts auf Zugriff auf das Speichermodul **106** führt, wird die Speichersteuerungsinformation an die Speichersteuereinheit **307** geliefert, um für eine Vorverarbeitung für den Speicherzugriff zu sorgen (Schritt **510**). Als Nächstes werden Daten zum Einschreiben in das Speichermodul **106** über die Auswahleinrichtung **304** aus dem mindestens einen Paketpuffer **303** gelesen (Schritt **511**).

[0064] Nachdem der Zugriff auf das Speichermodul **106** abgeschlossen wurde, wird eine Nachverarbeitung eines solchen Speicherzugriffs ausgeführt, und die Datenzugriffs-Steuereinheit **315** soll einen Status (STATUS) erzeugen, der eine Zugriffssituation anzeigt (Schritt **512**). Als Nächstes wird der Status über die mindestens eine Auswahleinheit **13** an die mindestens eine CM-Zugriffssteuereinheit **104** übertragen (Schritt **513**). Nachdem die mindestens eine Datenzugriffs-Steuereinheit **315** innerhalb der mindestens einen Auswahleinheit **13** den Status empfangen hat, schaltet sie das REQ-Signal an die mindestens eine CM-Steuerung **105** ab (Schritt **514**). Nachdem die mindestens eine Datenzugriffs-Steuereinheit **310** innerhalb der mindestens einen CM-Zugriffssteuereinheit **104** den Status empfangen hat, schaltet sie das REQ-Signal an die mindestens eine Auswahleinheit **13** ab (Schritt **515**). Wenn das Abschalten des REQ-Signals durch die mindestens eine CM-Zugriffasteuereinheit **104** geklärt wurde, schaltet die mindestens eine Datenzugriffs-Steuereinheit **315** innerhalb der mindestens einen Auswahleinheit **13** das an die mindestens eine CM-Zugriffssteuereinheit **104** gelieferte ACK-Signal ab (Schritt **516**).

[0065] Nachdem die Datenzugriffs-Steuereinheit **310** innerhalb der CM-Zugriffssteuereinheit **104** den Status empfangen hat, informiert sie entweder die Host-IFs **102** oder die Laufwerk-IFs **103** über die min-

destens eine Steuerleitung 1: **211** über die Beendigung des Zugriffs auf die mindestens eine Cachespeichereinheit **14**.

[0066] Der Ablauf beim Zugriff von der mindestens einen CM-Zugriffssteuereinheit **104** auf die mindestens eine CM-Steuerung **105** im Fall des Auslesens von Daten aus der mindestens einen Cachespeichereinheit **14** ist derselbe wie der im Fall des Schreibens von Daten, insoweit es um die Schritte **501** bis **508** und die auf den Schritt **512** folgenden Schritte geht.

[0067] Hierbei gelangt die CM-Zugriffssteuereinheit **104**, nachdem sie im Schritt **505** das ACK-Signal empfangen hat, in den Datenempfangs-Wartezustand.

[0068] Wenn die CM-Steuerung **105** im Schritt **508** das Speicherzugriffsrecht erlangt hat, liest sie Daten zur Übertragung an den mindestens einen Zugriffsweg 1: **136** über die mindestens eine Auswahleinrichtung **304** und die mindestens eine Pfad-IF **301** aus dem Speichermodul **106**.

[0069] Nachdem die mindestens eine Auswahleinheit **13** Daten über den mindestens einen Zugriffsweg 1: **136** empfangen hat, sendet sie Daten über die mindestens eine Pfad-IF **301** und die Auswahleinrichtung **306** an den mindestens einen Zugriffsweg 1: **135**.

[0070] Nachdem die CM-Zugriffssteuereinheit **104** Daten über den mindestens einen Zugriffsweg 0: **135** empfangen hat, sendet sie Daten über die Auswahleinrichtung **302** und die Datenleitung **210** entweder an die Host-IFs **102** oder die Laufwerk-IFs **103**.

[0071] Als Nächstes wird der Zugriff von jeder der Kanal-IF-Einheiten **411** für den Großrechner, der Kanal-IF-Einheiten **413** für FC, der Disk-IF-Einheiten **414** für SCSI und der Disk-IF-Einheiten **415** für FC und der SM-Steuerung **115** auf die gemeinsame Speichereinheit **15** beschrieben.

[0072] Die **Fig.** 8 zeigt eine Konfiguration innerhalb der SM-Zugriffssteuereinheit **114**. Die SM-Zugriffssteuereinheit **114** verfügt über eine Auswahleinrichtung **302**, Paketpuffer **303** zum Zwischenspeichern einer Adresse und eines Befehls gemeinsam mit Daten, eine Pfad-IF **301**, die Zugriffswegen 2: **137** zugeordnet ist, die mit den SM-Steuerungen **115** verbunden sind, Datenfehler-Prüfeinheiten **300** und eine Datenzugriffs-Steuereinheit **310**. Zwei Ports der Auswahleinrichtung **302** sind durch Datenleitungen **220** mit den Mikroprozessoren **101** verbunden. Die zwei anderen Ports der Auswahleinrichtung **302** sind mit der Pfad-IF **301** verbunden. Die Pfad-IF **301** ist durch Zugriffswege 2: **137** mit den SM-Steuerungen **115** verbunden. Die Datenzugriffs-Steuereinheit **310** ist durch Steuerleitungen 5: **221** mit den Mikroprozessoren **101** verbunden, und sie ist auch durch Steuerleitungen 6: **222** mit den Datenzugriffs-Steuereinheiten **315** innerhalb der SM-Steuerungen **115** verbunden. Die Datenzugriffs-Steuereinheit **310** verwendet ihren Prioritätszuteiler **308** dazu, eine Prioritätszuteilung von Zugriffsanforderungen von den Mikroprozessoren **101** zum Schalten der Auswahleinrichtung **302** auszuführen.

[0073] Die **Fig.** 9 zeigt eine Anordnung innerhalb der gemeinsamen Speichereinheit **15**. Die gemeinsame Speichereinheit **15** verfügt über eine SM-Steuerung **115** und ein Speichermodul **106**. Die SM-Steuerung **115** verfügt über acht Pfad-IFs **301**, die den mit den SM-Zugriffssteuereinheiten **114** verbundenen Zugriffswegen 2: **137** zugeordnet sind, eine Auswahleinrichtung **309**, Paketpuffer **303** zum Zwischenspeichern von Daten, Datenfehler-Prüfeinheiten **300**, eine Speichersteuereinheit **307** zum Steuern des Zugriffs auf das Speichermodul **106**, einen (adr, cmd)-Decodierer **305** zum Decodieren von Adressen und Befehlen, wie sie von der mindestens einen SM-Zugriffssteuereinheit **114** geliefert werden, und eine Datenzugriffs-Steuereinheit **315**. Die Datenzugriffs-Steuereinheit **315** ist durch Steuerleitungen 6: **222** mit den Datenzugriffs-Steuereinheiten **310** innerhalb der SM-Zugriffssteuereinheiten **114** verbunden. Die Datenzugriffs-Steuereinheit **315** führt unter Verwendung ihres Prioritätszuteilens **308** eine Prioritätszuteilung von Zugriffsanforderungen von acht Zugriffswegen 2: **137** aus, die durch den (adr, cmd)-Decodierer **305** decodiert wurden, um die Auswahleinrichtung **309** zu schalten.

[0074] Der (adr, cmd)-Decodierer **305** verfügt über Puffer, eine adr-Extrahiereinheit und eine cmd-Extrahiereinheit (nicht dargestellt). Im (adr, cmd)-Decodierer **305** werden Adressen und Befehle in bestimmten Puffern abgespeichert, die jeweils auf eineindeutige Weise acht Zugriffswegen 2: **137** zugewiesen sind, die mit der SM-Steuerung **115** verbunden sind. In der adr-Extrahiereinheit und der cmd-Extrahiereinheit wird die Adresse eines Speichers, auf den zuzugreifen ist, gemeinsam mit dem Zugriffstyp zur Übertragung zur Speichersteuereinheit **307** spezifiziert. Außerdem liefert sie Zugriffsanforderungen von acht Zugriffswegen 2: **137** an den Prioritätszuteiler **308** innerhalb der Datenzugriffs-Steuereinheit **315**.

[0075] Als Nächstes wird eine Prozedur zum Zeitpunkt des Erlangens von Zugriff auf die gemeinsamen Speichereinheiten **15** beschrieben. Wenn Zugriff auf die gemeinsamen Speichereinheiten **15** erlangt wird, liefert der Mikroprozessor **101** ein Signal, das den Zugriffsstart repräsentiert, über die Steuerleitungen 5: **221** an die mindestens eine Datenzugriffs-Steuereinheit **310** innerhalb der mindestens einen SM-Zugriffssteuereinheit **114**. Gleichzeitig liefert er Adressen und Befehle gemeinsam mit Daten (nur

beim Schreiben von Daten) über Datenleitungen **220**.

[0076] Die SM-Zugriffssteuereinheit **114** speichert die Adressen und Befehle und die Daten (nur beim Schreiben von Daten), wie sie über die Datenleitungen **220** geliefert werden, in den mindestens einen Paketpuffer **303** ein. Die Datenzugriffs-Steuereinheit **310** führt eine Prioritätszuteilung aus, um das Nutzungsrecht für die Pfad-IFs **301** zum Schalten der Auswahleinrichtung **302** zu bestimmen.

[0077] Die **Fig.** 10 zeigt einen Ablauf für den Zugriff von der SM-Zugriffssteuereinheit **114** auf die SM-Steuerung **115** im Fall des Schreibens von Daten in die mindestens eine gemeinsame Speichereinheit **15**. Nach dem Ermitteln des Nutzungsrechts für die Zugriffswege 2: **137** durch eine derartige Prioritätszuteilung gibt die Datenzugriffs-Steuereinheit **310** innerhalb der SM-Zugriffssteuereinheit **114** über Steuerleitungen 6: **222** ein Signal (REQ), das den Zugriffsstart anzeigt, an die SM-Steuerung **115** aus. Dann werden Adresse und Befehle kontinuierlich gemeinsam mit Daten geliefert (Schritt **602**).

[0078] Nachdem die Datenzugriffs-Steuereinheit **315** innerhalb der SM-Steuerung **115** über die Steuerleitung 6: **222** das Signal REQ empfangen hat, empfängt sie als Nächstes Adressen und Befehle sowie Daten, wie sie über die Zugriffswege 2: **137** geliefert werden. Der (adr, cmd)-Decodierer **305** decodiert die Adresse und den Befehl; es wird eine Prioritätszuteilung auf Grundlage einer Zugriffsanforderung (Schritt **603**) zum Schalten der Auswahleinrichtung **309** ausgeführt. Daten sollen im mindestens einen Paketpuffer **303** abgespeichert werden. Wenn die Prioritätszuteilung zur Erlangung des Zugriffsrechts auf das Speichermodul **109** führt, wird Speichersteuerungsinformation an die Speichersteuereinheit **307** geliefert, um dadurch die Vorverarbeitung für einen Speicherzugriff auszuführen (Schritt **604**). Als Nächstes werden Daten aus dem mindestens einen Paketpuffer **303** für ein Einschreiben in das Speichermodul **109** über die Auswahleinrichtung **309** ausgelesen (Schritt **605**).

[0079] Nachdem der Versuch abgeschlossen wurde, Zugriff auf das Speichermodul **106** zu erlangen, wird eine Nachverarbeitung des Speicherzugriffs ausgeführt, um dadurch in der Datenzugriffs-Steuereinheit **315** einen Status (STATUS) zu erzeugen, der die Zugriffssituation anzeigt (Schritt **606**). Als Nächstes werde der Status an die SM-Zugriffssteuereinheit **114** geliefert (Schritt **607**). Nachdem die Datenzugriffs-Steuereinheit **310** innerhalb der SM-Zugriffssteuereinheit **114** den Status empfangen hat, schaltet sie das an die SM-Steuerung **115** gelieferte Signal REQ ab (Schritt **608**).

[0080] Nachdem die Datenzugriffs-Steuereinheit **310** innerhalb der SM-Zugriffssteuereinheit **114** den Status empfangen hat, informiert den Mikroprozessor **101** über Steuerleitungen 5: **221** über den Abschluss des Zugriffs auf die gemeinsamen Speichereinheiten **15**.

[0081] Der Ablauf des Zugriffs von der SM-Zugriffssteuereinheit **114** auf die SM-Steuerung **115** im Fall des Lesens von Daten aus der mindestens einen gemeinsamen Speichereinheit **15** ist derselbe wie im Fall des Schreibens von Daten hinsichtlich der Schritte **601** und **604** und des Schritts **606** und der darauffolgenden Schritte. Nachdem die Vorverarbeitung für den Speicherzugriff im Schritt **604** ausgeführt wurde, liest die SM-Steuerung **115** Daten zur Übertragung an die Zugriffswege 2: **137** über die Auswahleinrichtung **309** und die mindestens eine Pfad-IF **301** aus dem Speichermodul **106** aus.

[0082] Wenn die SM-Zugriffssteuereinheit **114** Daten über die Zugriffswege 2: **137** empfängt, liefert sie die Daten über die Auswahleinrichtung **302** und Datenleitungen **220** an die Mikroprozessoren **101**.

[0083] Als Nächstes werden andere Merkmale dieser Ausführungsform beschrieben.

[0084] Wenn die Bandbreite zwischen den Auswahleinheiten **13** variiert, führt dies zu einem Problem dahingehend, dass der Datenübertragungsdurchsatz jeder der Kanal-IF-Einheiten **411** für den Großrechner, der Kanal-IF-Einheiten **413** für FC, der Disk-IF-Einheiten **414** für SCSI oder der Disk-IF-Einheiten **415** für FC, die mit einer Auswahleinheit niedriger Bandbreite verbunden sind, stärker beeinträchtigt ist als derjenige jeder solcher Einheiten **411**, **413**, **414** oder **415**, die mit einer Auswahleinheit großer Bandbreite verbunden sind. In diesem Fall wird zwischen den zwei Kanal-IF-Einheiten **411** für den Großrechner, zwischen den zwei Kanal-IF-Einheiten **413** für FC, zwischen den zwei Disk-IF-Einheiten **414** für SCSI und zwischen den zwei Disk-IF-Einheiten **415** für FC eine Differenz der Leistungsfähigkeit erzeugt, wodurch die Leistungsfähigkeit der Datenübertragung innerhalb der gesamten Diskarray-Steuerung **1** ihr Gleichgewicht verliert.

[0085] Um bei dieser Ausführungsform ein derartiges Problem zu vermeiden, wird die Bandbreite zwischen den Auswahleinheiten **13** beinahe gleich gemacht. Genauer gesagt, wird ein Zugriffsweg 0: **135** dazu verwendet, jede Auswahleinheit **13**, jede der Kanal-IF-Einheiten **411** für den Großrechner, der Kanal-IF-Einheiten **413** für FC, der Disk-IF-Einheiten **414** für SCSI und der Disk-IF-Einheiten **415** für FC anzuschließen, und es werden zwei Zugriffswege 1: **136** dazu verwendet, jede dieser Einheiten mit der Cachespeichereinheit **14** zu verbinden. Anders gesagt, ist diese Ausführungsform dadurch gekennzeichnet, dass die Kombination aus dem Typ und der Anzahl von Kanal-IF-Einheiten dieselbe wie die Kom-

bination aus dem Typ und der Zahl der Disk-IF-Einheiten ist. Der Typ von Kanal-IF-Einheiten bedeutet einen Typ, der durch den Typ der Schnittstelle mit dem Hostcomputer gekennzeichnet ist, und bei dieser Ausführungsform werden zwei Typen (Kanal-IF-Einheiten **411** für den Großrechner und Kanal-IF-Einheiten **413** für FC) verwendet, und ein Typ von Disk-IF-Einheiten bedeutet einen Typ, der durch den Typ der Schnittstelle mit der Magnetplatteneinheit gekennzeichnet ist, und bei dieser Ausführungsform werden zwei Typen von Disk-IF-Einheiten (Disk-IF-Einheiten **414** für SCSI und Disk-IF-Einheiten **415** für FC) verwendet. Bei dieser Ausführungsform wird auch davon ausgegangen, dass die Bandbreite pro Leitung unter den Zugriffswegen 0: **135** und den Zugriffswegen 1: **136** völlig dieselbe ist (z. B. 200 MB/s.). Demgemäß kann die Bandbreite unter den Auswahleinheiten **13** gleich gemacht werden. Außerdem ermöglicht es die gemäß dieser Ausführungsform aufgebaute Diskarray-Steuerung, die Bandbreite unter den Auswahleinheiten **13** gleich zu machen, wenn z. B. die Bandbreite unter den Zugriffswegen 0: **135** verschieden eingestellt wird, nachdem die Bandbreite des mit den Kanal-IF-Einheiten **411** für den Großrechner verbundenen Zugriffswegs 0: **135** auf 100 MB/s eingestellt wurde und die Bandbreite des mit jeder Kanal-IF-Einheit **413** für FC verbundenen Zugriffswegs 0: **135** auf 200 MB/s eingestellt wurde. So ist es möglich, die Leistungsfähigkeit zwischen Kanal-IF-Einheiten desselben Typs oder zwischen Disk-IF-Einheiten desselben Typs zu vereinheitlichen.

[0086] Gemäß dieser Ausführungsform ist, wenn die Zugriffshäufigkeit von jedem Hostcomputer beinahe dieselbe ist, auch die Zugriffshäufigkeit auf jede Auswahleinheit **13** beinahe dieselbe. Anders gesagt, stimmt die Nutzungsrate jeder Auswahleinheit **13** beinahe mit der für andere überein. Demgemäß wird im Durchsatz zwischen den zwei Kanal-IF-Einheiten **411** für den Großrechner, zwischen den zwei Kanal-IF-Einheiten **413** für FC, den zwei Disk-IF-Einheiten **414** für SCSI oder den zwei Disk-IF-Einheiten **415** für FC kaum ein Unterschied im Durchsatz erzeugt. Der Datenübertragungsdurchsatz kann so innerhalb der gesamten Diskarray-Steuerung **1** gut ausgeglichen werden, wodurch diese Ausführungsform die Diskarray-Steuerung mit einem hohen Datenübertragungsdurchsatz versehen kann. Hinsichtlich der bei dieser Ausführungsform beschriebenen Typen von Kanal-IF-Einheiten sind auch SCSI-Kanäle, Metallkanäle usw. verwendbar.

[0087] Als Nächstes werden einige Variationen dieser Ausführungsform beschrieben. Bei diesen Variationen werden nur Unterschiedspunkte gegenüber der obigen Ausführungsform 1 beschrieben. Die Beschreibung der gemeinsamen Speichereinheit wird bei diesen Variationen weggelassen.

Variation 1

[0088] Bei der in der **Fig.** 11 dargestellten Diskarray-Steuerung **1** ist jede der zwei Auswahleinheiten **13** auf der linken Seite mit acht Zugriffswegen 0: **135** verbunden, nämlich zwei von einer Kanal-IF-Einheit **410** für den Großrechner-FC, einer Kanal-IF-Einheit **412** für SCSI, einer Disk-IF-Einheit **414** für SCSI und einer Disk-IF-Einheit **415** für FC. Jede der zwei Auswahleinheiten **13** auf der rechten Seite ist mit acht Zugriffspfaden 0: **135** verbunden, nämlich zwei von einer Kanal-IF-Einheit **412** für SCSI, einer Kanal-IF-Einheit **413** für FC, einer Disk-IF-Einheit **414** für SCSI und einer Disk-IF-Einheit **415** für FC. Außerdem ist jede Auswahleinheit **13** mit einem Zugriffsweg 1: **136** zu jeder der vier Cachespeichereinheiten **14** (insgesamt vier Zugriffswege) verbunden.

[0089] Jede Auswahleinheit **13** verfügt über die Funktion des Auswählens und Ausführens von lediglich zwei Zugriffsanforderungen, wenn mehr als zwei Zugriffsanforderungen, was der Anzahl von Zugriffswegen 1: **136** zu den Cachespeichereinheiten **14** entspricht, von den Kanal-IF-Einheiten **411** und **413** für den Großrechner und das FC sowie den Disk-IF-Einheiten **414** und **415** für SCSI und FC, den Kanal-IF-Einheiten **11** oder den Disk-IF-Einheiten **12** vorliegen.

[0090] Selbst bei dieser Variation 1 wurde durch Verwenden der Auswahleinheiten **13** erfolgreich das Problem betreffend Flaschenhälse hinsichtlich der LSI-Stifte der Cachespeichereinheit und des Verbinders am LSI-Baustein gelöst.

[0091] Ferner ist jede der Auswahleinheiten **13** mit Kanal-IF-Einheiten und Disk-IF-Einheiten verbunden, die mit Faserkanälen **118** verbunden sind, sowie mit Kanal-IF-Einheiten und Disk-IF-Einheiten verbunden, die mit SCSI-Kanälen **182** verbunden sind, und der Typ und die Anzahl von Kanal-IF-Einheiten **11**.

[0092] Der Typ und die Anzahl von mit einer Auswahleinheit **13** jeweils verbundenen Disk-IF-Einheiten sind unter den Auswahleinheiten **13** gleich eingestellt, und unter ihnen wird dieselbe Bandbreite verwendet. Demgemäß kann der Datenübertragungsdurchsatz in der gesamten Zugriffssteuerung gut ausgeglichen werden, wie es oben beschrieben ist, wodurch diese Variation die Diskarray-Steuerung mit einem hohen Datenübertragungsdurchsatz versehen kann.

Variation 2

[0093] Selbst bei der in der **Fig.** 12 dargestellten Diskarray-Steuerung **1** ist jede Auswahleinheit **13** mit zwei Kanal-IF-Einheiten **411** für den Großrechner, einer Kanal-IF-Einheit **412** für SCSI, einer Kanal-IF-Einheit **413** für FC, zwei Disk-IF-Einheiten **414**

für SCSI und zwei Disk-IF-Einheiten **415** für FC verbunden. Der Typ und die Anzahl der Kanal-IF-Einheiten sind gleich wie der Typ und die Anzahl der Disk-IF-Einheiten eingestellt, die jeweils mit einer Auswahleinheit verbunden sind, und für sie ist auch dieselbe Bandbreite verwendet.

[0094] Bei dieser Variation 2 sind zwei Zugriffswege 1: **135** mit jeder von zwei Kanal-IF-Einheiten **411** für den Großrechner, einer Kanal-IF-Einheit **412** für SCSI, einer Kanal-IF-Einheit **413** für FC, zwei Disk-IF-Einheiten **414** für SCSI und zwei Disk-IF-Einheiten **415** für FC verbunden, und diese zwei Zugriffswege 0: **135** sind mit zwei verschiedenen Auswahleinheiten **13** verbunden. Demgemäß können von einer Kanal-IF-Einheit oder einer Disk-IF-Einheit zu einer Cachespeichereinheit **14** zwei Zugriffsrouten gewährleistet werden. Wenn in einem Zugriffsweg 0: **135** ein Fehler erkannt wird, daher ein Zugriffsweg 1: **136**, oder eine Auswahleinheit **13**, ermöglicht es die andere Zugriffsroute, auf den Cachespeichereinheit **14** zuzugreifen. So kann die Fehlerbeständigkeit der Diskarray-Steuerung stärker verbessert werden.

Variation 3

[0095] Bei der in der **Fig.** 13 dargestellten Diskarray-Steuerung **1** ist eine Cachespeichereinheit **14** mit jeder der Kanal-IF-Einheiten **412** für SCSI, der Kanal-IF-Einheiten **413** für FC, der Disk-IF-Einheiten **414** für SCSI und der Disk-IF-Einheiten **415** für FC unter Verwendung einer Zwischenverbindung **140** verbunden, die aus mehreren Schaltern (SW) **16** besteht. Auch in diesem Fall ist die Bandbreite unter diesen Schaltern gleich eingestellt, wodurch der Datenübertragungsdurchsatz in der gesamten Diskarray-Steuerung **1** gut ausgeglichen werden kann.

Variation 4

[0096] Bei der in der **Fig.** 14 dargestellten Diskarray-Steuerung **1** ist jede der Kanal-IF-Einheiten **410** für FC, der Kanal-IF-Einheiten **413** für FC und der Disk-IF-Einheiten **415** für FC, die über einen Faserkanal großer Bandbreite jeweils mit einem Hostcomputer oder einer Magnetplatteneinheit verbunden sind, mit einer Auswahleinheit **13a** verbunden, während jede der Kanal-IF-Einheiten **411** für den Großrechner, der Kanal-IF-Einheiten **412** für SCSI und der Disk-IF-Einheiten **414** für SCSI, die unter Verwendung eines schmalbandigen SCON-Kanals **181** oder eines SCSI-Kanals **182** jeweils mit einem Hostcomputer oder einer Magnetplatteneinheit verbunden sind, mit einer Auswahleinheit **13b** verbunden.

[0097] Mit jeder Auswahleinheit **13a** sind acht Zugriffswege 1: **136** verbunden, die, mit jeweils zwei in jeder Einheit, mit vier Cachespeichereinheiten **14** ver- bunden sind. Mit jeder Auswahleinheit **13b** sind vier Zugriffswege 1: **136** verbunden, die, mit jeweils einem in jeder Einheit, ebenfalls mit vier Cachespeichereinheiten **14** verbunden sind. Die Bandbreite dieser Zugriffswege 0: **135** und 1: **136** wird zu 200 MB/s pro Leitung angenommen, so dass die Bandbreite der Auswahleinheiten **13a** größer als die der Auswahleinheiten **13b** ist.

[0098] Da die Auswahleinheiten auf diese Weise in solche, die mit bandbreitigen Kanal-IF-Einheiten von den Hostcomputern und breitbandige Disk-IF-Einheiten von den Magnetplatteneinheiten **20** verbunden sind, und solche, die mit schmalbandigen Kanal-IF-Einheiten von den Hostcomputern und schmalbandigen Disk-IF-Einheiten von den Magnetplatteneinheiten verbunden sind, unterteilt sind, verbunden sind, und da auch die Bandbreite jeder Auswahleinheit so eingestellt ist, dass sie an die Bandbreite der mit ihr verbundenen Kanal- und Disk-IF-Einheiten angepasst ist, kann der Datenübertragungsdurchsatz in der gesamten Diskarray-Steuerung **1** gut ausgeglichen sein. Außerdem kann auch die Konfiguration der Diskarray-Steuerung **1** verhindern, dass der Datenübertragungsdurchsatz durch einen Flaschenhals bei der Bandbreite einiger der Auswahleinheiten eine Beeinträchtigung erfährt.

[0099] Mit Kanal-IF-Einheiten verbundene Auswahleinheiten können von mit Disk-IF-Einheiten verbundenen Auswahleinheiten getrennt werden.

Variation 5

[0100] Genau wie bei der Variation 4 ist selbst bei der in der **Fig.** 15 dargestellten Diskarray-Steuerung **1** die Bandbreite des Kanals zwischen jeder der Auswahleinheiten **13a**, die mit bandbreitigen Kanal-IF-Einheiten von den Hostcomputern und bandbreitigen Disk-IF-Einheiten von den Magnetplatteneinheiten **20** verbunden sind, und einer Cachespeichereinheit **14** weiter als zwischen jeder der Auswahleinheiten **13b**, die mit schmalbandigen Kanal-IF-Einheiten von den Hostcomputern und schmalbandigen Disk-IF-Einheiten von den Magnetplatten verbunden sind, und einer Cachespeichereinheit **14** eingestellt.

[0101] Bei dieser Variation 5 sind zwei Zugriffswege 0: **135** mit jeder der Kanal-IF-Einheiten **410** für den Großrechner-FC, der Kanal-IF-Einheiten **413** für FC und der Disk-IF-Einheiten **415** für FC verbunden. Diese zwei Zugriffswege 0: **135** sind auch mit zwei verschiedenen Auswahleinheiten **13a**, einem pro jeder Einheit, verbunden. Außerdem sind zwei Zugriffswege 0: **135** mit jeder der Kanal-IF-Einheiten **411** für den Großrechner, der Kanal-IF-Einheiten für SCSI und der Disk-IF-Einheiten **414** für SCSI verbunden. Diese zwei Zugriffswege 0: **135** sind auch mit zwei verschiedenen Auswahleinheiten **13b**, einem pro Einheit, verbunden. Demgemäß können von einer Kanal-IF-Einheit oder Disk-IF-Einheit zu einer Cachespeichereinheit zwei Zugriffsrouten gewährleistet

werden. Im Ergebnis kann selbst dann, wenn in einem Zugriffsweg 0: **135**, einem Zugriffsweg 1: **136** oder einer Auswahleinheit **13** ein Fehler auftritt, die andere Zugriffsroute den Zugriff auf die Cachespeichereinheit **14** gewährleisten. So kann die Fehlerbeständigkeit der Diskarray-Steuerung **1** noch stärker verbessert werden.

Variation 6

[0102] Genau wie bei der Variation 4 ist bei der in der **Fig.** 16 dargestellten Diskarray-Steuerung **1** jede Auswahleinheit, die mit breitbandigen Kanal-IF-Einheiten von den Hostcomputern und breitbandigen Disk-IF-Einheiten von den Magnetplatteneinheiten **20** verbunden ist, von jeder Auswahleinheit getrennt, die mit schmalbandigen Kanal-IF-Einheiten von den Hostcomputern und schmalbandigen Disk-IF-Einheiten von den Magnetplatteneinheiten **20** verbunden ist.

[0103] Bei dieser Ausführungsform 6 ist die Bandbreite für die mit der Auswahleinheit **13b** verbundenen Zugriffswege 0: **135b** und 1: **136b** pro Leitung kleiner eingestellt als die der mit den Auswahleinheiten **13a** verbundenen Zugriffswege 1: **135** und 1: **136**. Wenn z. B. die Bandbreite der mit der Auswahleinheiten **13a** verbundenen Zugriffswege 0: **135b** und 1: **136b** genau gleich wie bei der obigen Ausführungsform (z. B. Zugriffswegbreite: **2B** und Frequenz: 100 MHz) zu 200 MB/s pro Leitung angenommen wird, wird die Bandbreite der Zugriffswege 0: **135** und 1: **136** auf 100 MB/s pro Leitung eingestellt (z. B. Zugriffswegbreite: **1B**, Frequenz: 100 MHz oder Zugriffswegbreite: **2B**, Frequenz 50 MHz). Demgemäß ist die Bandbreite des Kanals zwischen einer Auswahleinrichtung **13a** und einer Kanal-IF-Einheit/Disk-IF-Einheit und auch zwischen einer Auswahleinheit **13a** und einer Cachespeichereinheit **14** breiter als die des Kanals zwischen einer Auswahleinheit **13b** und einer Kanal-IF-Einheit oder einer Disk-IF-Einheit und auch zwischen einer Auswahleinheit **13b** und einer Cachespeichereinheit **14** eingestellt.

[0104] Da Auswahleinheiten auf diese Weise in solche, **13a**, die mit bandbreitigen Kanal-IF-Einheiten von den Hostcomputern und breitbandigen Disk-IF-Einheiten von den Magnetplatteneinheiten **20** verbunden sind, und solche **13b**, unterteilt sind, die mit schmalbandigen Kanal-IF-Einheiten von den Hostcomputern und schmalbandigen Disk-IF-Einheiten von den Magnetplatteneinheiten verbunden sind, und da auch die Bandbreite jeder Auswahleinheit so eingestellt ist, dass sie an die Bandbreite der mit ihr verbundenen Kanal- und Disk-IF-Einheiten angepasst ist, kann der Datenübertragungsdurchsatz in der gesamten Diskarray-Steuerung **1** gut ausgeglichen sein. Außerdem kann die Konfiguration der Diskarray-Steuerung **1** auch verhindern, dass der Datenübertragungsdurchsatz aufgrund eines Flaschenhalses in der Bandbreite einiger der Auswahleinheiten beeinträchtigt wird.

Variation 7

[0105] Genau wie bei der Variation 6 ist selbst bei der in der **Fig.** 17 dargestellten Diskarray-Steuerung die Bandbreite für die Zugriffswege 0: **135b** und 1: **136b**, die mit der Auswahleinheit **13b** verbunden sind, pro Leitung kleiner als die der mit der Auswahleinheiten **13a** verbundenen Zugriffswege 1: **135b** und 1: **136b** eingestellt. Ferner sind bei dieser Variation zwei Zugriffswege 0: **135** mit jeder der Kanal-IF-Einheiten **410** für einen Großrechner-FC, Kanal-IF-Einheiten **413** für FC und Disk-IF-Einheiten **415** für FC verbunden. Diese zwei Zugriffswege 0: **135** sind auch mit zwei verschiedenen Auswahleinheiten **13a**, einem pro Auswahleinheit, verbunden. Außerdem sind zwei Zugriffswege 0: **135** auch mit jeder der Kanal-IF-Einheiten **411** für den Großrechner, der Kanal-IF-Einheiten **412** für SCSI und der Disk-IF-Einheiten **414** für SCSI verbunden. Diese zwei Zugriffswege 0: **135** sind mit zwei verschiedenen Auswahleinheiten **13b** verbunden, einem zu jeder Auswahleinheit. Demgemäß sind von einer Kanal-IF-Einheit oder einer Disk-IF-Einheit zu einer Cachespeichereinheit **14** zwei Zugriffsrouten gewährleistet. Wenn in einem Zugriffsweg 0: **135** ein Fehler auftritt, ein Zugriffsweg 1: **136** oder eine Auswahleinheit **13**, kann daher die andere Zugriffsroute den Zugriff auf den Cachespeicher **14** gewährleisten. So kann die Fehlerbeständigkeit der Diskarray-Steuerung **1** stärker verbessert werden.

[0106] Gemäß der Erfindung ist es daher möglich, eine Einschränkung des Datenübertragungsdurchsatzes der gesamten Zugriffssteuerung zu verhindern, zu der es durch einen Flaschenhals in einer Auswahleinheit **13** und der Bandbreite jedes mit der Auswahleinheit **13** verbundenen Zugriffswegs kommen könnte.

1) Übersetzung von nach Bezugszeichen geordnetem Beschriftungstext

Bezugszeichenliste

1	Diskarray-Steuerung
3	Diskarray-Steuerung
13, 13a, 13b	Auswahleinheit
14	Cachespeichereinheit
15	gemeinsame Speichereinheit
20	Festplattenlaufwerke
51	Workstation
101	Mikroprozessor
102	Host-IF
103	Laufwerk-IF
104	CM-Zugriffssteuerung
105	CM-Steuerung

106	Speichermodul
110	interner Bus
114	SM-Zugriffssteuerung
115	SM-Steuerung
130, 131	gemeinsamer Bus
135, 135a, 135b	Zugriffsweg 0
136, 136a, 136b	Zugriffsweg 1
137	Zugriffsweg 2
140	Zwischenverbindung
210	Datenleitungen
211	(in der **Fig.** 4) Steuerleitungen 1 (zur Host-IF/Laufwerk-IF)
212	(in der **Fig.** 4) Steuerleitungen 1 (zur Auswahleinheit)
212	(in der **Fig.** 5) Steuerleitungen 2 (zur CM-Zugriffssteuerung)
213	(in der **Fig.** 5) Steuerleitungen 3 (zur CM-Steuerung)
213	(in der **Fig.** 6) Steuerleitungen 3 (zur Auswahleinheit)
214	(in der **Fig.** 6) Steuerleitungen 4
214	(in der **Fig.** 9) Steuerleitung 4
215	Datenübertragungssteuerung
220	Datenleitung
221	Steuerleitung 5 (zum Mikroprozessor)
222	Steuerleitung 6 (zur SM-Steuerung)
300	Fehlerprüfung
301	Pfad-IF
302	Auswahleinrichtung
303	Paketpuffer
304	Auswahleinrichtung
305	(adr, cmd)-Decodierer
307	Speichersteuerung
308	Prioritätszuteiler
310	Datenübertragungssteuerung
410	Kanal-IF-Einheit für Großrechner-FC
411	Kanal-IF-Einheit für den Großrechner
413	Kanal-IF-Einheit für einen FC
414	Disk-IF-Einheit für SCSI
503	Prioritätszuteilung
504	Wegauswahl
508	Prioritätszuteilung
509	Daten
510	Vorverarbeitung
511	Schreibprozess
512	Nachverarbeitung
514, 515	REQ AUS
515	ACK AUS
602	adr/cmd/Daten
603	Prioritätszuteilung
604	Vorverarbeitung
605	Schreibprozess
606	Nachverarbeitung
608	REQ AUS

2) Übersetzung von alphabetisch geordnetem Beschriftungstext

CM Access Controller // CM-Zugriffssteuerung
CM Controller // CM-Steuerung
Prior Art // Stand der Technik
Selector Unit // Auswahleinheit
SM Access Controller // SM-Zugriffssteuerung
SM Controller // SM-Steuerung

Patentansprüche

1. Diskarray-Steuerung, aufweisend:
eine erste Hostinterfacegruppe (**410**; **411**; **412**; **413**),
eine zweite Hostinterfacegruppe (**410**; **411**; **412**; **413**),
eine erste Diskinterfacegruppe (**414**; **415**),
eine zweite Diskinterfacegruppe (**414**; **415**),
eine mit der ersten Hostinterfacegruppe und der ersten Diskinterfacegruppe unter Verwendung eines entsprechenden ersten Zugriffswegs (**135**) gekoppelte erste Auswahleinheit (**13**),
eine mit der zweiten Hostinterfacegruppe und der zweiten Diskinterfacegruppe unter Verwendung eines entsprechenden zweiten Zugriffswegs (**135**) gekoppelte zweite Auswahleinheit (**13**), und
eine Cachespeichereinheit (**14**),
dadurch gekennzeichnet, daß
die Cachespeichereinheit
mit der ersten Hostinterfacegruppe und der ersten Diskinterfacegruppe über die erste Auswahleinheit, nicht jedoch über die zweite Auswahleinheit gekoppelt ist und
mit der zweiten Hostinterfacegruppe und der zweiten Diskinterfacegruppe über die zweite Auswahleinheit, nicht jedoch über die erste Auswahleinheit gekoppelt ist, und die Bandbreite des ersten Zugriffswegs (**135**) gleich der Bandbreite des zweiten Zugriffswegs (**135**) ist.

2. Steuerung nach Anspruch 1, wobei
die erste und die zweite Hostinterfacegruppe ein Hostinterface (**102**) für erste Kanäle (**180**; **181**; **182**) und ein Hostinterface (**102**) für zweite Kanäle (**180**; **181**; **182**) enthalten und
die erste und die zweite Diskinterfacegruppe ein Diskinterface (**103**) für erste Kanäle (**180**; **182**) und ein Diskinterface (**103**) für zweite Kanäle (**180**; **182**) enthalten,
wobei die Bandbreite der zweiten Kanäle von der der ersten Kanäle verschieden ist.

3. Steuerung nach Anspruch 2, wobei
eine gewisse Auswahleinheit (**13a**) mit Hostinterfaces (**102**) und Diskinterfaces (**103**) für lediglich die ersten Kanäle (**180**) gekoppelt ist, und
eine andere Auswahleinheit (**13b**) mit Hostinterfaces (**102**) und Diskinterfaces (**103**) für lediglich zweite Kanäle (**181**; **182**) gekoppelt ist,
wobei die Bandbreite der ersten Kanäle (**180**) breiter

als die der zweiten Kanäle (**181**; **182**) ist.

4. Steuerung nach Anspruch 3, wobei
die gewisse Auswahleinheit (**13a**) mit der Cachespeichereinheit (**14**) unter Verwendung eines dritten Zugriffswegs (**136a**) gekoppelt ist und
die andere Auswahleinheit (**13b**) mit der Cachespeichereinheit (**14**) unter Verwendung eines vierten Zugriffswegs (**136b**) gekoppelt ist,
wobei die Bandbreite des dritten Zugriffswegs (**136a**) breiter als die des vierten Zugriffswegs (**136b**) ist.

5. Steuerung nach einem der vorhergehenden Ansprüche, wobei die Gesamtzahl an Zugriffswegen (**135**), die eine Auswahleinheit (**13**) mit Host- und Diskinterfacegruppen (**410**–**415**) verbinden, größer als die Gesamtzahl an Zugriffswegen (**136**) ist, die die gleiche Auswahleinheit (**13**) mit der Cachespeichereinheit (**14**) verbinden.

6. Steuerung nach einem der vorhergehenden Ansprüche, mit einer gemeinsamen Speichereinheit (**15**), die entsprechenderweise über einen fünften und einen sechsten Zugriffsweg (**137**) mit der ersten und der zweiten Host- und Diskinterfacegruppe (**410**–**415**) gekoppelt ist.

7. Steuerung nach Anspruch 6, wobei die Gesamtzahl an Zugriffswegen (**135**), die eine Auswahleinheit (**13**) mit Host- und Diskinterfacegruppen (**410**–**415**) verbinden, gleich der Anzahl an Zugriffswegen (**137**) ist, die die gleichen Host- und Diskinterfacegruppen mit der gemeinsamen Speichereinheit (**15**) verbinden.

8. Steuerung nach Anspruch 6 oder 7, wobei die Gesamtzahl an Zugriffswegen (**137**), die mit der gemeinsamen Speichereinheit (**15**) verbunden sind, größer als die Gesamtzahl an Zugriffswegen (**136**) ist, die mit der Cachespeichereinheit (**14**) verbunden sind.

Es folgen 17 Blatt Zeichnungen

Anhängende Zeichnungen

FIG. 1

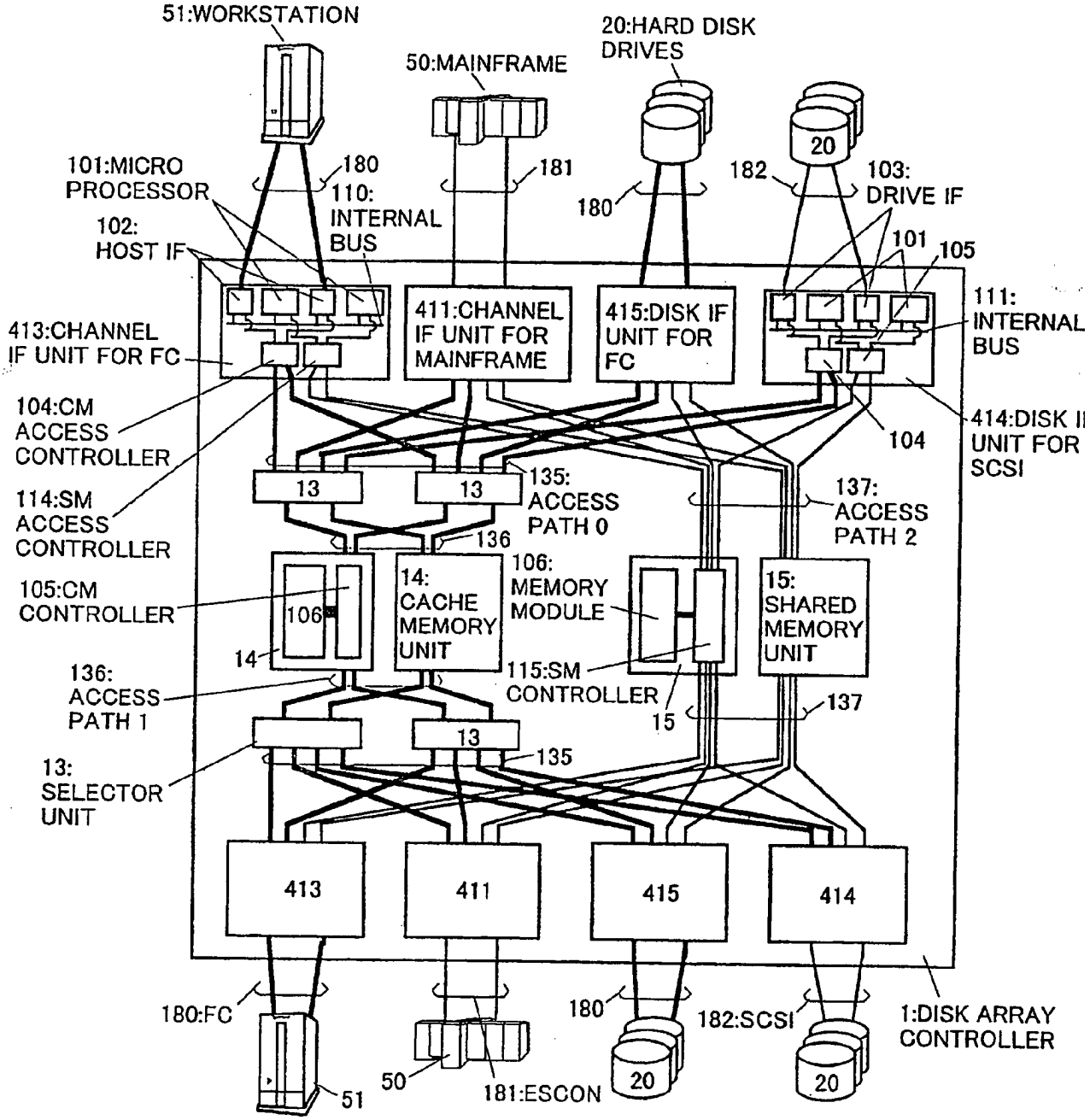


FIG. 2 (PRIOR ART)

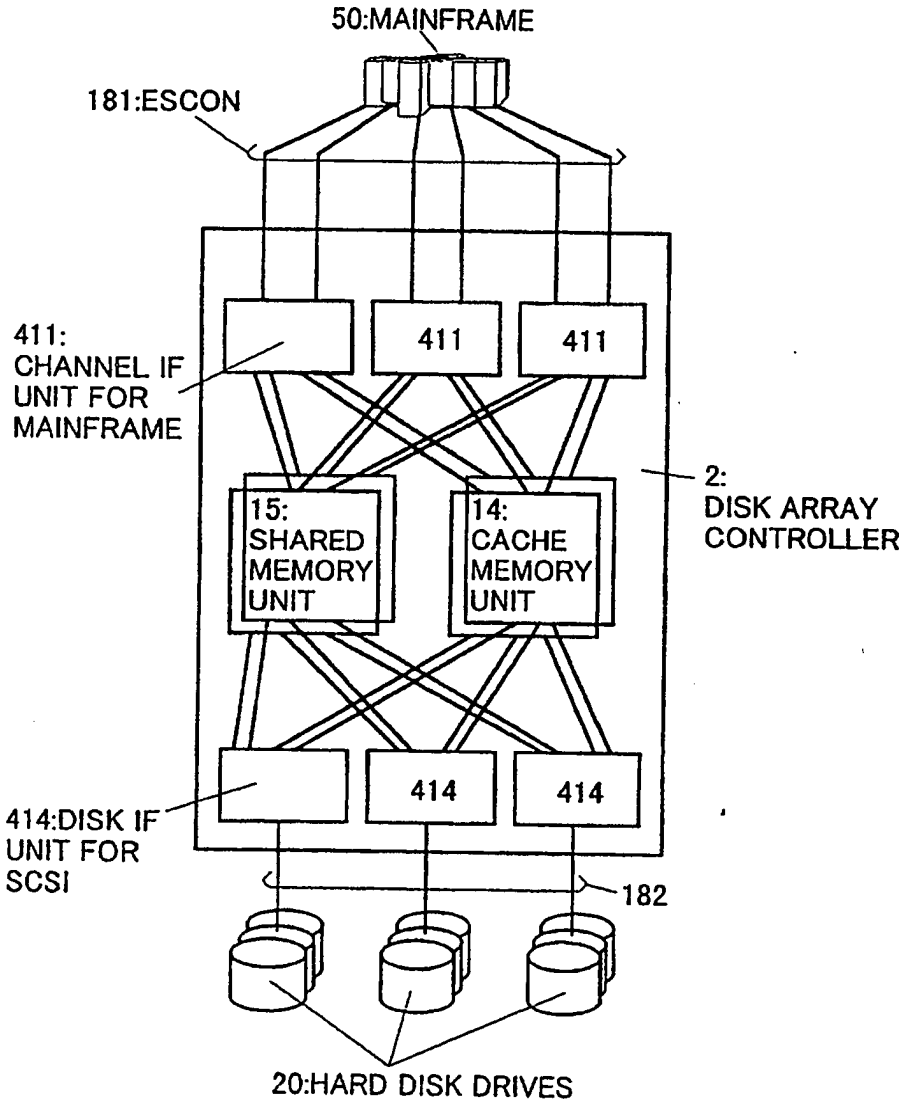


FIG.3 (PRIOR ART)

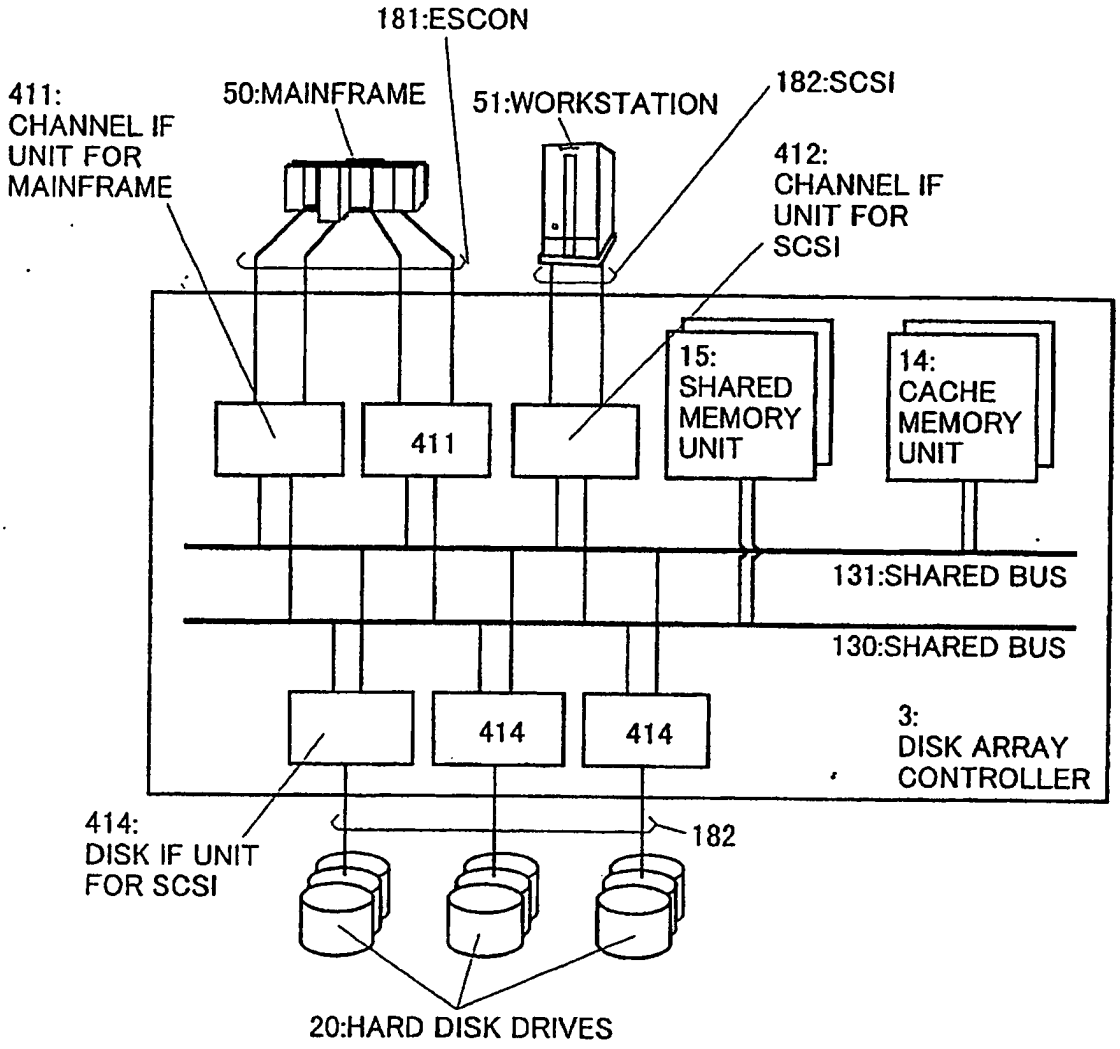


FIG. 4

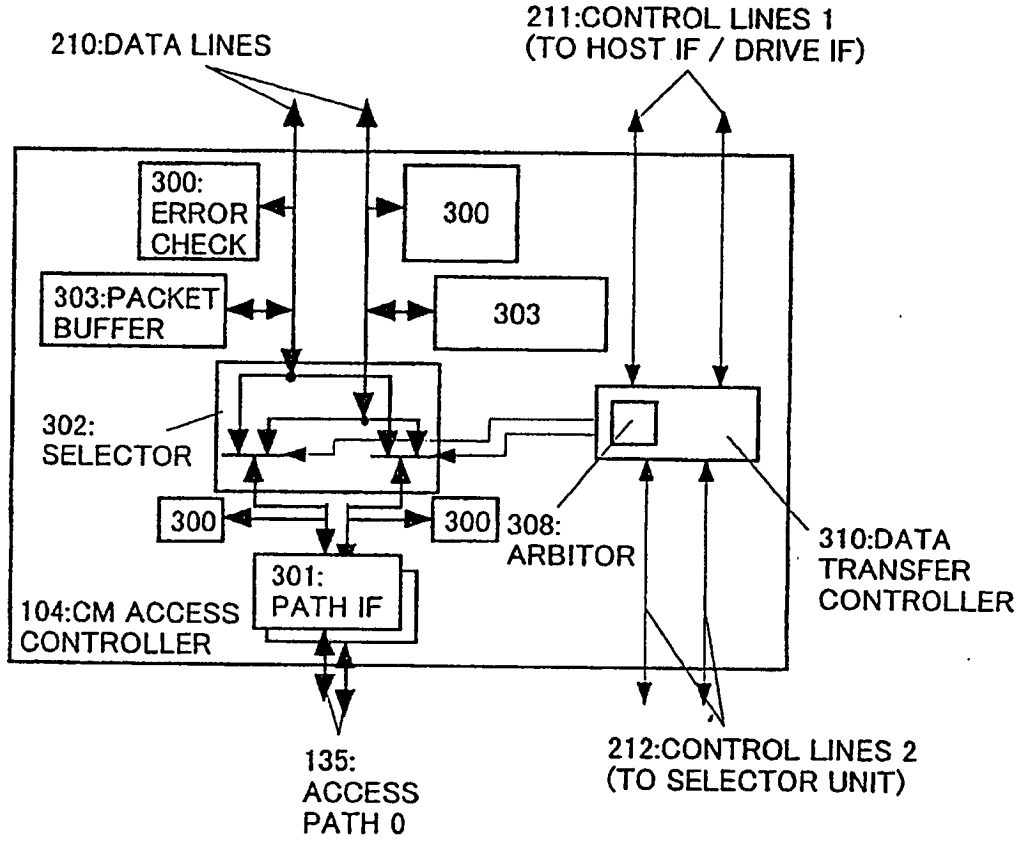

210:DATA LINES
211:CONTROL LINES 1
(TO HOST IF / DRIVE IF)
300:
ERROR
CHECK
300
303:PACKET
BUFFER
303
302:
SELECTOR
300
300
308:
ARBITOR
310:DATA
TRANSFER
CONTROLLER
301:
PATH IF
104:CM ACCESS
CONTROLLER
135:
ACCESS
PATH 0
212:CONTROL LINES 2
(TO SELECTOR UNIT)

FIG. 5

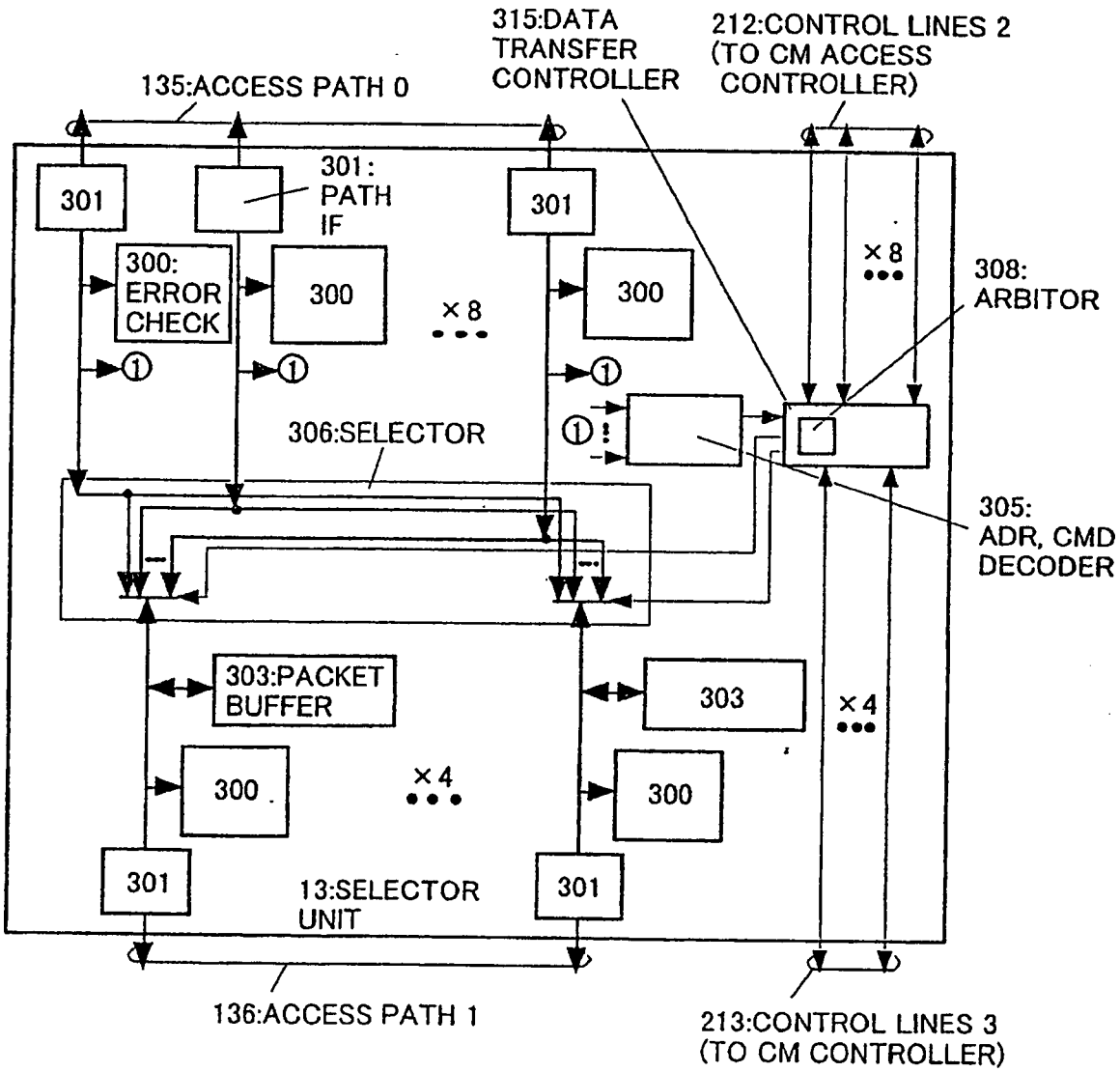

315:DATA TRANSFER CONTROLLER
212:CONTROL LINES 2 (TO CM ACCESS CONTROLLER)
135:ACCESS PATH 0
301
301: PATH IF
301
300: ERROR CHECK
300
×8
300
×8
308: ARBITOR
306:SELECTOR
305: ADR, CMD DECODER
303:PACKET BUFFER
303
×4
300
×4
300
301
13:SELECTOR UNIT
301
136:ACCESS PATH 1
213:CONTROL LINES 3 (TO CM CONTROLLER)

FIG. 6

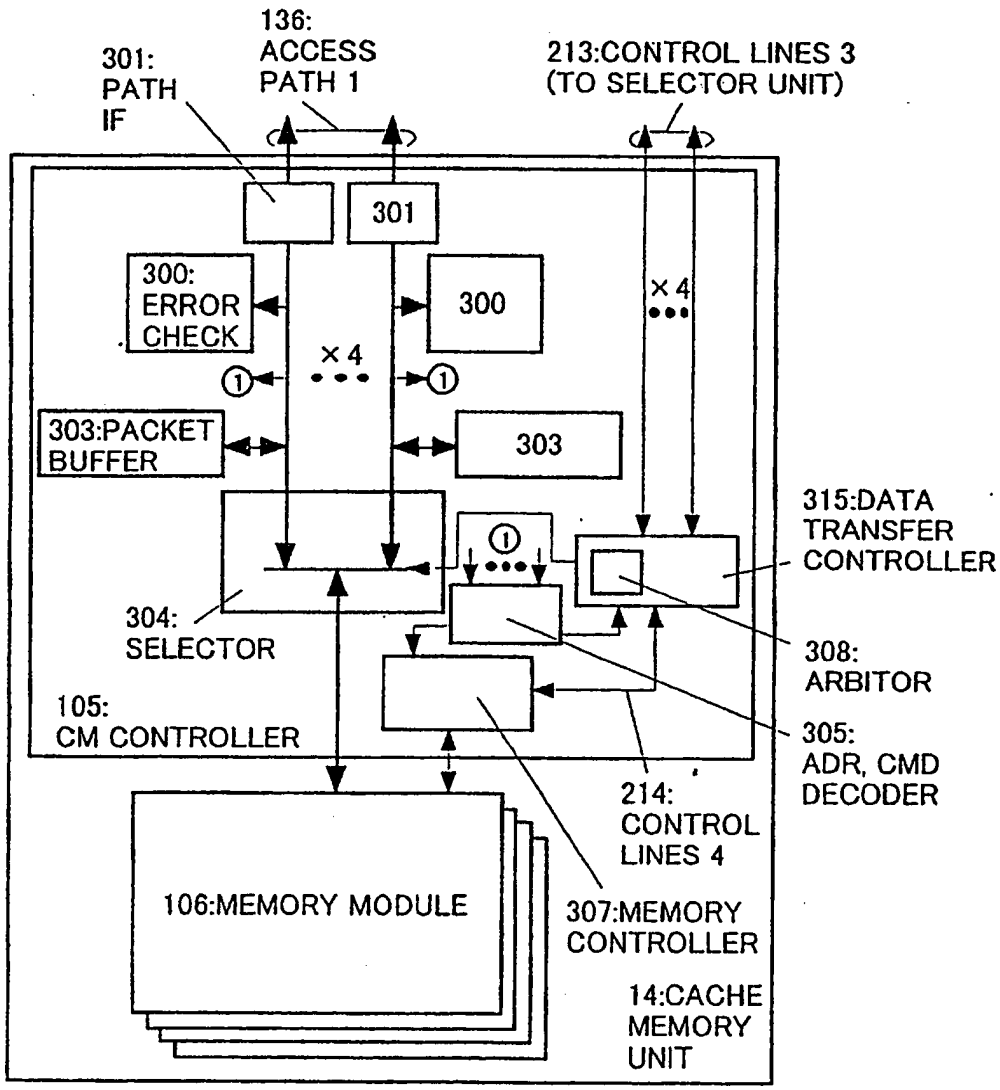

136:
ACCESS
PATH 1
301:
PATH
IF
213:CONTROL LINES 3
(TO SELECTOR UNIT)
301
300:
ERROR
CHECK
300
×4
×4
303:PACKET
BUFFER
303
315:DATA
TRANSFER
CONTROLLER
304:
SELECTOR
308:
ARBITOR
105:
CM CONTROLLER
305:
ADR, CMD
DECODER
214:
CONTROL
LINES 4
106:MEMORY MODULE
307:MEMORY
CONTROLLER
14:CACHE
MEMORY
UNIT

FIG. 7

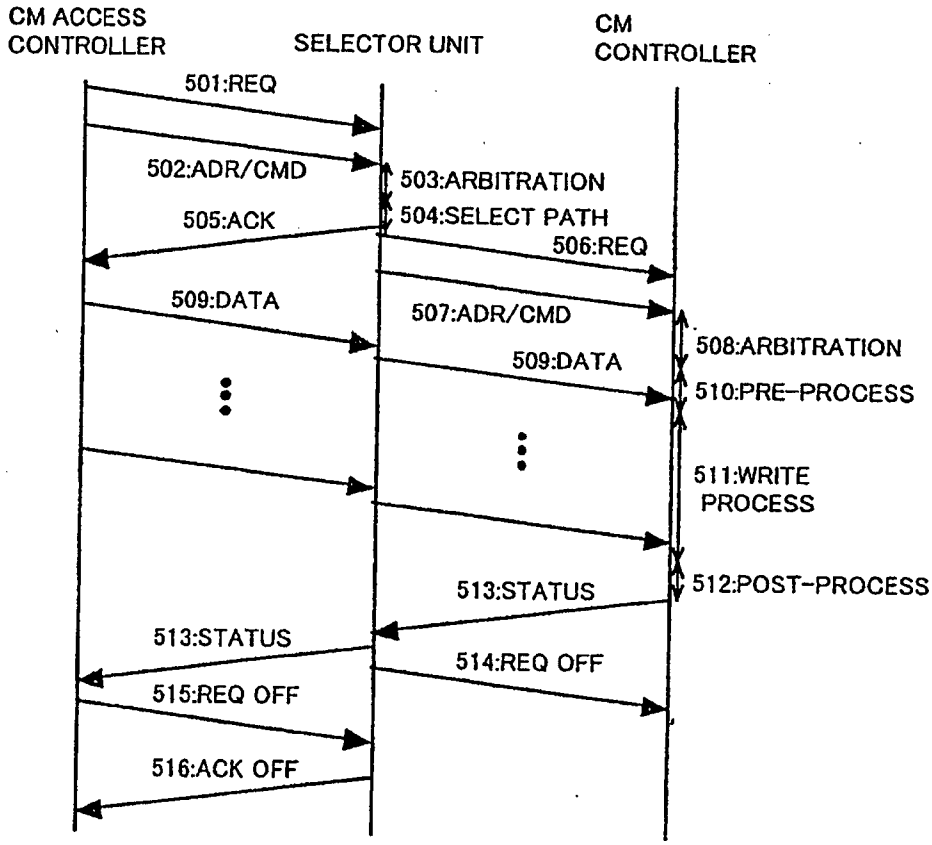

CM ACCESS CONTROLLER
SELECTOR UNIT
CM CONTROLLER
501:REQ
502:ADR/CMD
503:ARBITRATION
504:SELECT PATH
505:ACK
506:REQ
507:ADR/CMD
508:ARBITRATION
509:DATA
509:DATA
510:PRE-PROCESS
511:WRITE PROCESS
512:POST-PROCESS
513:STATUS
513:STATUS
514:REQ OFF
515:REQ OFF
516:ACK OFF

FIG. 8

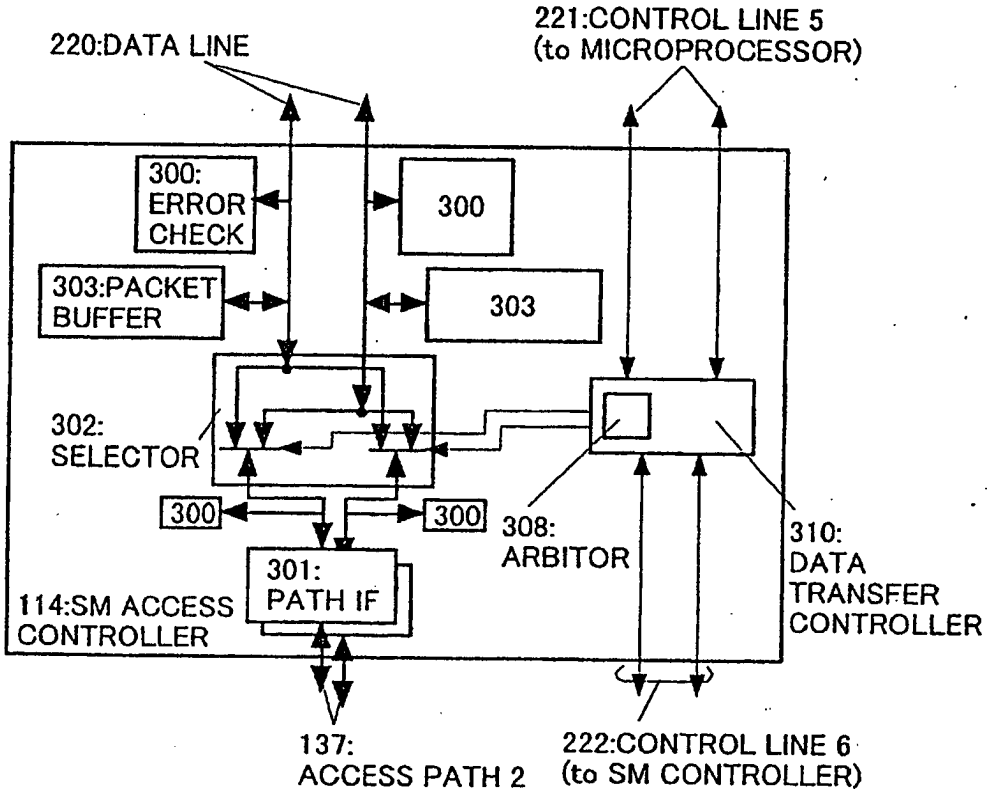

220:DATA LINE
221:CONTROL LINE 5
(to MICROPROCESSOR)
300:
ERROR
CHECK
300
303:PACKET
BUFFER
303
302:
SELECTOR
300
300
308:
ARBITOR
310:
DATA
TRANSFER
CONTROLLER
301:
PATH IF
114:SM ACCESS
CONTROLLER
137:
ACCESS PATH 2
222:CONTROL LINE 6
(to SM CONTROLLER)

FIG. 9

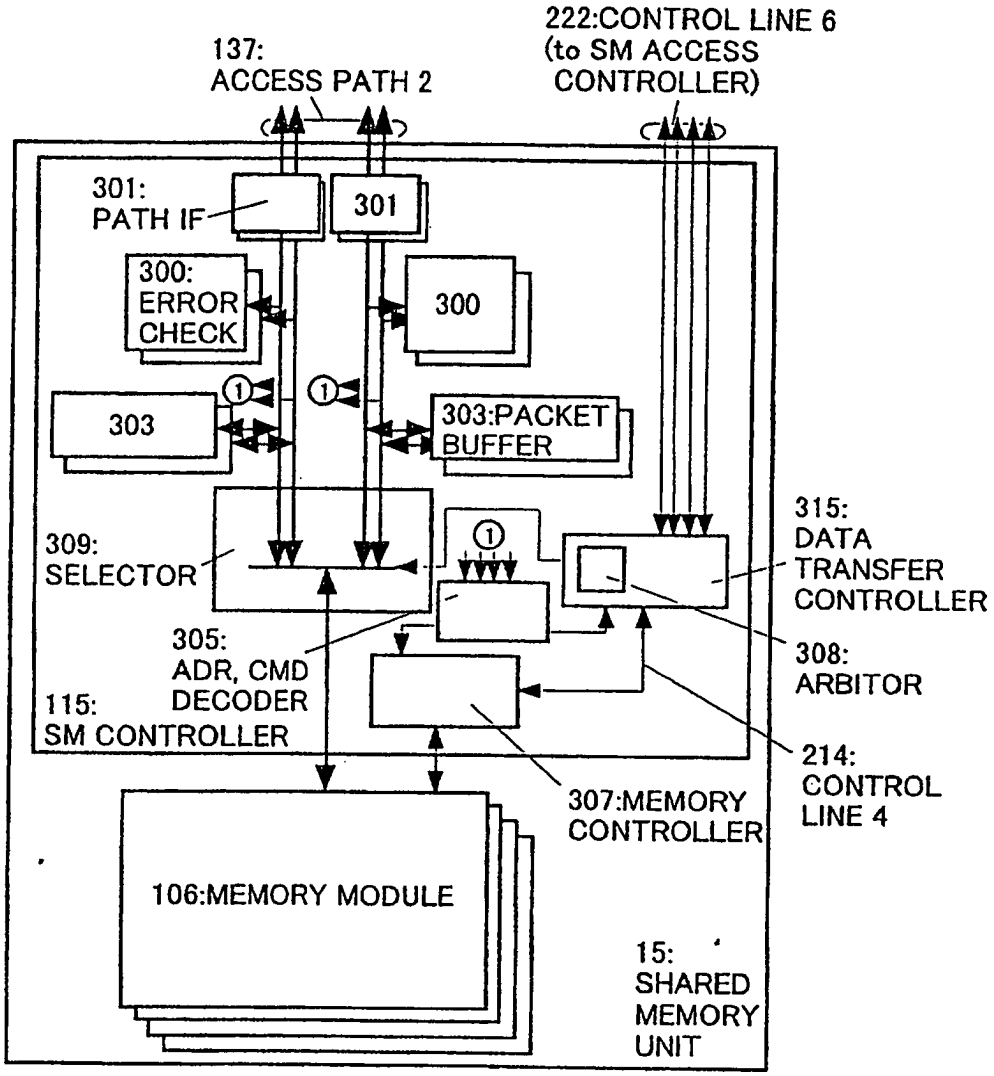

137:
ACCESS PATH 2
222:CONTROL LINE 6
(to SM ACCESS
CONTROLLER)
301:
PATH IF
301
300:
ERROR
CHECK
300
303
303:PACKET
BUFFER
309:
SELECTOR
315:
DATA
TRANSFER
CONTROLLER
305:
ADR, CMD
DECODER
308:
ARBITOR
115:
SM CONTROLLER
214:
CONTROL
LINE 4
307:MEMORY
CONTROLLER
106:MEMORY MODULE
15:
SHARED
MEMORY
UNIT

FIG. 10

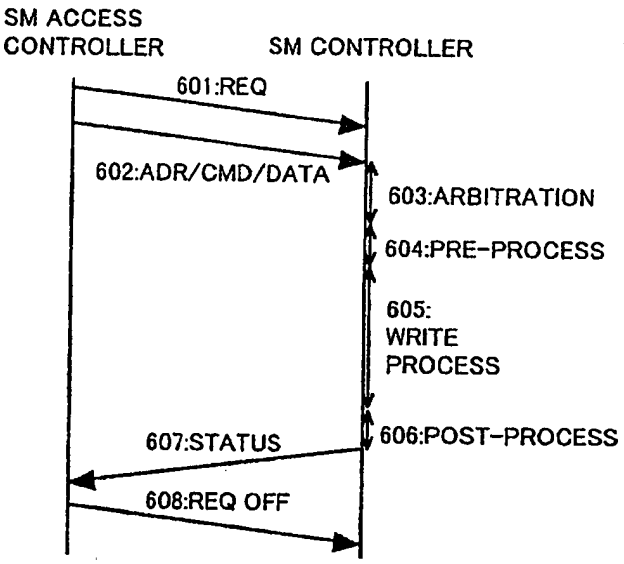

SM ACCESS CONTROLLER
SM CONTROLLER
601:REQ
602:ADR/CMD/DATA
603:ARBITRATION
604:PRE-PROCESS
605: WRITE PROCESS
606:POST-PROCESS
607:STATUS
608:REQ OFF

FIG. 11

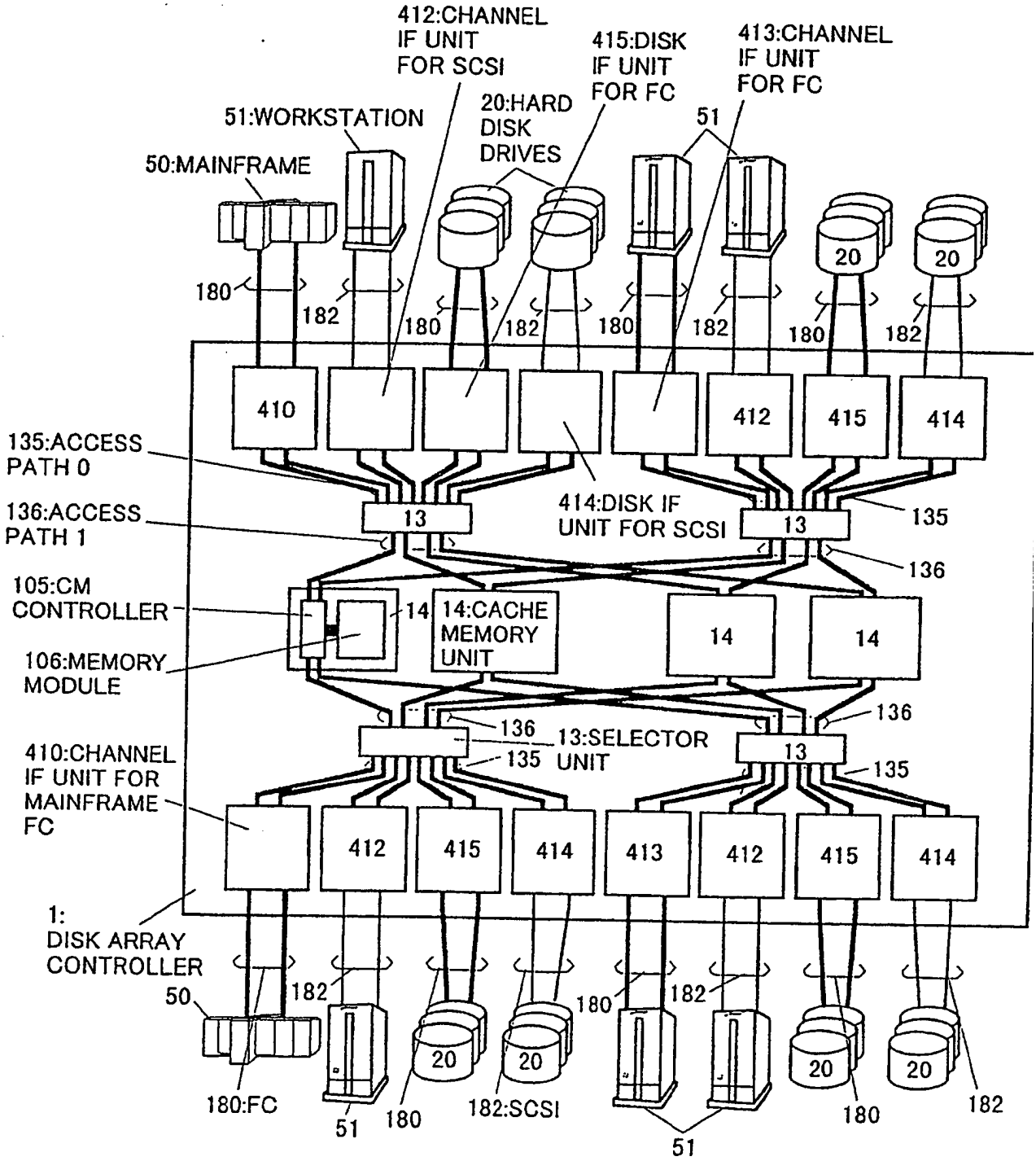

412:CHANNEL IF UNIT FOR SCSI
415:DISK IF UNIT FOR FC
413:CHANNEL IF UNIT FOR FC
51:WORKSTATION
20:HARD DISK DRIVES
50:MAINFRAME
51
20
180
182
410
412
415
414
135:ACCESS PATH 0
136:ACCESS PATH 1
414:DISK IF UNIT FOR SCSI
13
135
136
105:CM CONTROLLER
14
14:CACHE MEMORY UNIT
106:MEMORY MODULE
13:SELECTOR UNIT
410:CHANNEL IF UNIT FOR MAINFRAME FC
413
1: DISK ARRAY CONTROLLER
50
180:FC
182:SCSI
51

FIG. 12

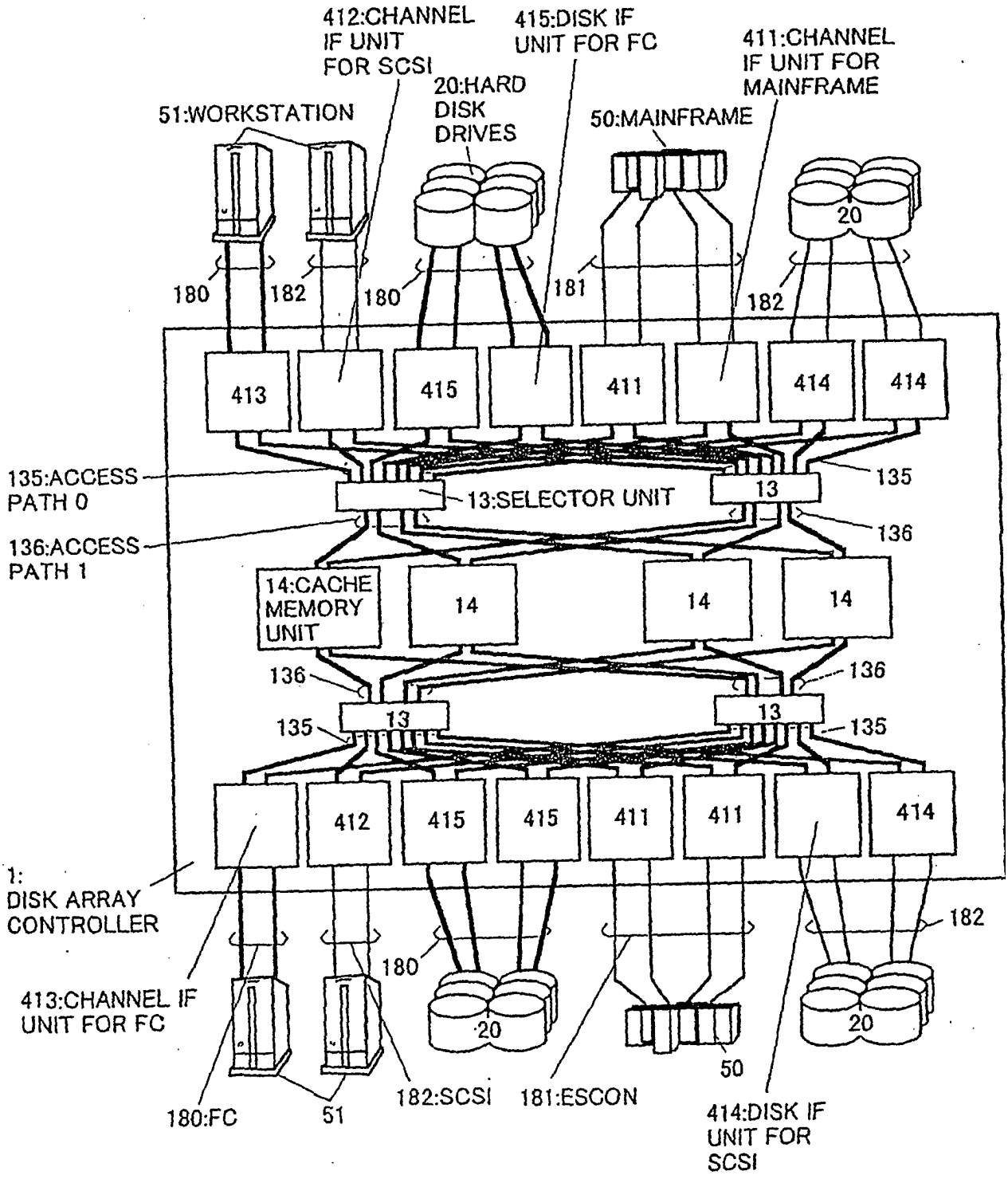

412:CHANNEL IF UNIT FOR SCSI
415:DISK IF UNIT FOR FC
411:CHANNEL IF UNIT FOR MAINFRAME
20:HARD DISK DRIVES
51:WORKSTATION
50:MAINFRAME
20
180
182
180
181
182
413
415
411
414
414
135:ACCESS PATH 0
13:SELECTOR UNIT
13
135
136:ACCESS PATH 1
136
14:CACHE MEMORY UNIT
14
14
14
136
136
13
13
135
135
412
415
415
411
411
414
1: DISK ARRAY CONTROLLER
182
180
413:CHANNEL IF UNIT FOR FC
20
20
50
180:FC
51
182:SCSI
181:ESCON
414:DISK IF UNIT FOR SCSI

FIG. 13

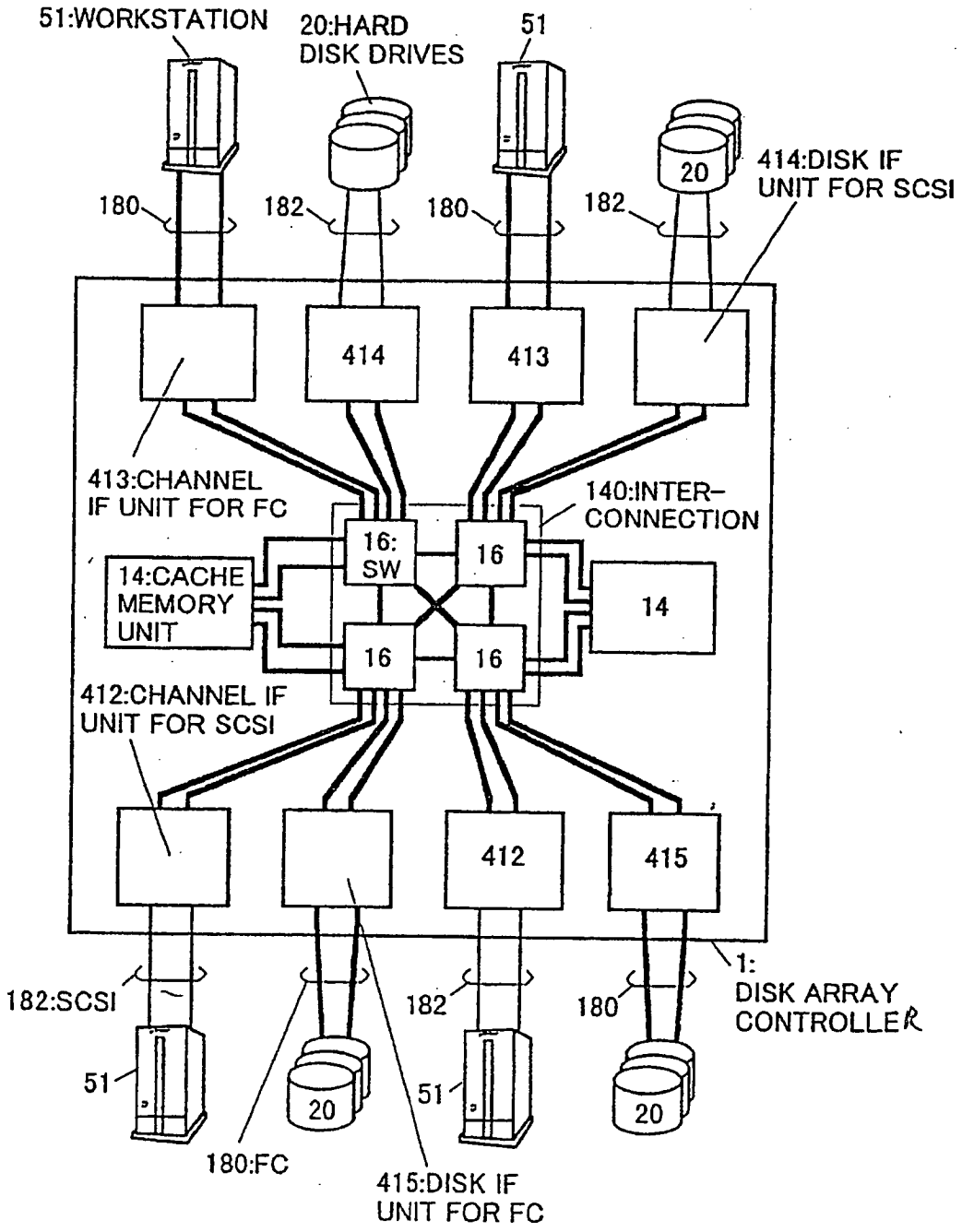

51:WORKSTATION
20:HARD DISK DRIVES
51
414:DISK IF UNIT FOR SCSI
180
182
180
182
20
414
413
413:CHANNEL IF UNIT FOR FC
140:INTER-CONNECTION
16: SW
16
16
16
14:CACHE MEMORY UNIT
14
412:CHANNEL IF UNIT FOR SCSI
412
415
1: DISK ARRAY CONTROLLER
182:SCSI
182
180
51
20
51
20
180:FC
415:DISK IF UNIT FOR FC

FIG. 14

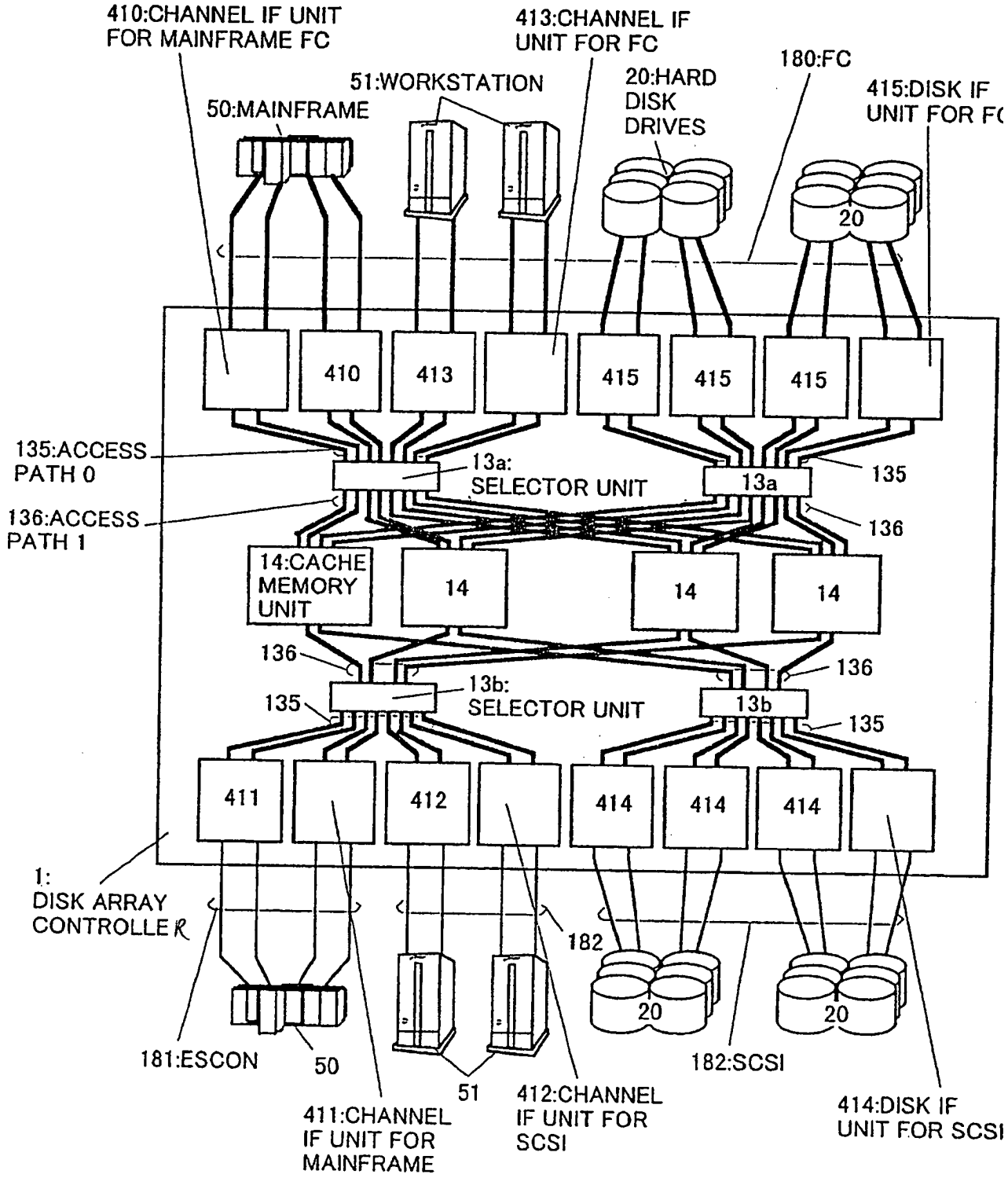

410:CHANNEL IF UNIT FOR MAINFRAME FC
413:CHANNEL IF UNIT FOR FC
180:FC
51:WORKSTATION
20:HARD DISK DRIVES
415:DISK IF UNIT FOR FC
50:MAINFRAME
20
410
413
415
415
415
135:ACCESS PATH 0
13a: SELECTOR UNIT
13a
135
136:ACCESS PATH 1
136
14:CACHE MEMORY UNIT
14
14
14
136
136
13b: SELECTOR UNIT
135
13b
135
411
412
414
414
414
1: DISK ARRAY CONTROLLER
182
20
20
181:ESCON
50
51
182:SCSI
411:CHANNEL IF UNIT FOR MAINFRAME
412:CHANNEL IF UNIT FOR SCSI
414:DISK IF UNIT FOR SCSI

FIG. 15

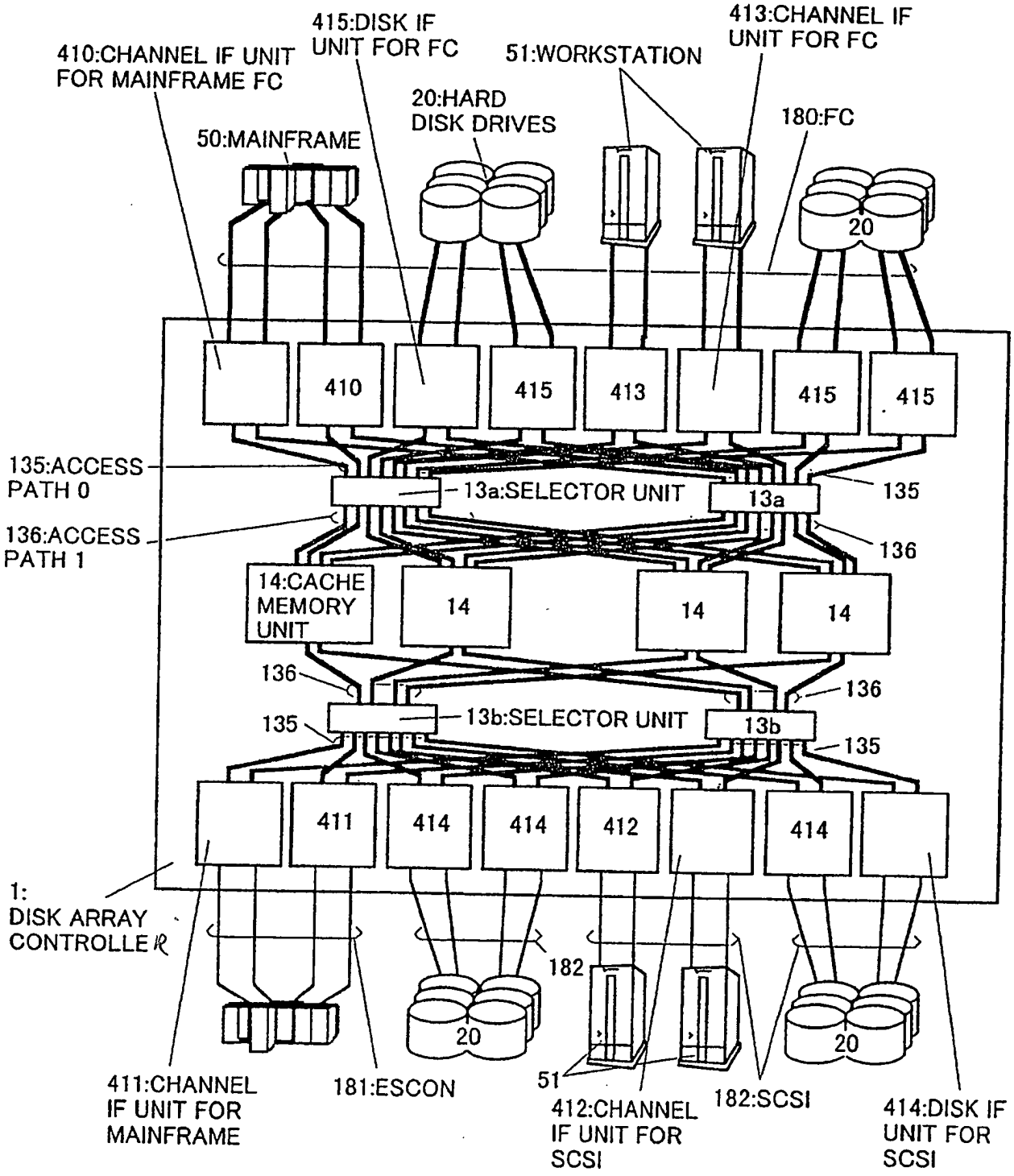

410:CHANNEL IF UNIT FOR MAINFRAME FC
415:DISK IF UNIT FOR FC
51:WORKSTATION
413:CHANNEL IF UNIT FOR FC
20:HARD DISK DRIVES
180:FC
50:MAINFRAME
20
410
415
413
415
415
135:ACCESS PATH 0
13a:SELECTOR UNIT
13a
135
136:ACCESS PATH 1
136
14:CACHE MEMORY UNIT
14
14
14
136
136
135
13b:SELECTOR UNIT
13b
135
411
414
414
412
414
1: DISK ARRAY CONTROLLER
182
20
20
51
411:CHANNEL IF UNIT FOR MAINFRAME
181:ESCON
412:CHANNEL IF UNIT FOR SCSI
182:SCSI
414:DISK IF UNIT FOR SCSI

FIG. 16

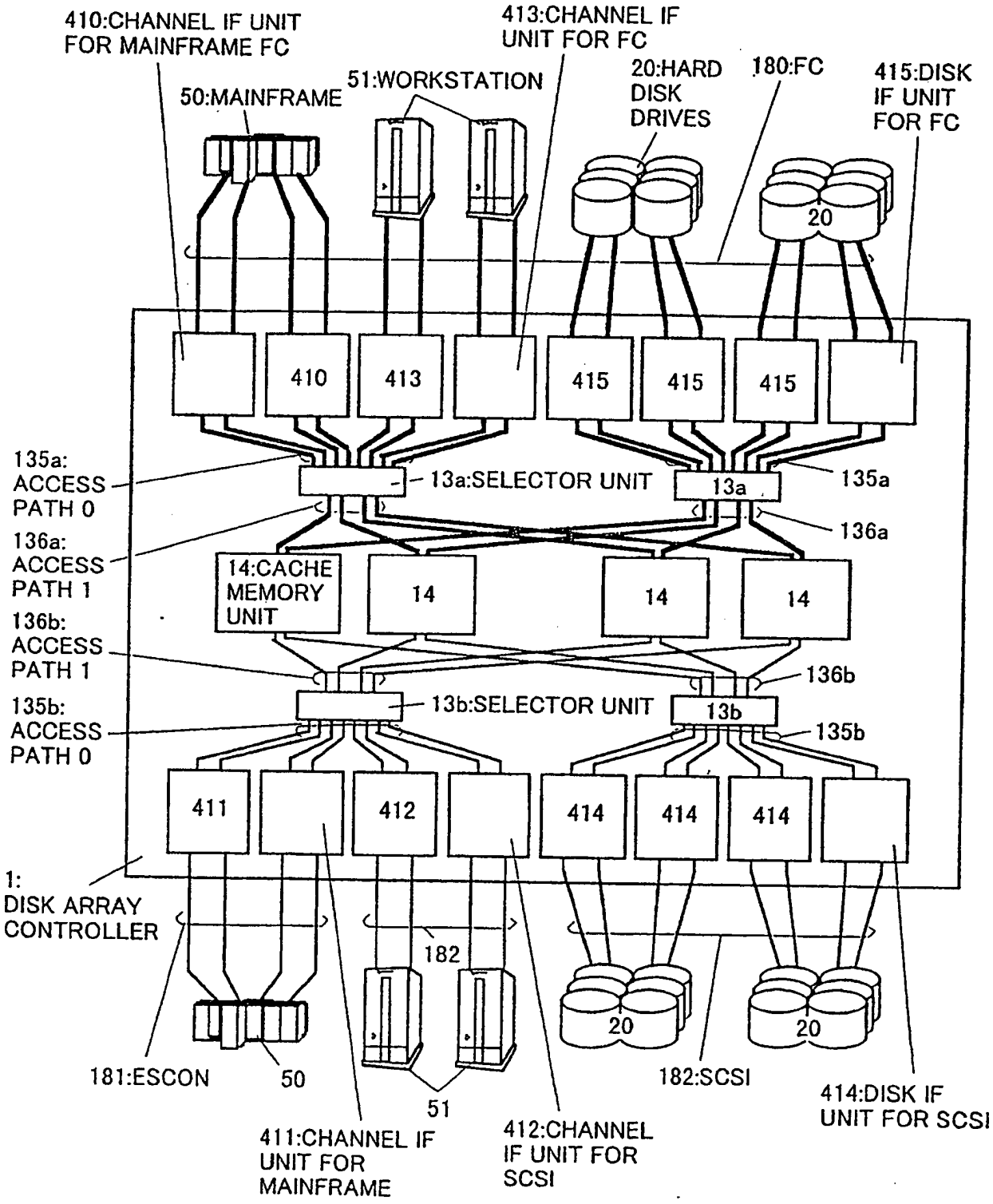
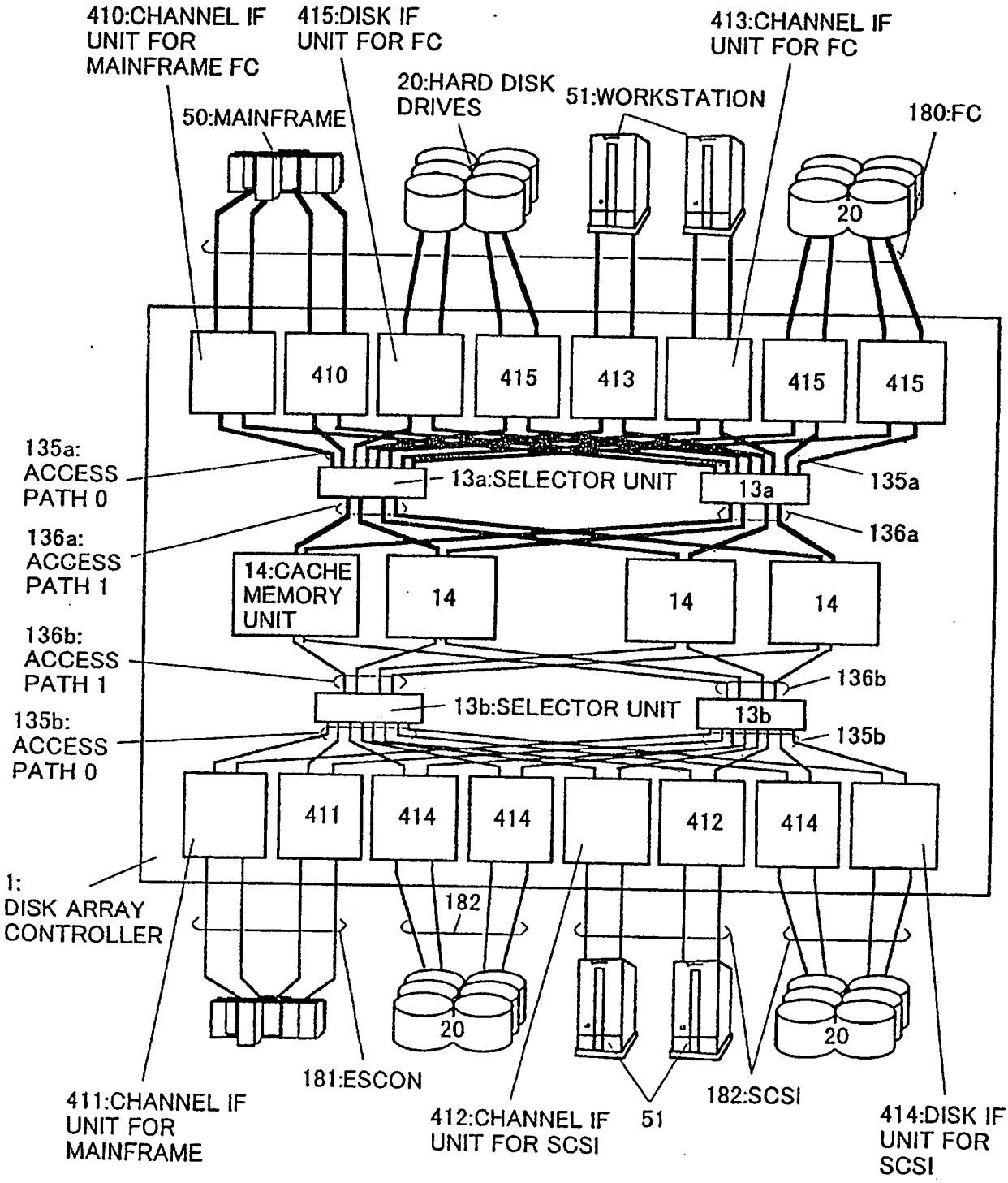

410:CHANNEL IF UNIT FOR MAINFRAME FC
413:CHANNEL IF UNIT FOR FC
50:MAINFRAME
51:WORKSTATION
20:HARD DISK DRIVES
180:FC
415:DISK IF UNIT FOR FC
20
410
413
415
415
415
135a: ACCESS PATH 0
13a:SELECTOR UNIT
13a
135a
136a: ACCESS PATH 1
136a
14:CACHE MEMORY UNIT
14
14
14
136b: ACCESS PATH 1
136b
135b: ACCESS PATH 0
13b:SELECTOR UNIT
13b
135b
411
412
414
414
414
1: DISK ARRAY CONTROLLER
182
20
20
181:ESCON
50
51
182:SCSI
414:DISK IF UNIT FOR SCSI
411:CHANNEL IF UNIT FOR MAINFRAME
412:CHANNEL IF UNIT FOR SCSI

FIG. 17


410:CHANNEL IF UNIT FOR MAINFRAME FC
415:DISK IF UNIT FOR FC
413:CHANNEL IF UNIT FOR FC
20:HARD DISK DRIVES
51:WORKSTATION
180:FC
50:MAINFRAME
20
410
415
413
415
415
135a: ACCESS PATH 0
13a:SELECTOR UNIT
13a
135a
136a: ACCESS PATH 1
136a
14:CACHE MEMORY UNIT
14
14
14
136b: ACCESS PATH 1
136b
13b:SELECTOR UNIT
13b
135b: ACCESS PATH 0
135b
411
414
414
412
414
1: DISK ARRAY CONTROLLER
182
20
20
181:ESCON
411:CHANNEL IF UNIT FOR MAINFRAME
412:CHANNEL IF UNIT FOR SCSI
51
182:SCSI
414:DISK IF UNIT FOR SCSI