

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年6月5日(05.06.2025)



(10) 国際公開番号

WO 2025/115059 A1

(51) 国際特許分類:

H01L 23/12 (2006.01)

(21) 国際出願番号: PCT/JP2023/042326

(22) 国際出願日: 2023年11月27日(27.11.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 (JP).

(72) 発明者: 西村 一廣 (NISHIMURA Kazuhiro); 〒8190192 福岡県福岡市西区今宿東一丁目1番1号メルコセミコンダクタエンジニアリング株式会社内 (JP). 井本 裕児 (IMOTO Yuji); 〒8190192 福岡県福岡市西区今宿東一丁目1番1号メルコセミコンダクタエンジニアリング株式会社内 (JP). 吉松 直樹 (YOSHIMATSU

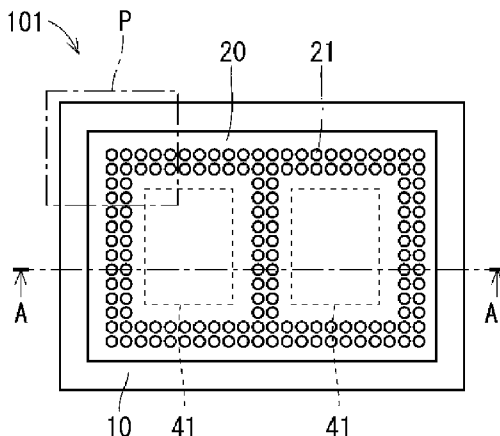
Naoki); 〒8190192 福岡県福岡市西区今宿東一丁目1番1号メルコセミコンダクタエンジニアリング株式会社内 (JP). 鹿野 武敏 (SHIKANO Taketoshi); 〒8190192 福岡県福岡市西区今宿東一丁目1番1号メルコセミコンダクタエンジニアリング株式会社内 (JP). 西原 孝太郎 (NISHIHARA Kotaro); 〒8190192 福岡県福岡市西区今宿東一丁目1番1号メルコセミコンダクタエンジニアリング株式会社内 (JP). 田上 兼士 (TAGAMI Tomonori); 〒8190192 福岡県福岡市西区今宿東一丁目1番1号メルコセミコンダクタエンジニアリング株式会社内 (JP).

(74) 代理人: 吉竹 英俊, 外 (YOSHITAKE Hidetoshi et al.); 〒5400001 大阪府大阪市中央区城見1丁目4番70号住友生命OBPプラザビル10階 (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

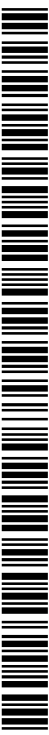
(54) Title: CIRCUIT BOARD, SEMICONDUCTOR DEVICE, METHOD FOR MANUFACTURING CIRCUIT BOARD, AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: 回路基板、半導体装置、回路基板の製造方法および半導体装置の製造方法



(57) Abstract: Provided is a circuit board in which adhesion strength between a resin and a metal plate can be improved and which can reduce a semiconductor device in size. The circuit board comprises an insulating plate and a metal plate. The metal plate is joined to the upper surface of the insulating plate. The metal plate includes a plurality of recesses provided on the surface of the metal plate. The minimum interval between the recesses adjacent to each other is 0.2 mm or less. The width of each of the plurality of recesses is 0.2 mm or less. The depth of each of the plurality of recesses is less than 0.05 mm.

(57) 要約: 樹脂と金属板との密着強度を向上させ、かつ半導体装置の小型化が可能な回路基板を提供する。回路基板は、絶縁板および金属板を備える。金属板は、絶縁板の上面に接合されている。金属板は、金属板の表面に設けられた複数の凹部を含む。互いに隣り合う凹部の最小間隔は、0.2 mm以下である。複数の凹部の各々の幅は、0.2 mm以下である。複数の凹部の各々の深さは、0.05 mm未満である。



WO 2025/115059 A1

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：

回路基板、半導体装置、回路基板の製造方法および半導体装置の製造方法

技術分野

[0001] 本開示は、回路基板、半導体装置、回路基板の製造方法および半導体装置の製造方法に関する。

背景技術

[0002] インバーターなどに用いられる電力半導体装置内部の半導体素子は、セラミック基板上に設けられた金属基板の表面に接合されている。その金属基板の表面において、半導体素子、配線などの電子部品が実装されていない領域は、エポキシ樹脂等の樹脂で封止されている。半導体装置の製造工程または半導体装置の駆動時のサーマルストレスによって、その樹脂が金属板から剥離する場合がある。

[0003] 特許文献1には、パワー半導体チップが接合された導電性板に、複数の孔が形成された半導体装置が開示されている。その孔によってアンカー効果が生じ、モールド樹脂と導電性板との密着性が向上している。

先行技術文献

特許文献

[0004] 特許文献1：特開2021-39962号公報

発明の概要

発明が解決しようとする課題

[0005] 電力半導体装置の小型化の要求に伴い、複数の半導体素子の間隔および半導体素子と金属板の端部との距離は、縮小する傾向にある。樹脂と金属板との密着性を向上させるための凹部の形成スペースも減少するため、樹脂と金属板との接着強度が十分に確保できない。

[0006] 本開示は、上記の課題を解決するためになされたものであり、樹脂と金属板との密着強度を向上させ、かつ半導体装置の小型化が可能な回路基板の提

供を目的とする。

課題を解決するための手段

[0007] 本開示に係る回路基板は、絶縁板および金属板を備える。金属板は、絶縁板の上面に接合されている。金属板は、金属板の表面に設けられた複数の凹部を含む。互いに隣り合う凹部の最小間隔は、0.2 mm以下である。複数の凹部の各々の幅は、0.2 mm以下である。複数の凹部の各々の深さは、0.05 mm未満である。

発明の効果

[0008] 本開示によれば、樹脂と金属板との密着強度を向上させ、かつ半導体装置の小型化が可能な回路基板が提供される。

[0009] この開示の目的、特徴、局面、および利点は、以下の詳細な説明と添付図面とによって、より明白となる。

図面の簡単な説明

- [0010] [図1]実施の形態1における回路基板の構成を示す平面図である。
[図2]実施の形態1における半導体装置の構成を示す断面図である。
[図3]凹部の構成を示す拡大平面図である。
[図4]凹部の構成を示す断面図である。
[図5]隣り合う凹部の最小間隔と接着強度との関係を示す図である。
[図6]シエア試験後の金属板および樹脂部の外観を示す図である。
[図7]シエア試験後の金属板および樹脂部の外観を示す図である。
[図8]実施の形態1の変形例1における回路基板の構成を示す平面図である。
[図9]凹部の構成を示す拡大平面図である。
[図10]実施の形態1の変形例2における凹部の構成を示す断面図である。
[図11]実施の形態1の変形例2における凹部の構成を示す断面図である。
[図12]実施の形態1の変形例2における凹部の構成を示す断面図である。
[図13]実施の形態2における回路基板の凹部の構成を示す断面図である。
[図14]実施の形態3における回路基板の構成を示す平面図である。
[図15]実施の形態4における回路基板の凹部の構成を示す断面図である。

[図16]実施の形態5における回路基板の構成を示す平面図である。

発明を実施するための形態

[0011] <実施の形態1>

図1は、実施の形態1における回路基板101の構成を示す平面図である。図2は、実施の形態1における半導体装置201の構成を示す断面図である。図2は、図1におけるA-A'に沿った切断面を示している。

[0012] 回路基板101は、絶縁板10、金属板20および放熱板30を含む。半導体装置201は、回路基板101、半導体素子40および樹脂部50を含む。半導体装置201は、例えば、インバーターなどの電力変換装置に搭載される。

[0013] 絶縁板10は、例えば、セラミックなどの無機材料で形成されている。放熱板30は、絶縁板10の下面に接合されている。金属板20は、絶縁板10の上面に接合されている。金属板20は、例えば、銅、アルミニウムなどで形成されている。

[0014] 金属板20は、複数の凹部21を含む。その複数の凹部21は、金属板20の表面に設けられている。実施の形態1における凹部21は、半導体素子実装エリア41を取り囲むように設けられている。半導体素子実装エリア41は、金属板20の表面における予め定められたエリアであって、後述する半導体素子40が実装されるエリアに対応する。

[0015] 図3は、凹部21の構成を示す拡大平面図である。図3は、図1における領域Pの平面構成を示している。図4は、凹部21の構成を示す断面図である。図4は、図3におけるB-B'に沿った切断面を示している。実施の形態1において、凹部21は非貫通穴である。凹部21の平面形状は円形である。互いに隣り合う凹部21の最小間隔Dsは、0.2mm以下である。互いに隣り合う凹部21を第1凹部21Aおよび第2凹部21Bと定義した場合、その最小間隔Dsは、第1凹部21Aの中心と第2凹部21Bの中心との間の距離ではない。その最小間隔Dsとは、第1凹部21Aの側壁と第2凹部21Bの側壁とが最も近づいている部分の距離に対応している。凹部2

1の直径、すなわち凹部21の幅Wは、0.2mm以下である。凹部21の深さD_pは、0.05mm未満である。

[0016] 半導体素子40は、接合材61を介して金属板20の表面に接合されている。その半導体素子40は、半導体素子実装エリア41に実装されている。接合材61は、例えば、はんだ、焼結材などの導電性材料で形成されている。焼結材は、例えば、AgまたはCuを含む。半導体素子40は、例えば、Si等の半導体によって形成されている。半導体は、SiC、GaN、Ga₂O₃、GeO₂、ダイヤモンド等のいわゆるワイドバンドギャップ半導体であることが好ましい。半導体素子40は、パワー半導体素子、そのパワー半導体素子を制御するための制御IC (Integrated Circuit) 等である。半導体素子40は、例えば、IGBT (Insulated Gate Bipolar Transistor)、MOSFET (Metal Oxide Semiconductor Field Effect Transistor)、ショットキーバリアダイオード等を含む。または、半導体素子40は、IGBTおよび還流ダイオードが1つの半導体基板内に形成されたRC-IGBT (Reverse-Conducting IGBT) を含んでいてもよい。

[0017] 樹脂部50は、絶縁板10、金属板20、複数の凹部21および半導体素子40を封止している。実施の形態1における樹脂部50は、放熱板30の下面が露出するように回路基板101および半導体素子40を封止している。樹脂部50は、絶縁性および硬化性を有する樹脂で形成されている。その樹脂は、例えば、シリコン樹脂、エポキシ樹脂などである。

[0018] 図5は、隣り合う凹部21の最小間隔D_sと接着強度との関係を示す図である。接着強度は、金属板20と樹脂部50との接着の強さである。図5において、接着強度は、基準比により、すなわち基準となる凹部21が設けられていない場合の接着強度に対する比で表されている。この試験において、凹部21の深さD_pは0.015mmであり、凹部21の幅Wは0.08mmである。凹部21の最小間隔D_sが小さくなるほど、接着強度が向上している。例えば、最小間隔D_sが0.2mmである場合の接着強度は、凹部21が設けられていない場合の接着強度の約3.6倍に向上している。さらに

、最小間隔 D_s が0.1mmである場合の接着強度は、凹部21が設けられていない場合の接着強度の約3.9倍に向上しており、最小間隔 D_s が小さいほど接着強度が向上する。

[0019] 図6および図7は、シエア試験後の金属板20および樹脂部50の外観を示す図である。シエア試験は、図6および図7にそれぞれ示される樹脂形成エリア62に対して行われた。図6において、凹部21の最小間隔 D_s は、0.1mmである。図7において、凹部21の最小間隔 D_s は0.2mmである。凹部21の深さ D_p は、ともに0.015mmである。凹部21の幅 W は、ともに0.08mmである。

[0020] 図6に示されるように、最小間隔 D_s が0.1mmの場合、樹脂形成エリア62の全面で樹脂部50の凝集破壊が生じている。それに対し、図7に示されるように、最小間隔 D_s が0.2mmの場合、その凹部21においてのみ樹脂部50の凝集破壊が生じている。凹部21が設けられていない部分つまり隣り合う凹部21の間の部分においては、金属板20と樹脂部50との界面破壊が生じている。図6および図7に示される破壊様相によれば、最小間隔 D_s が広い場合、樹脂部と金属基板との接触面積が小さく、十分な接着効果が得られない。一方で、最小間隔 D_s が縮小されると、接触面積が増加し樹脂部と金属基板との接着強度が向上する。

[0021] 以上をまとめると、実施の形態1における回路基板101は、絶縁板10および金属板20を含む。金属板20は、絶縁板10の上面に接合されている。金属板20は、その金属板20の表面に設けられた複数の凹部21を含む。互いに隣り合う凹部21の最小間隔 D_s は、0.2mm以下であり、さらに好ましくは0.1mm以下である。複数の凹部21の各々の幅 W は、0.2mm以下である。複数の凹部21の各々の深さ D_p は、0.05mm未満である。

[0022] また、実施の形態1における半導体装置201は、回路基板101、半導体素子40および樹脂部50を含む。半導体素子40は、金属板20の表面に実装されている。樹脂部50は、絶縁板10、金属板20の複数の凹部2

1 および半導体素子40を封止している。複数の凹部21は、半導体素子40を取り囲むように設けられている。

[0023] このような構成により、凹部21の形成面積が縮小した場合であっても、樹脂部50と金属板20との十分な接着強度が確保される。例えば、半導体素子40と金属板20の端部との間の幅 $W1 \sim 2\text{ mm}$ 程度の狭小エリアにも、十分な接着強度を実現する凹部21が形成される。そのため、半導体素子40などを高密度に実装することができ、その結果、半導体装置201が小型化される。

[0024] また、凹部21の幅 W が小さくおよび深さ Dp が従来よりも浅いため、凹部21の加工に要する時間が短縮される。そのため、半導体装置201のコストが低下する。凹部21がレーザーで形成される場合には、その凹部21を形成するためのレーザーのエネルギーも低下する。レーザー照射の影響を受けて金属板20が酸化する範囲が狭くなる。そのため、半導体素子実装エリア41に近づけた凹部21の形成が可能となる。その結果、半導体装置201の小型化が実現される。さらには、凹部21およびその周辺の金属酸化層は、はんだバリア層として機能する。樹脂部50との密着性の悪いはんだ層の面積が小さくなり、樹脂部50と回路基板101との接着強度が向上する。

[0025] (実施の形態1の変形例1)

図8は、実施の形態1の変形例1における回路基板101Aの構成を示す平面図である。その回路基板101Aにおける凹部21は、非貫通溝である。図9は、凹部21の構成を示す拡大平面図である。図9は、図8における領域Qの平面構成を示している。凹部21の平面形状は直線であり、その直線の溝が半導体素子実装エリア41を取り囲むように設けられている。互いに隣り合う凹部21の最小間隔 Ds は、 0.2 mm 以下である。溝幅つまり凹部21の幅 W は、 0.2 mm 以下である。凹部21の深さ Dp は、 0.05 mm 未満である。

[0026] 凹部21の平面パターンは、格子形状を有していてもよいし、スリット形

状を有していてもよい。格子形状は、縦方向に延伸する溝と横方向に延伸する溝とが互いに交差して形成される。スリット形状は、一方向に延伸する溝が離散的に配置されて形成される。

[0027] (実施の形態1の変形例2)

図10から図12は、実施の形態1の変形例2における凹部21の構成を示す断面図である。図10に示されるように、凹部21の断面形状は、三角形であってもよい。例えば、凹部21は、円錐形状を有する非貫通穴である。図11に示されるように、凹部21の底部は、丸まってもよい。図12に示されるように、複数の凹部21の各々の縁に突起部22が形成されていてもよい。その突起部22の断面形状は、三角形に限定されるものではない。

[0028] <実施の形態2>

実施の形態2において、実施の形態1と同様の構成要素には、同一の参照符号を付し、それらの詳細な説明は省略する。

[0029] 図13は、実施の形態2における回路基板の凹部21の構成を示す断面図である。金属板20は、突起部22を含む。突起部22は、複数の凹部21の各々の縁に設けられている。突起部22は、凹部21のバリに対応する。バリは、カエリともいう。互いに隣り合う第1凹部21Aと第2凹部21Bとについて、第1凹部21Aの突起部22の一部と第2凹部21Bの突起部22の一部とは互いに重なっている。言い換えると、第1凹部21Aの突起部22と第2凹部21Bの突起部22とが互いに重なるように、最小間隔Dsが設定されている。

[0030] 互いに隣り合う凹部21の突起部22が重なりあうことで、金属板20の表面の凹凸が強調される。その結果、樹脂部50と金属板20との接触面積が増加し、接着強度が向上する。例えば、実施の形態2の凹部21の個数と実施の形態1の凹部21の個数とが同じである場合、それらの加工時間および加工面積は互いにほぼ同一でありながらも、実施の形態2の接着強度の方が実施の形態1よりも高くなる。半導体装置201の組立性および信頼性が

向上する。

[0031] <実施の形態3>

実施の形態3において、実施の形態1または2と同様の構成要素には、同一の参照符号を付し、それらの詳細な説明は省略する。

[0032] 図14は、実施の形態3における回路基板の凹部21の構成を示す断面図である。金属板20の突起部22は、凹部21の縁の外側に向けて突出している。凹部21がレーザーで形成される場合、その突起部22は、レーザーの未照射部の方向に突出している。隣り合う凹部21の最小間隔 D_s が、実施の形態1と同一であっても、突起部22によって樹脂部50と金属板20との接触面積が増加する。そのため、接着強度が向上する。せん断方向の応力が加わった場合であっても、樹脂部50よりも強度の高い金属製の突起部22がその応力を受け止めるため、接着強度が向上する。

[0033] <実施の形態4>

実施の形態4において、実施の形態1から3のうちいずれかと同様の構成要素には、同一の参照符号を付し、それらの詳細な説明は省略する。

[0034] 図15は、実施の形態4における回路基板104の構成を示す平面図である。金属板20は、高密度領域42と低密度領域とを含む。高密度領域42は、金属板20の四隅に設けられている。低密度領域は、その高密度領域42以外の領域に対応する。低密度領域における複数の凹部21の密度は、高密度領域42における複数の凹部21の密度よりも低い。隣り合う凹部21の最小間隔 D_s および凹部21の幅 W は、0.2mm以下である。

[0035] 熱応力が集中しやすい領域は、金属板20の四隅である。その四隅以外の熱応力が小さい領域には、凹部21の密度を減らすことで、凹部21の加工時間が短縮される。

[0036] <実施の形態5>

実施の形態5において、実施の形態1から4のうちいずれかと同様の構成要素には、同一の参照符号を付し、それらの詳細な説明は省略する。

[0037] 図16は、実施の形態5における回路基板105の構成を示す平面図であ

る。実施の形態5における凹部21は、半導体素子実装エリア41だけでなく、配線接合エリア43を取り囲むように設けられている。配線接合エリア43は、金属板20の表面における予め定められたエリアであって、金属板20と配線70とが接合される接合部に対応する。

[0038] 実施の形態5における半導体装置201は、その金属板20の表面の配線接合エリア43に接合された配線70を含む。配線70の一端は、例えば、はんだを介して金属板20に接合される。配線70は、そのはんだおよび金属板20を介して半導体素子40に電氣的に接続されている。配線70の他端は、外部回路（図示せず）に接続可能に構成されている。配線70は、例えば、予め定められた形状に加工された板金である。

[0039] このような構成により、はんだバリア機能を有する凹部21が接合部の周辺に形成される。樹脂部50との密着性の悪いはんだ層の面積が減少するため、樹脂部50と金属板20との接着強度が向上する。

[0040] <実施の形態6>

実施の形態6において、実施の形態1から5のいずれかと同様の構成要素には、同一の参照符号を付し、それらの詳細な説明は省略する。

[0041] 実施の形態6における回路基板の製造方法においては、複数の凹部21はレーザーで形成される。凹部21がレーザーで形成されることによって、加工時間の短縮および加工精度の向上が実現される。

[0042] 金属板20がCuで形成されている場合、凹部21を加工するためのレーザーは、UVレーザーまたはグリーンレーザーである。Cuの光吸収率が高い波長が用いられることにより、凹部21の加工時間が短縮される。

[0043] <実施の形態7>

実施の形態7において、実施の形態1から6のいずれかと同様の構成要素には、同一の参照符号を付し、それらの詳細な説明は省略する。

[0044] 実施の形態7における半導体装置201の製造方法においては、樹脂部50はトランスファーモールド成形によって形成される。凹部21への樹脂の充填性が良好となり、半導体装置201の組立性が向上する。

[0045] この開示は詳細に説明されたが、上記した説明は、すべての局面において、例示であって、限定的なものではない。例示されていない無数の変形例が、想定され得るものと解される。

[0046] なお、各実施の形態を自由に組み合わせたり、各実施の形態を適宜、変形、省略したりすることが可能である。

符号の説明

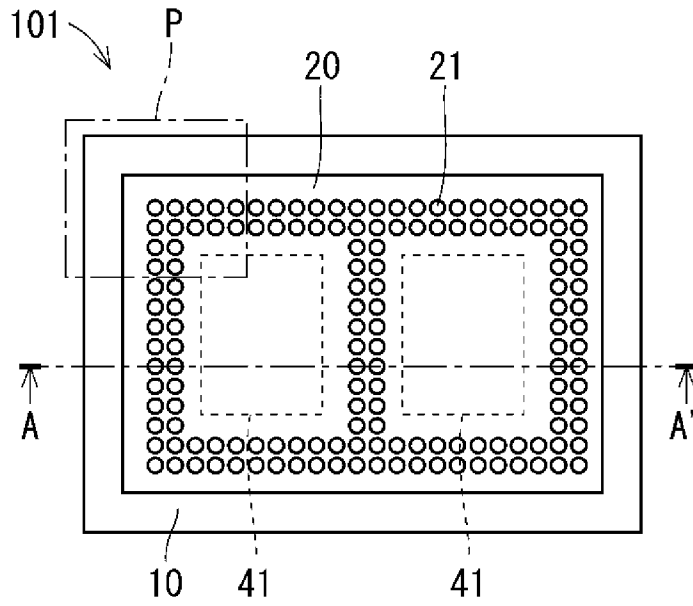
[0047] 10 絶縁板、20 金属板、21 凹部、21A 第1凹部、21B 第2凹部、22 突起部、30 放熱板、40 半導体素子、41 半導体素子実装エリア、42 高密度領域、43 配線接合エリア、50 樹脂部、61 接合材、62 樹脂形成エリア、70 配線、101 回路基板、101A 回路基板、104 回路基板、105 回路基板、201 半導体装置、Dp 深さ、Ds 最小間隔。

請求の範囲

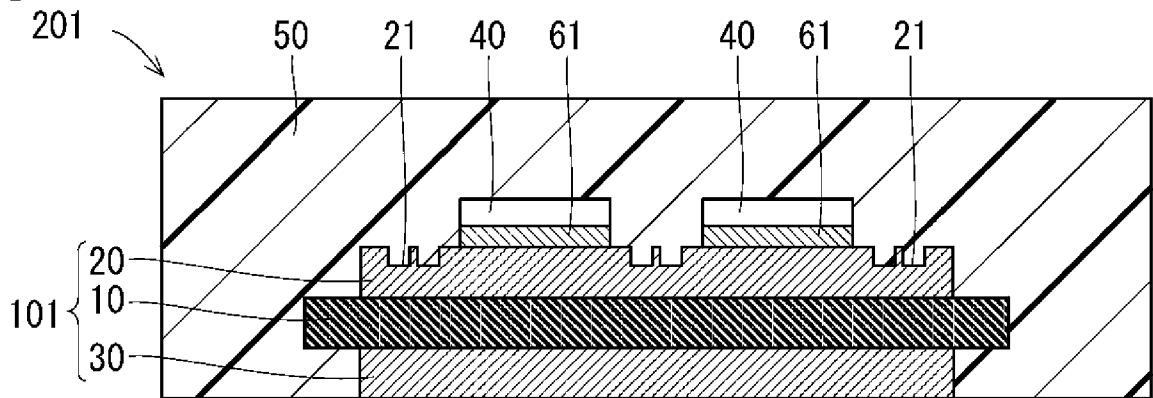
- [請求項1] 絶縁板と、
前記絶縁板の上面に接合された金属板と、を備え、
前記金属板は、前記金属板の表面に設けられた複数の凹部を含み、
互いに隣り合う凹部の最小間隔は、0.2 mm以下であり、
前記複数の凹部の各々の幅は、0.2 mm以下であり、
前記複数の凹部の各々の深さは、0.05 mm未満である、回路基板。
- [請求項2] 前記複数の凹部は、互いに隣り合う第1凹部と第2凹部とを含み、
前記金属板は、前記複数の凹部の各々の縁に形成された突起部を含み、
前記第1凹部の前記突起部の一部と前記第2凹部の前記突起部の一部とは互いに重なっている、請求項1に記載の回路基板。
- [請求項3] 前記金属板は、前記複数の凹部の各々の縁に形成された突起部を含み、
前記突起部は、前記縁の外側に向けて突出している、請求項1に記載の回路基板。
- [請求項4] 前記金属板は、前記金属板の四隅に設けられた高密度領域と前記四隅以外の領域に設けられた低密度領域とを含み、
前記低密度領域における前記複数の凹部の密度は、前記高密度領域における前記複数の凹部の密度よりも低い、請求項1から請求項3のうちいずれか一項に記載の回路基板。
- [請求項5] 請求項1から請求項4のうちいずれか一項に記載の回路基板と、
前記金属板の前記表面に実装された半導体素子と、
前記絶縁板、前記金属板の前記複数の凹部および前記半導体素子を封止する樹脂部と、を備え、
前記複数の凹部は、前記半導体素子を取り囲むように設けられている、半導体装置。

- [請求項6] 前記金属板の前記表面に接合され、前記半導体素子に電氣的に接続された配線を、さらに備え、
前記複数の凹部は、前記配線と前記金属板との接合部を取り囲むように設けられている、請求項5に記載の半導体装置。
- [請求項7] 請求項1から4のうちいずれか一項に記載の回路基板を製造するための回路基板の製造方法であって、
前記複数の凹部をレーザーで形成する、回路基板の製造方法。
- [請求項8] 前記金属板は、Cuで形成されており、
前記レーザーは、UVレーザーまたはグリーンレーザーである、請求項7に記載の回路基板の製造方法。
- [請求項9] 請求項5または請求項6に記載の半導体装置を製造するための半導体装置の製造方法であって、
前記樹脂部をトランスファーモールド成形によって形成する、半導体装置の製造方法。

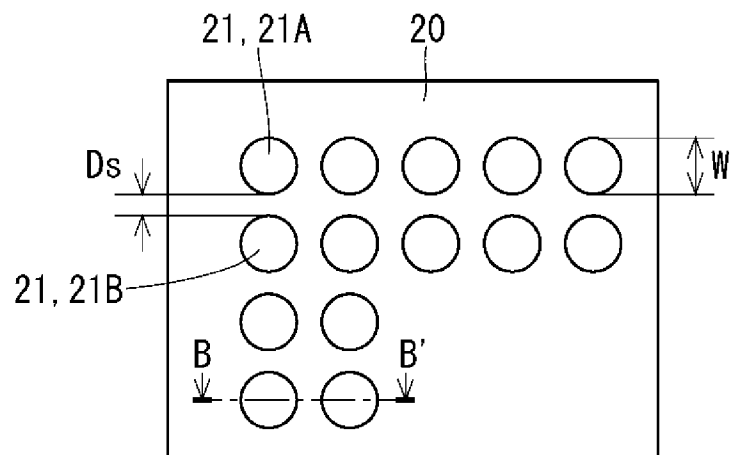
[図1]



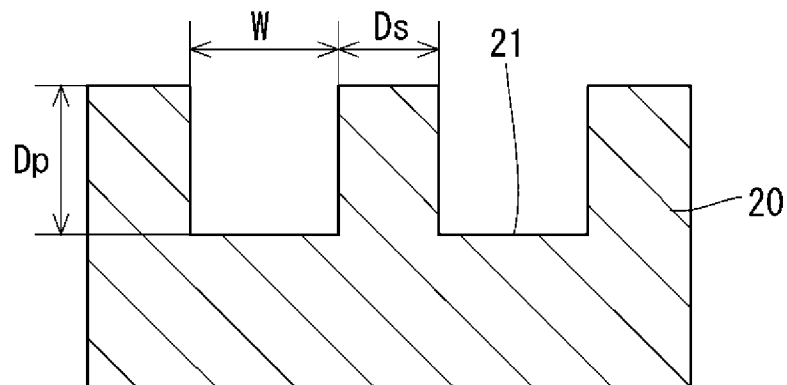
[図2]



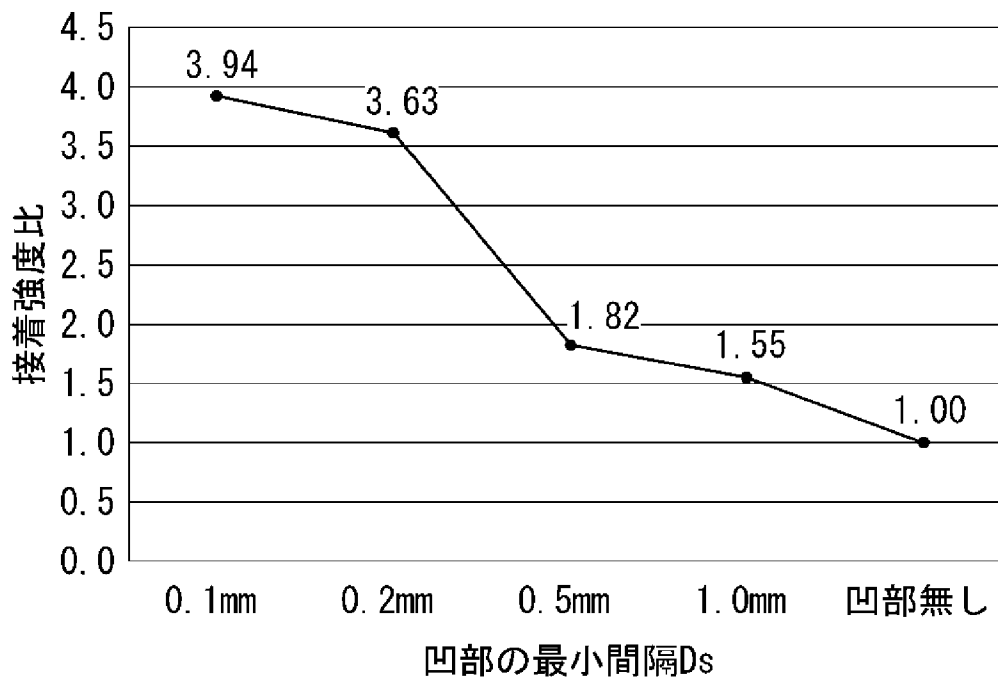
[図3]



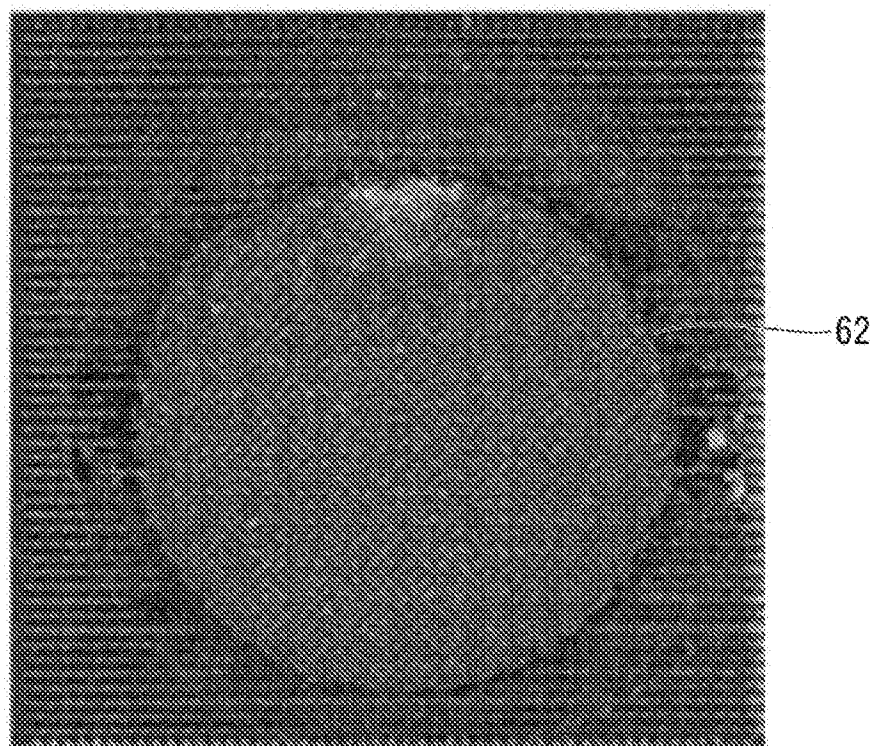
[図4]



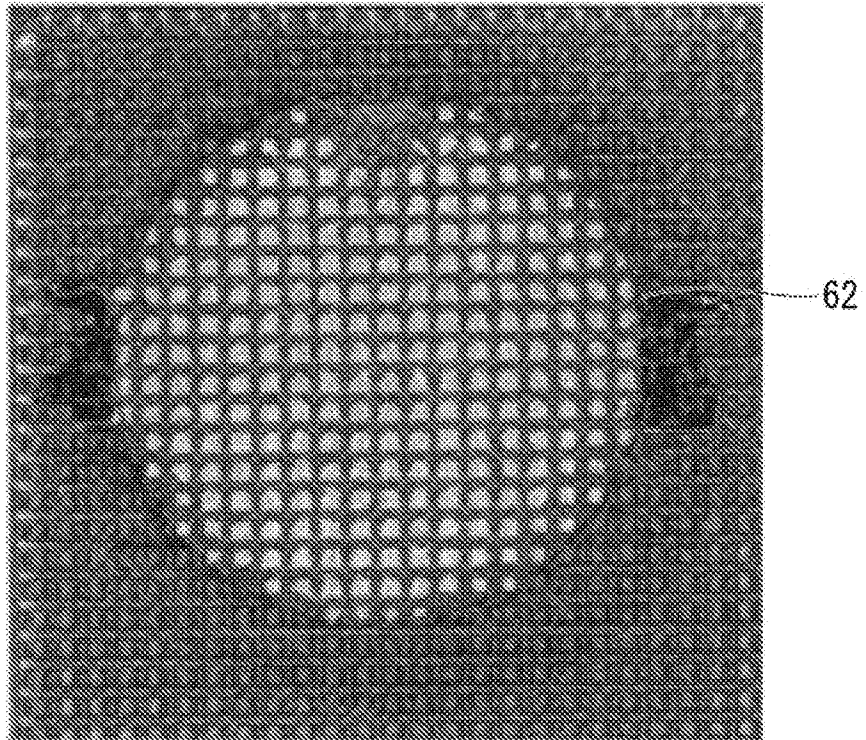
[図5]



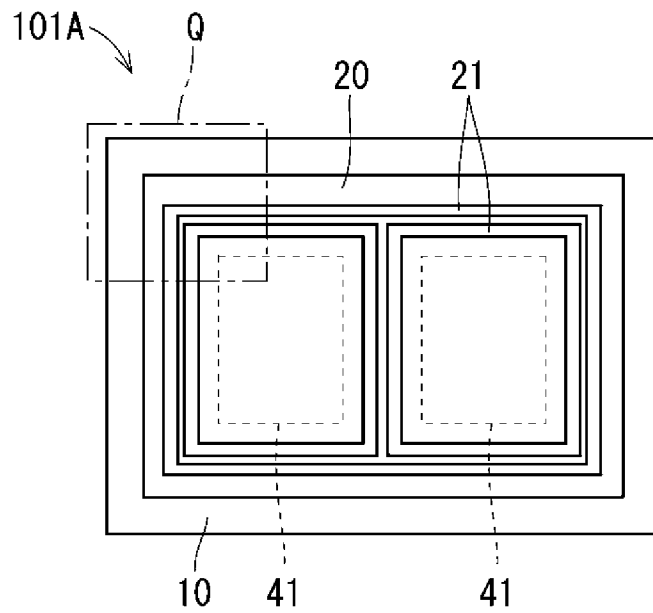
[図6]



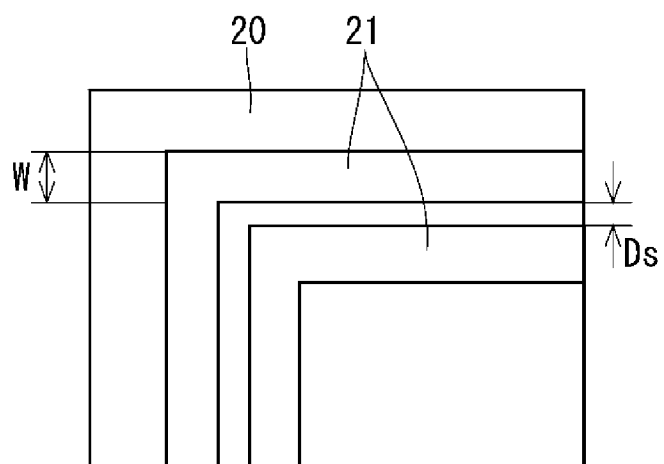
[図7]



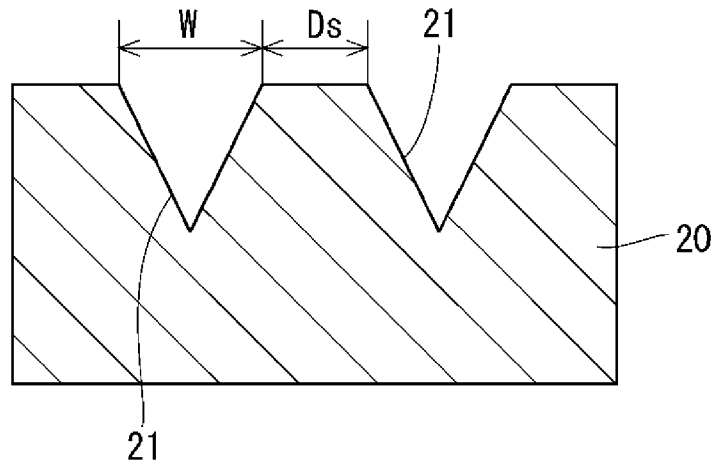
[図8]



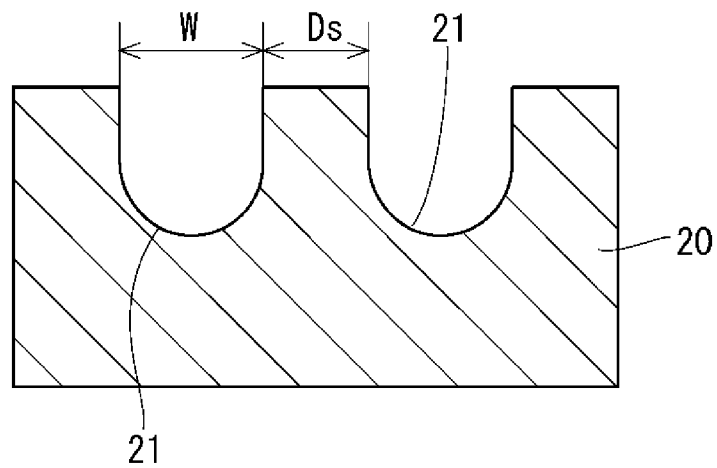
[図9]



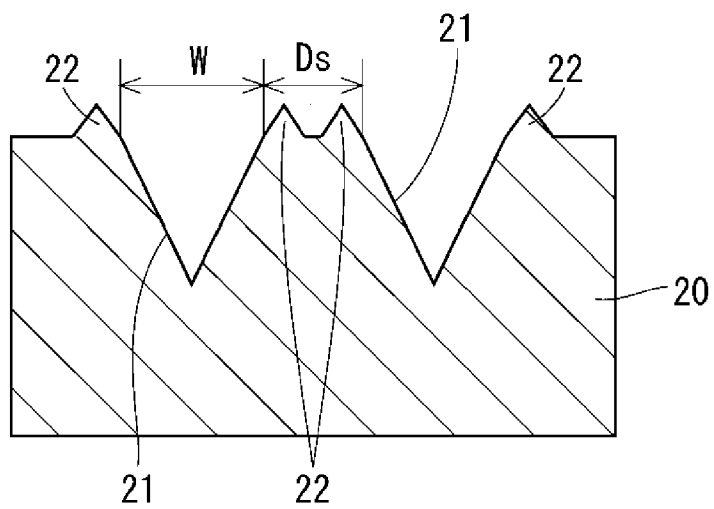
[図10]



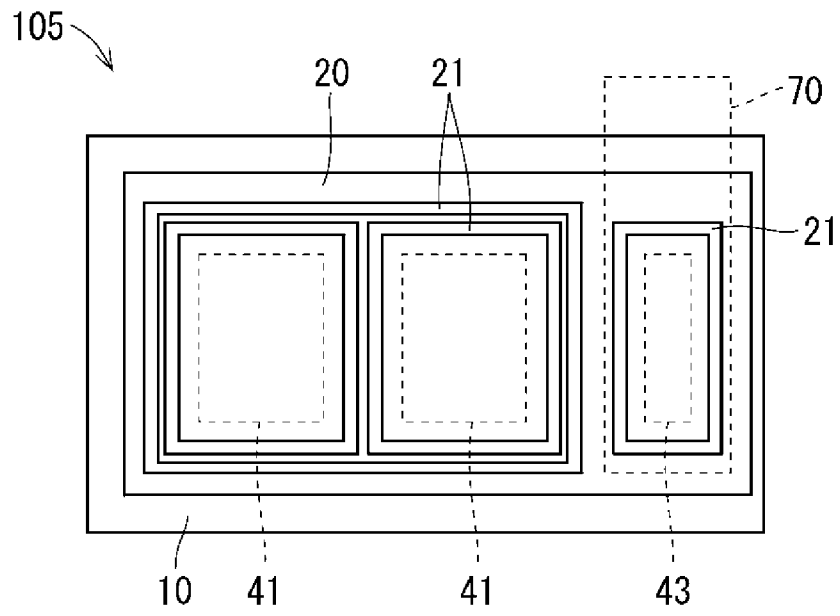
[図11]



[図12]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/042326

A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01L 23/12</i> (2006.01) FI: H01L23/12 Q		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L23/12		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	WO 2020/050077 A1 (ROHM CO., LTD.) 12 March 2020 (2020-03-12) paragraphs [0074]-[0077], fig. 10-12	1, 5-9 3
X Y A	JP 2016-029676 A (FUJI ELECTRIC CO., LTD.) 03 March 2016 (2016-03-03) paragraphs [0024]-[0044], fig. 1, 2	1, 2, 5-9 4 3
X Y A	JP 2018-160653 A (DENSO CORPORATION) 11 October 2018 (2018-10-11) paragraphs [0014]-[0065], [0097], fig. 1-4, 19	1, 2, 4, 5, 7-9 6 3
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 30 January 2024		Date of mailing of the international search report 06 February 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/042326

C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2023/140042 A1 (ROHM CO., LTD.) 27 July 2023 (2023-07-27)	4
A	paragraphs [0074]-[0077], fig. 17, 18	3
Y	JP 2017-188534 A (DENSO CORPORATION) 12 October 2017 (2017-10-12)	6
A	paragraphs [0111]-[0112], fig. 14	3
A	JP 2022-007599 A (DENSO CORPORATION) 13 January 2022 (2022-01-13)	1-9
	entire text, all drawings	
A	JP 2022-062244 A (FUJI ELECTRIC CO., LTD.) 19 April 2022 (2022-04-19)	1-9
	entire text, all drawings	
A	WO 2023/068096 A1 (FUJI ELECTRIC CO., LTD.) 27 April 2023 (2023-04-27)	1-9
	entire text, all drawings	
A	JP 2011-253950 A (MITSUBISHI ELECTRIC CORPORATION) 15 December 2011 (2011-12-15)	1-9
	entire text, all drawings	

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/042326

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2020/050077	A1	12 March 2020	US 2021/0280551 A1 paragraphs [0111]-[0114], fig. 10-12 DE 112019004482 T5	
JP	2016-029676	A	03 March 2016	US 2015/0187671 A1 paragraphs [0036]-[0063], fig. 1A, 1B, 3A, 3B, 3C	
JP	2018-160653	A	11 October 2018	US 2019/0355656 A1 paragraphs [0032]-[0083], [0115], fig. 1-4, 19 CN 110383464 A	
WO	2023/140042	A1	27 July 2023	(Family: none)	
JP	2017-188534	A	12 October 2017	US 2018/0323125 A1 paragraphs [0129]-[0130], fig. 14 CN 108604579 A	
JP	2022-007599	A	13 January 2022	(Family: none)	
JP	2022-062244	A	19 April 2022	US 2022/0278039 A1 entire text, all drawings DE 112021000169 T5 CN 114787991 A	
WO	2023/068096	A1	27 April 2023	(Family: none)	
JP	2011-253950	A	15 December 2011	US 2011/0298121 A1 entire text, all drawings DE 102011076886 A1 CN 102270613 A KR 10-2011-0132522 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 23/12(2006.01)i FI: H01L23/12 Q		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L23/12 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2024年 日本国実用新案登録公報 1996 - 2024年 日本国登録実用新案公報 1994 - 2024年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	WO 2020/050077 A1（ローム株式会社）12.03.2020（2020 - 03 - 12） 段落0074-0077、図10-12	1,5-9 3
X Y A	JP 2016-029676 A（富士電機株式会社）03.03.2016（2016 - 03 - 03） 段落0024-0044、図1,2	1,2,5-9 4 3
X Y A	JP 2018-160653 A（株式会社デンソー）11.10.2018（2018 - 10 - 11） 段落0014-0065,0097、図1-4,19	1,2,4,5,7-9 6 3
Y A	WO 2023/140042 A1（ローム株式会社）27.07.2023（2023 - 07 - 27） 段落0074-0077、図17,18	4 3
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 30.01.2024	国際調査報告の発送日 06.02.2024	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 井上 和俊 5F 3455 電話番号 03-3581-1101 内線 3516	

C. 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2017-188534 A (株式会社デンソー) 12.10.2017 (2017 - 10 - 12) 段落0111-0112、図14	6
A		3
A	JP 2022-007599 A (株式会社デンソー) 13.01.2022 (2022 - 01 - 13) 全文、全図	1-9
A	JP 2022-062244 A (富士電機株式会社) 19.04.2022 (2022 - 04 - 19) 全文、全図	1-9
A	WO 2023/068096 A1 (富士電機株式会社) 27.04.2023 (2023 - 04 - 27) 全文、全図	1-9
A	JP 2011-253950 A (三菱電機株式会社) 15.12.2011 (2011 - 12 - 15) 全文、全図	1-9

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/042326

引用文献	公表日	パテントファミリー文献	公表日
WO 2020/050077 A1	12.03.2020	US 2021/0280551 A1 paragraphs0111-0114, FIGs.10-12 DE 112019004482 T5	
JP 2016-029676 A	03.03.2016	US 2015/0187671 A1 paragraphs0036-0063, FIGs.1A,1B,3A,3B,3C	
JP 2018-160653 A	11.10.2018	US 2019/0355656 A1 paragraphs0032-0083,0115, FIGs.1-4,19 CN 110383464 A	
WO 2023/140042 A1	27.07.2023	(ファミリーなし)	
JP 2017-188534 A	12.10.2017	US 2018/0323125 A1 paragraphs0129-0130, FIG.14 CN 108604579 A	
JP 2022-007599 A	13.01.2022	(ファミリーなし)	
JP 2022-062244 A	19.04.2022	US 2022/0278039 A1 全文、全図 DE 112021000169 T5 CN 114787991 A	
WO 2023/068096 A1	27.04.2023	(ファミリーなし)	
JP 2011-253950 A	15.12.2011	US 2011/0298121 A1 全文、全図 DE 102011076886 A1 CN 102270613 A KR 10-2011-0132522 A	