

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

日本 2007/8/24 特願 2007-217876

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種半導體裝置及其製造方法。

【先前技術】

在先前的半導體裝置，例如，如記載於日本特開 2000-223518 號公報，是在矽基板下設置多個外部接續用之柱狀電極者。但是，先前之此種半導體裝置係在半導體構成體之平面的面積區域內，設置外部接續用電極扇入 (Fan-in) 之構成，因而無法適用在外部接續用電極之配置數變多而使配置間距比預定之尺寸，例如 $0.5\mu\text{m}$ 左右更小的情況。

因此，日本特開 2005-216935 號公報，係揭示有一半導體裝置，其採用：將稱為 CSP (chip size package) 之半導體構成體設置於平面尺寸比該半導體構成體更大的底板上，將此底板之大致所有區域作為半導體構成體之外部接續用電極的配置區域之扇出 (Fan-out) 構造。在採用此扇出 (Fan-out) 構造的半導體裝置中，可將外部接續用電極的配置區域擴大，因此即使外部接續用電極為多之情況，亦可使配置間距充分。

【發明內容】

[發明欲解決之課題]

但是，上述先前之半導體裝置中，搭載半導體構成體的底板係為必要，此底板使裝置全體變厚係為重大課題。

因而，本發明之目的在提供一種半導體裝置及其製造方法，在將外部接續用電極的配置區域作成比半導體構成

體之平面尺寸更大時，仍可達成薄型化。

[解決課題之手段]

本發明之半導體裝置，其特徵為具備：半導體構成體(2)，具有半導體基板(4)及設置於該半導體基板(4)下之多個外部接續用電極(13)；下層絕緣膜(1)，設置於上述半導體構成體下及其周圍；下層配線(22、22A)，在上述下層絕緣膜下係設置成接續至上述半導體構成體之外部接續用電極；絕緣層(31)，設置於上述半導體構成體之周圍的上述下層絕緣膜上；框狀絕緣基板(32)，埋入於上述絕緣層之上面側；及上層配線(34)，設於上述絕緣基板上，將搭載上述半導體構成體及上述絕緣層的底板(41)除去。

又，本發明之半導體裝置的製造方法，是在底板(41)上形成下層絕緣膜(1)，將具有半導體基板(4)及設置於該半導體基板下之多個外部接續用電極(13)的多個半導體構成體(2)固著在上述下層絕緣膜上，將絕緣層(31a)形成在半導體構成體之周圍的上述下層絕緣膜上，且將框狀絕緣基板(32)埋入於上述絕緣層之上面側。其後，除去上述底板。其次，在上述下層絕緣膜下，將下層配線(22、22A)形成接續至上述半導體構成體之外部接續用電極，將上述半導體構成體之間的上述下層絕緣膜、上述絕緣層、及上述絕緣基板加以切斷而獲得多個半導體裝置。在上述絕緣基板上形成上層配線(34)。

[發明之效果]

依照本發明時，可將外部接續用電極的配置區域作成

比半導體構成體之平面尺寸更大，而且不具備底板，因此可達成薄型化。

【實施方式】

(第 1 實施形態)

第 1 圖係顯示本發明之第 1 實施形態的半導體裝置的剖面圖。此半導體裝置具備由環氧系樹脂、聚醯亞胺系樹脂、玻璃布基材環氧樹脂等形成的平面方形之下層絕緣膜 1。半導體構成體 2 經由環氧系樹脂等形成的黏著層 3 而搭載於下層絕緣膜 1 的上面中央部。此時，下層絕緣膜 1 的平面尺寸係比半導體構成體 2 之平面尺寸更大。

半導體構成體 2 具備平面方形之矽基板(半導體基板) 4。在矽基板 4 之下面 4a 設置預定功能之積體電路(未圖示)，在下面周邊部，由鋁系金屬等形成的多個接續墊 5 係設置成接續到積體電路。在除去接續墊 5 的中央部之矽基板 4 的下面設有由氧化矽等形成的絕緣膜 6，接續墊 5 的中央部經由設置於絕緣膜 6 的開口部 7 而露出。

在絕緣膜 6 之下面設置由聚醯亞胺系樹脂等形成的保護膜 8。在對應於絕緣膜 6 之開口部 7 的部分之保護膜 8，設置開口部 9。在保護膜 8 之下面設置配線 10。配線 10 係成為由設於保護膜 8 之下面的銅形成的基底金屬層 11、及由設於基底金屬層 11 之下面的銅形成的上部金屬層 12 之 2 層構造。配線 10 之一端部經由絕緣膜 6 及保護膜 8 之開口部 7、9 而接續到接續墊 5。

在配線 10 之接續墊部下面設置由銅形成的柱狀電極

(外部接續用電極)13。在包含配線 10 之保護膜 8 的下面，由環氧系樹脂等形成的封裝膜 14 係設置成其下面為與柱狀電極 13 之下面為同一面。其後，半導體構成體 2 係其柱狀電極 13 及封裝膜 14 的下面經由環氧系樹脂等形成之黏著層 3 而黏著到下層絕緣膜 1 之上面中央部，藉此而搭載到下層絕緣膜 1 之上面中央部。

在對應於半導體構成體 2 之柱狀電極 13 的下面中央部之部分的下層絕緣膜 1 及黏著層 3，設置開口部 21。在下層絕緣膜 1 的下面設置下層配線 22。下層配線 22 係成為由設於下層絕緣膜 1 之下面的銅形成的基底金屬層 23、及由設於基底金屬層 23 之下面的銅形成的下部金屬層 24 之 2 層構造。下層配線 22 之一端部經由下層絕緣膜 1、及黏著層 3 之開口部 21 而接續到半導體構成體 2 之柱狀電極 13。

在包含下層配線 22 的下層絕緣膜 1 之下面，設置由阻錒料(solder resist)等形成的下層包覆膜 25。在對應於下層配線 22 的接續墊部之部分的下層包覆膜 25 設置開口部 26。在下層包覆膜 25 之開口部 26 內及其下方，錒球(錒料層)27 係設置成接續到下層配線 22 的接續墊部。

在包含黏著層 3 之半導體構成體 2 的周圍之下層絕緣膜 1 的上面，設置絕緣層 31。絕緣層 31 係由環氧系樹脂、聚醯亞胺系樹脂、玻璃布基材環氧樹脂等形成。在絕緣層 31 之上面側埋入由玻璃布基材環氧樹脂等形成的方形框狀的絕緣基板 32。換言之，方形框狀的絕緣基板 32 係以間

隔配置在半導體構成體 2 之周圍，在含有黏著層 3 之半導體構成體 2 與絕緣基板 32 之間及絕緣基板 32 與下層絕緣膜 1 之間設有絕緣層 31。

在絕緣基板 32 之下面設置由銅箔形成的中間下層配線 33，在上面設置由銅箔形成的上層配線 34。中間下層配線 33 及上層配線 34，係經由充填在設置於絕緣基板 32 之貫穿孔 35 內的導電性膏等形成的上下導通部 36 而接續。下層配線 22 之預定處，係經由設置於下層絕緣膜 1 及絕緣層 31 的開口部 37 而接續到中間下層配線 33 的接續墊部。

在包含上層配線 33 的絕緣基板 32 之上面設置由阻銲料等形成的上層包覆膜 38。在對應於上層配線 33 的接續墊部之部分的上層包覆膜 38 設置開口部 39。此時，在半導體構成體 2 之矽基板 4 的上面及設置於半導體構成體 2 與絕緣基板 32 之間的絕緣層 31 之上面，並未設置上層包覆膜 38。

其次，將針對此半導體裝置之製造方法的一例進行說明。首先，如第 2 圖所示，準備：在由銅箔(金屬箔)形成的底板 41 之上面形成由環氧系樹脂、聚醯亞胺系樹脂、玻璃布基材環氧樹脂等形成的下層絕緣膜 1 之物件。此時，此已準備的物件之尺寸，係成為可形成多個第 1 圖所示之完成後之半導體裝置的尺寸。又，下層絕緣膜 1 中由環氧系樹脂等形成的熱硬化性樹脂係已經被硬化。

又，準備半導體構成體 2。此半導體構成體 2，係在晶圓狀態的矽基板 4 下形成：積體電路(未圖示)、由鋁系金

屬等所形成的接續墊 5、由氧化矽等形成的絕緣膜 6、由聚醯亞胺系樹脂等形成的保護膜 8、配線 10(具有由銅形成的基底金屬層 11 及由銅形成的上部金屬層 12)、由銅形成的柱狀電極 13 及環氧系樹脂等形成的封裝膜 14 之後，利用切割(dicing)加以個片化而獲得。

其次，藉由使半導體構成體 2 之柱狀電極 13 及封裝膜 14 之下面經由環氧系樹脂等所形成之黏著層 3 而黏著，而將半導體構成體 2 搭載於下層絕緣膜 1 之上面的半導體構成體搭載區域。此時，在下層絕緣膜 1 之上面的半導體構成體搭載區域，係使用印刷法或分配器等預先供給 NCP(Non-Conductive Paste，非導電性糊膏)之膏狀的黏著材、或 NCF(Non-Conductive Film，非導電性薄膜)之薄片狀黏接材，利用加熱壓著而將半導體構成體 2 固著在下層絕緣膜 1。

其次，如第 3 圖所示，準備具有：銅箔形成的中間下層配線 33、銅箔形成的上層配線 34、導電性膏等形成的上下導通部 36 及阻銲劑等形成的上層包覆膜 38 的玻璃布環氧樹脂等製成的格子狀之絕緣基板 32。此時，在格子狀之絕緣基板 32 上形成複數個方形的開口部 42。絕緣基板 32 中之環氧樹脂等製成的熱硬化性樹脂已經被硬化。在對應於上層配線 34 之接續墊部的部分之上層包覆膜 38，形成開口部 39。

其次，使用真空吸附器等吸附格子狀之絕緣層形成用薄片 31a，並以 XY 台移動而定位在包含黏著層 3 之半導體

構成體 2 的周圍之下層絕緣膜 1 的上面並加以固定。固定例如係藉由使用銷 (pin) 在絕緣層形成用薄片 31a 的緣部，貫穿該絕緣層形成用薄片 31a 而突刺到下層絕緣膜 1 的方法而進行。絕緣層形成用薄片 31a，係使由環氧系樹脂等形成的熱硬化性樹脂浸漬於由玻璃布等形成的基材，將熱硬化性樹脂作成半硬化狀態而形成薄片狀，利用衝孔 (punching) 而形成多個方形之開口部 43 者。絕緣基板 32 及絕緣層形成用薄片 31a 之開口部 42、43 之尺寸係成為稍大於半導體構成體 2 之尺寸。因此，在絕緣基板 32 及絕緣層形成用薄片 31a 與半導體構成體 2 之間形成間隙 44。

其次，如第 4 圖所示，使用一對加熱加壓板 45、46 從上下對絕緣層形成用薄片 31a 進行加熱加壓。藉由此加熱加壓，絕緣層形成用薄片 31a 中之熱硬化性樹脂會流動而充填於間隙 44，藉由其後之冷卻而硬化，而在包含黏著層 3 的半導體構成體 2 之周圍的下層絕緣膜 1 之上面形成絕緣層 31，且在絕緣層 31 之上面側埋入格子狀之絕緣基板 32。

此時，下層絕緣膜 1 及絕緣基板 32，屬於主成分之熱硬化性樹脂預先被硬化，因此即使被加熱加壓亦幾乎不變形。由阻焊劑等形成的上層包覆膜 38 也大致不變形。在此，形成於半導體構成體 2 及絕緣基板 32 之間的絕緣層 31 之上面，較佳為作成與半導體構成體 2 之矽基板 4 的上面為相同，或者作成稍微比其位於下側。即，較佳為作成在半導體構成體 2 之矽基板 4 的上面形成絕緣層 31。

其次，如第 5 圖所示，爲了保護經由上層包覆膜 38 之開口部 39 而露出的上層配線 34 之接續墊部，將保護膜 47 經由設置於其下面的黏著層 48 而貼附於上層包覆膜 38 之上面。其次，當使用蝕刻液藉由濕式蝕刻而將底板 41 加以除去時，如第 6 圖所示，下層絕緣膜 1 之下面被露出。此時，經由上層包覆膜 38 之開口部 39 而露出的上層配線 34 之接續墊部係藉由保護膜 47 而覆蓋，因此並未被蝕刻。而且，在此狀態，由於下層絕緣膜 1、絕緣層 31、及絕緣基板 32 被硬化，即使底板 41 被除去時，亦可充分地確保強度。

其次，如第 7 圖所示，藉由將雷射光束照射在對應於半導體構成體 2 之柱狀電極 13 的下面中央部之部分的下層絕緣膜 1 及黏著層 3 之雷射加工，而形成開口部 21。又，在對應於中間下層配線 33 之接續墊部的部分之下層絕緣膜 1 及絕緣層 31，藉由雷射光束照射之雷射加工而形成開口部 37。

其次，如第 8 圖所示，在包含：經由下層絕緣膜 1 及黏著層 3 之開口部 21 而露出的半導體構成體 2 之柱狀電極 13 的下面及經由下層絕緣膜 1 及絕緣層 31 之開口部 37 而露出的中間下層配線 33 之接續墊部下面的下層絕緣膜 1 之下面全體，藉由銅之無電解電鍍而形成基底金屬層 23。其次，進行將基底金屬層 23 作為電鍍電流路徑之銅的電解電鍍，藉以在基底金屬層 23 之下面形成下部金屬層 24。

其次，利用光微影法，將下部金屬層 24 及基底金屬層

23 進行圖案化時，成為如第 9 圖所示的樣子。即，在下層絕緣膜 1 的下面，形成由基底金屬層 23 及下部金屬層 24 形成的 2 層構造之下層配線 22。此時，經由上層包覆膜 38 之開口部 39 而露出的上層配線 34 之接續墊部係藉由保護膜 47 而覆蓋，因此並未被蝕刻。其次，將包含黏著層 48 的保護膜 47 剝離。

其次，如第 10 圖所示，在包含下層配線 22 的下層絕緣膜 1 之下面，藉由網版印刷法、旋塗法等形成由阻銲劑等形成的下層包覆膜 25。其次，在對應於下層配線 22 的接續墊部之部分的下層包覆膜 25，藉由照射雷射光束的雷射加工形成開口部 26。

其次，在下層包覆膜 25 之開口部 26 內及其下方，將銲球 27 形成接續到下層配線 22 的接續墊部。其次，在互相鄰接的半導體構成體 2 之間，將下層包覆膜 25、下層絕緣膜 1、絕緣層 31、絕緣基板 32、及上層包覆膜 38 切斷時，可獲得多個第 1 圖所示之半導體裝置。

在如此獲得的半導體裝置中，因係在設於半導體構成體 2 下及其周圍的下層絕緣膜 1 下，將下層配線 22 設成接續於半導體構成體 2 之柱狀電極 13，可將銲球(外部接續用電極)27 之配置區域作成比半導體構成體 2 之平面尺寸更大，而且不具備底板 41，因此可作成薄型化。此外，底板 41 亦可由鋁等之其他金屬而形成。

又，此半導體裝置，由於係在配置於半導體構成體 2 的周圍之方形框狀的絕緣基板 32 之上面設置上層配線

34，因此與在半導體構成體 2 的上面側設置上層絕緣膜、且在此上層絕緣膜的上面設置上層配線的情況比較，僅不具備上層絕緣膜的部分，可進一步薄型化。

但是，在第 8 圖顯示的步驟中，在形成基底金屬層 23 之後，亦可作成如第 11 圖所示。即，在基底金屬層 23 之下面形成阻電鍍膜 49 之圖案化。此時，在對應於下部金屬層 24 形成區域的部分之阻電鍍膜 49，形成開口部 50。

其次，進行將基底金屬層 23 作為電鍍電流路徑之銅的電解電鍍，藉以在阻電鍍膜 49 之開口部 50 內的基底金屬層 23 之下面形成下部金屬層 24。其次，將阻電鍍膜 49 剝離，接著，將下部金屬層 24 作為遮罩將基底金屬層 23 不要的部分加以蝕刻而除去時，如第 9 圖所示，僅在下部金屬層 24 上殘留基底金屬層 23。

(第 2 實施形態)

第 12 圖係顯示本發明之第 2 實施形態的半導體裝置之剖面圖。在此半導體裝置中，與顯示於第 1 圖之半導體裝置相異之處，係在半導體構成體 2 之矽基板 4 的上面、包含上層配線 34 的絕緣基板 32 之上面、及設置於其中間的絕緣層 31 之上面，設置有由阻鉕劑等形成的上層包覆膜 38 之處。此時，在對應於上層配線 34 之接續墊部的部分之上層包覆膜 38 亦設有開口部 39。

其次，將簡單地說明此半導體裝置之製造方法的一例。首先，在如第 4 圖所示的步驟中，在絕緣基板 32 的上面並未形成上層包覆膜 38。其後，在如第 5 圖所示的步驟

中，將保護膜 47 經由設於其下面的黏著層 48 而貼附在包含上層配線 34 的絕緣基板 32 之上面。其次，在如第 9 圖所示的步驟中，在形成配線 22 之後，將包含黏著層 48 的保護膜 47 剝離。其次，在如第 10 圖所示的步驟中，形成下層包覆膜 25 且形成顯示於第 12 圖之上層包覆膜 38。

如此，在此半導體裝置的製造方法中，上層包覆膜 38 係在剛要形成鉚球 27 之前，與下層包覆膜 25 之形成大致為同時間形成。因而，上層包覆膜 38 可以如顯示於第 12 圖般地形成，亦可以如顯示於第 1 圖般地形成。使上層包覆膜 38 如顯示於第 12 圖般地形成之時，可以保護半導體構成體 2 之矽基板 4 之上面免受到來自外部環境的破損或污染等。

(第 3 實施形態)

第 13 圖係顯示本發明之第 3 實施形態的半導體裝置之剖面圖。在此半導體裝置中，與顯示於第 1 圖之半導體裝置相異之處，係將下層配線 22 作成由含銅金屬所形成的第 1 基底金屬層 23a、由含銅金屬所形成的第 2 基底金屬層 23b、及由含銅金屬所形成的下部金屬層 24 之 3 層構造之處。此時，在對應於半導體構成體 2 之柱狀電極 13 的下面中央部之部分的第 1 基底金屬層 23a、下層絕緣膜 1 及黏著層 3，設置開口部 21。

其次，將說明此半導體裝置之製造方法的一例。首先，如第 14 圖所示，準備：在由含銅金屬箔形成的底板 41 之上面，形成由以無電解電鍍之含鎳金屬所形成的保護金屬層 51、由以無電解電鍍之含銅金屬所形成的第 1 基底金屬

層 23a 及由環氧系樹脂、聚醯亞胺系樹脂、玻璃布基材環氧樹脂等形成的下層絕緣膜 1 之物件。此時，此已準備的物件之尺寸，係成為可形成多個第 13 圖所示之經完成之半導體裝置的尺寸。又，下層絕緣膜 1 中由環氧系樹脂等形成的熱硬化性樹脂係已經被硬化。

在此，第 1 基底金屬層 23a 之上面，為了使與包含形成於該上面的樹脂之材料所形成的下層絕緣膜 1 之密接性作成良好，藉由預先實施表面粗化處理而成為粗化面。此點係與上述第 1 實施形態之情況大不相同之處。在此，表面粗化處理之一例，是舉將第 1 基底金屬層 23a 之上面浸泡在適宜的蝕刻液之方法為例，但是，表面粗化處理並不限定於此方法。

其次，藉由使半導體構成體 2 之柱狀電極 13 及封裝膜 14 之下面經由環氧系樹脂等所構成之黏著層 3 而黏著，而將半導體構成體 2 搭載於下層絕緣膜 1 之上面的半導體構成體搭載區域。此時，亦預先供給被稱為 NCP 之黏著材、或被稱為 NCF 之黏著薄片，於下層絕緣膜 1 之上面的半導體構成體搭載區域，利用加熱壓著而將半導體構成體 2 固著在下層絕緣膜 1。

其次，如第 15 圖所示，將格子狀之絕緣層形成用薄片 31a 及格子狀之絕緣基板 32 藉由銷等加以定位而配置於包含黏著層 3 的半導體構成體 2 之周圍的下層絕緣膜 1 之上面。此時，絕緣層形成用薄片 31a，亦係使由環氧系樹脂等形成的熱硬化性樹脂浸漬於由玻璃布等形成的基材，將熱硬化性樹脂作成半硬化狀態而形成薄片狀，利用衝孔等

而形成多個方形之開口部 43 者。

在絕緣基板 32，形成中間下層配線 33、上層配線 34、上下導通部 36 及上層包覆膜 38。絕緣基板 32 及絕緣層形成用薄片 31a 之開口部 42、43 之尺寸係稍大於半導體構成體 2 之尺寸。因此，在絕緣基板 32 及絕緣層形成用薄片 31a 與半導體構成體 2 之間形成間隙 44。

其次，如第 16 圖所示，使用一對加熱加壓板 45、46 從上下對絕緣層形成用薄片 31a 進行加熱加壓。藉由此加熱加壓，絕緣層形成用薄片 31a 中之熱硬化性樹脂會流動而充填於間隙 44，藉由其後之冷卻而固化，而在包含黏著層 3 的半導體構成體 2 之周圍的下層絕緣膜 1 之上面形成絕緣層 31，且在絕緣層 31 之上面側埋入絕緣基板 32。

其次，如第 17 圖所示，將保護膜 47 經由設置於其下面的黏著層 48 而貼附於上層包覆膜 38 之上面。其次，當使用蝕刻將底板 41 及保護金屬層 51 連續加以除去時，如第 18 圖所示，第 1 基底金屬層 23a 之下面被露出，此時，經由上層包覆膜 38 之開口部 39 而露出的上層配線 34 之接續墊部係藉由保護膜 47 而覆蓋，因此並未被蝕刻。又，鎳形成的保護金屬層 51，在利用蝕刻而將銅形成的底板 41 除去時，係用於保護同樣的銅形成的第 1 基底金屬層 23a 不被蝕刻者。而且，在此狀態，即使將底板 41 及保護金屬層 51 除去，藉由下層絕緣膜 1、絕緣層 31 及絕緣基板 32 之存在，亦可充分地確保強度。

其次，如第 19 圖所示，藉由將雷射光束照射在對應於

半導體構成體 2 之柱狀電極 13 的下面中央部之部分的第 1 基底金屬層 23a、下層絕緣膜 1 及黏著層 3 之雷射加工，而形成開口部 21。又，在對應於中間下層配線 33 之接續墊部的部分之第 1 基底金屬層 23a、下層絕緣膜 1 及絕緣層 31，利用雷射光束照射之雷射加工而形成開口部 37。

其次，如第 20 圖所示，在包含經由第 1 基底金屬層 23a、下層絕緣膜 1 及黏著層 3 之開口部 21 而露出的半導體構成體 2 之柱狀電極 13 的下面及經由第 1 基底金屬層 23a、下層絕緣膜 1 及絕緣層 31 之開口部 37 而露出的中間下層配線 33 之接續墊部下面的第 1 基底金屬層 23a 之下面全體，藉由銅之無電解電鍍而形成第 2 基底金屬層 23b。其次，進行將第 1、第 2 基底金屬層 23a、23b 作為電鍍電流路徑之銅的電解電鍍，藉以在第 2 基底金屬層 23b 之下面形成下部金屬層 24。

其次，利用光微影法，將下部金屬層 24 及第 1、第 2 基底金屬層 23a、23b 進行圖案化時，成為如第 21 圖所示的樣子。即，在下層絕緣膜 1 的下面，形成由第 1、第 2 基底金屬層 23a、23b 及下部金屬層 24 形成的 3 層構造之下層配線 22。此時，經由上層包覆膜 38 之開口部 39 而露出的上層配線 34 之接續墊部，係藉由保護膜 47 而覆蓋，因此並未被蝕刻。其次，將包含黏著層 48 的保護膜 47 剝離。以下，當通過與上述第 1 實施形態之情況同樣的步驟時，可獲得第 13 圖所示之多個半導體裝置。

(第 4 實施形態)

第 22 圖係顯示本發明之第 4 實施形態的半導體裝置之剖面圖。在此半導體裝置中，與顯示於第 1 圖之半導體裝置大幅相異之處，係不將絕緣基板 32 之部分作成所謂的兩面配線構造，而係將設置於絕緣基板 32 之上面的上層配線 61，經由設於下層絕緣膜 1、絕緣層 31 及絕緣基板 32 的貫穿孔 64 的內壁面所設置的上下導通部 65，而接續到設於下層絕緣膜 1 之下面的下層配線 22 之處。

其次，將說明此半導體裝置之製造方法的一例。首先，如第 23 圖所示，準備：在由銅箔形成的底板 41 之上面，形成由環氧系樹脂、聚醯亞胺系樹脂、玻璃布基材環氧樹脂等形成的下層絕緣膜 1 之物件。此時，此已準備的物件之尺寸，係成為可形成多個第 22 圖所示之經完成之半導體裝置的尺寸。又，下層絕緣膜 1 中由環氧系樹脂等形成的熱硬化性樹脂係已經被硬化。

其次，藉由使半導體構成體 2 之柱狀電極 13 及封裝膜 14 之下面經由環氧系樹脂等形成的黏著層 3 而黏著，而將半導體構成體 2 搭載於下層絕緣膜 1 之上面的半導體構成體搭載區域。此時，於下層絕緣膜 1 之上面的半導體構成體搭載區域，亦使用印刷法或分配器等預先供給被稱為 NCP 之黏著材、或被稱為 NCF 之黏著薄片，利用加熱壓著而將半導體構成體 2 固著在下層絕緣膜 1。

其次，將格子狀之絕緣層形成用薄片 31a 及格子狀之絕緣基板 32 藉由銷等加以定位而配置於包含黏著層 3 的半導體構成體 2 之周圍的下層絕緣膜 1 之上面。此時，絕緣

層形成用薄片 31a，亦係使由環氧系樹脂等形成的熱硬化性樹脂浸漬於由玻璃布等形成的基材，將熱硬化性樹脂作成半硬化狀態而形成薄片狀，利用衝孔而形成多個方形之開口部 43 者。

絕緣基板 32 及絕緣層形成用薄片 31a 之開口部 42、43 之尺寸係成為稍大於半導體構成體 2 之尺寸。因此，在絕緣基板 32 及絕緣層形成用薄片 31a 與半導體構成體 2 之間形成間隙 44。在此，由銅箔形成的子底板 71 被設置在絕緣基板 32 之上面全體。

其次，如第 24 圖所示，使用一對加熱加壓板 45、46 從上下對絕緣層形成用薄片 31a 進行加熱加壓。藉由此加熱加壓，該絕緣層形成用薄片 31a 中之熱硬化性樹脂會流動而充填於間隙 44，藉由其後之冷卻而固化，而在包含黏著層 3 的半導體構成體 2 之周圍的下層絕緣膜 1 之上面形成絕緣層 31，且在絕緣層 31 之上面側埋入絕緣基板 32。

在此，由於在絕緣層形成用薄片 31a 之上下，配置有包含已經硬化之熱硬化性樹脂的絕緣基板 32 及下層絕緣膜 1，且在其上下配置由銅箔形成的子底板 71 及底板 41，故其厚度方向的材料構成係成為對稱，而減少絕緣層形成用薄片 31a 中之熱硬化性樹脂的熱收縮所引起而產生的翹曲。結果，可對以後之步驟的搬運或在此後之步驟的加工精度較不易產生障礙。

其次，當使用蝕刻將底板 41 及子底板 71 加以除去時，如第 25 圖所示，下層絕緣膜 1 之下面被露出，又，絕緣基

板 32 之上面被露出。在此狀態，即使將底板 41 及子底板 71 除去，藉由下層絕緣膜 1、絕緣層 31 及絕緣基板 32 之存在，亦可充分地確保強度。

其次，如第 26 圖所示，藉由將雷射光束照射在對應於半導體構成體 2 之柱狀電極 13 的下面中央部之部分的下層絕緣膜 1 及黏著層 3 之雷射加工，而形成開口部 21。又，在下層絕緣膜 1、絕緣層 31 及絕緣基板 32 之預定處，利用機械鑽頭 (mechanical drill) 形成貫穿孔 64。

其次，如第 27 圖所示，在包含經由下層絕緣膜 1 及黏著層 3 之開口部 21 而露出的半導體構成體 2 之柱狀電極 13 的下面之下層絕緣膜 1 的下面全體、絕緣基板 32 之上面全體、半導體構成體 2 之矽基板 4 的上面、其之間的絕緣層 31 之上面、及貫穿孔 64 之內壁面，藉由銅之無電解電鍍而形成基底金屬層 23、62、66。其次，進行將基底金屬層 23、62、66 作為電鍍電流路徑之銅的電解電鍍，藉以在基底金屬層 23、62、66 之表面形成下部金屬層 24、63、67。

其次，利用光微影法，將下部金屬層 24、63 及基底金屬層 23、62 進行圖案化時，成為如第 28 圖所示的樣子。即，在下層絕緣膜 1 的下面，形成由基底金屬層 23 及下部金屬層 24 形成的 2 層構造之下層配線 22。又，在絕緣基板 32 之上面形成由基底金屬層 62 及下部金屬層 63 形成的 2 層構造之上層配線 61。又，在貫穿孔 64 之內壁面，形成由基底金屬層 66 及上部金屬層 67 形成的 2 層構造之上下

導通部 65。

其次，如第 29 圖所示，在包含下層配線 22 的下層絕緣膜 1 之下面，藉由網版印刷法、旋塗法等形成由阻銲劑等形成的下層包覆膜 25。又，在包含上層配線 61 的絕緣基板 32 之上面、在半導體構成體 2 之矽基板 4 的上面及其之間的絕緣層 31 之上面，藉由網版印刷法、旋塗法等形成由阻銲劑等形成的上層包覆膜 38。在此狀態，由阻銲劑等形成的充填材 68 被充填到上下導通部 65 內。

其次，在對應於下層配線 22 的接續墊部之部分的下層包覆膜 25，藉由照射雷射光束的雷射加工形成開口部 26。又，在對應於上層配線 61 的接續墊部之部分的上層包覆膜 38，藉由照射雷射光束的雷射加工形成開口部 39。

其次，在下層包覆膜 25 之開口部 26 內及其下方，將銲球 27 形成接續到下層配線 22 的接續墊部。其次，在互相鄰接的半導體構成體 2 之間，將下層包覆膜 25、下層絕緣膜 1、絕緣層 31、絕緣基板 32、及上層包覆膜 38 切斷時，可獲得多個第 22 圖所示之半導體裝置。

在如此獲得的半導體裝置中，因係在設於半導體構成體 2 下及其周圍的下層絕緣膜 1 下，將下層配線 22 設成接續於半導體構成體 2 之柱狀電極 13，所以可將銲球(外部接續用電極)27 之配置區域作成比半導體構成體 2 之平面尺寸更大，而且不具備底板 51，因此可作成薄型化。

(第 5 實施形態)

第 30 圖係顯示本發明之第 5 實施形態的半導體裝置之

剖面圖。在此半導體裝置中，與顯示於第 1 圖之半導體裝置相異之處，係在絕緣基板 32 之上面，將上層配線 34 之一部分形成的接地端子 34a 設成露出於內周部，在半導體構成體 2 之矽基板 4 的上面、在其周圍之絕緣膜 31 的上面、及露出的接地端子 34a 之上面，設置有導電性膏等形成的導電層 72 之處。作成此情況時，可將半導體構成體 2 之矽基板 4 的上面作為接地電位，且可將半導體構成體 2 之矽基板 4 的上面側作為遮蔽構造。

(第 6 實施形態)

第 31 圖係顯示本發明之第 6 實施形態的半導體裝置之剖面圖。在此半導體裝置中，與顯示第 1 圖之半導體裝置相異之處，係在半導體構成體 2 之矽基板 4 的上面、在其周圍之絕緣膜 31 的上面、及在其周圍之上層包覆膜 38 的上面，設置有導電性膏等形成的熱傳導層 73，在熱傳導層 73 之上面設置具有多數個鰭片 74a 之處。作成此情況時，可將在設置於半導體構成體 2 之矽基板 4 的下面的積體電路產生的熱，經由熱傳導層 73 及散熱構件 74 而快速地散熱。此時，在對應於上層配線 34 之接續墊部的部分之上層包覆膜 38，並未設置開口部 39。

(第 7 實施形態)

第 32 圖係顯示本發明之第 7 實施形態的半導體裝置之剖面圖。在此半導體裝置中，與顯示於第 1 圖之半導體裝置大幅相異之處，係將下層配線及上層配線作成多層(2 層)配線構造之處。即，設置於第 1 下層絕緣膜 1A 之下的第

1 下層配線 22A 之一端部，係經由設於第 1 下層絕緣膜 1A 及黏著層 3 之開口部 37 而接續到絕緣基板 32 之中間下層配線 33，另一端部係經由開口部 21A 而接續到半導體構成體 2 之柱狀電極 13。

在半導體構成體 2 之第 1 下層配線 22A 及第 1 下層絕緣膜 1A 的下面，設置有與第 1 下層絕緣膜 1A 同一材料製成的第 2 下層絕緣膜 1B。設置於第 2 下層絕緣膜 1B 的下面之第 2 下層配線 22B 的一端部，係經由設於第 2 下層絕緣膜 1B 之開口部 21B 而接續到第 1 下層配線 22A 之接續墊部。在第 2 下層配線 22B 及第 2 下層絕緣膜 1B 的下面設置下層包覆膜 25。在下層包覆膜 25 之開口部 26 內及其下方，錫球 27 係設成接續到第 2 下層配線 22B 之接續墊部。

在半導體構成體 2 之矽基板 4 的上面、在其周圍之絕緣膜 31 的上面、及在包含第 1 上層配線 34A 之絕緣基板 32 的上面，設置有與第 1 下層絕緣膜 1A 同一材料製成的上層絕緣膜 75。在上層絕緣膜 75 之上面設置有 2 層構造的第 2 上層配線 34B。第 2 上層配線 34B 的一端部，係經由設於上層絕緣膜 75 之開口部 76 而接續到第 1 上層配線 34A 之接續墊部。在包含第 2 上層配線 34B 的上層絕緣膜 75 之上面設置有上層包覆膜 38。在對應於第 2 上層配線 34B 之接續墊部的部分之上層包覆膜 38 設置開口部 39。此外，下層配線及上層配線亦可作成 3 層以上之配線構造。此外，多層配線構造並不限於 2 層配線，亦可採用 3 層以上之配線構造。

(第 8 實施形態)

第 33 圖係顯示本發明之第 8 實施形態的半導體裝置之剖面圖。在此半導體裝置中，與顯示於第 1 圖之半導體裝置大幅相異之處，係將電阻及電容器 (condenser) 等形成的晶片零件 81 經由黏著層 82 而黏著在半導體構成體 2 之周圍的下層絕緣膜 1 之上面之處。晶片零件 81 插通在設置於絕緣基板 32 的開口部 32a 內，且配置於下層絕緣膜 1 上。此時，2 條下層配線 22 之各一端部，係經由形成在下層絕緣膜 1 及黏著層 82 的開口部 83 而接續到晶片零件 81 之兩電極 84。

(第 9 實施形態)

第 34 圖係顯示本發明之第 9 實施形態的半導體裝置之剖面圖。在此半導體裝置中，與顯示於第 33 圖顯示之半導體裝置相異之處，係在半導體構成體 2 之周圍的下層絕緣膜 1 之上面，將晶片零件 81 搭載於預先形成的 2 層構造之 2 個接續墊 85 上之處。此時，晶片零件 81 之兩電極 84 係經由錫料 86 而接續到 2 個接續墊 85。又，下層配線 22 係經由形成在下層絕緣膜 1 的開口部 87 而接續到接續墊 85。

(第 10 實施形態)

第 35 圖係顯示本發明之第 10 實施形態的半導體裝置之剖面圖。在此半導體裝置中，與顯示於第 1 圖之半導體裝置相異之處，係半導體構成體 2 並未具備由非黏著材料形成的封裝膜 14 之處。即，包含半導體構成體 2 之配線 10 及柱狀電極 13 的保護膜 8 之下面，係直接利用黏著層 3

覆蓋，經由該黏著層 3 而黏著到下層絕緣膜 1 的上面中央部。其後，下層配線 22 之一端部，係經由形成在下層絕緣膜 1 及黏著層 3 的開口部 21 而接續到半導體構成體 2 之柱狀電極 13。

(第 11 實施形態)

第 36 圖係顯示本發明之第 11 實施形態的半導體裝置之剖面圖。在此半導體裝置中，與顯示於第 35 圖之半導體裝置相異之處，係半導體構成體 2 更並未具備柱狀電極 13 之處。因而，此時，包含半導體構成體 2 之配線 10 的保護膜 8 之下面，係經由黏著層 3 而黏著到下層絕緣膜 1 的上面中央部。其後，下層配線 22 之一端部，係經由形成在下層絕緣膜 1 及黏著層 3 的開口部 21 而接續到半導體構成體 2 之配線 10 的接續墊部(外部接續用電極)。

(第 12 實施形態)

第 37 圖係顯示本發明之第 12 實施形態的半導體裝置之剖面圖。在此半導體裝置中，與顯示於第 36 圖之半導體裝置相異之處，係在包含半導體構成體 2 之配線 10 的保護膜 8 之下面，設置有由聚醯亞胺系樹脂、環氧樹脂等之絕緣材形成的防靜電用保護膜 91 之處。因而，此時，半導體構成體 2 之靜電用保護膜 91 的下面，係經由黏著層 3 而黏著到下層絕緣膜 1 的上面中央部。其後，下層配線 22 之一端部，係經由下層絕緣膜 1、黏著層 3 及保護膜 91 之開口部 21 而接續到半導體構成體 2 之配線 10 的接續墊部。

但是，在將半導體構成體 2 搭載於下層絕緣膜 1 上之

前，在保護膜 91 上並未形成開口部 21。其後，不具有開口部 21 的保護膜 91，係在從其本身上形成於晶圓狀態的矽基板 4 下的時點至半導體構成體 2 搭載於下層絕緣膜 1 上之時點，用於保護形成於矽基板 4 下的積體電路免於靜電。

【圖式簡單說明】

第 1 圖係顯示本發明之第 1 實施形態之半導體裝置的剖面圖。

第 2 圖係第 1 圖顯示之半導體裝置之製造方法的一例之最初步驟的剖面圖。

第 3 圖係接著第 2 圖之步驟的剖面圖。

第 4 圖係接著第 3 圖之步驟的剖面圖。

第 5 圖係接著第 4 圖之步驟的剖面圖。

第 6 圖係接著第 5 圖之步驟的剖面圖。

第 7 圖係接著第 6 圖之步驟的剖面圖。

第 8 圖係接著第 7 圖之步驟的剖面圖。

第 9 圖係接著第 8 圖之步驟的剖面圖。

第 10 圖係接著第 9 圖之步驟的剖面圖。

第 11 圖係顯示用於說明第 1 圖顯示之半導體裝置之製造方法的另一例中之預定之步驟的剖面圖。

第 12 圖係顯示本發明之第 2 實施形態之半導體裝置的剖面圖。

第 13 圖係顯示本發明之第 3 實施形態之半導體裝置的剖面圖。

第 14 圖係顯示第 13 圖所示之半導體裝置之製造方法的一例之最初步驟的剖面圖。

第 15 圖係接著第 14 圖之步驟的剖面圖。

第 16 圖係接著第 15 圖之步驟的剖面圖。

第 17 圖係接著第 16 圖之步驟的剖面圖。

第 18 圖係接著第 17 圖之步驟的剖面圖。

第 19 圖係接著第 18 圖之步驟的剖面圖。

第 20 圖係接著第 19 圖之步驟的剖面圖。

第 21 圖係接著第 20 圖之步驟的剖面圖。

第 22 圖係顯示本發明之第 4 實施形態之半導體裝置的剖面圖。

第 23 圖係顯示於第 22 圖之半導體裝置之製造方法的一例之最初步驟的剖面圖。

第 24 圖係接著第 23 圖之步驟的剖面圖。

第 25 圖係接著第 24 圖之步驟的剖面圖。

第 26 圖係接著第 25 圖之步驟的剖面圖。

第 27 圖係接著第 26 圖之步驟的剖面圖。

第 28 圖係接著第 27 圖之步驟的剖面圖。

第 29 圖係接著第 28 圖之步驟的剖面圖。

第 30 圖係顯示本發明之第 5 實施形態之半導體裝置的剖面圖。

第 31 圖係顯示本發明之第 6 實施形態之半導體裝置的剖面圖。

第 32 圖係顯示本發明之第 7 實施形態之半導體裝置的

剖面圖。

第 33 圖係顯示本發明之第 8 實施形態的半導體裝置的剖面圖。

第 34 圖係顯示本發明之第 9 實施形態的半導體裝置的剖面圖。

第 35 圖係顯示本發明之第 10 實施形態的半導體裝置的剖面圖。

第 36 圖係顯示本發明之第 11 實施形態的半導體裝置的剖面圖。

第 37 圖係顯示本發明之第 12 實施形態的半導體裝置的剖面圖。

【主要元件符號說明】

1, 1A, 1B	下層絕緣膜
2	半導體構成體
3, 82	黏著層
4	矽基板
5	接續墊
6	絕緣膜
8	保護膜
10	配線
13	柱狀電極
14	封裝膜
22, 22A, 22B	下層配線
23, 23a, 23b	基底金屬層

25	下層包覆膜
27	鉅球
31	絕緣層
32	絕緣基板
33	中間下層配線
34, 34A, 34B	上層配線
36	上下導通部
38	上層包覆膜
41	底板
45, 46	加熱加壓板
47	保護膜
64	貫穿孔
65	上下導通部
71	子底板
73	熱傳導層
74	散熱構件
81	晶片構件
91	保護膜

五、中文發明摘要：

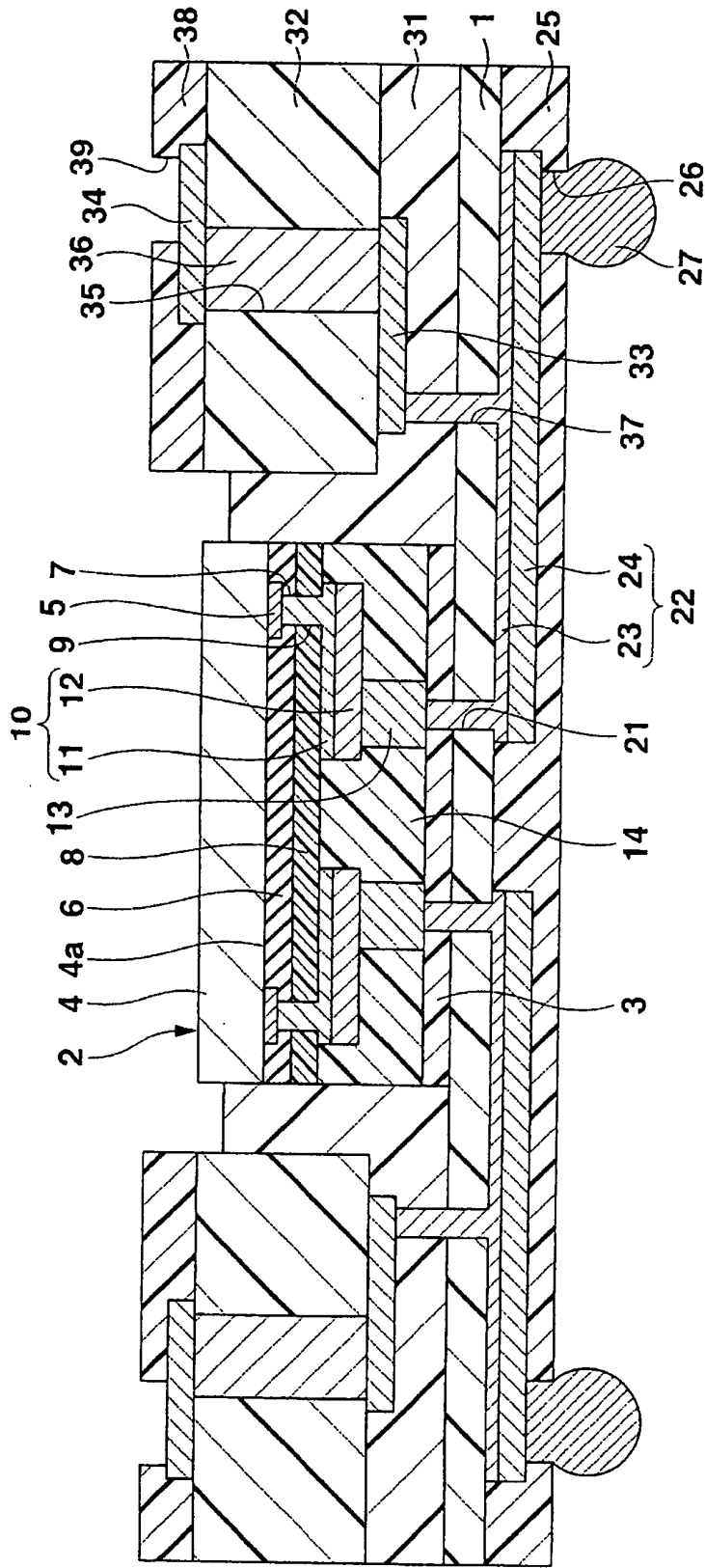
本發明之半導體裝置之製造方法係在底板(41)上形成下層絕緣膜(1)，將具有半導體基板(4)及設置於該半導體基板下之多個外部接續用電極(13)的多個半導體構成體(2)固著在上述下層絕緣膜上，在半導體構成體之周圍的上述下層絕緣膜上形成絕緣層(31a)，且在上述絕緣層之上面側埋入框狀的絕緣基板(32)。其後，將上述底板除去。其次，在上述下層絕緣膜下，將下層配線(22、22A)形成接續至上述半導體構成體之外部接續用電極，將上述半導體構成體之間的上述下層絕緣膜、上述絕緣層、及上述絕緣基板加以切斷而獲得多個半導體裝置。在上述絕緣基板上形成上層配線(34)。

六、英文發明摘要：

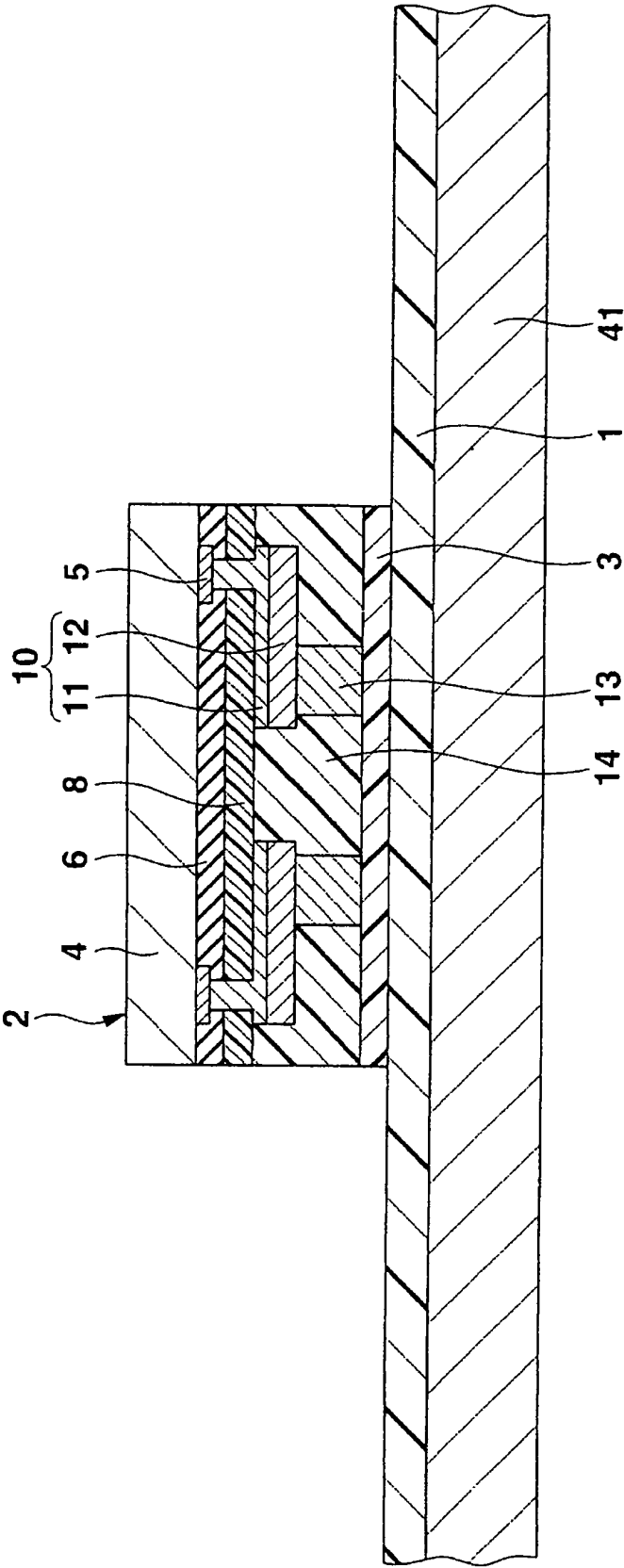
The manufacturing method of semiconductor device according to the present invention is to form a under-layer insulating film (1) on a base plate (41), and fix a plurality of semiconductor constituents (2) having a semiconductor substrate (4) and a plurality of electrodes for external connection (13) provided under the semiconductor substrate on the under-layer insulating film, and form an insulating layer (31a) on the under-layer insulating film around the semiconductor constituent, and embed a frame-like insulating substrate (32) in an upper surface of the insulating layer. Then, the base plate is removed. Next, under the under-layer insulating film, under-layer wires (22, 22A) are formed to connect to the electrodes for external connection of the semiconductor constituent, and the under-layer insulating film, the insulating layer and the insulating substrate between the semiconductor constituents are cut to obtain a plurality of semiconductor devices. An upper-layer wire (34) is formed on the insulating substrate.

十一、圖式：

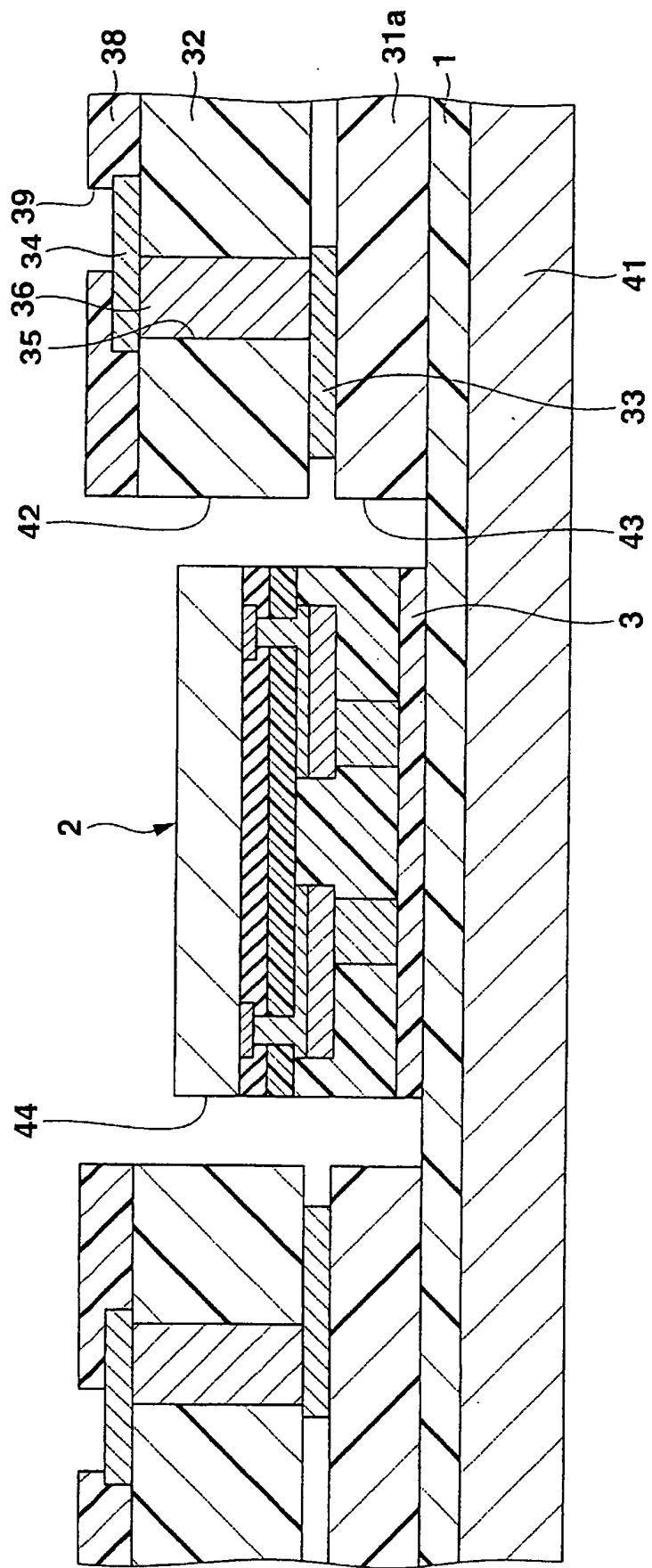
第 1 圖



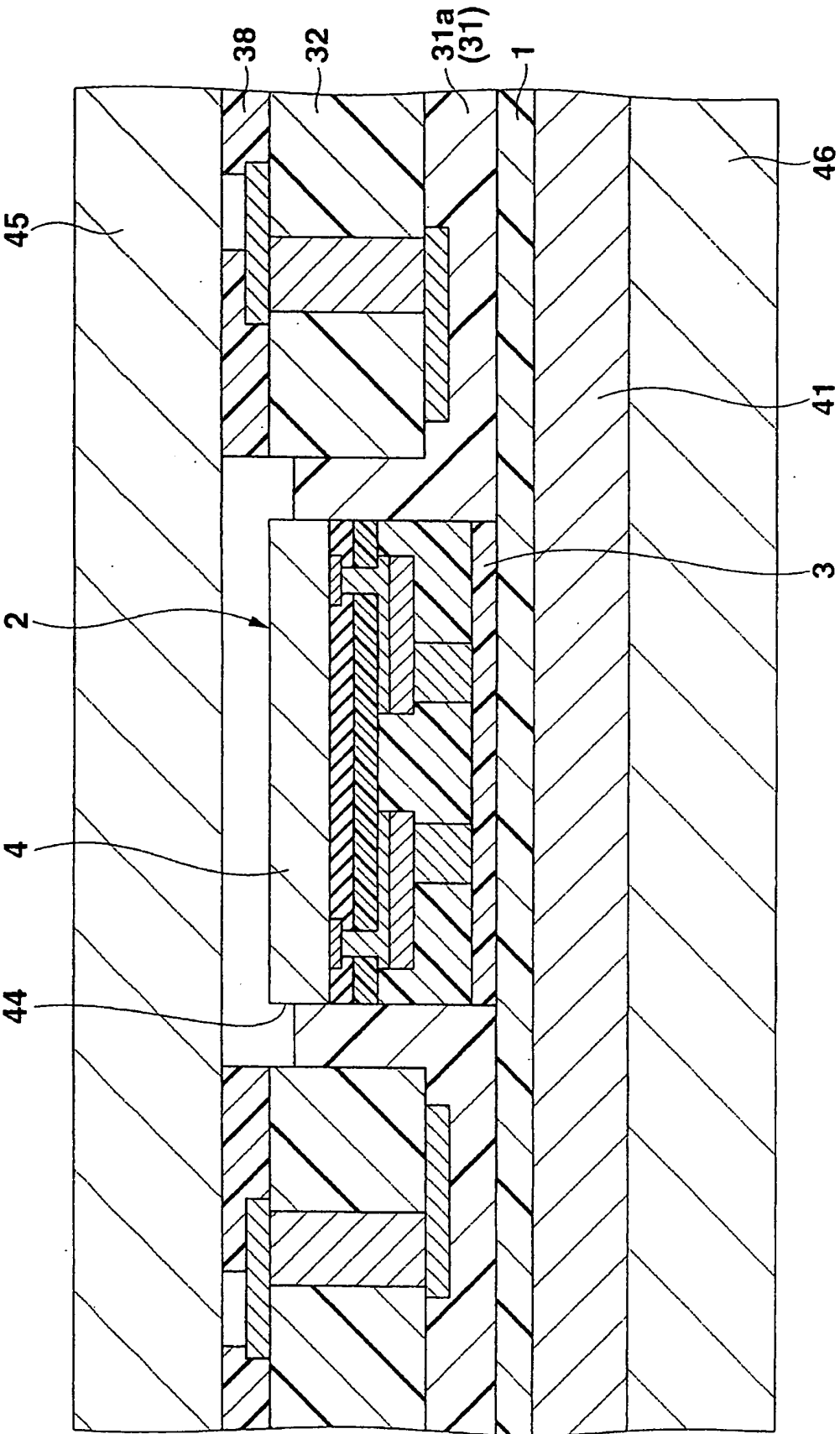
第 2 圖



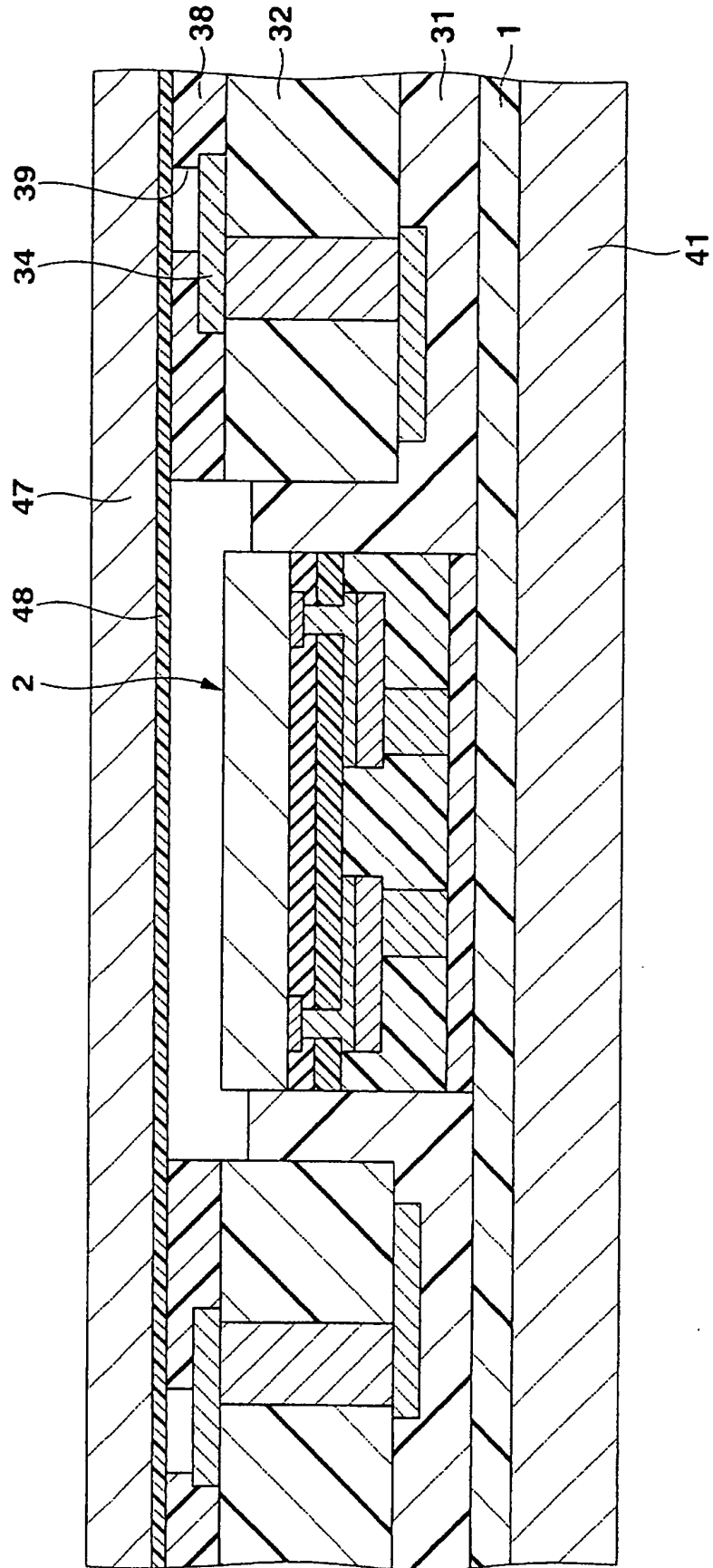
第 3 圖



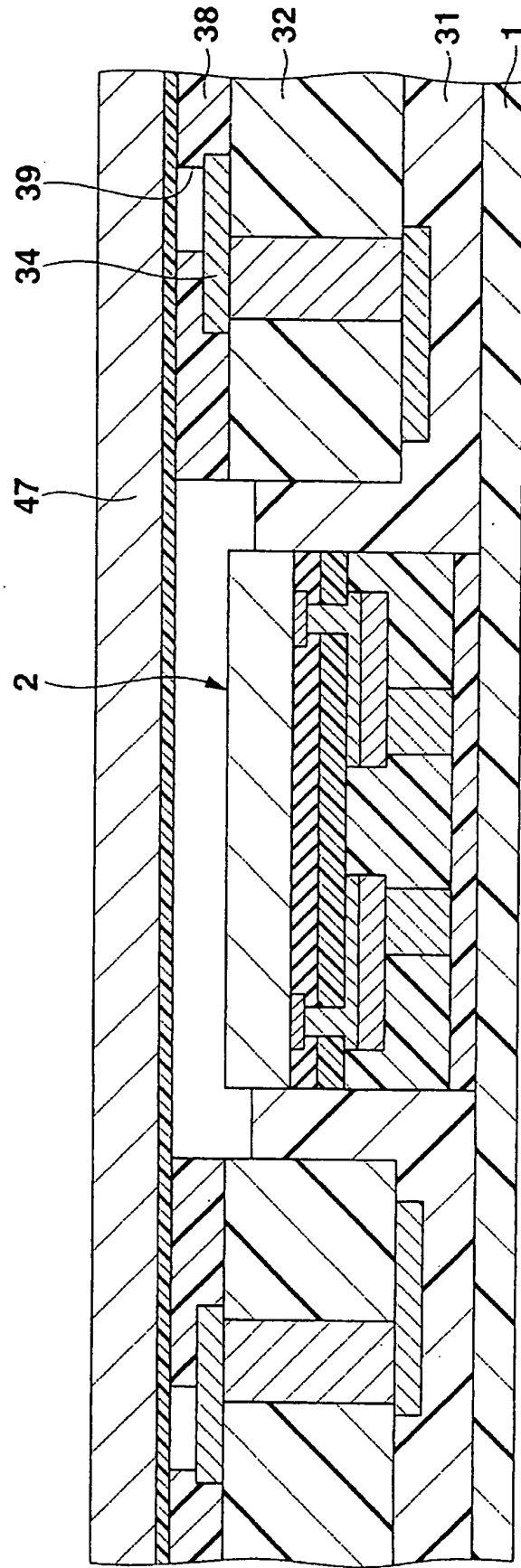
第 4 圖



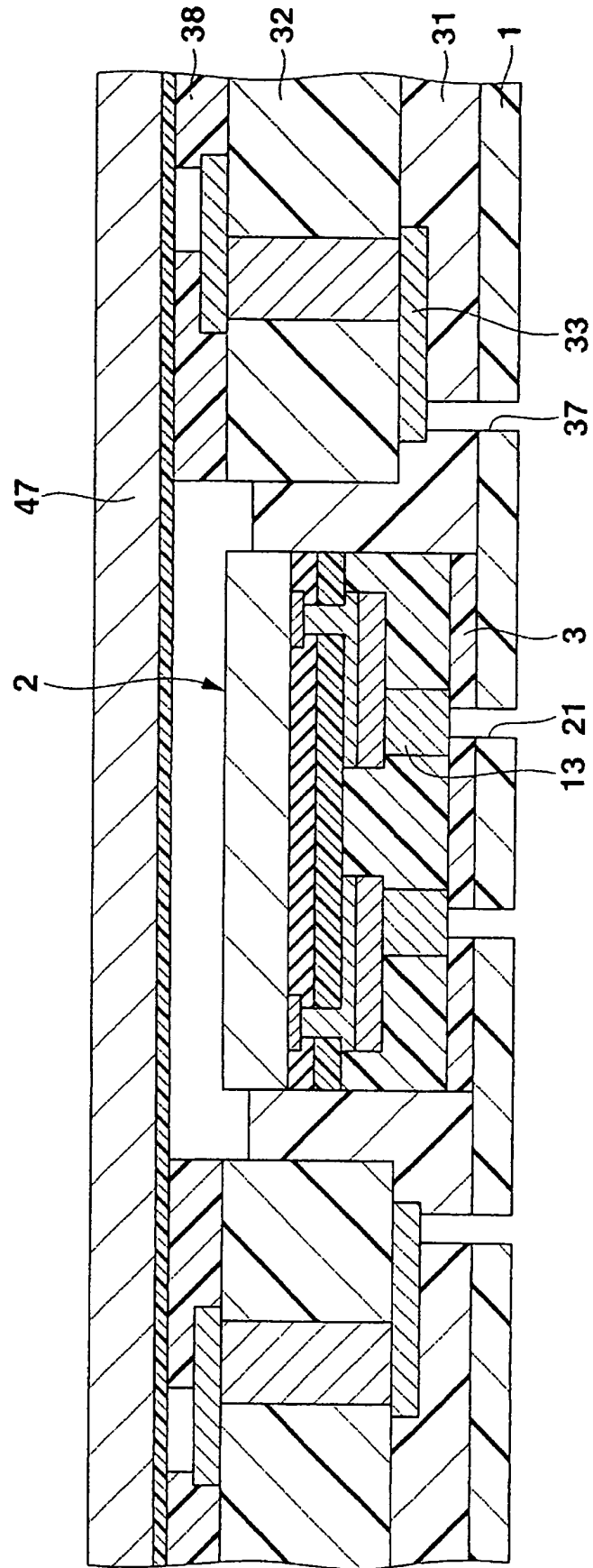
第 5 圖



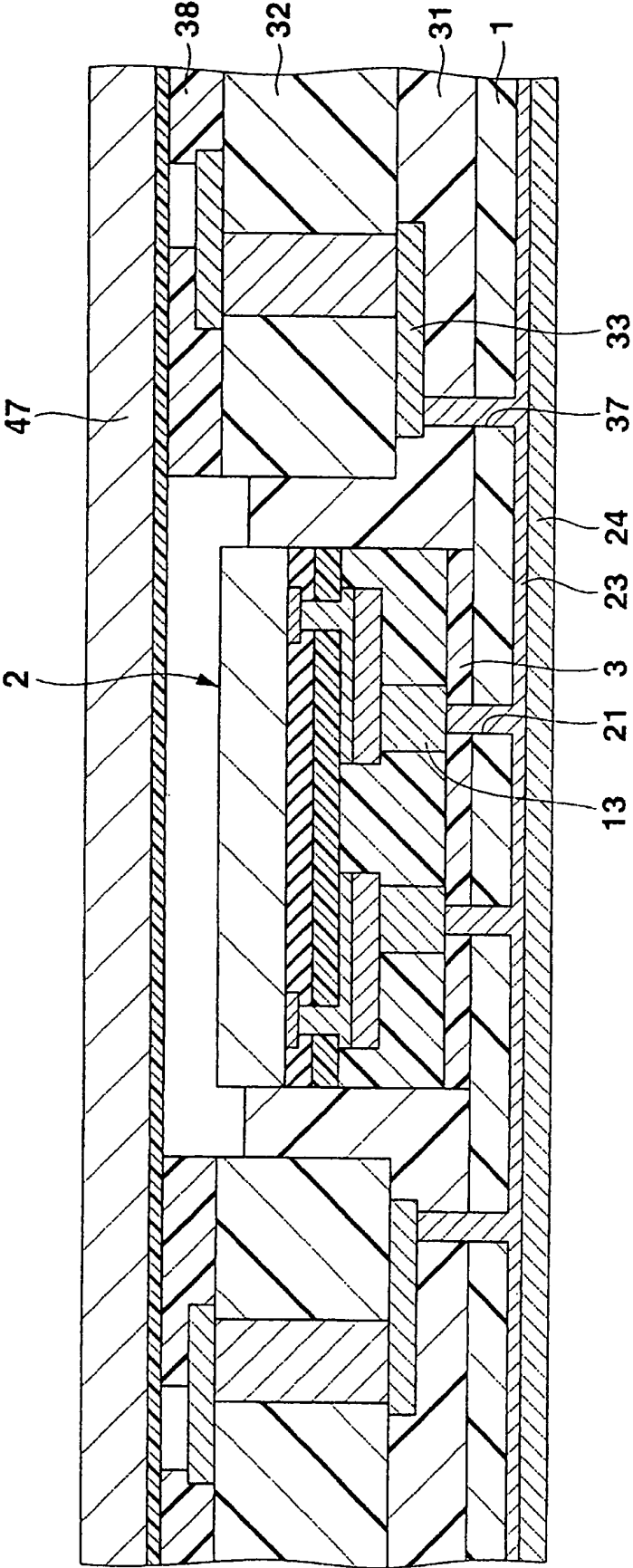
第 6 圖



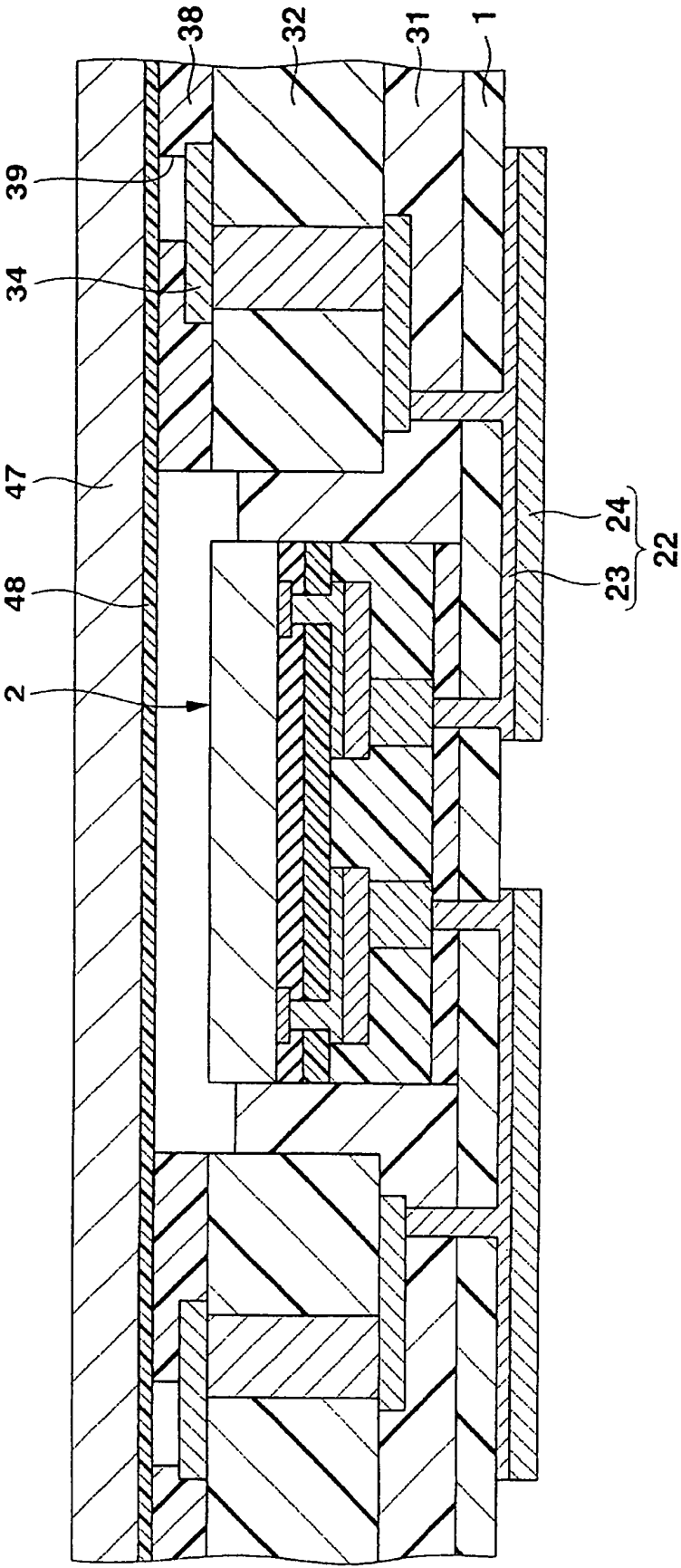
第 7 圖



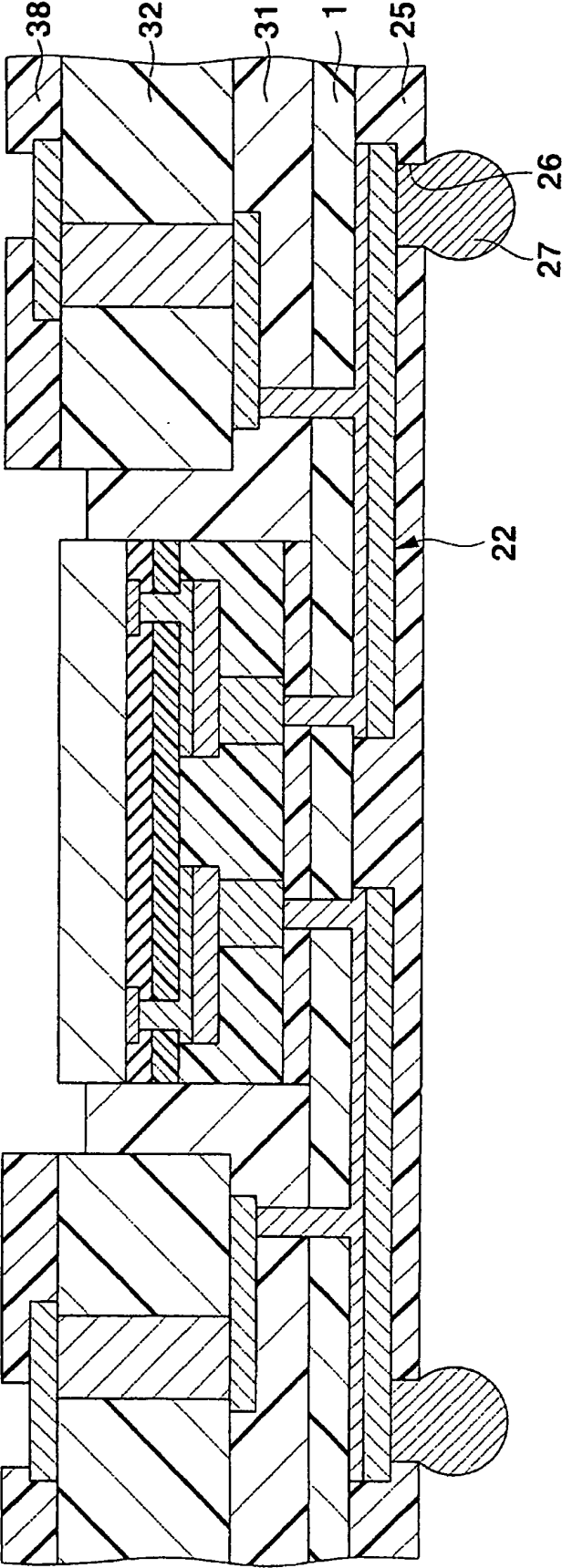
第 8 圖



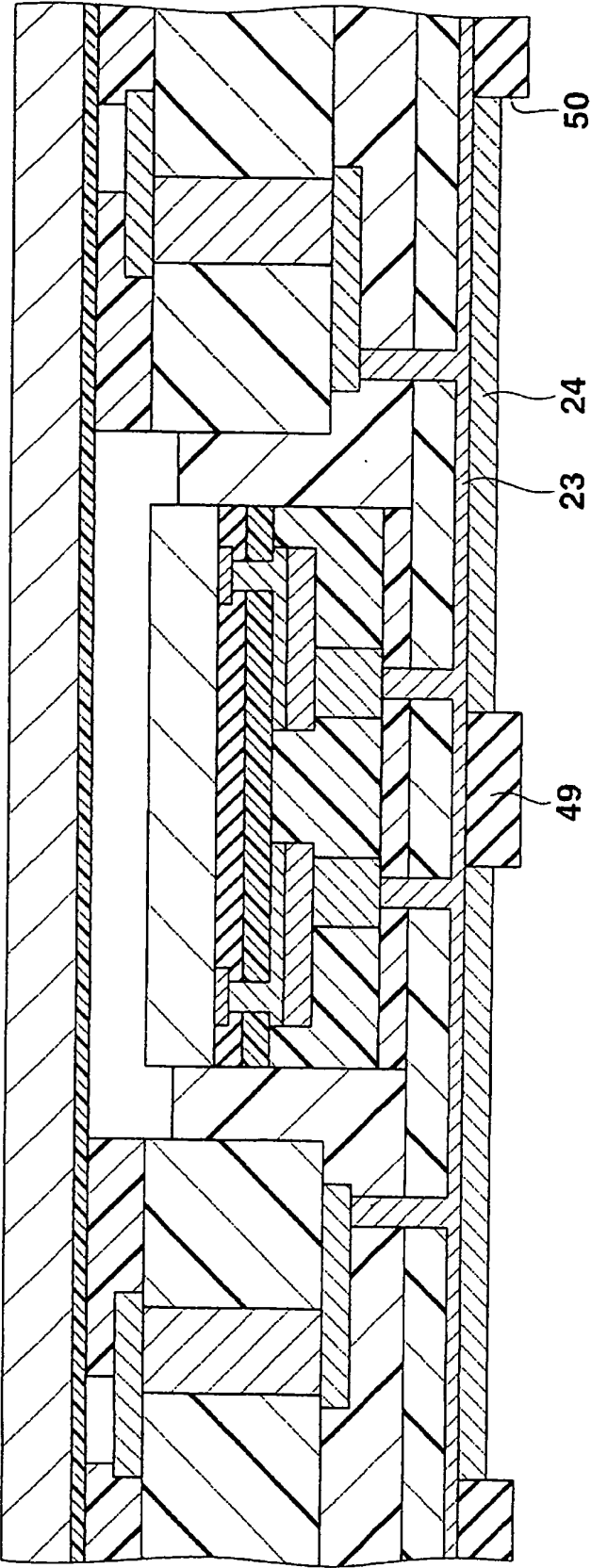
第 9 圖



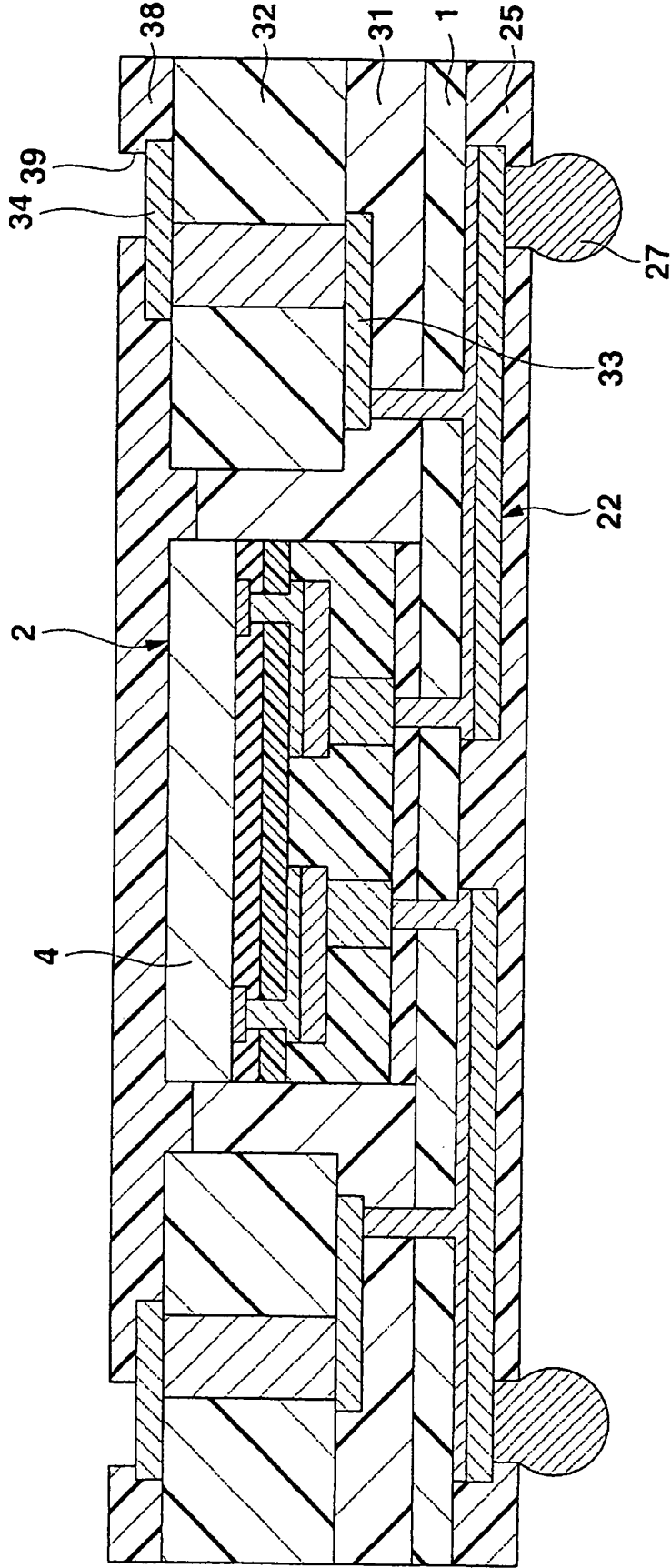
第 10 圖



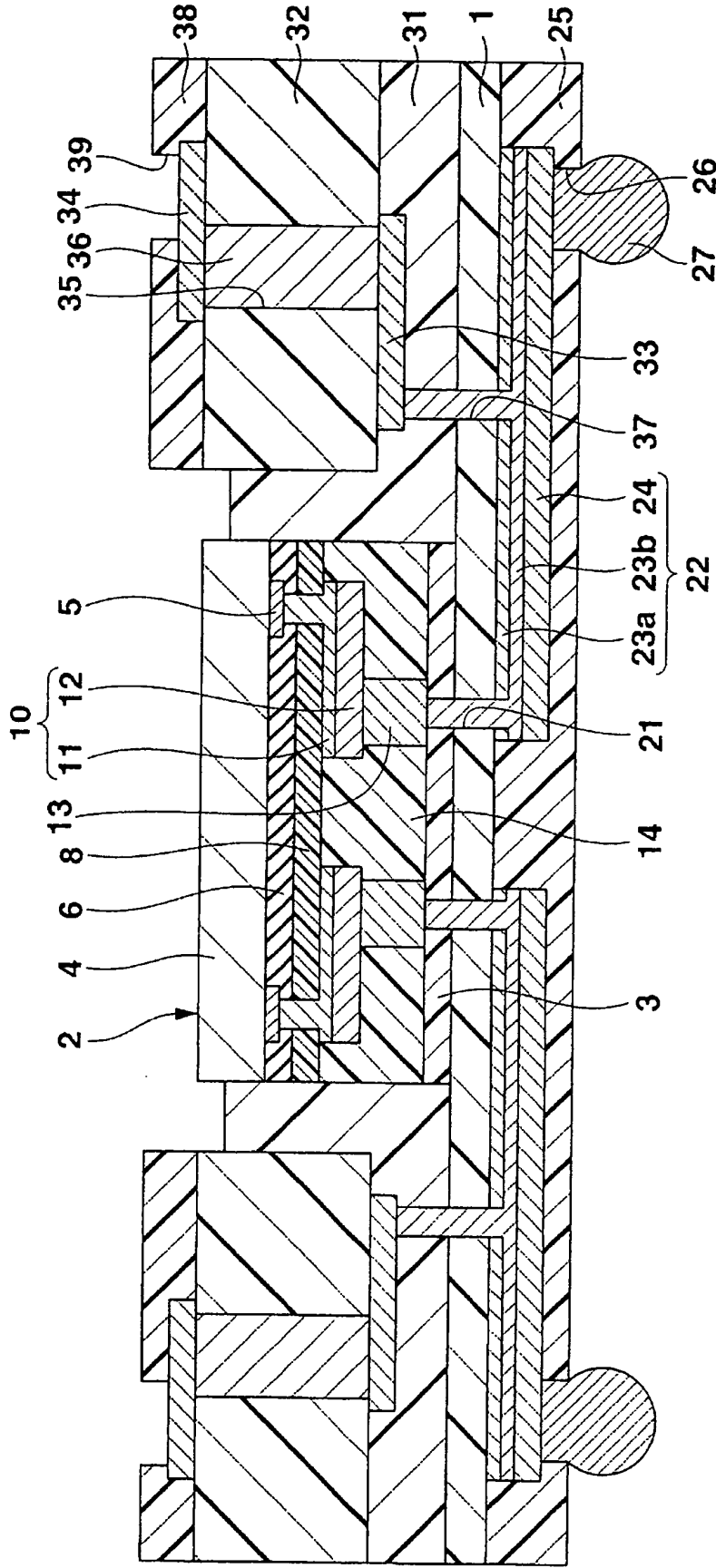
第 11 圖



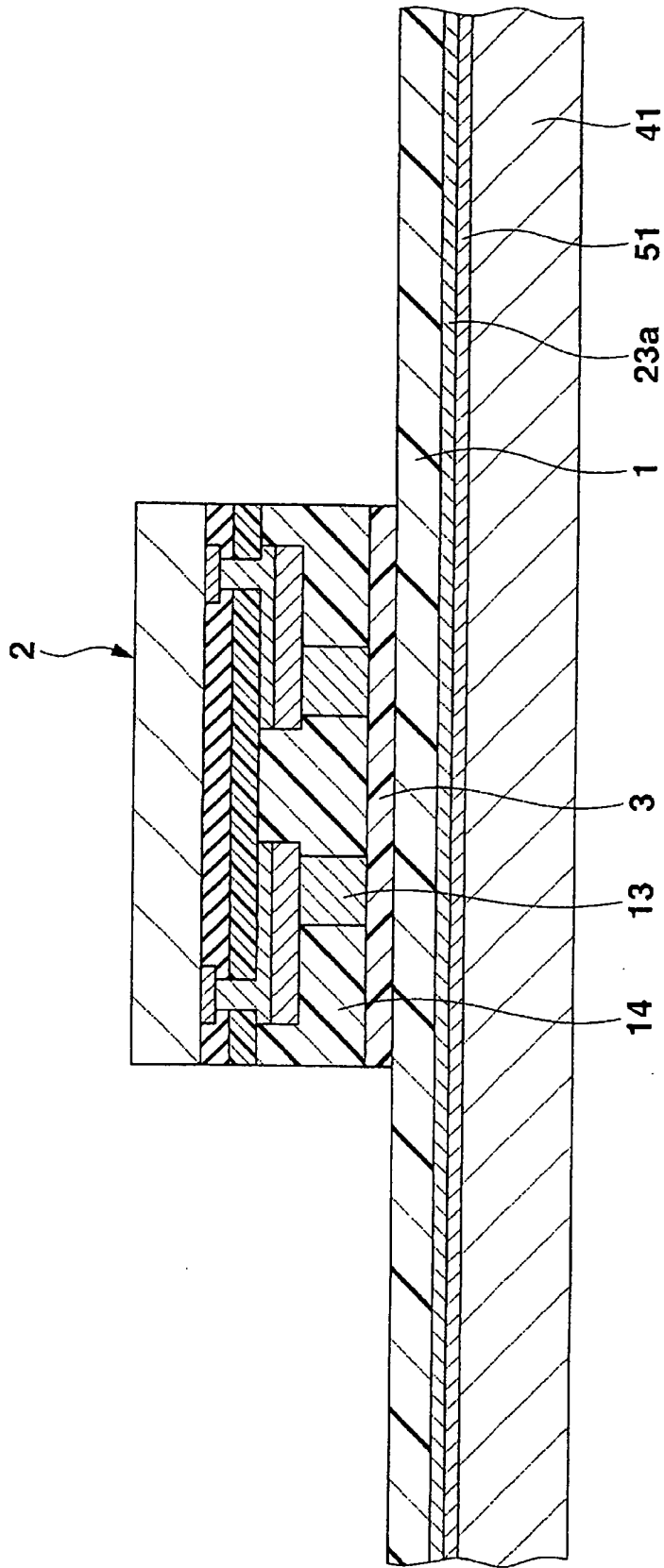
第 12 圖



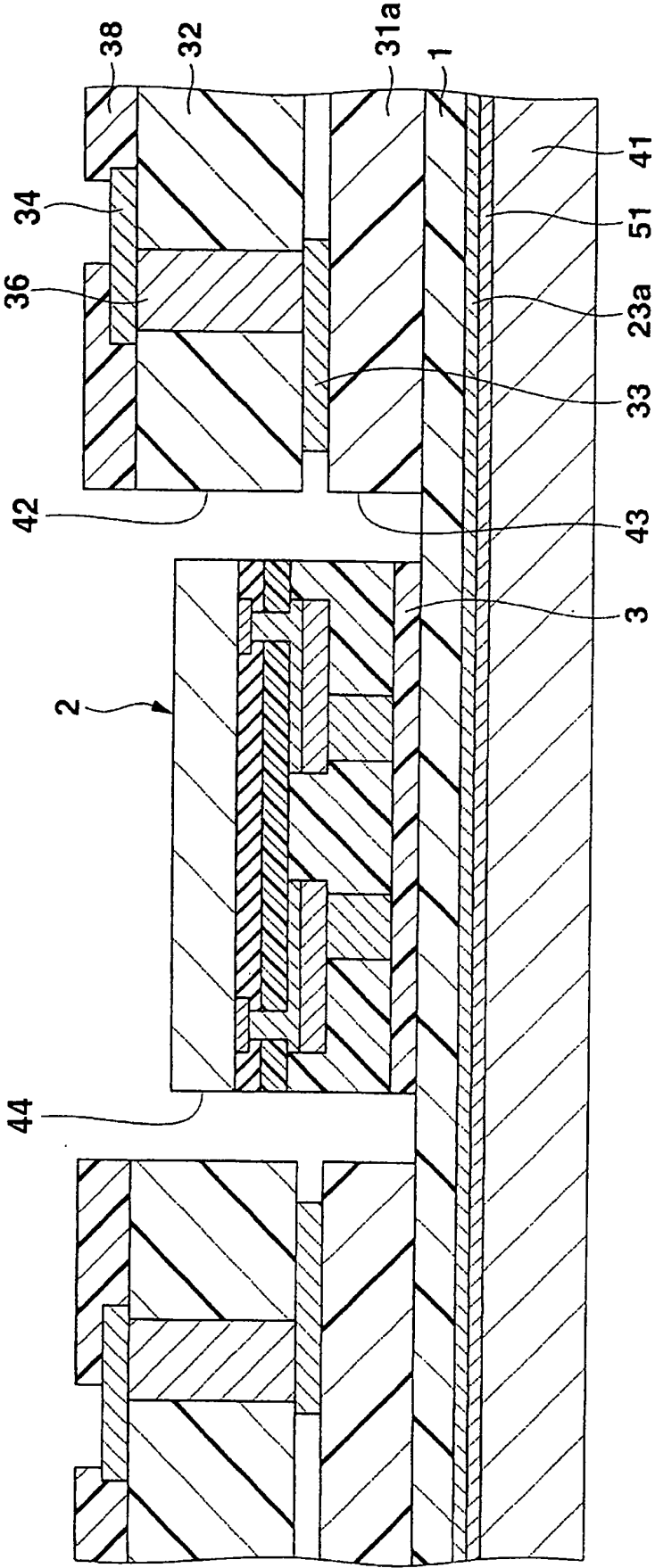
第 13 圖



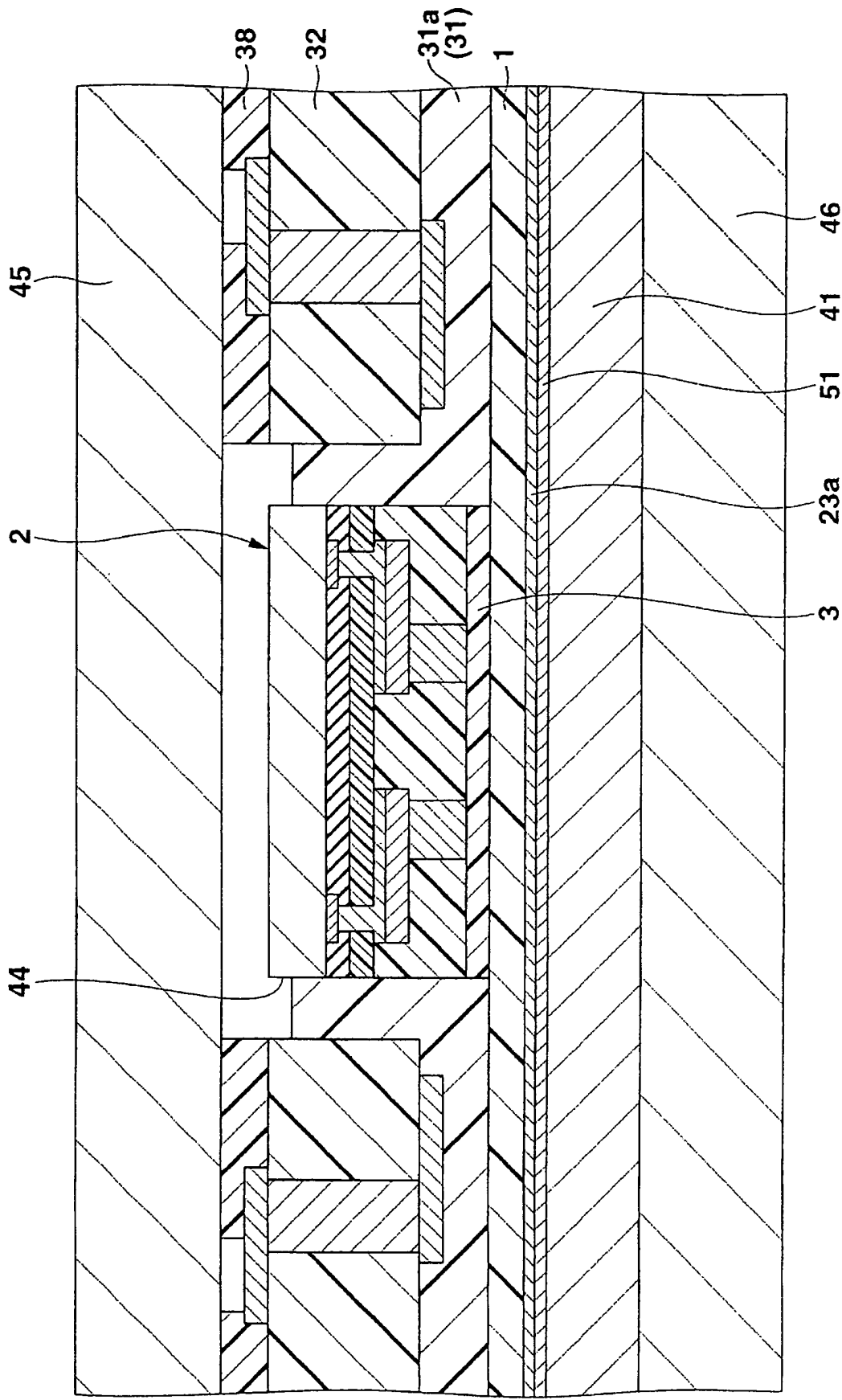
第 14 圖



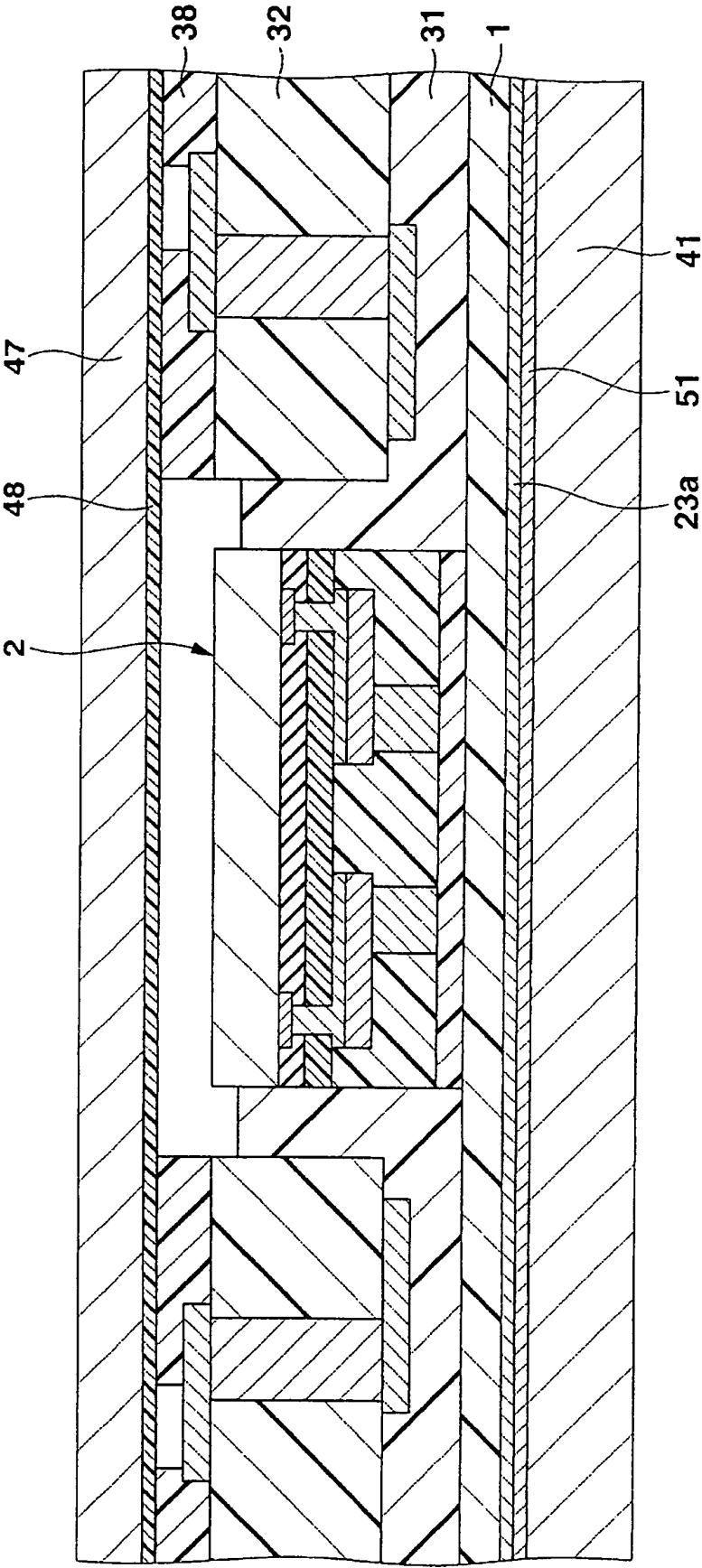
第 15 圖



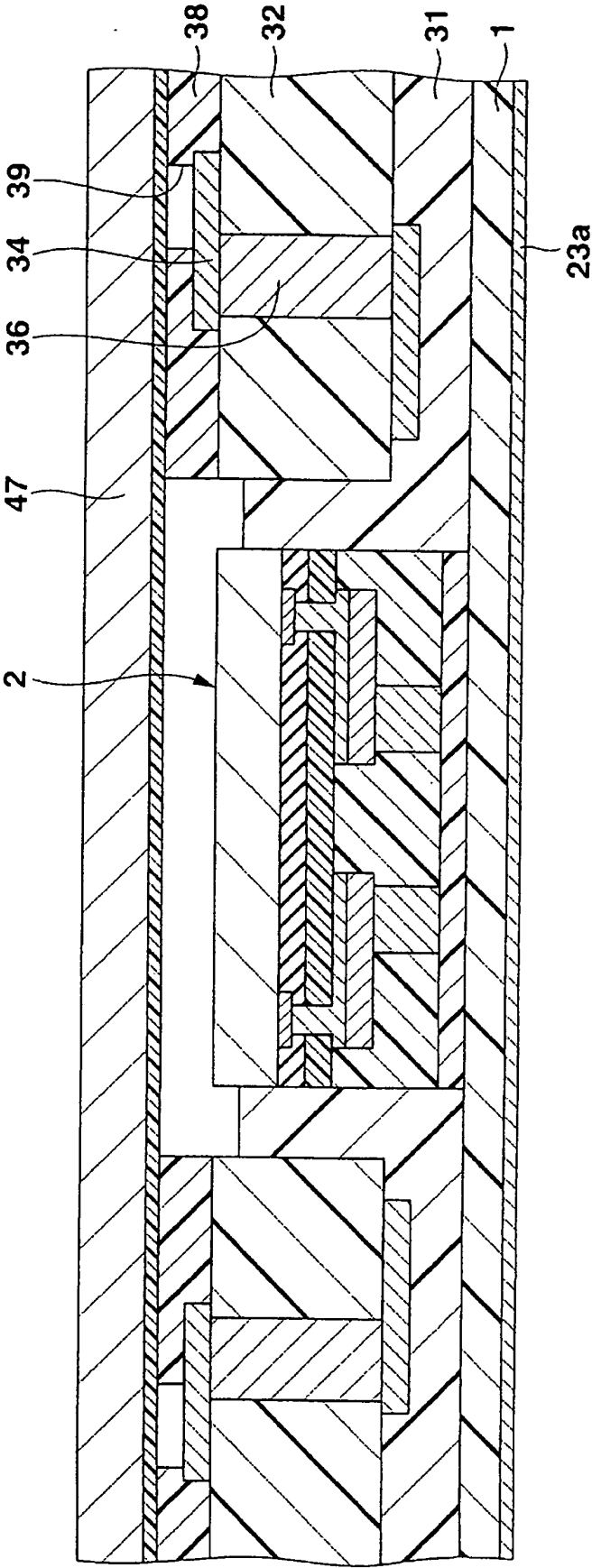
第 16 圖



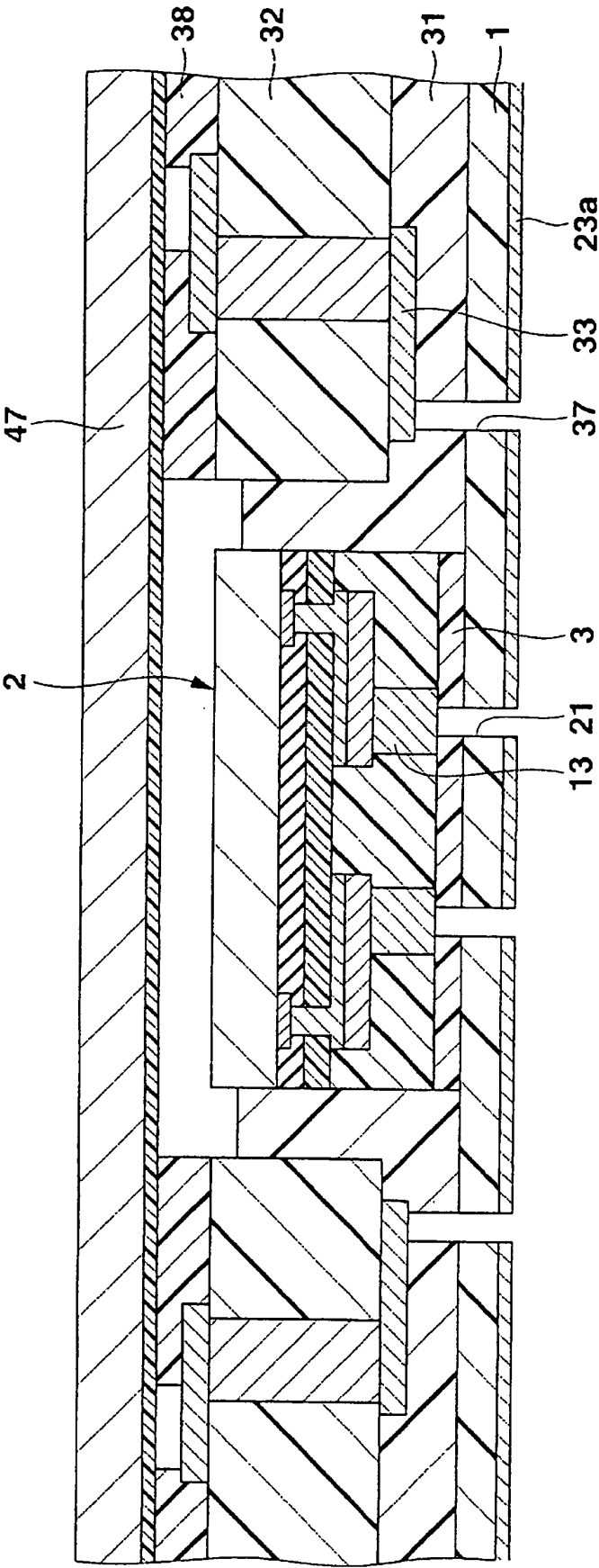
第 17 圖



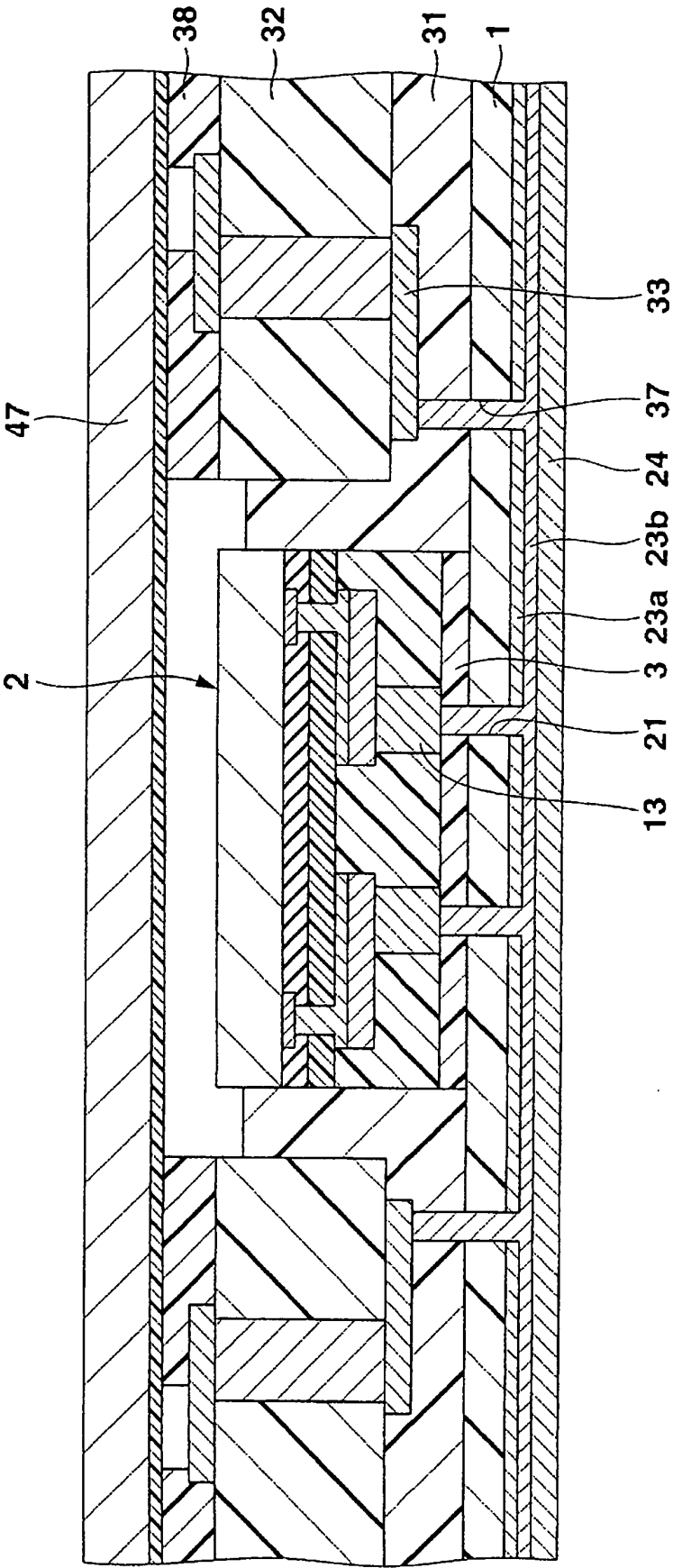
第 18 圖



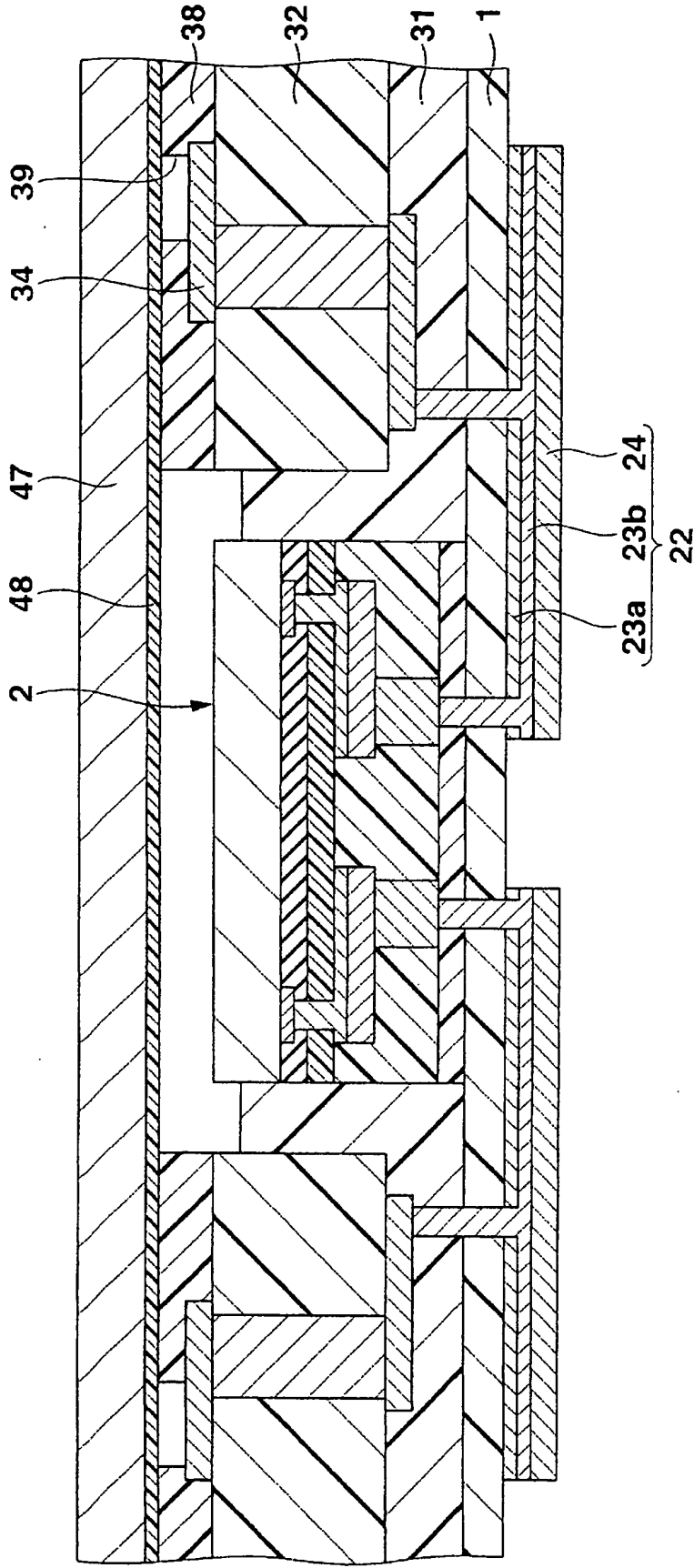
第 19 圖



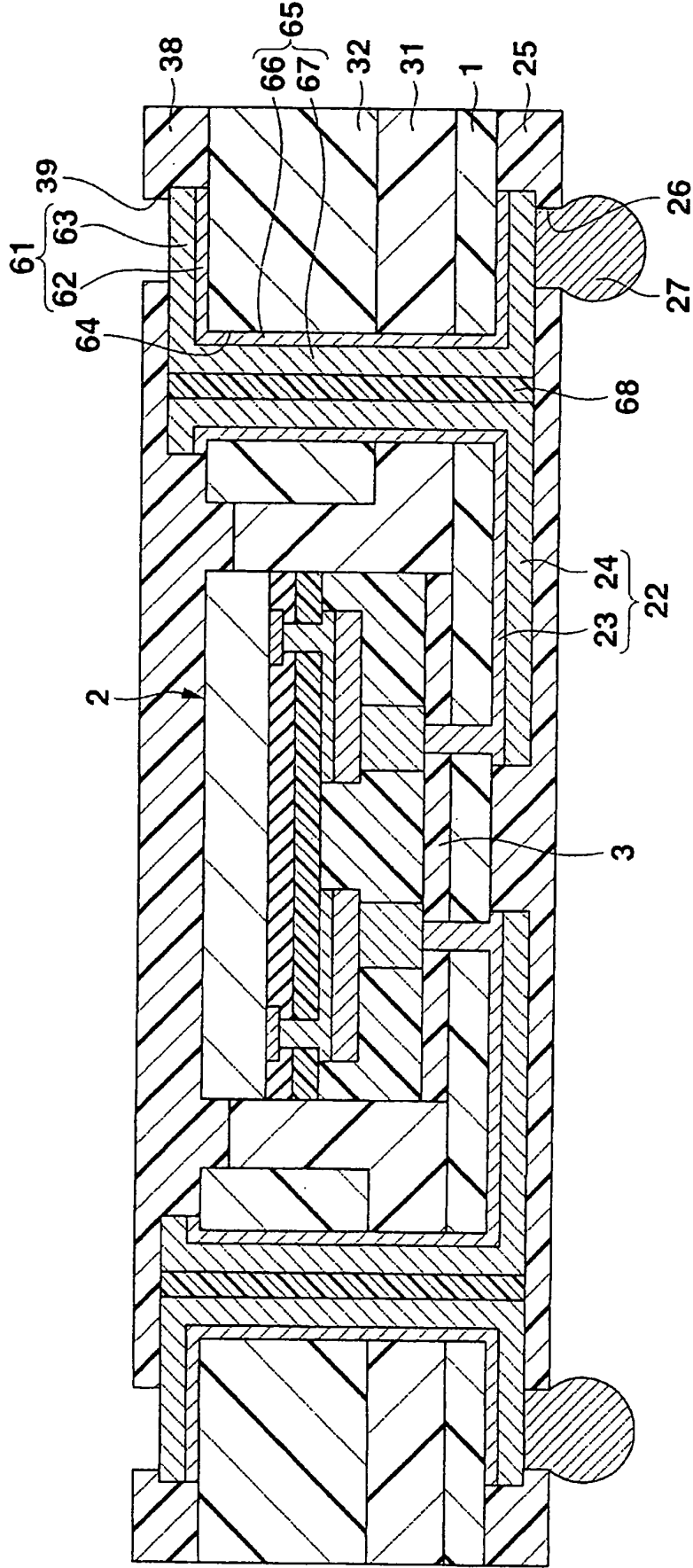
第 20 圖



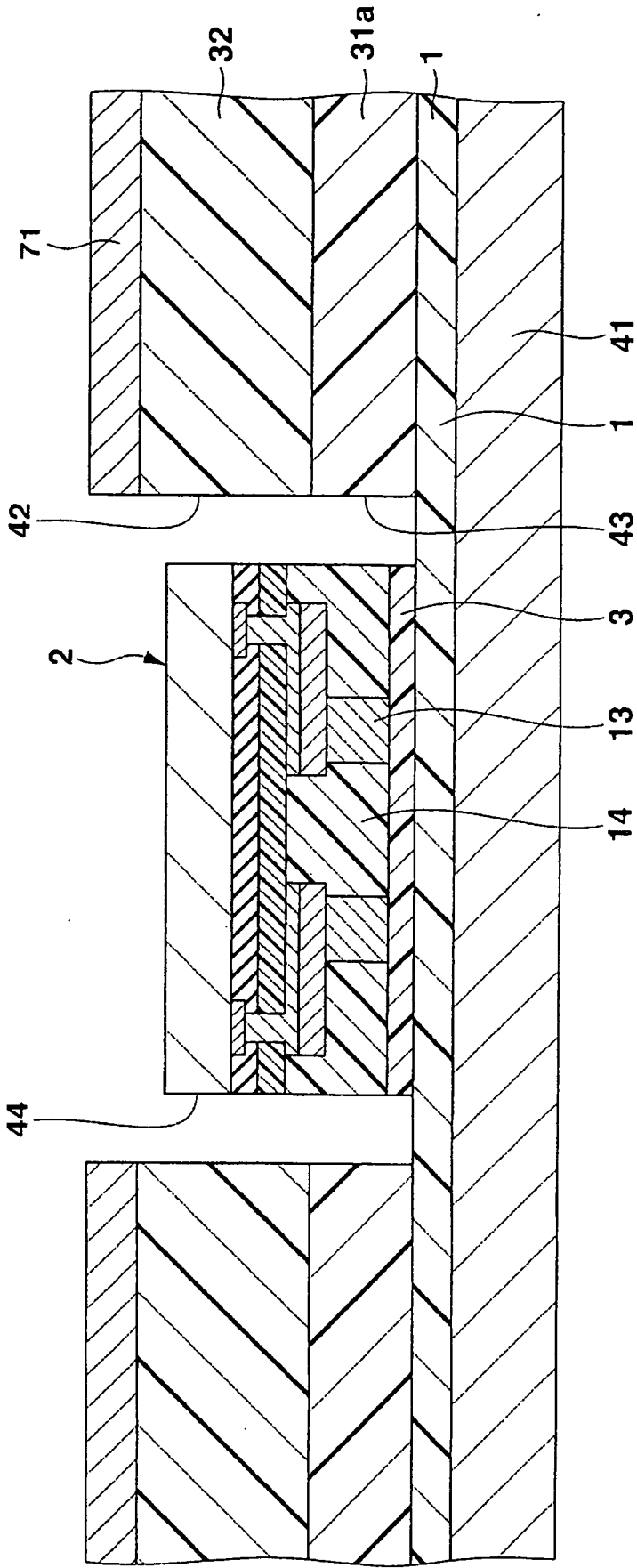
第 21 圖



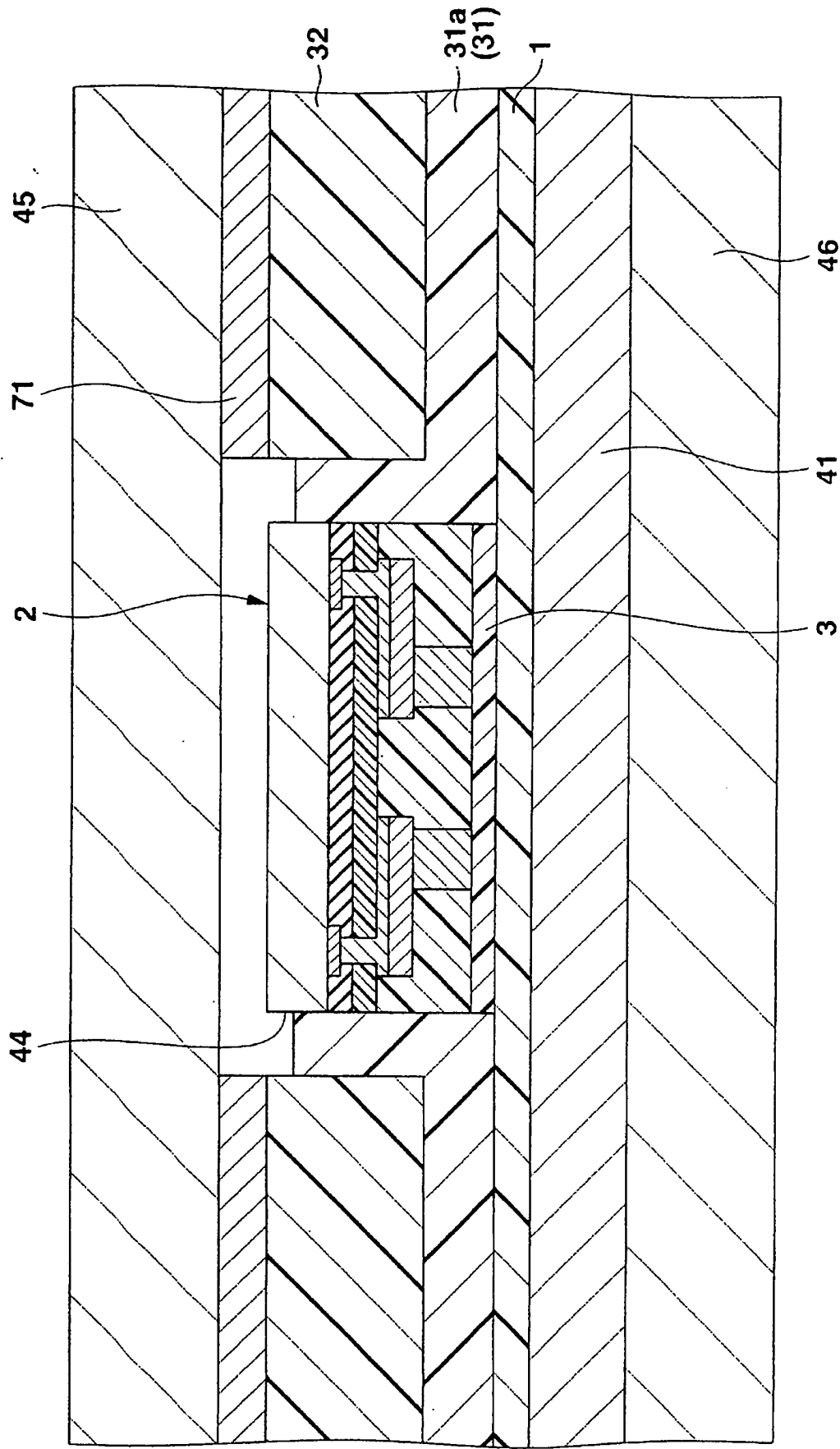
第 22 圖



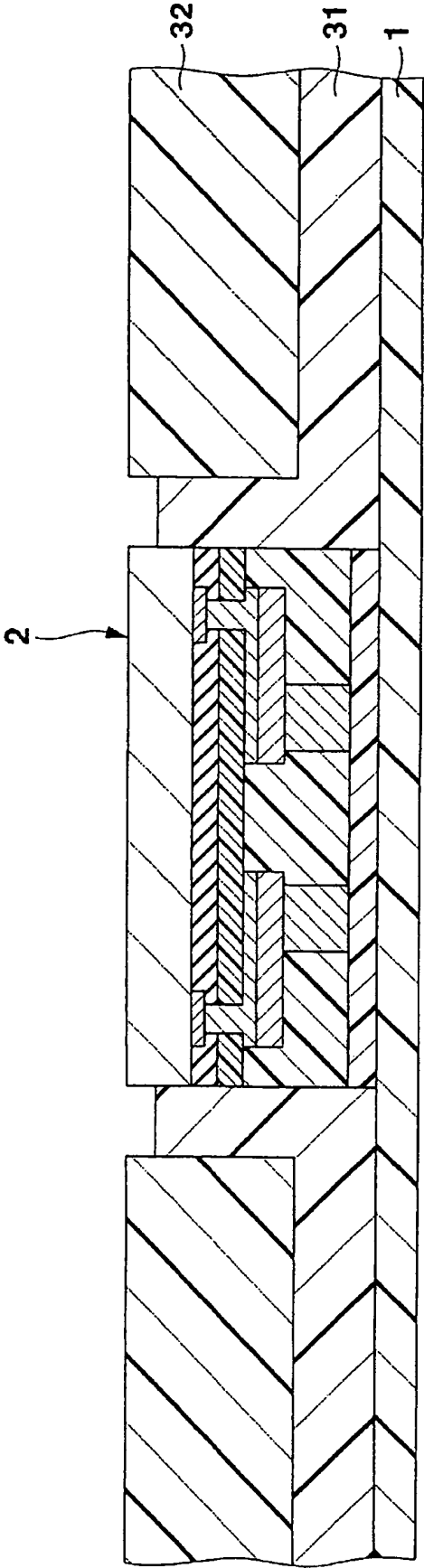
第 23 圖



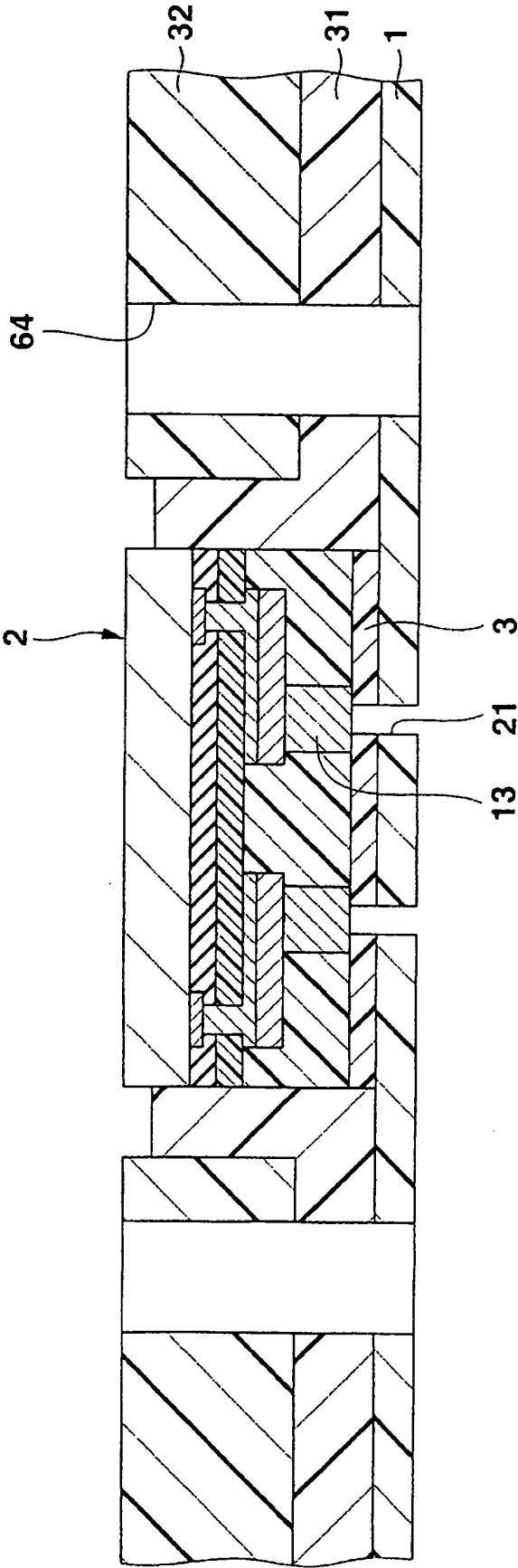
第 24 圖



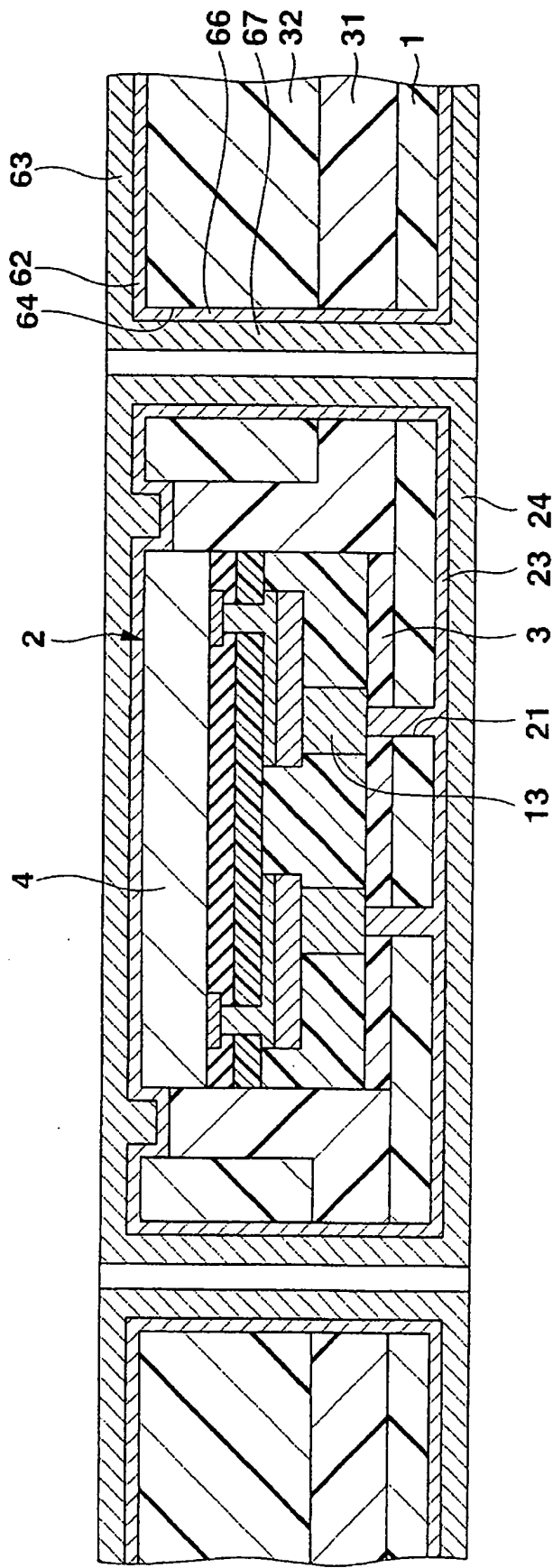
第 25 圖



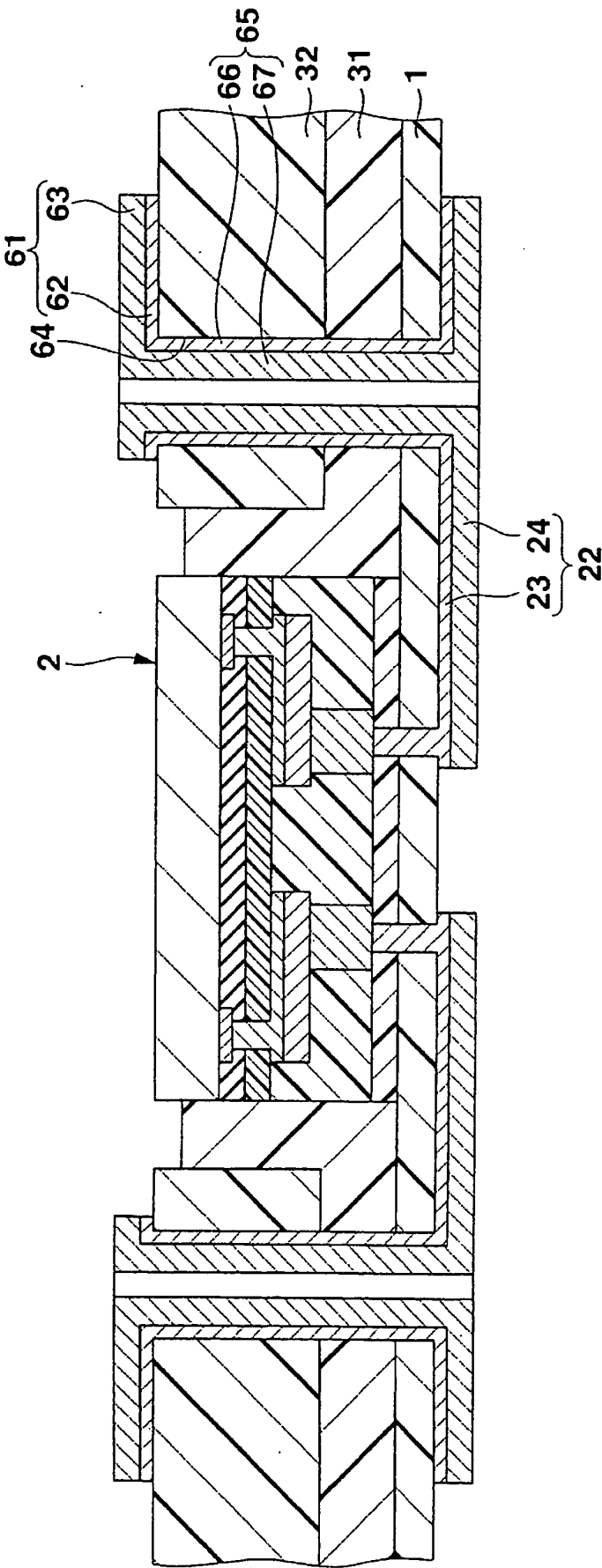
第 26 圖



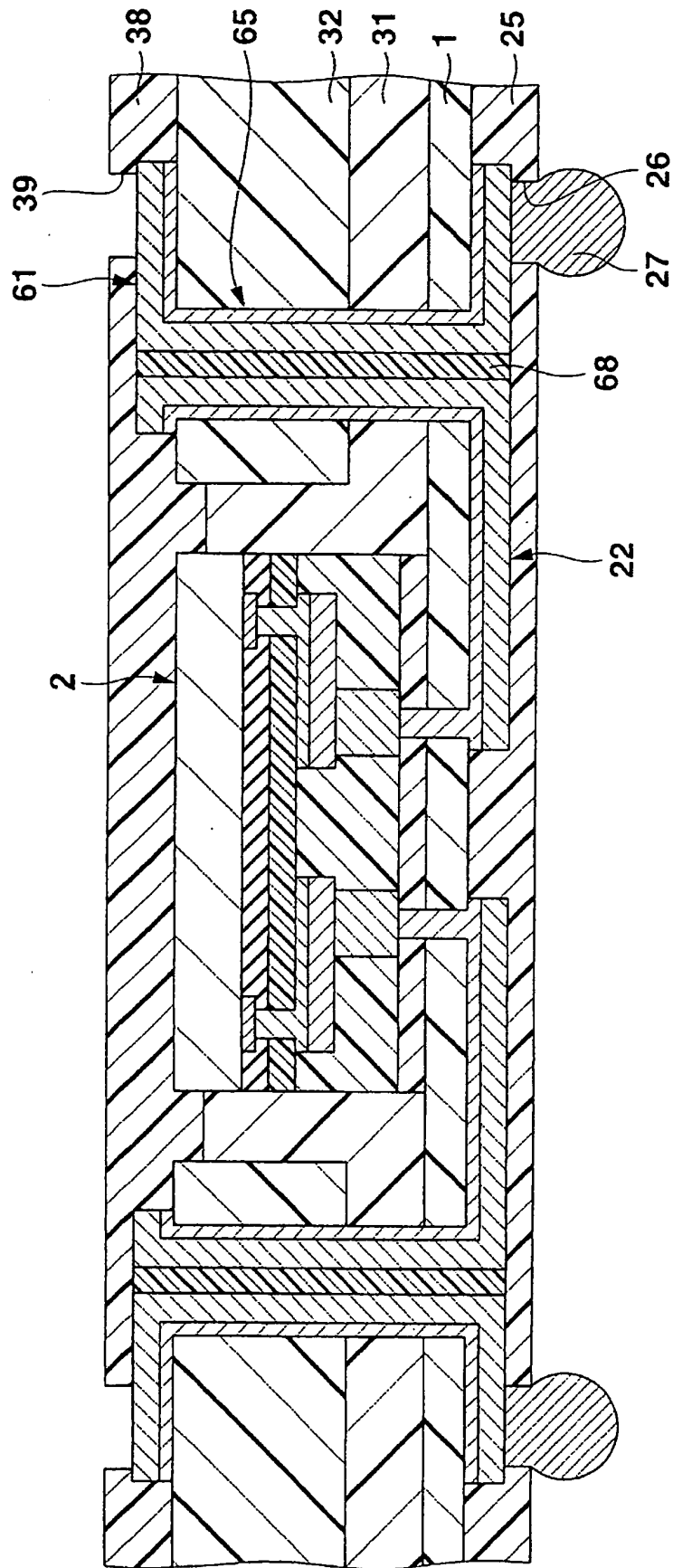
第 27 圖



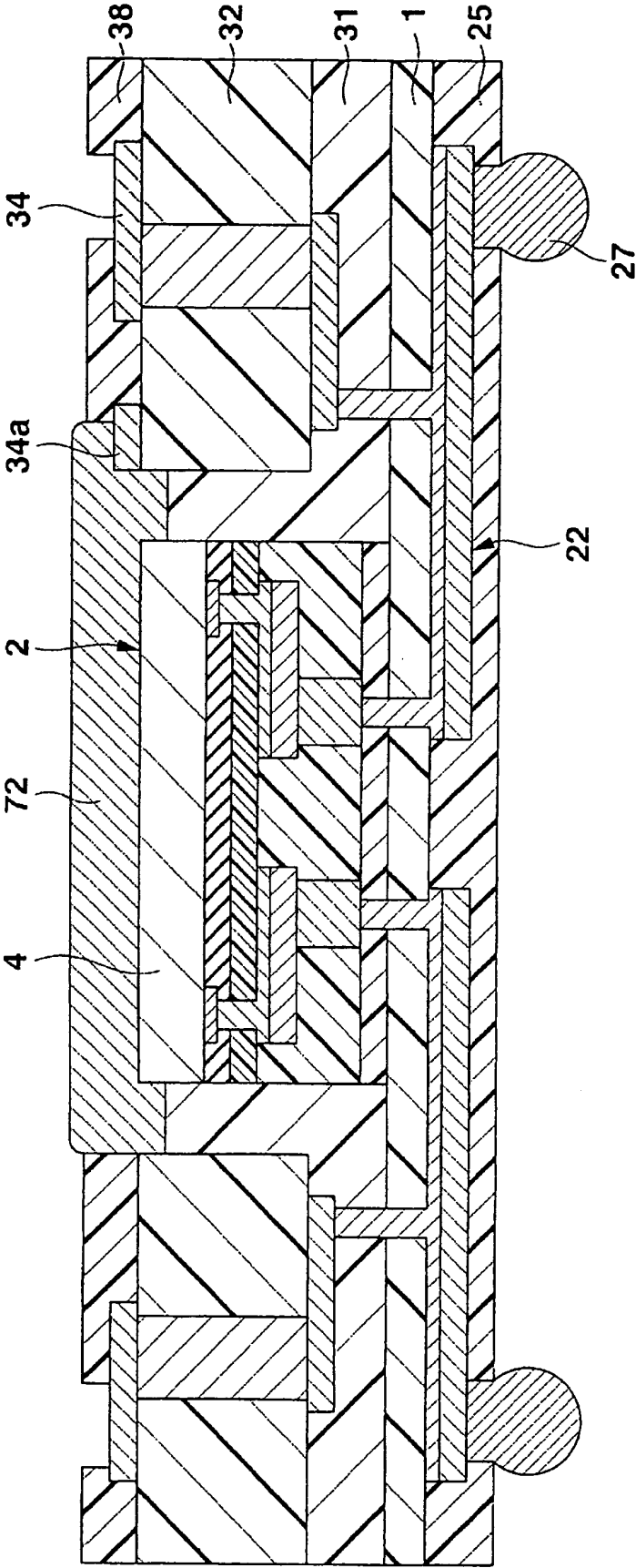
第 28 圖



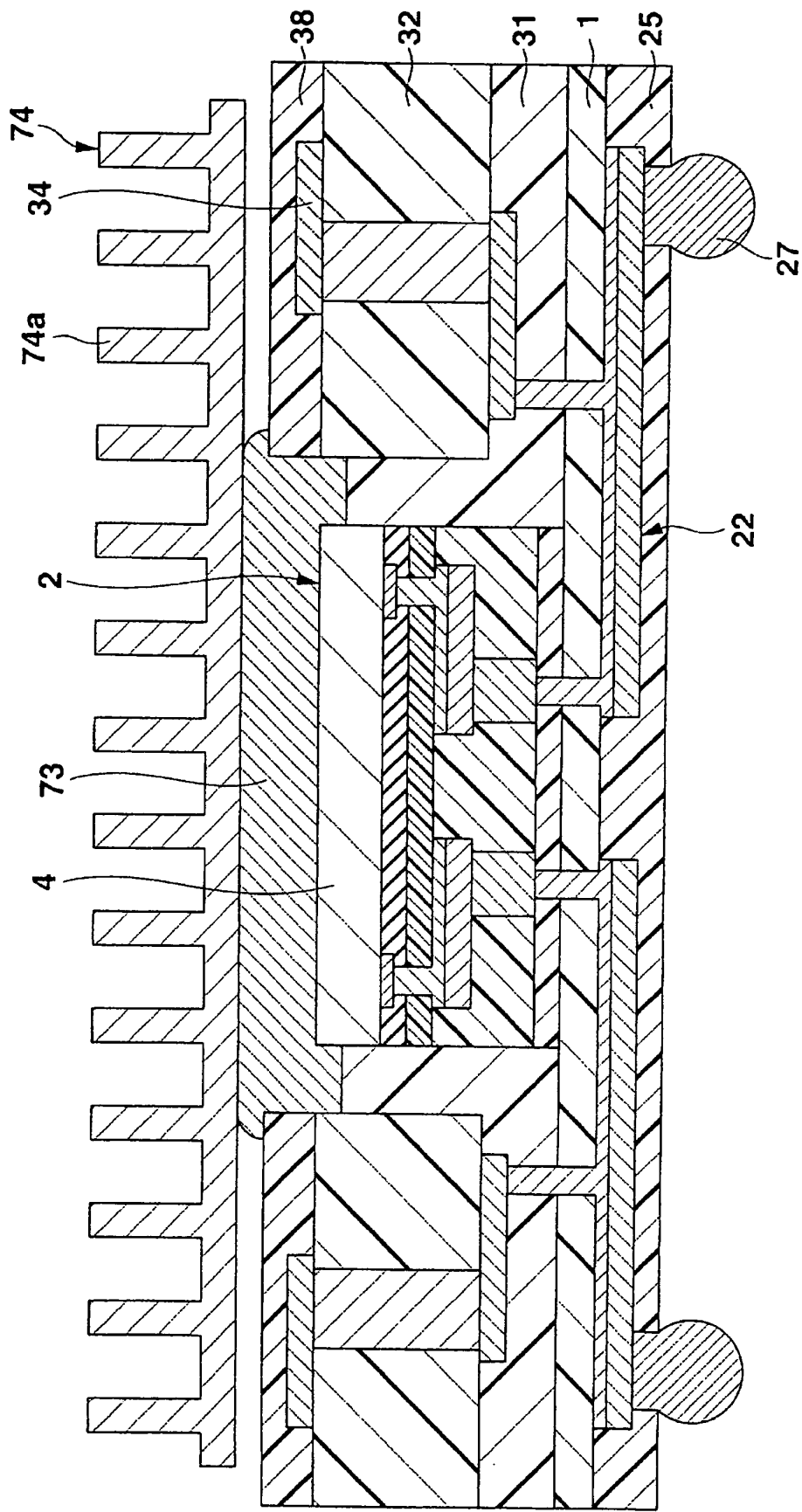
第 29 圖



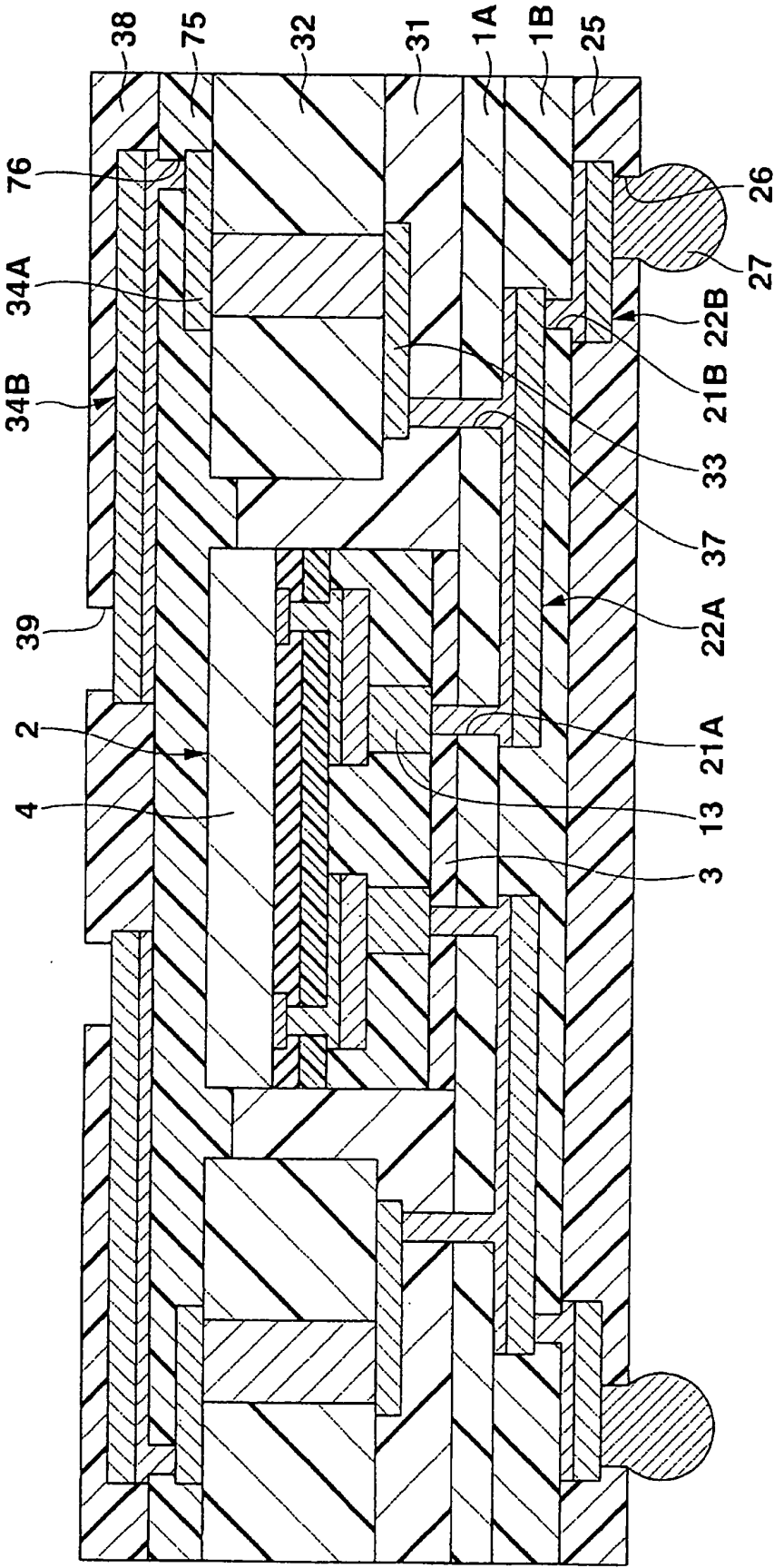
第 30 圖



第 31 圖



第 32 圖



第 33 圖

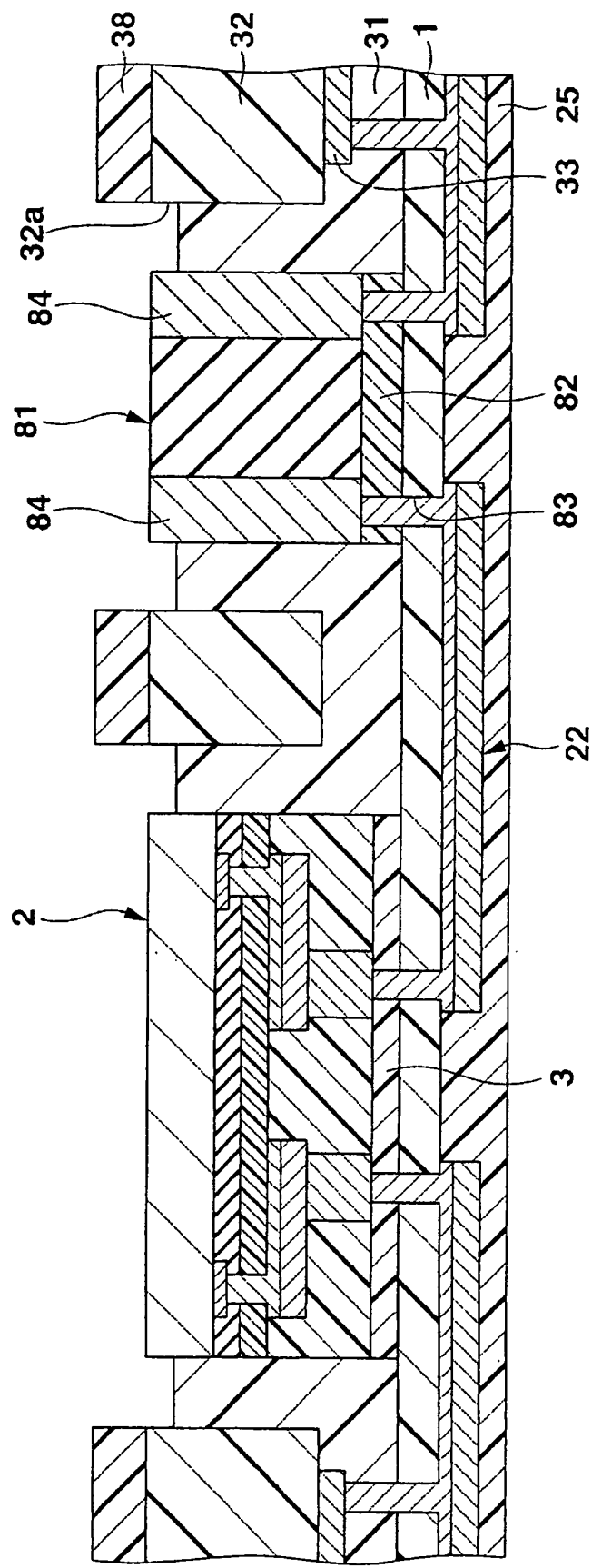
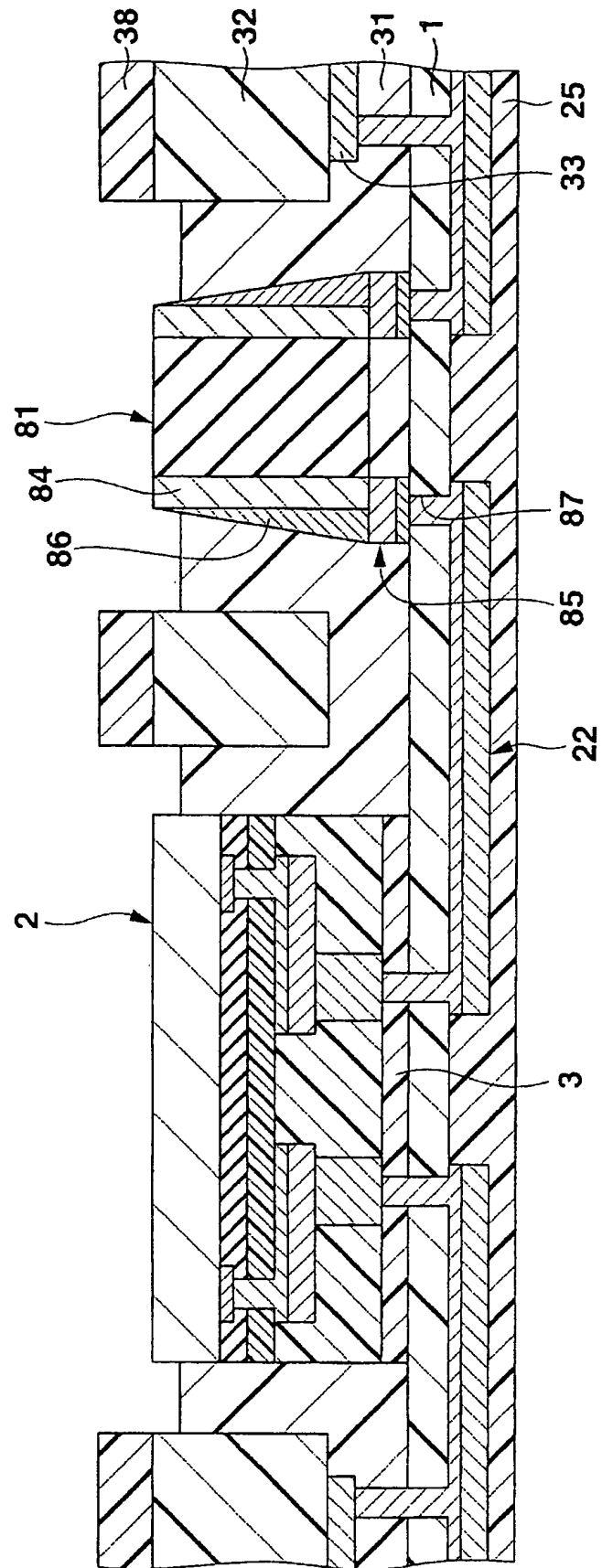
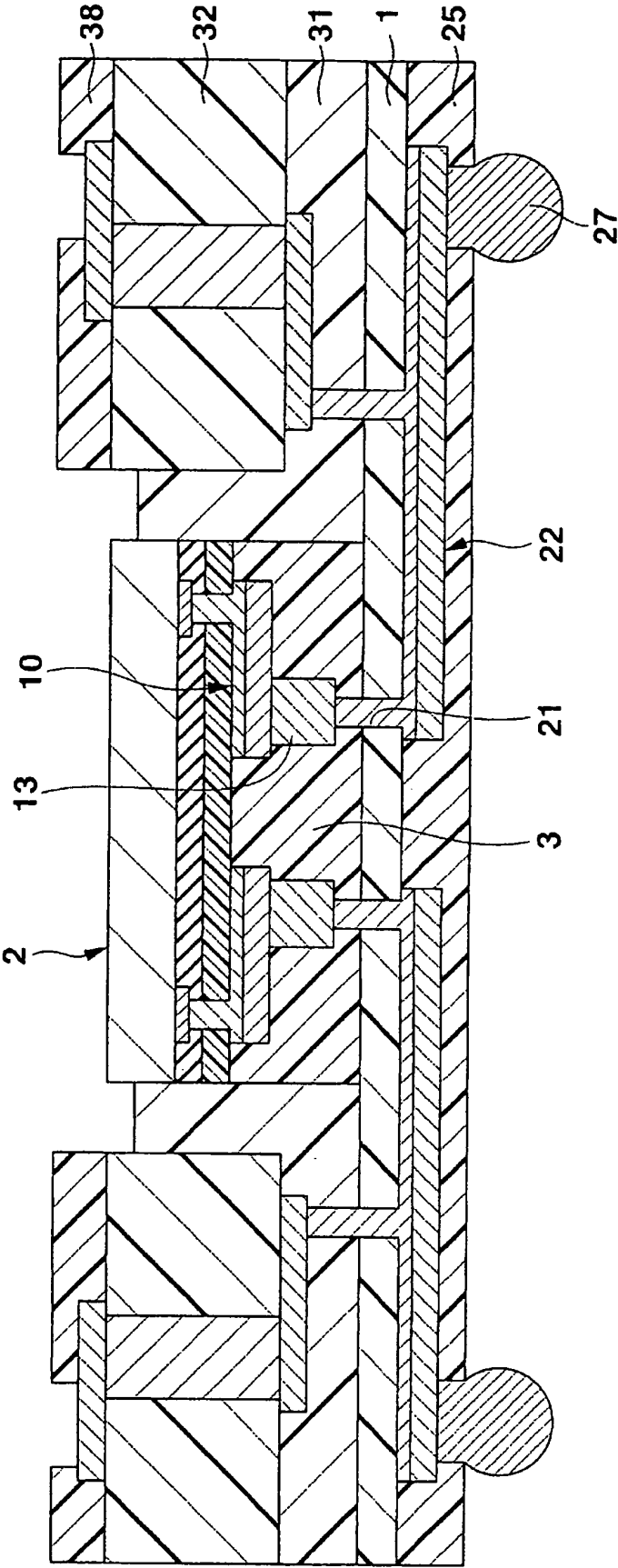


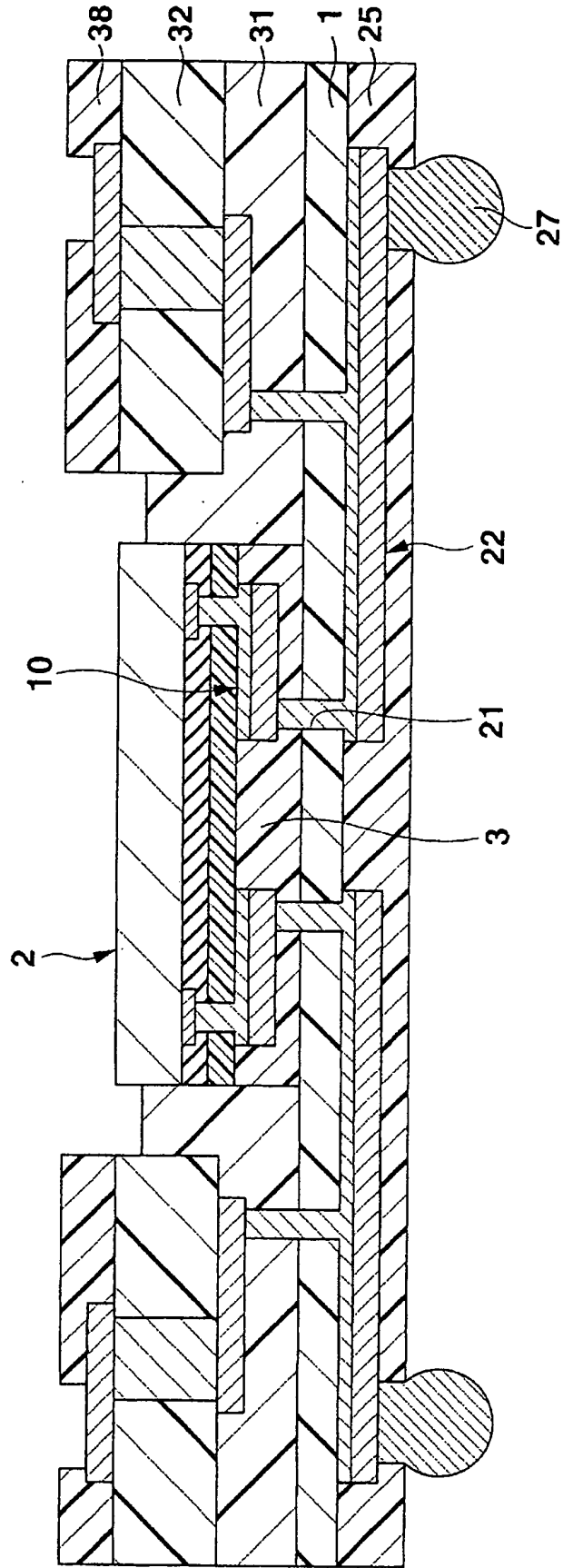
圖
34
策



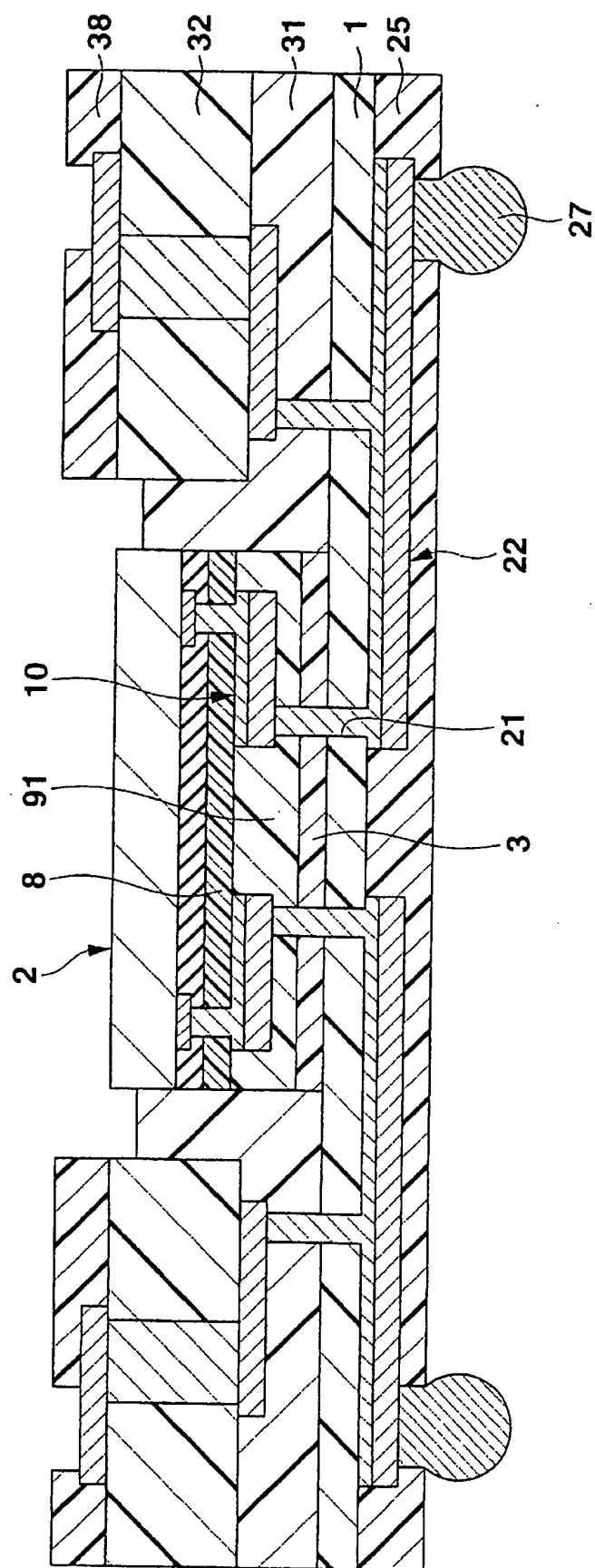
第 35 圖



第 36 圖



第 37 圖



七、指定代表圖：

(一)本案指定代表圖為：第 4 圖。

(二)本代表圖之元件符號簡單說明：

1	下層絕緣膜
2	半導體構成體
3	黏著層
4	砂基板
31	絕緣層
31a	絕緣層形成用薄片
32	絕緣基板
38	上層包覆膜
41	底板
44	間隙
45,46	加熱加壓板

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97131903

(2012 年 2 月 24 日修正)

※ 申請日期：97.8.21

※IPC 分類：H01L 21/60

(2006.01)

一、發明名稱：(中文/英文)

半導體裝置及其製造方法

SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD
THEREOF

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

兆裝微股份有限公司(株式会社テラミクロス)
TERAMIKROS, INC.

代表人：(中文/英文)

越丸茂
KOSHIMARU, SHIGERU

住居所或營業所地址：(中文/英文)

日本國東京都青梅市今井 3 丁目 10 番地之 6
10-6, Imai 3-chome, Ome-shi, Tokyo, Japan

國 籍：(中文/英文)

日本/Japan

三、發明人：(共 1 人)

姓 名：(中文/英文)

定別當裕康(定別当裕康)/JOBETTO, HIROYASU

國 籍：(中文/英文)

日本/Japan

第 097131903 號「半導體裝置及其製造方法」專利案

(2012 年 6 月 28 日修正)

十、申請專利範圍：

1. 一種半導體裝置，具備：

半導體構成體(2)，係具有半導體基板(4)、設置於該半導體基板(4)下之多個外部接續用電極(13)、及以包圍該等外部接續用電極的方式設置在該半導體基板(4)下之封裝膜(14)；

下層絕緣膜(1)，係設置於上述半導體構成體下及其周圍；

下層配線(22、22A)，係設置在上述下層絕緣膜下，電性接續至上述半導體構成體之外部接續用電極；

絕緣層(31)，係於上述半導體構成體之周圍，設置在上述下層絕緣膜上；

框狀的絕緣基板(32)，係埋入於上述絕緣層之上面側，與半導體構成體(2)分開地位於上述半導體構成體(2)的周圍；及

上層配線(34)，係設於上述絕緣基板上，

上述半導體構成體，係藉由將上述外部接續用電極及封裝膜的下面經由接續層(3)接續至上述下層絕緣膜的上面，來搭載在上述下層絕緣膜。

2. 如申請專利範圍第 1 項之半導體裝置，其進一步具備：

另外的下層配線(22B)，係設置在上述絕緣基板的下面，電性接續到上述下層配線及上述上層配線。

- 3.如申請專利範圍第 1 項之半導體裝置，其上述下層絕緣膜及上述絕緣層具有貫穿孔(64)，且進一步具備：上下導通部(65)，係位於該等貫穿孔內，將上述下層配線及上述上層配線電性接續。
- 4.如申請專利範圍第 1 項之半導體裝置，其進一步具備：上層包覆膜(38)，係設置在上述半導體構成體之半導體基板的上面。
- 5.如申請專利範圍第 1 項之半導體裝置，其進一步具備：接地電位的導電層(34a)，係設置在上述半導體構成體之半導體基板的上面。
- 6.如申請專利範圍第 1 項之半導體裝置，其進一步具備：熱傳導層(73)，係設置在上述半導體構成體之半導體基板的上面；及散熱構件(74)，係設置在上述熱傳導層的上面。
- 7.如申請專利範圍第 1 項之半導體裝置，其進一步具備：晶片零件(81)，係設置在上述半導體構成體之周圍的上述下層絕緣膜上，接續到上述下層配線。
- 8.如申請專利範圍第 1 項之半導體裝置，其進一步具備：下層包覆膜(25)，係設置在上述下層配線及上述下層絕緣膜之下，在與上述下層配線的的接續墊部對應之部分具有開口部(26)。
- 9.如申請專利範圍第 8 項之半導體裝置，其進一步具備：鍍料層(27)，係設置在上述下層包覆膜之開口部內及其下方，電性接續到上述下層配線的接續墊部。

10.如申請專利範圍第 1 項之半導體裝置，其中上述下層配線及上述上層配線具有各種多層構造。

11.一種半導體裝置之製造方法，具有：

在底板(41)上形成下層絕緣膜(1)的步驟；

將具有半導體基板(4)及設置於該半導體基板下之多個外部接續用電極(13)的多個半導體構成體(2)固著在上述下層絕緣膜上的步驟；

將絕緣層(31a)形成在上述半導體構成體之周圍的上述下層絕緣膜上，且在上述絕緣層的上面側埋入框狀的絕緣基板(32)的步驟；

除去上述底板的步驟；及

在上述下層絕緣膜下，將下層配線(22、22A)形成為接續至上述半導體構成體之外部接續用電極的步驟；

將上述半導體構成體之間的上層絕緣膜、上述絕緣層、及上述絕緣基板加以切斷而獲得多個半導體裝置的步驟，

於上述絕緣基板上形成有上層配線(34)。

12.如申請專利範圍第 11 項之半導體裝置之製造方法，其中除去上述底板的步驟，係利用蝕刻的方法。

13.如申請專利範圍第 12 項之半導體裝置之製造方法，其中上述底板係由金屬箔形成，除去上述底板的步驟，係利用使用蝕刻液的濕式蝕刻之方法。

14.如申請專利範圍第 11 項之半導體裝置之製造方法，其

中將上述半導體構成體固著在上述下層絕緣膜上的步驟包含：預先供給黏著材到上述下層絕緣膜上，將上述半導體構成體在上述下層絕緣膜上進行加熱加壓的步驟。

15.如申請專利範圍第 11 項之半導體裝置之製造方法，其中將上述半導體構成體固著在上述下層絕緣膜上的步驟，係包含：預先供給黏著薄片到上述下層絕緣膜上，將上述半導體構成體在上述下層絕緣膜上進行加熱加壓的步驟。

16.如申請專利範圍第 11 項之半導體裝置之製造方法，其中在上述絕緣基板上預先形成另外的下層配線(33)、上述上層配線及接續其等之上下導通部(36)，在上述下層絕緣膜下，將上述下層配線形成為接續到上述另外的下層配線。

17.如申請專利範圍第 16 項之半導體裝置之製造方法，其中在上述上層配線及上述絕緣基板上預先形成上層包覆膜(38)，該上層包覆膜(38)在與上述上層配線之接續墊部對應之部分具有開口部(39)，在除去上述底板之前，將保護膜(47)貼附在上述上層包覆膜上，在形成上述下層配線之後，將上述保護膜剝離。

18.如申請專利範圍第 16 項之半導體裝置之製造方法，其中在除去上述底板之前，將保護膜貼附在上述上層配線及上述絕緣基板上，在形成上述下層配線之後，將上述保護膜剝離。

- 19.如申請專利範圍第 11 項之半導體裝置之製造方法，其中在除去上述底板之後，在上述下層絕緣膜、上述絕緣層及上述絕緣基板形成貫穿孔(64)，形成上述下層配線的步驟包含：在上述絕緣基板上形成上述上層配線(61)，且在上述貫穿孔內，將上下導通孔(65)形成為接續到上述下層配線及上述上層配線的步驟。
- 20.如申請專利範圍第 11 項之半導體裝置之製造方法，其中保護金屬層(51)及基底金屬層(23a)係形成在由金屬形成的上述底板上，上述下層絕緣膜形成於上述基底金屬層上，除去上述底板的步驟，係包含除去上述保護金屬層的步驟。
- 21.如申請專利範圍第 20 項之半導體裝置之製造方法，其中在上述基底金屬層之上面預先實施表面粗化處理，藉由包含樹脂的材料形成上述下層絕緣膜。
- 22.如申請專利範圍第 21 項之半導體裝置之製造方法，其中形成上述下層配線的步驟包含：在上述基底金屬層下形成另外的基底金屬層(23b)，在上述另外的基底金屬層下利用電解電鍍形成上部金屬層(24)的步驟，上述下層配線係上述基底金屬層、上述另外的基底金屬層、及上述上部金屬層的 3 層構造。
- 23.如申請專利範圍第 22 項之半導體裝置之製造方法，其中上述底板、上述基底金屬層、上述另外的基底金屬層、及上述上部金屬層係由銅製成，而上述保護金屬層係由鎳製成。