

RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication :

2 470 443

(A n'utiliser que pour les
commandes de reproduction).

A1

**DEMANDE
DE BREVET D'INVENTION**

(21)

N° 79 29151

(54) Procédé de fabrication de diodes Zener et diodes obtenues.

(51) Classification internationale (Int. Cl. 3). H 01 L 21/205, 29/90.

(22) Date de dépôt 27 novembre 1979.

(33) (32) (31) Priorité revendiquée :

(41) Date de la mise à la disposition du
public de la demande B.O.P.I. — « Listes » n° 22 du 29-5-1981.

(71) Déposant : Société dite : THOMSON-CSF, SA, résidant en France.

(72) Invention de : Henri Valdman.

(73) Titulaire : *Idem* (71)

(74) Mandataire : Thomson-CSF, Michel de Beaumont, SCPI,
173, bd Haussmann, 75360 Paris Cedex 08.

- 1 -

La présente invention concerne un procédé de fabrication de diodes Zener et plus particulièrement un tel procédé applicable à des diodes Zener de tension inférieure à 3 volts mises en boîtier de verre ou encapsulées d'une autre façon impliquant une étape de chauffage à une température supérieure à 600°C.

Pour obtenir une diode Zener ayant une tension de claquage Zener faible, c'est-à-dire inférieure à 3 volts, il convient de former une jonction extrêmement abrupte.

Une première difficulté consiste à obtenir une telle jonction abrupte de façon reproductible industriellement. Une deuxième difficulté réside dans le fait que, dans le cas de certains procédés d'encapsulation, notamment quand la diode est montée en boîtier de verre (cas des boîtiers D035, D041 par exemple), il existe une étape d'échauffement thermique au cours de laquelle la diode est élevée à une température supérieure à 600°C. Pour une telle température, les métallisations, par exemple en aluminium, prévues sur la diode, tendent à diffuser dans le semiconducteur. Si l'épaisseur de la couche de type de conductivité opposé à celui du substrat sur laquelle est formée une métallisation, est très faible, cette diffusion du métal à une température supérieure à 600°C aura tendance à court-circuiter la jonction et donc à détruire la diode.

On va passer en revue ci-après les divers procédés classiques de fabrication industrielle de diodes Zener de faible tension, et examiner dans quelle mesure ces deux difficultés se posent pour chacun de ces procédés connus.

Pour simplifier la description, on considérera que dans tous ces procédés on part d'un substrat de type N et que l'on élabore une jonction sur ce substrat, en y formant localement une couche de type P⁺, c'est-à-dire à haut niveau de dopage. Mais, bien entendu, la présente

- 2 -

description s'appliquerait également au cas de substrats de type P sur lesquels on formerait une couche de type N⁺.

Dans le procédé par alliage, de l'aluminium est déposé sur le substrat de type N. La température est élevée au voisinage de 570°C et l'on obtient ainsi un eutectique AlSi et une jonction PN. Du fait de cette faible température de recristallisation de l'alliage, (570°C), on peut obtenir des diffusions très peu profondes d'aluminium et les jonctions obtenues sont quasi abruptes. Il est clair que, selon ce procédé, il n'est pas possible de prévoir ensuite un procédé d'encapsulation dans lequel la température de l'ensemble est élevée au-dessus de 600°C car au cours d'une élévation de la température au dessus de 570°C, l'aluminium traverserait la jonction.

Dans le procédé classique par diffusion, il est très difficile d'obtenir de façon industriellement répétitive une diode de caractéristiques données. En effet, les très forts gradients de diffusion nécessaires pour obtenir une tension de claquage de l'ordre de 3 volts (10²⁴ at/cm⁴) imposent des profondeurs diffusées très faibles (inférieure à 1000 Å pour une diode de 2,7 volts). Ainsi, d'une part la température de diffusion doit être relativement élevée pour obtenir les fortes concentrations de surface nécessaires, et d'autre part le temps de diffusion devrait être très bref (de l'ordre de la seconde) pour obtenir les gradients élevés nécessaires. Il n'est donc pas possible de façon pratique de satisfaire simultanément ces conditions ne serait-ce que parce qu'il faut un certain temps pour qu'une plaquette de silicium atteigne de façon uniforme sa température de diffusion. D'autre part, même si l'on savait former de façon répétitive une telle jonction dans laquelle la couche P supérieure serait très mince, des problèmes métallurgiques importants se poseraient pour obtenir une métallisation de contact telle que des atomes métalliques ne traverser-

- 3 -

sent pas la jonction pendant la durée de réchauffement au-delà de 600°C au cours de l'encapsulation.

Dans le procédé par perçage, on part d'un substrat de type N⁺ sur lequel on réalise une épitaxie 5 de type P à l'intérieur de laquelle est diffusée localement une couche de type N. C'est l'épaisseur restante de la couche de type P entre le substrat N⁺ et la couche diffusée de type N qui détermine la tension de claquage. Néanmoins, l'épaisseur de cette couche restante est ex-10 trêmement critique et, comme dans le cas du procédé précédent, il est fort difficile d'obtenir de façon répétitive une structure de diode de caractéristique géométrique donnée. On notera que, dans ce cas, le problème de la pénétration d'atomes métalliques dans la diode au cours 15 d'une élévation de température est moins critique étant donné qu'il faudrait que ces atomes traversent toute la couche diffusée de type N avant d'être réellement néfastes.

Le procédé de réalisation de diodes Zener par formation d'un bouton épitaxié de type P⁺ sur un substrat 20 de type N est actuellement l'un de ceux qui permettent l'obtention de diodes Zener de caractéristiques données à faible tension de claquage de la façon la plus répétitive parmi les procédés connus. Néanmoins, même dans ce cas, on observe une dispersion relativement importante des caractéristiques. Par contre, dans ce cas particulier, étant donné l'épaisseur du bouton épitaxié (de l'ordre de 10 microns) les problèmes de diffusion des contacts métalliques à l'intérieur de la couche P⁺ se posent avec peu d'acuité.

30 Le tableau suivant résume les principales caractéristiques des procédés de fabrication de diodes Zener basse tension connus en relation avec les problèmes 1 et 2 évoqués ci-dessus (problème 1 : possibilité d'obtenir de façon répétitive une structure semiconductrice de caractéristiques données ; problème 2 : possibilité d'amener au cours d'une étape d'encapsulation, la structure à une tem-

- 4 -

pérature supérieure à 600°C).

	<u>Problème 1</u>	<u>Problème 2</u>
Procédé par alliage	pratiquement résolu	: impossible à
:	:	: résoudre
:	:	:
5 Procédé par diffusion:	Solution très difficile	solution
:	:	: difficile
:	:	:
Procédé par perçage	Solution très difficile	pratiquement
:	:	: résolu
:	:	:
Procédé par épitaxie	Solution difficile	: résolu

10

Un objet de la présente invention est de prévoir un procédé de fabrication de diodes Zener faible tension (inférieure à 3 volts) permettant de résoudre simultanément les deux problèmes évoqués ci-dessus.

15

Un autre objet de la présente invention est de prévoir une structure particulière de diodes Zener encapsulées dans un boîtier obtenu par suite d'une étape d'échauffement à une température supérieure à 600°C.

20

Pour atteindre ces objets ainsi que d'autres, la présente invention prévoit un procédé de fabrication de diodes Zener de tension inférieure à 3 volts à partir de plaquettes de silicium d'un premier type de conductivité comprenant les étapes consistant à : disposer les plaquettes dans un réacteur ; effectuer un traitement désoxydant ; déposer par voie chimique à faible pression et à une température inférieure à 700°C, une couche de silicium polycristallin dopée selon le second type de conductivité ; mettre les plaquettes dans un four de température supérieure à 850 °C pendant une durée propre à ne faire diffuser l'impureté dopante que de quelques dizièmes de microns dans les plaquettes ; et sortir les plaquettes du réacteur, déposer des couches métalliques de contact, et procéder à une encapsulation impliquant une élévation de température des pastilles jusqu'à une valeur supérieure à 600°C.

35

Une diode selon la présente invention comprend un substrat d'un premier type de conductivité sur lequel

- 5 -

est déposée uniformément une couche de silicium polycristallin dopé selon un second type de conductivité, une partie au moins de l'interface entre le substrat et la couche de silicium polycristallin étant non recouvert 5 d'une couche écran, et une zone diffusée du second type de conductivité existant dans le substrat à partir de la couche de silicium polycristallin fortement dopé, cette diode étant munie de métallisations et étant encapsulée dans un boîtier ayant nécessité pour sa fermeture 10 ou sa formation un échauffement à une température supérieure à 600°C. Selon un mode de réalisation particulier de la présente invention, le boîtier est constitué d'un verre dont la température de scellement est supérieure à 600°C.

15 Ces objets, caractéristiques et avantages ainsi que d'autres de la présente invention seront exposés en détail dans la description suivante de modes de réalisation particuliers faite en relation avec les figures jointes représentant schématiquement des structures de diodes selon 20 la présente invention.

La diode selon la présente invention comprend un substrat 1 d'un premier type de conductivité qui sera appelé N. Sur ce substrat est déposée une couche de masquage 2, par exemple de la silice, du nitrure de silicium, 25 ou une association des deux. Dans cette couche 2 est ouverte une fenêtre à travers laquelle apparaît une diffusion 3 de très faible profondeur, par exemple de l'ordre de 1000 Å, de type P⁺. Au dessus de cette couche diffusée apparaît une couche de silicium polycristallin 4 fortement 30 dopée de type P⁺. La couche de silicium polycristallin 4 est revêtue d'une couche ou d'un ensemble de couches de métallisation 5. Par exemple, cet ensemble de couches de métallisation peut être de façon relativement classique constitué d'une couche de titane d'une épaisseur de 200 35 à 1000 Å, formée par évaporation revêtue d'une première couche d'argent également formée par évaporation, elle-

- 6 -

même suivie d'une couche d'argent électrolytique, l'épaisseur de la couche d'argent étant de l'ordre de 20 à 40 μ . La zone 4 de silicium polycristallin dopée P⁺ se conduit comme une couche conductrice. Après la formation de cette structure, chaque diode élémentaire est placée dans un boîtier de verre, une soudure verre-métal étant réalisée à une température supérieure à 600°C, couramment de 650°C avec les verres facilement disponibles commercialement à l'heure actuelle. L'utilisation d'un tel boîtier de verre présente des avantages importants quant à la protection de la diode contre les polluants extérieurs par rapport aux autres types de boîtiers, par exemple les boîtiers en matière plastique. L'un des inconvénients technologiques de cette structure, illustrée en figure 1, réside dans la nécessité de prévoir une couche d'argent électrolytique fournissant une métallisation en surépaisseur pour assurer le montage. On peut utiliser une structure mesa telle qu'illustrée en figure 2 dans laquelle la zone dopée 3 se trouve sur une surépaisseur de chaque puce, ce qui évite la prévision de métallisations épaisses. La structure de la figure 2 peut être obtenue de façon classique en utilisant un masque de nitrure, une attaque chimique, puis un masque de silice complémentaire.

Dans le procédé de fabrication de diodes planar selon la présente invention illustré en figure 1, la première étape consiste à placer le substrat 1 de type N dans un réacteur, ce substrat étant revêtu de la ou des couches de masquage 2. Dans le réacteur, on dépose par le procédé de dépôt par voie chimique en phase vapeur à basse pression (couramment désigné dans la technique par l'abréviation LPCVD : low pressure chemical vapor deposition) une couche de silicium polycristallin fortement dopée au bore. Lors du processus de formation de la couche de silicium polycristallin fortement dopée par le procédé LPCVD, la température dans le réacteur n'excède pas 700°C. On s'assure ainsi qu'il n'y a pratiquement aucune diffusion du bore

- 7 -

à l'intérieur du substrat au cours de cette phase. Lors d'une étape ultérieure, une fois formée la couche de silicium polycristallin dopée au bore 4, on place la plaquette dans un four à température choisie et pendant une 5 durée déterminée. Des essais ont été effectués en choisissant une température de l'ordre de 850°C pendant une durée de l'ordre de 30 secondes, pour obtenir une diffusion du bore dans le silicium du substrat d'environ 1000 Å. Ceci fournit des diodes Zener d'excellentes caractéristiques.

10 Mais, la plaquette atteignant tout juste son équilibre thermique, on observe une certaine dispersion des tensions Zener. Des essais effectués avec des températures proches de 950°C et des durées de 5 à 20 minutes ont fourni des diodes Zener de bonne qualité avec une excellente repro-

15 ductibilité. À une température de 950°C, avec un substrat d'une résistivité de 8×10^{-3} Ohm/cm, on a obtenu des tensions Zener de 2,0 V pour une durée de 5 minutes, de 2,4 V pour 10 minutes, et de 2,7 V pour 20 minutes. On notera là un autre avantage important de la présente invention, à

20 savoir que la température de diffusion peut être relativement basse du fait que la couche de silicium polycristallin peut être très fortement dopée au bore (concentration superficielle Cs supérieure à 2×10^{20} at/cm³). On peut donc procéder à la diffusion pendant une durée longue par

25 rapport aux durées de diffusion qui seraient nécessaires par les procédés de diffusion classique qui exigeaient des élévations à des températures supérieures à 1000°C, si l'on veut obtenir une concentration de surface élevée.

Néanmoins, une difficulté s'est posée dans le cas 30 de la présente invention. En effet, dans l'art antérieur, les procédés de dopage à partir d'une couche de silicium polycristallin fortement dopée étaient connus pour des applications différentes dans lesquelles on ne cherchait pas à obtenir des profondeurs de diffusion très faibles (1000Å) 35 avec des concentrations très élevées. Quand on cherchait à obtenir une profondeur de diffusion de l'ordre du micron

ou plus, dans le cas du procédé par dépôt préalable d'une couche de silicium polycristallin, on employait dans l'art antérieur des températures supérieures à 1000°C. Aucune difficulté particulière n'apparaissait alors. Par contre, 5 selon la présente invention, on s'est aperçu que si l'on employait le procédé classique de l'art antérieur mais en diminuant la température de diffusion à des valeurs de l'ordre de 850 à 950°C, de nombreuses diodes étaient défectueuses. Un aspect de la présente invention a été de 10 réaliser que ce déchet était dû au fait que, entre le moment où les plaquettes de silicium sont introduites dans le réacteur et le moment où commence le processus de formation de la couche de silicium polycristallin, une couche d'oxyde très mince (vraisemblablement d'une épaisseur 15 de l'ordre de 10 à 50 Å) se forme sur la plaquette, et que, lors du processus de diffusion ultérieur, étant donné que cette diffusion se passe relativement à basse température (de l'ordre de 850°C), cette couche d'oxyde n'est pas traversée convenablement par le dopant (le bore). Pour 20 résoudre ce problème, la présente invention prévoit, avant de procéder au dépôt de la couche de silicium polycristallin, d'appliquer un traitement désoxydant ou réducteur aux plaquettes placées dans le réacteur de façon à éliminer la couche de silice superficielle. On pourra procéder à une 25 circulation de HCl ou de HF gazeux dans le réacteur et éviter ensuite toute introduction de matières oxydantes dans ce réacteur avant la formation de la couche de silicium polycristallin. Après l'étape de diffusion, les plaquettes de silicium sont sorties du réacteur, et la formation de métallisations classiques telle qu'évoquée ci-dessus est réalisée. Lors de l'étape ultérieure d'encapsulation 30 des diodes élémentaires à une température supérieure à 600°C, si la couche métallique 5 diffuse dans le semi-conducteur sous-jacent, elle diffusera seulement dans une partie de la couche de silicium polycristallin 4 qui joue 35 un rôle de protection pour la couche diffusée 3.

- 9 -

Ainsi, le procédé de fabrication selon la présente invention résoud les deux problèmes posés du fait de la prévision de la couche de silicium polycristallin 4 qui joue un double rôle de source de diffusion et d'écran. En 5 tant que source de diffusion, cette couche de silicium polycristallin permet de réaliser une diffusion de faible épaisseur et de fort niveau de dopage de façon répétitive et, en tant qu'écran, cette couche de silicium polycristallin évite la diffusion d'atomes métalliques au cours des 10 étapes d'encapsulation telles que les étapes de mise en boîtier de verre. Ainsi les objets annoncés de la présente invention sont atteints.

Selon une variante de la présente invention, on pourra remplacer l'étape thermique de diffusion du bore 15 depuis le silicium polycristallin vers le substrat par une illumination laser ; le choix d'une épaisseur optimale de silicium polycristallin en relation avec la longueur d'onde de la lumière fournie par le laser permet d'optimiser le processus et de jouer sur la profondeur de jonction.

20 Le procédé de la présente invention a été plus particulièrement décrit dans son application à la fabrication de diodes Zener de tension de claquage inférieure à 3 volts étant donné les avantages particuliers qu'il présente dans ce cas. Néanmoins il pourra également être appliqué à la fabrication de diodes Zener de tension de claquage plus élevée auquel cas on pourra lui trouver par rapport aux procédés de l'art antérieur des avantages de simplicité, de fiabilité et d'économie ; il conviendra alors de modifier la concentration du dopant et son 25 gradient de concentration dans le substrat.

La présente invention n'est pas limitée aux modes de réalisation qui ont été explicitement décrits ci-dessus ; elle en inclut les diverses variantes et généralisations comprises dans le domaine des revendications ci-après.

- 10 -

REVENDICATIONS

1. Procédé de fabrication de diodes Zener à partir de plaquettes de silicium d'un premier type de conductivité caractérisé en ce qu'il comprend les étapes suivantes :

- 5 - disposer les plaquettes dans un réacteur ;
 - déposer par voie chimique en phase vapeur à faible pression et à une température inférieure à 700°C, une couche de silicium polycristallin dopée selon le deuxième type de conductivité ;
10 - mettre les plaquettes dans un four porté à une température choisie inférieure à 950°C pendant une durée propre à ne faire diffuser l'impureté dopante que de quelques dizièmes de micron dans les plaquettes ; et
 - sortir les plaquettes du four, déposer des
15 couches métalliques de contact et procéder à une encapsulation impliquant une élévation de température des plaquettes jusqu'à environ 650°C.

2. Procédé selon la revendication 1 caractérisé en ce qu'il comprend en outre l'étape consistant à soumettre les plaquettes à un traitement désoxydant après qu'elles ont été disposées dans le réacteur.

3. Procédé selon la revendication 1 caractérisé en ce que l'encapsulation est une encapsulation dans un boîtier de verre.

25 4. Procédé selon la revendication 1 caractérisé en ce que le dopant du deuxième type de conductivité est du bore.

30 5. Diode Zener placée dans un boîtier de verre comprenant un substrat d'un premier type de conductivité revêtu d'une couche de masquage comprenant une ouverture, caractérisée en ce que, au-dessus de l'ouverture, existe une couche de silicium polycristallin dopée selon le type de conductivité opposé à celui du substrat, en ce que, en dessous de l'ouverture et sur une très faible profondeur, existe une région du type de conductivité opposé,

- 11 -

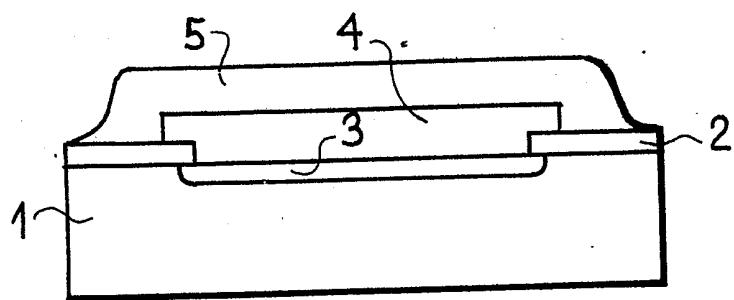
et en ce que, au-dessus de la couche de silicium polycristallin, se trouve une métallisation.

6. Diode selon la revendication 5 caractérisée en ce que la métallisation comprend une couche de titane formée par évaporation, une couche d'argent formée par évaporation et une couche d'argent formée par voie électrolytique.

7. Diode selon la revendication 5 caractérisée en ce que sa tension Zener est inférieure à trois volts.

1/1

FIG_1



FIG_2

