

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7342002号
(P7342002)

(45)発行日 令和5年9月11日(2023.9.11)

(24)登録日 令和5年9月1日(2023.9.1)

(51)国際特許分類	F I
H 0 4 N 25/76 (2023.01)	H 0 4 N 25/76
H 0 1 L 27/146 (2006.01)	H 0 1 L 27/146 A
H 0 1 L 29/786 (2006.01)	H 0 1 L 29/78 6 1 3 Z
	H 0 1 L 29/78 6 1 8 B

請求項の数 9 (全35頁)

(21)出願番号 特願2020-533886(P2020-533886)	(73)特許権者 000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(86)(22)出願日 令和1年7月24日(2019.7.24)	
(86)国際出願番号 PCT/IB2019/056306	(72)発明者 渡邊 一徳 神奈川県厚木市長谷398番地 株式会 社半導体エネルギー研究所内
(87)国際公開番号 WO2020/026080	(72)発明者 川島 進 神奈川県厚木市長谷398番地 株式会 社半導体エネルギー研究所内
(87)国際公開日 令和2年2月6日(2020.2.6)	
審査請求日 令和4年6月20日(2022.6.20)	審査官 鈴木 明
(31)優先権主張番号 特願2018-146486(P2018-146486)	
(32)優先日 平成30年8月3日(2018.8.3)	
(33)優先権主張国・地域又は機関 日本国(JP)	

最終頁に続く

(54)【発明の名称】 撮像装置の動作方法

(57)【特許請求の範囲】

【請求項1】

画素を有し、

前記画素は、光電変換素子と、第1のトランジスタと、第2のトランジスタと、容量素子と、を有し、

前記光電変換素子の一方の電極は、前記第1のトランジスタのソース又はドレインの一方と電気的に接続され、

前記第1のトランジスタのソース又はドレインの他方は、前記第2のトランジスタのゲートと電気的に接続され、

前記第2のトランジスタのゲートは、前記容量素子の一方の電極と電気的に接続されている撮像装置の動作方法であって、

第1の期間において、前記容量素子の他方の電極に第1の電位を供給し、かつ前記第1のトランジスタをオン状態とすることにより、前記光電変換素子に照射された光の照度に対応する撮像データを前記画素に書き込み、

第2の期間において、前記容量素子の他方の電極に第2の電位を供給することにより、前記撮像データを前記画素から読み出す撮像装置の動作方法。

【請求項2】

請求項1において、

前記第1の期間において、前記第2のトランジスタはオフ状態であり、

前記第2の期間において、前記第2のトランジスタはオン状態である撮像装置の動作方

法。

【請求項 3】

請求項 1 又は 2 において、

前記第 2 のトランジスタは、n チャンネル型トランジスタであり、

前記第 2 の電位は、前記第 1 の電位より高い撮像装置の動作方法。

【請求項 4】

請求項 1 又は 2 において、

前記第 2 のトランジスタは、p チャンネル型トランジスタであり、

前記第 2 の電位は、前記第 1 の電位より低い撮像装置の動作方法。

【請求項 5】

画素を有し、

前記画素は、光電変換素子と、第 1 のトランジスタと、第 2 のトランジスタと、第 3 のトランジスタと、容量素子と、を有し、

前記光電変換素子の一方の電極は、前記第 1 のトランジスタのソース又はドレインの一方と電氣的に接続され、

前記第 1 のトランジスタのソース又はドレインの他方は、前記第 2 のトランジスタのゲートと電氣的に接続され、

前記第 2 のトランジスタのゲートは、前記第 3 のトランジスタのソース又はドレインの一方と電氣的に接続され、

前記第 3 のトランジスタのソース又はドレインの一方は、前記容量素子の一方の電極と電氣的に接続されている撮像装置の動作方法であって、

第 1 の期間において、前記第 3 のトランジスタをオン状態とすることにより、前記第 2 のトランジスタのゲートの電位をリセットし、

第 2 の期間において、前記容量素子の他方の電極に第 1 の電位を供給し、かつ前記第 1 のトランジスタをオン状態、前記第 3 のトランジスタをオフ状態とすることにより、前記光電変換素子に照射された光の照度に対応する撮像データを前記画素に書き込み、

第 3 の期間において、前記容量素子の他方の電極に第 2 の電位を供給することにより、前記撮像データを前記画素から読み出す撮像装置の動作方法。

【請求項 6】

請求項 5 において、

前記第 1 及び第 2 の期間において、前記第 2 のトランジスタはオフ状態であり、

前記第 3 の期間において、前記第 2 のトランジスタはオン状態である撮像装置の動作方法。

【請求項 7】

請求項 5 又は 6 において、

前記第 2 のトランジスタは、n チャンネル型トランジスタであり、

前記第 2 の電位は、前記第 1 の電位より高い撮像装置の動作方法。

【請求項 8】

請求項 5 又は 6 において、

前記第 2 のトランジスタは、p チャンネル型トランジスタであり、

前記第 2 の電位は、前記第 1 の電位より低い撮像装置の動作方法。

【請求項 9】

請求項 1 乃至 8 のいずれか一項において、

前記第 1 のトランジスタは、チャンネル形成領域に金属酸化物を有し、

前記金属酸化物は、In と、Zn と、M (M は Al、Ti、Ga、Sn、Y、Zr、La、Ce、Nd 又は Hf) と、を有する撮像装置の動作方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、撮像装置、及びその動作方法に関する。

10

20

30

40

50

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、又は、製造方法に関するものである。又は、本発明の一態様は、プロセス、マシン、マニファクチャ、又は、組成物（コンポジション・オブ・マター）に関するものである。そのため、より具体的に本明細書で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、液晶表示装置、発光装置、照明装置、蓄電装置、記憶装置、撮像装置、それらの駆動方法、又は、それらの製造方法、を一例として挙げる事ができる。

【0003】

なお、本明細書等において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指す。トランジスタ、半導体回路は半導体装置の一態様である。また、記憶装置、表示装置、撮像装置、電子機器は、半導体装置を有する場合がある。

10

【背景技術】

【0004】

基板上に形成された酸化物半導体薄膜を用いてトランジスタを構成する技術が注目されている。例えば、オフ電流が極めて低いトランジスタである、酸化物半導体を有するトランジスタを画素回路に用いる構成の撮像装置が特許文献1に開示されている。

【0005】

また、画素を微細化した撮像装置が特許文献2に開示されている。

【先行技術文献】

20

【特許文献】

【0006】

【文献】特開2011-119711号公報

国際公開第2016/158439号

【発明の概要】

【発明が解決しようとする課題】

【0007】

撮像装置が有する画素の微細化により、高解像度の撮像データを取得することができるようになる。一方、特に表面照射型の撮像装置において、画素が有する光電変換素子の微細化により光電変換素子の受光面積が縮小し、画素の光検出感度が低下する場合がある。また、画素の微細化により、撮像データとして画素に保持できる電荷量が小さくなる場合がある。以上により、特に低照度下での撮像において、撮像データのS/N比が低下する場合がある。

30

【0008】

したがって、本発明の一態様では、微細化した画素を有する撮像装置の動作方法を提供することを課題の一つとする。又は、受光面積が大きい撮像装置の動作方法を提供することを課題の一つとする。又は、光検出感度の高い撮像装置の動作方法を提供することを課題の一つとする。又は、S/N比の高い撮像装置の動作方法を提供することを課題の一つとする。又は、高品位な撮像データを取得することができる撮像装置の動作方法を提供することを課題の一つとする。又は、高ダイナミックレンジの撮像装置の動作方法を提供することを課題の一つとする。又は、誤動作の発生を抑制する撮像装置の動作方法を提供することを課題の一つとする。又は、信頼性の高い撮像装置の動作方法を提供することを課題の一つとする。又は、新規な撮像装置の動作方法を提供することを課題の一つとする。又は、新規な撮像装置等を提供することを課題の一つとする。又は、新規な半導体装置等を提供することを課題の一つとする。

40

【0009】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項等の記載から、自ずと明らかとなるものであり、明細書、図面、請求項等の記載から、これら以外の課題を抽出することが可能である。

50

【課題を解決するための手段】

【0010】

本発明の一態様は、画素を有し、画素は、光電変換素子と、第1のトランジスタと、第2のトランジスタと、容量素子と、を有し、光電変換素子の一方の電極は、第1のトランジスタのソース又はドレインの一方と電気的に接続され、第1のトランジスタのソース又はドレインの他方は、第2のトランジスタのゲートと電気的に接続され、第2のトランジスタのゲートは、容量素子の一方の電極と電気的に接続されている撮像装置の動作方法であって、第1の期間において、容量素子の他方の電極に第1の電位を供給し、かつ第1のトランジスタをオン状態とすることにより、光電変換素子に照射された光の照度に対応する撮像データを画素に書き込み、第2の期間において、容量素子の他方の電極に第2の電位を供給することにより、撮像データを画素から読み出す撮像装置の動作方法である。

10

【0011】

又は、上記態様において、第1の期間において、第2のトランジスタはオフ状態であり、第2の期間において、第2のトランジスタはオン状態であってもよい。

【0012】

又は、上記態様において、第2のトランジスタは、nチャンネル型トランジスタであり、第2の電位は、第1の電位より高くてもよい。

【0013】

又は、上記態様において、第2のトランジスタは、pチャンネル型トランジスタであり、第2の電位は、第1の電位より低くてもよい。

20

【0014】

又は、本発明の一態様は、画素を有し、画素は、光電変換素子と、第1のトランジスタと、第2のトランジスタと、第3のトランジスタと、容量素子と、を有し、光電変換素子の一方の電極は、第1のトランジスタのソース又はドレインの一方と電気的に接続され、第1のトランジスタのソース又はドレインの他方は、第2のトランジスタのゲートと電気的に接続され、第2のトランジスタのゲートは、第3のトランジスタのソース又はドレインの一方と電気的に接続され、第3のトランジスタのソース又はドレインの一方は、容量素子の一方の電極と電気的に接続されている撮像装置の動作方法であって、第1の期間において、第3のトランジスタをオン状態とすることにより、第2のトランジスタのゲートの電位をリセットし、第2の期間において、容量素子の他方の電極に第1の電位を供給し、かつ第1のトランジスタをオン状態、第3のトランジスタをオフ状態とすることにより、光電変換素子に照射された光の照度に対応する撮像データを画素に書き込み、第3の期間において、容量素子の他方の電極に第2の電位を供給することにより、撮像データを画素から読み出す撮像装置の動作方法である。

30

【0015】

又は、上記態様において、第1及び第2の期間において、第2のトランジスタはオフ状態であり、第3の期間において、第2のトランジスタはオン状態であってもよい。

【0016】

又は、上記態様において、第2のトランジスタは、nチャンネル型トランジスタであり、第2の電位は、第1の電位より高くてもよい。

40

【0017】

又は、上記態様において、第2のトランジスタは、pチャンネル型トランジスタであり、第2の電位は、第1の電位より低くてもよい。

【0018】

又は、上記態様において、第1のトランジスタは、チャンネル形成領域に金属酸化物を有し、金属酸化物は、Inと、Znと、M(MはAl、Ti、Ga、Sn、Y、Zr、La、Ce、Nd又はHf)と、を有してもよい。

【発明の効果】

【0019】

本発明の一態様を用いることで、微細化した画素を有する撮像装置の動作方法を提供する

50

ことができる。又は、受光面積が大きい撮像装置の動作方法を提供することができる。又は、光検出感度の高い撮像装置の動作方法を提供することができる。又は、S/N比の高い撮像装置の動作方法を提供することができる。又は、高品位な撮像データを取得することができる撮像装置の動作方法を提供することができる。又は、高ダイナミックレンジの撮像装置の動作方法を提供することができる。又は、誤動作の発生を抑制する撮像装置の動作方法を提供することができる。又は、信頼性の高い撮像装置の動作方法を提供することができる。又は、新規な撮像装置の動作方法を提供することができる。又は、新規な撮像装置等を提供することができる。又は、新規な半導体装置等を提供することができる。

【図面の簡単な説明】

【0020】

【図1】図1(A)は、画素の構成例を説明する図である。図1(B)は、画素の動作の一例を説明する図である。

【図2】図2(A)は、画素の構成例を説明する図である。図2(B)は、画素の動作の一例を説明する図である。

【図3】図3は、撮像装置の構成例を説明する図である。

【図4】図4は、撮像装置の構成例を説明する図である。

【図5】図5は、撮像装置の構成例を説明する図である。

【図6】図6は、撮像装置の構成例を説明する図である。

【図7】図7は、撮像装置の構成例を説明する図である。

【図8】図8は、撮像装置の動作の一例を説明する図である。

【図9】図9(A)乃至図9(D)は、画素の構成例を説明する図である。

【図10】図10(A)乃至図10(C)は、撮像装置の構成例を説明する図である。

【図11】図11(A)乃至図11(E)は、撮像装置の構成例を説明する図である。

【図12】図12(A)及び図12(B)は、撮像装置の構成例を説明する図である。

【図13】図13(A)及び図13(B)は、撮像装置の構成例を説明する図である。

【図14】図14(A)乃至図14(C)は、撮像装置の構成例を説明する図である。

【図15】図15(A1)乃至図15(A3)、及び図15(B1)乃至図15(B3)は、撮像装置を収めたパッケージ、モジュールの構成例を説明する斜視図である。

【図16】図16(A)乃至図16(F)は、電子機器の一例を説明する図である。

【発明を実施するための形態】

【0021】

以下、実施の形態について図面を参照しながら説明する。但し、実施の形態は多くの異なる形態で実施することが可能であり、主旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。

【0022】

また、以下に示される複数の実施の形態は、適宜組み合わせることが可能である。また、1つの実施の形態の中に複数の構成例が示される場合は、互いに構成例を適宜組み合わせることが可能である。

【0023】

なお、本明細書に添付した図面では、構成要素を機能ごとに分類し、互いに独立したブロックとしてブロック図を示しているが、実際の構成要素は機能ごとに完全に切り分けることが難しく、一つの構成要素が複数の機能に係わることもあり得る。

【0024】

また、図面等において、大きさ、層の厚さ、領域等は、明瞭化のため誇張されている場合がある。よって、必ずしもそのスケールに限定されない。図面は、理想的な例を模式的に示したものであり、図面に示す形状又は値等に限定されない。

【0025】

また、図面等において、同一の要素又は同様な機能を有する要素、同一の材質の要素、あるいは同時に形成される要素等には同一の符号を付す場合があり、その繰り返しの説明は

10

20

30

40

50

省略する場合がある。

【 0 0 2 6 】

また、本明細書等において、「膜」という用語と、「層」という用語とは、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能な場合がある。又は、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能な場合がある。

【 0 0 2 7 】

また、本明細書等において、「上」及び「下」等の配置を示す用語は、構成要素の位置関係が、「直上」又は「直下」であることを限定するものではない。例えば、「ゲート絶縁層上のゲート電極」の表現であれば、ゲート絶縁層とゲート電極との間に他の構成要素を含むものを除外しない。

10

【 0 0 2 8 】

また、本明細書等において、「第 1」、「第 2」、「第 3」等の序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではない。

【 0 0 2 9 】

また、本明細書等において、「電氣的に接続」とは、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。例えば、「何らかの電氣的作用を有するもの」には、電極及び配線をはじめ、トランジスタ等のスイッチング素子、抵抗素子、インダクタ、容量素子、その他の各種機能を有する素子等が含まれる。

20

【 0 0 3 0 】

また、本明細書等において、「電圧」とは、ある電位と基準の電位（例えば、グラウンド電位）との電位差のことを示す場合が多い。よって、電圧と電位差とは言い換えることができる。なお、単に「電位」という意味で「電圧」という用語を用いる場合がある。また、「ある電位（基準電位、接地電位等）との電位差」という意味で「電位」という用語を用いる場合がある。よって、「電位」という用語と「電圧」という用語とは、互いに入れ替えることができる場合がある。

【 0 0 3 1 】

また、本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む、少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域、又はドレイン電極）とソース（ソース端子、ソース領域、又はソース電極）の間にチャンネル形成領域を有しており、チャンネル形成領域を介して、ソースとドレインとの間に電流を流すことができるものである。なお、本明細書等において、チャンネル形成領域とは、電流が主として流れる領域をいう。

30

【 0 0 3 2 】

また、ソースの機能、及びドレインの機能は、異なる極性のトランジスタを採用する場合、及び回路動作において電流の方向が変化する場合等には入れ替わることがある。このため、本明細書等において、ソースという用語と、ドレインという用語は、入れ替えて用いることができるものとする。

40

【 0 0 3 3 】

また、本明細書等において、特に断りがない場合、オフ電流とは、トランジスタがオフ状態（非導通状態、遮断状態、ともいう）にあるときのドレイン電流をいう。また、当該オフ電流の説明において、ドレインをソースと読み替えてもよい。つまり、オフ電流は、トランジスタがオフ状態にあるときのソース電流をいう場合がある。また、オフ電流と同じ意味で、リーク電流という場合がある。また、本明細書等において、オフ電流とは、トランジスタがオフ状態にあるときに、ソースとドレインとの間に流れる電流を指す場合がある。

【 0 0 3 4 】

また、本明細書等において、金属酸化物（metal oxide）とは、広い意味での

50

金属の酸化物である。金属酸化物は、酸化物絶縁体、酸化物導電体（透明酸化物導電体を含む）、酸化物半導体（Oxide Semiconductorともいう）等に分類される。

【0035】

例えば、トランジスタのチャンネル形成領域に金属酸化物を用いた場合、当該金属酸化物を酸化物半導体と呼称する場合がある。つまり、金属酸化物が増幅作用、整流作用、及びスイッチング作用の少なくとも1つを有する場合、当該金属酸化物を、金属酸化物半導体（metal oxide semiconductor）とすることができる。すなわち、チャンネル形成領域に金属酸化物を有するトランジスタを、「酸化物半導体トランジスタ」、「OSTランジスタ」とすることができる。

10

【0036】

また、本明細書等において、窒素を有する金属酸化物も金属酸化物（metal oxide）と呼称する場合がある。また、窒素を有する金属酸化物を、金属酸窒化物（metal oxynitride）と呼称してもよい。金属酸化物の詳細については後述する。

【0037】

（実施の形態1）

本実施の形態では、本発明の一態様である撮像装置及びその動作方法について説明する。

【0038】

本発明の一態様は、選択トランジスタを有さない画素が設けられた撮像装置の動作方法である。当該画素は、書き込まれた撮像データを読み出す際に当該撮像データを増幅する機能を有する増幅トランジスタと、書き込まれた撮像データを電荷として保持する機能を有する容量素子と、を有する。増幅トランジスタのゲートは、容量素子の一方の電極と電気的に接続されている。

20

【0039】

本発明の一態様の撮像装置の動作方法では、画素に撮像データを書き込む期間と、画素から撮像データを読み出す期間と、で容量素子の他方の電極に供給する電位を異ならせる。具体的には、画素に撮像データを書き込む期間では、増幅トランジスタがオフ状態となり、画素から撮像データを読み出す期間では、増幅トランジスタがオン状態となるように、容量素子の他方の電極に供給する電位を調整する。これにより、画素に選択トランジスタを設けなくても、撮像装置を正常に動作させることができる。

30

【0040】

本明細書等において、nチャンネル型トランジスタでは、例えばソースに対するゲートの電圧 V_{gs} がしきい値電圧未満である状態をオフ状態といい、ソースに対するゲートの電圧 V_{gs} がしきい値電圧以上である状態をオン状態という。また、pチャンネル型トランジスタでは、例えばソースに対するゲートの電圧 V_{gs} がしきい値電圧より高い状態をオフ状態といい、ソースに対するゲートの電圧 V_{gs} がしきい値電圧以下である状態をオン状態という。

【0041】

画素に選択トランジスタを設けないことにより、画素に設けられるトランジスタの数を減少させることができるので、画素を微細化することができる。また、特に本発明の一態様の撮像装置が表面照射型の撮像装置である場合において、画素に設けられる光電変換素子の受光面積を増加させることができ、画素の光検出感度を増加させることができる。さらに、画素に設けられる容量素子、及び増幅トランジスタ等の占有面積を増加させることができるので、撮像データとして画素に保持できる電荷量を増加させることができる。以上により、画素を微細化しつつ、S/N比を高めることができる。よって、本発明の一態様の撮像装置は、高品位な撮像データを取得することができる。

40

【0042】

<画素の構成例1>

図1(A)は、本発明の一態様の撮像装置に用いることができる画素10の構成例を説明する図である。画素10は、光電変換素子11と、トランジスタ12と、トランジスタ1

50

3と、容量素子14と、トランジスタ15とを有する。ここで、トランジスタ12、トランジスタ13、及びトランジスタ15は、すべてnチャンネル型トランジスタとすることができる。また、説明の便宜のため、図1(A)には画素10に含まれない電流源16を示している。なお、画素10の構成例を示す他の図でも、画素10に含まれない電流源16を示している。

【0043】

光電変換素子11の一方の電極(図1(A)ではアノード)は、トランジスタ12のソース又はドレインの一方と電氣的に接続されている。トランジスタ12のソース又はドレインの他方は、トランジスタ13のソース又はドレインの一方と電氣的に接続されている。トランジスタ13のソース又はドレインの一方は、容量素子14の一方の電極と電氣的に接続されている。容量素子14の一方の電極は、トランジスタ15のゲートと電氣的に接続されている。

10

【0044】

ここで、トランジスタ12のソース又はドレインの他方、トランジスタ13のソース又はドレインの一方、容量素子14の一方の電極、及びトランジスタ15のゲートが電氣的に接続されている配線をノードFDとする。

【0045】

トランジスタ12のゲートは、配線22と電氣的に接続されている。トランジスタ13のゲートは、配線23と電氣的に接続されている。容量素子14の他方の電極は、配線24と電氣的に接続されている。トランジスタ15のソース又はドレインの一方は、配線25と電氣的に接続されている。配線25は、電流源16の一方の電極と電氣的に接続されている。

20

【0046】

光電変換素子11の他方の電極(図1(A)ではカソード)は、配線31と電氣的に接続されている。トランジスタ13のソース又はドレインの他方は、配線33と電氣的に接続されている。トランジスタ15のソース又はドレインの他方は、配線35と電氣的に接続されている。電流源16の他方の電極は、配線36と電氣的に接続されている。

【0047】

配線22及び配線23は、ゲート線としての機能を有し、トランジスタ12のオンオフを制御する信号が配線22を介してトランジスタ12に供給され、トランジスタ13のオンオフを制御する信号が配線23を介してトランジスタ13に供給される。配線24は、信号線としての機能を有し、配線24を介して容量素子14の他方の電極に信号が供給される。配線25は、データ線としての機能を有し、画素10に書き込まれた撮像データは、配線25を介して信号OUTとして画素10の外部に出力される。

30

【0048】

配線31、配線35、及び配線36は、電源線としての機能を有し、配線31、配線35、及び配線36には例えば定電位を供給することができる。ここで、配線31に供給される電位を電位VPD、配線35に供給される電位を電位VPI、配線36に供給される電位を電位VPOとする。電位VPDは、例えば高電位とすることができる。

【0049】

本明細書等において、低電位は、例えば接地電位、又は負電位とすることができる。また、高電位は、低電位より高い電位、例えば正電位とすることができる。なお、低電位を正電位とし、高電位を低電位より高い正電位としてもよい。

40

【0050】

配線33は、リセット電源線としての機能を有し、配線33にはリセット電位である電位VRSを与えることができる。電位VRSは、電位VPDより低い電位とすることができる、例えば負電位とすることができる。

【0051】

光電変換素子11として、フォトダイオードを用いることができる。光電変換素子11には、光が照射されると当該光の照度に応じた電荷が蓄積される。

50

【 0 0 5 2 】

トランジスタ 1 2 は、光電変換素子 1 1 への露光により光電変換素子 1 1 に蓄積された電荷の、ノード F D への転送を制御する、転送トランジスタとしての機能を有する。トランジスタ 1 2 をオン状態とすることにより、光電変換素子 1 1 に蓄積された電荷がノード F D に転送される。これにより、ノード F D の電位が光電変換素子 1 1 に照射された光の照度に応じた電位となり、画素 1 0 に撮像データが書き込まれる。その後、トランジスタ 1 2 をオフ状態とすることにより、ノード F D に電荷が保持される。よって画素 1 0 に書き込まれた撮像データが保持される。

【 0 0 5 3 】

トランジスタ 1 3 は、ノード F D の電位のリセットを制御する、リセットトランジスタとしての機能を有する。光電変換素子 1 1 への露光を開始する前に、トランジスタ 1 2 及びトランジスタ 1 3 をオン状態とすることにより、光電変換素子 1 1 及びノード F D に蓄積された電荷をリセットすることができる。これにより、ノード F D の電位をリセットすることができる。具体的には、ノード F D の電位を例えば電位 V R S とすることができる。

10

【 0 0 5 4 】

容量素子 1 4 は、光電変換素子 1 1 からノード F D に転送された電荷等を保持する機能を有する。トランジスタ 1 5 は、画素 1 0 に保持された撮像データを増幅して画素 1 0 の外部に読み出す、増幅トランジスタとしての機能を有する。

【 0 0 5 5 】

電流源 1 6 は、配線 2 5 に流れる電流を一定値とする機能を有する。電流源 1 6 は、例えばトランジスタにより構成することができる。電流源 1 6 がトランジスタである場合、当該トランジスタのソース又はドレインの一方を配線 2 5 と電氣的に接続し、当該トランジスタのソース又はドレインの他方を配線 3 6 と電氣的に接続することができる。また、当該トランジスタのゲートにはバイアス電位を供給することができ、当該トランジスタはバイアストランジスタとしての機能を有するといえることができる。

20

【 0 0 5 6 】

前述のように、配線 3 5 及び配線 3 6 には定電位が供給される。よって、トランジスタ 1 5 と、電流源 1 6 とにより、ソース接地増幅回路、又はソースフォロア回路が構成されるといえることができる。ここで、図 1 (A) に示す構成の画素 1 0 では、トランジスタ 1 5 は n チャネル型トランジスタである。よって、電位 V P I が電位 V P O より低い場合、ソース接地増幅回路が構成され、電位 V P I が電位 V P O より高い場合、ソースフォロア回路が構成されるといえることができる。例えば、電位 V P I が低電位であり、電位 V P O が高電位である場合、トランジスタ 1 5 と電流源 1 6 によりソース接地増幅回路が構成されるといえることができる。また、電位 V P I が高電位であり、電位 V P O が低電位である場合、トランジスタ 1 5 と電流源 1 6 によりソースフォロア回路が構成されるといえることができる。

30

【 0 0 5 7 】

なお、図 1 (A) に示す電流源 1 6 には、トランジスタ 1 5 と電流源 1 6 によりソース接地増幅回路が構成される場合に、電流源 1 6 を流れる電流の向きを矢印で示している。他の図でも、電流源には、当該電流源と増幅トランジスタによりソース接地増幅回路が構成される場合に、当該電流源を流れる電流の向きを矢印で示す。

40

【 0 0 5 8 】

図 1 (A) に示すようにトランジスタ 1 5 が n チャネル型トランジスタであるとする、トランジスタ 1 5 と電流源 1 6 によりソース接地増幅回路が構成される場合は、トランジスタ 1 5 のゲート電圧、つまりノード F D の電位 V F D が電位 “ V P I + V t h ” 以上となると、トランジスタ 1 5 がオン状態となり、配線 2 5 の電位は電位 “ V F D + V t h ” となる。また、トランジスタ 1 5 と電流源 1 6 によりソースフォロア回路が構成される場合は、トランジスタ 1 5 のゲート電圧が電位 “ V P O + V t h + V C S N ” 以上となると、トランジスタ 1 5 がオン状態となり、配線 2 5 の電位は電位 “ V F D - V t h ” となる。ここで、電位 V t h は、トランジスタ 1 5 のしきい値電圧を示す。また、トランジスタ 1 5 が n

50

チャンネル型トランジスタであるとする、トランジスタ 15 と電流源 16 によりソースフォロア回路が構成される場合、電流源 16 の一方の電極の電位と、電流源 16 の他方の電極の電位と、の差が電位 V_{CSN} 以上である場合に、電流源 16 に電流が流れるものとする。

【0059】

トランジスタ 15 と電流源 16 によりソース接地増幅回路が構成される場合、画素 10 を高速に動作させることができる。一方、トランジスタ 15 と電流源 16 によりソースフォロア回路が構成される場合、信号 OUT の電位の精度を高いものとするることができる。

【0060】

図 1 (A) に示すように、画素 10 は、撮像データを読み出す画素 10 を選択する機能を有し、例えばソース又はドレインの一方がトランジスタ 15 のソース又はドレインの一方の電極と電氣的に接続され、ソース又はドレインの他方が配線 25 と電氣的に接続されるように設けることができる選択トランジスタが設けられていない。このため、増幅トランジスタとしての機能を有するトランジスタ 15 のソース又はドレインの一方は、データ線としての機能を有する配線 25 と電氣的に接続され、トランジスタ 15 のソース又はドレインの他方は、電源線としての機能を有する配線 35 と電氣的に接続されている。

10

【0061】

ここで、トランジスタ 12 及びトランジスタ 13 に、オフ電流が極めて小さいトランジスタを用いることにより、ノード FD で電荷を保持できる期間を極めて長くすることができる。よって、画素 10 に書き込まれた撮像データを極めて長い期間保持することができる。このため、詳細は後述するが、回路構成、及びノ又は動作方法を複雑にすることなく、全画素で同時に電荷の蓄積動作を行うグローバルシャッタ方式を適用することができる。オフ電流が極めて小さいトランジスタとして、例えば OS トランジスタが挙げられる。

20

【0062】

なお、トランジスタ 15 に OS トランジスタを用いてもよい。本発明の一態様の撮像装置が有するトランジスタをすべて OS トランジスタとすることにより、簡易な方法で撮像装置を作製することができる。

【0063】

また、OS トランジスタと、チャンネル形成領域にシリコンを用いたトランジスタ（以下、Si トランジスタ）と、を任意に組み合わせ適用してもよい。また、すべてのトランジスタを Si トランジスタとしてもよい。Si トランジスタとしては、アモルファスシリコンを有するトランジスタ、結晶性のシリコン（代表的には、低温ポリシリコン）を有するトランジスタ、単結晶シリコンを有するトランジスタ等が挙げられる。

30

【0064】

図 1 (B) は、図 1 (A) に示す構成の画素 10 の動作の一例を説明するタイミングチャートである。なお、図 1 (B) 等において、“H” は高電位を示し、“L” は低電位を示す。また、前述のように、電位 V_{th} はトランジスタ 15 のしきい値電圧を示す。

【0065】

ここで、トランジスタ 15 と、電流源 16 と、によりソース接地増幅回路が構成されているものとする。また、ノード FD の容量結合係数は k (k は 0 より大きく、かつ 1 以下の実数) とする。ここで、 k は容量素子 14 の容量、トランジスタ 15 のゲート容量、及び寄生容量等によって算出される。

40

【0066】

さらに、電位の分配、結合、又は損失といった、回路の構成又は動作タイミング等に起因する電位の詳細な変化は勘案しない。なお、以上述べた点は図 1 (B) 以外のタイミングチャートにおいても同様とする。

【0067】

時刻 T_1 乃至時刻 T_2 において、配線 22 及び配線 23 の電位を高電位とし、配線 24 の電位を電位 V_{write} とすると、トランジスタ 12 及びトランジスタ 13 がオン状態となり、ノード FD の電位がリセット電位である電位 V_{RS} となる。これにより、光電変換

50

素子 11 及びノード F D に蓄積された電荷がリセットされる。よって、時刻 T 1 乃至時刻 T 2 は、リセット動作を行う期間であるといえることができる。なお、電位 V w r i t e については後述する。

【 0 0 6 8 】

ここで、電位 V R S は、電位 “ V P I + V t h ” 以下の電位とすることができ、また前述のようにトランジスタ 15 は n チャネル型のトランジスタである。よって、時刻 T 1 乃至時刻 T 2 において、トランジスタ 15 はオフ状態となる。

【 0 0 6 9 】

時刻 T 2 乃至時刻 T 3 において、配線 22 の電位を高電位、配線 23 の電位を低電位とすると、トランジスタ 12 がオン状態、トランジスタ 13 がオフ状態となる。これにより、光電変換素子 11 に照射された光の照度に応じて光電変換素子 11 に蓄積された電荷が、ノード F D に転送される。ここで、例えば高電位とすることができ電位 V P D は電位 V R S より高いことから、光電変換素子 11 に照射された光の照度に応じてノード F D の電位が上昇する。以上により、画素 10 に撮像データが書き込まれる。よって、時刻 T 2 乃至時刻 T 3 は、書き込み動作を行う期間であるといえることができる。なお、配線 24 の電位は電位 V w r i t e とする。

10

【 0 0 7 0 】

時刻 T 3 乃至時刻 T 4 において、配線 22 及び配線 23 の電位を低電位とすると、トランジスタ 12 及びトランジスタ 13 がオフ状態となる。これにより、書き込み動作が終了し、ノード F D の電位が保持される。したがって、画素 10 に撮像データが保持される。よって、時刻 T 3 乃至時刻 T 4 は、保持動作を行う期間であるといえることができる。なお、配線 24 の電位は電位 V w r i t e とする。

20

【 0 0 7 1 】

ここで、電位 V R S の高さは、時刻 T 2 乃至時刻 T 4 において、光電変換素子 11 に照射される光の照度によらずにトランジスタ 15 がオフ状態となるように設定することが好ましい。具体的には、光電変換素子 11 に照射される光の照度として想定される最大限の照度の光が、光電変換素子 11 に照射された場合であっても、トランジスタ 15 のゲートの電位が電位 “ V P I + V t h ” より低くなるように電位 V R S の高さを設定することが好ましい。例えば、電位 V P I が接地電位である場合、電位 V R S は負電位とすることが好ましい。これにより、意図しない電流がトランジスタ 15 を介して配線 25 に流れることを抑制することができる。よって、本発明の一態様の撮像装置の誤動作を抑制することができる。

30

【 0 0 7 2 】

時刻 T 4 乃至時刻 T 5 において、配線 22 及び配線 23 の電位を低電位とする。これにより、トランジスタ 12 及びトランジスタ 13 がオフ状態となる。また、配線 24 の電位を電位 V r e a d とする。ここで、電位 V r e a d は電位 V w r i t e より高い電位とする。これにより、ノード F D の電位が容量結合によって電位 “ $k (V r e a d - V w r i t e)$ ” だけ上昇し、トランジスタ 15 がオン状態となる。トランジスタ 15 がオン状態となることにより、データ線としての機能を有する配線 25 の電位が、ノード F D の電位に対応する電位となる。つまり、画素 10 に保持された撮像データが読み出される。よって、時刻 T 4 乃至時刻 T 5 は、読み出し動作を行う期間であるといえることができる。

40

【 0 0 7 3 】

ここで、電位 “ $V r e a d - V w r i t e$ ” の高さは、電位 “ $\{ (V P I + V t h) - V R S \} / k$ ” 以上であることが好ましい。これにより、光電変換素子 11 に照射される光の照度によらずにトランジスタ 15 をオン状態とすることができる。具体的には、時刻 T 3 乃至時刻 T 4 におけるノード F D の電位が電位 V R S であっても、トランジスタ 15 のゲートの電位を電位 “ V P I + V t h ” 以上とすることができるので、トランジスタ 15 をオン状態とすることができる。これにより、光電変換素子 11 に照射される光の照度が低い場合であっても、画素 10 から撮像データを正しく読み出すことができるので、本発明の一態様の撮像装置のダイナミックレンジを高めることができる。

50

【 0 0 7 4 】

時刻 T 5 乃至時刻 T 6 において、配線 2 2 及び配線 2 3 の電位を低電位とし、配線 2 4 の電位を電位 V w r i t e とする。これにより、トランジスタ 1 2、トランジスタ 1 3、及びトランジスタ 1 5 がオフ状態となり、読み出し動作が終了する。以上が画素 1 0 の動作の一例である。なお、上記のように、配線 2 4 の電位は、書き込み動作を行う期間には電位 V w r i t e とし、読み出し動作を行う期間には電位 V r e a d とする。よって、電位 V w r i t e は、書き込み電位ということができ、電位 V r e a d は、読み出し電位ということができる。

【 0 0 7 5 】

前述の通り、画素 1 0 は選択トランジスタを有していないが、図 1 (B) に示す方法により画素 1 0 を動作させることができる。画素 1 0 が選択トランジスタを有しない構成とすることにより、画素 1 0 に設けられるトランジスタの数を減少させることができるので、画素 1 0 を微細化することができる。また、特に本発明の一態様の撮像装置が表面照射型の撮像装置である場合において、光電変換素子 1 1 の受光面積を増加させることができ、画素 1 0 の光検出感度を増加させることができる。さらに、容量素子 1 4、及びトランジスタ 1 5 等の占有面積を増加させ、ノード F D に保持できる電荷量を増加させることができる。以上により、画素 1 0 を微細化しつつ、S / N 比を高めることができる。よって、本発明の一態様の撮像装置は、高品位な撮像データを取得することができる。

【 0 0 7 6 】

< 画素の構成例 2 >

図 2 (A) は、画素 1 0 の構成例を説明する図であり、図 1 (A) に示す構成の変形例である。図 2 (A) に示す画素 1 0 の構成は、トランジスタ 1 5 が p チャネル型トランジスタである点が、図 1 (A) に示す画素 1 0 の構成と異なる。

【 0 0 7 7 】

図 2 (A) に示す構成の画素 1 0 では、光電変換素子 1 1 のカソードをトランジスタ 1 2 のソース又はドレインの一方と電気的に接続し、光電変換素子 1 1 のアノードを配線 3 1 と電気的に接続することができる。また、電位 V P D を例えば低電位とすることができる。さらに、電位 V R S は電位 V P D より高い電位とすることができる。

【 0 0 7 8 】

画素 1 0 が図 2 (A) に示す構成であっても、図 1 (A) に示す構成の画素 1 0 と同様に、トランジスタ 1 5 と、電流源 1 6 とによりソース接地増幅回路、又はソースフォロア回路が構成されるということができる。ここで、図 2 (A) に示す構成の画素 1 0 では、トランジスタ 1 5 は p チャネル型トランジスタである。よって、電位 V P I が電位 V P O より高い場合、ソース接地増幅回路が構成され、電位 V P I が電位 V P O より低い場合、ソースフォロア回路が構成されるということができる。例えば、電位 V P I が高電位であり、電位 V P O が低電位である場合、トランジスタ 1 5 と電流源 1 6 によりソース接地増幅回路が構成されるということができる。また、電位 V P I が低電位であり、電位 V P O が高電位である場合、トランジスタ 1 5 と電流源 1 6 によりソースフォロア回路が構成されるということができる。

【 0 0 7 9 】

図 2 (A) に示すようにトランジスタ 1 5 が p チャネル型トランジスタであるとする、トランジスタ 1 5 と電流源 1 6 によりソース接地増幅回路が構成される場合は、トランジスタ 1 5 のゲート電圧、つまりノード F D の電位 V F D が電位 “ V P I + V t h ” 以下となると、トランジスタ 1 5 がオン状態となり、配線 2 5 の電位は電位 “ V F D - V t h ” となる。また、トランジスタ 1 5 と電流源 1 6 によりソースフォロア回路が構成される場合は、トランジスタ 1 5 のゲート電圧が電位 “ V P O + V t h - V C S P ” 以下となると、トランジスタ 1 5 がオン状態となり、配線 2 5 の電位は電位 “ V F D + V t h ” となる。ここで、トランジスタ 1 5 が p チャネル型トランジスタであるとする、トランジスタ 1 5 と電流源 1 6 によりソースフォロア回路が構成される場合、電流源 1 6 の一方の電極の電位と、電流源 1 6 の他方の電極の電位と、の差が電位 V C S P 以下（電流源 1 6 の他方の電極

10

20

30

40

50

の電位と、電流源 16 の一方の電極の電位と、の差が電位 V_{CSP} 以上) である場合に、電流源 16 に電流が流れるものとする。

【0080】

図 2 (B) は、図 2 (A) に示す構成の画素 10 の動作の一例を説明するタイミングチャートである。

【0081】

時刻 T_1 乃至時刻 T_2 において、配線 22 及び配線 23 の電位を高電位とすると、トランジスタ 12 及びトランジスタ 13 がオン状態となり、ノード FD の電位がリセット電位である電位 V_{RS} となる。これにより、光電変換素子 11 及びノード FD に蓄積された電荷がリセットされる。ここで、電位 V_{RS} は、電位 " $V_{PI} + V_{th}$ " 以上の電位とすることができ、また前述のようにトランジスタ 15 は p チャネル型のトランジスタである。よって、時刻 T_1 乃至時刻 T_2 において、トランジスタ 15 はオフ状態となる。なお、配線 24 の電位は電位 V_{write} とする。

10

【0082】

時刻 T_2 乃至時刻 T_3 において、配線 22 の電位を高電位、配線 23 の電位を低電位とすると、トランジスタ 12 がオン状態、トランジスタ 13 がオフ状態となる。これにより、光電変換素子 11 に照射された光の照度に応じて光電変換素子 11 に蓄積された電荷が、ノード FD に転送される。ここで、例えば低電位とすることができる電位 V_{PD} は電位 V_{RS} より低いことから、光電変換素子 11 に照射された光の照度に応じてノード FD の電位が低下する。以上により、画素 10 に撮像データが書き込まれる。なお、配線 24 の電位は電位 V_{write} とする。

20

【0083】

時刻 T_3 乃至時刻 T_4 において、配線 22 及び配線 23 の電位を低電位とすると、トランジスタ 12 及びトランジスタ 13 がオフ状態となる。これにより、書き込み動作が終了し、ノード FD の電位が保持される。したがって、画素 10 に撮像データが保持される。なお、配線 24 の電位は電位 V_{write} とする。

【0084】

ここで、電位 V_{RS} の高さは、時刻 T_2 乃至時刻 T_4 において、光電変換素子 11 に照射される光の照度によらずにトランジスタ 15 がオフ状態となるように設定することが好ましい。具体的には、光電変換素子 11 に照射される光の照度として想定される最大限の照度の光が、光電変換素子 11 に照射された場合であっても、トランジスタ 15 のゲートの電位が電位 " $V_{PI} + V_{th}$ " より高くなるように電位 V_{RS} の高さを設定することが好ましい。これにより、意図しない電流がトランジスタ 15 を介して配線 25 に流れることを抑制することができる。よって、本発明の一態様の撮像装置の誤動作を抑制することができる。

30

【0085】

時刻 T_4 乃至時刻 T_5 において、配線 22 及び配線 23 の電位を低電位とする。これにより、トランジスタ 12 及びトランジスタ 13 がオフ状態となる。また、配線 24 の電位を電位 V_{read} とする。ここで、電位 V_{read} は、電位 V_{write} より低い電位とする。これにより、ノード FD の電位が容量結合によって電位 " $k(V_{write} - V_{read})$ " だけ低下し、トランジスタ 15 がオン状態となる。トランジスタ 15 がオン状態となることにより、データ線としての機能を有する配線 25 の電位が、ノード FD の電位に対応する電位となる。つまり、画素 10 に保持された撮像データが読み出される。

40

【0086】

ここで、電位 " $V_{write} - V_{read}$ " の高さは、電位 " $\{V_{RS} - (V_{PI} + V_{th})\} / k$ " 以上であることが好ましい。これにより、光電変換素子 11 に照射される光の照度によらずにトランジスタ 15 をオン状態とすることができる。具体的には、時刻 T_3 乃至時刻 T_4 におけるノード FD の電位が電位 V_{RS} であっても、トランジスタ 15 のゲートの電位を電位 " $V_{PI} + V_{th}$ " 以下とすることができるので、トランジスタ 15 をオン状態とすることができる。これにより、光電変換素子 11 に照射される光の照度が低い場合

50

であっても、画素 10 から撮像データを正しく読み出すことができるので、本発明の一態様の撮像装置のダイナミックレンジを高めることができる。

【0087】

時刻 T5 乃至時刻 T6 において、配線 22 及び配線 23 の電位を低電位とし、配線 24 の電位を電位 Vwrite とする。これにより、トランジスタ 12、トランジスタ 13、及びトランジスタ 15 がオフ状態となり、読み出し動作が終了する。以上が図 2 (A) に示す構成の画素 10 の動作の一例である。

【0088】

なお、図 1 (A) に示す構成の画素 10、図 2 (A) に示す構成の画素 10 のいずれにおいても、トランジスタ 12 及びトランジスタ 13 の一方又は両方を、p チャンネル型トランジスタとしてもよい。また、これ以降の図面に示す構成の画素 10 においても、トランジスタ 12 及びトランジスタ 13 の一方又は両方を、p チャンネル型トランジスタとしてもよい。この場合であっても、必要に応じて電位の大小関係を入れ替えること等により、画素 10 の動作には図 1 (B)、図 2 (B) 等を参照することができる。

【0089】

< 撮像装置の構成例 1 >

図 3 は、本発明の一態様の撮像装置の構成例を説明するブロック図である。当該撮像装置は、撮像部 41 と、信号生成回路 44 と、ゲートドライバ回路 42 と、CDS 回路 45 と、データドライバ回路 46 と、A/D 変換回路 47 と、電源回路 48 と、を有する。また、撮像部 41 には、画素 10 がマトリクス状に配列されている。

【0090】

前述のように、配線 25 は、電流源 16 の一方の電極と電氣的に接続されている。例えば、1本の配線 25 が、1個の電流源 16 と電氣的に接続されている構成とすることができる。なお、画素 10 が図 2 (A) に示す構成である場合、電流源 16 を流れる電流の向きは、図 3 に矢印で示す向きとは逆となる。

【0091】

信号生成回路 44 は、信号線としての機能を有する配線 24 を介して、画素 10 と電氣的に接続されている。例えば、1行の画素 10 が、1本の配線 24 を介して信号生成回路 44 と電氣的に接続されている構成とすることができる。

【0092】

ゲートドライバ回路 42 は、ゲート線としての機能を有する配線 22 及び配線 23 を介して、画素 10 と電氣的に接続されている。例えば、1行の画素 10 が、1本の配線 22、及び1本の配線 23 を介してゲートドライバ回路 42 と電氣的に接続されている構成とすることができる。

【0093】

CDS 回路 45 は、データ線としての機能を有する配線 25 を介して、画素 10 と電氣的に接続されている。例えば、1列の画素 10 が、1本の配線 25 を介して CDS 回路 45 と電氣的に接続されている構成とすることができる。

【0094】

データドライバ回路 46 は、CDS 回路 45 と電氣的に接続され、A/D 変換回路 47 は、データドライバ回路 46 と電氣的に接続されている。

【0095】

電源回路 48 は、電源線としての機能を有する配線 31 及び配線 35、並びにリセット電源線としての機能を有する配線 33 を介して、画素 10 と電氣的に接続されている。例えば、すべての画素 10 が、1本の配線 31、1本の配線 33、及び1本の配線 35 を介して電源回路 48 と電氣的に接続されている構成とすることができる。

【0096】

信号生成回路 44 は、電位 Vwrite 及び電位 Vread を生成する機能を有する。つまり、信号生成回路 44 は、画素 10 が書き込み動作を行う場合に画素 10 に供給する信号である書き込み信号、及び画素 10 が読み出し動作を行う場合に画素 10 に供給する信

10

20

30

40

50

号である読み出し信号を生成する機能を有する。

【0097】

ゲートドライバ回路42は、トランジスタ12のオンオフを制御する信号、及びトランジスタ13のオンオフを制御する信号を生成する機能を有する。例えば、トランジスタ12がnチャネル型トランジスタであるとする、トランジスタ12をオン状態とする場合は、高電位の信号をゲートドライバ回路42が生成して当該信号をトランジスタ12に供給することができる。

【0098】

図3に示す構成の撮像装置において、電位Vwrite及び電位Vreadを生成する機能を有する回路と、トランジスタ12及びトランジスタ13のオンオフを制御する信号を生成する機能を有する回路と、が異なっている。これにより、電位Vwrite及び電位Vreadと、トランジスタ12及びトランジスタ13のオンオフを制御する信号の電位と、を異ならせることができる。例えば、ゲートドライバ回路42が負電位を生成する機能を有しない場合であっても、電位Vwrite又は電位Vreadを負電位とすることができる。これにより、電位Vwrite及び電位Vreadを生成する機能を有する回路と、トランジスタ12及びトランジスタ13のオンオフを制御する信号を生成する機能を有する回路と、が同一である場合より、例えば電位Vwriteと電位Vreadとの差を広げることができる。したがって、本発明の一態様の撮像装置のダイナミックレンジを広げることができる。

【0099】

CDS回路45は、画素10から出力された撮像データである信号OUTに対して相関二重サンプリング等を行うことにより、撮像データのノイズを低減する機能を有する。データドライバ回路46は、保持された撮像データを読み出す画素10の列を選択する機能を有する。A/D変換回路47は、アナログデータである撮像データをデジタルデータに変換する機能を有する。電源回路48は、電位VDD、電位VRS、及び電位VPIを生成する機能を有する。

【0100】

<撮像装置の構成例2>

図4は、本発明の一態様の撮像装置の構成例を説明するブロック図であり、図3に示す構成の変形例である。図4に示す撮像装置の構成は、光センサ49が設けられている点が、図3に示す撮像装置の構成と異なる。

【0101】

光センサ49は、電源回路48と電気的に接続されている。光センサ49は、外光の照度を検出する機能を有する。光センサ49は、光電変換素子11と同様の構成の素子を有する構成とすることができる。

【0102】

撮像装置を図4に示す構成とすることにより、リセット電位である電位VRSを、外光の照度に応じて変化させることができる。例えば、画素10が図1(A)に示す構成である場合、外光の照度が低い、つまり暗い環境下では電位VRSを高くし、外光の照度が高い、つまり明るい環境下では電位VRSを低くすることができる。また、例えば、画素10が図2(A)に示す構成である場合、暗い環境下では電位VRSを低くし、明るい環境下では電位VRSを高くすることができる。以上により、黒潰れ及び白飛びを抑制し、本発明の一態様の撮像装置のダイナミックレンジを高めることができる。

【0103】

図5は、本発明の一態様の撮像装置の構成例を説明するブロック図であり、図4に示す構成の変形例である。図5に示す撮像装置の構成は、光センサ49が信号生成回路44と電気的に接続されている点が、図4に示す撮像装置の構成と異なる。

【0104】

撮像装置を図5に示す構成とすることにより、電位Vwrite及び/又は電位Vreadを、外光の照度に応じて変化させることができる。例えば、暗い環境下では電位Vre

10

20

30

40

50

adと電位Vwriteとの差を大きくし、明るい環境下では電位Vreadと電位Vwriteとの差を小さくすることができる。これにより、黒潰れ及び白飛びを抑制し、本発明の一態様の撮像装置のダイナミックレンジを高めることができる。

【0105】

<撮像装置の構成例3>

図6は、本発明の一態様の撮像装置の構成例を説明するブロック図であり、図3に示す構成の変形例である。図6に示す撮像装置の構成は、検出回路50が設けられている点が、図3に示す撮像装置の構成と異なる。

【0106】

検出回路50は、配線25と電気的に接続されている。検出回路50は、配線25の電位を検出し、検出された電位に応じてゲートドライバ回路42、信号生成回路44、及び電源回路48の動作を制御する機能を有する。検出回路50を有する撮像装置では、例えば、読み出し動作時における配線25の電位の高さに応じて、電位VRS、電位Vread、又は電位Vwriteの高さを調整することができる。例えば、画素10が図1(A)に示す構成であるとする、読み出し動作時における配線25の電位が高い場合、電位VRSを低くすることができる。又は、電位Vreadと電位Vwriteとの差を小さくすることができる。これにより、ノードFDの電位を低下させることができるので、白飛びの発生を抑制することができる。

10

【0107】

また、例えば、画素10が図1(A)に示す構成であるとする、読み出し動作時における配線25の電位が低い場合、電位VRSを高くすることができる。又は、電位Vreadと電位Vwriteとの差を大きくすることができる。これにより、ノードFDの電位を上昇させることができるので、黒潰れの発生を抑制することができる。

20

【0108】

また、例えば、画素10が図2(A)に示す構成であるとする、読み出し動作時における配線25の電位が低い場合、電位VRSを高くすることができる。又は、電位Vwriteと電位Vreadとの差を小さくすることができる。これにより、ノードFDの電位を上昇させることができるので、白飛びの発生を抑制することができる。

【0109】

また、例えば、画素10が図2(A)に示す構成であるとする、読み出し動作時における配線25の電位が高い場合、電位VRSを低くすることができる。又は、電位Vwriteと電位Vreadとの差を大きくすることができる。これにより、ノードFDの電位を低下させることができるので、黒潰れの発生を抑制することができる。

30

【0110】

そして、上記のように電位VRS、電位Vread、又は電位Vwriteの高さを調整した後、再度リセット動作、書き込み動作、及び読み出し動作を行うことができる。以上により、本発明の一態様の撮像装置において、白潰れ及び黒飛びの発生を抑制し、ダイナミックレンジを高めることができる。

【0111】

なお、検出回路50は、ゲートドライバ回路42、信号生成回路44、及び電源回路48のうちの全ての回路の動作を制御する機能を有していなくてもよい。例えば、電位VRSに対して、配線25の電位に応じた調整を行わない場合は、検出回路50は電源回路48を制御する機能を有していなくてもよい。

40

【0112】

<撮像装置の構成例4>

図7は、本発明の一態様の撮像装置の構成例を説明するブロック図であり、図3に示す構成の変形例である。図7に示す撮像装置の構成は、すべての画素10が、1本の配線22、及び1本の配線23を介してゲートドライバ回路42と電気的に接続されている点が、図3に示す撮像装置の構成と異なる。図7に示す構成の撮像装置において、撮像部41にはn行(nは2以上の整数)の画素10が設けられているとする。

50

【 0 1 1 3 】

本明細書等において、例えば 1 行目の画素 1 0 を画素 1 0 [1] と、2 行目の画素 1 0 を画素 1 0 [2] と、n 行目の画素 1 0 を画素 1 0 [n] と表記する。また、例えば画素 1 0 [1] と電氣的に接続されている配線 2 4 を配線 2 4 [1] と、画素 1 0 [2] と電氣的に接続されている配線 2 4 を配線 2 4 [2] と、画素 1 0 [n] と電氣的に接続されている配線 2 4 を配線 2 4 [n] と表記する。

【 0 1 1 4 】

図 7 に示す構成の撮像装置では、画素 1 0 への撮像データの書き込みを、グローバルシャッタ方式により行うこととなる。これにより、撮像の同時性を確保することができ、被写体が高速に移動する場合であっても歪の小さい画像を容易に得ることができる。よって、図 7 に示す構成の撮像装置は、高品位な撮像データを取得することができる。

10

【 0 1 1 5 】

図 8 は、図 7 に示す構成の撮像装置が有する、n 行分の画素 1 0 の動作の一例を説明するタイミングチャートである。ここで、画素 1 0 は図 1 (A) に示す構成であるとする。また、電位 V_{read} は電位 V_{write} より高いものとする。

【 0 1 1 6 】

本明細書等において、例えば画素 1 0 [1] が有するノード F D をノード F D [1] と表記し、画素 1 0 [2] が有するノード F D をノード F D [2] と表記し、画素 1 0 [n] が有するノード F D をノード F D [n] と表記する。また、例えばノード F D [1] の容量結合係数 k を容量結合係数 k_1 と表記し、ノード F D [2] の容量結合係数 k を容量結合係数 k_2 と表記し、ノード F D [n] の容量結合係数 k を容量結合係数 k_n と表記する。

20

【 0 1 1 7 】

時刻 T_1 乃至時刻 T_2 において、配線 2 2 及び配線 2 3 の電位を高電位とすると、すべてのトランジスタ 1 2、及びすべてのトランジスタ 1 3 がオン状態となり、ノード F D [1] 乃至ノード F D [n] の電位がリセット電位である電位 V_{RS} となる。これにより、すべての光電変換素子 1 1、及びノード F D [1] 乃至ノード F D [n] に蓄積された電荷がリセットされる。なお、配線 2 4 [1] 乃至配線 2 4 [n] の電位は電位 V_{write} とする。

【 0 1 1 8 】

ここで、電位 V_{RS} は、電位 “ $V_{PI} + V_{th}$ ” 以下の電位とすることができ、また前述のようにトランジスタ 1 5 は n チャンネル型のトランジスタである。よって、時刻 T_1 乃至時刻 T_2 において、すべてのトランジスタ 1 5 はオフ状態となる。

30

【 0 1 1 9 】

時刻 T_2 乃至時刻 T_3 において、配線 2 2 の電位を高電位、配線 2 3 の電位を低電位とすると、すべてのトランジスタ 1 2 がオン状態となり、すべてのトランジスタ 1 3 がオフ状態となる。これにより、光電変換素子 1 1 に照射された光の照度に応じて光電変換素子 1 1 に蓄積された電荷が、ノード F D に転送される。ここで、例えば高電位とすることができる電位 V_{PD} は電位 V_{RS} より高いことから、光電変換素子 1 1 に照射された光の照度に応じてノード F D [1] 乃至ノード F D [n] の電位が上昇する。以上により、画素 1 0 [1] 乃至画素 1 0 [n] に、グローバルシャッタ方式で撮像データが書き込まれる。なお、配線 2 4 [1] 乃至配線 2 4 [n] の電位は電位 V_{write} とする。

40

【 0 1 2 0 】

時刻 T_3 乃至時刻 T_4 において、配線 2 2 及び配線 2 3 の電位を低電位とすると、すべてのトランジスタ 1 2、及びすべてのトランジスタ 1 3 がオフ状態となる。これにより、書き込み動作が終了し、ノード F D [1] 乃至ノード F D [n] の電位が保持される。したがって、画素 1 0 [1] 乃至画素 1 0 [n] に撮像データが保持される。ここで、前述のように、電位 V_{RS} の高さは、時刻 T_2 乃至時刻 T_4 において、光電変換素子 1 1 に照射される光の照度によらずにトランジスタ 1 5 がオフ状態となるように設定することが好ましい。なお、配線 2 4 [1] 乃至配線 2 4 [n] の電位は電位 V_{write} とする。

【 0 1 2 1 】

50

時刻 T 4 乃至時刻 T 5 において、配線 2 2 及び配線 2 3 の電位を低電位とする。これにより、すべてのトランジスタ 1 2、及びすべてのトランジスタ 1 3 がオフ状態となる。また、配線 2 4 [1] の電位を電位 V_{read} 、配線 2 4 [2] 乃至配線 2 4 [n] の電位を電位 V_{write} とする。これにより、ノード FD [1] の電位が容量結合によって電位 “ $k_1 (V_{read} - V_{write})$ ” だけ上昇し、画素 1 0 [1] に設けられたトランジスタ 1 5 がオン状態となる。トランジスタ 1 5 がオン状態となることにより、データ線としての機能を有する配線 2 5 の電位が、ノード FD [1] の電位に対応する電位となる。つまり、画素 1 0 [1] に保持された撮像データが読み出される。

【 0 1 2 2 】

時刻 T 5 乃至時刻 T 6 において、配線 2 2 及び配線 2 3 の電位を低電位とし、配線 2 4 [1] 乃至配線 2 4 [n] の電位を電位 V_{write} とする。これにより、すべてのトランジスタ 1 2、すべてのトランジスタ 1 3、及びすべてのトランジスタ 1 5 がオフ状態となり、画素 1 0 [1] に保持された撮像データの読み出しが終了する。

10

【 0 1 2 3 】

時刻 T 6 乃至時刻 T 7 において、配線 2 2 及び配線 2 3 の電位を低電位とする。これにより、すべてのトランジスタ 1 2、及びすべてのトランジスタ 1 3 がオフ状態となる。また、配線 2 4 [2] の電位を電位 V_{read} 、配線 2 4 [1]、及び配線 2 4 [3] 乃至配線 2 4 [n] の電位を電位 V_{write} とする。これにより、ノード FD [2] の電位が容量結合によって電位 “ $k_2 (V_{read} - V_{write})$ ” だけ上昇し、画素 1 0 [2] に設けられたトランジスタ 1 5 がオン状態となる。トランジスタ 1 5 がオン状態となることにより、データ線としての機能を有する配線 2 5 の電位が、ノード FD [2] の電位に対応する電位となる。つまり、画素 1 0 [2] に保持された撮像データが読み出される。

20

【 0 1 2 4 】

時刻 T 7 乃至時刻 T 8 において、配線 2 2 及び配線 2 3 の電位を低電位とし、配線 2 4 [1] 乃至配線 2 4 [n] の電位を電位 V_{write} とする。これにより、すべてのトランジスタ 1 2、すべてのトランジスタ 1 3、及びすべてのトランジスタ 1 5 がオフ状態となり、画素 1 0 [2] に保持された撮像データの読み出しが終了する。

【 0 1 2 5 】

また、画素 1 0 [2] に保持された撮像データの読み出しが終了した後、配線 2 4 [3] 乃至配線 2 4 [n - 1] の電位を順次電位 V_{read} とすることにより、画素 1 0 [3] 乃至画素 1 0 [n - 1] に保持された撮像データが順次読み出される。

30

【 0 1 2 6 】

時刻 T 8 乃至時刻 T 9 において、配線 2 2 及び配線 2 3 の電位を低電位とする。これにより、すべてのトランジスタ 1 2、及びすべてのトランジスタ 1 3 がオフ状態となる。また、配線 2 4 [n] の電位を電位 V_{read} 、配線 2 4 [1] 乃至配線 2 4 [n - 1] の電位を電位 V_{write} とする。これにより、ノード FD [n] の電位が容量結合によって電位 “ $k_n (V_{read} - V_{write})$ ” だけ上昇し、画素 1 0 [n] に設けられたトランジスタ 1 5 がオン状態となる。トランジスタ 1 5 がオン状態となることにより、データ線としての機能を有する配線 2 5 の電位が、ノード FD [n] の電位に対応する電位となる。つまり、画素 1 0 [n] に保持された撮像データが読み出される。

40

【 0 1 2 7 】

時刻 T 9 乃至時刻 T 1 0 において、配線 2 2 及び配線 2 3 の電位を低電位とし、配線 2 4 [1] 乃至配線 2 4 [n] の電位を電位 V_{write} とする。これにより、すべてのトランジスタ 1 2、すべてのトランジスタ 1 3、及びすべてのトランジスタ 1 5 がオフ状態となり、画素 1 0 [n] に保持された撮像データの読み出しが終了する。

【 0 1 2 8 】

以上により、すべての画素 1 0 に保持された撮像データについて、読み出しが行われる。ここで、図 8 に示すように、書き込み動作の終了後、例えばノード FD [n] には長期間電荷を保持する必要がある。このため、前述のように、トランジスタ 1 2 及びトランジスタ 1 3 には、OS トランジスタ等のオフ電流が極めて小さいトランジスタを用いることが

50

好ましい。

【0129】

<画素の構成例3>

図9(A)、(B)、(C)、(D)は、画素10の構成例を説明する図であり、図1(A)に示す構成の変形例である。図9(A)に示す画素10の構成は、トランジスタ13のソース又はドレインの一方が、光電変換素子11の一方の電極と電気的に接続されている点が、図1(A)に示す画素10の構成と異なる。

【0130】

また、図9(B)に示す画素10の構成は、トランジスタ13が設けられていない点が、図1(A)に示す画素10の構成と異なる。図9(B)に示す構成の画素10では、トランジスタ12をオン状態とし、また電位VPDと、ノードFDの電位と、の関係が光電変換素子11に対して順バイアスとなるようにすることで、ノードFDの電位をリセットすることができる。例えば、図1(A)に示す電位VRSと同様に、電位VPDを負電位とすることで、ノードFDの電位をリセットすることができる。

10

【0131】

また、図9(C)、(D)に示す画素10の構成は、トランジスタ12、トランジスタ13、及びトランジスタ15にバックゲートを設けている点が、図1(A)に示す画素10の構成と異なる。図9(C)に示す構成の画素10では、トランジスタ12、トランジスタ13、及びトランジスタ15のバックゲートに例えば正電位を供給することにより、当該トランジスタのオン電流を高くすることができ、負電位を供給することにより、当該トランジスタのオフ電流を低くすることができる。

20

【0132】

図9(D)に示す構成の画素10では、バックゲートがフロントゲートと電気的に接続されている。これにより、バックゲートの電位の制御を簡易なものとしつつ、トランジスタのオン電流を高くし、オフ電流を低くすることができる。

【0133】

なお、図9(C)、(D)を組み合わせる等、それぞれのトランジスタが適切な動作が行えるような構成としてもよい。また、バックゲートが設けられないトランジスタを画素10が有していてもよい。

【0134】

本実施の形態は、他の実施の形態の記載と適宜組み合わせることができる。

30

【0135】

(実施の形態2)

本実施の形態では、本発明の一態様の撮像装置の構成例等について説明する。

【0136】

図10(A)は、本発明の一態様の撮像装置の構成例を説明する断面図である。図10(A)では、基板101に設けられた光電変換素子11と、基板101にチャンネル形成領域が設けられたトランジスタ12及びトランジスタ15と、トランジスタ12及びトランジスタ15の上に設けられた容量素子14と、を示している。

【0137】

基板101として、例えばシリコン基板を用いることができる。例えば、単結晶シリコン、非晶質シリコン、微結晶シリコン、多結晶シリコン等を用いることができる。基板101としてシリコン基板を用いる場合、トランジスタ12及びトランジスタ15等は、Siトランジスタとなる。

40

【0138】

光電変換素子11において、層103aはp⁺型領域、層103bはp型領域、層103cはn⁺型領域とすることができる。また、層103bには、層103cと、配線31を構成する導電層107とを電気的に接続するための領域105が設けられる。例えば、領域105はp⁺型領域とすることができる。なお、図10(A)に示す構成の撮像装置は、表面照射型の撮像装置とすることができる。

50

【 0 1 3 9 】

図 1 0 (B) は、一点鎖線 A 1 - A 2 における切断面の断面図であり、トランジスタ 1 2 のチャンネル幅方向の断面図である。なお、トランジスタ 1 5 等、基板 1 0 1 に設けられた他のトランジスタのチャンネル幅方向の断面も、図 1 0 (B) に示す構成と同様の構成とすることができる。

【 0 1 4 0 】

図 1 0 (B) に示すように、トランジスタ 1 2 のチャンネル形成領域は、基板 1 0 1 の凸部に設けられており、当該凸部を覆うようにゲート電極が設けられる。つまり、図 1 0 (A)、(B) に示す構成のトランジスタ 1 2 は、フィン型のトランジスタであるといえることができる。

10

【 0 1 4 1 】

図 1 0 (C) は、本発明の一態様の撮像装置の構成例を説明する断面図であり、トランジスタ 1 2 及びトランジスタ 1 5 の構成が、図 1 0 (A) に示す構成の撮像装置と異なる。図 1 0 (C) では、平坦な基板 1 0 1 にトランジスタ 1 2 及びトランジスタ 1 5 が設けられている。よって、図 1 0 (C) に示す構成のトランジスタ 1 2 及びトランジスタ 1 5 等は、プレーナ型のトランジスタであるといえることができる。

【 0 1 4 2 】

図 1 1 (A) は、本発明の一態様の撮像装置の構成例を説明する断面図であり、基板 1 0 1 に設けられたトランジスタ 1 5 の上に、トランジスタ 1 2 が設けられている。つまり、本発明の一態様の撮像装置を構成するトランジスタが、積層して設けられている。このような構成とすることにより、本発明の一態様の撮像装置が有する画素を微細化することができる。これにより、光電変換素子 1 1 の受光面積を増加させることができ、本発明の一態様の撮像装置が有する画素の光検出感度を増加させることができる。また、S/N比を高めることができる。以上により、本発明の一態様の撮像装置は、高品位な撮像データを取得することができる。なお、トランジスタ 1 3 等も、トランジスタ 1 2 と同一の構成とすることができる。

20

【 0 1 4 3 】

ここで、図 1 1 (A) に示す構成の撮像装置において、トランジスタ 1 2 は OS トランジスタとすることができる。これにより、実施の形態 1 で説明したように容量素子 1 4 に長期間電荷を保持することができるようになるので、本発明の一態様の撮像装置が有する画素への撮像データの書き込みをグローバルシャッタ方式により行うことができる。

30

【 0 1 4 4 】

図 1 1 (B) に OS トランジスタの詳細を示す。図 1 1 (B) に示す OS トランジスタは、金属酸化層及び導電層の積層上に絶縁層を設け、当該金属酸化層に達する溝を当該絶縁層に設けることでソース電極 2 0 5 及びドレイン電極 2 0 6 を形成する、セルフアライン型の構成である。

【 0 1 4 5 】

OS トランジスタは、金属酸化層 2 0 7 に形成されるチャンネル形成領域 1 1 3、ソース領域 2 0 3 及びドレイン領域 2 0 4 のほか、ゲート電極 2 0 1、及びゲート絶縁膜 2 0 2 を有する構成とすることができる。当該溝には少なくともゲート絶縁膜 2 0 2 及びゲート電極 2 0 1 が設けられる。図 1 1 (B) に示す構成の OS トランジスタでは、金属酸化層 2 0 7 a の上に金属酸化層 2 0 7 b が設けられ、金属酸化層 2 0 7 b の上に金属酸化層 2 0 7 c、並びにソース電極 2 0 5 及びドレイン電極 2 0 6 が設けられている。なお、図 1 1 (B) 等において、例えば金属酸化層 2 0 7 a、金属酸化層 2 0 7 b、及び金属酸化層 2 0 7 c をまとめて金属酸化層 2 0 7 と表記することができる。

40

【 0 1 4 6 】

OS トランジスタは、図 1 1 (C) に示すように、ゲート電極 2 0 1 をマスクとして金属酸化層 2 0 7 にソース領域 2 0 3 及びドレイン領域 2 0 4 を形成するセルフアライン型の構成としてもよい。

【 0 1 4 7 】

50

又は、図 11 (D) に示すように、ソース電極 205 又はドレイン電極 206 とゲート電極 201 とが重なる領域を有するノンセルフアライン型のトップゲート型トランジスタであってよい。

【0148】

図 11 (A)、(B)、(C)、(D) では、トランジスタ 12 がバックゲート電極 111 を有する構成を示している。バックゲート電極 111 に例えば正電位を供給することにより、トランジスタ 12 のオン電流を高くすることができ、負電位を供給することにより、トランジスタ 12 のオフ電流を低くすることができる。

【0149】

図 11 (E) は、図 11 (B) に示す一点鎖線 B1 - B2 における切断面の断面図であり、トランジスタ 12 のチャンネル幅方向の断面図である。図 11 (E) に示すように、バックゲート電極 111 は、ゲート絶縁膜 202 等を挟んで対向して設けられるゲート電極 201 と電氣的に接続されていてもよい。これにより、バックゲート電極 111 の電位の制御を簡易なものとしつつ、トランジスタ 12 のオン電流を高くし、オフ電流を低くすることができる。なお、トランジスタ 12 がバックゲート電極 111 を有していなくてもよい。

10

【0150】

OSトランジスタが形成される領域とSiトランジスタが形成される領域との間には、水素の拡散を防止する機能を有する絶縁層 109 が設けられる。つまり、例えばトランジスタ 15 とトランジスタ 12 との間には、絶縁層 109 を設けることができる。Siトランジスタのチャンネル形成領域近傍に設けられる絶縁層中の水素は、シリコンのダングリングボンドを終端する。一方、OSトランジスタのチャンネル形成領域の近傍に設けられる絶縁層中の水素は、金属酸化物層中にキャリアを生成する要因の一つとなる。

20

【0151】

絶縁層 109 により、Siトランジスタが設けられている層に水素を閉じ込めることでSiトランジスタの信頼性を向上させることができる。また、Siトランジスタが設けられている層からOSトランジスタが設けられている層への水素の拡散が抑制されることでOSトランジスタの信頼性も向上させることができる。

【0152】

絶縁層 109 としては、例えば、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム、イットリア安定化ジルコニア (YSZ) 等を用いることができる。

30

【0153】

図 12 (A) は、本発明の一態様の撮像装置の構成例を説明する断面図であり、図 10 (A) に示す構成の変形例である。図 12 (A) に示す撮像装置の構成は、トランジスタ 12、容量素子 14、及びトランジスタ 15 等と重なる領域を有するように光電変換素子 11 が設けられている点が、図 10 (A) に示す構成と異なる。ここで、トランジスタ 12、容量素子 14、及びトランジスタ 15 等が設けられる層を層 131 とし、光電変換素子 11 が設けられる層を層 133 とする。

【0154】

図 12 (A) では、層 131 が有する要素と層 133 が有する要素との電氣的な接続を貼り合わせ技術で得る構成例を示している。

40

【0155】

層 131 には、絶縁層 123 が設けられ、また絶縁層 123 に埋設された領域を有するように導電層 115、及び導電層 117 が設けられる。導電層 115 は、トランジスタ 12 のソース又はドレインの一方と電氣的に接続されている。導電層 117 は、導電層 107 と電氣的に接続されている。また、絶縁層 123、導電層 115、及び導電層 117 は、それぞれ高さが一致するように平坦化されている。

【0156】

層 133 には、絶縁層 125 が設けられ、また絶縁層 125 に埋設された領域を有するように導電層 119、及び導電層 121 が設けられる。絶縁層 125 は絶縁層 123 と接す

50

る領域を有し、導電層 115 は導電層 119 と接する領域を有し、導電層 117 は導電層 121 と接する領域を有する。以上により、トランジスタ 12 のソース又はドレインの一方は、導電層 115 及び導電層 119 を介して層 103a と電氣的に接続され、導電層 107 は、導電層 117、導電層 121、及び領域 105 を介して層 103c と電氣的に接続される。また、絶縁層 125、導電層 119、及び導電層 121 は、それぞれ高さが一致するように平坦化されている。

【0157】

ここで、導電層 115 及び導電層 119 は、主成分が同一の金属元素であることが好ましい。また、導電層 117 及び導電層 121 は、主成分が同一の金属元素であることが好ましい。さらに、絶縁層 123 及び絶縁層 125 は、同一の成分で構成されていることが好ましい。

10

【0158】

例えば、導電層 115、導電層 117、導電層 119、及び導電層 121 には、Cu、Al、Sn、Zn、W、Ag、Pt 又は Au 等を用いることができる。接合のしやすさから、好ましくは Cu、Al、W、又は Au を用いる。また、絶縁層 123 及び絶縁層 125 には、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、窒化チタン等を用いることができる。

【0159】

つまり、導電層 115 及び導電層 119 の組み合わせと、導電層 117 及び導電層 121 の組み合わせのそれぞれに、上記に示す同一の金属材料を用いることが好ましい。また、絶縁層 123 及び絶縁層 125 のそれぞれに、上記に示す同一の絶縁材料を用いることが好ましい。当該構成とすることで、層 131 と層 133 の境を接合位置とする、貼り合わせを行うことができる。

20

【0160】

当該貼り合わせによって、導電層 115 及び導電層 119 の組み合わせと、導電層 117 及び導電層 121 の組み合わせのそれぞれの電氣的な接続を得ることができる。また、絶縁層 123 及び絶縁層 125 の機械的な強度を有する接続を得ることができる。

【0161】

金属層同士の接合には、表面の酸化膜及び不純物の吸着層等をスパッタリング処理等で除去し、清浄化及び活性化した表面同士を接触させて接合する表面活性化接合法を用いることができる。又は、温度と圧力を併用して表面同士を接合する拡散接合法等を用いることができる。どちらも原子レベルでの結合が起こるため、電氣的だけでなく機械的にも優れた接合を得ることができる。

30

【0162】

また、絶縁層同士の接合には、研磨等によって高い平坦性を得たのち、酸素プラズマ等で親水性処理をした表面同士を接触させて仮接合し、熱処理による脱水で本接合を行う親水性接合法等を用いることができる。親水性接合法も原子レベルでの結合が起こるため、機械的に優れた接合を得ることができる。

【0163】

層 131 と、層 133 を貼り合わせる場合、それぞれの接合面には絶縁層と金属層が混在するため、例えば、表面活性化接合法及び親水性接合法を組み合わせればよい。

40

【0164】

例えば、研磨後に表面を清浄化し、金属層の表面に酸化防止処理を行った後に親水性処理を行って接合する方法等を用いることができる。また、金属層の表面を Au 等の難酸化性金属とし、親水性処理を行ってもよい。なお、上述した方法以外の接合方法を用いてもよい。

【0165】

図 12 (A) に示す構成の撮像装置では、矢印の方向から光を照射することができる。つまり、図 12 (A) に示す構成の撮像装置は、裏面照射型の撮像装置とすることができる。これにより、撮像装置に入射された光が、撮像装置に設けられた配線等によって遮られ

50

ることを抑制することができる。これにより、光電変換素子 11 の受光面積を増加させることができ、本発明の一態様の撮像装置が有する画素の光検出感度を増加させることができる。また、S/N比を高めることができる。以上により、本発明の一態様の撮像装置は、高品位な撮像データを取得することができる。

【0166】

図12(B)は、本発明の一態様の撮像装置の構成例を説明する断面図であり、図12(A)に示す構成の変形例である。図12(B)に示す撮像装置の構成は、光電変換素子11が層104aと、層104bと、層104cと、層104dとの積層構成である点で、図12(A)に示す撮像装置の構成と異なる。層104a及び層104dは電極としての機能を有し、層104b及び層104cは光電変換部としての機能を有する。

10

【0167】

図12(B)に示す構成の撮像装置において、層133は層131上に直接形成することができる。層104aは、トランジスタ12のソース又はドレインの一方と電氣的に接続されている。層104dは、導電層127を介して導電層107と電氣的に接続されている。

【0168】

層104aは、低抵抗の金属層等とすることが好ましい。例えば、アルミニウム、チタン、タングステン、タンタル、銀、又はそれらの積層を用いることができる。

【0169】

層104dは、可視光に対して高い透光性を有する導電層を用いることが好ましい。例えば、インジウム酸化物、錫酸化物、亜鉛酸化物、インジウム-錫酸化物、ガリウム-亜鉛酸化物、インジウム-ガリウム-亜鉛酸化物、又はグラフェン等を用いることができる。なお、層104dを省く構成とすることもできる。

20

【0170】

光電変換部の層104b、及び層104cは、例えばセレン系材料を光電変換層としたpn接合型フォトダイオードの構成とすることができ、当該構成とする場合、層104bとしてはp型半導体であるセレン系材料を用い、層104cとしてはn型半導体であるガリウム酸化物等を用いることが好ましい。

【0171】

セレン系材料を用いた光電変換素子は、可視光に対する外部量子効率が高いという特性を有する。当該光電変換素子では、アバランシェ増倍を利用することにより、入射される光量に対する電子の増幅を大きくすることができる。また、セレン系材料は光吸収係数が高いため、光電変換層を薄膜で作製できる等の生産上の利点を有する。セレン系材料の薄膜は、真空蒸着法又はスパッタ法等を用いて形成することができる。

30

【0172】

セレン系材料としては、例えば単結晶セレン及び多結晶セレン等の結晶性セレンを用いることができる。又は、非晶質セレンを用いることができる。又は、銅、インジウム、セレンの化合物(CIS)を用いることができる。又は、銅、インジウム、ガリウム、セレンの化合物(CIGS)を用いることができる。

【0173】

n型半導体は、バンドギャップが広く、可視光に対して透光性を有する材料で形成することが好ましい。例えば、亜鉛酸化物、ガリウム酸化物、インジウム酸化物、錫酸化物、又はそれらが混在した酸化物等を用いることができる。また、これらの材料は正孔注入阻止層としての機能も有し、暗電流を小さくすることもできる。

40

【0174】

なお、光電変換素子11は、有機光導電膜を有する構成としてもよい。この場合、層104bは、ホール輸送層と、光電変換層と、電子輸送層と、が積層して設けられた構成とすることができる。ここで、ホール輸送層としては、例えば酸化モリブデン等を用いることができる。また、電子輸送層としては、例えば、C60、C70等のフラーレン、又はそれらの誘導体等を用いることができる。さらに、光電変換層としては、n型有機半導体及

50

びp型有機半導体の混合層（バルクヘテロ接合構造）を用いることができる。

【0175】

図13(A)は、本発明の一態様の撮像装置の構成例を説明する断面図であり、図11(A)に示す構成の変形例である。図13(A)に示す撮像装置の構成は、トランジスタ12、容量素子14、及びトランジスタ15等と重なる領域を有するように光電変換素子11が設けられている点が、図11(A)に示す構成と異なる。つまり、容量素子14及びトランジスタ15等と、トランジスタ12等と、光電変換素子11と、がそれぞれ積層して設けられている点が、図11(A)に示す構成と異なる。ここで、容量素子14及びトランジスタ15等が設けられる層を層131、トランジスタ12等が設けられる層を層132、光電変換素子11が設けられる層を層133とする。

10

【0176】

図13(A)では、層132が有する要素と層133が有する要素との電気的な接続を貼り合わせ技術で得る構成例を示している。また、図13(A)に示す構成の撮像装置も、図12(A)に示す構成の撮像装置と同様に、矢印の方向から光を照射することができる。つまり、裏面照射型の撮像装置とすることができる。

【0177】

図13(B)は、本発明の一態様の撮像装置の構成例を説明する断面図であり、図13(A)に示す構成の変形例である。図13(B)に示す撮像装置の構成は、光電変換素子11が図12(B)と同様に層104aと、層104bと、層104cと、層104dとの積層構成である点で、図13(A)に示す撮像装置の構成と異なる。

20

【0178】

図13(B)に示す構成の撮像装置において、層133は層132上に直接形成することができる。また、図12(B)に示す構成の撮像装置と同様に、層104aは、トランジスタ12のソース又はドレインの一方と電気的に接続され、層104dは、導電層127を介して導電層107と電気的に接続されている。

【0179】

図14(A)は、本発明の一態様の撮像装置の画素にカラーフィルタ等を付加した例を示す斜視図である。当該斜視図では、複数の画素の断面もあわせて図示している。光電変換素子11の上には、絶縁層180が形成される。絶縁層180は可視光に対して透光性の高い酸化シリコン膜等を用いることができる。また、パッシベーション膜として窒化シリコン膜を積層してもよい。また、反射防止膜として、酸化ハフニウム等の誘電体膜を積層してもよい。

30

【0180】

絶縁層180上には、遮光層181が形成されてもよい。遮光層181は、上部のカラーフィルタを通る光の混色を防止する機能を有する。遮光層181には、アルミニウム、タングステン等の金属層を用いることができる。また、当該金属層と、反射防止膜としての機能を有する誘電体膜とを積層してもよい。

【0181】

絶縁層180及び遮光層181上には、平坦化膜として有機樹脂層182を設けることができる。また、画素別にカラーフィルタ183（カラーフィルタ183a、カラーフィルタ183b、カラーフィルタ183c）が形成される。例えば、カラーフィルタ183a、カラーフィルタ183b、及びカラーフィルタ183cに、R（赤）、G（緑）、B（青）、Y（黄）、C（シアン）、M（マゼンタ）等の色を割り当てることにより、カラー画像を得ることができる。

40

【0182】

カラーフィルタ183上には、可視光に対して透光性を有する絶縁層186等を設けることができる。

【0183】

また、図14(B)に示すように、カラーフィルタ183の代わりに光学変換層185を用いてもよい。このような構成とすることで、様々な波長領域における画像が得られる撮

50

像装置とすることができる。

【0184】

例えば、光学変換層185に可視光線の波長以下の光を遮るフィルタを用いれば、赤外線撮像装置とすることができる。また、光学変換層185に近赤外線の波長以下の光を遮るフィルタを用いれば、遠赤外線撮像装置とすることができる。また、光学変換層185に可視光線の波長以上の光を遮るフィルタを用いれば、紫外線撮像装置とすることができる。

【0185】

また、光学変換層185にシンチレータを用いれば、X線撮像装置等に用いる放射線の強弱を可視化した画像を得る撮像装置とすることができる。被写体を透過したX線等の放射線がシンチレータに入射されると、フォトルミネッセンス現象により、可視光線又は紫外光線等の光(蛍光)に変換される。そして、当該光を光電変換素子11で検知することにより画像データを取得する。また、放射線検出器等に当該構成の撮像装置を用いてもよい。

10

【0186】

シンチレータは、X線又はガンマ線等の放射線が照射されると、そのエネルギーを吸収して可視光又は紫外光を発する物質を含む。例えば、 $Gd_2O_2S:Tb$ 、 $Gd_2O_2S:Pr$ 、 $Gd_2O_2S:Eu$ 、 $BaFCl:Eu$ 、 NaI 、 CsI 、 CaF_2 、 BaF_2 、 CeF_3 、 LiF 、 LiI 、 ZnO 等を樹脂又はセラミックスに分散させたものを用いることができる。

【0187】

なお、セレン系材料を用いた光電変換素子11においては、X線等の放射線を電荷に直接変換することができるため、シンチレータを不要とする構成とすることもできる。

20

【0188】

また、図14(C)に示すように、カラーフィルタ183上にマイクロレンズアレイ184を設けてもよい。マイクロレンズアレイ184が有する個々のレンズを通る光が直下のカラーフィルタ183を通り、光電変換素子11に照射されるようになる。また、図14(B)に示す光学変換層185上にマイクロレンズアレイ184を設けてもよい。

【0189】

以下では、イメージセンサチップを収めたパッケージ及びカメラモジュールの一例について説明する。当該イメージセンサチップには、上記撮像装置の構成を用いることができる。

【0190】

図15(A1)は、イメージセンサチップを収めたパッケージの上面側の外観斜視図である。当該パッケージは、イメージセンサチップを固定するパッケージ基板410及びカバーガラス420、並びに両者を接着する接着剤430等を有する。

30

【0191】

図15(A2)は、当該パッケージの下面側の外観斜視図である。パッケージの下面には、半田ボールをバンプ440としたBGA(Ball grid array)を有する。なお、BGAに限らず、LGA(Land grid array)、又はPGA(Pin Grid Array)等を有していてもよい。

【0192】

図15(A3)は、カバーガラス420の一部、及び接着剤430の一部を省いて図示したパッケージの斜視図である。パッケージ基板410上には電極パッド460が形成され、電極パッド460及びバンプ440はスルーホール442を介して電氣的に接続されている。電極パッド460は、イメージセンサチップ450とワイヤ470によって電氣的に接続されている。

40

【0193】

また、図15(B1)は、イメージセンサチップをレンズ一体型のパッケージに収めたカメラモジュールの上面側の外観斜視図である。当該カメラモジュールは、イメージセンサチップを固定するパッケージ基板411、レンズカバー421、及びレンズ435等を有する。

【0194】

50

図15(B2)は、当該カメラモジュールの下面側の外観斜視図である。パッケージの下面及び側面には、実装用のランド441が設けられたQFN(Quad flat no-lead package)の構成を有する。なお、当該構成は一例であり、QFP(Quad flat package)、又は前述したBGAが設けられていてもよい。

【0195】

図15(B3)は、レンズカバー421及びレンズ435の一部を省いて図示したモジュールの斜視図である。パッケージ基板411及びイメージセンサチップ451の間には撮像装置の駆動回路及び信号変換回路等の機能を有するICチップ490も設けられており、SiP(System in package)としての構成を有している。図15(B3)には示していないが、ランド441は電極パッド461と電気的に接続されている。また、電極パッド461はイメージセンサチップ451又はICチップ490と、ワイヤ471によって電気的に接続されている。

10

【0196】

イメージセンサチップを上述したような形態のパッケージに収めることでプリント基板等への実装が容易になり、イメージセンサチップを様々な半導体装置、及び電子機器に組み込むことができる。

【0197】

本実施の形態は、他の実施の形態の記載と適宜組み合わせることができる。

【0198】

(実施の形態3)

本実施の形態は、本発明の一態様で開示されるトランジスタに用いることができるCAC(Cloud-Aligned Composite)-OSの構成について説明する。

20

【0199】

CAC-OSとは、例えば、金属酸化物を構成する元素が、0.5nm以上10nm以下、好ましくは、1nm以上2nm以下、又はその近傍のサイズで偏在した材料の一構成である。なお、以下では、金属酸化物において、一つあるいはそれ以上の金属元素が偏在し、該金属元素を有する領域が、0.5nm以上10nm以下、好ましくは、1nm以上2nm以下、又はその近傍のサイズで混合した状態をモザイク状、又はパッチ状ともいう。

【0200】

なお、金属酸化物は、少なくともインジウムを含むことが好ましい。特にインジウム及び亜鉛を含むことが好ましい。また、それらに加えて、アルミニウム、ガリウム、イットリウム、銅、バナジウム、ベリリウム、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、又はマグネシウム等から選ばれた一種、又は複数種が含まれていてもよい。

30

【0201】

例えば、In-Ga-Zn酸化物におけるCAC-OS(CAC-OSの中でもIn-Ga-Zn酸化物を、特にCAC-IGZOと呼称してもよい。)とは、インジウム酸化物(以下、 InO_{x_1} (x_1 は0よりも大きい実数)とする。)、又はインジウム亜鉛酸化物(以下、 $In_{x_2}Zn_{y_2}O_{z_2}$ (x_2 、 y_2 、及び z_2 は0よりも大きい実数)とする。)等と、ガリウム酸化物(以下、 GaO_{x_3} (x_3 は0よりも大きい実数)とする。)、又はガリウム亜鉛酸化物(以下、 $Ga_{x_4}Zn_{y_4}O_{z_4}$ (x_4 、 y_4 、及び z_4 は0よりも大きい実数)とする。)等と、に材料が分離することでモザイク状となり、モザイク状の InO_{x_1} 、又は $In_{x_2}Zn_{y_2}O_{z_2}$ が、膜中に均一に分布した構成(以下、クラウド状ともいう。)である。

40

【0202】

つまり、CAC-OSは、 GaO_{x_3} が主成分である領域と、 $In_{x_2}Zn_{y_2}O_{z_2}$ 、又は InO_{x_1} が主成分である領域とが、混合している構成を有する複合金属酸化物である。なお、本明細書において、例えば、第1の領域の元素Mに対するInの原子数比が、第2の領域の元素Mに対するInの原子数比よりも大きいことを、第1の領域は、第2の領

50

域と比較して、Inの濃度が高いとする。

【0203】

なお、IGZOは通称であり、In、Ga、Zn、及びOによる1つの化合物をいう場合がある。代表例として、 $InGaO_3(ZnO)_{m1}$ ($m1$ は自然数)、又は $In(1+x_0)Ga(1-x_0)O_3(ZnO)_{m0}$ ($-1 < x_0 < 1$ 、 $m0$ は任意数)で表される結晶性の化合物が挙げられる。

【0204】

上記結晶性の化合物は、単結晶構造、多結晶構造、又はCAAC(C-Axis Aligned Crystal)構造を有する。なお、CAAC構造とは、複数のIGZOのナノ結晶がc軸配向を有し、かつa-b面においては配向せずに連結した結晶構造である。

10

【0205】

一方、CAC-OSは、金属酸化物の材料構成に関する。CAC-OSとは、In、Ga、Zn、及びOを含む材料構成において、一部にGaを主成分とするナノ粒子状に観察される領域と、一部にInを主成分とするナノ粒子状に観察される領域とが、それぞれモザイク状にランダムに分散している構成をいう。従って、CAC-OSにおいて、結晶構造は副次的な要素である。

【0206】

なお、CAC-OSは、組成の異なる二種類以上の膜の積層構造は含まないものとする。例えば、Inを主成分とする膜と、Gaを主成分とする膜との2層からなる構造は、含まない。

20

【0207】

なお、 GaO_{x3} が主成分である領域と、 $In_xZn_yO_z$ 、又は InO_{x1} が主成分である領域とは、明確な境界が観察できない場合がある。

【0208】

なお、ガリウムの代わりに、アルミニウム、イットリウム、銅、バナジウム、ベリリウム、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、又はマグネシウム等から選ばれた一種、又は複数種が含まれている場合、CAC-OSは、一部に該金属元素を主成分とするナノ粒子状に観察される領域と、一部にInを主成分とするナノ粒子状に観察される領域とが、それぞれモザイク状にランダムに分散している構成をいう。

30

【0209】

CAC-OSは、例えば基板を意図的に加熱しない条件で、スパッタリング法により形成することができる。また、CAC-OSをスパッタリング法で形成する場合、成膜ガスとして、不活性ガス(代表的にはアルゴン)、酸素ガス、及び窒素ガスの中から選ばれたいずれか一つ又は複数を用いればよい。また、成膜時の成膜ガスの総流量に対する酸素ガスの流量比は低いほど好ましく、例えば酸素ガスの流量比を0%以上30%未満、好ましくは0%以上10%以下とすることが好ましい。

【0210】

CAC-OSは、X線回折(XRD: X-ray diffraction)測定法のひとつであるOut-of-plane法による $\theta/2$ スキャンを用いて測定したときに、明確なピークが観察されないという特徴を有する。すなわち、X線回折測定から、測定領域のa-b面方向、及びc軸方向の配向は見られないことが分かる。

40

【0211】

またCAC-OSは、プローブ径が1nmの電子線(ナノビーム電子線ともいう。)を照射することで得られる電子線回折パターンにおいて、リング状に輝度の高い領域(リング領域)と、該リング領域に複数の輝点が観測される。従って、電子線回折パターンから、CAC-OSの結晶構造が、平面方向、及び断面方向において、配向性を有さないnc(nano-crystal)構造を有することがわかる。

【0212】

また例えば、In-Ga-Zn酸化物におけるCAC-OSでは、エネルギー分散型X線

50

分光法 (EDX: Energy Dispersive X-ray spectroscopy) を用いて取得した EDX マッピングにより、 $GaOx_3$ が主成分である領域と、 $Inx_2Zny_2Oz_2$ 、又は $InOx_1$ が主成分である領域とが、偏在し、混合している構造を有することが確認できる。

【0213】

CAC-OS は、金属元素が均一に分布した IGZO 化合物とは異なる構造であり、IGZO 化合物と異なる性質を有する。つまり、CAC-OS は、 $GaOx_3$ 等が主成分である領域と、 $Inx_2Zny_2Oz_2$ 、又は $InOx_1$ が主成分である領域と、に互いに相分離し、各元素を主成分とする領域がモザイク状である構造を有する。

【0214】

ここで、 $Inx_2Zny_2Oz_2$ 、又は $InOx_1$ が主成分である領域は、 $GaOx_3$ 等が主成分である領域と比較して、導電性が高い領域である。つまり、 $Inx_2Zny_2Oz_2$ 、又は $InOx_1$ が主成分である領域を、キャリアが流れることにより、金属酸化物としての導電性が発現する。従って、 $Inx_2Zny_2Oz_2$ 、又は $InOx_1$ が主成分である領域が、金属酸化物中にクラウド状に分布することで、高い電界効果移動度 (μ) が実現できる。

【0215】

一方、 $GaOx_3$ 等が主成分である領域は、 $Inx_2Zny_2Oz_2$ 、又は $InOx_1$ が主成分である領域と比較して、絶縁性が高い領域である。つまり、 $GaOx_3$ 等が主成分である領域が、金属酸化物中に分布することで、リーク電流を抑制し、良好なスイッチング動作を実現できる。

【0216】

従って、CAC-OS を半導体素子に用いた場合、 $GaOx_3$ 等に起因する絶縁性と、 $Inx_2Zny_2Oz_2$ 、又は $InOx_1$ に起因する導電性とが、相補的に作用することにより、高いオン電流 (I_{on})、及び高い電界効果移動度 (μ) を実現することができる。

【0217】

また、CAC-OS を用いた半導体素子は、信頼性が高い。従って、CAC-OS は、ディスプレイをはじめとするさまざまな半導体装置に最適である。

【0218】

本実施の形態は、他の実施の形態の記載と適宜組み合わせることができる。

【0219】

(実施の形態 4)

本実施の形態では、本発明の一態様の撮像装置を用いることができる電子機器について説明する。

【0220】

本発明の一態様の撮像装置を用いることができる電子機器として、表示機器、パーソナルコンピュータ、記録媒体を備えた画像記憶装置又は画像再生装置、携帯電話、携帯型を含むゲーム機、携帯データ端末、電子書籍端末、ビデオカメラ、デジタルスチルカメラ等のカメラ、ゴーグル型ディスプレイ (ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置 (カーオーディオ、デジタルオーディオプレイヤー等)、複写機、ファクシミリ、プリンタ、プリンタ複合機、現金自動預け入れ払い機 (ATM)、自動販売機等が挙げられる。これら電子機器の具体例を図 16 (A) 乃至 (F) に示す。

【0221】

図 16 (A) は、携帯電話機 910 の一例であり、筐体 911、表示部 912、操作ボタン 913、外部接続ポート 914、スピーカ 915、差込口 916、カメラ 917、イヤホン差込口 918 等を有する。携帯電話機 910 は、表示部 912 にタッチセンサを設けることができる。電話を掛ける、或いは文字を入力する等のあらゆる操作は、指又はスタイラス等で表示部 912 に触れることで行うことができる。また、差込口 916 には、SD カード等のメモリーカードをはじめとして、USB メモリ、SSD (ソリッド・ステート・ドライブ) 等の各種のリムーバブル記憶装置を差し込むことができる。

10

20

30

40

50

【 0 2 2 2 】

携帯電話機 9 1 0 による撮像データ取得のための要素に本発明の一態様の撮像装置、及びその動作方法を適用することができる。これにより、携帯電話機 9 1 0 は、高品位な撮像データを取得することができる。

【 0 2 2 3 】

図 1 6 (B) は、携帯データ端末 9 2 0 の一例であり、筐体 9 2 1、表示部 9 2 2、スピーカ 9 2 3、カメラ 9 2 4 等を有する。表示部 9 2 2 が有するタッチパネル機能により情報の入出力を行うことができる。また、カメラ 9 2 4 で取得した画像から文字等を認識し、スピーカ 9 2 3 で当該文字を音声出力することができる。

【 0 2 2 4 】

携帯データ端末 9 2 0 による撮像データ取得のための要素に本発明の一態様の撮像装置、及びその動作方法を適用することができる。これにより、携帯データ端末 9 2 0 は、高品位な撮像データを取得することができる。

【 0 2 2 5 】

図 1 6 (C) は、腕時計型の情報端末 9 3 0 の一例であり、筐体兼リストバンド 9 3 1、表示部 9 3 2、操作ボタン 9 3 3、外部接続ポート 9 3 4、カメラ 9 3 5 等を有する。表示部 9 3 2 は、情報端末 9 3 0 の操作を行うためのタッチパネルが設けられる。筐体兼リストバンド 9 3 1、及び表示部 9 3 2 は可撓性を有し、身体への装着性が優れている。

【 0 2 2 6 】

情報端末 9 3 0 による撮像データ取得のための要素に本発明の一態様の撮像装置、及びその動作方法を適用することができる。これにより、情報端末 9 3 0 は、高品位な撮像データを取得することができる。

【 0 2 2 7 】

図 1 6 (D) は、ビデオカメラ 9 4 0 の一例であり、第 1 筐体 9 4 1、第 2 筐体 9 4 2、表示部 9 4 3、操作キー 9 4 4、レンズ 9 4 5、接続部 9 4 6、スピーカ 9 4 7、マイク 9 4 8 等を有する。操作キー 9 4 4 及びレンズ 9 4 5 は、第 1 筐体 9 4 1 に設けることができ、表示部 9 4 3 は、第 2 筐体 9 4 2 に設けることができる。

【 0 2 2 8 】

ビデオカメラ 9 4 0 による撮像データ取得のための要素に本発明の一態様の撮像装置、及びその動作方法を適用することができる。これにより、ビデオカメラ 9 4 0 は、高品位な撮像データを取得することができる。

【 0 2 2 9 】

図 1 6 (E) は、デジタルカメラ 9 5 0 の一例であり、筐体 9 5 1、シャッターボタン 9 5 2、発光部 9 5 3、レンズ 9 5 4 等を有する。デジタルカメラ 9 5 0 による撮像データ取得のための要素に本発明の一態様の撮像装置、及びその動作方法を適用することができる。これにより、デジタルカメラ 9 5 0 は、高品位な撮像データを取得することができる。

【 0 2 3 0 】

図 1 6 (F) は、監視カメラ 9 6 0 の一例であり、取付具 9 6 1、筐体 9 6 2、レンズ 9 6 3 等を有する。監視カメラ 9 6 0 は、取付具 9 6 1 により壁又は天井等に取り付けることができる。なお、監視カメラとは慣用的な名称であり、用途を限定するものではない。例えば監視カメラとしての機能を有する機器はカメラ、又はビデオカメラとも呼ばれる。

【 0 2 3 1 】

監視カメラ 9 6 0 による撮像データ取得のための要素に本発明の一態様の撮像装置、及びその動作方法を適用することができる。これにより、監視カメラ 9 6 0 は、高品位な撮像データを取得することができる。

【 0 2 3 2 】

本実施の形態は、他の実施の形態の記載と適宜組み合わせることができる。

【 符号の説明 】

【 0 2 3 3 】

1 0 : 画素、1 1 : 光電変換素子、1 2 : トランジスタ、1 3 : トランジスタ、1 4 : 容

10

20

30

40

50

量素子、15：トランジスタ、16：電流源、22：配線、23：配線、24：配線、25：配線、31：配線、33：配線、35：配線、36：配線、41：撮像部、42：ゲートドライバ回路、44：信号生成回路、45：CDS回路、46：データドライバ回路、47：A/D変換回路、48：電源回路、49：光センサ、50：検出回路、101：基板、103a：層、103b：層、103c：層、104a：層、104b：層、104c：層、104d：層、105：領域、107：導電層、109：絶縁層、111：バックゲート電極、113：チャンネル形成領域、115：導電層、117：導電層、119：導電層、121：導電層、123：絶縁層、125：絶縁層、127：導電層、131：層、132：層、133：層、180：絶縁層、181：遮光層、182：有機樹脂層、183：カラーフィルタ、183a：カラーフィルタ、183b：カラーフィルタ、183c：カラーフィルタ、184：マイクロレンズアレイ、185：光学変換層、186：絶縁層、201：ゲート電極、202：ゲート絶縁膜、203：ソース領域、204：ドレイン領域、205：ソース電極、206：ドレイン電極、207：金属酸化物層、207a：金属酸化物層、207b：金属酸化物層、207c：金属酸化物層、410：パッケージ基板、411：パッケージ基板、420：カバーガラス、421：レンズカバー、430：接着剤、435：レンズ、440：バンプ、441：ランド、442：スルーホール、450：イメージセンサチップ、451：イメージセンサチップ、460：電極パッド、461：電極パッド、470：ワイヤ、471：ワイヤ、490：ICチップ、910：携帯電話機、911：筐体、912：表示部、913：操作ボタン、914：外部接続ポート、915：スピーカ、916：差込口、917：カメラ、918：イヤホン差込口、920：携帯データ端末、921：筐体、922：表示部、923：スピーカ、924：カメラ、930：情報端末、931：筐体兼リストバンド、932：表示部、933：操作ボタン、934：外部接続ポート、935：カメラ、940：ビデオカメラ、941：筐体、942：筐体、943：表示部、944：操作キー、945：レンズ、946：接続部、947：スピーカ、948：マイク、950：デジタルカメラ、951：筐体、952：シャッターボタン、953：発光部、954：レンズ、960：監視カメラ、961：取付具、962：筐体、963：レンズ

10

20

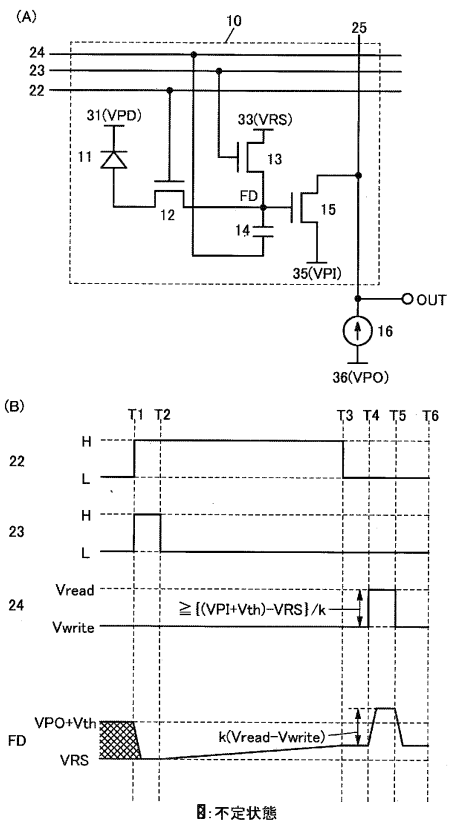
30

40

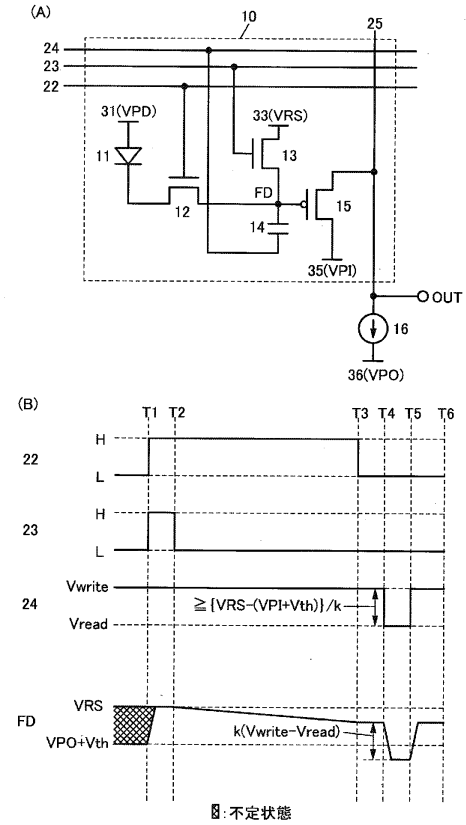
50

【図面】

【図 1】



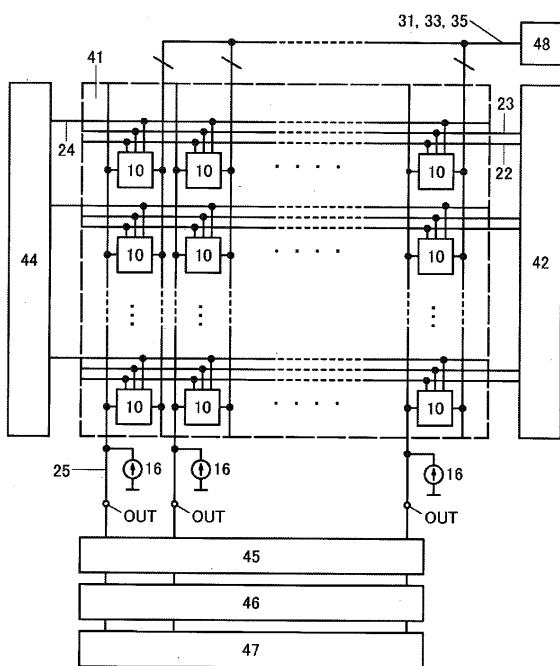
【図 2】



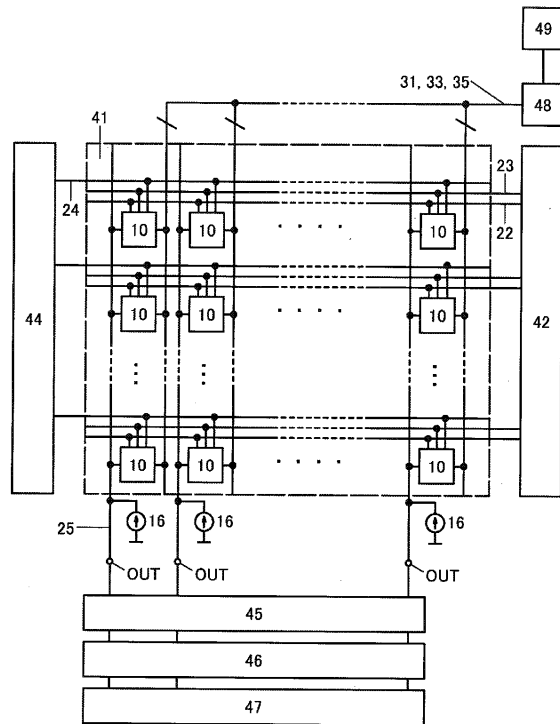
10

20

【図 3】



【図 4】

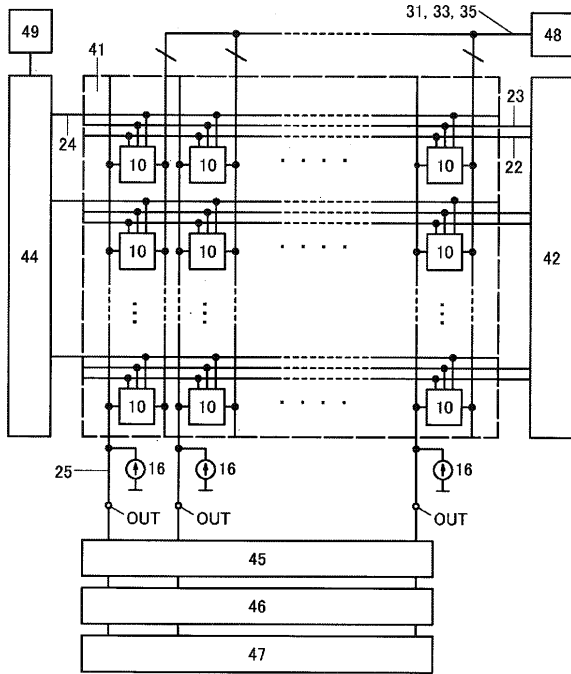


30

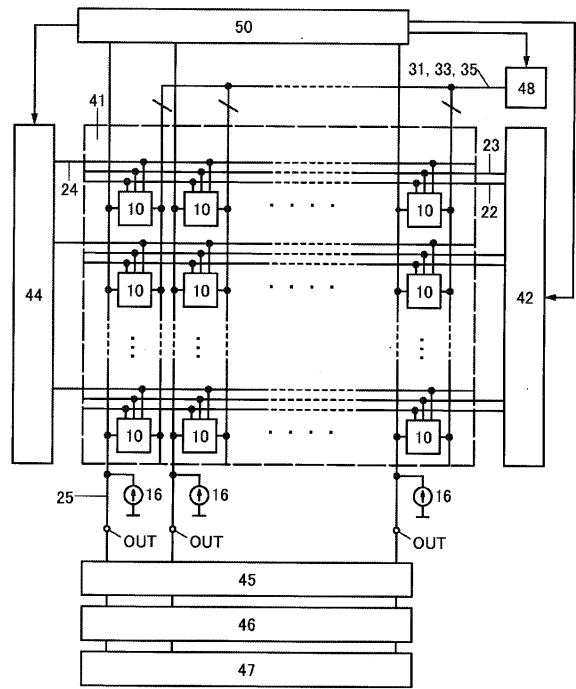
40

50

【図 5】



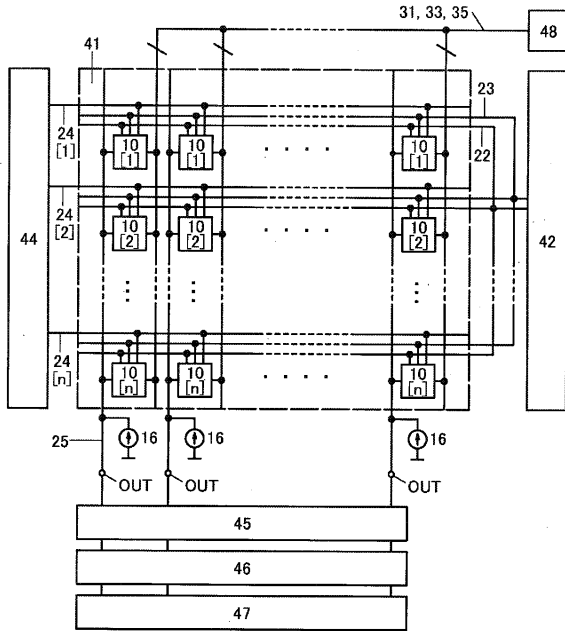
【図 6】



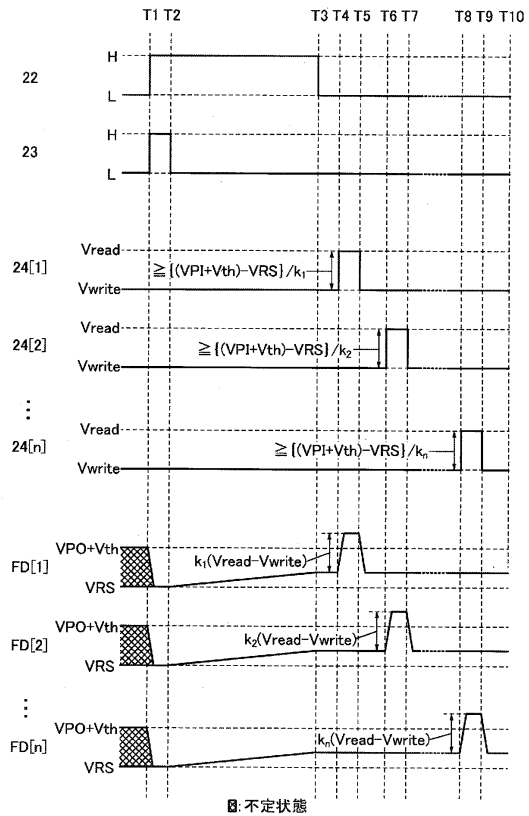
10

20

【図 7】



【図 8】

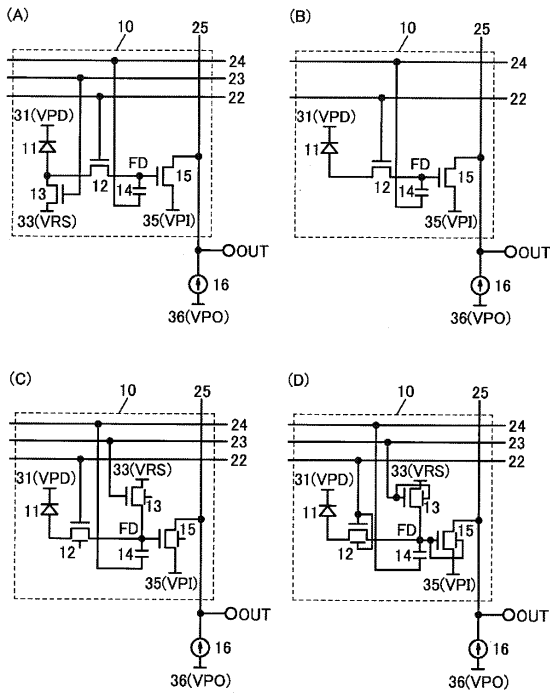


30

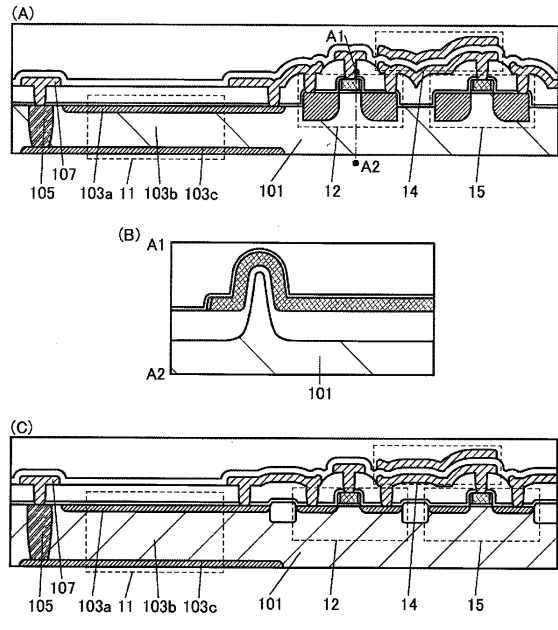
40

50

【 図 9 】



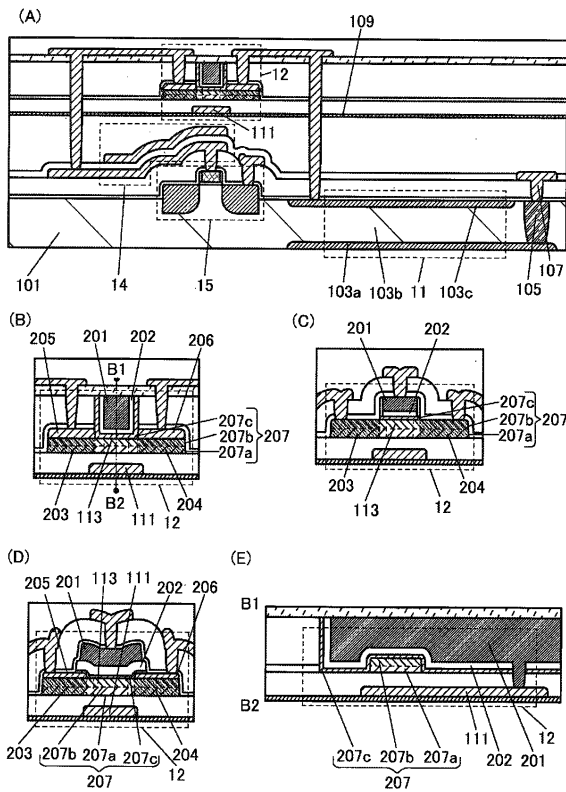
【 図 1 0 】



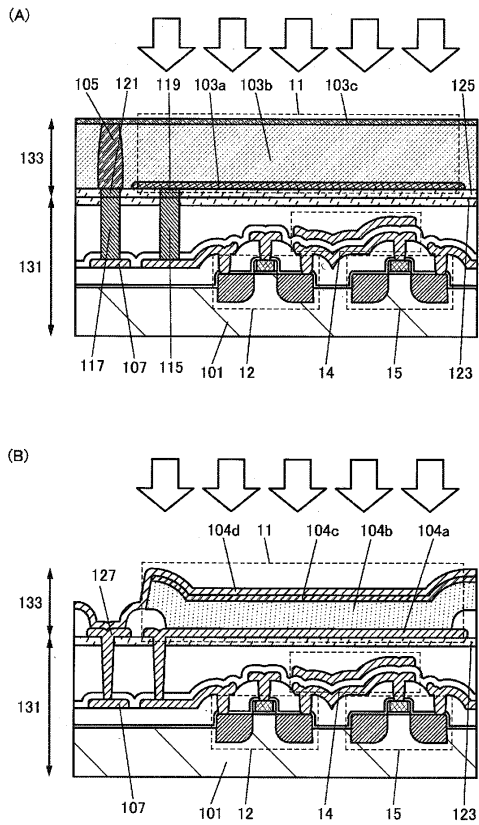
10

20

【 図 1 1 】



【 図 1 2 】

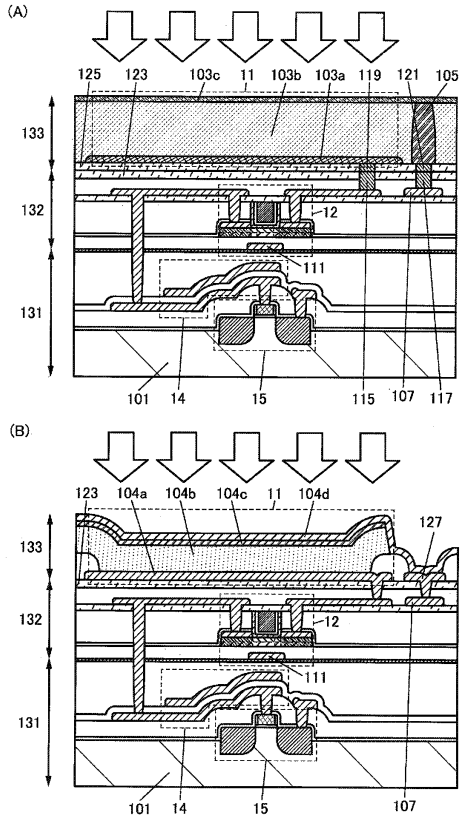


30

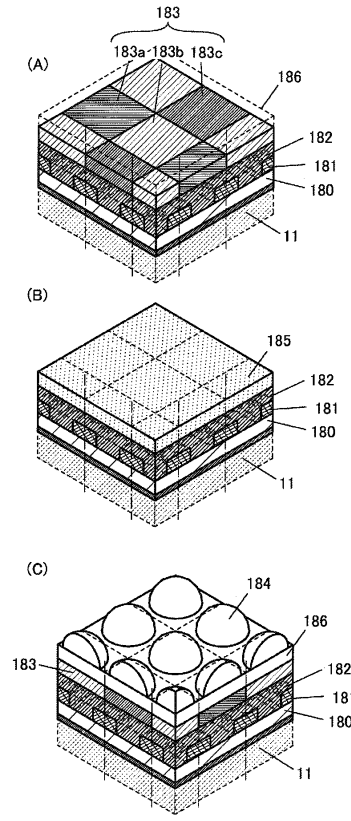
40

50

【 図 1 3 】



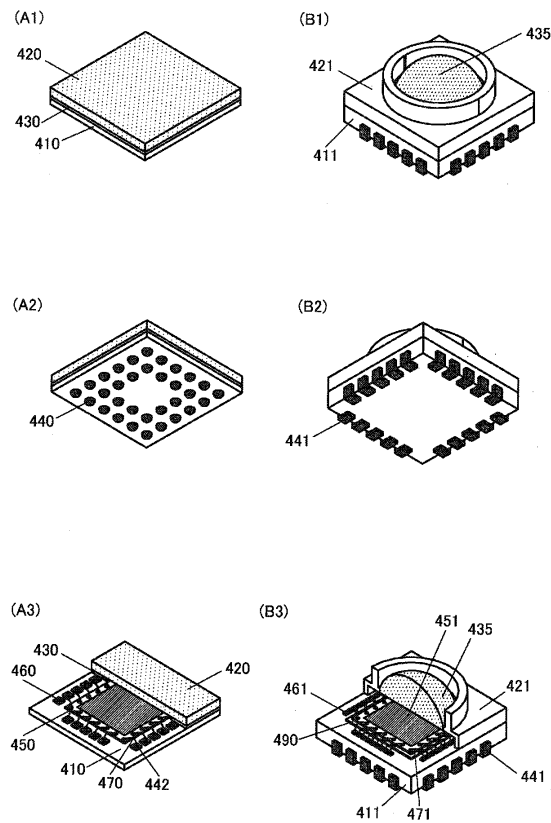
【 図 1 4 】



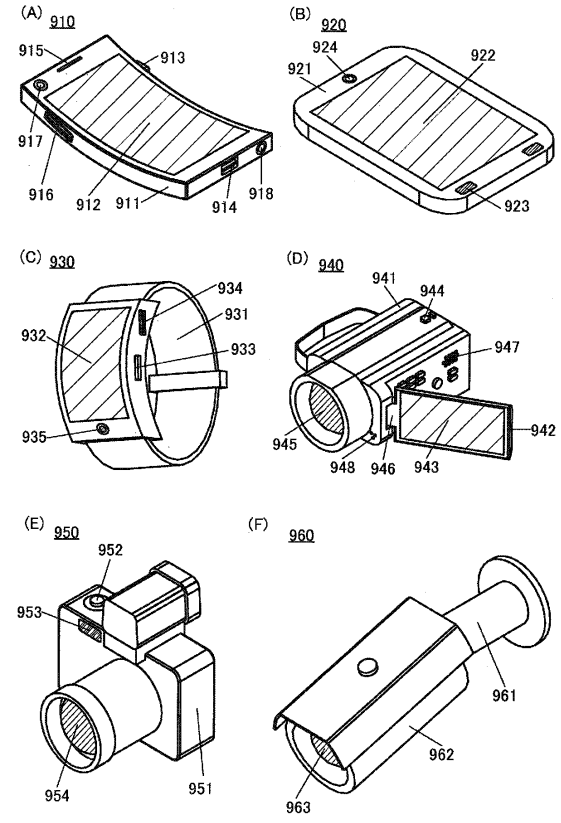
10

20

【 図 1 5 】



【 図 1 6 】



30

40

50

フロントページの続き

- (56)参考文献 特開 2017 - 022706 (JP, A)
特開 2011 - 119711 (JP, A)
国際公開第 2016 / 158439 (WO, A1)
- (58)調査した分野 (Int.Cl., DB名)
- H04N 25 / 00 - 25 / 79
H01L 27 / 146
H01L 29 / 786