

(43) 国際公開日
2006 年 3 月 2 日 (02.03.2006)

PCT

(10) 国際公開番号
WO 2006/022175 A1(51) 国際特許分類:
H01L 21/336 (2006.01) H01L 21/316 (2006.01)
H01L 29/78 (2006.01)

(21) 国際出願番号: PCT/JP2005/014995

(22) 国際出願日: 2005 年 8 月 17 日 (17.08.2005)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2004-242861 2004 年 8 月 23 日 (23.08.2004) JP

(71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 西藤 哲史

(SAITOH, Motofumi) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 寺井 真之 (TERAI, Masayuki) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 多田 あゆ香 (TADA, Ayuka) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 渡辺 啓仁 (WATANABE, Hirohito) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP).

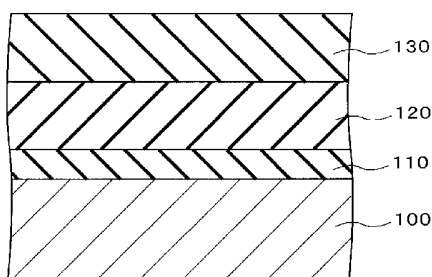
(74) 代理人: 藤巻 正憲 (FUJIMAKI, Masanori); 〒1000011 東京都千代田区内幸町二丁目 2 番 2 号 富国生命ビル 5 階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX,

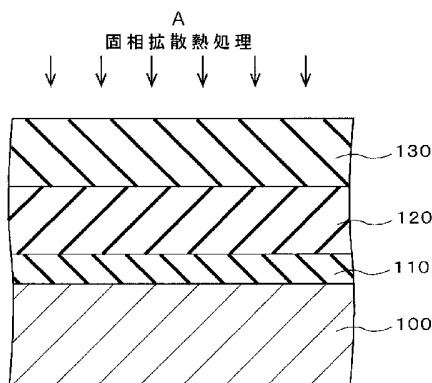
/ 続葉有 /

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING THE SAME

(54) 発明の名称: 半導体装置及びその製造方法



(a)



(b)

A- SOLID PHASE DIFFUSION HEAT TREATMENT

(57) Abstract: Thermal oxidation treatment is performed to a silicon substrate (100) to form a lower part silicon oxide film (110) having a thickness of 1.5nm on the surface, a high dielectric constant metal oxide film (120) which is composed of hafnia and has a thickness of 4.0nm is formed by CVD method, and an upper part silicon containing film (130) which is composed of silicon oxide and has a thickness of 1.5nm is formed on the metal oxide film. Then, heat treatment is performed, and the high dielectric constant metal oxide film (120), the lower part silicon oxide film (110) and the upper part silicon containing film (130) are mutually solid-phase diffused. By such heat treatment, silicon is entirely diffused in the high dielectric constant metal oxide film and the entire film is converted into silicate. Thus, a highly reliable solid phase diffusion silicate film having less defects is obtained.

(57) 要約: シリコン基板 (100) に熱酸化処理を施し、表面に厚さが 1.5nm の下部シリコン酸化膜 (110) を形成し、ハフニアからなる高誘電率金属酸化膜 (120) を、CVD 法により厚さが 4.0nm になるように成膜し、その上にシリコン酸化物からなり厚さが 1.5nm の上部シリコン含有膜 (130) を形成する。次に、熱処理を施し、高誘電率金属酸化膜 (120) と下部シリコン酸化膜 (110) 及び上部シリコン含有膜 (130) とを相互に固相拡散させる。この熱処理により、高誘電率金属酸化膜は全体にシリコンが拡散して膜全体がシリケート化し、欠陥が少なく信頼性が高い固相拡散シリケート膜になる。



MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR),

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

半導体装置及びその製造方法

技術分野

- [0001] 本発明は、MOSFET (Metal Oxide Semiconductor Field Effect Transistor: 金属酸化物半導体電界効果トランジスタ) を備えた半導体装置及びその製造方法に関する。

背景技術

- [0002] 半導体装置の高速動作及び低消費電力動作を実現するためには、その半導体装置に用いられるMOSFETのゲート絶縁膜を薄膜化する必要がある。これは、ゲート絶縁膜を薄膜化することによりゲート容量が増加し、同じ動作電圧でより高速にデバイスが動作するためである。
- [0003] 近時、シリコン酸化膜又はシリコン酸窒化膜を用いたゲート絶縁膜において、膜厚が2.0nm以下のものが実用化されはじめている。しかし、シリコン酸化膜又はシリコン酸窒化膜を用いて膜厚を1.5nm以下にすると、リーク電流が大きくなりすぎるため、低消費電力で動作させることができないという問題がある。シリコン酸化膜又はシリコン酸窒化膜からなる絶縁膜の厚さが2.0nm以下になると、リーク電流は「直接トンネル電流」と呼ばれる機構の電流として流れるようになり、膜厚を1.5nm以下にすると、この直接リーク電流が著しく増大する。特に、スタンバイ時におけるリーク電流による消費電力の増加は、携帯機器の普及の障害となりうるために、早期に解決する必要がある。
- [0004] この問題点を解決するために、ゲート絶縁膜の材料としてシリコン酸化膜及びシリコン酸窒化膜よりも誘電率が高い高誘電率金属酸化膜を使用することが検討されている。直接トンネル電流を低減するために最も有効な手段は、絶縁膜の実際の膜厚(以下、物理的膜厚という)を厚くすることである。ゲート絶縁膜に誘電率が高い材料を用いると、このゲート絶縁膜のゲート容量が増加するため、シリコン酸窒化膜を使用したゲート絶縁膜よりも厚いゲート絶縁膜で同等の高速動作をさせることができる。即ち、このゲート絶縁膜の物理的膜厚を、電氣的に等価なシリコン酸化膜の膜厚(以下、電

氣的膜厚という)よりも厚くすることができる。そして、ゲート絶縁膜を形成する材料の誘電率が高い程、ゲート容量を高い値に維持したまま、物理的膜厚を厚くすることができる。これにより、高誘電率金属酸化膜からなるゲート絶縁膜は、同じ性能を発揮するシリコン酸化膜又はシリコン酸窒化膜よりも、リーク電流を低く抑えることができる。

[0005] 高誘電率金属酸化膜の材料としては、ハフニア、ジルコニア、アルミナ、酸化タンタル、酸化チタン等が挙げられる。例えば、非特許文献1には、ゲート絶縁膜をハフニアにより形成することにより、電氣的膜厚を低減できると記載されている。また、キャパシタの試作段階では、上述の高誘電率金属酸化膜によりゲート絶縁膜を形成することにより、膜厚が1nmのシリコン酸化膜と同じ容量を保持したまま、リーク電流を 10^{-4} 倍程度に低減できることが報告されている。

[0006] しかしながら、純粋な金属酸化膜を直接シリコン基板上に形成すると、種々の問題が発生してデバイス特性が劣化する。以下、金属酸化膜をシリコン基板上に形成した場合の問題点を列挙する。

(A) 金属酸化物には界面準位が多く、トランジスタのON/OFFの切り替えに高い電位差が必要になるため、消費電力が増大する。

(B) 金属酸化膜中の膜中電荷及び界面準位がキャリアの散乱体となり、動作電流が低くなるため、動作速度が低下する。

(C) ポリシリコンからなるゲート電極又はソース・ドレイン領域に注入された不純物の活性化熱処理時に、金属酸化物が結晶化し、絶縁膜が破壊されやすい。このため、歩留まりが低く、デバイスの製造コストが増大する。

(D) 金属酸化膜には膜中欠陥及び膜中欠陥の前駆体(不動態化した膜中欠陥、界面準位、結晶粒界等)が多く、長期信頼性が低い。このため、製品として出荷することが難しい。

[0007] これらの問題点に対処するために、高誘電率金属酸化膜をゲート絶縁膜に適用する場合には、種々の改善策がとられている。以下に、その改善策を列挙する。

(1) 金属酸化膜とシリコン基板との界面、及び／又は金属酸化膜とポリシリコン電極との界面に、シリコン酸化膜又はシリコン酸窒化膜を設けて、界面特性を向上させる。

(2) 金属酸化膜にシリコンを添加してシリケート膜を形成し、更にシリケート膜中の金属濃度がシリコン基板側で低くなるように傾斜させて、金属酸化膜とシリコン基板との界面の特性を向上させる。

(3) 金属酸化膜の成膜後に熱処理を行うことにより、膜中の不純物を除去する。

(4) 金属酸化膜にシリコン又はアルミニウムを添加してシリケート化することにより、熱処理による結晶化を抑制する。

(5) 金属酸化膜又は金属シリケート膜に窒素を添加し、熱処理による結晶化をより一層抑制すると共に、ポリシリコン電極からの不純物拡散を抑制する。

[0008] 上述の(1)の方法については、例えば特許文献1に開示されている。特許文献1には、シリコン基板と金属酸化膜との界面特性を向上させることを目的として、シリコン基板上にシリコン酸化膜よりも誘電率が高い金属酸化膜としてアルミナ膜を形成し、このアルミナ膜上にシリコン酸化膜を形成し、その後、温度が1000℃、時間が5秒間の熱処理を施して、シリコン基板とアルミナ膜との間にシリコン酸化膜を形成する技術が開示されている。

[0009] また、上述の(2)の方法については、例えば特許文献2に開示されている。特許文献2には、シリコン基板と金属酸化膜との界面特性を向上させることを目的として、シリコン基板上にシリコン酸化膜又はシリコン酸窒化膜を形成し、その上に金属シリケート膜を形成し、その上に導電体からなるゲート電極を形成し、その後、熱処理を行うことにより、金属シリケート膜中の金属濃度分布を、ゲート電極側で高くなりシリコン基板側で低くなるように傾斜させる技術が開示されている。金属シリケート膜としては、例えばジルコニウムターゲット及びシリコン酸化物ターゲットを使用し、アルゴン及び酸素の混合ガスプラズマを使用したスパッタリングにより、ジルコニウムシリケート膜を形成している。

[0010] 上述の(1)乃至(5)の方法により、2.0nm以下の極めて薄い電氣的膜厚を維持しつつ、結晶化を抑制したり、界面特性を向上させたりすることができる。

[0011] 非特許文献1: H. Harris, et. al., "HfO₂ gate dielectric with 0.5nm equivalent oxide thickness", Applied Physics Letters, 2002 American Institute of Physics, 5 August 2002, Vol. 81, No.6, p.1065-1067

特許文献1:特開2003-069011号公報(図14、図15)

特許文献2:特開2003-158262号公報(図1)

発明の開示

発明が解決しようとする課題

- [0012] しかしながら、上述の従来の技術には、以下に示すような問題点がある。金属酸化膜中の欠陥は、上述の(1)乃至(5)の方法によっても十分に低減することができない。このため、金属酸化膜のヒステリシスは、シリコン酸窒化膜のヒステリシスに比べて10倍以上大きくなる。また、絶縁膜としての信頼性も劣る。このように、膜中欠陥の存在が、高誘電率金属酸化膜からなるゲート絶縁膜の実用化を阻害している。
- [0013] 本発明はかかる問題点に鑑みてなされたものであって、電界効果型トランジスタのゲート絶縁膜として膜中欠陥が少ない金属酸化膜を使用した半導体装置及びその製造方法を提供することを目的とする。

課題を解決するための手段

- [0014] 本発明に係る半導体装置は、シリコン基板と、このシリコン基板の表面に形成された電界効果型トランジスタと、を有し、前記電界効果型トランジスタが前記シリコン基板上に形成されたゲート絶縁膜を有し、前記ゲート絶縁膜が、シリコン酸化物よりも誘電率が高い金属酸化物を含有しその全体にシリコンが拡散しておりその上面におけるシリコン濃度がその膜厚中央部におけるシリコン濃度よりも高く膜厚が4.0nm以下である固相拡散シリケート膜を有することを特徴とする。
- [0015] 本発明においては、ゲート絶縁膜が、シリコン酸化物よりも誘電率が高い金属酸化物からなる固相拡散シリケート膜を有するため、同じ電氣的膜厚のシリコン酸化膜よりも物理的膜厚を厚くすることができる。このため、リーク電流が低減する。また、金属酸化物の全体にシリコンが拡散しているため、膜中欠陥が少ない。このため、ゲート絶縁膜のヒステリシスが小さく、信頼性が高い。
- [0016] 本発明に係る半導体装置の製造方法は、電界効果トランジスタのゲート絶縁膜を形成する工程を有し、このゲート絶縁膜を形成する工程は、シリコン基板上にシリコン酸化物よりも誘電率が高い金属酸化物からなり膜厚が2.0nm以下である高誘電率金属酸化膜を形成する工程と、この高誘電率金属酸化膜上にシリコンを含有し膜厚

が1.0nm以上であるシリコン含有膜を形成する工程と、前記高誘電率金属酸化膜及び前記シリコン含有膜からなる積層膜に対して加熱処理を行い前記高誘電率金属酸化膜と前記シリコン含有膜とを相互に固相拡散させて前記高誘電率金属酸化膜の全体にシリコンを拡散させる工程と、を有することを特徴とする。

[0017] 本発明においては、ゲート絶縁膜を、シリコン酸化物よりも誘電率が高い金属酸化物により形成しているため、同じ電気的膜厚のシリコン酸化膜よりも物理的膜厚を厚くすることができ、リーク電流を低減することができる。また、膜厚が2.0nm以下である高誘電率金属酸化膜を形成し、膜厚が1.0nm以上であるシリコン含有膜を形成し、その後加熱処理を行って固相拡散させているため、高誘電率金属酸化膜の全体にシリコンを拡散させることができる。このため、高誘電率金属酸化膜の膜中欠陥を低減することができ、ゲート絶縁膜のヒステリシスを低減し、信頼性を向上させることができる。更に、高誘電率金属酸化膜の下地の状態に制約されずに、高誘電率金属酸化膜にシリコンを拡散させることができるため、製造工程の自由度が高い。

[0018] 本発明に係る他の半導体装置の製造方法は、電界効果トランジスタのゲート絶縁膜を形成する工程を有し、このゲート絶縁膜を形成する工程は、シリコン基板上にシリコン酸化物又はシリコン酸窒化物からなる下地膜を形成する工程と、この下地膜上にシリコン酸化物よりも誘電率が高い金属酸化物からなる高誘電率金属酸化膜を形成する工程と、この高誘電率金属酸化膜上にシリコンを含有し膜厚が1.0nm以上であるシリコン含有膜を形成する工程と、前記下地膜、前記高誘電率金属酸化膜及び前記シリコン含有膜からなる積層膜に対して加熱処理を行い前記下地膜と前記高誘電率金属酸化膜とを相互に固相拡散させると共に前記高誘電率金属酸化膜と前記シリコン含有膜とを相互に固相拡散させて前記高誘電率金属酸化膜の全体にシリコンを拡散させる工程と、を有し、前記下地膜の膜厚をT1(nm)とし、前記高誘電率金属酸化膜の膜厚をT2(nm)とするとき、前記T1が1.5nm以上であるとき前記T2を4.0nm以下とし、前記T1が0.5乃至1.5nmであるとき前記T2を $\{(T1 - 0.5) \times 2 + 2\}$ (nm)以下とし、前記T1が0.5nm以下であるとき前記T2を2.0nm以下とすることを特徴とする。

[0019] 本発明においては、ゲート絶縁膜を、シリコン酸化物よりも誘電率が高い金属酸化

物により形成しているため、同じ電氣的膜厚のシリコン酸化膜よりも物理的膜厚を厚くすることができ、リーク電流を低減することができる。また、高誘電率金属酸化膜の下層にシリコン酸化物又はシリコン酸窒化物からなる下地膜を形成し、高誘電率金属酸化膜の上層にシリコン含有膜を形成し、その後加熱処理を行って固相拡散させているため、高誘電率金属酸化膜に下面側及び上面側の双方からシリコンを拡散させることができる。これにより、高誘電率金属酸化膜の膜厚を厚くしても、高誘電率金属酸化膜の全体にシリコンを拡散させることができる。このため、ゲート絶縁膜のヒステリシスを低減し、信頼性を向上させると共に、リーク電流をより一層低減することができる。

[0020] また、前記シリコンを拡散させる工程の後に、前記シリコン含有膜の少なくとも一部を除去する工程を有していてもよい。これにより、ゲート絶縁膜の電氣的膜厚をより一層低減することができ、より一層の高速動作が可能になる。このとき、残留する前記シリコン含有膜の膜厚を1.0nm以下とすることが好ましい。

[0021] 更に、前記高誘電率金属酸化膜が、ハフニウム、ジルコニウム、チタン、タンタル、アルミニウム、イットリウム及びランタノイド金属からなる群から選択された1種又は2種以上の金属を含有していてもよい。また、前記高誘電率金属酸化膜がシリコンを含有していてもよく、この場合、前記高誘電率金属酸化膜におけるシリコンの含有量が16原子%以下であることが好ましい。

[0022] 更にまた、前記シリコンを拡散させる工程において、前記加熱処理の温度を700乃至1050℃とすることが好ましい。

発明の効果

[0023] 本発明によれば、高誘電率金属酸化膜を形成した後、シリコン含有膜を形成し、その後加熱処理を行って固相拡散させているため、高誘電率金属酸化膜の全体にシリコンを拡散させることができ、これにより、高誘電率金属酸化膜の膜中欠陥を低減することができる。この結果、電界効果型トランジスタのゲート絶縁膜のヒステリシスを低減し、信頼性を向上させることができる。

図面の簡単な説明

[0024] [図1]本発明の第1の実施形態に係る半導体装置を示す断面図である。

[図2]第1の実施形態の第1の変形例に係る半導体装置を示す断面図である。

[図3](a)乃至(c)は、本発明の第2の実施形態に係る半導体装置の製造方法をその工程順に示す断面図である。

[図4](a)及び(b)は、本第2の実施形態に係る半導体装置の製造方法をその工程順に示す断面図であり、図3(c)の次の工程を示す。

[図5]横軸にハフニウムシリケート膜の膜厚をとり、縦軸にヒステリシスをとって、ハフニウムシリケート膜の膜厚に対するヒステリシスの変化を示すグラフ図である。

[図6]横軸に下地シリコン酸化膜の膜厚をとり、縦軸にヒステリシスをとって、下地シリコン酸化膜の膜厚を変化させた場合のヒステリシスの変化を示すグラフ図である。

[図7]横軸にハフニウムシリケート膜の膜厚をとり、縦軸にヒステリシスをとって、ハフニウムシリケート膜上に上部シリコン含有膜を設けた実施例及び上部シリコン含有膜を設けない比較例の特性を示すグラフ図である。

[図8]横軸にハフニウムシリケート膜の膜厚をとり、縦軸にヒステリシスをとって、ハフニウムシリケート膜上に上部シリコン含有膜を設けた実施例及び上部シリコン含有膜を設けない比較例の特性を示すグラフ図である。

[図9]横軸に下地シリコン酸化膜の膜厚をとり、縦軸にハフニウムシリケート膜の膜厚をとって、実施例及び比較例について、下地シリコン酸化膜及びハフニウムシリケート膜の膜厚と、ヒステリシスが10mV以上となるか10mV未満となるかの境界との関係を示すグラフ図である。

符号の説明

- [0025] 100;シリコン基板
110;下地シリコン酸化膜
111;シリコン酸化膜
112;金属含有シリコン酸化膜
120;高誘電率金属酸化膜
121;固相拡散シリケート膜
130;上部シリコン含有膜
131;シリコン含有膜
132;金属含有シリコン含有膜

200、201;ゲート絶縁膜

発明を実施するための最良の形態

- [0026] 以下、本発明の実施形態について添付の図面を参照して具体的に説明する。先ず、本発明の第1の実施形態について説明する。図1は本実施形態に係る半導体装置を示す断面図である。本実施形態に係る半導体装置においては、シリコン基板100が設けられており、シリコン基板100の表面にMOSFETが設けられている。そして、このMOSFETにおいては、シリコン基板100上にゲート絶縁膜200が設けられており、このゲート絶縁膜200上にはゲート電極(図示せず)が設けられている。また、シリコン基板100の表面におけるゲート電極の直下域はチャネル領域(図示せず)となっており、このチャネル領域を挟むようにソース・ドレイン領域(図示せず)が形成されている。
- [0027] ゲート絶縁膜200においては、下面側、即ち、シリコン基板100に接する側から上方に向かって、シリコン酸化膜111、金属含有シリコン酸化膜112、及び固相拡散シリケート膜121がこの順に積層されている。金属含有シリコン酸化膜112は、シリコン酸化膜にハフニウム(Hf)が固相拡散により混入したものであり、シリコン酸化膜111及び金属含有シリコン酸化膜112の合計膜厚は例えば1.5nmである。また、固相拡散シリケート膜121は、ハフニア(HfO_2)にシリコン原子が固相拡散してシリケート化したものであり、その膜厚は例えば4.0nmである。従って、ゲート絶縁膜200の膜厚は例えば5.5nmである。
- [0028] 上述の如く構成された本実施形態に係る半導体装置においては、ゲート絶縁膜200の膜厚が5.5nmであり、直接トンネル電流によるリークが問題となる1.5nm程度よりも厚いため、リーク電流を大幅に抑制することができる。また、金属含有シリコン酸化膜112は、ハフニウムを含有しているため、シリコン酸化膜と比較して誘電率が高い。また、ハフニウム原子は固相拡散により浸入しているため、金属含有シリコン酸化膜112におけるハフニウム原子の組成比は低く、膜中欠陥はほとんど発生しない。更に、固相拡散シリケート膜121は、シリコン酸化膜と比較して誘電率が高い。従って、ゲート絶縁膜200は、シリコン酸化物からなるゲート絶縁膜と比較して、誘電率が高い。また、固相拡散シリケート膜121には、シリコン(Si)原子が固相拡散しているため

、このシリコン原子により膜中欠陥の大部分が消滅しており、ハフニアのみから形成されたゲート絶縁膜と比較して、膜中欠陥が少ない。

[0029] これにより、ゲート絶縁膜200は、従来のシリコン酸化膜からなるゲート絶縁膜と比較して、膜中欠陥を増やすことなく、電氣的膜厚を同等に維持したまま、物理的膜厚を厚くすることができる。この結果、大きなゲート容量を保持しつつ、リーク電流を低減することができる。例えば、電氣的膜厚が等しいシリコン酸化膜と比較して、リーク電流を 10^{-4} 倍程度に低減することができる。

[0030] 次に、本第1の実施形態の第1の変形例について説明する。図2は、本変形例に係る半導体装置を示す断面図である。図2に示すように、本変形例においては、MOSFETにゲート絶縁膜201が設けられている。ゲート絶縁膜201は、前述の第1の実施形態におけるゲート絶縁膜200に加えて、固相拡散シリケート膜121上に形成された金属含有シリコン含有膜132が設けられており、その上にシリコン含有膜131が設けられている。本変形例における上記以外の構成は、前述の第1の実施形態と同様である。

[0031] 本変形例においては、前述の第1の実施形態と比較して、ゲート絶縁膜201の物理的膜厚をより厚くして、リーク電流をより低減することができる。また、後述の第2の実施形態において説明するように、本変形例に係る半導体装置は、前述の第1の実施形態に係る半導体装置と比較して、その製造工程において、シリコン含有膜131及び金属含有シリコン含有膜132を除去する工程を省略することができる。但し、本変形例においては、第1の実施形態と比較して、ゲート絶縁膜の電氣的膜厚が厚くなってしまうため、MOSFETの性能は低いものになる。本変形例における上記以外の効果は、前述の第1の実施形態と同様である。

[0032] 次に、本第1の実施形態の第2の変形例について説明する。本変形例においては、シリコン酸化膜111及び金属含有シリコン酸化膜112が設けられておらず、シリコン基板100(図1参照)上に直接、固相拡散シリケート膜121が設けられている。本変形例における上記以外の構成は前述の第1の実施形態と同様である。本変形例によれば、前述の第1の実施形態と比較して、ゲート絶縁膜をより一層薄膜化することができる。本変形例における上記以外の効果は、前述の第1の実施形態と同様である。な

お、本第2の変形例においても、前述の第1の変形例と同様に、固相拡散シリケート膜121上に、金属含有シリコン含有膜132及びシリコン含有膜131が設けられていてもよい。

[0033] なお、第1の実施形態並びにその第1及び第2の変形例において、シリコン酸化膜111及び金属含有シリコン酸化膜112は、夫々シリコン酸窒化膜及び金属含有シリコン酸窒化膜であってもよい。また、固相拡散シリケート膜121は、ハフニアをシリケート化したものに限らず、ハフニア(Hf)の酸窒化膜又は窒化膜をシリケート化したものであってもよい。固相拡散シリケート膜121は、ハフニウム(Hf)、ジルコニウム(Zr)、チタン(Ti)、タンタル(Ta)、アルミニウム(Al)、イットリウム(Y)及びランタノイドからなる群から選択された1種又は2種以上の金属と、酸素(O)及び窒素(N)からなる群から選択された1種又は2種の元素を含んでいてもよく、例えば、ジルコニア(ZrO_2)、酸化チタン(Ti_2O_5 、 Ti_2O_3)、酸化タンタル(TaO_2)、アルミナ(Al_2O_3)、イットリア(Y_2O_3)又はランタノイド(Ln)の酸化物からなる膜をシリケート化したものであってもよい。

[0034] 次に、本発明の第2の実施形態について説明する。図3(a)乃至(c)並びに図4(a)及び(b)は、本実施形態に係る半導体装置の製造方法をその工程順に示す断面図である。本第2の実施形態は、前述の第1の実施形態及びその変形例に係る半導体装置の製造方法の実施形態である。

[0035] 先ず、図3(a)に示すように、シリコン基板100を用意し、これを洗浄する。次に、図3(b)に示すように、シリコン基板100に熱酸化処理を施すことにより、シリコン基板100の表面に例えば厚さが1.5nmの下部シリコン酸化膜110を形成する。下部シリコン酸化膜110は、例えば二酸化シリコン(SiO_2)により形成されている。次に、図3(c)に示すように、シリコン酸化物よりも誘電率が高い金属酸化物、例えばハフニアからなる高誘電率金属酸化膜120を、例えばCVD法(Chemical Vapor Deposition法:化学気相成長法)により厚さが4.0nmになるように成膜する。

[0036] このとき、下部シリコン酸化膜110の膜厚をT1(nm)とし、高誘電率金属酸化膜120の膜厚をT2(nm)とすると、膜厚T1が1.5nm以上であるとき膜厚T2を4.0nm以下とし、膜厚T1が0.5乃至1.5nmであるとき膜厚T2を $\{(T1 - 0.5) \times 2 + 2\}$ (nm)以下とし、膜厚T1が0.5nm以下であるとき膜厚T2を2.0nm以下とする。本実

施形態においては、下部シリコン酸化膜110の膜厚T1が1.5nmであるため、高誘電率金属酸化膜120の膜厚T2は4.0nm以下とし、例えば、4.0nmとする。

[0037] 次に、図4(a)に示すように、高誘電率金属酸化膜120上に、例えばシリコン酸化物からなり厚さが1.0nm以上、例えば1.5nmの上部シリコン含有膜130を形成する。次に、図4(b)に示すように、熱処理を施し、下部シリコン酸化膜110と高誘電率金属酸化膜120とを相互に固相拡散させると共に、上部シリコン含有膜130と高誘電率金属酸化膜120とを相互に固相拡散させる。このときの熱処理温度は例えば700乃至1050℃とし、熱処理雰囲気は、高誘電率金属酸化膜の酸素欠損を補うために酸化雰囲気とする。この熱処理によって、高誘電率金属酸化膜120中に、下部シリコン酸化膜110及び上部シリコン含有膜130の双方から、即ち、下面側及び上面側の双方からシリコン原子が固相拡散して浸入する。また、下部シリコン酸化膜110中には、上面側の高誘電率金属酸化膜120からハフニウム原子が固相拡散して侵入する。更に、上部シリコン含有膜130中には、下面側の高誘電率金属酸化膜120からハフニウム原子が固相拡散して侵入する。

[0038] この結果、図2に示すように、高誘電率金属酸化膜120は全体にシリコンが拡散して膜全体がシリケート化する。このとき、高誘電率金属酸化膜120中に拡散したシリコン原子が膜中欠陥を消滅させる。これにより、高誘電率金属酸化膜120が、欠陥が少なく信頼性が高い固相拡散シリケート膜121に改質される。一方、下地シリコン酸化膜110は、ハフニウムが拡散して高誘電率化した金属含有シリコン酸化膜112と、ハフニウムが含有していないシリコン酸化膜111とに分かれる。即ち、下地シリコン酸化膜110のうち、ハフニウムが到達した上部は金属含有シリコン酸化膜112となり、ハフニウムが到達していない下部はシリコン酸化膜のまま残り、下地シリコン酸化膜110よりも薄いシリコン酸化膜111となる。また、上部シリコン含有膜130は、ハフニウムが拡散して高誘電率化した金属含有シリコン含有膜132と、ハフニウムが含有していないシリコン含有膜131とに分かれる。即ち、上部シリコン含有膜130のうち、ハフニウムが到達した下部は金属含有シリコン含有膜132となり、ハフニウムが到達していない上部はシリコン含有膜のまま残り、上部シリコン含有膜130よりも薄いシリコン含有膜131となる。

[0039] 次に、図1に示すように、シリコン含有膜131及び金属含有シリコン含有膜132を希弗酸エッチングにより除去する。これにより、図1に示すようなゲート絶縁膜200が形成される。その後、このゲート絶縁膜200上にゲート電極(図示せず)を形成する。そして、このゲート電極をマスクとしてシリコン基板100の表面に不純物を注入し、シリコン基板100の表面におけるゲート電極の直下域を挟む領域にソース・ドレイン領域(図示せず)を形成する。このとき、ゲート電極の直下域はチャネル領域となる。これにより、MOSFETが作製される。

[0040] 以下、本発明の各構成要件における数値限定理由について説明する。

[0041] シリコン含有膜の膜厚:1.0nm以上

シリコン含有膜の膜厚が1.0nm未満であると、高誘電率金属酸化膜に対して拡散させるシリコンの供給量が不足し、高誘電率金属酸化膜における上面側の厚さが2.0nmの部分について、十分に欠陥を低減することができなくなる。なお、シリコン含有膜の膜厚を1.0nmを超えて厚くしても、高誘電率金属酸化膜における欠陥を低減できる部分の厚さは変わらない。このため、シリコン含有膜の膜厚を1.0nm以上の任意の値とすれば、常に最大の欠陥低減効果を得ることができる。従って、シリコン含有膜の膜厚は1.0nm以上とする。

[0042] 下地膜の膜厚をT1(nm)とし、高誘電率金属酸化膜の膜厚をT2(nm)とすると、前記T1が1.5nm以上であるときの前記T2の値:4.0nm以下

高誘電率金属酸化膜の膜厚T2が4.0nmを超えると、下地膜の膜厚T1を1.5nm以上としても、高誘電率金属酸化膜全体にシリコンを拡散させることができなくなる。このため、高誘電率金属酸化膜に欠陥が低減されない未改質部分が残ってしまい、ヒステリシスが増大すると共に、信頼性が低下する。従って、下地膜の膜厚T1が1.5nm以上であるときの高誘電率金属酸化膜の膜厚T2は、4.0nm以下とする。

[0043] 下地膜の膜厚T1が0.5乃至1.5nmであるときの高誘電率金属酸化膜の膜厚T2: $\{(T1-0.5) \times 2 + 2\}$ (nm)以下

下地膜の膜厚T1が0.5乃至1.5nmであるときに、高誘電率金属酸化膜の膜厚T2を $\{(T1-0.5) \times 2 + 2\}$ (nm)を超えて厚くすると、高誘電率金属酸化膜全体にシリコンを拡散させることができなくなる。このため、高誘電率金属酸化膜に欠陥が低減

されない未改質部分が残ってしまい、ヒステリシスが増大すると共に、信頼性が低下する。従って、下地膜の膜厚 T_1 が0.5乃至1.5nmであるときの高誘電率金属酸化膜の膜厚 T_2 は、 $\{(T_1 - 0.5) \times 2 + 2\}$ (nm) 以下とする。

[0044] 下地膜の膜厚 T_1 が0.5nm以下であるときの高誘電率金属酸化膜の膜厚 T_2 :2.0nm以下

下地膜の膜厚 T_1 が0.5nm以下であるときに、高誘電率金属酸化膜の膜厚 T_2 を2.0nmを超えて厚くすると、高誘電率金属酸化膜全体にシリコンを拡散させることができなくなる。このため、高誘電率金属酸化膜に欠陥が低減されない未改質部分が残ってしまい、ヒステリシスが増大すると共に、信頼性が低下する。従って、下地膜の膜厚 T_1 が0.5nm以下であるときの高誘電率金属酸化膜の膜厚 T_2 は、2.0nm以下とする。

[0045] 固相拡散シリケート膜の膜厚:4.0nm以下

上述の如く、高誘電率金属酸化膜の膜厚 T_2 は、下地膜の厚さ T_1 が1.5nm以上であっても、4.0nmを超えて厚くすることはできない。固相拡散シリケート膜は高誘電率金属酸化膜にシリコンが拡散してシリケート化することによって形成されるものであるため、その膜厚は高誘電率金属酸化膜の膜厚と等しい。従って、固相拡散シリケート膜の膜厚も4.0nm以下となる。

[0046] 本実施形態においては、図4(b)に示す熱処理工程において、高誘電率金属酸化膜120にシリコンを固相拡散させているため、欠陥が少なく、信頼性が高い固相拡散シリケート膜121が形成される。また、高誘電率金属酸化膜120の上面及び下面の両側からシリコンを拡散させているため、固相拡散シリケート膜121を十分に厚く形成することができる。これにより、リーク電流を効果的に抑制することができる。

[0047] 課題の項で説明したように、高誘電率金属酸化膜によるゲート絶縁膜を実用化するためには、膜中欠陥の低減が重要な課題である。本発明者等は、この課題を解決すべく鋭意実験研究を行った結果、固相拡散法による高誘電率金属酸化膜の改質が、膜中欠陥を低減する極めて効果的な方法であることを発見した。固相拡散法とは、シリコン酸化膜又はシリコン酸窒化膜(例えばシリコン酸化膜)と、非晶質の高誘電率金属酸化膜又は金属シリケート膜(例えば高誘電率金属酸化膜)とを相互に接するよ

うに順次成膜して積層膜を形成し、この積層膜を熱処理することにより、シリコン酸化膜と高誘電率金属酸化膜とを互いに拡散させて、欠陥が少ない良質な固相拡散シリケート膜を得る方法である。前述の積層膜に対して熱処理を行うと、シリコン酸化膜中のシリコン原子が高誘電率金属酸化膜中に固相拡散し、高誘電率金属酸化膜中の金属原子がシリコン酸化膜中に固相拡散する。この結果、シリコン酸化膜は金属添加シリコン酸化膜になり、高誘電率金属酸化膜は固相拡散シリケート膜になる。

[0048] 金属添加シリコン酸化膜は、金属原子が存在することにより誘電率が向上する。またシリコン酸化膜を母体とする膜に金属原子が拡散して侵入するため、金属原子の組成比はそれほど高くなり、膜中欠陥もほとんど発生しない。一方、固相拡散シリケート膜は高誘電率金属酸化膜中にシリコン原子が拡散することによって形成される。このとき、シリコン原子が拡散することにより、固相拡散シリケート膜における膜中欠陥が消滅する。また一般に、金属酸化物は金属原子と酸素原子とがイオン性の強い結合を形成するのに対し、シリコン原子は酸素原子と共有性結合を形成する。そのため、加熱処理を行った際の原子の再配列が起こりにくくなり、熱処理工程における結晶化及び相分離が抑制される。この結果、固相拡散シリケート膜によりゲート絶縁膜を形成すれば、ヒステリシスが少なく、絶縁信頼性が高いゲート絶縁膜を得ることができる。

[0049] なお、このような膜中欠陥が少ない固相拡散シリケート膜は、単に高誘電率金属とシリコンとが特定の組成比となるように成膜すれば形成できるものではない。以下、この点について詳細に説明する。例えば、高誘電率金属酸化物を形成する金属として、ハフニウムを取り上げる。ハフニウムシリケート膜においては、シリコン組成比を高めることによって膜中欠陥に起因するヒステリシスを低減することができる。しかし、通常の成膜方法では、ハフニウムシリケート膜中のシリコン濃度を70原子%まで高くしても、まだ10mV以上のヒステリシスが発生し、ゲート絶縁膜としての性能は低いものになる。これに対して、下地シリコン酸化膜と高誘電率金属酸化膜とを熱処理によって反応させてハフニウムシリケート膜を形成した場合は、ハフニウムシリケート膜中のシリコン濃度が40原子%という低濃度であっても、ヒステリシスを5mV程度まで低減できる。このように、膜中欠陥が少ない高品質の固相拡散シリケート膜は、高誘電率金属酸

化膜全体に渡ってシリコン原子を拡散させることによってのみ作製できる。

[0050] しかしながら、単に下地シリコン酸化膜と高誘電率金属酸化膜とを反応させる固相拡散方法では以下のような問題点がある。第1の問題点は、固相拡散により反応を起こす金属酸化膜の膜厚は、最大でも2.0nm程度に限られるという点である。従って、固相拡散シリケート膜の膜厚は2.0nm程度までしか厚くすることができず、この膜によりゲート絶縁膜を形成しても、リーク電流を大幅に低減することが難しく、せいぜい従来のシリコン酸化膜を使用したゲート絶縁膜の 10^{-2} 倍程度の低減にとどまる。リーク電流を大幅に減らすために、厚い高誘電率金属酸化膜をシリコン酸化膜上に形成すると、高誘電率金属酸化膜の上面にシリコン酸化膜と未反応な部分が残る。この未反応な部分には欠陥が多いため、電子等のトラップを引き起こしやすく、トランジスタの信頼性低下を引き起こす。

[0051] 図5は、横軸にハフニウムシリケート膜(HfSiO膜)の膜厚をとり、縦軸にヒステリシスをとって、ハフニウムシリケート膜の膜厚に対するヒステリシスの変化を示すグラフ図である。なお、図5は、下地シリコン酸化膜の膜厚が1.5nmであり、ハフニウムシリケート膜のハフニウム濃度が40原子%である場合を示している。図5に示すように、ハフニウムシリケート膜の膜厚が1.5nm以下ではヒステリシスは5mV以下であるのに対し、膜厚が2.0nmになるとヒステリシスが約10mVとなり、膜厚が2.0nmを超えて増加すると、ヒステリシスは急激に増加する。これは、固相拡散処理を施しても、ハフニウムシリケート膜における下地シリコン酸化膜から2.0nm離れた部分には、下地シリコン酸化膜からシリコンが到達せず、ハフニウムシリケート膜の改質が起こっていないことを示している。

[0052] 第2の問題点は、極めて薄い下地シリコン酸化膜上に高誘電率金属酸化膜を成膜した場合は、固相拡散処理を行ってもヒステリシスが消失せず、膜質が改善されないことである。図6は、横軸に下地シリコン酸化膜の膜厚をとり、縦軸にヒステリシスをとって、下地シリコン酸化膜の膜厚を変化させた場合のヒステリシスの変化を示すグラフ図である。なお、図6は、ハフニウムシリケート膜の膜厚が2.0nmであり、ハフニウム濃度が40原子%である場合を示している。図6に示すように、下地シリコン酸化膜の膜厚が薄くなるほど、ヒステリシスが大きくなっている。これは、下地シリコン酸化膜

が薄い場合、金属酸化膜の欠陥を除去するために十分なシリコン原子がハフニウムシリケート膜に対して供給できないからである。また、この場合には、金属酸化膜から金属原子(ハフニウム原子)が下地シリコン酸化膜とシリコン基板との界面まで拡散してしまうため、MOSFETの特性が劣化するという問題も発生する。このため、単に下地シリコン酸化膜上に高誘電率金属酸化膜を形成して固相拡散させる場合は、下地シリコン酸化膜を薄くしてゲート絶縁膜の薄膜化を図る場合には、高誘電率金属酸化膜も薄膜化する必要がある。しかし、そのような場合には、リーク電流の低減効果は著しく小さくなる。

[0053] そこで、本実施形態においては、高誘電率金属酸化膜の上面及び下面の双方からシリコン原子が拡散するように、高誘電率金属酸化膜を挟むようにシリコンを含有する膜を形成している。即ち、高誘電率金属酸化膜の下面に接するように下地シリコン酸化膜を形成し、高誘電率金属酸化膜の上面に接するように上部シリコン含有膜を形成し、固相拡散反応のための熱処理を行うことによって、膜厚が厚い固相拡散シリケート膜を形成している。これにより、高誘電率金属酸化膜と下地シリコン酸化膜との界面を介した固相拡散反応だけでなく、高誘電率金属酸化膜と上部シリコン含有膜との界面を介しても固相拡散反応が起こり、上方からも信頼性が高い高誘電率金属酸化膜を形成できる。また、シリコン含有膜を高誘電率金属酸化膜上に形成することにより、積層膜全体の電氣的膜厚は一旦増加するが、固相拡散反応後に上部シリコン含有膜を除去することにより、従来と同等の電氣的膜厚を実現できる。

[0054] このような処理を行うことにより、膜中欠陥が少ないという固相拡散膜特有の高い品質を維持した固相拡散シリケート膜を、下地構造に含まれるシリコン量から形成可能と推定される固相拡散シリケート膜の厚さより最大2.0nm厚く形成することが可能となる。また形成された固相拡散シリケート膜は、膜の膜厚方向中央部のシリコン濃度よりも上面におけるシリコン濃度の方が高いという構造的な特徴をもつ。

[0055] また、本実施形態においては、上部シリコン含有膜130を厚目に形成している。このため、固相拡散処理において、シリコンが供給不足になることがない。また、上部シリコン含有膜130を厚目に形成する結果、固相拡散処理後に高誘電率金属酸化膜とほとんど反応しなかった部分(シリコン含有膜131)が残留するが、本実施形態にお

いては、この部分を、金属含有シリコン含有膜132と共に除去している。このように、固相拡散シリケート膜121と比較して誘電率が低いシリコン含有膜131及び金属含有シリコン含有膜132を除去することにより、ゲート絶縁膜200の電氣的膜厚が増大することを防止し、デバイスの高速化及び低電圧化を図ることができる。

[0056] なお、前述の特許文献1及び2には、高誘電金属酸化膜上にシリコン含有膜を形成する技術が記載されている。しかしながら、膜中欠陥を低減した信頼性が高い絶縁膜を形成するためには、単に高誘電率金属酸化膜上にシリコン含有膜を形成すればよいのではなく、本実施形態のように、各膜の膜厚を上述の如く規定すると共に、固相拡散熱処理を行い、高誘電率金属酸化膜に十分にシリコンを固相拡散させて、固相拡散シリケート膜を形成することが必要である。特許文献1及び2に記載の技術は、固相拡散シリケート膜を形成するものではない。

[0057] 特許文献1に記載の技術は、シリコン基板と金属酸化膜との界面特性を向上させることを目的としている。このため、シリコン基板上にアルミナ膜及びシリコン酸化膜を形成した後、シリコン基板とアルミナ膜との間にシリコン酸化膜を形成するための熱処理は、アルミナ膜中にシリコンが拡散しないように配慮した熱処理であり、例えば、温度が1000℃、時間が5秒間の急速熱処理である。従って、このような熱処理では固相拡散は起こらず、固相拡散シリケート膜(アルミニウムシリケート膜)は形成されない。このため、この技術によつては、金属酸化膜中の欠陥は低減されない。

[0058] また、特許文献2に記載の技術は、シリコン基板と金属酸化膜との界面特性を向上させることを目的としている。このため、シリコン基板上にシリコン酸化膜又はシリコン酸窒化膜を形成し、その上に金属シリケート膜を直接形成している。そして、その上に導電体からなるゲート電極を形成し、熱処理を行うことにより、金属シリケート膜中の金属濃度分布を、ゲート電極側で高くなりシリコン基板側で低くなるように傾斜させている。このように、特許文献2に記載の技術においては、金属シリケート膜中の金属濃度分布はゲート電極側、即ち上面側で高くなっており、その分、上面側ではシリコン濃度が低くなっている。即ち、少なくとも上面側からは金属シリケート膜中にシリコン原子が拡散しないように配慮されている。このため、この技術によつても、金属シリケート膜中の欠陥は低減されない。

- [0059] このように、本実施形態の効果は主として以下の2点である。第1の効果は、高誘電率金属膜にシリコンを固相拡散させることにより、高誘電率金属膜を固相拡散シリケート膜とし、膜中欠陥を低減できることである。この固相拡散シリケート膜をゲート絶縁膜として使用することにより、電氣的膜厚に比べて物理的膜厚を厚くすることができるため、ゲート絶縁膜において良好な電氣的特性と低いリーク電流とを両立させることができ、且つ、膜中欠陥を低減できるため、ヒステリシスが小さく信頼性が高いゲート絶縁膜を得ることができる。
- [0060] また、この固相拡散反応により、下地シリコン酸化膜中にハフニウムシリケート膜からハフニウム原子が拡散し、ハフニウムシリケート膜中には下地シリコン酸化膜からシリコン原子が拡散するため、下地シリコン酸化膜はハフニウムシリケート膜との界面付近でHf濃度が高くなる組成分布を持ち、ハフニウムシリケート膜は下地シリコン酸化膜との界面付近でSi濃度が高くなりHf濃度が低くなる組成分布を持つ。そのため下地シリコン酸化膜の誘電率は純粋な二酸化シリコンの値より高くなり、ハフニウムシリケート膜の誘電率は熱処理を行う前より低くなる。
- [0061] 一般に、ハフニウムシリケート(HfSiO)等の固溶体の誘電率は、 HfO_2 及び SiO_2 といった各成分の誘電率を、組成比によって加重平均することで求められる。 HfSiO の誘電率がこの規則に従うと仮定すると、SiとHfの組成比の和に対するHf組成比が0%から100%に変化するにつれて、誘電率は3.9から20まで直線的に変化する。この場合、前記下地シリコン酸化膜とハフニウムシリケート膜との積層膜に熱処理を行っても、この積層膜全体に含まれるHf原子及びSi原子の個数は変化しないため、誘電率を膜厚方向に積分した値は一定で、下地シリコン酸化膜の誘電率が向上した分だけハフニウムシリケート膜の誘電率が低下することになる。
- [0062] この現象により、積層膜全体の電氣的膜厚が変化するが、電氣的膜厚は比誘電率の逆数に比例するため、誘電率が低い下地シリコン酸化膜の誘電率が上昇する薄膜化効果の方が、 HfSiO 膜の誘電率低下による厚膜化効果より大きく、積層膜全体の電氣的膜厚は薄くなる。
- [0063] 実際には、この効果に加えて以下の効果もある。ハフニウムシリケートの比誘電率は、Hf濃度が0～40原子%の範囲では急激に変化し、40原子%を超える濃度範囲

では緩やかに変化することが知られている(例えば、文献「G. Lucovsky, et. al., Applied Physics Letters, Vol. 77, No. 18, p.2912」参照。)。このため、Hfが拡散した下地シリコン酸化膜では誘電率が大きく向上し、熱処理前でのHf組成比が60原子%であるハフニウムシリケート膜では誘電率は殆ど低下しない。従って、積層膜全体の電気的膜厚は、誘電率がHfの組成比に対して線形に変化すると仮定した場合よりも、更に薄くなる。このため、ハフニウムシリケート膜等の高誘電率金属酸化膜中へのシリコン原子の拡散による電気的膜厚の増加を抑制するためには、Hf等の金属原子の組成比が高誘電率金属酸化膜中で50%以上、即ちシリコンの組成比が50原子%以下であることが望ましい。これは酸素原子も含めた組成比に換算すると16原子%以下に相当する。従って、高誘電率酸化膜120中におけるシリコンの含有量は16原子%以下であることが好ましい。

[0064] また、第2の効果は、高誘電率金属酸化膜の上面側からも下面側からもシリコン原子を固相拡散させることにより、厚い固相拡散シリケート膜を形成することができることである。下地シリコン酸化膜との間で固相拡散を起こす金属酸化膜の膜厚は2.0nm程度であるため、下地シリコン酸化膜のみを設ける場合は、膜厚が2.0nm以上の固相拡散シリケート膜を1100℃以下の温度で形成することは難しい。これに対して、本実施形態によれば、上部シリコン含有膜を設け、高誘電率金属酸化膜の上面側からも固相拡散反応を起こすため、下地シリコン酸化膜のみを設けた場合の2倍に相当する4nmの膜厚の固相拡散シリケート膜を形成できる。そして、ゲート絶縁膜を厚く形成できることにより、リーク電流の低減効果は大幅に増大する。ゲート絶縁膜に膜厚が2.0nmの固相拡散シリケート膜を使用した場合では、リーク電流は従来の膜厚が1.5nmのシリコン酸化膜の 10^{-2} 倍程度にしか低減できないが、膜厚が4nmの固相拡散シリケート膜を使用すれば、リーク電流を 10^{-4} 倍程度まで低減できる。

[0065] 具体的には、下地シリコン酸化膜110の膜厚を1.5nm以上とし、上部シリコン含有膜130の膜厚を夫々1.0nm以上とし、熱処理によって高誘電率金属酸化膜120にシリコンを十分に供給できるように設計した場合は、高誘電率金属酸化膜120の膜厚を4.0nmまで厚くすることができる。

[0066] なお、下地シリコン酸化膜110及び上部シリコン含有膜130は、高誘電率金属酸化

膜120にシリコンを供給するものである。従って、この役割を果たすためには、シリコンが含まれた絶縁膜であればよい。但し、下地シリコン酸化膜110は、デバイスの駆動電流を高く維持するために、シリコン基板100との間の界面準位及び膜中欠陥が少ないことが望ましく、材料としては二酸化シリコン又は窒素濃度が低いシリコン酸窒化膜であることが望ましい。また、下地シリコン酸化膜110の代わりにシリコン酸窒化膜又はシリコン窒化膜を形成する場合の成膜方法は一般的な方法でよく、熱窒化又はプラズマ窒化により形成すればよい。一方、上部シリコン含有膜130には下地シリコン酸化膜のような制約がないため、材料は二酸化シリコン及びシリコン酸窒化物だけでなく、シリコン窒化物等も適用可能である。また、成膜方法も化学蒸気堆積法、原子層堆積法、スパッタ法等、一般的な薄膜の成膜手法を用いることができる。

[0067] また、高誘電率金属酸化膜の材料はハフニアには限定されず、シリコン酸化膜よりも誘電率が高い絶縁膜であれば使用可能である。但し、バンドギャップが大きいものが望ましく、具体的にはハフニウム、ジルコニウム、チタン、タンタル、アルミニウム、ランタノイド金属等の酸化物、酸窒化物、又はそのシリケートが好ましい。これら中でも、ハフニウムを原料とする二酸化ハフニウム及び窒化ハフニウムシリケートは、バンドギャップが約4.5乃至6.0eVと大きく、比誘電率も20程度の高い値を示し、さらに耐熱性が高く、活性化アニール時にポリシリコン電極と反応を起こさないため、特に優れている。

[0068] この高誘電率金属酸化膜の成膜は一般的な方法で行えばよいが、特に、膜厚均一性及び量産性が優れたCVD法、PVD法(Physical Vapor Deposition法:物理蒸着法)又はスパッタリング法が望ましい。また成膜時に高誘電率金属酸化膜が結晶化を起こしていると、図4(b)に示す固相拡散熱処理時において固相拡散反応が起こりにくくなるため、結晶化しない条件で非晶質に成膜することが望ましい。例えば、成膜温度を、CVD法の場合は500℃以下、PVD法の場合は300℃以下とすることが好ましい。これらの金属材料は酸化せずに金属の状態又は窒化物の状態で形成し、固相拡散処理を、酸化剤を含む雰囲気中で行うことによって固相拡散反応と同時に酸化を行ってもよい。

[0069] 更に、上面側から高誘電率金属酸化膜にシリコン原子を2.0nm拡散させるために

は、上部シリコン酸化膜は1.0nm程度の膜厚が必要となるが、下地シリコン酸化膜と異なり熱処理後にこれを除去することが可能であるため、これよりも厚く、例えば10nm程度の厚さにしても構わない。下地シリコン酸化膜の膜厚をT1(nm)、高誘電率金属酸化膜の膜厚をT2(nm)とすると、膜厚T1が1.5nm以下である場合は、上部シリコン含有膜を設けない場合は、ヒステリシスを10mV以下にするためには $T2 \leq (T1 - 0.5) \times 2$ (nm)とする必要があるが、膜厚が1.0nm以上の上部シリコン含有膜を設けると、 $T2 \leq (T1 - 0.5) \times 2 + 2$ (nm)に拡張できる。

[0070] 更にまた、本実施形態においては、固相拡散熱処理を、熱処理温度が700乃至1050℃、雰囲気は酸化雰囲気である条件で行った。固相拡散処理は、固相拡散反応が起こり、且つ高誘電率金属酸化膜が結晶化及び相分離を起こさない条件で行う必要がある。このため、熱処理温度は700乃至1050℃であることが望ましい。但し、処理雰囲気は、高誘電率金属酸化膜の酸素欠損を補うために酸化雰囲気とするか、又は膜の窒化を促進して耐熱性及び誘電率を高めるために窒化雰囲気とすることが望ましいが、真空雰囲気又は不活性ガス雰囲気であっても構わない。酸化剤、窒化剤及び不活性ガス等は、一般に知られているもので構わない。しかし、いずれにしても、この熱処理の目的は、高誘電率金属酸化膜内にシリコンを固相拡散させることであるから、高誘電率金属酸化膜の少なくとも上方、好ましくは高誘電率金属酸化膜を挟むように上方及び下方にシリコンを含有する膜が存在している状態で、シリコンが固相拡散するような条件で熱処理を行うことが必要である。

[0071] 更にまた、本実施形態においては、シリコン含有膜131及び金属含有シリコン含有膜132を希弗酸エッチングにより除去しているが、除去方法は希弗酸エッチングに限定されず、一般的な方法でよく、例えば、プラズマエッチングでもよい。但し、上部シリコン含有膜と固相拡散シリケート膜との選択比が高い除去方法がより望ましい。このような方法として、高温アンモニア過酸化水素水によるウェットエッチング、フロン系ガスによるドライエッチ等が挙げられる。これらの方法により、上部シリコン含有膜を選択的に除去することができる。また、シリコン含有膜に金属原子が拡散すると高温アンモニア過酸化水素水に対するエッチングレートが低下するため、これを利用して高誘電率化したシリコン含有膜を残すことも可能である。

- [0072] 更にまた、上部シリコン含有膜を一部又全部除去する処理を行うと、残留した膜の表面に除去処理による損傷が発生し、リーク電流の増加及び信頼性の低下につながる可能性がある。そこで、この損傷を回復するために、上部シリコン含有膜の除去後に熱処理を行ってもよい。
- [0073] 次に、前述の第2の実施形態の第1の変形例について説明する。本変形例は、前述の第1の実施形態の第1の変形例に係る半導体装置の製造方法である。本変形例においては、前述の第2の実施形態に係る半導体装置の製造方法において、図2に示す工程の後、シリコン含有膜131及び金属含有シリコン含有膜132を除去することなく、ゲート電極及びソース・ドレイン領域等を形成する。これにより、前述の第1の実施形態の第1の変形例に係る半導体装置が製造される。本変形例における上記以外の構成は、前述の第2の実施形態と同様である。
- [0074] 本変形例によれば、シリコン含有膜131及び金属含有シリコン含有膜132を除去する工程を省略することができる。これにより、半導体装置の製造方法を簡略化することができる。本変形例における上記以外の効果は、前述の第2の実施形態と同様である。
- [0075] なお、固相拡散反応後の上部シリコン含有膜を除去する際に、上部シリコン含有膜の一部を残したり、高誘電率金属酸化膜の一部も含めて除去したりしてもよい。これにより、上部シリコン含有膜の除去工程の条件を拡大することができ、製造条件の管理が容易になる。以下、この点について詳細に説明する。
- [0076] 高誘電率金属酸化膜と上部シリコン含有膜とを固相拡散反応させると、高誘電率金属酸化膜にはシリコン原子が拡散し、上部シリコン含有膜には金属原子が拡散する。このため、これらの膜の界面付近では高誘電率金属酸化膜の誘電率が低下し、上部シリコン含有膜の誘電率が上昇する。例えば、高誘電率金属酸化膜をハフニアにより形成し、上部シリコン含有膜を二酸化シリコンにより形成した場合、固相拡散反応後、ハフニアはハフニウム濃度が高いハフニウムシリケートとなり、誘電率が20から15程度まで低下する。また、二酸化シリコンはハフニウムが拡散することによってハフニウム濃度が低いハフニウムシリケートとなり、誘電率が3.9から7程度まで増加する。

- [0077] 上部シリコン含有膜のうち高誘電率化した部分、即ち、金属含有シリコン含有膜132は、ゲート絶縁膜200の電氣的膜厚をあまり増加させないため、除去しなくても電氣的な膜厚を薄く維持することが可能である。また、高誘電率化する領域の厚さは約1 nmであるため、上部シリコン含有膜の一部を残す場合には、残す部分の膜厚を1 nm以下とすることが好ましい。電氣的膜厚の増加を0.2 nmまで許容するのであれば、上部シリコン含有膜のうち高誘電率化した部分を厚さ0.4 nm分だけ残すことが可能である。一方、上部シリコン含有膜を除去する際に、上部シリコン含有膜だけでなく高誘電率金属酸化膜の一部も除去して、より一層の薄膜化を行うことも可能である。
- [0078] 次に、前述の第2の実施形態の第2の変形例について説明する。前述の第2の実施形態においては、シリコン基板100上に下地シリコン酸化膜110を形成した後、高誘電率金属酸化膜120及び上部シリコン含有層130を設ける例を示したが、本変形例においては、下地シリコン酸化膜110を形成せずに、シリコン基板100上に直接、高誘電率金属酸化膜120を形成し、その上に上部シリコン含有層130を形成する。なお、シリコン基板100上に金属電極を設け、その上に高誘電率金属酸化膜120及び上部シリコン含有層130を形成してもよい。本変形例における上記以外の構成は、前述の第2の実施形態と同様である。これにより、前述の第1の実施形態の第2の変形例に係る半導体装置を製造することができる。なお、本変形例においても、前述の第2の実施形態の第1の変形例と同様に、シリコン含有膜131及び金属含有シリコン含有膜132を除去せずに、残留させてもよい。
- [0079] 本変形例においては、下地の構造に依らずに固相拡散シリケート膜を形成できる。上部シリコン含有膜を設けない場合は、下地シリコン酸化膜(又は下地シリコン酸窒化膜)と高融点金属酸化膜との間でのみ固相拡散反応が起こるため、高誘電率金属酸化膜と十分に反応できるだけの膜厚の下地シリコン酸化膜(又は下地シリコン酸窒化膜)を形成する必要がある。そのため、下地シリコン酸化膜を薄くすることによって絶縁膜の薄膜化を行うと、未反応の高誘電率金属酸化膜が残り、この部分は欠陥が低減されないため、ヒステリシスが大きいと共に、信頼性が低下する。これに対して、本発明によれば、高誘電率金属酸化膜の上部から固相拡散反応を起こさせるため、下地シリコン酸窒化膜が薄くても高誘電率金属酸化膜全体にシリコン原子を固相拡

散させ、ゲート絶縁膜の信頼性を向上させることができる。

- [0080] 具体的には、下地シリコン酸化膜を極めて薄くする場合には、高誘電率金属酸化膜において、下地シリコン酸化膜側の界面から拡散してくるシリコン量は少なくなり、膜中欠陥が低減する部分の厚さは2.0nmより薄くなるが、上部シリコン含有膜との界面からもシリコンが拡散してくるため、上面側で厚さが2.0nmの部分で膜中欠陥が低減する。このため、上部シリコン含有膜を設けない場合に比べて、高誘電率金属酸化膜を2.0nm厚く形成しても信頼性が損なわれない。また、下地シリコン酸化膜を形成できない条件、例えば下部に金属電極を設ける場合等においても、固相拡散シリケート膜を形成することができる。

実施例 1

- [0081] 以下、本発明の実施例の効果について、その特許請求の範囲から外れる比較例と比較して具体的に説明する。本実施例1では、固相拡散処理時の上部シリコン含有膜の有無がゲート絶縁膜の性能に及ぼす影響を説明する。まず、上部シリコン含有膜を設けずに、下地シリコン酸化膜上にハフニウムシリケート膜を形成して固相拡散させた比較例について、その性能を評価した。シリコン基板上に、膜厚が1.5nmの下地シリコン酸化膜を熱酸化により形成した。次に、この下地シリコン酸化膜上にCVD法により、ハフニウムシリケート膜($\text{Hf}_{0.6}\text{Si}_1-0.6\text{O}_2$ 膜)を堆積させた。このとき、ハフニウムシリケート膜の膜厚は、1.0nm、2.0nm、3.0nm、4.0nmの4水準とした。下地シリコン酸化膜の比誘電率は3.9であり、ハフニウムシリケート膜の比誘電率は15であるため、形成された下地シリコン酸化膜とハフニウムシリケート膜の合計の物理的膜厚は2.5乃至5.5nmであり、電気的膜厚は1.8乃至2.5nmであった。
- [0082] この積層膜を、窒素雰囲気中で温度が800℃、時間が30秒間の熱処理を行い、下地シリコン酸化膜とハフニウムシリケート膜を相互に固相拡散させた。この固相拡散反応により、下地シリコン酸化膜中にハフニウムシリケート膜からハフニウム原子が拡散し、ハフニウムシリケート膜中には下地シリコン酸化膜からシリコン原子が拡散するため、下地シリコン酸化膜はハフニウムシリケート膜との界面付近でHf濃度が高くなる組成分布を持ち、ハフニウムシリケート膜は下地シリコン酸化膜との界面付近でSi濃度が高くなりHf濃度が低くなる組成分布を持つ。そのため下地シリコン酸化膜の

誘電率は純粋な二酸化シリコンの値より高くなり、ハフニウムシリケート膜の誘電率は熱処理を行う前より低くなる。熱処理後の下地シリコン酸化膜の電氣的膜厚は1.0nmとなり、下地シリコン酸化膜及びハフニウムシリケート膜の積層膜全体の電氣的膜厚は1.3乃至2.0nmとなった。下地シリコン酸化膜の電氣的膜厚は、積層膜からハフニウムシリケート膜を除去した後、下地シリコン酸化膜を使用してキャパシタを形成し、このキャパシタの静電容量を測定することにより確認した。

[0083] 次に、前記積層膜をゲート絶縁膜として、電界効果型トランジスタ(MOSFET)を形成した。そして、このトランジスタのリーク電流を測定した。その結果、リーク電流は、同じ電氣的膜厚を有するシリコン酸化膜を用いたトランジスタと比較して、 10^{-2} 乃至 10^{-4} 倍程度に低減した。これは、高誘電率材料をゲート絶縁膜に用いることで、物理的膜厚を厚く維持してリーク電流を抑制したまま、電氣的膜厚を薄くできる効果による。ハフニウムシリケート膜を厚くするほどリーク電流の低減効果が大きく、同じ電氣的膜厚のシリコン酸化膜と比較して、ハフニウムシリケート膜の膜厚が1.0nmの場合は 10^{-2} 倍であったが、ハフニウムシリケート膜の膜厚が4.0nmの場合は 10^{-4} 倍となった。

[0084] しかしながら、この比較例においては、図5に示すように、ハフニウムシリケート膜が厚くなると、ヒステリシスが増加するという問題がある。これは、ハフニウムシリケート等の高誘電率金属酸化物が内含する欠陥のためである。このような膜中に欠陥が存在する絶縁膜をトランジスタのゲート絶縁膜に用いると、動作電圧を印加した際に電子が欠陥に捕獲され、又は欠陥から放出され、電圧閾値が変動し、この結果、動作の不安定性を引き起こす。この現象は、シリコン基板を熱酸化して形成され膜中欠陥が極めて少ない SiO_2 膜をゲート絶縁膜として用いた場合には観測されない。

[0085] 電圧閾値の変動の許容範囲は、トランジスタの性能及び使用目的によって異なるが、一般的には50mV以下である。しかし、電圧閾値の変動の原因には膜中欠陥に起因するもの以外にも、長時間・高温使用による欠陥の生成、加工寸法のばらつき等の要因もあるため、初期特性におけるヒステリシスによる電圧閾値の変動は、10mV以下に抑制することが望ましい。また、ヒステリシスの原因となる膜中欠陥は、TDD B(Time-Dependent Dielectric Breakdown:時間依存誘電破壊)特性等の絶縁膜の

耐圧特性も劣化させる。このため、ハフニウムシリケート膜の膜中欠陥を SiO_2 膜と同等程度に低減させることにより、ヒステリシスを SiO_2 膜と同程度まで低減することが望ましい。

- [0086] 膜厚が1.0乃至4.0nmのハフニウムシリケート膜を用いたトランジスタにおいてドレイン電流のヒステリシスを測定すると、ハフニウムシリケート膜の膜厚が2.0nmを超えるものでは20mV以上の大きなヒステリシスを示す。しかし、ヒステリシスの幅はハフニウムシリケート膜の膜厚に比例しているわけではなく、ハフニウムシリケート膜の膜厚が2.0nm以下ではヒステリシス幅は5mV以下に急激に減少し、膜中の欠陥密度が大幅に低減するという特異な現象が観測される。
- [0087] 膜厚が2.0nm以下のハフニウムシリケート膜で欠陥密度が大幅に低減するのは、熱処理によって下地シリコン酸化膜との間で相互拡散反応を起こし、下地シリコン酸化膜から拡散したSiが欠陥を補償するためであると考えられる。しかしながら、熱処理によるハフニウムシリケート膜へのSi原子の拡散距離は高々2.0nm程度であるため、これ以上の厚さのハフニウムシリケート膜を用いると、Siが下地シリコン酸化膜から到達せず、欠陥が多い部分が残ってしまう。このため、トランジスタのゲート絶縁膜として使用できるハフニウムシリケート膜の厚さは、膜中欠陥の観点から2.0nm以下に制限される。この場合のリーク電流の低減効果はシリコン酸化膜に比べ $10^{-2.5}$ 倍程度に留まる。
- [0088] 次に、本発明の実施例、即ち、上部シリコン含有膜を形成してから固相拡散処理を行い、その後上部シリコン含有膜を除去した例について説明する。シリコン基板上に、膜厚が1.5nmの下地シリコン酸化膜を熱酸化法により形成した。次に、その上にCVD法によりハフニウムシリケート膜を形成し、更にその上に膜厚が10nmのシリコン酸化膜をCVD法により形成し、上部シリコン含有膜とした。このとき、ハフニウムシリケート膜の膜厚は、1.0nm、2.0nm、3.0nm、4.0nmの4水準とした。なお、下地シリコン酸化膜及びハフニウムシリケート膜は、前述の比較例と同じものとした。
- [0089] この積層膜を、窒素雰囲気中で温度が800℃、時間が30秒間の条件で熱処理を行い、ハフニウムシリケート膜を下地シリコン酸化膜及び上部シリコン含有膜との間で固相拡散反応させた。その後、上部シリコン含有膜を温度が65℃の高温アンモニア

過酸化水素水によって除去し、下地シリコン酸化膜及びハフニウムシリケート膜からなる積層膜をゲート絶縁膜に用いて電界効果型トランジスタを作製した。電氣的膜厚は前述の上部シリコン酸化膜を形成せずに相互拡散熱処理を行った比較例のゲート絶縁膜と同じであった。そして、この電界効果型トランジスタにおけるゲート絶縁膜のヒステリシス及びリーク電流を測定した。

[0090] 本実施例、即ち、固相拡散時に上部シリコン含有膜を存在させる場合も、相互拡散の機構は、比較例、即ち、上部シリコン含有膜を設けない場合と同様であり、下地シリコン酸化膜のうちハフニウムシリケート膜との界面近傍ではHfが拡散してくるため、この領域で誘電率が増大する。また、ハフニウムシリケート膜は、下地シリコン酸化膜との界面近傍でSiが拡散してくるため膜中欠陥が低減する。更に、上部シリコン酸化膜が存在するため、ハフニウムシリケート膜と上部シリコン酸化膜との界面の近傍においても相互拡散が起こる。この結果、下地シリコン酸化膜との界面から2.0nm以内の下側部分に加えて、上部シリコン含有膜との界面から2.0nm以内の上側部分においても、ハフニウムシリケート膜の膜中欠陥がSiの拡散によって消滅し、膜中欠陥が低減された領域の厚さが最大で4.0nmとなるハフニウムシリケート膜が形成可能となった。

[0091] 図7は、横軸にハフニウムシリケート膜の膜厚をとり、縦軸にヒステリシスをとって、ハフニウムシリケート膜上に上部シリコン含有膜を設けた実施例及び上部シリコン含有膜を設けない比較例の特性を示すグラフ図である。図7に示すように、本発明の実施例においては、ハフニウムシリケート膜の膜厚を4.0nmまで厚くしても、ヒステリシスは10mV未満の低い値を保っていた。これに対して、比較例においては、ハフニウムシリケート膜の膜厚が2.0nmを超えると、ヒステリシスが10mVを超えて増大してしまった。また、リーク電流の大きさはハフニウムシリケート膜の膜厚に依存し、実施例と比較例とでほぼ同じであった。従って、実施例においては、上部シリコン酸化膜の形成及び除去を行うことにより、薄い電氣的膜厚を維持したまま、膜厚が最大で4.0nmの厚いハフニウムシリケート膜を改質できることが確認された。これにより、リーク電流が小さく、ヒステリシスが小さいゲート絶縁膜を得ることができた。

実施例 2

- [0092] 実施例2においては、上部シリコン含有膜を形成した後に固相拡散処理を行い、その後上部シリコン含有膜を除去しない例について説明する。シリコン基板上に、厚さが1.5nmの下地シリコン酸化膜を急速熱酸化法により形成した。次に、その上に膜厚が4.0nmのハフニウムシリケート膜をCVD法により成膜した。このハフニウムシリケート膜の(Hf/Si)原子比は(60/40)とした。次に、このハフニウムシリケート膜上に、上部シリコン含有膜をMOCVD法(Metal Organic Chemical Vapor Deposition法:有機金属化学気相成長法)により形成した。この上部シリコン含有膜はシリコン酸化膜とし、その膜厚は0.5nm、1.0nm、1.5nmの3水準とした。
- [0093] この積層膜を、窒素雰囲気中で温度が800℃、時間が30秒間の条件で熱処理を行い、ハフニウムシリケート膜を下地シリコン酸化膜及び上部シリコン含有膜と相互に固相拡散させた。その後、上部シリコン含有膜を除去せずに、この積層膜をゲート絶縁膜として、電界効果型トランジスタを形成した。その後、この電界効果型トランジスタのゲート絶縁膜の電氣的膜厚、リーク電流及びヒステリシスを測定した。ゲート絶縁膜の電氣的膜厚は2.3nm、2.5nm、3.0nmであり、リーク電流の大きさは、同じ電氣的膜厚のシリコン酸化膜と比較して、 10^{-4} 倍であった。
- [0094] 本実施例においては、上部シリコン含有膜を残しているため、これを除去した場合(実施例1に記載の実施例)と比較して、電氣的膜厚が0.3乃至1.0nm増加しているが、この増加分は上部シリコン酸化膜の物理的膜厚よりは小さい。これは、上部シリコン含有膜が、ハフニウムシリケート膜との相互的な拡散反応により、ハフニウムシリケート膜との界面付近で高誘電率化しているためである。上部シリコン含有膜の膜厚が1.0nm以下の場合では電氣的膜厚の増加量が物理的膜厚の増加量の半分程度であるため、膜全体において誘電率がほぼ2倍になったことがわかる。しかし、上部シリコン含有膜の膜厚を1.5nmまで厚くすると、ハフニウムシリケート膜と未反応の部分が残るため、電氣的膜厚の増加量が顕著になる。そのため、上部シリコン含有膜を除去しない場合には、その膜厚を1nm以下にすることが望ましい。
- [0095] ゲート絶縁膜のヒステリシスは、上部シリコン含有膜の膜厚が1.0nm以上の場合には5mV以下となり、良好な特性を得たが、上部シリコン含有膜の膜厚が0.5nmの場合には30mV程度の大きな値を示した。これは上部シリコン含有膜の膜厚が薄いと、拡散

反応処理を行ってもハフニウムシリケート膜に対してシリコン原子を十分に拡散させることができず、ハフニウムシリケート膜において改質されない部分が残ったためである。

[0096] このことから、拡散反応処理によって上部シリコン含有膜からハフニウムシリケート膜に2.0nmの厚さでシリコンを拡散させる場合には、膜厚が1.0nm以上の上部シリコン含有膜が必要であることがわかる。このとき、上部シリコン含有膜においては、ハフニウムシリケート膜から約1nm以内の部分において高誘電率化するため、電氣的膜厚の増加を許容できる範囲内において、この部分を残しておいても構わない。

[0097] また、下地シリコン酸化膜及びハフニウムシリケート膜を形成した後に、膜厚が1.0nmの上部シリコン含有膜を形成し、拡散反応処理後、これを除去せずに形成したトランジスタと、膜厚が10nmの上部シリコン含有膜を形成し、拡散反応処理、これを厚さが1.0nmの部分を残して除去して形成したトランジスタとでは、同じ特性が得られた。また、膜厚が1.0nmの上部シリコン含有膜を形成し、拡散反応処理後、上部シリコン含有膜を全て除去して形成したトランジスタと、膜厚が10nmの上部シリコン含有膜を形成し、拡散反応処理後、上部シリコン含有膜を全て除去して形成したトランジスタ(実施例1に記載のトランジスタの同じもの)とでは、同じ特性が得られた。このことから、上部シリコン含有膜の膜厚は、ハフニウムシリケート膜に十分なシリコン原子を供給できる必要最小限の厚さ、即ち、1.0nmの厚さがあればよいことがわかる。

実施例 3

[0098] 実施例3においては、下地シリコン酸化膜、ハフニウムシリケート膜及び上部シリコン含有膜の各膜厚の関係とゲート絶縁膜としての性能との関係について、より詳細に説明する。まず、本発明の実施例について説明する。シリコン基板上に、厚さが1.0nmの下地シリコン酸化膜を熱酸化法により形成した。次に、この下地シリコン酸化膜上に、ハフニウムシリケート膜をCVD法により形成した。このとき、ハフニウムシリケート膜の膜厚は1.0nm及び2.0nmとした。次に、その上に厚さが10nmのシリコン酸化膜をCVD法により形成し、上部シリコン含有膜とした。ハフニウムシリケート膜は、その膜厚を除いては前述の実施例1及び2で述べたものと同じものである。この下地シリコン酸化膜、ハフニウムシリケート膜及び上部シリコン含有膜からなる積層膜を、

窒素雰囲気中で温度が800℃、時間が30秒間の条件で熱処理を行い、ハフニウムシリケート膜と下地シリコン酸化膜、及びハフニウムシリケート膜と上部シリコン含有膜とを相互に固相拡散させた。その後、上部シリコン酸化膜を65℃の高温アンモニア過酸化水素水で除去し、電気的膜厚が1.3nmの絶縁膜を形成した。そして、この絶縁膜をゲート絶縁膜として、電界効果型トランジスタを作製した。

[0099] 次に、比較例について説明する。下地シリコン酸化膜及びハフニウムシリケート膜をこの実施例と同じ条件で成膜し、上部シリコン酸化膜を形成せずに、窒素雰囲気中で前述の実施例と同条件で熱処理を行って、電気的膜厚が1.3nmの絶縁膜を形成した。そして、この絶縁膜をゲート絶縁膜として、電界効果型トランジスタを作製した。

[0100] そして、これらの実施例及び比較例に係るトランジスタを使用して、ヒステリシスを測定した。図8は、横軸にハフニウムシリケート膜の膜厚をとり、縦軸にヒステリシスをとって、ハフニウムシリケート膜上に上部シリコン含有膜を設けた実施例及び上部シリコン含有膜を設けない比較例の特性を示すグラフ図である。図8に示すように、比較例においては、ハフニウムシリケート膜の膜厚が1nmの場合には、ヒステリシスは4mVと低い値であるが、ハフニウムシリケート膜の膜厚が2.0nmになると、ヒステリシスは約20mVの高い値を示す。これは、厚さが1.0nmの下地シリコン酸化膜からは、厚さが2.0nmのハフニウムシリケート膜にシリコンが十分に拡散せず、ハフニウムシリケート膜の上部に固相拡散反応が起こっていない未反応の部分が残るからである。

[0101] これに対して、実施例においては、ハフニウムシリケート膜の膜厚が1.0nmであっても2.0nmであっても、ヒステリシスは10mV以下の良好な値を示し、信頼性が大幅に改善された。

[0102] また、別途試料を作製し、ハフニウムシリケート膜の膜厚が3.0nmの場合についても評価したが、ハフニウムシリケート膜上に上部シリコン含有膜を形成した場合は、ハフニウムシリケート膜の膜厚が3.0nmであっても、ヒステリシスを10mV以下に抑制できることが確認できた。

[0103] このように、上部シリコン含有膜を設けない比較例では、下地シリコン酸化膜が十分に厚い場合は、膜厚が2.0nm以下のハフニウムシリケート膜に対して下地シリコン酸化膜からシリコンを拡散させることができる。これにより、MOSFETのゲート絶縁膜

としてハフニウムシリケート膜を使用することによる信頼性の低下を、実用的な範囲に抑制できる。ところが、上述の如く下地シリコン酸化膜が薄い場合は、ハフニウムシリケート膜に対して十分にシリコンを供給できなくなる。このため、ゲート絶縁膜の信頼性を維持するためには、下地シリコン酸化膜の薄膜化に合わせてハフニウムシリケート膜も薄くする必要がある。しかしながら、ハフニウムシリケート膜を薄膜化すると、リーク電流低減効果が失われるという問題がある。

[0104] これに対して、上部シリコン含有膜を設ける実施例では、下地シリコン酸化膜が薄い場合でも、ハフニウムシリケート膜に対してその上面からシリコンを供給できるため、この上面側から供給されるシリコンにより、最大で2.0nmの膜厚部分に拡散反応を起こすことができる。これにより、上部シリコン含有層を設けない場合と比較して、ハフニウムシリケート膜におけるシリコンが拡散する部分の膜厚を、最大で2.0nm増加させることができるため、リーク低減効果を高く維持したまま、信頼性の低下を抑制できる。また、本実施例で行った下地シリコン酸化膜厚が1.0nmの場合だけでなく、下地シリコン酸化膜を更に薄くした場合、下地シリコン酸化膜を設けずにシリコン基板上にハフニウムシリケート膜を直接形成した場合、又は、シリコン基板上に金属電極を設け、この金属電極上にハフニウムシリケート膜を直接形成した場合においても、上述の効果が得られた。

[0105] 図9は、横軸に下地シリコン酸化膜の膜厚をとり、縦軸にハフニウムシリケート膜の膜厚をとって、実施例及び比較例について、下地シリコン酸化膜及びハフニウムシリケート膜の膜厚と、ヒステリシスが10mV以上となるか10mV未満となるかの境界との関係を示すグラフ図である。図9においては、比較例、即ち、上部シリコン含有膜を設けない場合において、ヒステリシスが10mV未満である場合を白丸(○)で示し、ヒステリシスが10mV以上である場合をバツ印(×)で示し、実施例、即ち、上部シリコン含有膜を設ける場合において、ヒステリシスが10mV未満である場合を黒丸(●)で示している。

[0106] 図9に示すように、下地シリコン酸化膜の膜厚が1.5nm以下の薄膜領域では、下地シリコン酸化膜の膜厚をT1、ハフニウムシリケート膜の膜厚をT2とすると、上部シリコン含有膜を設けない比較例では、ヒステリシスを10mV以下にするためには $T1 = 1$

. 5nmの場合で $T2 \leq 2.0\text{nm}$ 、 $T1 = 1.0\text{nm}$ の場合で $T2 \leq 1.0\text{nm}$ とする必要がある。この結果から、ゲート絶縁膜の信頼性を確保するためには、 $T2 \leq (T1 - 0.5) \times 2[\text{nm}]$ とする必要があることがわかる。これに対して、上部シリコン含有膜を設ける本発明の実施例においては、ゲート絶縁膜の信頼性を確保できるハフニウムシリケート膜の膜厚を、 $T2 \leq (T1 - 0.5) \times 2 + 2[\text{nm}]$ に拡張できる。これにより、ゲート絶縁膜をより厚く形成することができ、リーク電流をより低減できる。

産業上の利用可能性

[0107] 本発明は、MOSFETを備えた半導体装置に好適に利用することができる。

請求の範囲

- [1] シリコン基板と、このシリコン基板の表面に形成された電界効果型トランジスタと、を有し、前記電界効果型トランジスタが前記シリコン基板上に形成されたゲート絶縁膜を有し、前記ゲート絶縁膜が、シリコン酸化物よりも誘電率が高い金属酸化物を含有しその全体にシリコンが拡散しておりその上面におけるシリコン濃度がその膜厚中央部におけるシリコン濃度よりも高く膜厚が4.0nm以下である固相拡散シリケート膜を有することを特徴とする半導体装置。
- [2] 前記シリコン基板と前記固相拡散シリケート膜との間に設けられシリコン酸化物又はシリコン酸窒化物からなる下地膜を有することを特徴とする請求項1に記載の半導体装置。
- [3] 前記固相拡散シリケート膜上に設けられ前記金属酸化物に含有されている金属及びシリコンを含有するシリコン含有膜を有することを特徴とする請求項1又は2に記載の半導体装置。
- [4] 前記シリコン含有膜が酸素及び窒素のうち少なくとも一方を含有することを特徴とする請求項3に記載の半導体装置。
- [5] 前記金属酸化物が、ハフニウム、ジルコニウム、チタン、タンタル、アルミニウム、イットリウム及びランタノイド金属からなる群から選択された1種又は2種以上の金属を含有することを特徴とする請求項1乃至4のいずれか1項に記載の半導体装置。
- [6] 電界効果トランジスタのゲート絶縁膜を形成する工程を有し、このゲート絶縁膜を形成する工程は、シリコン基板上にシリコン酸化物よりも誘電率が高い金属酸化物からなり膜厚が2.0nm以下である高誘電率金属酸化膜を形成する工程と、この高誘電率金属酸化膜上にシリコンを含有し膜厚が1.0nm以上であるシリコン含有膜を形成する工程と、前記高誘電率金属酸化膜及び前記シリコン含有膜からなる積層膜に対して加熱処理を行い前記高誘電率金属酸化膜と前記シリコン含有膜とを相互に固相拡散させて前記高誘電率金属酸化膜の全体にシリコンを拡散させる工程と、を有することを特徴とする半導体装置の製造方法。
- [7] 電界効果トランジスタのゲート絶縁膜を形成する工程を有し、このゲート絶縁膜を形成する工程は、シリコン基板上にシリコン酸化物又はシリコン酸窒化物からなる下地

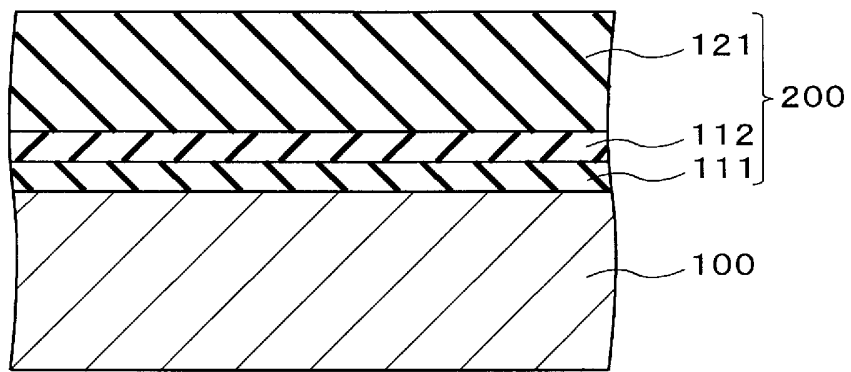
膜を形成する工程と、この下地膜上にシリコン酸化物よりも誘電率が高い金属酸化物からなる高誘電率金属酸化膜を形成する工程と、この高誘電率金属酸化膜上にシリコンを含有し膜厚が1.0nm以上であるシリコン含有膜を形成する工程と、前記下地膜、前記高誘電率金属酸化膜及び前記シリコン含有膜からなる積層膜に対して加熱処理を行い前記下地膜と前記高誘電率金属酸化膜とを相互に固相拡散させると共に前記高誘電率金属酸化膜と前記シリコン含有膜とを相互に固相拡散させて前記高誘電率金属酸化膜の全体にシリコンを拡散させる工程と、を有し、前記下地膜の膜厚をT1 (nm)とし、前記高誘電率金属酸化膜の膜厚をT2 (nm)とすると、前記T1が1.5nm以上であるとき前記T2を4.0nm以下とし、前記T1が0.5乃至1.5nmであるとき前記T2を $\{(T1 - 0.5) \times 2 + 2\}$ (nm)以下とし、前記T1が0.5nm以下であるとき前記T2を2.0nm以下とすることを特徴とする半導体装置の製造方法。

- [8] 前記シリコンを拡散させる工程の後に、前記シリコン含有膜の少なくとも一部を除去する工程を有することを特徴とする請求項6又は7に記載の半導体装置の製造方法。
- [9] 前記シリコン含有膜の少なくとも一部を除去する工程において、残留する前記シリコン含有膜の膜厚を1.0nm以下とすることを特徴とする請求項8に記載の半導体装置の製造方法。
- [10] 前記高誘電率金属酸化膜が、ハフニウム、ジルコニウム、チタン、タンタル、アルミニウム、イットリウム及びランタノイド金属からなる群から選択された1種又は2種以上の金属を含有することを特徴とする請求項6乃至9のいずれか1項に記載の半導体装置の製造方法。
- [11] 前記高誘電率金属酸化膜がシリコンを含有することを特徴とする請求項10に記載の半導体装置の製造方法。
- [12] 前記高誘電率金属酸化膜におけるシリコンの含有量が16原子%以下であることを特徴とする請求項11に記載の半導体装置の製造方法。
- [13] 前記シリコン含有膜が酸素及び窒素のうち少なくとも一方を含有することを特徴とする請求項6乃至12のいずれか1項に記載の半導体装置の製造方法。
- [14] 前記シリコンを拡散させる工程を、酸化雰囲気、窒化雰囲気、水素雰囲気、不活性

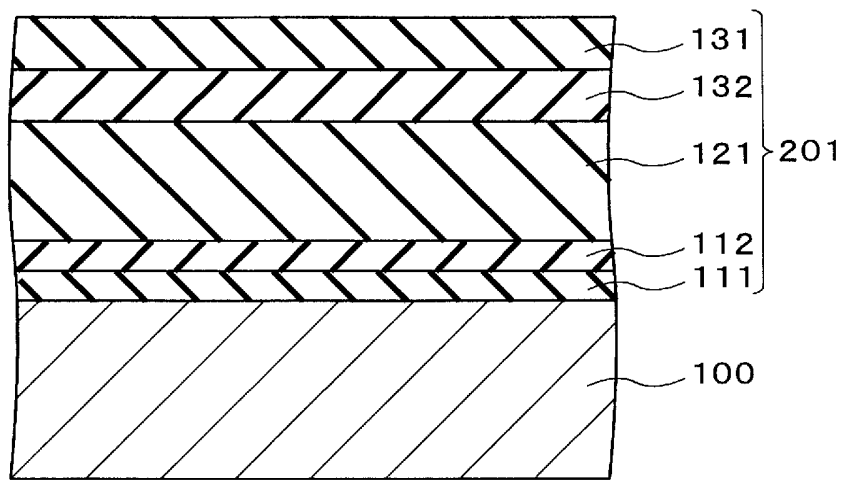
ガス雰囲気又は真空雰囲気のいずれかの雰囲気中で行うことを特徴とする請求項6乃至13のいずれか1項に記載の半導体装置の製造方法。

- [15] 前記シリコンを拡散させる工程において、前記加熱処理の温度を700乃至1050℃とすることを特徴とする請求項6乃至14のいずれか1項に記載の半導体装置の製造方法。

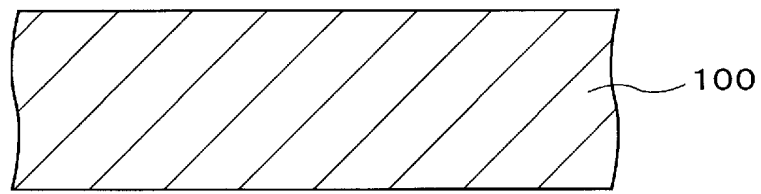
[図1]



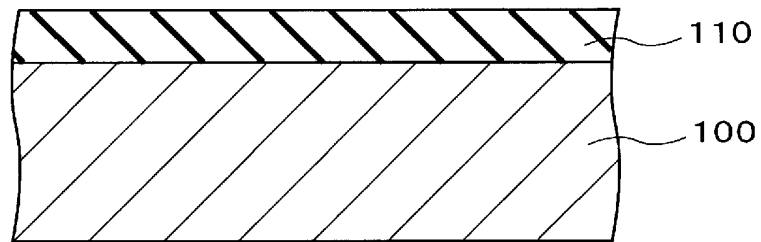
[図2]



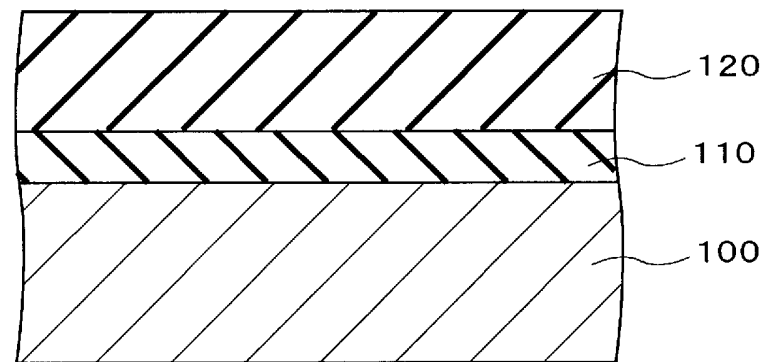
[図3]



(a)

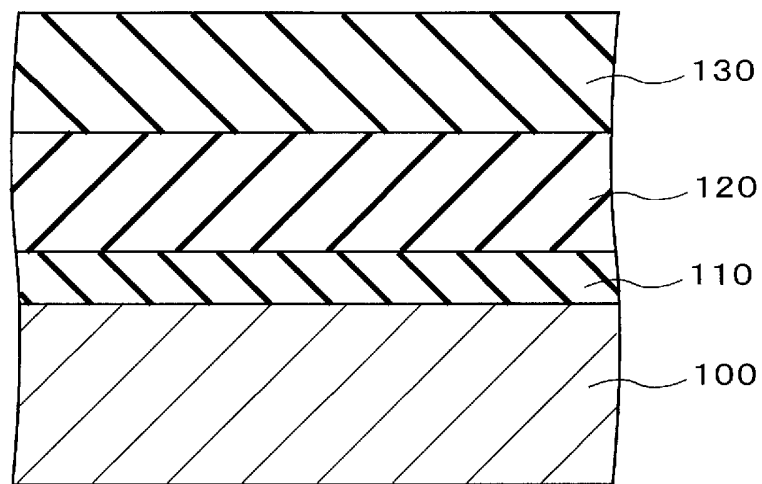


(b)



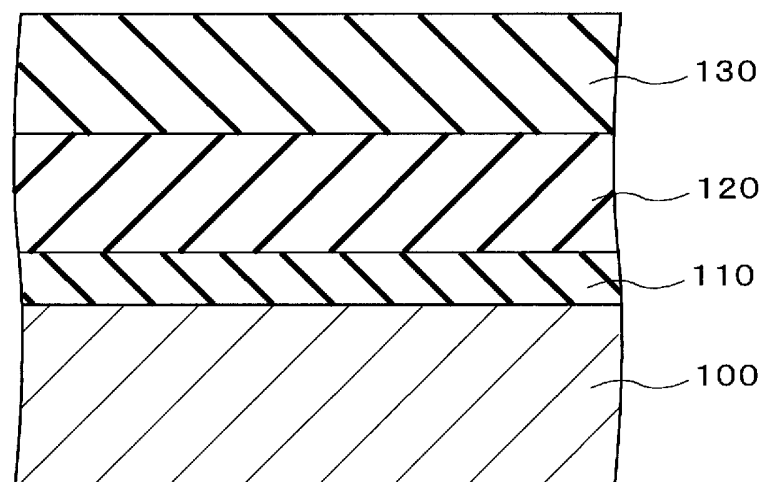
(c)

[図4]



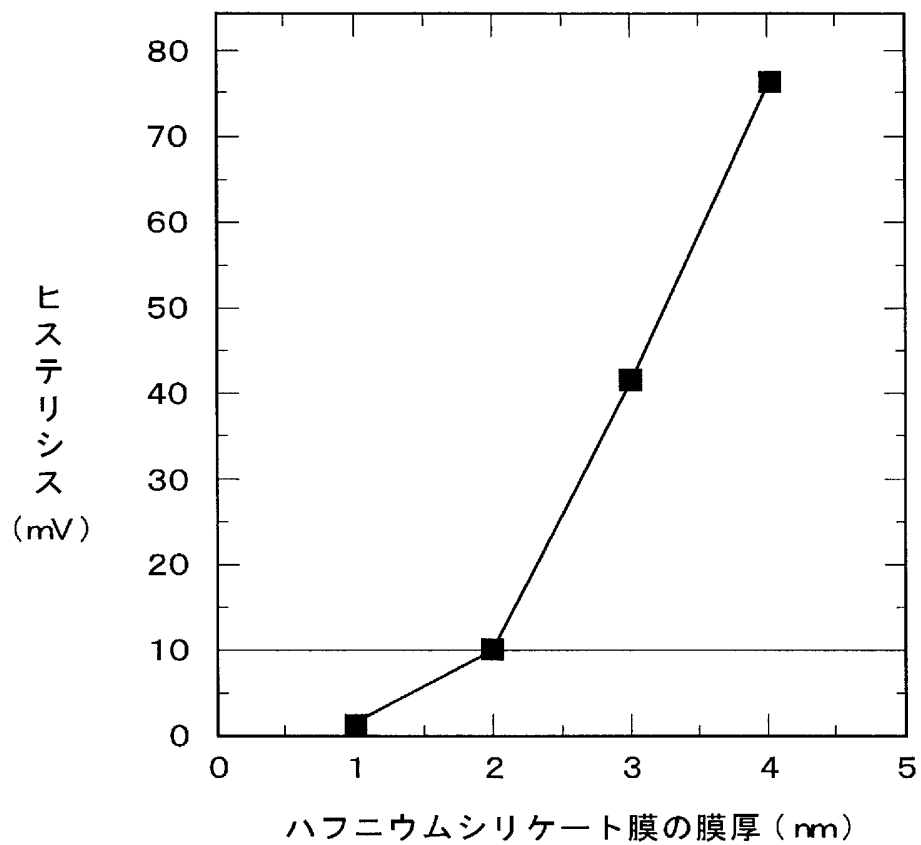
(a)

固相拡散熱処理
↓ ↓ ↓ ↓ ↓ ↓

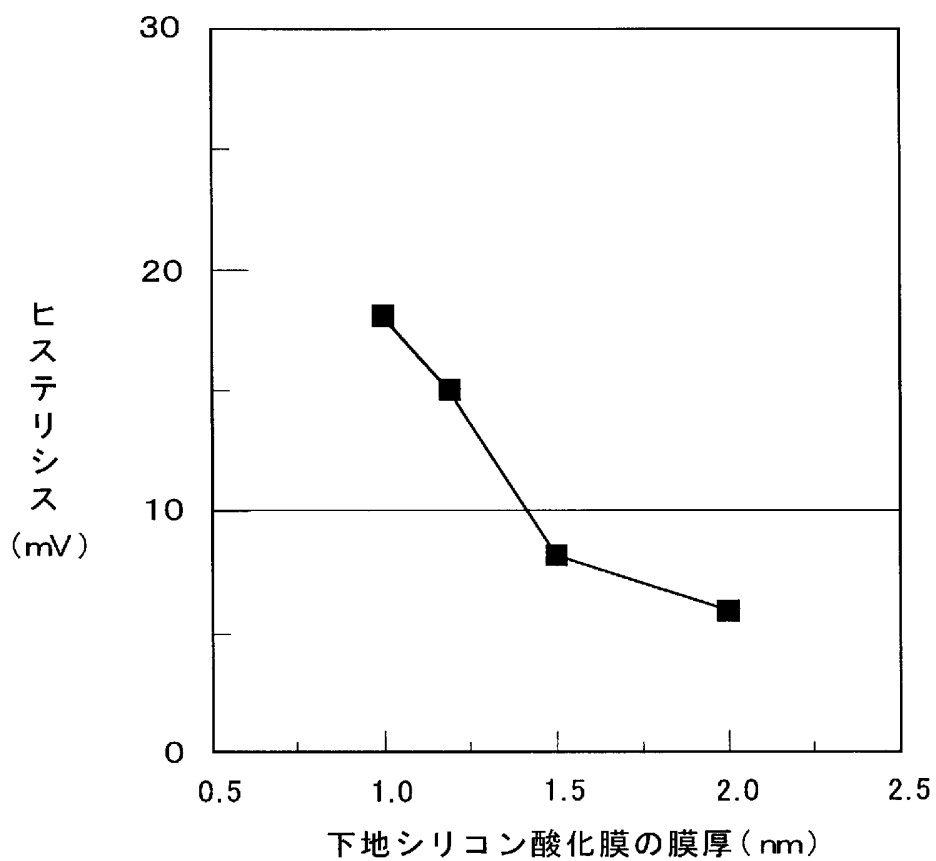


(b)

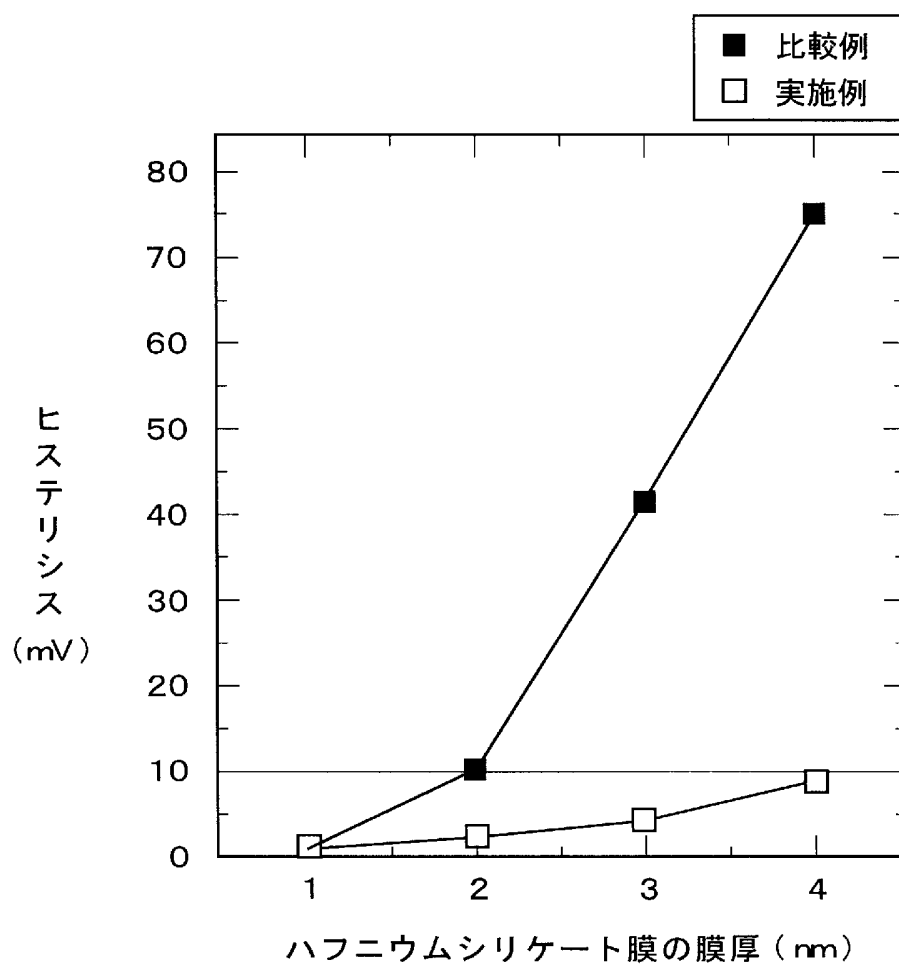
[図5]



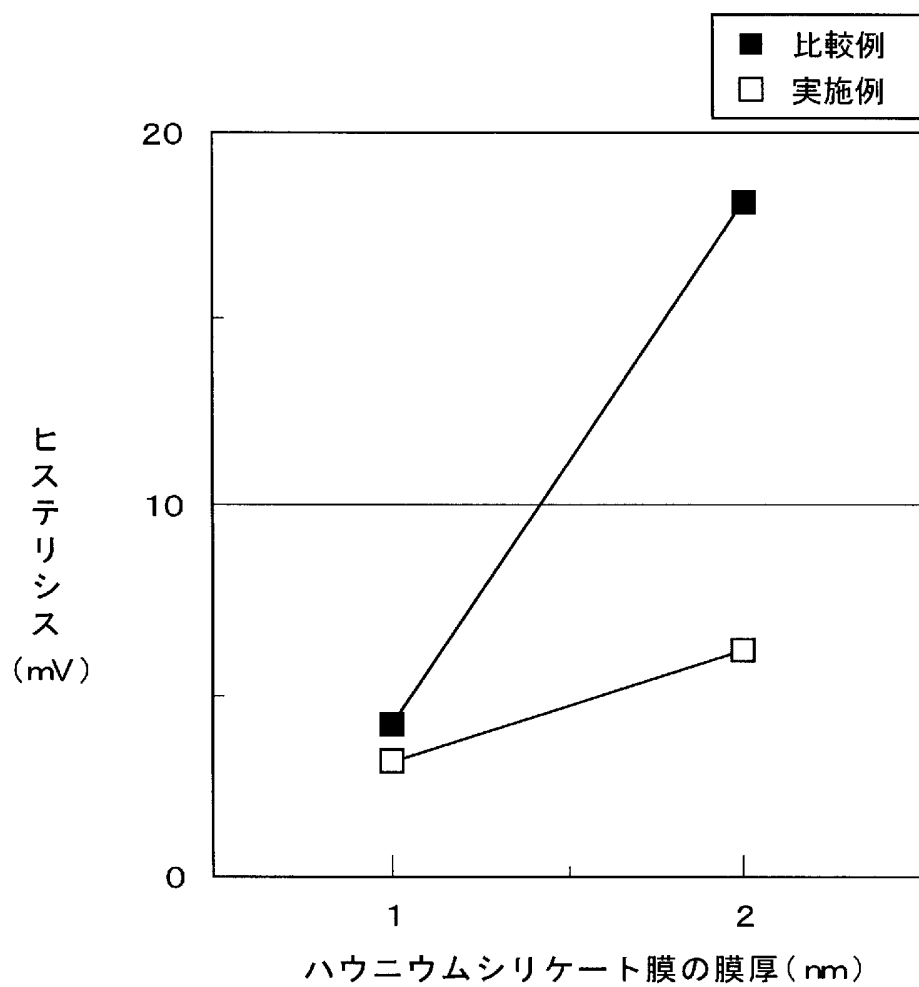
[図6]



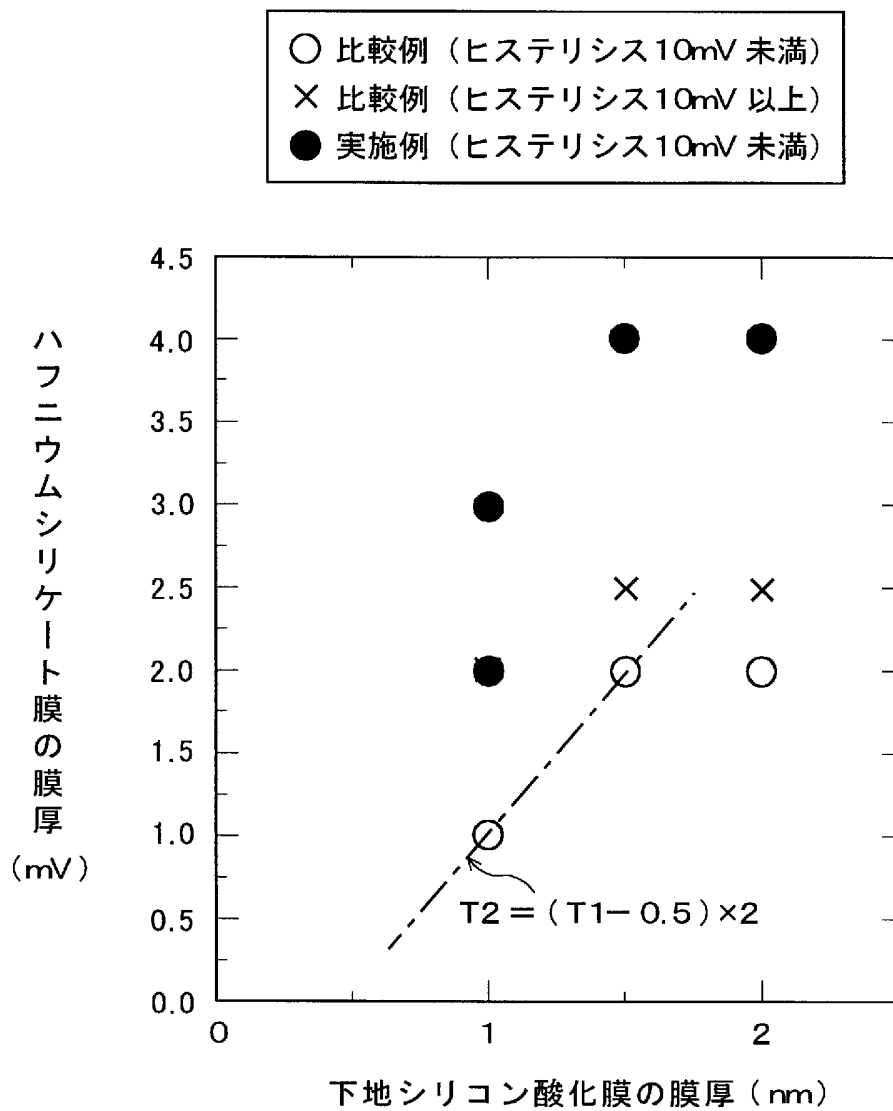
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/014995

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/336 (2006.01), **H01L29/78** (2006.01), **H01L21/316** (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/336 (2006.01), **H01L29/78** (2006.01), **H01L21/316** (2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2003-8004 A (Fujitsu Ltd.), 10 January, 2003 (10.01.03), Par. Nos. [0036] to [0040] & US 2003/0003667 A1	1-5 6-15
X Y	JP 2003-158262 A (Toshiba Corp.), 30 May, 2003 (30.05.03), Par. Nos. [0070] to [0073]; Fig. 10 (Family: none)	1-15 6-15
Y	JP 2002-314074 A (Matsushita Electric Industrial Co., Ltd.), 25 October, 2002 (25.10.02), Par. Nos. [0108] to [0117]; Fig. 12 & WO 2002/063668 A1 & EP 1271632 A1 & US 2003/0092238 A1 & TW 546734 A & CN 1457508 A	6-15

☒ Further documents are listed in the continuation of Box C.
☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
14 November, 2005 (14.11.05)Date of mailing of the international search report
29 November, 2005 (29.11.05)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/014995

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, X	JP 2005-79306 A (Semiconductor Leading Edge Technologies, Inc.), 24 March, 2005 (24.03.05), Full text; all drawings (Family: none)	1-15
A	JP 2003-8011 A (Matsushita Electric Industrial Co., Ltd.), 10 January, 2003 (10.01.03), Full text; all drawings & WO 2003/001605 A1 & JP 2003-8005 A & US 2002/0195643 A1 & JP 2003-59926 A & KR 2003024897 A & EP 1363333 A1 & US 2004/0084736 A1 & CN 1511349 A	1-15
A	JP 2002-314067 A (Toshiba Corp.), 25 October, 2002 (25.10.02), Full text; all drawings & US 2002/0149065 A1	1-15

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L21/336 (2006.01), H01L29/78 (2006.01), H01L21/316 (2006.01)

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L21/336 (2006.01), H01L29/78 (2006.01), H01L21/316 (2006.01)

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 2003-8004 A(富士通株式会社) 2003.01.10 【0036】 - 【0040】 &US 2003/0003667 A1	1-5 6-15
X Y	JP 2003-158262 A(株式会社東芝) 2003.05.30 【0070】 - 【0073】, 図 10(ファミリーなし)	1-15 6-15

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

14.11.2005

国際調査報告の発送日

29.11.2005

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

松嶋 秀忠

4M

9836

電話番号 03-3581-1101 内線 3462

C (続き). 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-314074 A(松下電器産業株式会社) 2002. 10. 25 【0108】 - 【0117】 , 図 12 &WO 2002/063668 A1 &EP 1271632 A1 &US 2003/0092238 A1 &TW 546734 A &CN 1457508 A	6-15
P, X	JP 2005-79306 A(株式会社半導体先端テクノロジーズ) 2005. 03. 24 全文, 全図(ファミリーなし)	1-15
A	JP 2003-8011 A(松下電器産業株式会社) 2003. 01. 10 全文, 全図 &WO 2003/001605 A1 &JP 2003-8005 A &US 2002/0195643 A1 &JP 2003-59926 A &KR 2003024897 A &EP 1363333 A1 &US 2004/0084736 A1 &CN 1511349 A	1-15
A	JP 2002-314067 A(株式会社東芝) 2002. 10. 25 全文, 全図 &US 2002/0149065 A1	1-15