



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2016년04월21일

(11) 등록번호 10-1614576

(24) 등록일자 2016년04월15일

- (51) 국제특허분류(Int. Cl.)  
*H01L 33/16* (2010.01) *C30B 25/20* (2006.01)  
*C30B 29/38* (2006.01)
- (21) 출원번호 10-2012-7007437
- (22) 출원일자(국제) 2010년01월28일  
 심사청구일자 2014년11월18일
- (85) 번역문제출일자 2012년03월22일
- (65) 공개번호 10-2012-0049367
- (43) 공개일자 2012년05월16일
- (86) 국제출원번호 PCT/JP2010/051158
- (87) 국제공개번호 WO 2011/027580  
 국제공개일자 2011년03월10일
- (30) 우선권주장  
 JP-P-2009-206109 2009년09월07일 일본(JP)  
 JP-P-2009-287970 2009년12월18일 일본(JP)

- (56) 선행기술조사문헌  
 WO2002101121 A1  
 JP2004311575 A  
 US6596079 A  
 JP2001322899 A

- (73) 특허권자  
 스미토모덴키고교가부시키가이샤  
 일본 오사카후 오사카시 츠오쿠 기타하마 4쵸메  
 5반33고
- (72) 발명자  
 이시바시 케이지  
 일본 효고켄 이타미시 고야키타 1-1-1 스미토모덴  
 키고교가부시키가이샤 이타미 세이사쿠쇼 나이  
 요시즈미 유스케  
 일본 효고켄 이타미시 고야키타 1-1-1 스미토모덴  
 키고교가부시키가이샤 이타미 세이사쿠쇼 나이
- (74) 대리인  
 김태홍

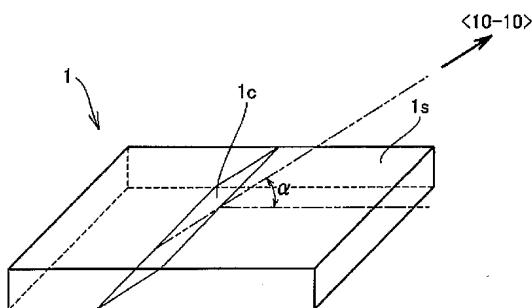
전체 청구항 수 : 총 19 항

심사관 : 한상일

(54) 발명의 명칭 III족 질화물 결정 기판, 에피택셜층이 부착된 III족 질화물 결정 기판, 및 반도체 디바이스와 그 제조 방법

**(57) 요 약**

본 III족 질화물 결정 기판은, 결정 기판의 임의의 특정 평행 결정 격자면의 X선 회절 조건을 만족하면서, 결정 기판의 주표면(1s)으로부터의 X선 침입 깊이를 변화시키는 X선 회절 측정으로부터 특정 평행 결정 격자면의 면간격이 획득되고, 0.3  $\mu\text{m}$ 의 X선 침입 깊이에서의 면간격  $d_1$ 과, 5  $\mu\text{m}$ 의 X선 침입 깊이에서의 면간격  $d_2$ 로부터 얻어지는  $|d_1-d_2|/d_2$ 의 값으로 표시되는 결정 기판의 표면층의 균일 왜곡이  $1.9 \times 10^{-3}$  이하이며, 주표면(1s)의 면 방위는 결정 기판의 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있다. 이에 따라, 발광의 블루 시프트가 억제된 발광 디바이스의 제조에 적합한 III족 질화물 결정 기판, 에피택셜층이 부착된 III족 질화물 결정 기판, 및 반도체 디바이스 및 그 제조 방법이 제공된다.

**대 표 도 - 도6**

## 명세서

### 청구범위

#### 청구항 1

Ⅲ족 질화물 결정 기판으로서,

상기 결정 기판의 임의의 특정 평행 결정 격자면(1d)의 X선 회절 조건을 만족하면서, 상기 결정 기판의 주표면(1s)으로부터의 X선 침입 깊이를 변화시키는 X선 회절 측정으로부터 상기 특정 평행 결정 격자면(1d)의 면간격이 획득되고,

0.3  $\mu\text{m}$ 의 상기 X선 침입 깊이에서의 면간격  $d_1$ 과, 5  $\mu\text{m}$ 의 상기 X선 침입 깊이에서의 면간격  $d_2$ 로부터 얻어지는  $|d_1-d_2|/d_2$ 의 값으로 표시되는 상기 결정 기판의 표면층(1p)의 균일 왜곡이  $1.9 \times 10^{-3}$  이하이고,

상기 주표면(1s)의 면 방위는, 상기 결정 기판의 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있는 것인 Ⅲ족 질화물 결정 기판.

#### 청구항 2

Ⅲ족 질화물 결정 기판으로서,

상기 결정 기판의 임의의 특정 평행 결정 격자면(1d)의 X선 회절 조건을 만족하면서, 상기 결정 기판의 주표면(1s)으로부터의 X선 침입 깊이를 변화시키는 X선 회절 측정으로부터 얻어지는 상기 특정 평행 결정 격자면(1d)의 회절 강도 프로파일에 있어서,

0.3  $\mu\text{m}$ 의 상기 X선 침입 깊이에서의 회절 강도 피크의 반값 폭  $v_1$ 과, 5  $\mu\text{m}$ 의 상기 X선 침입 깊이에서의 회절 강도 피크의 반값 폭  $v_2$ 로부터 얻어지는  $|v_1-v_2|$ 의 값으로 표시되는 상기 결정 기판의 표면층(1p)의 불균일 왜곡은 130 arcsec 이하이고,

상기 주표면(1s)의 면 방위는, 상기 결정 기판의 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있는 것인 Ⅲ족 질화물 결정 기판.

#### 청구항 3

Ⅲ족 질화물 결정 기판으로서,

상기 결정 기판의 임의의 특정 평행 결정 격자면(1d)의 X선 회절에 관해서 상기 결정 기판의 주표면(1s)으로부터의 X선 침입 깊이를 변화시켜 측정된 롤링 커브(rocking curve)에 있어서,

0.3  $\mu\text{m}$ 의 상기 X선 침입 깊이에서의 회절 강도 피크의 반값 폭  $w_1$ 과, 5  $\mu\text{m}$ 의 상기 X선 침입 깊이에서의 회절 강도 피크의 반값 폭  $w_2$ 로부터 얻어지는  $|w_1-w_2|$ 의 값으로 표시되는 상기 결정 기판의 표면층(1p)의 상기 특정 평행 결정 격자면(1d)의 면 방위 어긋남은 350 arcsec 이하이고,

상기 주표면(1s)의 면 방위는, 상기 결정 기판의 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있는 것인 Ⅲ족 질화물 결정 기판.

#### 청구항 4

제1항에 있어서, 상기 주표면(1s)은 3 nm 이하의 표면 거칠기 Ra를 갖는 것인 Ⅲ족 질화물 결정 기판.

#### 청구항 5

제1항에 있어서, 상기 주표면(1s)의 면 방위는, 상기 결정 기판의 {20-21}면, {10-11}면, {20-2-1}면 및 {10-1-1}면 중 어느 하나의 면으로부터  $\pm 4^\circ$  이내로 경사져 있는 것인 Ⅲ족 질화물 결정 기판.

#### 청구항 6

제5항에 있어서, 상기 주표면(1s)의 면 방위는, 상기 결정 기판의 {20-21}면, {10-11}면, {20-2-1}면 및 {10-1-1}면 중 어느 하나의 면에 대하여 경사각의 절대치가  $0.1^\circ$  미만으로 평행인 것인 III족 질화물 결정 기판.

#### 청구항 7

제5항에 있어서, 상기 주표면(1s)의 면 방위는, 상기 결정 기판의 {20-21}면, {10-11}면, {20-2-1}면 및 {10-1-1}면 중 어느 하나의 면으로부터의 경사각의 절대치가  $0.1^\circ$  이상  $4^\circ$  이하인 것인 III족 질화물 결정 기판.

#### 청구항 8

제1항에 있어서, 상기 주표면(1s)에 존재하는 산소의 농도는 2원자% 이상 16원자% 이하인 것인 III족 질화물 결정 기판.

#### 청구항 9

제1항에 있어서, 상기 주표면(1s)에서의 전위 밀도는  $1 \times 10^7 \text{ cm}^{-2}$  이하인 것인 것인 III족 질화물 결정 기판.

#### 청구항 10

제1항에 있어서, 상기 III족 질화물 결정 기판의 직경이 40  $\text{mm}$  이상 150  $\text{mm}$  이하인 것인 III족 질화물 결정 기판.

#### 청구항 11

제1항에 있어서, 상기 특정 평행 결정 격자면(1d)은, 상기 주표면(1s)과 평행하지 않고, (10-10)면, (10-11)면, (10-13)면, (11-20)면, (11-22)면, (11-24)면, (10-1-1)면, (10-1-3)면, (11-2-2)면 및 (11-2-4)면 중 어느 하나의 면과 평행인 것인 III족 질화물 결정 기판.

#### 청구항 12

제1항에 기재된 III족 질화물 결정 기판(1)의 상기 주표면(1s) 상에 에피택셜 성장에 의해 형성되어 있는 1층 이상의 반도체층(2)을 포함하는 에피택셜층이 부착된 III족 질화물 결정 기판.

#### 청구항 13

제12항에 기재된 에피택셜층이 부착된 III족 질화물 결정 기판(3)을 포함하는 반도체 디바이스.

#### 청구항 14

제13항에 있어서, 상기 에피택셜층이 부착된 III족 질화물 결정 기판(3)에 포함되는 상기 반도체층(2)은, 피크 파장이 430  $\text{nm}$  이상 550  $\text{nm}$  이하의 광을 발하는 발광층(210)을 포함하는 것인 반도체 디바이스.

#### 청구항 15

반도체 디바이스의 제조 방법으로서,

III족 질화물 결정 기판(1)의 임의의 특정 평행 결정 격자면(1d)의 X선 회절 조건을 만족하면서, 상기 결정 기판의 주표면(1s)으로부터의 X선 침입 깊이를 변화시키는 X선 회절 측정으로부터 상기 특정 평행 결정 격자면(1d)의 면간격이 획득되고,

$0.3 \mu\text{m}$ 의 상기 X선 침입 깊이에서의 면간격  $d_1$ 과,  $5 \mu\text{m}$ 의 상기 X선 침입 깊이에서의 면간격  $d_2$ 로부터 얻어지는  $|d_1 - d_2|/d_2$ 의 값으로 표시되는 상기 결정 기판의 표면층(1p)의 균일 왜곡은  $1.9 \times 10^{-3}$  이하이고,

상기 주표면(1s)의 면 방위가 상기 결정 기판의 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있는, 상기 결정 기판을 준비하는 공정과,

상기 결정 기판의 상기 주표면(1s) 상에 1층 이상의 반도체층(2)을 에피택셜 성장시킴으로써 에피택셜층이 부착된 III족 질화물 결정 기판(3)을 형성하는 공정

을 포함하는 반도체 디바이스의 제조 방법.

## 청구항 16

반도체 디바이스의 제조 방법으로서,

III족 질화물 결정 기판(1)의 임의의 특정 평행 결정 격자면(1d)의 X선 회절 조건을 만족하면서, 상기 결정 기판의 주표면(1s)으로부터의 X선 침입 깊이를 변화시키는 X선 회절 측정으로부터 얻어지는 상기 특정 평행 결정 격자면(1d)의 회절 강도 프로파일에 있어서,

0.3  $\mu\text{m}$ 의 상기 X선 침입 깊이에서의 회절 강도 피크의 반값 폭  $v_1$ 과, 5  $\mu\text{m}$ 의 상기 X선 침입 깊이에서의 회절 강도 피크의 반값 폭  $v_2$ 으로부터 얻어지는  $|v_1-v_2|$ 의 값으로 표시되는 상기 결정 기판의 표면층(1p)의 불균일 왜곡은 130 arcsec 이하이고,

상기 주표면(1s)의 면 방위는 상기 결정 기판의 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로 10° 이하로 경사져 있는, 상기 결정 기판을 준비하는 공정과,

상기 결정 기판의 상기 주표면(1s) 상에 1층 이상의 반도체층(2)을 에피택셜 성장시킴으로써 에피택셜층이 부착된 III족 질화물 결정 기판(3)을 형성하는 공정

을 포함하는 반도체 디바이스의 제조 방법.

## 청구항 17

반도체 디바이스의 제조 방법으로서,

III족 질화물 결정 기판(1)의 임의의 특정 평행 결정 격자면(1d)의 X선 회절에 관해서 상기 결정 기판의 주표면(1s)으로부터의 X선 침입 깊이를 변화시켜 측정된 록킹 커브에 있어서,

0.3  $\mu\text{m}$ 의 상기 X선 침입 깊이에서의 회절 강도 피크의 반값 폭  $w_1$ 과, 5  $\mu\text{m}$ 의 상기 X선 침입 깊이에서의 회절 강도 피크의 반값 폭  $w_2$ 으로부터 얻어지는  $|w_1-w_2|$ 의 값으로 표시되는 상기 결정 기판의 표면층(1p)의 상기 특정 평행 결정 격자면(1d)의 면 방위 어긋남은 350 arcsec 이하이고,

상기 주표면(1s)의 면 방위는 상기 결정 기판의 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로 10° 이하로 경사져 있는, 상기 결정 기판을 준비하는 공정과,

상기 결정 기판의 상기 주표면(1s) 상에 1층 이상의 반도체층(2)을 에피택셜 성장시킴으로써 에피택셜층이 부착된 III족 질화물 결정 기판(3)을 형성하는 공정

을 포함하는 반도체 디바이스의 제조 방법.

## 청구항 18

제15항에 있어서, 상기 에피택셜층이 부착된 III족 질화물 결정 기판(3)을 형성하는 공정에 있어서, 상기 반도체층(2)은 발광층(210)을 포함하고, 상기 발광층(210)은 피크 파장 430 nm 이상 550 nm 이하의 광을 발하도록 형성되는 것인 반도체 디바이스의 제조 방법.

## 청구항 19

제15항에 있어서, 상기 결정 기판은, 상기 특정 평행 결정 격자면(1d)이, 상기 주표면(1s)과 평행하지 않고, (10-10)면, (10-11)면, (10-13)면, (11-20)면, (11-22)면, (11-24)면, (10-1-1)면, (10-1-3)면, (11-2-2)면 및 (11-2-4)면 중 어느 하나의 면에 평행인 것인 반도체 디바이스의 제조 방법.

## 발명의 설명

### 기술 분야

[0001] 본 발명은, III족 질화물 결정 기판, 에피택셜층이 부착된 III족 질화물 결정 기판, 및 반도체 디바이스와 그 제조 방법에 관한 것으로, 특히 반도체 디바이스를 제작할 때의 반도체층의 에피택셜 결정 성장용 기판으로서 바람직하게 이용되는 III족 질화물 결정 기판에 관한 것이다.

## 배경기술

- [0002] 주지와 같이, 최근에는 질화물 반도체 결정(예를 들면, III족 질화물 결정)을 이용한 여러 가지 반도체 디바이스가 제작되고 있고, 그러한 반도체 디바이스의 전형으로서 질화물 반도체 발광 디바이스(예를 들면, III족 질화물 반도체 발광 디바이스)가 제작되고 있다.
- [0003] 질화물 반도체 디바이스의 제작에 있어서는, 일반적으로, 기판 상에 복수의 질화물 반도체층(예를 들면, III족 질화물 반도체층)이 에피택셜로 결정 성장된다. 에피택셜 성장한 질화물 반도체층의 결정 품질은, 그 에피택셜 성장에 이용된 기판의 표면층의 상태에 영향을 받아, 그 질화물 반도체층을 포함하는 반도체 디바이스의 성능에 영향을 미치게 한다. 따라서, 그러한 기판으로서 질화물 반도체 결정을 이용하는 경우, 적어도 에피택셜 성장의 베이스가 되는 기판의 주표면은 왜곡을 포함하지 않고 평활한 것이 바람직하다.
- [0004] 즉, 에피택셜 성장에 이용되는 질화물 반도체 기판의 주표면은, 일반적으로, 그 평활화 처리가 이루어지고 왜곡 제거 처리가 이루어진다. 이 경우에, 화합물 반도체 중에서도 질화갈륨계 반도체는 비교적 경질이며, 표면 평활화 처리가 용이하지 않고, 그 평활화 처리 후의 왜곡 제거 처리도 용이하지는 않다.
- [0005] 미국 특허 제6596079호 명세서(특허문헌 1)에서는,  $(\text{AlGaIn})\text{N}$  종결정 상에 기상 에피택시에 의해서 육성된  $(\text{AlGaIn})\text{N}$  벌크 결정으로부터 기판을 제작하는 경우에 있어서, 기계적 연마된 기판 표면에 대하여 CMP(화학 기계적 연마)나 애칭 등을 실시함으로써, 표면 손상이 제거되어 1 nm 이하의 RMS(2송 평균) 표면 거칠기를 갖는 기판면을 형성하는 방법이 개시되어 있다. 미국 특허 제6488767호 명세서(특허문헌 2)에서는, CMP 처리에 의해서 0.15 nm의 RMS 표면 거칠기를 갖는  $\text{Al}_x\text{Ga}_y\text{In}_z\text{N}$  ( $0 < y \leq 1$ ,  $x+y+z=1$ ) 기판이 개시되어 있고, 그 CMP의 처리제에는  $\text{Al}_2\text{O}_3$  지립,  $\text{SiO}_2$  지립, pH 조정제, 및 산화제가 포함된다.
- [0006] 종래에는, 전술한 바와 같이, GaN 결정을 기계 연마한 후에 CMP 처리 또는 드라이 애칭함으로써, 기계 연마시의 가공 변질층을 제거하여 기판면을 마무리한 GaN 기판을 얻고 있다. 그러나, CMP 처리는 처리 속도가 느리고, 비용이나 생산성에 문제가 있다. 또한, 드라이 애칭에서는 표면 거칠기의 문제가 생긴다.
- [0007] 즉, Si 기판의 CMP에 의한 마무리 방법이나 그 방법에 있어서의 연마제는, 경질의 질화물 반도체 기판에는 부적합하여, 표면층의 제거 속도를 느리게 한다. 특히, GaN은 화학적으로 안정되고, 습식 애칭되기 어렵기 때문에 CMP 처리가 용이하지는 않다. 또한, 드라이 애칭에 의해서 질화물 반도체 표면을 제거할 수는 있지만, 그 표면을 수평 방향으로 평탄화하는 효과가 없기 때문에, 표면 평활화가 얻어지지 않는다.
- [0008] 또한, 전술한 바와 같이, 기판의 주표면 상에 양호한 결정질의 화합물 반도체층을 에피택셜 성장시키기 위해서는, 가공 손상이 적고 왜곡이 적은 양호한 결정품질의 표면층을 갖는 기판면을 이용하는 것이 필요하다. 그러나, 기판의 주표면에 있어서 필요로 되는 표면층의 결정 품질이 분명하지 않다.
- [0009] 따라서, 일본 특허 공개 제2007-005526호 공보(특허문헌 3)에서는, 질화물 결정 기판 및 그 기판을 이용한 반도체 디바이스에 관해서, GaN 결정 또는 AlN 결정을 기계 연마한 후 정해진 조건으로 CMP를 행하여, 기판의 결정의 표면으로부터의 X선 침입 깊이를 변화시키는 X선 회절 측정에 의해 평가된 결정의 표면층의 규일 왜곡, 불균일 왜곡 및 면 방위 어긋남 중 적어도 어느 하나가 정해진 범위 내인 질화물 결정 기판이 반도체 디바이스의 제조에 적합한 것이 제안되어 있다.

## 선행기술문헌

### 특허문헌

- [0010] (특허문헌 0001) 특허문헌 1 : 미국 특허 제6596079호 명세서  
 (특허문헌 0002) 특허문헌 2 : 미국 특허 제6488767호 명세서  
 (특허문헌 0003) 특허문헌 3 : 일본 특허 공개 제2007-005526호 공보

## 발명의 내용

### 해결하려는 과제

[0011] 여기서, 상기한 미국 특허 제6596079호 명세서(특허문현 1), 미국 특허 제6488767호 명세서(특허문현 2) 및 일본 특허 공개 제2007-005526호 공보(특허문현 3)에 예시되어 있는 기판은, 모두 육방정계의 우르차이트(wurtzite)형의 III족 질화물 결정이며 그 주표면이 (0001)면이다. 이 때문에, 이러한 결정 기판의 주표면 상에 에피택셜 성장시킨 적어도 1층의 반도체층을 형성한 반도체 디바이스인 발광 디바이스는, 반도체층의 주표면도 (0001)면이며, 이러한 (0001)면은 그 면의 법선 방향으로 극성이 변화되는 극성면이기 때문에, 이러한 극성에 따른 피에조 분극에 의해서 생기는 양자 가둠 스타크 효과(quantum-confined Stark effect)에 의해, 전류 주입량 증가에 수반하는 발광의 블루 시프트가 커져, 발광 강도가 저하된다.

[0012] 한편, 발광의 블루 시프트가 억제된 발광 디바이스를 제조하기 위해서는, 발광 디바이스의 제조에 이용하는 기판의 주표면의 극성을 저감시키는 것, 즉, 기판의 주표면을 (0001)면 이외의 면으로 할 필요가 있다.

[0013] 그러나, 발광의 블루 시프트가 억제된 발광 디바이스의 제조에 적합한 기판에 관해서, 그 주표면의 면 방위, 그 주표면의 면거칠기, 그 표면층의 결정성 등이 전혀 불명확하다.

[0014] 따라서, 본 발명은, 발광의 블루 시프트가 억제된 발광 디바이스의 제조에 적합한 III족 질화물 결정 기판, 에피택셜층이 부착된 III족 질화물 결정 기판, 및 반도체 디바이스와 그 제조 방법을 제공하는 것을 목적으로 한다.

### 과제의 해결 수단

[0015] 본 발명의 일 실시형태에 따르면, III족 질화물 결정 기판은, 결정 기판의 임의의 특정 평행 결정 격자면의 X선 회절 조건을 만족하면서, 결정 기판의 주표면으로부터의 X선 침입 깊이를 변화시키는 X선 회절 측정으로부터 특정 평행 결정 격자면의 면간격이 획득되고,  $0.3 \mu\text{m}$ 의 X선 침입 깊이에 있어서의 면간격  $d_1$ 과,  $5 \mu\text{m}$ 의 X선 침입 깊이에 있어서의 면간격  $d_2$ 으로부터 얻어지는  $|d_1-d_2|/d_2$ 의 값으로 표시되는 결정 기판의 표면층의 균일 왜곡이  $1.9 \times 10^{-3}$  이하이며, 주표면의 면 방위가 결정 기판의 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있다.

[0016] 본 발명의 다른 실시형태에 따르면, III족 질화물 결정 기판은, 결정 기판의 임의의 특정 평행 결정 격자면의 X선 회절 조건을 만족하면서, 결정 기판의 주표면으로부터의 X선 침입 깊이를 변화시키는 X선 회절 측정으로부터 얻어지는 특정 평행 결정 격자면의 회절 강도 프로파일에 있어서,  $0.3 \mu\text{m}$ 의 X선 침입 깊이에 있어서의 회절 강도 피크의 반값 폭  $v_1$ 과,  $5 \mu\text{m}$ 의 X선 침입 깊이에 있어서의 회절 강도 피크의 반값 폭  $v_2$ 로부터 얻어지는  $|v_1-v_2|$ 의 값으로 표시되는 결정 기판의 표면층의 불균일 왜곡이  $130 \text{ arcsec}$  이하이며, 주표면의 면 방위가 결정 기판의 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있다.

[0017] 본 발명의 또 다른 실시형태에 따르면, III족 질화물 결정 기판은, 결정 기판의 임의의 특정 평행 결정 격자면의 X선 회절에 관해서 결정 기판의 주표면으로부터의 X선 침입 깊이를 변화시켜 측정된 롤킹 커브(rocking curve)에 있어서,  $0.3 \mu\text{m}$ 의 X선 침입 깊이에 있어서의 회절 강도 피크의 반값 폭  $w_1$ 과,  $5 \mu\text{m}$ 의 X선 침입 깊이에 있어서의 회절 강도 피크의 반값 폭  $w_2$ 로부터 얻어지는  $|w_1-w_2|$ 의 값으로 표시되는 결정 기판의 표면층의 특정 평행 결정 격자면의 면 방위 어긋남이  $350 \text{ arcsec}$  이하이며, 주표면의 면 방위가 결정 기판의 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있다.

[0018] 상기한 III족 질화물 결정 기판에 대해서, III족 질화물 결정 기판의 주표면은  $3 \text{ nm}$  이하의 표면 거칠기 Ra를 가질 수 있다. 또한, III족 질화물 결정 기판의 주표면의 면 방위는, 결정 기판의 {20-21}면, {10-11}면, {20-2-1}면 및 {10-1-1}면 중 어느 하나의 면으로부터  $\pm 4^\circ$  이내로 경사질 수 있다. 여기서, 주표면의 면 방위는, 결정 기판의 {20-21}면, {10-11}면, {20-2-1}면 및 {10-1-1}면 중 어느 하나의 면에 대하여 경사각의 절대치가  $0.1^\circ$  미만으로 실질적으로 평행으로 할 수 있다. 또한, 주표면의 면 방위는 결정 기판의 {20-21}면, {10-11}면, {20-2-1}면 및 {10-1-1}면 중 어느 하나의 면으로부터의 경사각의 절대치를  $0.1^\circ$  이상  $4^\circ$  이하로 할 수 있다. 또한, III족 질화물 결정 기판의 주표면에 존재하는 산소의 농도를 2 원자% 이상 16 원자% 이하로 할 수 있다. 또한, III족 질화물 결정 기판의 주표면에 있어서의 전위 밀도를  $1 \times 10^7 \text{ cm}^{-2}$  이하로 할 수 있다. 또한, III족 질화물 결정 기판의 직경을  $40 \text{ mm}$  이상  $150 \text{ mm}$  이하로 할 수 있다. 또한, 특정 평행 결정 격자면은, 주표면과 평행이 아니고, 그리고, (10-10)면, (10-11)면, (10-13)면, (11-20)면, (11-22)면, (11-24)면, (10-1-1)면, (10-1-3)면, (11-2-2)면 및 (11-2-4)면 중 어느 하나의 면에 평행으로 할 수 있다.

[0019] 본 발명의 또 다른 실시형태에 따르면, 에피택셜층이 부착된 III족 질화물 결정 기판은, 상기한 III족 질화물 결

정 기판의 주표면 상에 에피택셜 성장에 의해 형성되어 있는 적어도 1층의 반도체층을 포함한다.

[0020] 본 발명의 또 다른 실시형태에 따르면, 반도체 디바이스는 상기한 에피택셜층이 부착된 III족 질화물 결정 기판을 포함한다. 상기한 반도체 디바이스에 대해서, 상기한 에피택셜층이 부착된 III족 질화물 결정 기판에 포함되는 반도체층은, 피크 파장이 430 nm 이상 550 nm 이하의 광을 발하는 발광층을 포함할 수 있다.

[0021] 본 발명의 또 다른 실시형태에 따르면, 반도체 디바이스의 제조 방법은, III족 질화물 결정 기판의 임의의 특정 평행 결정 격자면의 X선 회절 조건을 만족하면서, 결정 기판의 주표면으로부터의 X선 침입 깊이를 변화시키는 X 선 회절 측정으로부터 특정 평행 결정 격자면의 면간격이 획득되고, 0.3  $\mu\text{m}$ 의 X선 침입 깊이에 있어서의 면간격  $d_1$ 와, 5  $\mu\text{m}$ 의 X선 침입 깊이에 있어서의 면간격  $d_2$ 으로부터 얻어지는  $|d_1-d_2|/d_2$ 의 값으로 표시되는 결정 기판의 표면층의 균일 왜곡이  $1.9 \times 10^{-3}$  이하이며, 주표면의 면 방위가 결정 기판의 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있는 결정 기판을 준비하는 공정과, 이 결정 기판의 주표면 상에 적어도 1층의 반도체층을 에피택셜 성장시킴으로써 에피택셜층이 부착된 III족 질화물 결정 기판을 형성하는 공정을 포함한다.

[0022] 본 발명의 또 다른 실시형태에 따르면, 반도체 디바이스의 제조 방법은, III족 질화물 결정 기판의 임의의 특정 평행 결정 격자면의 X선 회절 조건을 만족하면서, 결정 기판의 주표면으로부터의 X선 침입 깊이를 변화시키는 X 선 회절 측정으로부터 얻어지는 특정 평행 결정 격자면의 회절 강도 프로파일에 있어서, 0.3  $\mu\text{m}$ 의 X선 침입 깊이에 있어서의 회절 강도 피크의 반값 폭  $v_1$ 과, 5  $\mu\text{m}$ 의 X선 침입 깊이에 있어서의 회절 강도 피크의 반값 폭  $v_2$ 으로부터 얻어지는  $|v_1-v_2|$ 의 값으로 표시되는 결정 기판의 표면층의 불균일 왜곡이 130 arcsec 이하이며, 주표면의 면 방위가 결정 기판의 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있는 결정 기판을 준비하는 공정과, 이 결정 기판의 주표면 상에 적어도 1층의 반도체층을 에피택셜 성장시킴으로써 에피택셜층이 부착된 III족 질화물 결정 기판을 형성하는 공정을 포함한다.

[0023] 본 발명의 또 다른 실시형태에 따르면, 반도체 디바이스의 제조 방법은, III족 질화물 결정 기판의 임의의 특정 평행 결정 격자면의 X선 회절에 관해서 결정 기판의 주표면으로부터의 X선 침입 깊이를 변화시켜 측정된 록킹 커브에 있어서, 0.3  $\mu\text{m}$ 의 X선 침입 깊이에 있어서의 회절 강도 피크의 반값 폭  $w_1$ 과, 5  $\mu\text{m}$ 의 X선 침입 깊이에 있어서의 회절 강도 피크의 반값 폭  $w_2$ 으로부터 얻어지는  $|w_1-w_2|$ 의 값으로 표시되는 결정 기판의 표면층의 특정 평행 결정 격자면의 면 방위 어긋남이 350 arcsec 이하이며, 주표면의 면 방위가 결정 기판의 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있는 결정 기판을 준비하는 공정과, 이 결정 기판의 주표면 상에 적어도 1층의 반도체층을 에피택셜 성장시킴으로써 에피택셜층이 부착된 III족 질화물 결정 기판을 형성하는 공정을 포함한다.

[0024] 상기한 반도체 디바이스의 제조 방법에 있어서의 에피택셜층이 부착된 III족 질화물 결정 기판을 형성하는 공정에 있어서, 상기한 반도체층은 발광층을 포함하고, 발광층이 피크 파장 430 nm 이상 550 nm 이하의 광을 발하도록 형성할 수 있다. 또한, 상기한 반도체 디바이스의 제조 방법에 있어서, 상기 III족 질화물 결정 기판은, 특정 평행 결정 격자면이 주표면과 평행이 아니고, 그리고, (10-10)면, (10-11)면, (10-13)면, (11-20)면, (11-22)면, (11-24)면, (10-1-1)면, (10-1-3)면, (11-2-2)면 및 (11-2-4)면 중 어느 하나의 면에 평행으로 할 수 있다.

### 발명의 효과

[0025] 본 발명에 따르면, 광의 블루 시프트가 억제되고, 발광 강도가 증대한 발광 디바이스의 제조에 적합한 III족 질화물 결정 기판, 에피택셜층이 부착된 III족 질화물 결정 기판, 및 반도체 디바이스와 그 제조 방법을 제공할 수 있다.

### 도면의 간단한 설명

[0026] 도 1은 III족 질화물 결정 기판의 주표면으로부터 깊이 방향의 결정의 상태를 나타내는 개략 단면도이다.

도 2는 본 발명에 이용되는 X선 회절법에 있어서의 측정축, 측정각을 나타내는 개략도이다.

도 3은 X선 회절법에 있어서의 III족 질화물 결정 기판의 결정 격자의 균일 왜곡과, 회절 프로파일에 있어서의 특정 평행 결정 격자면의 면간격의 관계를 나타내는 모식도이다. 여기서, (a)는 결정 격자의 균일 왜곡을 나타

내고, (b)는 회절 프로파일에 있어서의 특정 평행 결정 격자면의 면간격을 나타낸다.

도 4는 X선 회절법에 있어서의 Ⅲ족 질화물 결정 기판의 결정 격자의 불균일 왜곡과, 회절 프로파일에 있어서의 회절 피크의 반값 폭의 관계를 나타내는 모식도이다. 여기서, (a)는 결정 격자의 불균일 왜곡을 나타내고, (b)는 회절 프로파일에 있어서의 회절 피크의 반값 폭을 나타낸다.

도 5는 X선 회절법에 있어서의 Ⅲ족 질화물 결정 기판의 특정 평행 결정 격자면의 면 방위 어긋남과, 롤링 커브에 있어서의 반값 폭의 관계를 나타내는 모식도이다. 여기서, (a)는 특정 평행 결정 격자면의 면 방위 어긋남을 나타내고, (b)는 롤링 커브에 있어서의 반값 폭을 나타낸다.

도 6은 본 발명에 따른 Ⅲ족 질화물 결정 기판의 일례를 나타내는 개략도이다.

도 7은 본 발명에 따른 Ⅲ족 질화물 결정 기판에 있어서의 주표면의 면 방위의 (0001)면으로부터 <10-10> 방향으로의 경사의 일례를 나타내는 개략도이다.

도 8은 본 발명에 따른 Ⅲ족 질화물 결정 기판에 있어서의 주표면의 면 방위의 (0001)면으로부터 <10-10> 방향으로의 경사의 다른 예를 나타내는 개략도이다.

도 9는 본 발명에 따른 Ⅲ족 질화물 결정 기판에 있어서의 주표면의 면 방위의 (000-1)면으로부터 <10-10> 방향으로의 경사의 일례를 나타내는 개략도이다.

도 10은 본 발명에 따른 Ⅲ족 질화물 결정 기판에 있어서의 주표면의 면 방위의 (000-1)면으로부터 <10-10> 방향으로의 경사의 다른 예를 나타내는 개략도이다.

도 11은 본 발명에 따른 에피택셜층이 부착된 Ⅲ족 질화물 결정 기판의 일례를 나타내는 개략 단면도이다.

도 12는 본 발명에 따른 반도체 디바이스의 일례를 나타내는 개략 단면도이다.

## 발명을 실시하기 위한 구체적인 내용

### [0027] [Ⅲ족 질화물 결정 기판]

결정 기하학에 있어서는, 결정면의 면 방위를 나타내기 위해서  $(hk\bar{l})$  또는  $(h\bar{k}il)$  등의 표시(미러 표시)가 이용된다. Ⅲ족 질화물 결정 기판을 형성하는 Ⅲ족 질화물 결정 등의 육방정계의 결정에 있어서의 결정면의 면 방위는,  $(hk\bar{l}l)$ 으로 표시된다. 여기서,  $h$ ,  $k$ ,  $i$  및  $l$ 은 미러 지수라고 불리는 정수로서,  $i=-(h+k)$ 의 관계를 갖는다. 이 면 방위( $hk\bar{l}l$ )의 면을  $(hk\bar{l}l)$ 면이라고 한다. 본 명세서 중에 있어서는, 개별의 면 방위를  $(hk\bar{l}l)$ 로 나타내고,  $(hk\bar{l}l)$  및 그것에 결정 기하학적으로 등가인 면 방위를 포함하는 총칭적인 면 방위를  $\{hk\bar{l}l\}$ 로 표시한다. 또한, 개별의 방향을  $[hk\bar{l}l]$ 로 표시하고,  $[hk\bar{l}l]$  및 그것에 결정 기하학적으로 등가인 방향을 포함하는 방향을  $\langle hk\bar{l}l \rangle$ 로 표시한다. 또한, 마이너스의 지수에 대해서는, 결정 기하학상은 「-」(바)를, 지수를 표시하는 숫자의 위에 붙여 나타내는 것이 일반적이지만, 본 명세서 중에서는 지수를 나타내는 숫자의 앞에 마이너스의 부호(-)를 붙여 나타낸다.

여기서, Ⅲ족 질화물 결정은, <0001> 방향으로 Ⅲ족 원소 원자면 및 질소 원자면이 교대로 배열하기 때문에, <0001> 방향으로 극성을 갖는다. 본원에 있어서는, Ⅲ족 원소 원자면이 (0001)면이 되고, 질소 원자면이 (000-1)면이 되도록, 결정축을 설정한다.

본 발명에 있어서는, X선 회절법을 이용함으로써, Ⅲ족 질화물 결정 기판의 표면층에 있어서의 결정성을, 결정을 파괴하지 않고 직접 평가할 수 있다. 여기서, 결정성의 평가란, 결정의 왜곡이 어느 정도 있는지를 평가하는 것을 말하고, 구체적으로는, 결정 격자의 왜곡, 결정 격자면의 면 방위 어긋남이 어느 정도 있는지를 평가하는 것을 말한다. 또한, 결정 격자의 왜곡에는, 결정 격자가 균일하게 왜곡되어 있는 균일 왜곡과, 결정 격자가 불균일하게 왜곡되어 있는 불균일 왜곡이 있다. 결정 격자면의 면 방위 어긋남이란, 결정 격자 전체의 격자면의 면 방위의 평균 방위로부터 각각의 결정 격자의 격자면의 면 방위가 어긋나 있는 변동의 크기를 말한다.

도 1에 나타내는 바와 같이, Ⅲ족 질화물 결정 기판(1)은, Ⅲ족 질화물 결정체로부터의 잘라냄, 연삭 또는 연마 등에 의한 가공에 의해서, 결정 기판의 주표면(1s)으로부터 일정한 깊이 방향의 표면층(1p)에 결정 격자의 균일 왜곡, 불균일 왜곡 및/또는 면 방위 어긋남(즉, 결정 격자의 균일 왜곡, 불균일 왜곡 및 면 왜곡 중 적어도 어느 하나)이 생긴다. 또한, 표면층(1p)에 인접하는 표면 인접층(1q)에도, 결정 격자의 균일 왜곡, 불균일 왜곡 및/또는 면 방위 어긋남(즉, 결정 격자의 균일 왜곡, 불균일 왜곡 및 면 방위 어긋남 중 적어도 어느 하나)이 생기는 경우도 있다(도 1은 결정 격자의 면 방위 어긋남이 생기고 있는 경우를 나타냄). 또한, 표면 인접층(1

q) 보다도 내측인 내층(1r)에서는, 그 결정 본래의 결정 구조를 갖는 것으로 생각된다. 한편, 표면 가공에 있어서의 연삭 또는 연마의 방법, 정도 등에 따라, 표면층(1p), 표면 인접층(1q)의 상태, 두께가 상이하다.

[0032] 여기서, 결정 기판의 주표면으로부터 그 깊이 방향으로, 결정 격자의 균일 왜곡, 불균일 왜곡 및/또는 면 방위 어긋남을 평가함으로써, 표면층의 결정성을 직접 그리고 확실하게 평가할 수 있다.

[0033] 본 발명에 있어서 Ⅲ족 질화물 결정 기판의 표면층의 결정성을 평가하기 위한 X선 회절 측정은, Ⅲ족 질화물 결정 기판의 임의의 특정 평행 결정 격자면의 X선 회절 조건을 만족하면서, 결정 기판의 주표면으로부터의 X선 침입 깊이를 변화시키는 것이다.

[0034] 여기서, 도 1 및 도 2를 참조하여, 임의의 특정 평행 결정 격자면의 회절 조건이란, 임의로 특정된 그 결정 격자면에 의해서 X선이 회절되는 조건을 말한다, Bragg각을  $\Theta$ , X선의 파장을  $\lambda$ , 특정 평행 결정 격자면(1d)의 면간격을  $d$ 라고 하면, Bragg의 조건식( $2dsin\Theta=n\lambda$ , 여기서  $n$ 은 정수)을 만족하는 결정 격자면에서 X선이 회절된다.

[0035] 또한, X선 침입 깊이란, 입사 X선의 강도가  $1/e$ ( $e$ 는 자연대수의 바닥)이 될 때의 결정 기판의 주표면(1s)으로부터의 수직 깊이 방향으로의 거리를 말한다. 이 X선 침입 깊이  $T$ 는, 도 2을 참조하여, Ⅲ족 질화물 결정 기판(1)에 있어서의 X선의 선흡수 계수  $\mu$ , 결정 기판의 주표면(1s)의 기울기 각  $x$ , 결정 기판의 주표면(1s)에 대한 X선 입사각  $\omega$ , Bragg각  $\Theta$ 에 의해서, 식(1)과 같이 표시된다. 또한,  $x$ 축(21)은 입사 X선(11)과 출사 X선(12)에 의해 만들어지는 면내에 있고,  $\omega$ 축(22)( $2\Theta$  축)은 입사 X선(11)과 출사 X선(12)에 의해 만들어지는 면에 수직이며,  $\phi$ 축(23)은 결정 기판의 주표면(1s)에 수직이다.  $\phi$ 는 결정 기판의 주표면(1s) 내의 회전각을 나타낸다.

[0036] [수학식 1]

$$T = \frac{1}{\mu} \cdot \frac{\cos x \cdot \sin \omega \cdot \sin(2\theta - \omega)}{\sin \omega + \sin(2\theta - \omega)}$$

[0037] [0038] 따라서, 상기의 특정 평행 결정 격자면에 대한 회절 조건을 만족하도록  $x$ ,  $\omega$  및  $\phi$  중 적어도 어느 하나를 조정함으로써, 연속적으로 X선 침입 깊이  $T$ 를 바꿀 수 있다.

[0039] 또한, 특정 평행 결정 격자면(1d)에 있어서의 회절 조건을 만족하도록, 연속적으로 X선 침입 깊이  $T$ 를 변화시키기 위해서는, 그 특정 평행 결정 격자면(1d)과 결정 기판의 주표면(1s)은 평행이 아닌 것이 필요하다. 특정 평행 결정 격자면과 결정 기판의 주표면이 평행이면, 특정 평행 결정 격자면(1d)과 입사 X선(11)이 이루는 각도인  $\Theta$ 와, 결정 기판의 주표면(1s)과 입사 X선(11)이 이루는 각도인  $\omega$ 가 동일해지고, 특정 평행 결정 격자면(1d)에 있어서 X선 침입 깊이를 바꿀 수 없게 된다. 상기한 바와 같이, 특정 평행 결정 격자면에는, 결정 기판의 주표면과 평행이 아닌 것 이외에는 특별히 제한은 없지만, 원하는 진입 깊이에서의 X선 회절에 의한 평가가 용이한 관점에서, (10-10)면, (10-11)면, (10-13)면, (11-20)면, (11-22)면, (11-24)면, (10-1-1)면, (10-1-3)면, (11-2-2)면, (11-2-4)면 등에 평행한 면이 바람직하게 이용되고, 또한 10-10)면, (10-11)면, (10-13)면, (11-20)면, (11-22)면, (11-24)면, (10-1-1)면, (10-1-3)면, (11-2-2)면, (11-2-4)면 등이 보다 바람직하게 이용된다.

[0040] 여기서, X선 침입 깊이를 바꿔 결정 기판의 임의의 특정 평행 결정 격자면에 X선을 조사하고, 이 특정 평행 결정 격자면에 대한 회절 프로파일에 있어서의 면간격의 변화로부터 결정 격자의 균일 왜곡을, 회절 프로파일에 있어서의 회절 피크의 반값 폭의 변화로부터 결정 격자의 불균일 왜곡을, 록킹 커브에 있어서의 반값 폭의 변화로부터 결정 격자의 면 방위 어긋남을 평가한다.

[0041] 또한, 도 6을 참조하여, 본 발명에 따른 Ⅲ족 질화물 결정 기판(1)은, 그 주표면(1s)의 면 방위가, 결정 기판의 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하의 경사각  $a$ 로 경사져 있다. Ⅲ족 질화물 결정 기판의 주표면의 면 방위가 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로의 경사각  $a$ 가  $10^\circ$  이상인 것에 의해, 결정 기판의 주표면 상에 에피택셜 성장시킨 적어도 1층의 반도체층을 포함하는 반도체 디바이스인 발광 디바이스에 있어서, 반도체층 중의 발광층의 피에조 분극이 억제되어 양자 가동 스타크 효과가 저감됨으로써, 홀과 전자의 재결합이 용이해져 발광 천이 확률이 높아지기 때문에, 발광 디바이스의 블루 시프트가 저감되고 발광의 적분 강도가 높아진다. Ⅲ족 질화물 결정 기판의 주표면의 면 방위가 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로의 경사각  $a$ 가  $80^\circ$  이하인 것에 의해, 결정 기판의 주표면 상에 에피

택설 성장시킨 적어도 1층의 반도체층을 포함하는 반도체 디바이스인 발광 디바이스에 있어서, 반도체층 중의 발광층의 전위 밀도가 낮아지기 때문에, 발광의 적분 강도를 높게 할 수 있다. 이러한 관점에서, III족 질화물 결정 기판에 있어서의 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로의 주표면의 면 방위의 경사각  $\alpha$ 는 16° 이상 80° 이하가 바람직하고, 45° 이상 79° 이하가 보다 바람직하며, 63° 이상 79° 이하가 보다 바람직하다. 여기서, (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로의 주표면의 경사각  $\alpha$ 는 X선 회절법 등에 의해 측정할 수 있다.

[0042] (실시형태 1)

도 1, 도 2, 도 3 및 도 6을 참조하여, 본 발명의 일 실시형태인 III족 질화물 결정 기판(1)은, III족 질화물 결정 기판(1)의 임의의 특정 평행 결정 격자면(1d)의 X선 회절 조건을 만족하면서 결정 기판의 주표면(1s)으로부터의 X선 침입 깊이를 변화시키는 X선 회절 측정으로부터 얻어지는 특정 평행 결정 격자면(1d)(각 결정 격자의 특정 평행 결정 격자면(31d, 32d, 33d)에 의해 형성되는 특정 평행 결정 격자면(1d))를 말한다. 본 실시형태에 있어서, 이하 동일)의 면간격에 있어서, 0.3  $\mu\text{m}$ 의 X선 침입 깊이에 있어서의 면간격  $d_1$ 과 5  $\mu\text{m}$ 의 X선 침입 깊이에 있어서의 면간격  $d_2$ 으로부터 얻어지는  $|d_1-d_2|/d_2$ 의 값으로 표시되는 결정 기판의 표면층(1p)의 균일 왜곡이  $1.9 \times 10^{-3}$  이하이며, 주표면(1s)의 면 방위가, 결정 기판의 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로 10° 이상 80° 이하로 경사져 있다.

[0044] 본 실시형태의 III족 질화물 결정 기판(1)은, 그 표면층(1p)의 균일 왜곡이  $1.9 \times 10^{-3}$  이하이며, 그리고, 그 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로의 주표면(1s)의 면 방위의 경사각  $\alpha$ 가 10° 이상 80° 이하인 것에 의해, 그 결정 기판의 주표면(1s) 상에 에피택설 성장시킨 적어도 1층의 반도체층을 포함하는 반도체 디바이스인 발광 디바이스의 블루 시프트를 저감시키고 발광의 적분 강도를 높게 할 수 있다. 이러한 관점에서, 표면층(1p)의 균일 왜곡은  $1.4 \times 10^{-3}$  이하가 바람직하고,  $1.0 \times 10^{-3}$  이하가 보다 바람직하다. 여기서, 표면층(1p)의 균일 왜곡은, 작을수록 바람직하고, 본원에 있어서도, 후술하는 바와 같이, 결정 기판의 주표면의 가공 조건을 조정함으로써  $0.4 \times 10^{-3}$  정도까지 저감되어 있다. 또한, 주표면(1s)의 면 방위의 경사각  $\alpha$ 는 16° 이상 80° 이하가 바람직하고, 45° 이상 79° 이하가 보다 바람직하며, 63° 이상 79° 이하가 보다 바람직하다.

[0045] 여기서, 도 1을 참조하여, X선 침입 깊이 0.3  $\mu\text{m}$ 는 III족 질화물 결정 기판(1)의 주표면(1s)으로부터 표면층(1p) 내까지의 거리에 해당하고, X선 침입 깊이 5  $\mu\text{m}$ 는 III족 질화물 결정 기판(1)의 주표면(1s)으로부터 내층(1r) 내까지의 거리에 해당한다. 이 때, 도 3의 (a)를 참조하여, X선 침입 깊이 5  $\mu\text{m}$ 에 있어서의 면간격  $d_2$ 는 그 III족 질화물 결정 본래의 특정 평행 결정 격자면(1d)의 면간격이라고 생각되지만, X선 침입 깊이 0.3  $\mu\text{m}$ 에 있어서의 면간격  $d_1$ 은, 결정 기판의 표면 가공의 영향(예를 들면, 그 특정 평행 결정 격자면(1d)에 평행한 방향으로의 인장 응력(30 등)에 의한 표면층(1p)의 결정 격자의 균일 왜곡을 반영하여, X선 침입 깊이 5  $\mu\text{m}$ 에 있어서의 면간격  $d_2$ 와 상이한 값을 취한다.

[0046] 상기한 경우, 도 3의 (b)를 참조하여, 결정 기판의 임의의 특정 평행 결정 격자면(1d)에 대한 회절 프로파일에 있어서, X선 침입 깊이 0.3  $\mu\text{m}$ 에 있어서의 면간격  $d_1$ 과 X선 침입 깊이 5  $\mu\text{m}$ 에 있어서의 면간격  $d_2$ 가 나타난다. 따라서,  $d_2$ 에 대한  $d_1$ 과,  $d_2$ 의 차이의 비율인  $|d_1-d_2|/d_2$ 의 값에 의해서, 표면층의 균일 왜곡을 나타낼 수 있다.

[0047] (실시형태 2)

[0048] 도 1, 도 2, 도 4 및 도 6을 참조하여, 본 발명의 다른 실시형태인 III족 질화물 결정 기판(1)은, III족 질화물 결정 기판(1)의 임의의 특정 평행 결정 격자면(1d)의 X선 회절 조건을 만족하면서, 결정 기판의 주표면(1s)으로부터의 X선 침입 깊이를 변화시키는 X선 회절 측정으로부터 얻어지는 특정 평행 결정 격자면(1d)(각 결정 격자의 특정 평행 결정 격자면(41d, 42d, 43d)에 의해 형성되는 특정 평행 결정 격자면(1d))을 말한다. 본 실시형태에 있어서, 이하 동일)의 회절 강도 프로파일에 있어서, 0.3  $\mu\text{m}$ 의 X선 침입 깊이에 있어서의 회절 강도 피크의 반값 폭  $v_1$ 과, 5  $\mu\text{m}$ 의 X선 침입 깊이에 있어서의 회절 강도 피크의 반값 폭  $v_2$ 으로부터 얻어지는  $|v_1-v_2|$ 의 값으로 표시되는 결정 기판의 표면층(1p)의 불균일 왜곡이 130 arcsec 이하이며, 주표면(1s)의 면 방위가 결정 기판의 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로 10° 이상 80° 이하로 경사져 있다.

[0049] 본 실시형태의 III족 질화물 결정 기판(1)은, 그 표면층(1p)의 불균일 왜곡이 130 arcsec 이하이며, 그리고, 그

(0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로의 주표면(1s)의 면 방위의 경사각  $\alpha$ 가  $10^\circ$  이상  $80^\circ$  이하인 것에 의해, 그 결정 기판의 주표면(1s) 상에 에피택셜 성장시킨 적어도 1층의 반도체층을 포함하는 반도체 디바이스인 발광 디바이스의 블루 시프트를 저감시키고 발광의 적분 강도를 높게 할 수 있다. 이러한 관점에서, 표면층(1p)의 불균일 왜곡은,  $90 \text{ arcsec}$  이하가 바람직하고,  $30 \text{ arcsec}$  이하가 보다 바람직하다. 여기서, 표면층(1p)의 불균일 왜곡은 작을수록 바람직하고, 본원에 있어서도, 후술하는 바와 같이, 결정 기판의 주표면의 가공 조건을 조정함으로써  $0 \text{ arcsec}$ 까지 저감되어 있다. 또한, 주표면(1s)의 면 방위의 경사각  $\alpha$ 는  $16^\circ$  이상  $80^\circ$  이하가 바람직하고,  $45^\circ$  이상  $79^\circ$  이하가 보다 바람직하며,  $63^\circ$  이상  $79^\circ$  이하가 보다 바람직하다.

[0050] 여기서, 도 1을 참조하여, X선 침입 깊이  $0.3 \mu\text{m}$ 은 III족 질화물 결정 기판(1)의 주표면(1s)으로부터 표면층(1p) 내까지의 거리에 해당하고, X선 침입 깊이  $5 \mu\text{m}$ 은 III족 질화물 결정 기판(1)의 주표면(1s)으로부터 내층(1r) 내까지의 거리에 해당한다. 이 때, 도 4의 (a)를 참조하여, X선 침입 깊이  $5 \mu\text{m}$ 에 있어서의 회절 피크의 반값 폭  $v_2$ 는 그 III족 질화물 결정 본래의 반값 폭이라고 생각되지만, X선 침입 깊이  $0.3 \mu\text{m}$ 에 있어서의 회절 피크의 반값 폭  $v_1$ 은, 결정 기판의 표면 가공의 영향에 의한 표면층(1p)의 결정 격자의 불균일 왜곡(예를 들면, 각 결정 격자의 면간격이  $d_3$ ,  $d_4 \sim d_5$ ,  $d_6$ 로 각각 상이함)을 반영하여, X선 침입 깊이  $5 \mu\text{m}$ 에 있어서의 회절 피크의 반값 폭  $v_2$ 과 상이한 값을 취한다.

[0051] 상기의 경우, 도 4의 (b)를 참조하여, 결정 기판의 임의의 특정 평행 결정 격자면(1d)에 대한 회절 프로파일에 있어서, X선 침입 깊이  $0.3 \mu\text{m}$ 에 있어서의 회절 피크의 반값 폭  $v_1$ 과, X선 침입 깊이  $5 \mu\text{m}$ 에 있어서의 회절 피크의 반값 폭  $v_2$ 가 나타난다. 따라서,  $v_1$ 과  $v_2$ 의 차인  $|v_1-v_2|$ 의 값에 의해서, 표면층(1p)의 불균일 왜곡을 나타낼 수 있다.

[0052] (실시형태 3)

[0053] 도 1, 도 2, 도 5 및 도 6을 참조하여, 본 발명의 다른 실시형태인 III족 질화물 결정 기판(1)은, III족 질화물 결정 기판(1)의 임의의 특정 평행 결정 격자면(1d)(각 결정 격자의 특정 평행 결정 격자면(51d, 52d, 53d)에 의해 형성되는 특정 평행 결정 격자면(1d))을 말한다. 본 실시형태에 있어서, 이하 동일)의 X선 회절에 관해서 결정 기판의 주표면(1s)으로부터의 X선 침입 깊이를 변화시켜 측정된 록킹 커브에 있어서,  $0.3 \mu\text{m}$ 의 X선 침입 깊이에 있어서의 회절 강도 피크의 반값 폭  $w_1$ 과,  $5 \mu\text{m}$ 의 X선 침입 깊이에 있어서의 회절 강도 피크의 반값 폭  $w_2$ 으로부터 얻어지는  $|w_1-w_2|$ 의 값으로 표시되는 결정 기판의 표면층(1p)의 특정 평행 결정 격자면(1d)의 면 방위 어긋남이  $350 \text{ arcsec}$  이하이며, 주표면(1s)의 면 방위가 결정 기판의 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있다.

[0054] 본 실시형태의 III족 질화물 결정 기판(1)은, 그 표면층(1p)의 특정 평행 결정 격자면의 면 방위 어긋남이  $350 \text{ arcsec}$  이하이며, 또한, 그 (0001)면 또는 (000-1)면(1c)으로부터 <10-10> 방향으로의 주표면(1s)의 면 방위의 경사각  $\alpha$ 가  $10^\circ$  이상  $80^\circ$  이하인 것에 의해, 그 결정 기판의 주표면(1s) 상에 에피택셜 성장시킨 적어도 1층의 반도체층을 포함하는 반도체 디바이스인 발광 디바이스의 블루 시프트를 저감시키고 발광의 적분 강도를 높게 할 수 있다. 이러한 관점에서, 표면층(1p)의 특정 평행 결정 격자면의 면 방위 어긋남은  $190 \text{ arcsec}$  이하가 바람직하고,  $50 \text{ arcsec}$  이하가 보다 바람직하다. 여기서, 표면층(1p)의 특정 평행 결정 격자면의 면 방위 어긋남은, 작을수록 바람직하고, 본원에 있어서도, 후술하는 바와 같이, 결정 기판의 주표면의 가공 조건을 조정함으로써,  $0 \text{ arcsec}$ 까지 저감되고 있다. 또한, 주표면(1s)의 면 방위의 경사각  $\alpha$ 는  $16^\circ$  이상  $80^\circ$  이하가 바람직하고,  $45^\circ$  이상  $79^\circ$  이하가 보다 바람직하며,  $63^\circ$  이상  $79^\circ$  이하가 보다 바람직하다.

[0055] 여기서, 도 1을 참조하여, X선 침입 깊이  $0.3 \mu\text{m}$ 은 III족 질화물 결정 기판(1)의 주표면(1s)으로부터 표면층(1p) 내까지의 거리에 해당하고, X선 침입 깊이  $5 \mu\text{m}$ 은 III족 질화물 결정 기판(1)의 주표면(1s)으로부터 내층(1r) 내까지의 거리에 해당한다. 이 때, 도 5의 (a)를 참조하여, X선 침입 깊이  $5 \mu\text{m}$ 에 있어서의 반값 폭  $w_2$ 는 그 III족 질화물 결정 본래의 반값 폭이라고 생각되지만, X선 침입 깊이  $0.3 \mu\text{m}$ 에 있어서의 반값 폭  $w_1$ 은, 결정 기판의 표면 가공의 영향에 의한 표면층(1p)의 결정 격자의 특정 평행 결정 격자면(1d)의 면 방위 어긋남(예를 들어, 각 결정 격자의 특정 평행 결정 격자면(51d, 52d, 53d)의 면 방위가 각각 상이함)을 반영하여, X선 침입 깊이  $5 \mu\text{m}$ 에 있어서의 반값 폭  $w_2$ 과 상이한 값을 취한다.

[0056] 상기의 경우, 도 5의 (b)를 참조하여, 결정의 임의의 특정 평행 결정 격자면에 대한 록킹 커브에 있어서, X선 침입 깊이  $0.3 \mu\text{m}$ 에 있어서의 반값 폭  $w_1$ 과, X선 침입 깊이  $5 \mu\text{m}$ 에 있어서의 반값 폭  $w_2$ 가 나타난다. 따라서,  $w_1$

와  $w_2$ 와의 차인  $|w_1-w_2|$ 의 값에 의해서, 결정 표면층의 특정 평행 결정 격자면의 면 방위 어긋남을 나타낼 수 있다.

[0057] 상기의 실시형태 1~실시형태 3의 III족 질화물 결정 기판(1)에 있어서, 주표면(1s)은 30 nm 이하의 표면 거칠기 Ry를 갖는 것이 바람직하다. 여기서, 표면 거칠기 Ry란 JIS B 0601-1994에 규정되는 최대 높이 Ry를 의미하고, 구체적으로는, 거칠기 곡면으로부터, 그 평균면의 방향으로 기준 면적으로서  $10 \mu\text{m}$  각( $10 \mu\text{m} \times 10 \mu\text{m} = 100 \mu\text{m}^2$ , 이하 동일)만큼 뽑아내고, 이 뽑아낸 부분의 평균면으로부터 가장 높은 산꼭대기까지의 높이와 가장 낮은 골짜기 바닥까지의 깊이의 합을 말한다. III족 질화물 결정 기판의 주표면의 표면 거칠기 Ry를 30 nm 이하로 함으로써, 이 III족 질화물 결정 기판의 주표면 상에 전위 밀도가 낮고 결정성이 양호한 반도체층을 에피택셜 성장시킬 수 있어, 발광의 적분 강도가 높은 발광 디바이스 등 특성이 좋은 반도체 디바이스가 얻어진다. 이러한 관점에서, III족 질화물 결정 기판의 주표면의 표면 거칠기 Ry는, 10 nm 이하가 보다 바람직하다. 표면 거칠기 Ry는, AFM(원자 간력 현미경), 광간섭식 조도계 등에 의해 측정할 수 있다.

[0058] 또한, 상기한 실시형태 1~실시형태 3의 III족 질화물 결정 기판(1)에 있어서, 주표면(1s)은 3 nm 이하의 표면 거칠기 Ra를 갖는 것이 바람직하다. 여기서, 표면 거칠기 Ra란 JIS B 0601-1994에 규정되는 산술 평균 거칠기 Ra를 의미하고, 구체적으로는, 거칠기 곡면으로부터, 그 평균면의 방향으로 기준 면적으로서  $10 \mu\text{m}$  각만큼 뽑아내고, 이 뽑아낸 부분의 평균면으로부터 측정 곡면까지의 편차의 절대치(즉, 거리)를 합계하여 그것을 기준 면적으로 평균한 값을 말한다. III족 질화물 결정 기판의 주표면의 표면 거칠기 Ra를 3 nm 이하로 함으로써, 이 III족 질화물 결정 기판의 주표면 상에 전위 밀도가 낮고 결정성이 양호한 반도체층을 에피택셜 성장시킬 수 있어, 발광의 적분 강도가 높은 발광 디바이스 등 특성이 좋은 반도체 디바이스가 얻어진다. 이러한 관점에서, III족 질화물 결정 기판의 주표면의 표면 거칠기 Ra는 1 nm 이하가 보다 바람직하다. 표면 거칠기 Ra는, AFM(원자간력 현미경), 광간섭식 조도계 등에 의해 측정할 수 있다.

[0059] 또한, 도 7~도 10을 참조하여, 상기한 실시형태 1~실시형태 3의 III족 질화물 결정 기판(1)에 있어서, 주표면(1s)의 면 방위는, 결정 기판의 {20-21}면, {10-11}면, {20-2-1}면 및 {10-1-1}면 중 어느 하나의 면으로부터의 경사각  $\beta$ 가  $\pm 4^\circ$  이내로 경사져 있는 것이 바람직하다.

[0060] 여기서, 주표면(1s)의 면 방위가 결정 기판의 {20-21}면, {10-11}면, {20-2-1}면 및 {10-1-1}면 중 어느 하나의 면에 대하여, 경사각  $\beta$ 의 절대치가  $0.1^\circ$  미만으로 실질적으로 평행이면, 주표면(1s) 상에 에피택셜 성장시키는 적어도 1층의 반도체층에 포함되는 발광층 중의 우물층에 있어서의 In(인듐)의 주입 농도를 높게 할 수 있으므로, 성장 온도를 저하시키는 일없이 원하는 조성의 성장을 할 수 있어, 우물층의 결정성을 향상시킬 수 있다. 반도체 디바이스인 발광 디바이스에 있어서, 우물층의 결정성의 향상에 의해 발광 스펙트럼에 나타나는 발광 피크의 반값 폭을 저감시킴으로써, 양호한 발광 특성이 얻어진다. 상기한 면 방위 중, 특히 {20-21}면에서 양호한 특성이 얻어진다.

[0061] 또한, 주표면(1s)의 면 방위가 결정 기판의 {20-21}면, {10-11}면, {20-2-1}면 및 {10-1-1}면 중 어느 하나의 면으로부터의 경사각  $\beta$ 의 절대치가  $0.1^\circ$  이상  $4^\circ$  이하이면, 주표면(1s)의 면 방위가 {20-21}면, {10-11}면, {20-2-1}면 및 {10-1-1}면 중 어느 하나의 면에 대하여, 경사각  $\beta$ 의 절대치가  $0.1^\circ$  미만으로 실질적으로 평행인 경우와 거의 동일한 양호한 발광 특성을 갖는 반도체 디바이스가 얻어진다. 또한, 주표면(1s)의 면 방위가 결정 기판의 {20-21}면, {10-11}면, {20-2-1}면 및 {10-1-1}면 중 어느 하나의 면으로부터의 경사각  $\beta$ 의 절대치가  $0.1^\circ$  이상  $4^\circ$  이하인 경우에는, 성장시키는 반도체층(발광층이 포함됨)의 모폴로지가 좋아지기 때문에, 얻어지는 발광 디바이스(반도체 디바이스)는 양호한 발광 특성을 갖는다. 상기한 면 방위 중, 특히 {20-21}면에서 양호한 특성이 얻어진다.

[0062] 또한, 도 1을 참조하여, 상기한 실시형태 1~실시형태 3의 III족 질화물 결정 기판(1)에 있어서, 주표면(1s)에 존재하는 산소의 농도가 2원자% 이상 16원자% 이하인 것이 바람직하다. 여기서, 주표면(1s)에 존재하는 산소란, 주표면(1s)이 산화함으로써 주입되고 있는 산소, 및 주표면(1s)에 부착되어 있는 산소 등을 의미한다. III족 질화물 결정 기판(1)의 주표면(1s)에 존재하는 산소의 농도가 2원자%보다도 낮으면, 형성된 반도체 디바이스에 있어서의 결정 기판과 그 결정 기판 상에 에피택셜 성장에 의해 형성된 반도체층의 사이의 계면의 저항이 커져, 발광의 적분 강도가 저하된다. 결정 기판의 주표면(1s)에 존재하는 산소의 농도가 16원자%보다 높으면, 결정 기판의 주표면 상에 에피택셜 성장시키는 반도체층의 결정성이 저하되기 때문에, 발광의 적분 강도가 저하된다. 이러한 관점에서, 주표면(1s)에 존재하는 산소의 농도는 3원자% 이상 10원자% 이하가 보다 바람직하다. 여기서, 주표면에 존재하는 산소의 농도는, AES(오제 원자 분광법(Auger Electron Spectroscopy)), XPS(X선 광전자 분

광법) 등에 의해 측정된다.

[0063] 즉, 상기한 AES 및 XPS에 의해서 측정할 수 있는 관점에서, 본원 발명에 있어서의 주표면(1s)에 존재하는 산소란, 주표면(1s)에 부착되어 있는 산소, 및 결정 기판의 산화 등에 의해 주표면(1s)에 주입되어 있는 산소, 주표면으로부터 통상 5 nm 정도까지로 겨우 10 nm 정도까지의 깊이까지의 영역에 주입되어 있는 산소를 말한다.

[0064] 또한, 도 1을 참조하여, 상기한 실시형태 1~실시형태 3의 III족 질화물 결정 기판(1)에 대하여, 주표면(1s)에 있어서의 전위 밀도가  $1 \times 10^7 \text{ cm}^{-2}$  이하인 것이 바람직하다. 결정 기판의 주표면에 있어서의 전위 밀도가  $1 \times 10^7 \text{ cm}^{-2}$  보다 높아지면, 결정 기판의 주표면 상에 에피택셜 성장시키는 반도체층의 결정성이 저하되기 때문에, 발광의 적분 강도가 저하된다. 이러한 관점에서, 주표면(1s)에 있어서의 전위 밀도가  $1 \times 10^6 \text{ cm}^{-2}$  이하가 보다 바람직하고,  $1 \times 10^5 \text{ cm}^{-2}$  이하가 보다 바람직하다. 생산 비용 및 생산성의 관점에서, 주표면(1s)에 있어서의 전위 밀도는  $1 \times 10^2 \text{ cm}^{-2}$  이상이 바람직하다.

[0065] 반도체 디바이스의 생산에 있어서의 비용 및 효율을 높이는 관점에서, III족 질화물 결정 기판의 직경은 40 mm 이상이 바람직하고, 50 mm 이상이 보다 바람직하다. 기판의 직경이 큰 경우에는, 1장의 기판으로부터 제작할 수 있는 디바이스의 갯수가 증가한다. 대구경의 기판을 제작하기 위해서는, 하지(下地) 기판의 직경을 크게 하고, 두께가 두꺼운 결정을 성장하여 원하는 각도로 잘라내어 가공할 수 있다. 또한, 직경이 작은 III족 질화물 결정의 복수매의 기판을 이들의 측면이 상호 인접하도록 배치하여, 이들 복수매의 기판의 주표면 상에 각각 III족 질화물 결정을 성장시킬 때에 이들 III족 질화물 결정을 상호 접합시켜 단일의 결정으로서 성장시키고, 얻어진 단일의 III족 질화물 결정을 대구경의 III족 질화물 결정 기판으로 가공할 수 있다.

[0066] 또한, 휘어짐 및 두께 분포를 작게 하는 등의 형상 정밀도를 향상시키는 관점에서, III족 질화물 결정 기판의 직경은 150 mm 이하가 바람직하고, 100 mm 이하가 보다 바람직하다.

[0067] 또한, III족 질화물 결정 기판의 주표면의 형상은, 디바이스를 제작할 수 있는 크기를 갖는 것이면, 원형에 한정되지 않고, 사각형 등의 다각형이어도 좋다. 주표면의 형상이 다각형인 경우에는, 반도체 디바이스의 생산에 있어서의 비용 및 효율을 높이는 관점에서, 최단변의 길이는, 5 mm 이상이 바람직하고, 10 mm 이상이 보다 바람직하다. 또한, 휘어짐 및 두께 분포를 작게 하는 등의 형상 정밀도를 향상시키는 관점에서, 최장변의 길이는 150 mm 이하가 바람직하고, 100 mm 이하가 보다 바람직하다. 주표면이 직사각형 또는 정사각형 등의 모든 각이 직각인 사각형의 III족 질화물 결정 기판으로서는, 주표면이 예를 들면, 5 mm × 15 mm, 10 mm × 10 mm, 10 mm × 20 mm, 18 mm × 18 mm, 20 mm × 20 mm, 30 mm × 50 mm 등의 기판을 들 수 있다.

[0068] 또한, III족 질화물 결정 기판에 첨가되는 불순물(도편트)은, 특별히 제한은 없지만, 도전성 기판, 절연성 기판을 제작하는 관점에서, 이하의 것이 바람직하게 이용된다. 비저항(比抵抗)이  $5 \times 10^{-5} \Omega \cdot \text{cm}$  이상 0.5  $\Omega \cdot \text{cm}$  이하(바람직하게는  $5 \times 10^{-4} \Omega \cdot \text{cm}$  이상 0.05  $\Omega \cdot \text{cm}$  이하)이고 캐리어 농도가  $1 \times 10^{16} \text{ cm}^{-3}$  이상  $1 \times 10^{20} \text{ cm}^{-3}$  이하(바람직하게는  $1 \times 10^{17} \text{ cm}^{-3}$  이상  $1 \times 10^{19} \text{ cm}^{-3}$  이하)의 범위 내인 n형 도전성 기판에서는, 결정성을 유지하여 이러한 범위 내에서 원하는 도전성이 얻어지는 관점에서, 기판에 첨가되는 불순물은 0, Si가 바람직하다. 비저항이  $1 \times 10^4 \Omega \cdot \text{cm}$  이상  $1 \times 10^{11} \Omega \cdot \text{cm}$  이하(바람직하게는  $1 \times 10^6 \Omega \cdot \text{cm}$  이상  $1 \times 10^{10} \Omega \cdot \text{cm}$  이하)의 범위 내인 절연성 기판에서는, 결정성을 유지하여 이러한 범위 내에서 원하는 절연성이 얻어지는 관점에서, 기판에 첨가되는 불순물은 C, Fe가 바람직하다. 여기서, 기판의 비저항은, 4프로브법, 2프로브법 등에 의해 측정할 수 있다. 또한, 기판의 캐리어 농도는 홀 측정법, C-V 측정법 등에 의해 측정할 수 있다.

[0069] [III족 질화물 결정 기판의 제조 방법]

[0070] 상기한 실시형태 1~실시형태 3의 III족 질화물 결정 기판의 제조 방법은, 특별히 제한은 없지만, 예를 들면, III족 질화물 결정체를 성장시키는 공정과, III족 질화물 결정체를, 그 결정체의 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로의 경사각  $\alpha$ 가  $10^\circ$  이상  $80^\circ$  이하인 면에 평행한 복수의 면에서 잘라냄으로써, (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로의 경사각  $\alpha$ 가  $10^\circ$  이상  $80^\circ$  이하의 주표면을 갖는 III족 질화물 결정 기판을 형성하는 공정과, III족 질화물 결정 기판의 주표면을 가공하는 공정을 구비할 수 있다.

[0071] (III족 질화물 결정체의 제조 공정)

[0072] III족 질화물 결정체의 제조 방법에는, 특별히 제한은 없고, HVPE(하이드라이드 기상 성장)법, 승화법 등의 기상

성장법, 플러스법, 아모노서멀법(ammonothermal) 등의 액상 성장법 등이 적합하게 이용된다. 예를 들면, GaN 결정체의 제조에는 HVPE법, 플러스, 아모노서멀법 등이 적합하게 이용되고, AlN 결정체의 제조에는 HVPE법, 승화법 등이 적합하게 이용되며, InN 결정체, AlGaN 결정체 및 InGaN 결정체의 제조에는 HVPE법 등이 적합하게 이용된다.

[0073] 상기한 III족 질화물 결정체의 제조에 있어서, 하지 기판에는, 특별히 제한은 없지만, III족 질화물 결정체와의 결정 격자의 부정합이 작고 결정성이 높은 III족 질화물 결정체를 성장시키는 관점에서 GaAs 기판, 사파이어 기판, SiC 기판 등이 적합하게 이용된다.

[0074] (III족 질화물 결정 기판의 형성 공정)

[0075] 상기한 바와 같이 하여 제조된 III족 질화물 결정체를, 그 결정체의 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로의 경사각  $\alpha$ 가  $10^\circ$  이상  $80^\circ$  이하인 면에 평행한 복수의 면에서 잘라내는 방법에는, 특별히 제한은 없고, 와이어톱, 내주날, 외주날, 레이저 가공, 방전 가공, 워터젯 등의 각종 절단 방법을 이용할 수 있다.

[0076] (III족 질화물 결정 기판의 주표면 가공 공정)

[0077] 상기한 바와 같이 하여 형성된 III족 질화물 결정 기판의 주표면을 평탄화하여 가공 변질층을 저감시키기 위한 주표면 가공 방법은 특별히 제한은 없지만, 표면 거칠기 및 가공 변질층의 양쪽을 저감하는 관점에서, 연삭 및 기계적 연마 중 어느 하나의 기계적 가공의 후, CMP(화학 기계적 연마)를 행하는 것이 바람직하다. 또한, III족 질화물 결정 기판의 가공 변질층은 완전히 제거할 필요는 없고, 반도체층을 에피택셜 성장시키기 전에 어닐링 처리에 의해 주표면의 개질을 행할 수도 있다. 반도체층 성장 전의 어닐링에 의해 결정 기판의 표면층에 있어서의 결정의 재배열이 행해져, 결정성이 좋은 반도체층의 에피택셜 성장이 가능해진다.

[0078] 주표면의 면 방위가 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있는 III족 질화물 결정 기판의 주표면의 표면 거칠기 및 가공 변질층의 양쪽을 효율적으로 저감시키기 위해서 적합한 CMP에 대해서 이하에 설명한다.

[0079] CMP에 이용되는 슬러리는, pH의 값 X와 산화 환원 전위의 값 Y(mV)의 관계가, 이하의 식(2) 및 (3)

$$Y \geq -50X + 1300 \quad (2)$$

$$Y \leq -50X + 1900 \quad (3)$$

[0082] 을 만족하는 것이 바람직하다.  $Y < -50X + 1300$ 이면, 연마 속도가 낮아지고, CMP시의 기계적인 부하가 증가하기 때문에, III족 질화물 결정 기판의 표면 품질이 저하된다.  $Y > -50X + 1900$ 이면, 연마 패드 및 연마 장치에의 부식 작용이 커져, 안정된 연마가 곤란해진다.

[0083] 또한, 연마 속도를 더욱 향상시켜, III족 질화물 결정 기판의 표면 품질을 향상시키는 관점에서, 또한 이하의 식(4)

$$Y \geq -50X + 1400 \quad (4)$$

[0085] 의 관계도 만족하는 것이 바람직하다.

[0086] CMP의 슬러리에는, 통상, 염산, 황산, 질산 등의 산, KOH, NaOH 등의 알칼리가 첨가되어 있지만, 이들 산 및/또는 알칼리만으로는 화학적으로 안정된 질화갈륨의 표면이 산화되는 효과가 작다. 따라서, 또한 산화제의 첨가에 의해 산화 환원 전위를 증가시켜, 상기 식(2) 및 식(3) 혹은 상기 식(3) 및 식(4)의 관계를 만족하도록 하는 것이 바람직하다.

[0087] CMP의 슬러리에 첨가되는 산화제로서는, 특별히 제한은 없지만, 연마 속도를 높이는 관점에서 차아염소산, 트리클로로이소시아눌산 등의 염소화이소시아눌산, 디클로로이소시아눌산나트륨 등의 염소화이소시아눌산염, 과망간산갈륨 등의 과망간산염, 니크롬산칼륨 등의 니크롬산염, 브롬산칼륨 등의 브롬산염, 티오황산나트륨 등의 티오황산염, 질산, 황산, 염산, 과산화수소수, 오존 등이 바람직하게 이용된다. 또한, 이들 산화제는 단독으로 이용해도, 2이상을 병용해도 좋다.

[0088] CMP의 슬러리의 pH는 6 이하 또는 8 이상인 것이 바람직하다. pH가 6 이하인 산성 슬러리 또는 pH가 8 이상인 염기성 슬러리를 III족 질화물 결정에 접촉시켜, III족 질화물 결정의 가공 변질층을 에칭 제거함으로써, 연마 속도를 높일 수 있다. 이러한 관점에서 슬러리의 pH는 4 이하 또는 10 이상인 것이 보다 바람직하다.

[0089] 여기서, 슬러리의 pH의 조정에 이용되는 산 및 염기에는 특별히 제한은 없고, 예를 들면, 염산, 질산, 황산, 인

산 등의 무기산, 포름산, 아세트산, 옥살산, 시트르산, 말산, 타르타르산, 호박산, 프탈산, 푸마르산 등의 유기산, KOH, NaOH, NH<sub>4</sub>OH, 아민 등의 염기 외에, 황산염, 탄산염, 인산염 등의 염을 이용할 수 있다. 또한, 상기 산화제의 첨가에 의해 pH를 조정할 수도 있다.

[0090] CMP의 슬러리에는 지립이 포함되는 것이 바람직하다. 이 지립에 의해 연마 속도를 보다 높일 수 있다. 슬러리에 포함되는 지립에는 특별히 제한은 없고, III족 질화물 결정 기판의 경도 이하로 경도가 낮은 저경도 지립을 이용할 수 있다. 저경도 지립을 이용함으로써 결정 기판의 주표면의 표면 거칠기 및 가공 변질층을 저감시킬 수 있다.

[0091] 여기서, 저경도 지립은, 피연마물인 III족 질화물 결정의 경도 이하로 경도가 낮은 지립이면 특별히 제한은 없지만, SiO<sub>2</sub>, CeO<sub>2</sub>, TiO<sub>2</sub>, MgO, MnO<sub>2</sub>, Fe<sub>2</sub>O<sub>3</sub>, Fe<sub>3</sub>O<sub>4</sub>, NiO, ZnO, CoO, Co<sub>3</sub>O<sub>4</sub>, CuO, Cu<sub>2</sub>O, GeO<sub>2</sub>, CaO, Ga<sub>2</sub>O<sub>3</sub>, In<sub>2</sub>O<sub>3</sub>를 포함하는 군에서 선택되는 적어도 하나의 재질을 포함하는 지립인 것이 바람직하다.

[0092] 또한, 지립은, 단일의 금속 원소를 포함하는 산화물에 한정되지 않고, 2종류 이상의 금속 원소를 포함하는 산화물(예를 들면, 페라이트, 페로브스카이트, 스피넬 또는 일메나이트 등의 구조를 갖는 것)이라도 좋다. 또한, AlN, GaN, InN 등의 질화물, CaCO<sub>3</sub>, BaCO<sub>3</sub> 등의 탄산화물, Fe, Cu, Ti, Ni 등의 금속, 탄소(구체적으로는, 카본블랙, 카본나노튜브, C60 등)를 이용할 수도 있다.

[0093] 또한, III족 질화물 결정 기판의 주표면을 스크래치를 발생시키지 않고서 단시간에 표면 거칠기 Ra, Ry를 저감시키는 관점에서, 지립은, 1차 입자가 결합된 2차 입자로 하는 것이 바람직하다. 1차 입자의 평균 입경 D<sub>1</sub>에 대한 2차 입자의 평균 입경 D<sub>2</sub>의 비(D<sub>2</sub>/D<sub>1</sub>비)가 1.6 이상인 것이 바람직하고, 2차 입자의 평균 입경 D<sub>2</sub>이 200 nm 이상인 것이 바람직하며, 2차 입자의 형상이 고치(cocoon) 형태, 덩어리 형태 및 사슬 형태 중 적어도 어느 하나의 형상인 것이 바람직하고, 흠크(fumed) 실리카, 콜로이달 실리카로서 1차 입자가 화학적으로 결합된 2차 입자로 되어 있는 SiO<sub>2</sub> 지립인 것이 바람직하다. 1차 입자 직경은 가스 흡착법에 의한 흡착 비표면적으로부터 평가할 수 있고, 2차 입자는 동적 광산란법으로 평가할 수 있다.

[0094] 또한, III족 질화물 결정 기판의 표면층의 균일 왜곡, 불균일 왜곡 및/또는 면 방위 어긋남을 저감시키는 관점에서, CMP에 있어서의 접촉 계수 C(단위: 10<sup>-6</sup> m)는, 1.0 × 10<sup>-6</sup> m 이상 2.0 × 10<sup>-6</sup> m 이하가 바람직하고, 1.2 × 10<sup>-6</sup> m 이상 1.8 × 10<sup>-6</sup> m 이하가 보다 바람직하다. 여기서, 접촉 계수 C는 슬러리의 점도를 n(단위: mPa · s), CMP에 있어서의 주속도(周速度) V(단위: m/s) 및 CMP에 있어서의 압력 P(단위: kPa)를 이용하여, 다음 식 (5)

$$C = n \times V/P \quad (5)$$

[0096]로 표시된다. 슬러리의 접촉 계수 C가 1.0 × 10<sup>-6</sup> m보다 작은 경우는, CMP에 있어서 III족 질화물 결정 기판으로의 부하가 커지기 때문에, III족 질화물 결정 기판의 표면층의 균일 왜곡, 불균일 왜곡 및/또는 면 방위 어긋남이 커진다. 슬러리의 접촉 계수 C가 2.0 × 10<sup>-6</sup> m보다 큰 경우는 연마 속도가 저하되기 때문에, III족 질화물 결정 기판의 주표면의 표면 거칠기, 표면층의 균일 왜곡, 불균일 왜곡 및/또는 면 방위 어긋남이 커진다. 또한, 슬러리의 점도는 B형 점도계, 오스왈드형 점도계(Ostwald viscometer) 등에 의해 측정할 수 있다.

[0097] 또한, 이렇게 하여 얻어진, 하나 이상의 실시형태 1~실시형태 3의 III족 질화물 결정 기판(1)의 주표면(1s) 상에, III족 질화물 결정을 더 성장시키고, 성장시킨 III족 질화물 결정을 결정 기판의 주표면(1s) 상에 평행한 면에서 잘라내어 III족 질화물 결정 기판을 제조하고, 이러한 III족 질화물 결정 기판의 주표면을 상기와 동일하게 하여 표면 가공함으로써, 또한 실시형태 1~실시형태 3의 III족 질화물 결정 기판을 제조할 수 있다. 상기의 III족 질화물 결정의 한층 더한 성장(반복 성장)의 하지 기판으로서 이용하는 III족 질화물 결정 기판은, 반드시 1장의 결정 기판이 아니어도 좋고, 작은 사이즈의 결정 기판을 복수개 이용해도 좋다. 반복 성장 시에 접합하여 단일의 결정으로 할 수 있다. 또한 반복 성장으로 접합된 III족 질화물 결정으로부터 잘라낸 결정 기판을 하지 기판으로서 이용하여, 재차 반복 성장할 수도 있다. 이와 같이, III족 질화물 결정을 반복 사용하여 성장함으로써, 생산 비용을 낙감할 수 있다.

[0098] 여기서, 실시형태 1~실시형태 3의 III족 질화물 결정 기판(1)의 주표면(1s) 상에, III족 질화물 결정을 더 성장시키는 방법에는 특별히 제한은 없고, HVPE법, 승화법 등의 기상 성장법, 플러스법, 아모노서멀법 등의 액상 성장법 등이 적합하게 이용된다. 예를 들면, GaN 결정체의 제조에는 HVPE법, 플러스법, 아모노서멀법 등이 적합하게 이용되고, AlN 결정체의 제조에는 HVPE법, 승화법 등이 적합하게 이용되며, InN 결정체, AlGaN 결정체 및

InGaN 결정체의 제조에는 HVPE법 등이 적합하게 이용된다.

[0099] [에피택셜층이 부착된 III족 질화물 결정 기판]

[0100] (실시형태 4)

도 11을 참조하여, 본 발명에 따른 에피택셜층이 부착된 III족 질화물 결정 기판의 일 실시형태는, 실시형태 1~실시형태 3의 III족 질화물 결정 기판(1)의 주표면(1s) 상에, 에피택셜 성장에 의해 형성되어 있는 적어도 1층의 반도체층(2)을 포함한다.

본 실시형태의 에피택셜층이 부착된 III족 질화물 결정 기판(3)에 있어서, 반도체층(2)은 III족 질화물 결정 기판(1)의 주표면(1s) 상에 에피택셜 성장되어 있는 것으로부터, 반도체층(2)의 주표면(2s)의 면 방위는 III족 질화물 결정 기판(1)의 주표면(1s)의 면 방위와 동일하다. 실시형태 1~실시형태 3의 III족 질화물 결정 기판(1)의 주표면(1s)의 면 방위는, (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로 10° 이상 80° 이하의 정해진 경사각  $\alpha$ 로 경사져 있기 때문에, 반도체층(2)의 주표면(2s)의 면 방위는 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로 10° 이상 80° 이하의 정해진 경사각  $\alpha$ 로 경사져 있다. 이렇게 하여, 결정성이 높고 주표면(2s)의 면 방위가 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로 10° 이상 80° 이하의 정해진 경사각  $\alpha$ 를 갖는 반도체층(2)을 포함하는 에피택셜층이 부착된 III족 질화물 결정 기판이 얻어진다.

반도체층(2)의 형성 방법에는 특별히 제한은 없지만, 결정성이 높은 반도체층을 에피택셜 성장시키는 관점에서, MOCVD(유기 금속 화학 기상 퇴적)법, MBE(분자선 에피택시)법 등의 기상 성장법이 바람직하게 이용된다.

[반도체 디바이스]

[0105] (실시형태 5)

도 12를 참조하여, 본 발명에 따른 반도체 디바이스의 일 실시형태는, 실시형태 4의 에피택셜층이 부착된 III족 질화물 결정 기판(3)을 포함한다.

본 실시형태의 반도체 디바이스에 포함되는 실시형태 4의 에피택셜층이 부착된 III족 질화물 결정 기판(3)은, 주표면(1s)의 면 방위가, (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로 10° 이상 80° 이하의 정해진 경사각  $\alpha$ 로 경사져 있는 실시형태 1~실시형태 3의 III족 질화물 결정 기판(1)의 주표면(1s) 상에 에피택셜 성장에 의해 형성되어 있는 1층 이상의 반도체층(2)을 포함한다. 이러한 반도체층(2)은 결정성이 높고, 그 주표면의 면 방위가, (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로 10° 이상 80° 이하의 정해진 경사각  $\alpha$ 로 경사져 있기 때문에, 피에조 분극이 억제되어 양자 가둠 스타크 효과도 억제됨으로써, 본 실시형태의 반도체 디바이스의 특성이 높아진다. 예를 들면, 상기 반도체층(2) 중에 발광층(210)이 포함되는 발광 디바이스에 있어서는, 피에조 분극이 억제되어 양자 가둠 스타크 효과가 억제되기 때문에, 발광의 블루 시프트가 억제되고 발광 강도가 향상된다. 이 때문에, 반도체층(2) 중에 피크 파장이 430 nm 이상 550 nm 이하인 광을 높은 효율로 발하는 발광층(210)을 형성할 수 있다. 특히, 파장 500 nm~550 nm의 녹색 영역의 광의 발광 강도가 현저히 향상된다.

도 12를 참조하여, 본 실시형태의 반도체 디바이스는, 실시형태 4의 에피택셜층이 부착된 III족 질화물 결정 기판(3)을 포함한다. 에피택셜층 III족 질화물 결정 기판(3)은, 주표면(1s)의 면 방위가 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로 10° 이상 80° 이하의 정해진 경사각  $\alpha$ 로 경사져 있는 실시형태 1~실시형태 3의 III족 질화물 결정 기판(1)을 포함한다. 또한, 에피택셜층 III족 질화물 결정 기판(3)은, 상기 III족 질화물 결정 기판(1)의 한 쪽의 주표면(1s) 상에 적어도 1층의 반도체층(2)로서, 순차 형성되어 있는 두께 1000 nm의 n형 GaN 층(202), 두께 1200 nm의 n형  $In_{x_1}Al_{y_1}Ga_{1-x_1-y_1}N$ (0<x1, 0<y1, x1+y1<1) 클래드층(204), 두께 200 nm의 n형 GaN 가이드층(206), 두께 65 nm의 언도프의  $In_{x_2}Ga_{1-x_2}N$ (0<x2<1) 가이드층(208), 두께 15 nm의 GaN 장벽층 및 두께 3 nm의  $In_{x_3}Ga_{1-x_3}N$ (0<x3<1) 우물층으로 구성되는 3주기의 MQW(다중 양자 우물) 구조를 갖는 발광층(210), 두께 65 nm의 언도프의  $In_{x_4}Ga_{1-x_4}N$ (0<x4<1) 가이드층(222), 두께 20 nm의 p형  $Al_{x_5}Ga_{1-x_5}N$ (0<x5<1) 블록층(224), 두께 200 nm의 p형 GaN 층(226), 두께 400 nm의 p형  $In_{x_6}Al_{y_6}Ga_{1-x_6-y_6}N$ (0<x6, 0<y6, x6+y6<1) 클래드층(228), 및 두께 50 nm의 p형 GaN 컨택트층(230)을 포함한다. p형 GaN 컨택트층(230) 상에 부분적으로 두께 300 nm의  $SiO_2$  절연층(300)이 형성되고, 노출하고 있는 p형 GaN 컨택트층(230) 상 및  $SiO_2$  절연층(300)의 일부 상에 p측 전극(400)이 형성되어 있다. III족 질화물 결정 기판(1)의 다른쪽의 주표면 상에 n측 전극(500)이 형성되어 있다.

[반도체 디바이스의 제조 방법]

- [0110] 도 12를 참조하여, 본 발명에 따른 반도체 디바이스의 제조 방법의 실시형태 1~실시형태 3의 III족 질화물 결정 기판을 준비하는 공정과, 결정의 주표면(1s) 상에 적어도 1층의 반도체층(2)을 성장시킴으로써 에피택셜층이 부착된 III족 질화물 결정 기판을 형성하는 공정을 포함한다. 이러한 제조 방법에 의해, 반도체 층의 피에조 분극에 의한 양자 가둠 스타크 효과가 억제된 특성이 높은 반도체 디바이스가 얻어진다. 예를 들면, 상기 반도체층(2) 중에 발광층(210)을 포함하는 것에 의해, 발광층(210)의 피에조 분극에 의한 양자 가둠 스타크 효과가 억제됨으로써 발광의 블루 시프트가 억제되고, 발효 강도의 적분 강도가 높은 발광 디바이스가 얻어진다.
- [0111] 도 12를 참조하여, 본 실시형태의 반도체 디바이스(4)의 제조 방법은, 구체적으로는, 우선, 실시형태 1~실시형태 3의 III족 질화물 결정 기판(1)을 준비한다. 이러한 III족 질화물 결정 기판(1)의 준비에 대해서는, [III족 질화물 결정 기판] 및 [III족 질화물 결정 기판의 제조 방법]에 기재한 대로이며, 반복하지 않는다.
- [0112] 다음에, 준비된 III족 질화물 결정 기판(1)의 주표면(1s) 상에 적어도 1층의 반도체층(2)을 성장시켜, 에피택셜 층이 부착된 III족 질화물 결정 기판(3)을 형성한다. 반도체층(2)의 성장 방법에는 특별히 제한은 없지만, 결정성이 높은 반도체층을 에피택셜 성장시키는 관점에서, MOCVD(유기 금속 화학 기상 퇴적)법, MBE(분자선 에피택시)법 등의 기상 성장법이 바람직하게 이용된다.
- [0113] 예를 들면, III족 질화물 결정 기판(1)의 한 쪽의 주표면(1s) 상에, 적어도 1층의 반도체층(2)으로서, 예를 들면 MOCVD법에 의해, 두께 1000 nm의 n형 GaN층(202), 두께 1200 nm의 n형  $In_{x1}Al_{y1}Ga_{1-x1-y1}N$  클래드층(204), 두께 200 nm의 n형 GaN 가이드층(206), 두께 65 nm의 언도프의  $In_{x2}Ga_{1-x2}N$  가이드층(208), 두께 15 nm의 GaN 장벽층 및 두께 3 nm의  $In_{x3}Ga_{1-x3}N$  우물층으로 구성되는 3주기의 MQW(다중 양자 우물) 구조를 갖는 발광층(210), 두께 65 nm의 언도프의  $In_{x4}Ga_{1-x4}N$  가이드층(222), 두께 20 nm의 p형  $Al_{x5}Ga_{1-x5}N$  블록층(224), 두께 200 nm의 p형 GaN 층(226), 두께 400 nm의 p형  $In_{x6}Al_{y6}Ga_{1-x6-y6}N$  클래드층(228), 및 두께 50 nm의 p형 GaN 컨택트층(230)을 순차 성장시킨다.
- [0114] 다음에, p형 GaN 컨택트층(230) 상에 증착법에 의해, 두께 300 nm의  $SiO_2$  절연층(300)을 형성한다. 계속해서, 포토리소그래피법 및 습식 에칭법에 의해, 폭 10  $\mu m$ 의 스트라이프 창을 형성한다. <10-10> 방향축을 반도체층의 주표면에 투영한 방향으로 평행하게 레이저 스트라이프를 마련한다. 계속해서, 이 스트라이프 창 상 및  $SiO_2$  절연층(300)의 일부 상에, 증착법에 의해, p측 전극(400)으로서 Ni/Au 전극을 형성한다. III족 질화물 결정 기판의 다른 쪽의 주표면 상에 증착법에 의해, n측 전극(500)으로서 Ti/Al/Ti/Au 전극을 형성한다.
- [0115] 실시예
- [0116] (실시예 I)
- [0117] 1. III족 질화물 결정체의 제조
- [0118] 하지 기판으로서 직경 50 mm의 GaAs 결정 기판을 이용하여, HVPE법에 의해, 두께 50 nm의 GaN 결정체(III족 질화물 결정체)를 성장시켰다. 즉, 대기압의 HVPE 반응로 내에서, 금속 Ga를 수용한 보트를 800°C로 가열하고, 이 보트에 HCl 가스와 캐리어 가스( $H_2$  가스)의 혼합 가스를 도입함으로써, 금속 Ga와 HCl 가스를 반응시켜 GaCl 가스를 생성시켰다. 이와 함께, HVPE 반응로 내에  $NH_3$  가스와 캐리어 가스( $H_2$  가스)의 혼합 가스를 도입함으로써, GaCl 가스와  $NH_3$  가스를 반응시켜, HVPE 반응로 내에 설치된 GaAs 결정 기판(하지 기판) 상에 GaN 결정체를 성장시켰다. 여기서, GaN 결정체의 성장 온도는 1050°C, HVPE 반응로 내의 HCl 가스 분압은 2 kPa,  $NH_3$  가스 분압은 30 kPa로 하였다.
- [0119] 2. III족 질화물 결정 기판의 제조
- [0120] 상기에서 얻어진 GaN 결정체(III족 질화물 결정체)를 (0001)면에 대하여 [10-10] 방향으로 0° ~90°의 사이의 경사각  $\alpha$ 을 갖는 면에 평행한 면에서 슬라이스함으로써, 표 1에 나타내는 면 방위의 주표면을 갖는 GaN 결정 기판(III족 질화물 결정 기판)을 제조하였다.
- [0121] 3. III족 질화물 결정 기판의 표면 가공
- [0122] 상기에서 얻어진 GaN 결정 기판(III족 질화물 결정 기판) 주표면을, 랩핑(lapping)(기계적 연마)한 후, CMP(화학 기계적 연마)함으로써, 반도체 디바이스용 GaN 결정 기판을 얻었다. 여기서, 랩핑은 지립 직경이 2  $\mu m$ , 3  $\mu m$  및

9  $\mu\text{m}$ 의 3종류인 다이아몬드 지립을 준비하고, 구리 정반 또는 주석 정반을 이용하여, 다이아몬드 지립의 입경을 단계적으로 작게 하여 행하였다. 랩핑 압력은 100 gf/cm<sup>2</sup>~500 gf/cm<sup>2</sup>(9.8 kPa~49.0 kPa), GaN 결정 기판 및 정반의 회전수는 30회전/min~60회전/min으로 하였다. 또한, CMP는 지립으로서 1차 입자가 화학적으로 결합하여 2차 입자가 된 콜로이달 실리카(1차 입자 직경이 70 nm, 2차 입자 직경이 190 nm)를 포함하고, pH 조절제로서 질산, 산화제로서 트리클로로이소시아눌산을 포함하며, pH 및 산화 환원 전위(ORP)를 표 1에 나타내는 값으로 조제한 슬러리를 이용하여, 접촉 계수 C를 표 1에 나타내는 값이 되도록 조정하여 행하였다.

[0123] 이렇게 해서 표면 가공된 GaN 결정 기판에 대해서, (10-13)면(본 측정에 있어서의 특정 평행 결정 격자면)으로부터의 회절 X선을, X선 침입 깊이를 0.3  $\mu\text{m}$ 로부터 5  $\mu\text{m}$ 까지 바꾸어 측정함으로써, 회절 프로파일에 있어서의 (10-13)면의 면간격 및 회절 강도 피크의 반값 폭 및 록킹 커브에 있어서의 회절 강도 피크의 반값 폭을 구하고, 이를 값으로부터 GaN 결정 기판의 표면층의 균일 왜곡, 불균일 왜곡 및 결정 격자면의 면 방위 어긋남을 평가하였다. X선 회절 측정에는, 평행 광학계, CuK<sub>α1</sub>의 X선 광장을 이용하였다. 또한, X선 침입 깊이는, 결정 표면에 대한 X선 입사각  $\omega$ , 결정 표면의 기울기 각  $\chi$  및 결정 표면 내의 회전각  $\phi$  중 적어도 어느 하나를 바꿈으로써 제어하였다. 또한, 상기 X선 침입 깊이에서의 X선 회절에 의한 평가를 용이하게 하는 관점에서, 예 I-6, I-7, I-13 및 I-14에 있어서는 특정 평행 결정 격자면으로서 (10-11)면을 이용하고, 예 I-15 및 I-16에 있어서는 특정 평행 결정 격자면으로서 (10-1-3)면을 이용하였다.

[0124] 또한, 본 실시예와 동일한 제조 방법 및 표면 가공 방법에 의해 얻어진 다른 GaN 결정 기판에 대해서, 그 비저항은 4프로브법에 의해 측정한 바,  $1 \times 10^{-2} \Omega \cdot \text{cm}$ 이며, 그 캐리어 농도는 홀 측정법에 의해 측정한 바,  $2 \times 10^{18} \text{ cm}^{-3}$  였다.

#### 4. 반도체 디바이스의 제조

[0125] 도 12를 참조하여, 상기에서 얻어진 반도체 디바이스용 GaN 결정 기판(III족 질화물 결정 기판(1))의 한 쪽의 주표면(1s) 상에 MOCVD법에 의해, 적어도 1층의 반도체층(2)으로서, 두께 1000 nm의 n형 GaN층(202), 두께 1200 nm의 n형 In<sub>x1</sub>Al<sub>y1</sub>Ga<sub>1-x1-y1</sub>N(x1=0.03, y1=0.14) 클래드층(204), 두께 200 nm의 n형 GaN 가이드층(206), 두께 65 nm의 언도프의 In<sub>x2</sub>Ga<sub>1-x2</sub>N(x2=0.03) 가이드층(208), 두께 15 nm의 GaN 장벽층 및 두께 3 nm의 In<sub>x3</sub>Ga<sub>1-x3</sub>N(x3=0.2~0.3) 우물층으로 구성되는 3주기의 MQW(다중 양자 우물) 구조를 갖는 발광층(210), 두께 65 nm의 언도프의 In<sub>x4</sub>Ga<sub>1-x4</sub>N(x4=0.03) 가이드층(222), 두께 20 nm의 p형 Al<sub>x5</sub>Ga<sub>1-x5</sub>N(x5=0.11) 블록층(224), 두께 200 nm의 p형 GaN층(226), 두께 400 nm의 p형 In<sub>x6</sub>Al<sub>y6</sub>Ga<sub>1-x6-y6</sub>N(x6=0.03, y6=0.14) 클래드층(228), 및 두께 50 nm의 p형 GaN 컨택트층(230)을 순차 성장시켰다.

[0126] 다음에, p형 GaN 컨택트층(230) 상에, 증착법에 의해, 두께 300 nm의 SiO<sub>2</sub> 절연층(300)을 형성하였다. 계속해서, 포토리소그래피법 및 습식 에칭법에 의해, 폭 10  $\mu\text{m}$ 의 스트라이프 창을 형성하였다. <0001> 방향축을 반도체층의 주표면에 투영한 방향으로 평행하게 레이저 스트라이프를 마련하였다. 계속해서, 이 스트라이프 창상 및 SiO<sub>2</sub> 절연층(300)의 일부 상에, 증착법에 의해, p측 전극(400)으로서 Ni/Au 전극을 형성하였다. 계속해서, GaN 결정 기판(III족 질화물 결정 기판(1))의 다른 쪽의 주표면을 랩핑(기계적 연마)에 의해 경면으로 하였다. 이때, 접촉식 막후계(film thickness meter)를 이용하여 또는 광학 현미경 또는 SEM(주사형 전자현미경)을 이용한 기판을 포함하는 웨이퍼 단면의 관찰에 의해, 상기 웨이퍼의 각 층 및 전체의 두께를 측정하였다.

[0127] 레이저 스트라이프에 대한 공진기 미러의 제작에는, 피크 광장 355 nm의 YAG 레이저를 이용하는 레이저 스크라이버를 이용하였다. 레이저 스크라이버를 이용하여 브레이크한 경우에는, 다이아몬드 스크라이브를 이용한 경우와 비교하여, 발진 칩 수율을 향상시키는 것이 가능하다. 스크라이브 홈의 형성 조건은, 레이저 광출력 100 mW, 주사 속도 5 mm/s로 하였다. 형성된 스크라이브 홈은, 예를 들면, 길이 30  $\mu\text{m}$ , 폭 10  $\mu\text{m}$ , 깊이 40  $\mu\text{m}$ 의 홈이었다. 800  $\mu\text{m}$  피치로 기판의 절연막 개구 개소를 통해서 반도체층의 주표면에 직접 레이저광을 조사함으로써, 스크라이브 홈을 형성하였다. 공진기 길이는 600  $\mu\text{m}$ 로 하였다. 블레이드를 이용하여, 공진 미러를 절단에 의해 제작하였다. 기판 이면에 압박에 의해 브레이크함으로써 레이저바를 제작하였다.

[0128] 다음에, 레이저바의 단부면에 진공 증착법에 의해서 유전체 다층막을 코팅하였다. 유전체 다층막은, SiO<sub>2</sub>과 TiO<sub>2</sub>를 교대로 적층하여 구성하였다. 막 두께는 각각, 50 nm~100 nm의 범위에서 조정하여, 반사율의 피크 광장이 500 nm~530 nm의 범위가 되도록 설계하였다. 한 쪽의 단부면의 반사면을 10주기로 하고, 반사율의 설계값을 약

95%로 설계하고, 다른 쪽의 단부면의 반사면을 6주기로 하고, 반사율의 설계값을 약 80%로 하였다.

[0130]

상기한 바와 같이 하여 얻어진 반도체 디바이스의 통전에 의한 평가를, 실온(25°C)에서, 이하와 같이 하여 행하였다. 전원으로서, 펄스폭 500 ns, 드티비 0.1%의 펄스 전원을 이용하여, 표면 전극에 바늘을 떨어뜨려 통전하였다. 전류 밀도는 100 A/cm<sup>2</sup>로 하였다. LED 모드광의 관찰은 광 파이버를 레이저바의 주표면측에 배치하고, 주표면으로부터 방출되는 발광 스펙트럼을 측정함으로써 행하였다. LED 모드광의 발광 스펙트럼의 파장 500 nm~550 nm의 범위에서의 발광 피크의 적분 강도를 표 1에 정리하였다. 또한, LED 모드 광의 발광 스펙트럼의 파장 500 nm~550 nm의 범위에서의 발광 피크의 반값 폭을 표 1에 정리하였다. 레이저광의 관측은, 광 파이버를 레이저바 단부면측에 배치하여, 단부면으로부터 방출되는 발광 스펙트럼을 측정함으로써 행하였다. LED 모드광의 발광 피크 파장은 500 nm~550 nm였다. 레이저광의 발진 피크 파장은 500 nm~530 nm였다.

표 1

예	I-1	I-2	I-3	I-4	I-5	I-6	I-7	I-8	I-9	I-10	I-11	I-12	I-13	I-14	I-15	I-16
결정면방위 주표면의 (000)	(000)	(000)	(10-1)	(10-1)	(10-1)	(10-1)	(10-1)	(10-1)	(10-1)	(20-2)	(30-3)	(30-3)	(10-1)	(10-1)	(20-2)	(20-2)
결정면방위 기판 (001)	1)	1)	11)	11)	6)	4)	2)	3)	1)	1)	0)	0)	0)	0)	-1)	-1)
결사각 기판 (°)	0	0	10	10	17	25	43	51	62	75	80	80	90	90	62	75
C 슬러리 pH	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2
M 슬러리 ORP (mV)	900	1400	900	1200	1200	1200	1200	1200	1200	1200	900	1200	900	1200	1200	1200
P 조 점 속 도 C (x10 <sup>-6</sup> m)	0.8	1.2	0.8	1.2	1.2	1.2	1.2	1.2	1.2	1.2	0.7	1.2	0.7	1.8	1.8	1.8
균일 왜곡 (x10 <sup>-3</sup> )	2.3	1.9	2.2	1.9	1.9	1.8	1.9	1.9	1.9	1.8	1.9	2.3	1.9	2.2	1.9	1.9
결정 물고일 외곡 (arcsec)	170	130	170	130	130	130	130	130	130	130	170	130	160	130	130	130
면방위 아웃넘 (arcsec)	420	350	420	350	350	350	350	350	350	350	410	350	410	350	350	350
D 피크의 직선 강도 (au)	0	5	2	10	12	14	15	15	18	20	15	3	5	0	16	18
D 피크의 반값 폭 (nm)	-	60	-	54	50	47	46	44	33	32	38	-	55	-	34	33

[0131]

[0132]

표 1로부터 알 수 있듯이, III족 질화물 결정 기판에 대해서, 표면층의 균일 왜곡이  $1.9 \times 10^{-3}$  이하, 표면층의 불균일 왜곡이 130 arcsec 이하, 및/또는 표면층의 특정 평행 결정 격자면의 면 방위 어긋남이 350 arcsec 이하로서, 그리고 주표면의 면 방위가 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로 10° 이상 80° 이하로 경사져 있는 경우에는, 이러한 결정 기판을 이용한 반도체 디바이스의 LED 모드광의 발광 스펙트럼의 파장 500 nm~550 nm의 범위에서의 발광 피크의 적분 강도가 커졌다. 또한, 주표면의 면 방위가 {10-11}, {20-21}, {10-1-1} 및 {20-2-1} 중 어느 하나인 경우에는, 이러한 결정 기판을 이용한 반도체 디바이스의 LED 모드광의 발광 스펙

트럼의 파장 500 nm~550 nm의 범위에서의 발광 피크의 반값 폭이 저감하였다.

[0133] 예 I-2 및 I-10에 대해서, 각각 전류 밀도 1 A/cm<sup>2</sup> 및 100 A/cm<sup>2</sup>에 있어서의 LED 모드광의 발광 파장의 측정으로부터 블루 시프트를 평가하였다. 예 I-2에 있어서의 블루 시프트는 40 nm이며, 예 I-10에 있어서의 블루 시프트는 10 nm였다. III족 질화물 결정 기판에 대해서, 표면층의 균일 왜곡이  $1.9 \times 10^{-3}$  이하, 표면층의 불균일 왜곡이 130 arcsec 이하, 및/또는 표면층의 특정 평행 결정 격자면의 면 방위 어긋남이 350 arcsec 이하로서, 그리고 주표면의 면 방위가 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로 10° 이상 80° 이하로 경사져 있는 경우에는, 이러한 결정 기판을 이용한 반도체 디바이스의 블루 시프트는 매우 작았다.

[0134] (실시예 II)

[0135] CMP를, 지립으로서 1차 입자가 화학적으로 결합하여 2차 입자가 된 콜로이달 실리카(1차 입자 직경이 15 nm, 2차 입자 직경이 40 nm)를 포함하고, pH 조절제로서 시트르산, 산화제로서 트리클로로이소시아눌산을 포함하며, pH 및 산화 환원 전위(ORP)를 표 2에 나타내는 값으로 조제한 슬러리를 이용하여, 접촉 계수 C를 표 2에 나타내는 값이 되도록 조정하여 행한 것 이외에는, 실시예 I와 동일하게 하여, GaN 결정 기판(III족 질화물 결정 기판) 및 반도체 디바이스를 제조하여, 표면 가공된 GaN 결정 기판의 표면층의 균일 왜곡, 불균일 왜곡 및 결정 격자면의 면 방위 어긋남을 평가하고, 반도체 디바이스의 LED 모드광의 발광 스펙트럼의 파장 500 nm~550 nm의 범위에서의 발광 피크의 적분 강도 및 반값 폭을 측정하였다. 결과를 표 2에 정리하였다.

## 표 2

인	I-1	I-2	I-3	I-4	I-5	I-6	I-7	I-8	I-9	I-10	I-11
결정 면적 (mm <sup>2</sup> )	(20-2) 1)	(10-1) 1)	(10-1) 1)	(30-3) 1)							
기판 온도 (°C)	75	75	75	75	75	75	75	62	62	80	
C (슬러리 pH)	3	3	3	3	3	3	3	3	3	3	
P (mV)	1650	1540	1470	1380	1310	1250	1200	850	1400	850	1500
접촉 계수 C ( $\times 10^{-6} \text{ m}$ )	1.8	1.6	1.5	1.4	1.3	1.1	1.0	0.9	1.5	0.9	1.5
균일 왜곡 ( $\times 10^{-3}$ )	0.4	0.7	1.0	1.2	1.4	1.7	1.9	2.3	1.1	2.1	0.9
불균일 왜곡 (arcsec)	0	30	55	75	90	110	130	160	50	160	35
면방위 어긋남 (arcsec)	0	50	80	120	190	260	350	420	60	410	50
LED 표면적분 강도 (aMW)	30	28	26	25	23	22	18	4	24	4	20
LED 표면적 (nm <sup>2</sup> )	30	30	31	30	31	32	32	53	30	54	41

[0136]

[0137] 표 2로부터 알 수 있듯이, III족 질화물 결정 기판에 대해서, 주표면의 면 방위가 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로 10° 이상 80° 이하로 경사져 있는 경우에 있어서, 표면층의 균일 왜곡, 불균일 왜곡 및 특정 평행 결정 격자면의 면 방위 어긋남이 작아질수록, 이러한 결정 기판을 이용한 반도체 디바이스의 LED 모드광의 발광 스펙트럼의 파장 500 nm~550 nm의 범위에서의 발광 피크의 적분 강도가 커졌다.

[0138] (실시예 III)

[0139]

GaN 결정 기판(III족 질화물 결정 기판)의 주표면의 면 방위를 (20-21)( (0001)면부터의 경사각  $\alpha$ 는  $75^\circ$  )로 하고, CMP를, 지립으로서 구형의 콜로이달 실리카(표 3에 나타내는 지립 직경)를 포함하고, pH 조절제로서 탄산나트륨, 산화제로서 디클로로이소시아눌산나트륨을 포함하며, pH 및 산화 환원 전위(ORP)를 표 3에 나타내는 값으로 조제한 슬러리를 이용하여, 접촉 계수 C를 표 3에 나타내는 값이 되도록 조정하여 행한 것 이외에는, 실시예 I와 동일하게 하여, GaN 결정 기판(III족 질화물 결정 기판) 및 반도체 디바이스를 제조하여, 표면 가공된 GaN 결정 기판의 표면층의 균일 왜곡, 불균일 왜곡 및 결정 격자면의 면 방위 어긋남을 평가하고, 반도체 디바이스의 LED 모드광의 발광 스펙트럼의 파장 500 nm~550 nm의 범위에서의 발광 피크의 적분 강도 및 반값 폭을 측정하였다. 결과를 표 3에 정리하였다.

표 3

예		III-1	III-2	III-3	III-4	III-5	III-6
결정 기판	주표면의 면방위 (20-2 1)	(20-2 1)	(20-2 1)	(20-2 1)	(20-2 1)	(20-2 1)	(20-2 1)
	경사각 $\alpha$ ( $^\circ$ )	75	75	75	75	75	75
C 조 건	지립 직경 (nm)	20	50	80	100	200	400
	슬러리 pH	10	10	10	10	10	10
P 조 건	슬러리 ORP (mV)	1000	1000	1020	1020	1100	1100
	접촉 계수 C ( $\times 10^{-6}$ m)	1.1	1.1	1.1	1.2	1.2	1.2
결정 기판	균일 왜곡 ( $\times 10^{-3}$ )	1.2	1.2	1.2	1.2	1.2	1.2
	불균일 왜곡 (arcsec)	40	40	40	40	40	55
결정 기판	면방위 어긋남 (arcsec)	70	70	70	70	70	80
	표면 거칠기 Ra (nm)	0.3	0.7	1	3	5	7
디 바 이 스	표면 거칠기 Ry (nm)	3.1	6.5	10	30	54	83
	LED 피크의 적분 강도 (a.u.)	35	34	33	32	30	24
	LED 피크의 반값 폭 (nm)	30	31	30	31	30	31

[0140]

표 3으로부터 알 수 있듯이, III족 질화물 결정 기판에 대해서, 표면층의 균일 왜곡이  $1.9 \times 10^{-3}$  이하, 표면층의 불균일 왜곡이 130 arcsec 이하, 및/또는 표면층의 특정 평행 결정 격자면의 면 방위 어긋남이 350 arcsec 이하이고, 그리고, 주표면의 면 방위가 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있는 경우에 있어서, 주표면의 면거칠기 Ra, Ry가 작아질수록, 이러한 결정 기판을 이용한 반도체 디바이스의 LED 모드광의 발광 스펙트럼의 파장 500 nm~550 nm의 범위에서의 발광 피크의 적분 강도가 커졌다.

[0142]

(실시예 IV)

[0143]

GaN 결정 기판(III족 질화물 결정 기판)의 주표면의 면 방위를 (10-11)( (0001)면부터의 경사각  $\alpha$ 는  $62^\circ$  )로 하고, CMP를, 지립으로서 구형의 콜로이달 실리카(지립 직경이 40 nm)를 포함하고, pH 조절제로서 황산, 산화제로서 과산화수소수 및 트리클로로이소시아눌산을 포함하며, pH 및 산화 환원 전위(ORP)를 표 4에 나타내는 값으로 조제한 슬러리를 이용하여, 접촉 계수 C를 표 4에 나타내는 값이 되도록 조정하여 행한 것 이외에는, 실시예 I와 동일하게 하고, GaN 결정 기판(III족 질화물 결정 기판) 및 반도체 디바이스를 제조하여, 표면 가공된 GaN 결정 기판의 표면층의 균일 왜곡, 불균일 왜곡 및 결정 격자면의 면 방위 어긋남을 평가하고, 반도체 디바이스의 LED 모드광의 발광 스펙트럼의 파장 500 nm~550 nm의 범위에서의 발광 피크의 적분 강도 및 반값 폭을 측정하였다. 결과를 표 4에 정리하였다.

표 4

예		IV-1	IV-2	IV-3	IV-4	IV-5	IV-6	IV-7
결정기판	주표면의 면방위 (10-1) 1)	(10-1) 1)						
	경사각 $\alpha$ (°)	62	62	62	62	62	62	62
C	슬러리 pH	4	4	3	3	2	2	0.8
	M 슬러리 ORP (mV)	1100	1200	1300	1350	1500	1600	1700
조건	접촉 계수 C ( $\times 10^{-6} \text{m}$ )	1.8	1.6	1.5	1.4	1.3	1.1	1.0
	균일 왜곡 ( $\times 10^{-3}$ )	1.1	1.1	1.1	1.1	1.1	1.1	1.1
결정기판	불균일 왜곡 (arcsec)	60	60	60	60	60	60	60
	면방위 어긋남 (arcsec)	90	90	90	90	90	90	90
디바이스	산소 농도 (원자%)	1	2	3	5	10	16	22
	LED 피크의 적분 강도 (a.u.)	22	34	33	32	30	28	24
	LED 피크의 반값 폭 (nm)	29	30	30	30	30	30	30

[0144]

[0145] 표 4로부터 알 수 있듯이, III족 질화물 결정 기판에 대해서, 표면층의 균일 왜곡이  $1.9 \times 10^{-3}$  이하, 표면층의 불균일 왜곡이 130 arcsec 이하, 및/또는 표면층의 특정 평행 결정 격자면의 면 방위 어긋남이 350 arcsec 이하이고, 그리고, 주표면의 면 방위가 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있는 경우에 있어서, 주표면에 존재하는 산소의 농도에 대해서, AES(오제 원자 분광법)에 의해 측정한 바, 2 원자% 이상 16원자% 이하일 때, 이러한 결정 기판을 이용한 반도체 디바이스의 LED 모드광의 발광 피크의 적분 강도가 커졌다.

[0146]

(실시예 V)

[0147]

1. III족 질화물 결정체 및 III족 질화물 결정 기판의 제조

[0148]

예 V-1 및 V-2에 대해서는, 하지 기판으로서 실시예 I의 예 I-10에서 제조한 주표면의 면 방위가 (20-21)인 GaN 결정 기판(III족 질화물 결정 기판)을 이용하여, 플럭스법에 의해 GaN 결정체를 성장시켰다. 즉, GaN 결정 기판(하지 기판)과, Ga 원료로서의 금속 Ga와, 플럭스로서의 금속 Na를, 몰비로 Ga:Na가 1:1이 되도록 도가니에 수용하였다. 이어서, 도가니를 가열함으로써, GaN 결정 기판의 (20-21) 주표면에 접촉하는 800°C의 Ga-Na 용액을 얻었다. 이 Ga-Na 용액에 N 원료로서 5 MPa의 N<sub>2</sub> 가스를 용해시켜, GaN 결정 기판의 (20-21) 주표면 상에 두께 2 mm의 GaN 결정을 성장시켰다. 결정 성장이 진행함에 따라서 전위 밀도가 감소하였다. GaN 결정으로부터의 GaN 결정 기판을 취하는 위치의 차이에 의해, GaN 결정 기판의 주표면의 전위 밀도를 조정하였다(표 5를 참조).

[0149]

예 V-3~V-6에 대해서는, HVPE 법에서의 성장은, 하지 기판으로서 실시예 I의 예 I-10에서 제조한 주표면의 면 방위가 (20-21)인 GaN 결정 기판(III족 질화물 결정 기판)을 이용하여, HVPE법에 의해 두께 5 mm의 GaN 결정체를 성장시켰다. HVPE법에 의한 GaN 결정의 성장 조건은, 실시예 I과 동일하게 하였다. 결정 성장이 진행함에 따라서, 전위 밀도가 감소하였다. GaN 결정으로부터의 GaN 결정 기판을 취하는 위치의 차이에 의해, GaN 결정 기판의 주표면의 전위 밀도를 조정하였다(표 5 참조).

[0150]

2. III족 질화물 결정 기판의 표면 가공

[0151]

CMP를, 지립으로서 1차 입자가 사슬형으로 화학 결합하여 2차 입자가 된 흄드 실리카(1차 입자 직경이 20 nm, 2차 입자 직경이 200 nm)를 포함하고, pH 조절제로서 밀산, 산화제로서 과망간산갈륨을 포함하며, pH 및 산화 환원 전위(ORP)를 표에 나타내는 값으로 조제한 슬러리를 이용하여, 접촉 계수 C를 표 2에 나타내는 값이 되도록 조정하여 행한 것 이외에는, 실시예 I와 동일하게 하여, GaN 결정 기판(III족 질화물 결정 기판)을 표면 가공하여, 반도체 디바이스용 GaN 결정 기판을 얻었다. 이렇게 해서 얻어진 반도체 디바이스용 GaN 결정 기판(표면 가공된 GaN 결정 기판)의 표면층의 균일 왜곡, 불균일 왜곡 및 결정 격자면의 면 방위 어긋남을, 실시예 I와 동일

하게 하여 평가하였다.

### [0152] 3. 반도체 디바이스의 제조

[0153] 상기에서 얻어진 반도체 디바이스용의 GaN 결정 기판을 이용하여, 실시예 I와 동일하게 하여 반도체 디바이스를 제조하여, 반도체 디바이스의 LED 모드광의 발광 스펙트럼의 파장 500 nm~550 nm의 범위에 있어서의 발광 피크의 적분 강도 및 반값 폭을 측정하였다. 결과를 표 5에 정리하였다.

**표 5**

예		V-1 (20-2 1)	V-2 (20-2 1)	V-3 (20-2 1)	V-4 (20-2 1)	V-5 (20-2 1)	V-6 (20-2 1)
결정 기판	주표면의 면방위	(20-2 1)	(20-2 1)	(20-2 1)	(20-2 1)	(20-2 1)	(20-2 1)
	경사각 $\alpha$ ( $^{\circ}$ )	75	75	75	75	75	75
C M P	슬러리 pH	3	3	3	3	3	3
	슬러리 ORP (mV)	1300	1300	1300	1300	1300	1300
조건	접촉 개수 C ( $\times 10^{-6} \text{m}$ )	1.4	1.4	1.4	1.5	1.5	1.5
	균일 왜곡 ( $\times 10^{-3}$ )	1.4	1.4	1.4	1.4	1.4	1.4
결정 기판	불균일 왜곡 (arcsec)	100	100	100	100	100	100
	면방위 어긋남 (arcsec)	200	200	200	200	200	200
디 바 이 스	산소 농도 ( $\text{cm}^{-2}$ )	$1 \times 10^2$	$1 \times 10^3$	$1 \times 10^4$	$1 \times 10^5$	$1 \times 10^6$	$1 \times 10^7$
	LED 피크의 적분 강도 (a.u.)	33	33	31	30	28	21
	LED 피크의 반값 폭 (nm)	30	31	30	31	31	32

[0154]

[0155] 표 5로부터 알 수 있듯이, III족 질화물 결정 기판에 대해서, 표면층의 균일 왜곡이  $1.9 \times 10^{-3}$  이하, 표면층의 불균일 왜곡이 130 arcsec 이하, 및/또는 표면층의 특정 평행 결정 격자면의 면 방위 어긋남이 350 arcsec 이하이고, 그리고, 주표면의 면 방위가 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로  $10^{\circ}$  이상  $80^{\circ}$  이하로 경사져 있는 경우에 있어서, III족 질화물 결정 기판의 주표면의 전위 밀도가 작아질수록, 예를 들면, 전위 밀도가  $1 \times 10^7 \text{ cm}^{-2}$  이하,  $1 \times 10^6 \text{ cm}^{-2}$  이하, 또한  $1 \times 10^5 \text{ cm}^{-2}$  이하로 작아짐에 따라서, 이러한 결정 기판을 이용한 반도체 디바이스의 LED 모드광의 발광 스펙트럼의 파장 500 nm~550 nm의 범위에 있어서의 발광 피크의 적분 강도가 커졌다. 또한, 하지 기판에 복수의 GaN 결정 기판을 이용하여, 플렉스법, HVPE법에서의 성장으로 하지 기판으로부터 접합한 단일의 GaN 결정체를 성장시킨 경우에 있어서도, 상기와 동등한 결과가 얻어졌다.

[0156] (실시예 VI)

[0157] CMP를, 지름으로서 입자가 접합하고 있지 않은 구형의 콜로이달 실리카(지름 직경이 20 nm)를 포함하고, pH 조절제로서 염산, 산화제로서 과산화수소 및 트리클로로이소시아눌산을 포함하며, pH, 산화 환원 전위(ORP) 및 점도를 표 6에 나타내는 값으로 조제한 슬러리를 이용하여, CMP 주속도, CMP 압력 및 접촉 계수 C를 표 6에 나타내는 값이 되도록 조정하여 행한 것 이외에는, 실시예 I와 동일하게 하여, GaN 결정 기판(III족 질화물 결정 기판)을 표면 가공하였다. 이렇게 해서 표면 가공된 GaN 결정 기판의 표면층의 균일 왜곡, 불균일 왜곡 및 결정 격자면의 면 방위 어긋남을, 실시예 I와 동일하게 하여 평가하였다. 결과를 표 6에 정리하였다.

표 6

비 교 점 경 기 판	Vt-1	Vt-2	Vt-3	Vt-4	Vt-5	Vt-6	Vt-7	Vt-8	Vt-9	Vt-10	Vt-11	Vt-12	Vt-13
주표면의 면방위 (0001)	(10-1) 1)	(10-1) 1)	(10-1) 1)	(10-1) 1)	(10-1) 1)	(10-1) 1)	(10-1) 1)	(10-1) 1)	(10-1) 1)	(10-1) 1)	(10-1) 1)	(20-2) 2)	(30-3) 3)
경사각 $\alpha$ (°)	62	62	62	62	62	62	62	62	62	62	62	75	80
슬러리 pH	2	2	2	2	2	2	2	2	2	2	2	2	2
슬러리 온도 (mV)	1000	1200	1200	1500	1800	1800	1800	1800	1800	1200	1500	1500	1500
C 접촉 계수 C ( $\times 10^{-6}$ m)	1.0	0.3	1.0	1.5	2.0	4.0	2.0	1.0	2.0	1.5	1.5	1.5	1.5
P 슬러리 절도 η (mPa <sup>-1</sup> )	10	10	10	10	10	16	16	10	16	10	10	10	10
CMP 주속도 V (m/s)	1.0	0.9	1.0	1.5	2.0	2.5	1.5	1.0	1.5	1.5	1.5	1.5	1.5
CMP 압력 PKPa ( $\mu$ m <sup>-1</sup> )	10	30	10	10	10	10	12	10	12	10	10	10	10
CMP 속도 ( $\mu$ m/h)	0.9	2.4	2.1	1.9	0.2	2.2	2.4	1.5	1.8	2.0	2.2	2.2	2.2
균일 외곡 ( $\times 10^{-3}$ )	2.3	2.3	1.9	1.2	0.5	2.2	2.3	0.8	1.5	1.4	1.2	1.0	1.1
정 밀 경 기 판	불균일 외곡 (mm <sup>-2</sup> )	160	160	130	70	0	150	160	30	110	90	80	55
면방위 이곳남 (mm <sup>-2</sup> )	410	410	350	110	0	420	410	50	200	190	150	80	100

[0158]

표 6으로부터 알 수 있듯이, pH의 값 X와 산화 환원 전위의 값 Y(mV)가

[0159]

$$-50X+1300 \leq Y \leq -50X+1900$$

[0160]

의 관계를 갖는 슬러리를 이용하여, 접촉 계수 C가  $1.0 \times 10^{-6}$  m 이상  $2.0 \times 10^{-6}$  m 이하가 되도록 CMP를 행함으로써, 주표면의 면 방위가 (0001)면 또는 (000-1)면으로부터 <10-10> 방향으로  $10^\circ$  이상  $80^\circ$  이하로 경사져 있는 III족 질화물 결정 기판에 있어서도, 그 표면층의 균일 왜곡을  $1.9 \times 10^{-3}$  이하, 그 표면층의 불균일 왜곡을 130 arcsec 이하, 및/또는 그 표면층의 특정 평행 결정 격자면 ((10-13)면)의 면 방위 어긋남을 350 arcsec 이하로 할 수 있었다.

[0161]

(실시예 VII)

[0162]

예 II-3에서 제작한 주표면의 면 방위가 (20-21)인 GaN 결정 기판(III족 질화물 결정 기판)을 절단하여, 5 mm × 20 mm ~ 5 mm × 45 mm의 사이즈의 복수의 소편 기판을 얻었다. 이러한 복수의 소편 기판을, 이들의 주표면(이러한 주표면은, 모두 면 방위가 (20-21)이며, (0001)면에 대하여  $75^\circ$ 의 경사각을 가짐)이 상호 평행하게 되도록, 그리고, 이들의 [0001] 방향이 동일하게 되도록, 또한, 이들의 측면이 상호 인접하도록 나열하여 원하는 사이즈의 하지 기판으로 하고, 이들 소편 기판의 주표면의 각각에 HVPE법으로 GaN 결정(III족 질화물 결정)을 성장시켜, 이들의 III족 질화물 결정을 상호 접합하고, 외주부를 가공함으로써 원하는 사이즈의 GaN 결정(III족 질화물 결정)을 얻었다.

[0163]

얻어진 GaN 결정을 하지 기판의 주표면에 평행하게 잘라내고, 예 II-3와 동일하게 하여, 주표면의 크기가 각각 20 mm × 20 mm, 30 mm × 50 mm, 직경 40 mm, 직경 100 mm 및 직경 150 mm인 GaN 결정 기판 및 반도체 디바이스를

제조하였다. 이러한 GaN 결정 기판 및 반도체 디바이스는, 모두 예 II-3의 경우와 동등한 기판특성 및 디바이스 특성이 얻어졌다.

[0165] 또한, 이들 GaN 결정 기판(III족 질화물 결정 기판)을 하지 기판으로 하고, HVPE법에 의해 반복 결정 성장하여, 주표면이 각각 20 mm×20 mm, 30 mm×50 mm, 직경 40 mm, 직경 100 mm 및 직경 150 mm인 GaN 결정(III족 질화물 결정)을 얻었다. 이러한 GaN 결정을 상기와 같이 가공함으로써, 예 II-3와 동등한 특성을 갖는 GaN 결정 기판 및 반도체 디바이스가 얻어졌다.

[0166] (실시예 VIII)

[0167] 하지 기판으로서 직경 150 mm의 GaAs 결정 기판을 이용하여, HVPE법에 의해, 두께 120 nm의 GaN 결정체(III족 질화물 결정체)를 성장시켰다. 여기서, HVPE 법에 의한 GaN 결정체의 성장은 실시예 1과 동일하게 하여 행하고, 이러한 결정 성장을 반복함으로써, 두께 120 nm의 GaN 결정체를 얻었다. 이렇게 해서 얻어진 GaN 결정체를, (0001)면에 대하여 [10-10] 방향으로 75°의 경사각을 갖는 면에서 슬라이스하고, 외주부를 가공함으로써, 주표면의 면 방위가 (20-21)이며 직경이 100 mm인 GaN 결정을 얻었다. 이러한 GaN 결정에 예 II-3과 동일한 가공을 실시함으로써, GaN 결정 기판(III족 질화물 결정 기판)을 얻었다. 이러한 GaN 결정 기판을 이용하여 예 II-3과 동일하게 하여 반도체 디바이스를 제조하였다. 이러한 GaN 결정 기판 및 반도체 디바이스는, 모두 예 II-3의 경우와 동등한 기판 특성 및 디바이스 특성이 얻어졌다.

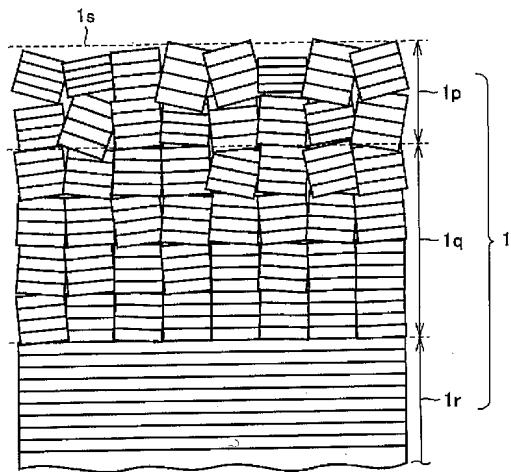
[0168] 이번 개시된 실시의 형태 및 실시예는 모든 점에서 예시로서 제한적인 것은 아니라고 생각해야 한다. 본 발명의 범위는, 상기한 설명이 아니라 청구의 범위에 의해서 표시되고, 청구의 범위와 균등한 의미 및 범위 내의 모든 변경이 포함될 것이 의도된다.

### 부호의 설명

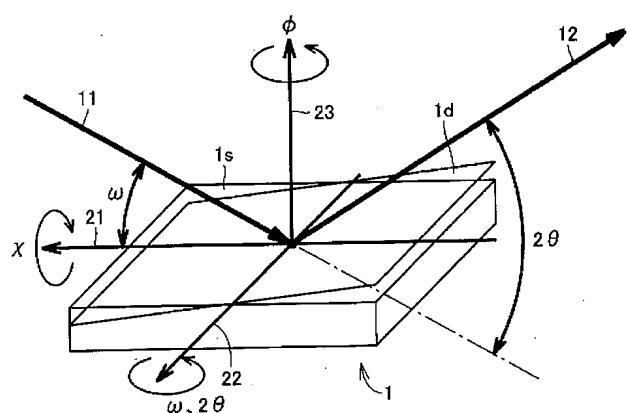
1 : III족 질화물 결정 기판	1c : (0001)면 또는 (000-1)면
1d, 31d, 32d, 33d, 41d, 42d, 43d, 51d, 52d, 53d : 특정 평행 결정 격자면	
1p : 표면층	1q : 표면 인접층
1r : 내층	1s, 2s : 주표면
2 : 반도체층	
3 : 에피택셜층이 부착된 III족 질화물 결정 기판	
4 : 반도체 디바이스	11 : 입사 X선
12 : 출사 X선	21 : X 축
22 : ω 축(2θ 축)	23 : φ 축
30 : 인장 응력	202 : n형 GaN층
204 : n형 $In_{x1}Al_{y1}Ga_{1-x1-y1}N$ 클래드층	206 : n형 GaN 가이드층
208 : $In_{x2}Ga_{1-x2}N$ 가이드층	210 : 발광층
222 : $In_{x4}Ga_{1-x4}N$ 가이드층	224 : p형 $Al_{x5}Ga_{1-x5}N$ 블록층
226 : p형 GaN층	228 : p형 $In_{x6}Al_{y6}Ga_{1-x6-y6}N$ 클래드층
230 : p형 GaN 컨택트층	300 : $SiO_2$ 절연층
400 : p측 전극	500 : n측 전극

## 도면

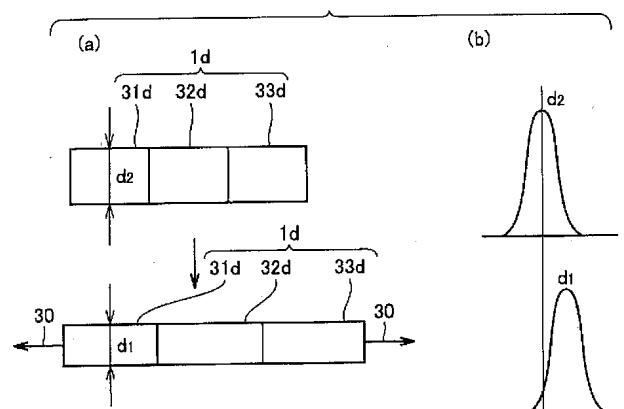
## 도면1



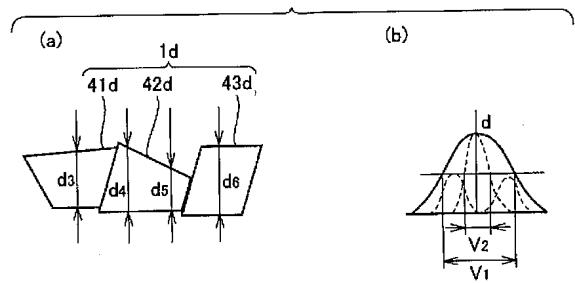
## 도면2



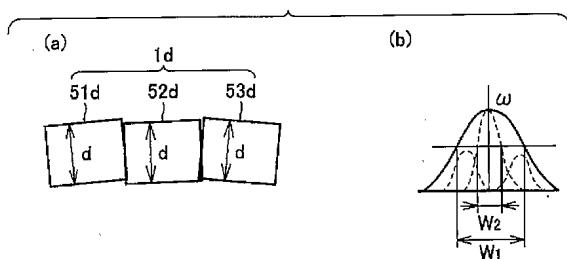
## 도면3



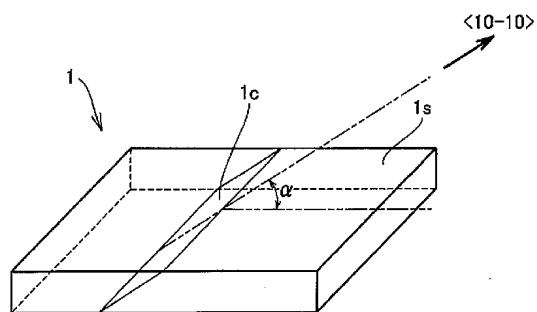
## 도면4



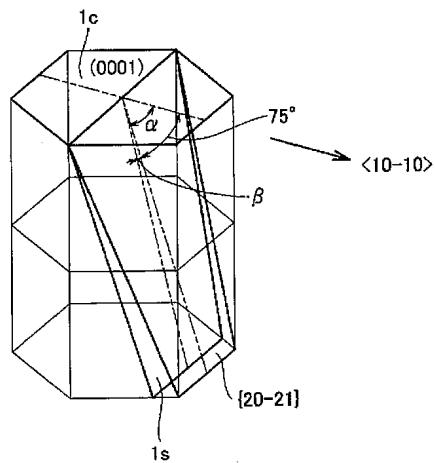
## 도면5



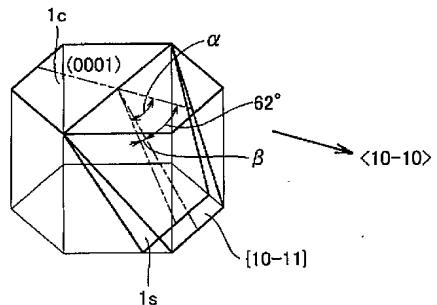
## 도면6



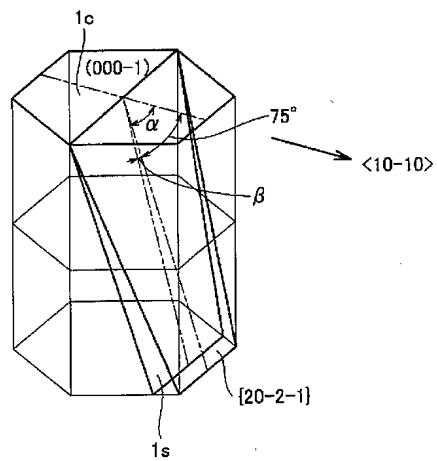
도면7



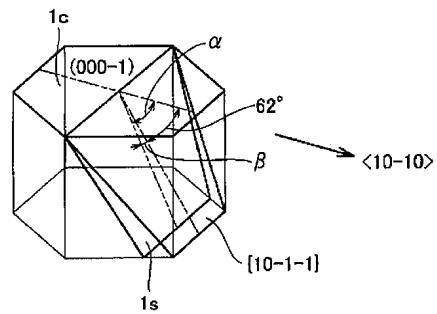
도면8



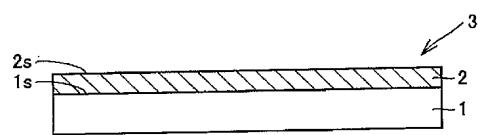
도면9



도면10



도면11



도면12

