

12 DEMANDE DE BREVET D'INVENTION

A1

22 Date de dépôt : 30.09.97.

30 Priorité : 23.12.96 KR 9670547.

43 Date de la mise à disposition du public de la demande : 26.06.98 Bulletin 98/26.

56 Liste des documents cités dans le rapport de recherche préliminaire : *Ce dernier n'a pas été établi à la date de publication de la demande.*

60 Références à d'autres documents nationaux apparentés :

71 Demandeur(s) : SAMSUNG ELECTRONICS CO LTD  
— KR.

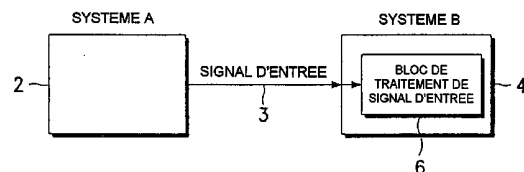
72 Inventeur(s) : HONG YOUNG SOO.

73 Titulaire(s) : .

74 Mandataire : CABINET HERRBURGER.

54 CIRCUIT DE SURVEILLANCE DE SIGNAL.

57 Circuit de surveillance de signal pour détecter le point de fonctionnement initial d'un second système lorsqu'un signal d'entrée à fort rebondissement pénètre dans le second système en provenant d'un premier système. Le circuit comprend une première partie de portes logiques pour réduire le rebondissement du signal d'entrée; et une seconde partie de portes logiques pour détecter l'instant où une transition de passage à l'état BAS se produit initialement à la sortie de la première partie de portes logiques, et pour informer le second système que l'instant initial du signal de sortie est détecté.



FR 2 757 724 - A1



## Arrière plan de l'invention

### 1. Domaine de l'invention

La présente invention concerne un circuit de surveillance de signal pour détecter le point de fonctionnement initial d'un second système lorsqu'un signal d'entrée à fort rebondissement pénètre dans le second système en provenant d'un premier système.

### 2. Description de la technique concernée

Selon la technologie dans laquelle la transmission d'un signal entre des systèmes est effectuée sans modulation du signal, comme représenté à la figure 1, lorsqu'un signal d'entrée est émis par un système d'émission de signal A 2, par l'intermédiaire d'une ligne de transmission 3, un système B 4 applique le signal d'entrée reçu, sans échantillonnage du signal, directement à un bloc de traitement de signal d'entrée intégré 6.

Cependant, du fait d'un fort rebondissement du signal d'entrée appliqué au bloc de traitement de signal d'entrée 6, l'instant initial de son fonctionnement n'est pas détecté avec précision, ce qui fait fonctionner incorrectement le système B 4. Ce type de fonctionnement incorrect empêche le système B 4 de coopérer avec le système A 2.

La figure 4 représente le chronogramme du signal d'entrée à fort rebondissement appliqué au bloc de traitement de signal d'entrée 6. En se référant à la figure 4, on décrira plus en détail la cause du fonctionnement incorrect du système B 4. Pendant les sections de non fonctionnement t1 et t3 dans lesquelles le signal d'entrée n'est pas appliqué, l'état logique HAUT est maintenu sur la ligne de transmission 3 branchée entre le système A 2 et le système B 4. Tandis que, pendant la section de fonctionnement t2 dans laquelle le signal d'entrée est appliqué à la ligne de transmission 3 par le système A 2, l'état logique passe de l'état HAUT à l'état BAS sur la ligne de transmission 3. Le bloc de traitement de signal d'entrée 6 du système B 4 effectue le traitement du signal, indépendamment de la forme d'onde du signal après le point de transition, constituant le signal d'entrée fourni par le système A 2. Cependant, dans la période initiale de la

section de fonctionnement t1 de la figure 4, la section t4 dans laquelle le signal passe de l'état HAUT à l'état BAS existe généralement pendant quelques dizaines de microsecondes. Pendant cette période de temps, le rebondissement se produit. Le rebondissement indique ici un état dans lequel une composante de très haute fréquence présente instantanément différentes valeurs de fréquences centrale. Comme la vitesse de fonctionnement du système est de quelques dizaines de nanosecondes, le rebondissement dans la section t4 où l'état logique passe de l'état HAUT à l'état BAS, produit un fonctionnement incorrect du système.

### Résumé de l'invention

La présente invention, a pour but de créer un circuit de surveillance de signal pour détecter l'instant initial de fonctionnement où un signal d'entrée à fort rebondissement arrive de l'extérieur pour être introduit.

A cet effet, l'invention concerne un circuit de surveillance de signal caractérisé en ce qu'il comprend :

- une première partie de portes logiques pour réduire le rebondissement du signal d'entrée ; et
- une seconde partie de portes logiques pour détecter l'instant où une transition de passage à l'état BAS se produit initialement à la sortie de la première partie de portes logiques, et pour informer le second système que l'instant initial du signal de sortie est détecté.

Selon un aspect de la présente invention, son circuit réduit la vitesse d'échantillonnage par l'horloge lorsqu'on fait passer le signal d'entrée de l'état HAUT à l'état BAS après rebondissement à partir du niveau BAS maintenu après rebondissement, ce qui offre un signal d'entrée plus précis au bloc de traitement de signal d'entrée.

### Brève description des dessins

La présente invention sera décrite ci-après de manière plus détaillée à l'aide de modes de réalisation représentés sur les dessins annexés dans lesquels :

- la figure 1 est un schéma par blocs de la transmission d'un signal entre des systèmes selon l'art antérieur ;

- la figure 2 est un schéma par blocs de la transmission d'un signal entre des systèmes selon une forme de réalisation de la présente invention ;
- la figure 3 est un schéma de circuit détaillé du circuit de surveillance de signal de la figure 2 ; et
- la figure 4 représente le chronogramme du signal d'entrée à fort rebondissement.

#### Description détaillée du mode de réalisation préférentiel

On remarquera que, dans les dessins, les mêmes composants sont désignés, aussi souvent que possible, par les mêmes références numériques.

A la figure 2, un circuit de surveillance de signal 10 destiné à détecter l'instant où une transition de passage à l'état BAS se produit initialement à partir d'un signal d'entrée à fort rebondissement, est en outre prévu dans le système B 4. Le circuit de surveillance de signal empêche le système B 4 de fonctionner incorrectement, en appliquant un signal LTDS de détection de transition de passage à l'état BAS, au bloc de traitement de signal 6, de façon que ce bloc traite le signal d'entrée appliqué par la ligne de transmission 3, après sa section de rebondissement.

A la figure 3, le circuit de surveillance de signal 10 comprend un certain nombre de portes 22-34, 38-46, ainsi que deux bascules (flip-flop) 36 et 48. Les parties de portes logiques de l'inverseur 22, et deux portes NON-ET 24 et 26, constituent le circuit de réduction de rebondissement 20 destiné à réduire le rebondissement. La réduction du rebondissement signifie qu'on rend le plus possible uniformes les différentes fréquences instantanées. Un signal à premier rebondissement réduit du circuit de réduction de rebondissement 20 est échantillonné (échantillonnage d'horloge) par les portes logiques 28-34, 38-46, et les deux bascules 36 et 48, sous la forme d'un signal LTDS de détection de transition de passage à l'état BAS.

Les signaux appliqués au circuit de surveillance de signal 10 sont le signal d'entrée fourni par le système A 2, le signal d'horloge CLK, et le signal de commande CTS. Le

signal de sortie du circuit de surveillance de signal 10 est LTDS.

A la figure 4, pendant la section de non fonctionnement t1, le signal d'entrée est HAUT, et le signal de commande CTS est également HAUT. Le signal envoyé en rétroaction est également HAUT. Pendant la section de fonctionnement t2, le signal d'entrée et le signal de commande CTS sont tous deux à l'état BAS.

Le fonctionnement du circuit de surveillance de signal 10 est expliqué ci-après en se référant aux figures 3 et 4.

Pendant la section de non fonctionnement t1, les états logiques des portes respectives sont les suivants :

Le signal de commande CTS est à l'état HAUT, la sortie de la porte OU 42 est à l'état BAS, la sortie de la porte OU 44 est à l'état HAUT, la sortie de la porte ET 44 est à l'état BAS, et la sortie de la bascule D 48 est à l'état HAUT. Le signal d'entrée est à l'état HAUT, et la sortie de l'inverseur 22 est à l'état BAS. L'état logique du signal envoyé en rétroaction et appliqué à un port de la porte ET 24, est à l'état HAUT, de sorte que sa sortie est à l'état HAUT, et que la sortie de la porte NON-ET 26 est à l'état BAS. La sortie de l'inverseur 28 est à l'état HAUT, la sortie de la porte NON-OU 32 est à l'état BAS, et la sortie de l'inverseur 40 est à l'état BAS, de sorte que la sortie de la porte ET 34 est à l'état BAS. Comme la sortie de la bascule D 36 qui se verrouille suivant l'horloge CLK, est à l'état BAS, la sortie LTDS de l'inverseur 38 est à l'état HAUT.

En passant de la section de non fonctionnement t1 à la section de fonctionnement t2, le signal de commande CTS est changé de l'état HAUT à l'état BAS. Dans les quatre sections allant de t1 à t4, la sortie LTDS passe à l'état BAS, indépendamment de toute la variation du signal d'entrée comprenant le rebondissement.

Dans cette situation, le bloc de traitement de signal d'entrée 6 du système B 4 fonctionne en réponse à l'état BAS de LTDS, de sorte que le signal BAS initial n'est détecté qu'une seule fois à partir du fort rebondissement du

signal d'entrée. En détectant avec précision le signal indiquant l'état de fonctionnement, on évite le fonctionnement incorrect du système.

5 Comme décrit ci-dessus, la présente invention fournit un circuit de surveillance de signal permettant de détecter l'instant de fonctionnement initial où un signal d'entrée à fort rebondissement est introduit, en supprimant le fonctionnement incorrect d'un système qui traite le signal d'entrée reçu.

R E V E N D I C A T I O N

Circuit de surveillance de signal pour détecter le point de fonctionnement initial d'un second système lorsqu'un signal d'entrée à fort rebondissement pénètre dans le second système  
5 en provenant d'un premier système,  
caractérisé en ce qu'  
il comprend :

- une première partie de portes logiques pour réduire le rebondissement du signal d'entrée ; et
- 10 • une seconde partie de portes logiques pour détecter l'instant où une transition de passage à l'état BAS se produit initialement à la sortie de la première partie de portes logiques, et pour informer le second système que l'instant initial du signal de sortie est détecté.

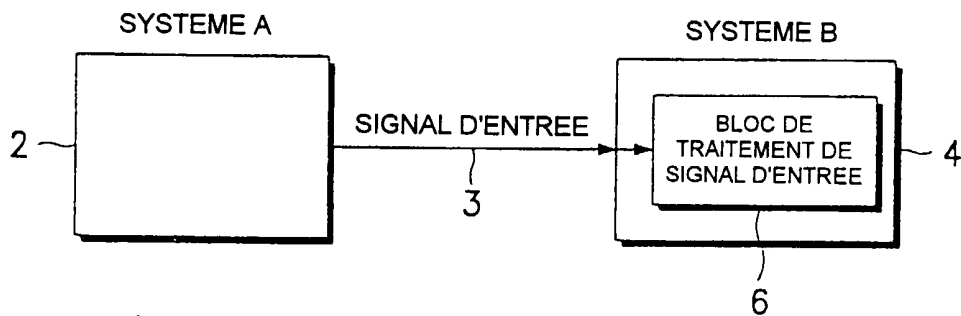


FIG. 1

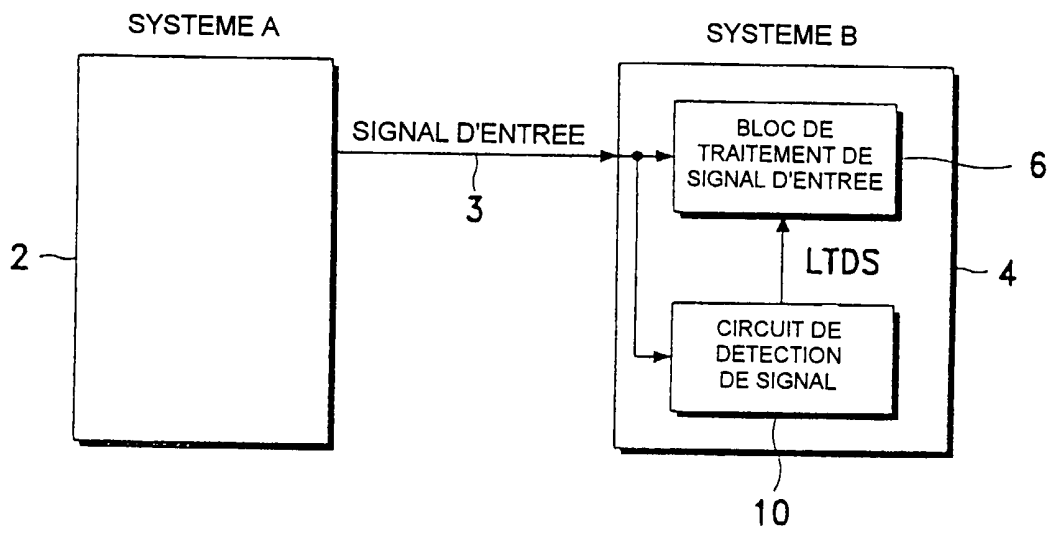


FIG. 2

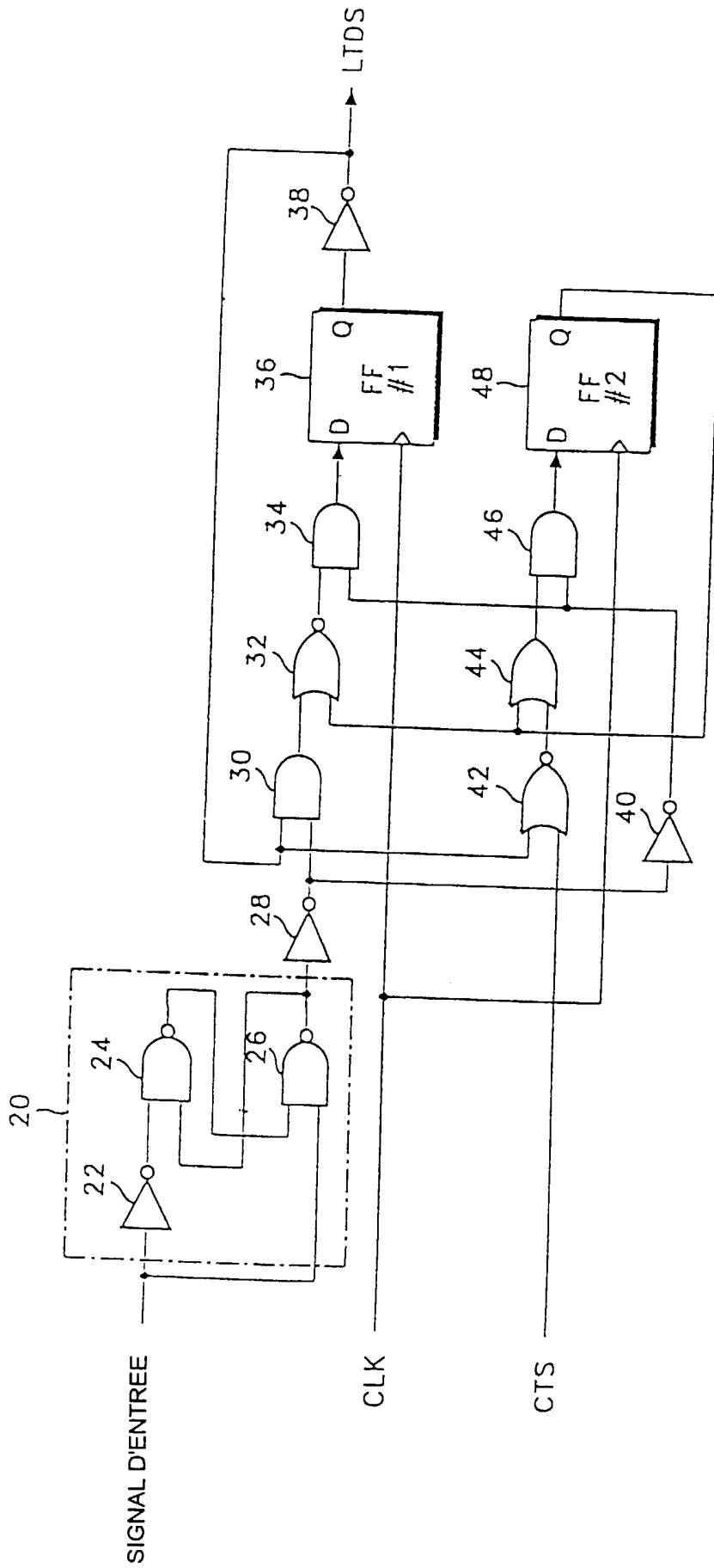


FIG. 3

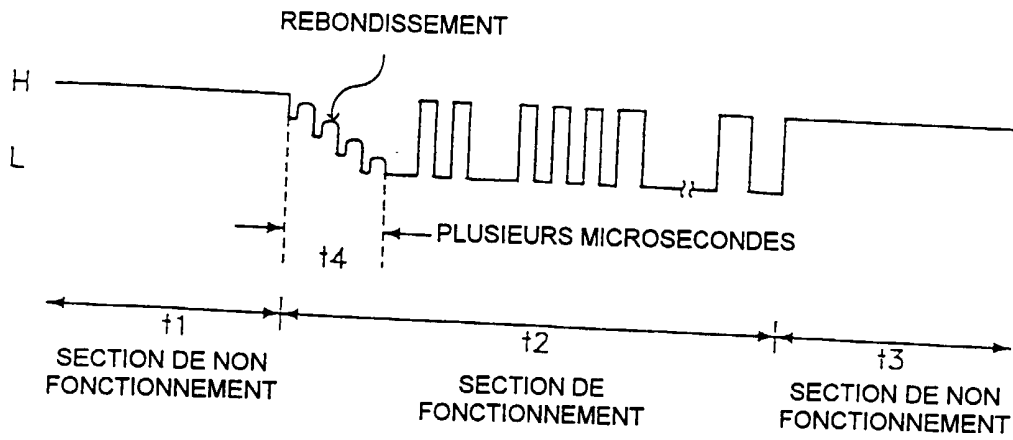


FIG. 4