

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 824 675**

51 Int. Cl.:

H04B 7/04

(2007.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **07.04.2015 PCT/US2015/024721**

87 Fecha y número de publicación internacional: **15.10.2015 WO15157288**

96 Fecha de presentación y número de la solicitud europea: **07.04.2015 E 15718058 (9)**

97 Fecha y número de publicación de la concesión europea: **22.07.2020 EP 3130085**

54 Título: **Cancelación de interferencias de retroalimentación de decisión de grupo iterativa, ordenada, dispersa**

30 Prioridad:

09.04.2014 US 201414248927

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

13.05.2021

73 Titular/es:

**ALTIOSTAR NETWORKS, INC. (100.0%)
100 Ames Pond Drive
Tewksbury, MA 01876, US**

72 Inventor/es:

ANNAVAJJALA, RAMESH

74 Agente/Representante:

ELZABURU, S.L.P

ES 2 824 675 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Cancelación de interferencias de retroalimentación de decisión de grupo iterativa, ordenada, dispersa

El tema descrito en el presente documento se refiere a la detección de señales a través de canales inalámbricos, que incluye la cancelación de interferencias originadas a partir de múltiples transmisiones simultáneas en un sistema celular inalámbrico.

Antecedentes

Los sistemas inalámbricos tales como los basados en la norma IEEE 802.11 para la comunicación de área local en interiores, y la Evolución a largo plazo (LTE – *Long Term Evolution*, en inglés) basado en el Proyecto de asociación de tercera generación (3GPP – *Third Generation Partnership Project*, en inglés) para la comunicación celular terrestre utilizan múltiples antenas para transmisión y recepción, tanto en un punto de acceso (por ejemplo, una estación base) como en un terminal de usuario (por ejemplo, un equipo de usuario (UE – *User Equipment*, en inglés)). La tecnología de múltiples entradas y múltiples salidas (MEVIO) con múltiples antenas en un transmisor y un receptor permite transmitir más de un flujo de datos en el mismo conjunto de recursos (por ejemplo, recursos de tiempo físico y frecuencia), lo que aumenta significativamente las tasas de datos en los enlaces inalámbricos con ancho de banda de transmisión limitado. Adicionalmente, los sistemas de MIMO conducen a la diversidad de antenas, que incluye esquemas de diversidad inalámbrica que utilizan múltiples antenas para mejorar la calidad y la fiabilidad de un enlace inalámbrico proporcionando a un receptor varias observaciones de la misma señal con diferentes canales y entornos de interferencia. En otras palabras, si una antena experimenta un desvanecimiento profundo, es probable que otra tenga suficiente señal. La utilización de múltiples antenas de recepción conduce a una diversidad de receptores mejorada, mejorando de este modo la calidad de la señal recibida y reduciendo la tasa de error de paquetes. Con múltiples antenas de transmisión, las señales transmitidas pueden ser dirigidas al receptor deseado, por medio de técnicas de formación de haz del transmisor, para mejorar la cobertura, extender el alcance y minimizar la interferencia causada a receptores no deseados.

Para un UE con una sola antena de transmisión, se pueden utilizar múltiples antenas en la estación base (por ejemplo, una configuración de entrada única y salida múltiple (SEVIO)) para proporcionar capacidad de rechazo de interferencia. Un ejemplo de acceso múltiple por división del espacio (SDMA – *Spatial Division Multiple Access*, en inglés) incluye más de un UE que transmiten simultáneamente a una estación base, y una estación base con múltiples antenas de recepción, que pueden decodificar conjuntamente señales transmitidas por los múltiples UE. Esta técnica de detección conjunta y transmisión simultánea también se puede denominar MIMO de múltiples usuarios (MU – *Multi-User*, en inglés). En MIMO de MU, cada UE puede tener más de una antena de transmisión y más de un flujo de transmisión.

El documento US 2013/044797 A1 da a conocer un receptor de MIMO que puede recibir una pluralidad de bloques de transporte de MIMO transmitidos desde una pluralidad de antenas de transmisión de MIMO sobre una misma frecuencia portadora. Más particularmente, una señal de MIMO que incluye la pluralidad de bloques de transporte de MIMO puede ser recibida a través de una pluralidad de antenas de recepción, y se pueden calcular las medidas respectivas de la calidad de la señal para cada uno de los bloques de transporte de MIMO.

El documento US 2002/177447 A1 da a conocer un método para programar la transmisión de datos de enlace ascendente para varios terminales en un sistema de comunicación inalámbrica. Están formados varios conjuntos de terminales para la posible transmisión de datos, incluyendo cada conjunto una combinación única de terminales y correspondiendo a una hipótesis a evaluar. Se evalúa el rendimiento de cada hipótesis (por ejemplo, en base a las estimaciones de respuesta del canal para cada terminal) y se selecciona una de las hipótesis evaluadas en base al rendimiento. Se puede utilizar un esquema de procesamiento de receptor de cancelación sucesivo para procesar las señales transmitidas por los terminales programados.

Compendio

En un aspecto, la presente invención da a conocer un método para proporcionar una estimación de múltiples señales de transmisión, tal como se define en la reivindicación 1. En algunas realizaciones, se pueden recibir datos que caracterizan una primera señal recibida en una pluralidad de antenas y que comprenden múltiples señales de transmisión transmitidas simultáneamente, como mínimo, en un mismo elemento de recurso en un sistema de comunicaciones de acceso múltiple por división ortogonal de la frecuencia (OFDM – *Orthogonal Frequency Division Multiple Access*, en inglés). Se puede determinar una estimación final de las múltiples señales de transmisión a partir, como mínimo, de los datos recibidos estimando iterativamente múltiples señales de transmisión de la primera señal y realimentando múltiples señales de transmisión estimadas seleccionadas, que cumplen un criterio, para cancelar componentes de la primera señal. Se pueden proporcionar datos que caracterizan las múltiples señales de transmisión estimadas.

Se pueden incluir una o más de las siguientes características. Por ejemplo, la estimación final de las múltiples señales de transmisión puede incluir las múltiples señales de transmisión estimadas que son seleccionadas durante cada iteración. Las múltiples señales de transmisión estimadas seleccionadas se pueden seleccionar basándose en que tengan un error bajo. Se puede seleccionar un número predeterminado de múltiples señales de transmisión estimadas

durante una iteración. La estimación iterativa se puede realizar hasta que se alcance una condición de parada. La condición de parada puede ser seleccionada de un grupo que consiste en: se han seleccionado todos los símbolos de las múltiples señales de transmisión, se ha seleccionado un número predeterminado de múltiples señales de transmisión, y un nivel de error en un símbolo estimado más recientemente supera un umbral. La estimación de múltiples señales de transmisión a partir de la primera señal se realiza según:

$$\hat{X} = \text{cortador}((G^{Herm}G + \hat{\sigma}_v^2 I_K)^{-1} G^{Herm} y)$$

La cancelación de componentes de la primera señal puede ser según: $y = y - G\hat{X}(i_{seleccionado})$ donde y es la primera señal, G es una estimación de las características del canal, $\hat{X}$ es señales de transmisión múltiples estimadas, e $i_{seleccionado}$ pueden ser los índices de símbolos que han sido seleccionados.

También se describen artículos que comprenden un medio legible por máquina materializado de manera tangible, que incorpora instrucciones que, cuando son realizadas, hacen que una o más máquinas (por ejemplo, ordenadores, etc.) den como resultado las operaciones descritas en el presente documento. De manera similar, se describen, asimismo, sistemas informáticos que pueden incluir un procesador y una memoria acoplada al procesador. La memoria puede incluir uno o más programas que hacen que el procesador realice una o más de las operaciones descritas en el presente documento. Adicionalmente, los sistemas informáticos pueden incluir unidades de procesamiento especializadas adicionales que pueden aplicar una sola instrucción a múltiples puntos de datos en paralelo. Dichas unidades incluyen, pero no están limitadas a, las llamadas "Unidades de procesamiento de gráficos (GPU – *Graphics Processing Units*, en inglés)".

Los detalles de una o más variaciones de la materia descrita en el presente documento se exponen en los dibujos adjuntos y en la descripción que se muestra a continuación. Otras características y ventajas de la materia descrita en el presente documento serán evidentes a partir de la descripción y los dibujos, y de las reivindicaciones.

Descripción de dibujos

Los dibujos adjuntos, que se incorporan y constituyen una parte de la presente memoria descriptiva, muestran ciertos aspectos de la materia descrita en el presente documento y, junto con la descripción, ayudan a explicar algunos de los principios asociados con las implementaciones dadas a conocer. En los dibujos,

la figura 1 es un diagrama de sistema que ilustra un sistema de SDMA de múltiples UE con un receptor de cancelación de interferencia de retroalimentación de decisión de grupo iterativa, ordenada, dispersa, situado en una estación base;

la figura 2 es un diagrama de sistema que ilustra un sistema SDMA Multi-UE Multi-stream con un receptor de cancelación de interferencia de retroalimentación de decisión de grupo iterativa, ordenada, dispersa, situado en una estación base;

la figura 3 es un diagrama de sistema que ilustra un transmisor de estación base y un UE con un receptor de cancelación de interferencia de retroalimentación de decisión de grupo iterativa, ordenada, dispersa;

la figura 4 es un diagrama de sistema de una estación base y un ejemplo de implementación de un receptor de cancelación de interferencia de retroalimentación de decisión de grupo iterativa, ordenada, dispersa;

la figura 5 es un diagrama de bloques funcional que ilustra un proceso iterativo para estimar señales transmitidas;

la figura 6 es un diagrama que ilustra un sistema de comunicaciones con una transmisión de enlace descendente intersectorial coordinada; y

la figura 7 es un diagrama de sistema que ilustra una implementación de ejemplo de un sistema informático.

Símbolos de referencia iguales en los diversos dibujos indican elementos similares.

Descripción detallada

Se describe un esquema de cancelación de interferencia de retroalimentación de decisión de grupo iterativa, ordenada, dispersa, (SOI-GDFIC – *Sparse Ordered Iterative-Group Decision Feedback Interference*, en inglés), que puede ser utilizado para estimar transmisiones de múltiples señales simultáneas recibidas en un receptor (incluido un transceptor) equipado con múltiples antenas de recepción. El SOI-GDFIC puede estimar iterativamente transmisiones de señales, por ejemplo, creando estimaciones de transmisiones de señales a partir de una señal recibida y retroalimentando algunas de las estimaciones, que tienen un error suficientemente bajo (o cumplen otro criterio), para modificar la señal recibida cancelando componentes de la señal recibida, y utilizar la señal recibida modificada para volver a estimar las transmisiones de la señal. El esquema de SOI-GDFIC puede continuar procesando la señal recibida hasta que se obtiene una estimación de algunas o de todas las señales transmitidas.

El SOI-GDFIC se puede implementar en varios sistemas, incluso en una estación base o en un UE. Por ejemplo, la figura 1 es un diagrama de sistema que ilustra un sistema de SDMA de múltiples UE (o MU-SIMO) 100 con un receptor de SOI-GDFIC 130 situado en una estación base 120. El sistema 100 incluye múltiples UE (105₁, 105₂, ..., 105_K), cada uno con una única antena de transmisión (110₁, 110₂, ..., 110_K), que se comunican con la estación base 120 que tiene múltiples antenas de recepción (125₁, 125₂, ..., 125_K). Las señales de transmisión ($X(n) = [x_1(n), x_2(n), \dots, x_K(n)]$) son

transmitidas desde los UE 105 a la estación base 120, donde la señal recibida ($Y(n) = [y_1(n), y_2(n), \dots, y_K(n)]$) se utiliza para crear una estimación de las señales transmitidas (la estimación de $X(n)$ denotada por $\hat{X}_{final}(n) = [\hat{x}_1(n), \hat{x}_2(n), \dots, \hat{x}_K(n)]$).

Como segundo ejemplo, la figura 2 es un diagrama de sistema que ilustra un sistema 200 de SDMA de múltiples UE y múltiples flujos (o MU-MIMO) con un receptor de SOI-GDFIC 130 situado en la estación base 120. Cada UE 105 puede transmitir múltiples flujos a la estación base 120. Aunque la figura 2 ilustra que el número de antenas en cada UE 105 y el número de antenas en la estación base 120 es el mismo, el número de antenas en el UE 105 y/o en la estación base 120 puede variar. En algunas implementaciones de ejemplo, el número de flujos por UE 105 no excede el número de antenas de transmisión en ese UE 105, y el número total de flujos (sumado en todos los UE 105) no excede el número de antenas de recepción en la estación base 120.

Como otro ejemplo más, la figura 3 es un diagrama de sistema que ilustra un transmisor de estación base 120 y un UE 105 con un receptor de SOI-GDFIC 130.

Tal como se describe en el presente documento, el receptor de SOI-GDFIC 130 puede funcionar en el enlace ascendente o descendente.

Tal como se ilustra en las figuras 1-2, el SOI-GDFIC se puede aplicar a un sistema inalámbrico en el que múltiples usuarios transmiten información simultáneamente a una sola estación base con idénticos recursos de tiempo y frecuencia. Este mecanismo de acceso puede denominarse SDMA. Para sistemas inalámbricos con acceso múltiple por división ortogonal de la frecuencia (OFDM, una variante de una técnica más general de modulación de múltiples portadoras, que es la tecnología de acceso utilizada en los estándares 3GPP LTE (enlace descendente) e IEEE 802.16e (enlace descendente y enlace ascendente)), los recursos de tiempo corresponden a símbolos de OFDM y los recursos de frecuencia corresponden a subportadoras. Para el enlace ascendente de LTE, los símbolos de modulación son transformadas discretas de Fourier (DFT – *Discrete Fourier Transform*, en inglés) precodificadas en el transmisor antes de la modulación de OFDM. En algunas implementaciones de ejemplo, la precodificación específica de MIMO se puede aplicar tanto en el enlace ascendente como en el enlace descendente de LTE. Una determinada subportadora en un determinado símbolo de OFDM para estos sistemas también puede ser denominada elemento de recurso (RE – *Resource element*, en inglés).

La figura 4 es un diagrama de sistema de una estación base 120 con una implementación de ejemplo de un receptor de SOI-GDFIC 130. Inicialmente, lo siguiente supone que cada UE 105 tiene una sola antena 110 para transmisión (por ejemplo, en la configuración mostrada en la figura 1), aunque el SOI-GDFIC puede funcionar con el UE 105 que tiene múltiples antenas 110 (por ejemplo, la configuración mostrada en la figura 2), en enlace descendente (por ejemplo, la configuración mostrada en la figura 3) y en otras configuraciones. Indicando K el número de usuarios que transmiten simultáneamente y el vector de símbolo de modulación del usuario k ,

$$x_k = [x_k(1), x_k(2), \dots, x_k(N)]^T$$

donde T es el operador de transposición y N el número de símbolos de modulación, la señal recibida en la estación base 120 con M antenas de recepción se describe como

$$y(n) = h_1(n)x_1(n) + h_2(n)x_2(n) + \dots + h_K(n)x_K(n) + v(n) \quad n = 1, 2, \dots, N$$

$$= [h_1(n), h_2(n), \dots, h_K(n)] \begin{bmatrix} x_1(n) \\ x_2(n) \\ \dots \\ x_K(n) \end{bmatrix} + v(n)$$

$$= H(n)X(n) + v(n)$$

donde, para el índice de símbolo (o índice RE) n , $H(n) = [h_1(n), h_2(n), \dots, h_K(n)]$ es la ganancia del canal compuesto con valores de matriz de entre todos los UE 105, con respecto a la estación base 120 (por ejemplo, las características del canal), $v(n)$ es el ruido aditivo visto en la estación base 120, y $X(n) = [x_1(n), x_2(n), \dots, x_K(n)]^T$ es el vector de modulación compuesto de todos los UE 105. El receptor SOI-GDFIC 130 de ejemplo intenta recuperar el vector de símbolo de modulación conjunta de todos los usuarios, $X(n)$, para $n = 1, 2, \dots, N$.

En la implementación de ejemplo de la figura 4, la señal recibida $y(n)$ puede ser sometida a un preprocesamiento en el preprocesador 405. El preprocesamiento puede incluir, por ejemplo, amplificación de bajo ruido (LNA – *Low Noise Amplification*, en inglés), conversión descendente, filtrado del receptor, demodulación en fase y cuadratura (I&Q – *In phase & Quadrature*, en inglés), eliminación de prefijo cíclico (CP – *Cyclic Prefix*, en inglés), transformada rápida de Fourier (FFT – *Fast Fourier Transform*, en inglés), des-asignación de antenas, des-asignación de recursos y similares. Es posible otro procesamiento previo.

En la implementación a modo de ejemplo de la figura 4, una estimación de la matriz de canales $H(n)$ se puede obtener utilizando el bloque estimador de canal 410. La estimación de canal se puede obtener haciendo que cada UE 105 transmita símbolos conocidos (también denominados piloto) a la estación base 120 para facilitar que la estación base 120 obtenga una estimación de $H(n)$. Para un enlace ascendente de LTE, se pueden utilizar símbolos de referencia de demodulación (DMRS – *DeModulation Reference Symbols*, en inglés) para estimar la ganancia de canal inalámbrico desconocido para los canales de control y los datos de enlace ascendente. En los sistemas de duplexación en el dominio del tiempo que aprovechan la simetría de enlace ascendente - descendente (es decir, la ganancia de canal del UE 105 con respecto a la estación base 120 en la dirección del enlace ascendente es la misma que la ganancia de canal de la estación base 120 con respecto al UE en la dirección de enlace descendente), el UE 105 puede estimar el canal durante la transmisión de enlace descendente y enviar esta estimación a la estación base 120 para utilizarla posteriormente para la recepción de enlace ascendente. La estimación del canal se puede obtener mediante otros métodos. Una estimación de $H(n)$ se denota como $G(n)$.

En la implementación a modo de ejemplo de la figura 4, una estimación de la varianza del ruido por cada dimensión compleja $\hat{\sigma}_v^2$ se puede estimar mediante el estimador de ruido 415. En ausencia de conocimiento de $\hat{\sigma}_v^2$, se puede emplear un número positivo adecuado λ . El valor de λ se puede obtener, por ejemplo, a partir de simulaciones a nivel de enlace o de sistema.

Al receptor de SOI-GDFIC 130 se le puede proporcionar el vector de señal recibida $y(n)$, la estimación de canal $G(n)$, la estimación de la varianza del ruido por cada dimensión compleja $\hat{\sigma}_v^2$, y varios símbolos que se detectarán conjuntamente mediante iteración, K_{pre} , que está entre 1 y K (es decir, $1 \leq K_{pre} \leq K$). Utilizando el vector de señal recibida $y(n)$, la estimación de canal $G(n)$ y la estimación de la varianza del ruido $\hat{\sigma}_v^2$, el receptor de SOI-GDFIC 130 puede recuperar iterativamente entradas de estimaciones de $X(n)$, designadas por $\hat{X}_{final}(n)$. Para simplificar, el índice de símbolo (o RE) n se introduce en lo siguiente.

La figura 5 es un diagrama de bloques funcional 500 que ilustra un proceso de SOI-GDFIC iterativo para estimar $\hat{X}_{final}$. El receptor de SOI-GDFIC 130 puede obtener, en 505₁, una estimación inicial del vector de modulación X como

$$\hat{X} = \text{cortador}((G^{Herm}G + \hat{\sigma}_v^2 I_K)^{-1} G^{Herm} y)$$

donde *cortador* es la función des-asignador, que funciona de manera independiente en cada entrada del vector de valor complejo que se le proporciona, e I_K es una matriz de identidad de K -por- K .

Las estimaciones $\hat{X}$ pueden ser evaluadas y los símbolos K_{pre} (por ejemplo, entradas) de $\hat{X}$ se pueden seleccionar en 510₁. La selección se puede basar en un criterio tal como los símbolos que dan como resultado los errores más bajos. Por ejemplo, un vector de señal residual se puede formar como $R = y - G\hat{X}$ y el vector de la señal de error se puede formar como $E = G^{Herm}R$. Utilizando el vector de señal de error E , se puede seleccionar los símbolos K_{pre} de error más bajos en $\hat{X}$. Los índices de los símbolos seleccionados se pueden designar mediante $i_{seleccionado}$. Los símbolos seleccionados se pueden guardar o almacenar como entradas correspondientes en $\hat{X}_{final}$ (por ejemplo, $\hat{X}_{final}(i_{seleccionado}) = \hat{X}(i_{seleccionado})$).

Los símbolos seleccionados pueden, en 515₁, volver a ser codificados y restados o cancelados de la señal recibida y . Los símbolos seleccionados se pueden volver a codificar mediante

$$y = y - G\hat{X}(i_{seleccionado})$$

A continuación, la señal recibida y transformada puede ser utilizada en 505₂ para estimar X en ausencia de interferencia de los símbolos seleccionados. El proceso puede iterar (por ejemplo, hasta 505_i, 510_i, y 515_i) hasta que se seleccionen todos los símbolos o hasta que se alcance otro criterio de detención. Otro criterio de detención puede incluir, por ejemplo, una serie de iteraciones, un nivel de error en los símbolos estimados excede un umbral y similares.

El siguiente es un algoritmo para una implementación a modo de ejemplo de un receptor de SOI-SDOIC 130.

1. Fase de inicialización

- a) obtener una estimación inicial del vector de modulación X como

$$\hat{X} = \text{cortador}((G^{Herm}G + \hat{\sigma}_v^2 I_K)^{-1} G^{Herm} y)$$

- b) Formar el vector de señal residual: $R = y - G\hat{X}$

- c) Formar el vector de señal de error: $E = G^{Herm}R$

- d) Obtener el siguiente conjunto de índices

$$\text{Índices} = 1:K$$

$\text{Índices para cancelar} = \text{argsort}(|E(n)|, 'ascenso')$

$\text{Índices para cancelar} = \text{Índices para cancelar}(1:K_{pre})$

$\text{Índices para permanecer} = \text{setdiff}(\text{Índices}, \text{Índices para cancelar})$

donde la función *argsort* produce los índices del elemento ordenado, $E(n)$ es el elemento de orden n del vector E , y *setdiff* (A , B) es la diferencia de conjuntos entre los conjuntos A y B .

e) Almacenar los símbolos correctos en el espacio de solución final

$X_{final}(\text{Índices para cancelar}) = \hat{X}(\text{Índices para cancelar})$

$\text{Índices globales para cancelar} = \text{Índices para cancelar}$

$Idx = \text{Índices para cancelar}$

2. Ejecutar la siguiente secuencia de etapas mientras longitud ($\text{Índices globales para cancelar}$) $< K$:

a) Retroalimentar los símbolos correctos:

$y = y - G(:, \text{Índices para cancelar}) \hat{X}(\text{Índices para cancelar})$

b) Obtener las estimaciones de símbolos de los índices restantes

$\hat{X} = \text{cortador}((G^{Herm}(:, \text{Índices para permanecer}) G(:, \text{Índices para permanecer}) + \hat{\sigma}_v^2 I_{\text{longitud}(\text{Índices para permanecer})})^{-1} G^{Herm}(:, \text{Índices para permanecer}) y)$

En lo anterior, $A(:, Idx)$ designa elegir todas las filas de A , pero solo las columnas de A indexadas por Idx .

c) Calcular el vector de señal residual, el vector de señal de error y los índices para cancelar en la siguiente iteración

Vector de señal residual: $R = y - G\hat{X}$

Vector de señal de error: $E = G^{Herm} R$

Índices para cancelar para la siguiente iteración: $\text{Índices} = \text{argsort}(|E|, 'ascender')$

Si K_{pre} es menor o igual que la longitud ($\text{abs}(|E|)$), entonces, configurar

$\text{Índices} = \text{Índices}(1:K_{pre})$

$\text{Índices para cancelar} = \text{Índices Reamin}(\text{Índices})$

Si $\text{Índices para cancelar}$ está vacío, interrumpir. De lo contrario, hacer

$X_{final}(\text{Índices para cancelar}) = \hat{X}(\text{Índices})$

$\text{Índices para permanecer} = \text{setdiff}(\text{Índices para Permanecer}, \text{Índices para cancelar})$

$\text{Índices globales para cancelar} = \text{setunion}(\text{Índices globales para cancelar}, \text{Índices para cancelar})$

En lo anterior, $\text{setunion}(A, B)$ es la unión de los conjuntos A y B .

3. La secuencia de símbolos estimada es

$X_{final} = [X_{final}(1), X_{final}(2), \dots, X_{final}(K)]$

Un receptor de SOI-GDFIC puede funcionar como sustituto de otros receptores, tales como los receptores de MMSE, de forzar cero, DFE y de máxima verosimilitud conjunta (JML – *Joint Maximum Likelihood*, en inglés). Por ejemplo, para un receptor de JML, bajo la suposición de ruido gaussiano no correlacionado para $v(n)$, el detector óptimo es un receptor no lineal que busca una secuencia $U = [u_1, u_2, \dots, u_K]$ de todas las secuencias posibles que minimizan la

distancia euclidiana al cuadrado $\|y(n) - G(n)U\|^2$. El número total de secuencias para buscar es el producto $\prod_{k=1}^K M_k$, donde M_k es el tamaño de la constelación para el usuario k . Este espacio de búsqueda rápidamente se vuelve ilimitado de manera exponencial con un número creciente de usuarios y con tamaños de constelación más grandes.

Un receptor de mínimo error cuadrático medio lineal (LMMSE – *Linear Minimum Mean Square Error*, en inglés) recupera $X(n)$ multiplicando previamente $y(n)$ con $(G^{Herm}(n)G(n) + R_v(n))^{-1}G^{Herm}(n)$, donde $R_v(n)$ es la matriz de

covarianza del ruido $v(n)$ que debe conocer el receptor. Incluso cuando $G(n) = H(n)$ (es decir, con una estimación de canal perfecta), y en ausencia de ruido, $X(n)$ solo se puede recuperar con una cierta desviación, y existe una compensación entre la desviación de la señal y la varianza del error de reconstrucción. El receptor de LMMSE requiere el conocimiento de las estadísticas de segundo orden de ruido e interferencia y el orden de diversidad máximo que se puede conseguir por transmisión decodificada es uno (es decir, la tasa de error media disminuye de manera inversa linealmente con la SNR media recibida).

Otra alternativa es un receptor lineal de forzar cero (ZF – *Zero Forcing*, en inglés), que recupera $X(n)$ multiplicando previamente $y(n)$ con $(G^{Herm}(n)G(n))^{-1}G^{Herm}(n)$, donde *Herm* es el operador hermitiano (o el operador de conjugar y transponer) aplicado a una matriz de valores complejos. Cuando $G(n) = H(n)$ (es decir, con estimación de canal perfecta), y en ausencia de ruido, $X(n)$ se recuperará perfectamente. Sin embargo, en presencia de ruido, el receptor ZF amplifica el ruido, reduciendo de este modo la SINR de salida (relación de señal a interferencia más ruido). La estimación de canal imperfecta en presencia de ruido produce una interferencia entre usuarios además de la degradación de la SINR de salida. Además, en un receptor de ZF, el orden de diversidad máximo que se puede conseguir mediante transmisión decodificada es uno (es decir, la tasa de error media disminuye de manera inversa a la SNR recibida media). Además, el rendimiento de los receptores lineales puede verse afectado por la correlación espacial.

Como alternativa a los métodos de detección lineal, una estación base puede realizar una detección no lineal, tal como la ecualización de retroalimentación de decisión (DFE, también conocida como cancelación de interferencia sucesiva (SIC – *Successive Interference Cancellation*, en inglés)) o JML. Una DFE toma una decisión, de manera iterativa, sobre un usuario determinado, y cancela la contribución de la señal regenerada de este usuario determinado a partir de la señal recibida antes de proceder a la detección de otros usuarios. Con K usuarios, el número de iteraciones que requiere una DFE para producir estimaciones de símbolos para todos los usuarios es, como mínimo, K . Una DFE requiere, además, una detección precisa de señales en las primeras etapas, para evitar la propagación del error en la detección en etapas posteriores. De lo contrario, la propagación del error afecta al rendimiento de un receptor de DFE. El detector de JML con probabilidades de transmisión igualmente probables minimiza la probabilidad de error. El detector de JML conserva toda la diversidad que ofrece el canal inalámbrico. Con K transmisiones simultáneas, y K antenas en la estación base, el orden de diversidad del JML es K (es decir, la tasa de error media disminuye como el inverso de la potencia de orden K de la SNR media recibida). Sin embargo, la complejidad del receptor de JML es alta. Por ejemplo, si el tamaño de la constelación de cada usuario es M , entonces la complejidad de un receptor de JML es M^K , que crece exponencialmente con el número de transmisiones simultáneas.

Un esquema de SOI-GDFIC se puede implementar en varias configuraciones. Por ejemplo, en el enlace ascendente o el enlace descendente, en una estación base y/o un UE, en sistemas de entrada única o múltiple. Como ejemplo adicional, la figura 6 es un diagrama que ilustra un sistema de comunicaciones con una transmisión de enlace descendente intersectorial coordinada. En el contexto de la transmisión de señales de enlace descendente mediante la cooperación de estaciones base, cierto número de sectores celulares pueden agrupar sus antenas de transmisión para enviar múltiples flujos de enlace descendente. Tal como se ilustra en la figura 6, una estación base dada o un nodo B evolucionado (eNodoB) en LTE puede tener 3 sectores de celda. Cada sector de celda puede tener hasta 8 antenas de transmisión para atender a los usuarios en su área de cobertura. Al agrupar las antenas de transmisión en estos tres sectores de celda, el eNodoB puede formar de manera efectiva 24 antenas de transmisión distribuidas (o virtuales) de enlace descendente, y puede transmitir potencialmente hasta 24 flujos de enlace descendente. Por lo tanto, en lugar de 3 sectores de celda, si el eNodoB tiene 6 sectores de celda, puede transmitir hasta 48 flujos de enlace descendente con estas 48 antenas de transmisión virtuales, para mejorar el rendimiento de la celda de enlace descendente.

El asunto que se describe en el presente documento proporciona muchas ventajas. Por ejemplo, un receptor de SOI-GDFIC puede requerir una inversión de matriz inicial de complejidad K^3 , y las inversiones de matriz en etapas posteriores pueden tener una complejidad que disminuye de manera constante con K , que puede contrastar con los receptores de alta complejidad tales como los receptores de ZF, de MMSE y de JML. Y una complejidad de detección por símbolo puede ser del orden de K^2 . Debido a que las estimaciones de símbolo utilizadas para la cancelación de interferencias se pueden obtener aprovechando la naturaleza dispersa del vector de error de retroalimentación de decisión, el rendimiento del receptor de SOI-GDFIC se puede acercar al rendimiento de JML, la vez que necesita menos recursos informáticos.

Además, un receptor de SOI-GDFIC no requiere estadísticas de interferencia y ruido, lo que contrasta con un receptor de MMSE lineal que requiere un conocimiento de las estadísticas de segundo orden del ruido y la interferencia.

Además, el algoritmo de un receptor de SOI-GDFIC es aplicable a más de un enlace ascendente o descendente de un sistema de celda de punto a punto con múltiples antenas de transmisión y de recepción. Por ejemplo, el algoritmo de SOI-GDFIC se puede aplicar a una variedad de escenarios, tal como un sistema SDMA con múltiples usuarios que transmiten simultáneamente utilizando múltiples flujos con múltiples antenas de transmisión, y coordinar la transmisión multipunto con antenas de transmisión compartidas en los sectores de celda. No es necesario que estos sectores de celda estén situados juntos, y pueden estar distribuidos en la red celular.

En algunas implementaciones, el tema actual se puede configurar para ser implementado en un sistema 700, tal como se muestra en la figura 7. El sistema 700 puede incluir uno o más de un procesador 710, una memoria 720, un dispositivo de almacenamiento 730 y un dispositivo de entrada/salida 740. Cada uno de los componentes 710, 720, 730 y 740 se puede interconectar utilizando un bus 750 del sistema. El procesador 710 se puede configurar para procesar instrucciones para su ejecución dentro del sistema 700. En algunas implementaciones, el procesador 710 puede ser un procesador de un solo subproceso. En implementaciones alternativas, el procesador 710 puede ser un procesador de múltiples procesos. El procesador 710 puede estar configurado, además, para procesar instrucciones almacenadas en la memoria 720 o en el dispositivo de almacenamiento 730, incluyendo recibir o enviar información a través del dispositivo de entrada/salida 740. La memoria 720 puede almacenar información dentro del sistema 700. En algunas implementaciones, la memoria 720 puede ser un medio legible por ordenador. En implementaciones alternativas, la memoria 720 puede ser una unidad de memoria volátil. En algunas otras implementaciones, la memoria 720 puede ser una unidad de memoria no volátil. El dispositivo de almacenamiento 730 puede ser capaz de proporcionar almacenamiento masivo para el sistema 700. En algunas implementaciones, el dispositivo de almacenamiento 730 puede ser un medio legible por ordenador. En implementaciones alternativas, el dispositivo de almacenamiento 730 puede ser un dispositivo de disquete, un dispositivo de disco duro, un dispositivo de disco óptico, un dispositivo de cinta, una memoria de estado sólido no volátil o cualquier otro tipo de dispositivo de almacenamiento. El dispositivo de entrada/salida 740 puede estar configurado para proporcionar operaciones de entrada/salida para el sistema 700. En algunas implementaciones, el dispositivo de entrada/salida 740 puede incluir un teclado y/o un dispositivo para señalar. En implementaciones alternativas, el dispositivo de entrada/salida 740 puede incluir una unidad de visualización, para visualizar interfaces gráficas de usuario.

Los sistemas y métodos dados a conocer en el presente documento se pueden realizar de diversas formas que incluyen, por ejemplo, un procesador de datos, tal como un ordenador, que incluye, asimismo, una base de datos, circuitos electrónicos digitales, firmware, software o combinaciones de los mismos. Además, las características mencionadas anteriormente y otros aspectos y principios de las implementaciones dados a conocer en la presente se pueden implementar en diversos entornos. Dichos entornos y aplicaciones relacionadas pueden estar contruidos especialmente para realizar los diversos procesos y operaciones según las implementaciones dadas a conocer, o pueden incluir un ordenador de propósito general o una plataforma informática activada selectivamente o reconfigurada por código para proporcionar la funcionalidad necesaria. Los procesos dados a conocer en el presente documento no están intrínsecamente relacionados con ningún ordenador, red, arquitectura, entorno u otro aparato en particular, y pueden ser implementados mediante una combinación adecuada de hardware, software y/o firmware. Por ejemplo, se pueden utilizar diversas máquinas de uso general con programas escritos según las explicaciones de las implementaciones dadas a conocer, o puede ser más conveniente construir un aparato o sistema especializado para realizar los métodos y técnicas requeridos.

Los sistemas y métodos dados a conocer en el presente documento pueden ser implementados como un producto de programa informático, es decir, un programa informático incorporado tangiblemente en un soporte de información, por ejemplo, en un dispositivo de almacenamiento legible por máquina o en una señal propagada, para su ejecución o para controlar el funcionamiento de un aparato de procesamiento de datos, por ejemplo, un procesador programable, un ordenador o múltiples ordenadores. Un programa informático puede estar escrito en cualquier forma de lenguaje de programación, incluidos los lenguajes compilados o interpretados, y puede ser implementado en cualquier forma, incluso como un programa independiente o como un módulo, componente, subrutina u otra unidad adecuada para su utilización en un entorno informático. Un programa informático puede ser implementado para ser ejecutado en un ordenador o en múltiples ordenadores en un sitio o estar distribuido en múltiples sitios e interconectado mediante una red de comunicación.

Tal como se utiliza en el presente documento, el término "usuario" se puede referir a cualquier entidad, incluyendo una persona o un ordenador.

Aunque los números ordinales tales como primero, segundo y similares pueden, en algunas situaciones, hacer referencia a un orden, tal como se utilizan en el presente documento, los números ordinales no implican necesariamente un orden. Por ejemplo, los números ordinales se pueden utilizar simplemente para distinguir un elemento de otro. Por ejemplo, para distinguir un primer evento de un segundo evento, pero no necesariamente implica ningún orden cronológico o un sistema de referencia fijo (de modo que un primer evento en un párrafo de la descripción puede ser diferente de un primer evento en otro párrafo de la invención).

La descripción anterior pretende ilustrar, pero no limitar, el alcance de la invención, que está definida por el alcance de las reivindicaciones adjuntas. Otras implementaciones están dentro del alcance de las siguientes reivindicaciones.

Estos programas informáticos, que también pueden referirse a programas, software, aplicaciones de software, aplicaciones, componentes o código, incluyen instrucciones de máquina para un procesador programable y pueden ser implementados en un lenguaje de programación de procedimiento de alto nivel y/u orientado a objetos, y/o en lenguaje ensamblador/máquina. Tal como se utiliza en este documento, el término "medio legible por máquina" se refiere a cualquier producto, aparato y/o dispositivo de programa informático, tal como, por ejemplo, discos magnéticos, discos ópticos, memoria y dispositivos lógicos programables (PLD – *Programmable Logic Devices*, en inglés), utilizados para proporcionar instrucciones de la máquina y/o datos a un procesador programable, incluido un medio legible por máquina que recibe instrucciones de máquina como una señal legible por máquina. El término "señal legible

por máquina” se refiere a cualquier señal utilizada para proporcionar instrucciones y/o datos de la máquina a un procesador programable. El medio legible por máquina puede almacenar dichas instrucciones de máquina de forma no transitoria, tal como, por ejemplo, como lo haría una memoria de estado sólido no transitoria o un disco duro magnético o cualquier medio de almacenamiento equivalente. El medio legible por máquina puede almacenar de forma alternativa o adicional dichas instrucciones de máquina de manera transitoria, tal como, por ejemplo, como lo haría una memoria oculta de procesador u otra memoria de acceso aleatorio asociada con uno o más núcleos de procesador físicos.

Para proporcionar la interacción con un usuario, el asunto descrito en el presente documento se puede implementar en un ordenador que tenga un dispositivo de visualización, tal como, por ejemplo, un tubo de rayos catódicos (CRT – *Cathode Ray Tube*, en inglés) o un monitor de pantalla de cristal líquido (LCD – *Liquid Crystal Display*, en inglés) para mostrar información al usuario, y un teclado y un dispositivo para señalar, tal como, por ejemplo, un ratón o una bola de seguimiento, mediante los cuales el usuario puede proporcionar información al ordenador. Asimismo, se pueden utilizar otros tipos de dispositivos para permitir la interacción con un usuario. Por ejemplo, la retroalimentación proporcionada al usuario puede ser cualquier forma de retroalimentación sensorial, tal como, por ejemplo, una retroalimentación visual, una retroalimentación auditiva o una retroalimentación táctil; y la entrada del usuario puede ser recibida de cualquier forma, incluyendo, pero sin estar limitado a, entrada acústica, de voz o táctil.

El asunto descrito en el presente documento puede ser implementado en un sistema informático que incluye un componente del lado del servidor, tal como, por ejemplo, uno o más servidores de datos, o que incluye un componente intermedio, tal como, por ejemplo uno o más servidores de aplicaciones, o que incluye un componente del lado del usuario, tal como, por ejemplo, uno o más ordenadores del cliente que tienen una interfaz gráfica de usuario o un navegador web a través del cual un usuario puede interactuar con una implementación del asunto descrito en el presente documento, o cualquier combinación de dichos componentes del lado del servidor, intermedios, o del lado del usuario. Los componentes del sistema pueden estar interconectados por cualquier forma o medio de comunicación de datos digitales, tal como, por ejemplo, una red de comunicación. Ejemplos de redes de comunicación incluyen, pero no están limitados a, una red de área local (“LAN” – *Local Area Network*, en inglés), una red de área amplia (“WAN” – *Wide Area Network*, en inglés) e Internet.

El sistema informático puede incluir clientes y servidores. Un cliente y un servidor son, en general, pero no exclusivamente, remotos el uno del otro y, habitualmente interactúan a través de una red de comunicación. La relación de cliente y servidor surge en virtud de programas informáticos que se ejecutan en los respectivos ordenadores y que tienen una relación de cliente y servidor entre sí.

Las implementaciones expuestas en la descripción anterior no representan todas las implementaciones coherentes con el asunto descrito en el presente documento. Por el contrario, son simplemente algunos ejemplos coherentes con aspectos relacionados con el asunto descrito. Aunque anteriormente se han descrito en detalle algunas variaciones, son posibles otras modificaciones o adiciones. En particular, se pueden proporcionar características y/o variaciones adicionales además de las expuestas en el presente documento. Por ejemplo, las implementaciones descritas anteriormente se pueden dirigir a diversas combinaciones y subcombinaciones de las características dadas a conocer y/o combinaciones y subcombinaciones de varias características adicionales dadas a conocer anteriormente. Además, los flujos lógicos representados en las figuras adjuntas y/o descritos en el presente documento no requieren, necesariamente, el orden particular mostrado, o el orden secuencial, para conseguir resultados deseables. Otras implementaciones pueden estar dentro del alcance de las siguientes reivindicaciones.

REIVINDICACIONES

1. Un método para la implementación mediante uno o más procesadores de datos que forman parte de al menos un sistema informático que comprende:

5 recibir, mediante al menos un procesador de datos, una primera señal recibida en una pluralidad de antenas y que comprende múltiples señales de transmisión transmitidas simultáneamente en al menos un mismo elemento de recurso en un sistema de comunicaciones de acceso múltiple por división ortogonal de la frecuencia, OFDM;

determinar, utilizando al menos un procesador de datos (120), una estimación final de las múltiples señales de transmisión de al menos la primera señal (y) recibida estimando iterativamente (505) múltiples señales de transmisión ($\hat{X}$) a partir de la primera señal, formar (510) un vector de señal de error (E) utilizando la primera señal
10 recibida y una estimación de canal (G^{Herm}), seleccionar (510) un número predeterminado (K_{pre}) de los símbolos de error más bajos en las múltiples señales de transmisión estimadas utilizando el vector de señal de error, y retroalimentar (515) las múltiples señales de transmisión estimadas seleccionadas (510), que cumplen un criterio, para cancelar los símbolos de la primera señal correspondiente al número predeterminado seleccionado de símbolos de error más bajo en las múltiples señales de transmisión estimadas; y

15 proporcionar, utilizando al menos un procesador de datos, las múltiples señales de transmisión estimadas, comprendiendo la estimación final las múltiples señales de transmisión estimadas seleccionadas que son seleccionadas en una pluralidad de iteraciones ($\hat{X}_{final}^{(i_{seleccionado})}$).

2. El método de la reivindicación 1, en el que la estimación final de las múltiples señales de transmisión comprende las múltiples señales de transmisión estimadas que son seleccionadas durante cada iteración.

20 3. El método de la reivindicación 1 o la reivindicación 2, en el que las múltiples señales de transmisión estimadas seleccionadas se seleccionan basándose en tener un error bajo que se determina utilizando la primera señal recibida y una estimación de canal.

4. El método según cualquiera de las reivindicaciones anteriores, en el que se selecciona un número predeterminado de múltiples señales de transmisión estimadas durante una iteración.

25 5. El método según cualquiera de las reivindicaciones anteriores, en el que la estimación iterativa se realiza hasta que se alcanza una condición de detención, la condición de detención seleccionada de un grupo que consiste en: se han seleccionado todos los símbolos de las múltiples señales de transmisión, se ha seleccionado un número predeterminado de múltiples señales de transmisión, y un nivel de error instantáneo en un símbolo estimado lo más recientemente de la primera señal excede un umbral.

30 6. El método según cualquiera de las reivindicaciones anteriores, en el que la estimación de múltiples señales de transmisión de la primera señal se realiza según:

$$\hat{X} = \text{cortador}((G^{Herm}G + \sigma_v^2 I_K)^{-1} G^{Herm} y)$$

en donde y es la primera señal, G es una estimación de las características del canal, σ_v^2 es una estimación de la varianza del ruido por dimensión compleja, I_K es una matriz de identidad de K por K , K es un número de símbolos,
35 cortador es una función de des-asignador que funciona de manera independiente en cada entrada de un vector de valor complejo que se le suministra, y $\hat{X}$ es múltiples señales de transmisión estimadas.

7. El método de la reivindicación 1, en el que la cancelación de componentes de la primera señal es según:

$$y = y - G\hat{X}^{(i_{seleccionado})}$$

40 donde y es la primera señal, G es una estimación de las características del canal, $\hat{X}$ es múltiples señales de transmisión estimadas, e $i_{seleccionado}$ es los índices de símbolos que se han seleccionado.

8. El método según cualquiera de las reivindicaciones anteriores, en el que las múltiples señales de transmisión estimadas seleccionadas se seleccionan basándose en una medida de error de la primera señal.

9. El método según cualquiera de las reivindicaciones anteriores, en el que las múltiples señales de transmisión estimadas seleccionadas son recodificadas antes de que se cancelen los símbolos de la primera señal.

45 10. El método según cualquiera de las reivindicaciones anteriores, en el que uno o más símbolos son seleccionados y cancelados de la primera señal durante una iteración, incluyendo los símbolos las múltiples señales de transmisión estimadas seleccionadas.

11. El método de la reivindicación 3, en el que un nivel de error se determina utilizando una señal residual y una estimación de canal.

12. Un producto de programa informático no transitorio que almacena instrucciones, que cuando son ejecutadas mediante al menos un procesador de datos de al menos un sistema informático, implementa el método según cualquiera de las reivindicaciones 1 a 11.

13. Un sistema que comprende:

5 al menos un procesador de datos;

instrucciones de almacenamiento de memoria que, cuando son ejecutadas por el al menos un procesador de datos, hacen que el al menos un procesador de datos realice operaciones que comprenden el método según cualquiera de las reivindicaciones 1 a 11.

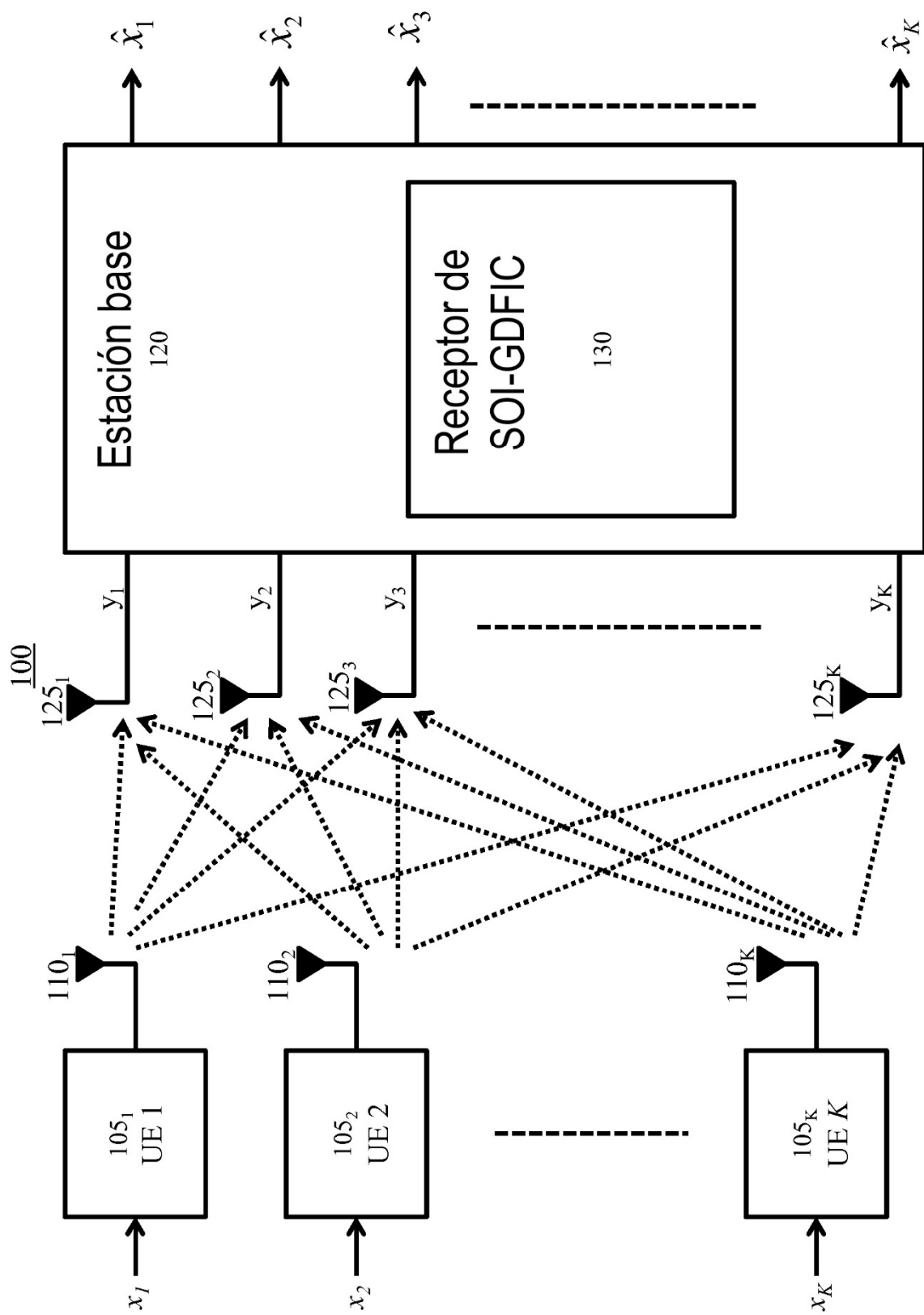


FIG. 1

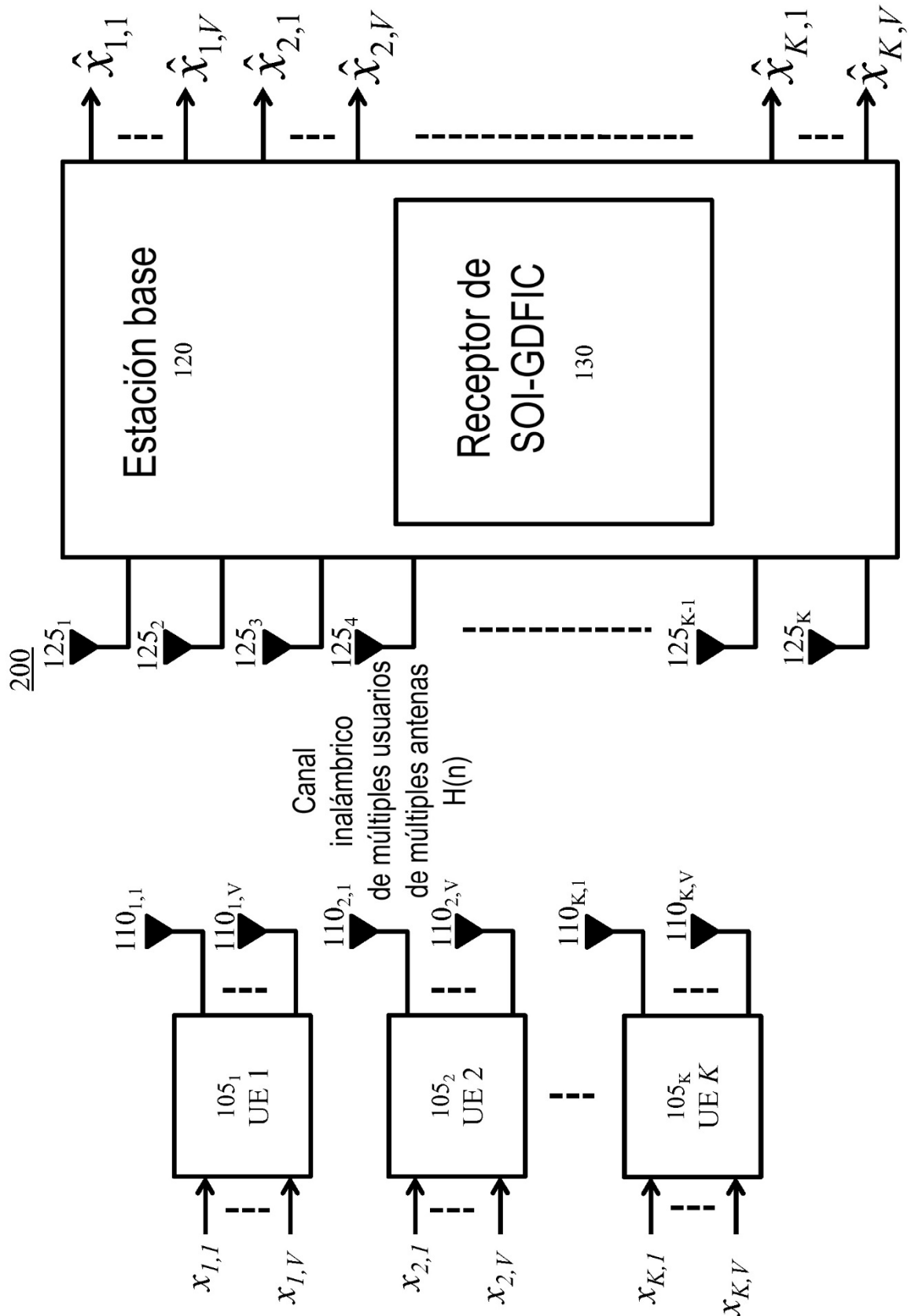


FIG. 2

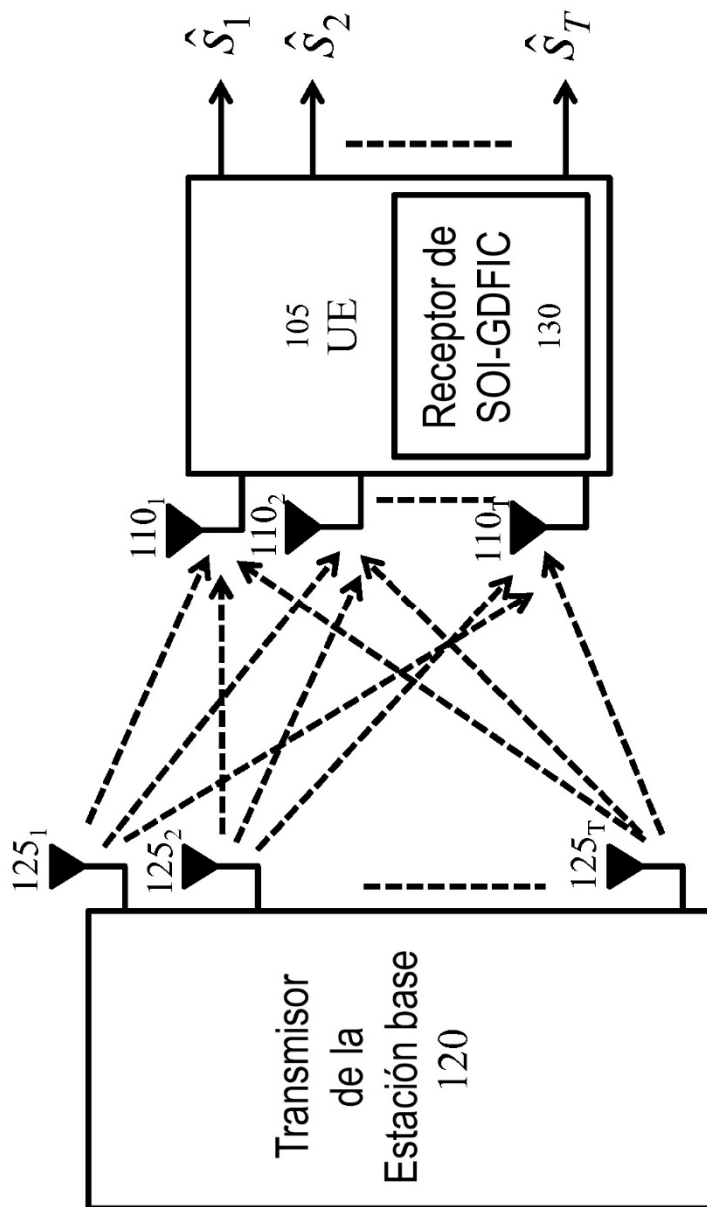


FIG. 3

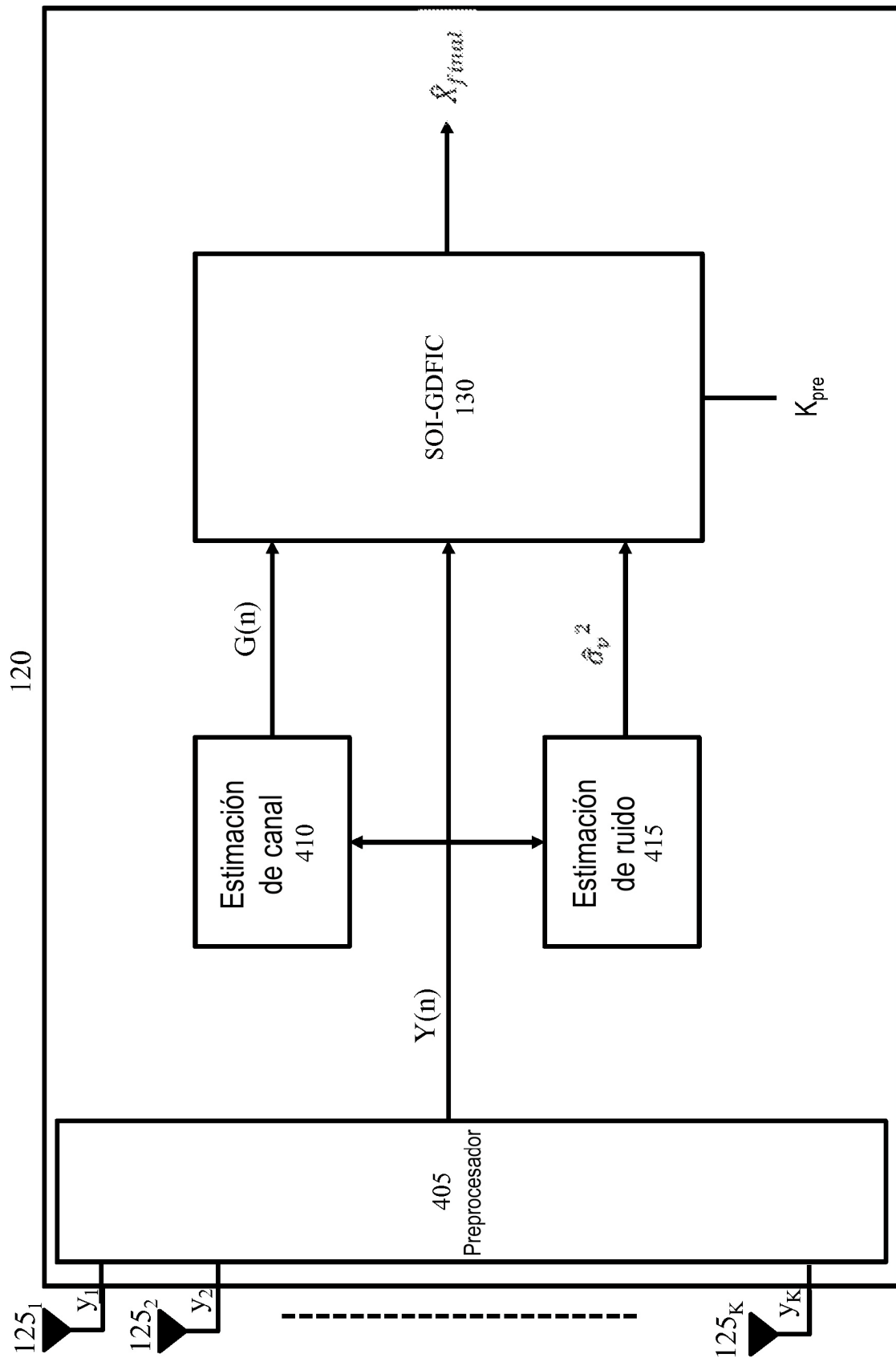


FIG. 4

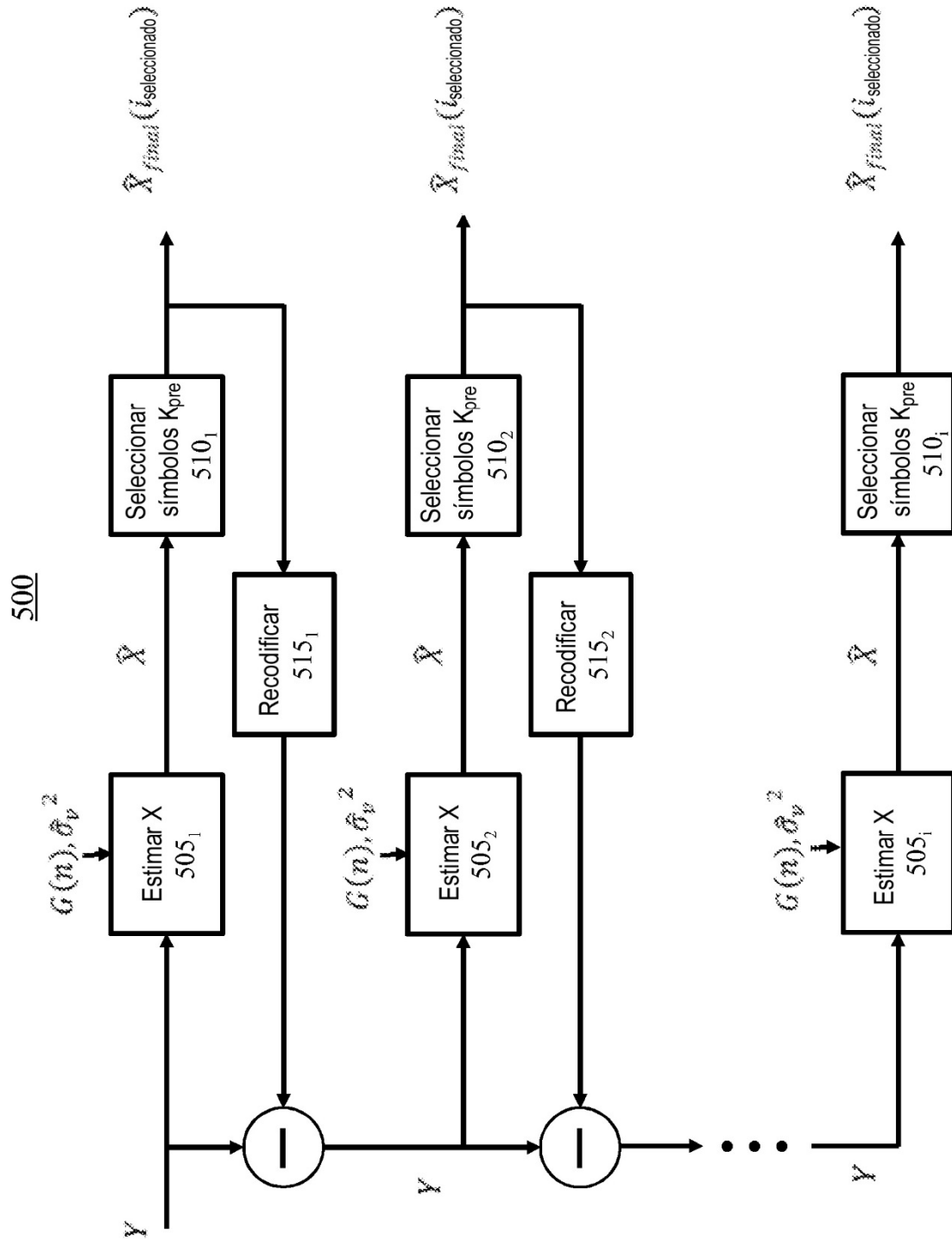


FIG. 5

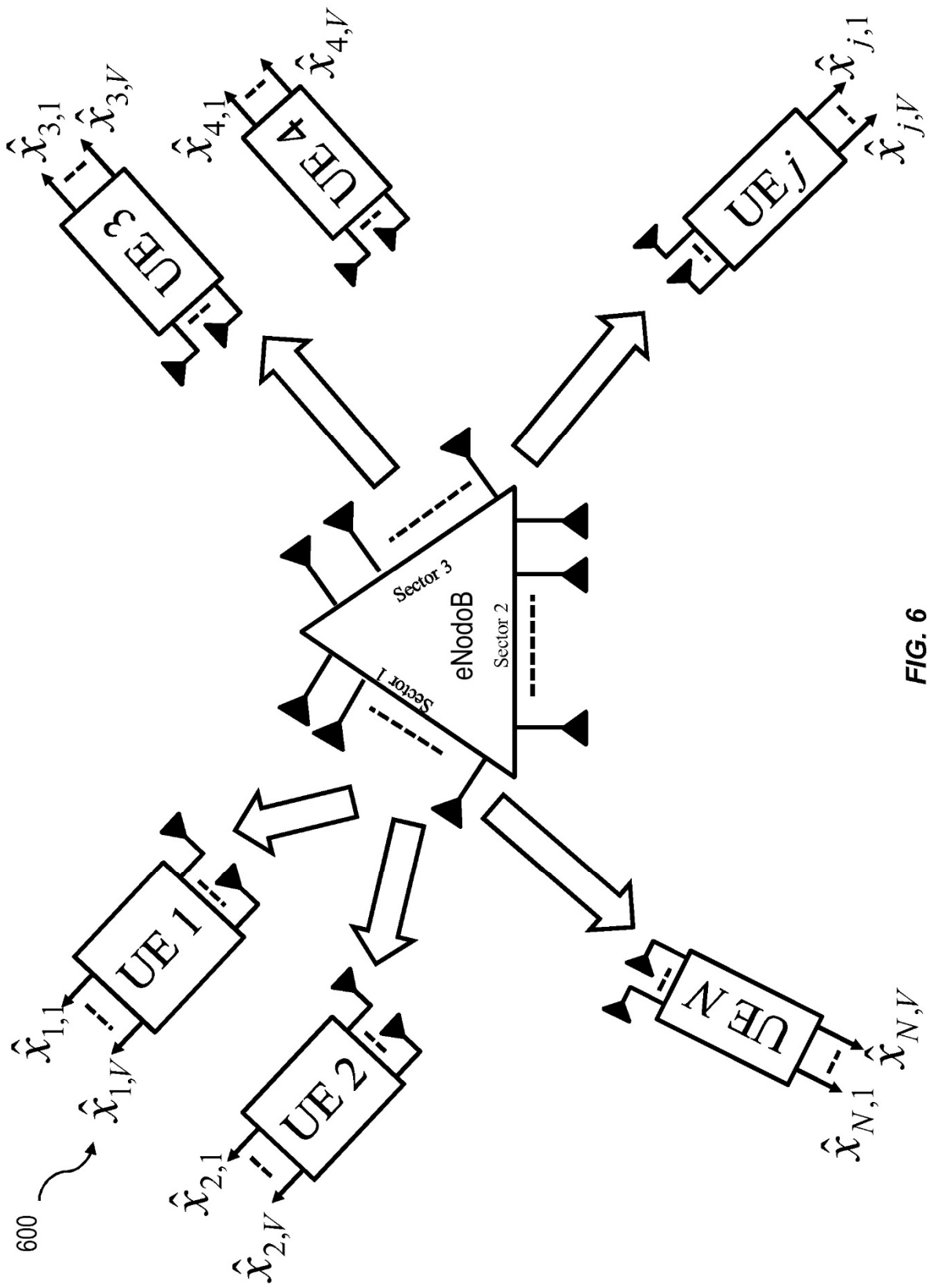


FIG. 6

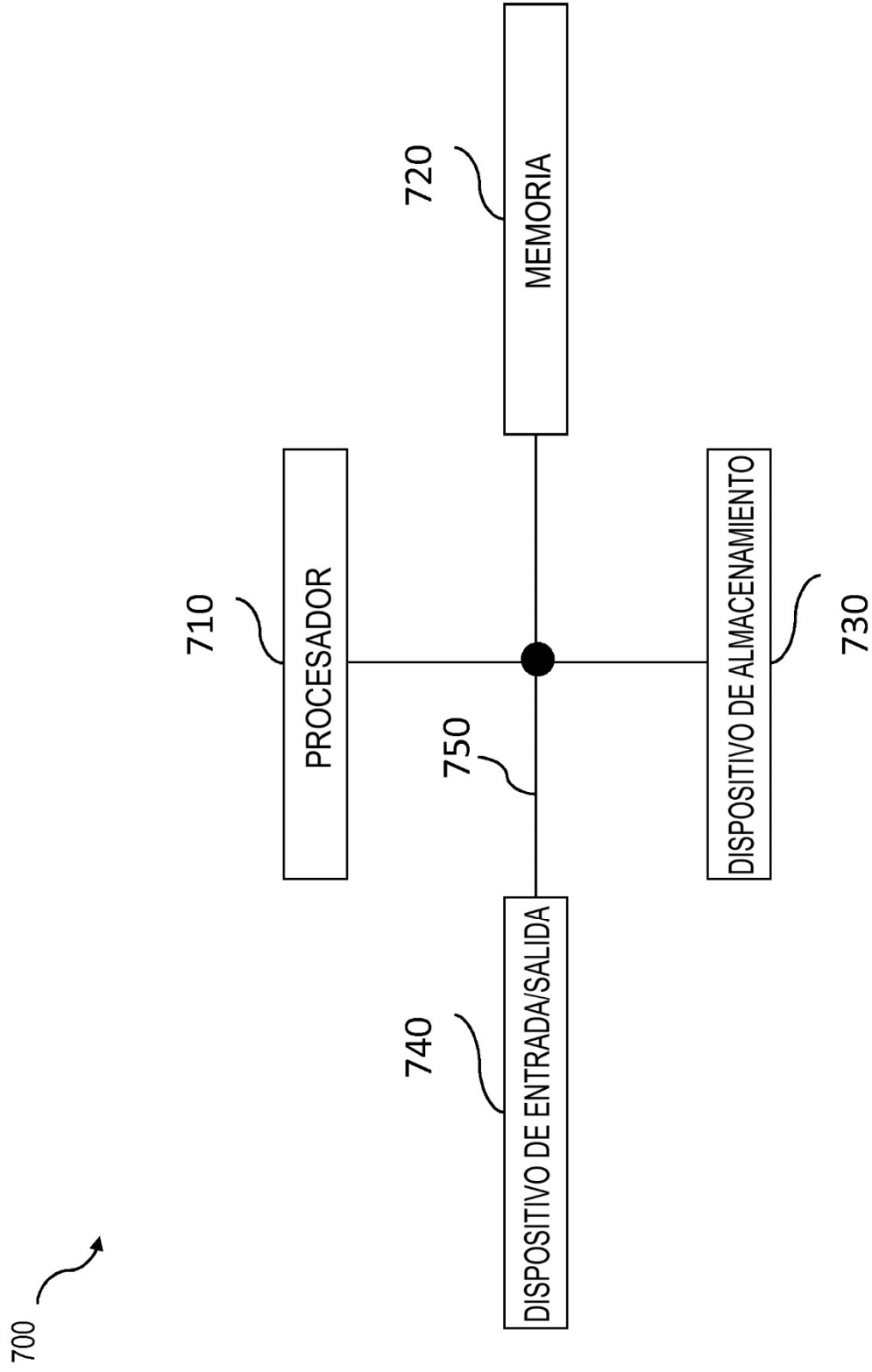


FIG. 7