

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成27年4月23日(2015.4.23)

【公開番号】特開2013-187705(P2013-187705A)

【公開日】平成25年9月19日(2013.9.19)

【年通号数】公開・登録公報2013-051

【出願番号】特願2012-50689(P2012-50689)

【国際特許分類】

H 04 N 5/374 (2011.01)

H 01 L 27/146 (2006.01)

【F I】

H 04 N 5/335 7 4 0

H 01 L 27/14 A

【手続補正書】

【提出日】平成27年3月9日(2015.3.9)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

デジタル信号を出力する複数のデジタル信号出力部と、

前記複数のデジタル信号出力部の出力端子が接続されたブロック配線と、

入力端子が前記ブロック配線と接続されたバッファ回路と、

を含む組を複数有し、

一の前記組に含まれる前記バッファ回路の出力端子は、

別の一の前記組に含まれる前記ブロック配線と接続されること、を特徴とする信号伝送装置。

【請求項2】

前記デジタル信号出力部は、A/D変換部を含むことを特徴とする請求項1に記載の信号伝送装置。

【請求項3】

前記デジタル信号出力部は、前記A/D変換部から出力されたデジタル信号を保持するメモリ部を有することを特徴とする請求項2に記載の信号伝送装置。

【請求項4】

前記メモリ部は、出力インピーダンスを調整する出力インピーダンス調整部を含むことを特徴とする請求項3に記載の信号伝送装置。

【請求項5】

前記バッファ回路は、出力インピーダンスを調整する出力インピーダンス調整部を含むことを特徴とする請求項1~4のいずれかに記載の信号伝送装置。

【請求項6】

前記バッファ回路は、クロック信号と同期して、前記デジタル信号を出力することを特徴とする請求項1~5のいずれかに記載の信号伝送装置。

【請求項7】

前記一の組に含まれる前記バッファ回路の前記出力端子は、前記別の一の組に含まれる前記ブロック配線および前記別の一の組に含まれる前記複数のデジタル信号出力部に接続されることを特徴とする請求項1~6のいずれかに記載の信号伝送装置。

【請求項 8】

前記デジタル信号出力部は、前記デジタル信号を保持するメモリ部と、前記メモリ部と前記ブロック配線との接続と非接続とを切り替えるスイッチとを有し、

前記一の組の前記バッファ回路の前記出力端子が、前記別の一の組の前記スイッチと接続されることを特徴とする請求項 1 ~ 7 のいずれかに記載の信号伝送装置。

【請求項 9】

請求項 1 ~ 8 のいずれかに記載の信号伝送装置と、

行列状に設けられた複数の画素と、を有し、

前記複数のデジタル信号出力部の各々は、前記画素の列に対応して設けられたことを特徴とする光電変換装置。

【請求項 10】

請求項 1 ~ 8 のいずれかに記載の信号伝送装置と、

行列状に設けられた複数の画素と、を有し、

前記画素の各々が、前記デジタル信号出力部を含むことを特徴とする光電変換装置。

【請求項 11】

請求項 9 または 10 に記載の撮像装置と、

前記撮像装置から出力された信号を処理して画像データを生成する映像信号処理部と、をさらに備えたことを特徴とする撮像システム。