

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 10 月 18 日(18.10.2012)



(10) 国際公開番号
WO 2012/140942 A1

- (51) 国際特許分類:
H01L 33/24 (2010.01)
- (21) 国際出願番号: PCT/JP2012/052712
- (22) 国際出願日: 2012 年 2 月 7 日(07.02.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-087588 2011 年 4 月 11 日(11.04.2011) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 矢追 善史
(YAOL, Yoshifumi) [JP/—]. 根岸 哲 (NEGISHI,
Tetsu) [JP/—]. 小宮 健治 (KOMIYA, Kenji) [JP/—].
塩見 竹史 (SHIOMI, Takeshi) [JP/—]. 柴田 晃秀
(SHIBATA, Akihide) [JP/—]. 岩田 浩 (IWATA,
Hiroshi) [JP/—]. 高橋 明 (TAKAHASHI, Akira) [JP/
—].
- (74) 代理人: 鮫島 睦, 外(SAMEJIMA, Mutsumi et al.);
〒5400001 大阪府大阪市中央区城見 1 丁目 3 番
7 号 IMPビル青山特許事務所 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO,
CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,
JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST,
SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ
ア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨー
ロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,
MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

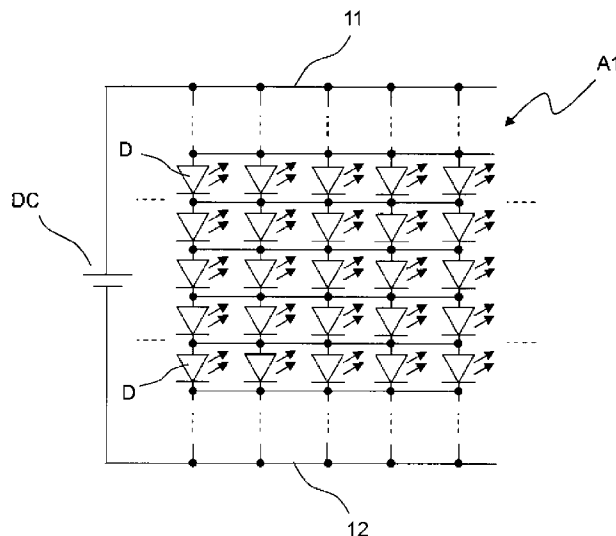
添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: LIGHT EMITTING DEVICE, METHOD FOR MANUFACTURING LIGHT EMITTING DEVICE, LIGHTING DEVICE, BACKLIGHT, AND DISPLAY DEVICE

(54) 発明の名称: 発光装置、発光装置の製造方法、照明装置、バックライトおよび表示装置

[図1A]



(57) Abstract: The present invention is provided with a lattice-shaped array (A1) in which a plurality of parallel light emitting diode circuits, in which rod-like structured light emitting diodes (D) are connected in parallel, are connected in series and the rod-like structured light emitting diodes (D) are arranged in a lattice, a first electrode (11) connected to one end of the lattice-shaped array (A1), and a second electrode (12) connected to the other end of the lattice-shaped array. The rod-like structured light emitting diodes (D) have semiconductor core formed from rod-shaped n type GaN with a ratio of length to diameter of 5 - 200 and a diameter of 500 nm - 100 μm and a semiconductor layer formed from cylindrical p type GaN that surrounds that semiconductor core. Thus, a light emitting device in which variations in light emitting characteristics are suppressed and which has a good yield is provided using minute rod-like structured light emitting diodes.

(57) 要約:

[続葉有]



棒状構造発光ダイオード(D)が並列に接続された発光ダイオード並列回路が複数個直列に接続されて、棒状構造発光ダイオード(D)が格子状に配列された格子状アレイ(A 1)と、格子状アレイ(A 1)の一端に接続された第1の電極(1 1)と、格子状アレイの他端に接続された第2の電極(1 2)とを備える。上記棒状構造発光ダイオード(D)は、径に対する長さの比が5以上かつ200以下であり、かつ、径が500 nm以上かつ100 μ m以下である棒状のn型GaNからなる半導体コアと、その半導体コアの囲む筒状のp型GaNからなる半導体層とを有する。これにより、微細な棒状構造発光ダイオードを用いた発光装置において、発光特性のばらつきを抑えて、歩留まりのよい発光装置を提供する。

明 細 書

発明の名称：

発光装置、発光装置の製造方法、照明装置、バックライトおよび表示装置
技術分野

[0001] この発明は、発光装置、発光装置の製造方法、照明装置、バックライトおよび表示装置に関する。

背景技術

[0002] 従来、発光装置としては、直列に接続された発光ダイオードが複数個並列に接続されたものがある(例えば、特開2002-173028号公報(特許文献1)参照)。

[0003] このような構成の発光装置において、微細な棒状構造を有する発光ダイオードを適用した場合、配列不良などに起因するオープン不良が多数発生することによって、製造歩留りの大きな低下を招く。

[0004] また、上記微細な棒状構造を有する発光ダイオードを用いた構造では、順方向を揃えて配列する極性制御が容易でないために直列接続では電流パスが形成できず、交流動作を実現できない。

[0005] 図18に示す直列型の発光装置の場合、定電流駆動により発光ダイオードの特性ばらつきに対して強いが、オープンモードの不良に対して弱いという問題がある(1つの発光ダイオード不良が発生すると電流パスが切れる)。

[0006] また、図19に示す並列型の発光装置の場合、オープンモードの不良に対して強いが、低電圧駆動により素子の特性ばらつきに対して弱く、さらに、ショートモードの不良に対して弱いという問題がある(ショートモードの発光ダイオードに電流が流れ続けると、他の発光ダイオードに電流が流れない)。

[0007] さらに、図20に示す直並列型の発光装置の場合、図18、図19に示す発光装置の両方の長所と短所を共に有する。

[0008] 発光ダイオードを用いた一般的な発光装置では、特性ばらつきに強い直列型、もしくは、直列型を並列に並べた直並列型を採用している事例が多く、

並列型は特性ばらつきおよび駆動電圧の面から採用されている事例はほとんど見られない。

[0009] このように、微細な棒状構造発光ダイオードを用いた発光装置では、発光特性のばらつきを抑えることができず、歩留まりが悪いという問題がある。

先行技術文献

特許文献

[0010] 特許文献1：特開2002-173028号公報

発明の概要

発明が解決しようとする課題

[0011] そこで、この発明の課題は、微細な棒状構造発光ダイオードを用いた発光装置において、発光特性のばらつきを抑えて、歩留まりのよい発光装置および発光装置の製造方法を提供することにある。

[0012] また、この発明のもう一つの課題は、発光特性のばらつきを抑えて、歩留まりのよい照明装置、バックライトおよび表示装置を提供することにある。

課題を解決するための手段

[0013] 上記課題を解決するため、この発明の発光装置は、

棒状構造発光ダイオードが並列に接続された発光ダイオード並列回路が、複数個直列に接続されて、上記棒状構造発光ダイオードが格子状に配列された格子状アレイと、

上記格子状アレイの一端に接続された第1の電極と、

上記格子状アレイの他端に接続された第2の電極と

を備え、

上記棒状構造発光ダイオードは、径に対する長さの比が5以上かつ200以下であり、かつ、径が500nm以上かつ100μm以下である棒状の第1導電型の半導体コアと、その半導体コアの囲む筒状の第2導電型の半導体層とを有することを特徴とする。

[0014] 上記構成によれば、棒状構造発光ダイオードが並列に接続された発光ダイ

オード並列回路が、複数個直列に接続されて、上記棒状構造発光ダイオードが格子状に配列された格子状アレイを用いることによって、棒状構造発光ダイオードの配列不良などに起因するオープン不良に対する耐性が高まり、製造歩留りを高めることができる。また、棒状構造発光ダイオードの半導体コアの径に対する長さの比を5以上かつ200以下とすることにより、配列歩留まりを向上できる。さらに、半導体コアの径を500nm以上かつ100 μ m以下とすることによって、径が数10nm～数100nm程度のものに比べて、半導体コアの径のばらつきを抑えることができる。したがって、微細な棒状構造発光ダイオードを用いた発光装置において、発光特性のばらつきを抑えて、歩留まりのよい発光装置を実現できる。

[0015] また、一実施形態の発光装置では、

上記格子状アレイは、上記発光ダイオード並列回路が複数個直列に接続されたサブアレイを複数有し、

上記複数のサブアレイが上記第1の電極と上記第2の電極との間に並列に接続されている。

[0016] 上記実施形態によれば、複数のサブアレイを第1の電極と第2の電極との間に並列に接続することによって、ショートした棒状構造発光ダイオードの直列接続パスが発生する確率を低減できる。したがって、棒状構造発光ダイオードのショート不良に起因する発光不良の発生を低減できる。

[0017] また、一実施形態の発光装置では、

上記複数のサブアレイは、上記棒状構造発光ダイオードの全てが上記第1の電極側または上記第2の電極側に向かって順方向となるように配列され、

上記各サブアレイの上記発光ダイオード並列回路における上記棒状構造発光ダイオードの数が35以上である。

[0018] 上記実施形態によれば、棒状構造発光ダイオードのショート不良に起因する電圧降下を抑制することが可能となり、発光不良の発生を低減することができる。

[0019] また、一実施形態の発光装置では、

上記複数のサブアレイは、上記第１の電極側に向かって順方向となるように接続された上記棒状構造発光ダイオードと、上記第２の電極側に向かって順方向となるように接続された上記棒状構造発光ダイオードとがランダムに配列され、

上記各サブアレイの上記発光ダイオード並列回路における上記棒状構造発光ダイオードの数は７０以上である。

[0020] 上記実施形態によれば、棒状構造発光ダイオードのショート不良に起因する電圧降下を抑制することが可能となり、発光不良の発生を低減することができる。

[0021] また、一実施形態の発光装置では、
上記複数のサブアレイは、複数のサブアレイグループに分類され、
上記サブアレイグループ毎に、電源電圧を供給する電源部を備えた。

[0022] 上記実施形態によれば、１つのサブアレイグループの棒状構造発光ダイオードのショート不良が発生しても、他のサブアレイグループは電源部が異なり、供給される電源電圧への影響が少ないので、発光ばらつきを低減できる。

[0023] また、一実施形態の発光装置では、
上記格子状アレイは、上記第１の電極側に向かって順方向となるように接続された上記棒状構造発光ダイオードと、上記第２の電極側に向かって順方向となるように接続された上記棒状構造発光ダイオードとがランダムに配列されている。

[0024] 上記実施形態によれば、第１の電極と第２の電極との間に交流電圧を印加して、交流動作による駆動を実現することができる。また、棒状構造発光ダイオードを同一方向に向かって順方向に配列する必要がないので、製造プロセスが簡略化されて製造コストを低減できる。

[0025] また、この発光装置の製造方法では、
棒状構造発光ダイオードが並列に接続された発光ダイオード並列回路が、
複数個直列に接続されて、上記棒状構造発光ダイオードが格子状に配列され

た格子状アレイと、上記格子状アレイの一端に接続された第1の電極と、上記格子状アレイの他端に接続された第2の電極とを備え、上記棒状構造発光ダイオードは、径に対する長さの比が5以上かつ200以下であり、かつ、径が500 nm以上かつ100 μ m以下である棒状の第1導電型の半導体コアと、その半導体コアの囲む筒状の第2導電型の半導体層とを有する発光装置を製造する発光装置の製造方法であって、

上記格子状アレイは、上記発光ダイオード並列回路が複数個直列に接続されたサブアレイを複数有し、

上記複数のサブアレイに対して不良の有無を判別する不良判別工程と、

上記複数のサブアレイのうち、上記不良判別工程で不良と判別されたサブアレイと上記第1の電極との接続、または、上記不良判別工程で不良と判別されたサブアレイと上記第2の電極との接続の少なくとも一方を切り離す切り離し工程と

を含むことを特徴とする。

[0026] 上記構成によれば、棒状構造発光ダイオードのショート不良に起因する発光不良の発生を低コストで低減することができ、棒状構造発光ダイオードの配列不良などに起因するオープン不良に対する耐性が高まることと相俟って、製造歩留りを高めることができる。したがって、半導体コアの径に対する長さの比が5以上かつ200以下であり、かつ、半導体コアの径が500 nm以上かつ100 μ m以下である微細な棒状構造発光ダイオードを用いて、発光特性のばらつきを抑えつつ、歩留まりのよい発光装置を実現できる。

[0027] また、一実施形態の発光装置の製造方法では、

上記切り離し工程において、上記不良と判別されたサブアレイの一端と上記第1の電極とを接続する配線、または、上記不良と判別されたサブアレイの他端と上記第2の電極とを接続する配線の少なくとも一方をレーザーにより切断する。

[0028] 上記実施形態によれば、棒状構造発光ダイオードのショート不良に起因する発光不良の発生を正確に除去することができる。

[0029] また、一実施形態の発光装置の製造方法では、

上記不良判別工程の前に、上記サブアレイ毎に、上記サブアレイの一端と上記第 1 の電極との間、または、そのサブアレイの他端と上記第 2 の電極との間の少なくとも一方に接続されたトランジスタを形成するトランジスタ形成工程を含む。

[0030] 上記実施形態によれば、上記切り離し工程において、上記不良判別工程において不良と判別されたサブアレイの一端と上記第 1 の電極との間、または、上記不良と判別されたサブアレイの他端と上記第 2 の電極との間の少なくとも一方に接続されたトランジスタを、ゲート制御により発光動作時にオフ状態にする。これによって、棒状構造発光ダイオードのショート不良に起因する発光不良の発生を正確に除去することができる。

[0031] また、一実施形態の発光装置の製造方法では、

上記トランジスタは、薄膜トランジスタである。

[0032] 上記実施形態によれば、トランジスタを安価に製造することができる。

[0033] また、一実施形態の発光装置の製造方法では、

上記不良判別工程前に、基板上に第 1 の配列用電極と第 2 の配列用電極とを形成する配列用電極形成工程と、

上記基板上的第 1 の配列用電極と第 2 の配列用電極との間に、上記棒状構造発光ダイオードを並列に接続する並列接続工程と、

上記並列接続工程の後に、上記第 1 の配列用電極または上記第 2 の配列用電極の少なくとも一方の電極の一部を除去することにより、上記棒状構造発光ダイオードが並列に複数個接続された発光ダイオード並列回路毎に分割する分割工程と、

上記分割工程の後、上記発光ダイオード並列回路を直列に接続するための接続用電極を形成する直列接続工程とを含む。

[0034] 上記実施形態によれば、棒状構造発光ダイオードのショート不良に起因する発光不良の発生を低コストで低減できる。

[0035] また、一実施形態の発光装置の製造方法では、

上記第1の電極と上記第2の電極との間に電圧を印加して、上記格子状アレイに対して、予め設定された電流を予め設定された時間流すことによって、上記格子状アレイの上記棒状構造発光ダイオードに対してスクリーニングを行うスクリーニング工程を含む。

[0036] 上記実施形態によれば、棒状構造発光ダイオードのショート不良に起因する発光不良の発生を低コストで低減することができる。

[0037] また、一実施形態の発光装置の製造方法では、

上記配列工程の後かつ上記分割工程の前に、上記第1の配列用電極と上記第2の配列用電極との間に予め設定された電圧を印加することによって、上記棒状構造発光ダイオードに対してスクリーニングを行うスクリーニング工程を含む。

[0038] 上記実施形態によれば、並列接続された全ての棒状構造発光ダイオードに実質的に同じ電圧が印加され、特性ばらつきに応じた電流が流れることにより、棒状構造発光ダイオードのショート不良に起因する発光不良の発生をより効率的に低減することができる。

[0039] また、この発明の照明装置では、

上記のいずれか1つの発光装置を備えたことを特徴とする。

[0040] 上記構成によれば、発光特性のばらつきを抑えて、歩留まりのよい照明装置を実現できる。

[0041] また、この発明のバックライトでは、

上記のいずれか1つの発光装置を備えたことを特徴とする。

[0042] 上記構成によれば、発光特性のばらつきを抑えて、歩留まりのよいバックライト実現できる。

[0043] また、この発明の表示装置では、

上記のいずれか1つの発光装置を備えたことを特徴とする。

[0044] 上記構成によれば、発光特性のばらつきを抑えて、歩留まりのよい表示装置を実現できる。

発明の効果

[0045] 以上より明らかなように、この発明の発光装置および発光装置の製造方法によれば、微細な棒状構造発光ダイオードを用いた発光装置において、発光特性のばらつきを抑えて、歩留まりのよい発光装置および発光装置の製造方法を実現することができる。

[0046] また、この発明の照明装置、バックライトおよび表示装置によれば、発光特性のばらつきを抑えて、歩留まりのよい照明装置、バックライトおよび表示装置を実現することができる。

図面の簡単な説明

[0047] [図1A]図1 Aはこの発明の第1実施形態の発光装置の回路図である。

[図1B]図1 Bは上記発光装置の他の例の回路図である。

[図1C]図1 Cは上記発光装置の他の例の回路図である。

[図2]図2は上記発光装置の発光装置の棒状構造発光素子の一例としての発光ダイオードの側面模式図である。

[図3]図3はこの発明の第2実施形態の発光装置の回路図である。

[図4]図4はこの発明の第3実施形態の発光装置の回路図である。

[図5]図5はこの発明の第4実施形態の発光装置の回路図である。

[図6]図6は上記発光装置の要部の断面図である。

[図7]図7は上記発光装置の並列素子数に対する相対光量の関係を示す図である。

[図8]図8は並列素子数が多い場合の発光装置の要部の回路図である。

[図9]図9は並列素子数が少ない場合の発光装置の要部の回路図である。

[図10]図10は上記発光装置の並列素子数に対する相対光量の関係を示す図である。

[図11A]図11 Aはこの発明の第5実施形態の発光装置の構成を示すブロック図である。

[図11B]図11 Bは上記発光装置のサブアレイの回路図である。

[図11C]図11 Cは上記第5実施形態の発光装置の変形例を示すブロック図で

ある。

[図12]図 1 2はこの発明の第 6 実施形態の発光装置の回路図である。

[図13]図 1 3はこの発明の第 7 実施形態の発光装置の回路図である。

[図14]図 1 4はこの発明の第 8 実施形態の発光装置の全ての棒状構造発光ダイオードが並列に接続された状態を示す平面図および等価回路である。

[図15]図 1 5は発光ダイオード並列回路を直列に接続した状態を示す平面図および等価回路である。

[図16]図 1 6はこの発明の第 9 実施形態の発光装置のスクリーニング方法を説明するための図である。

[図17]図 1 7は第 2 のスクリーニング方法を説明するための図である。

[図18]図 1 8は複数の発光ダイオードを直列接続した従来の発光装置の回路図である。

[図19]図 1 9は複数の発光ダイオードを並列接続した従来の発光装置の回路図である。

[図20]図 2 0は複数の発光ダイオードが直列に接続されたサブアレイを並列に接続した構成の従来の発光装置の回路図である。

発明を実施するための形態

[0048] 以下、この発明の発光装置、発光装置の製造方法、照明装置、バックライトおよび表示装置を図示の実施の形態により詳細に説明する。

[0049] [第 1 実施形態]

図 1 Aはこの発明の第 1 実施形態の発光装置の回路図を示している。この第 1 実施形態の発光装置は、図 1 Aに示すように、複数の棒状構造発光ダイオード D が格子状に配列された格子状アレイ A 1 を備えている。この格子状アレイ A 1 では、棒状構造発光ダイオード D が並列に接続された発光ダイオード並列回路を複数個直列に接続することにより、複数の棒状構造発光ダイオード D を格子状に配列している。

[0050] そして、この発光装置は、格子状アレイ A 1 の一端に接続された第 1 の電極 1 1 と、格子状アレイ A 1 の他端に接続された第 2 の電極 1 2 とを備えて

いる。上記第1の電極11に直流電源DCの正極側出力端子が接続され、第2の電極12に直流電源DCの負極側出力端子が接続されている。

[0051] また、上記格子状アレイA1は、棒状構造発光ダイオードDの全てが第2の電極12側に向かって順方向となるように配列されている。すなわち、棒状構造発光ダイオードDのカソード側が第2の電極12側に向き、棒状構造発光ダイオードDのアノード側が第1の電極11側に向いている。

[0052] なお、図1Bに示すように、N個(Nは2以上の整数)の棒状構造発光ダイオードDが直列に接続された発光ダイオード直列回路を複数個並列に接続したサブアレイSA101を複数直列に接続して、複数の棒状構造発光ダイオードDを格子状に配列してもよい。この場合、棒状構造発光ダイオードDのショート不良が多い場合に有効である。

[0053] 図1Bでは、N個(Nは2以上の整数)の棒状構造発光ダイオードDが直列に接続された発光ダイオード直列回路を複数個並列に接続したサブアレイSA101を複数直列に接続していたが、ダイオード直列回路の直列接続された棒状構造発光ダイオードDの数は、同じである必要はない。例えば、図1Cに示すように、N個(Nは2以上の整数)の棒状構造発光ダイオードDが直列に接続された発光ダイオード直列回路を複数個並列に接続したサブアレイSA101と、M個(Mは1または3以上の整数)の棒状構造発光ダイオードDが直列に接続された発光ダイオード直列回路を複数個並列に接続したサブアレイSA102とを直列に接続してもよい。このような構成では、棒状構造発光ダイオードDのオープン不良やショート不良の確率に配列場所依存がある場合、発光ダイオード直列回路の直列接続する棒状構造発光ダイオードDの数を配列場所により変化させることにより、歩留まりを向上できる。

[0054] 図2はこの発光装置の棒状構造発光ダイオードDの側面模式図を示している。

[0055] 図2に示すように、棒状構造発光ダイオードDの形状は、断面略六角形のn型GaNからなる半導体コア1と、その半導体コア1の囲む筒状のp型GaNからなる半導体層2とを有している。上記半導体コア1は、径に対する長

さの比を5以上かつ200以下とすると共に、径を500nm以上かつ100 μ m以下とすることによって、半導体コア1の径のばらつきを抑えることができる。

[0056] 上記構成の発光装置によれば、図1Aに示すように、直流電源DCの正極側出力端子から第1の電極11を介して格子状アレイA1の各棒状構造発光ダイオードDに流れて、第2の電極12を介して直流電源DCの負極側出力端子に戻る。これにより、各棒状構造発光ダイオードDが発光する。

[0057] そして、例えば、格子状アレイA1の各棒状構造発光ダイオードDのうちの1つにオープン不良が発生しても、他の棒状構造発光ダイオードDで電流パスが存在するので、光量が大きく減ることがない。また、格子状アレイA1の各棒状構造発光ダイオードDのうちの1つにショート不良が発生しても、そのショート不良の棒状構造発光ダイオードDを含む発光ダイオード並列回路の棒状構造発光ダイオードDのみが影響を受けるだけで、他の発光ダイオード並列回路で光量が減ることはない。

[0058] したがって、この第1実施形態の発光装置では、発光特性のばらつきを抑えて、歩留まりのよい発光装置を実現することができる。

[0059] このような棒状構造発光ダイオードDは、基板上に垂直に成長させた棒状構造発光ダイオードを刈り取り、改めて基板上に配列させることによって、従来法よりも低コストで発光装置を製造することができ、製造コストを削減することができる。

[0060] また、刈り取った棒状構造発光ダイオードDを改めて基板上に配列させるため、配列不良に起因するオープン不良(非導通モードの不良)が従来法よりも多数発生するが、図1Aに示す回路構成とすることによって、オープン不良に対する耐性が高まり、製造歩留りを高めることができる。

[0061] [第2実施形態]

図3はこの発明の第2実施形態の発光装置の回路図を示している。この第2実施形態の発光装置は、棒状構造発光ダイオードDの配列と電源を除いて第1実施形態の発光装置と同一の構成をしている。

[0062] この第2実施形態の発光装置は、図3に示すように、複数の棒状構造発光ダイオードDが格子状に配列された格子状アレイA2を備えている。この格子状アレイA2では、棒状構造発光ダイオードDが並列に接続された発光ダイオード並列回路を複数個直列に接続することによって、複数の棒状構造発光ダイオードDを格子状に配列している。

[0063] そして、この発光装置は、格子状アレイA2の一端に接続された第1の電極21と、格子状アレイA2の他端に接続された第2の電極22とを備えている。上記第1の電極21に交流電源ACの一方の出力端子が接続され、第2の電極22に交流電源ACの他方の出力端子が接続されている。

[0064] また、上記格子状アレイA2は、第1の電極21側に向かって順方向となるように接続された上記棒状構造発光ダイオードDと、第2の電極22側に向かって順方向となるように接続された棒状構造発光ダイオードDとがランダムに配列されている。

[0065] 上記構成の発光装置によれば、交流電源ACから第1の電極21、第2の電極22を介して格子状アレイA1の各棒状構造発光ダイオードDに交流電流が流れる。これにより、各棒状構造発光ダイオードDが発光する。

[0066] そして、例えば、格子状アレイA2の各棒状構造発光ダイオードDのうちの1つにオープン不良が発生しても、他の順方向が同一の棒状構造発光ダイオードDで電流パスが存在するので、光量が大きく減ることがない。また、格子状アレイA2の各棒状構造発光ダイオードDのうちの1つにショート不良が発生しても、そのショート不良の棒状構造発光ダイオードDを含む発光ダイオード並列回路の棒状構造発光ダイオードDのうち、順方向が同一のもののみが影響を受けるだけで、他の発光ダイオード並列回路で光量が減ることとはない。

[0067] したがって、この第2実施形態の発光装置では、発光特性のばらつきを抑えて、歩留まりのよい発光装置を実現することができる。

[0068] 上記第2実施形態の発光装置は、第1実施形態の発光装置と同様の効果を有する。また、交流動作では棒状構造発光ダイオードDを配列するときに極

性制御を行う必要がなく、低コストで回路動作を実現することができる。

[0069] また、棒状構造発光ダイオードDの極性がランダムに異なるため、従来の直列に接続した構成では、実質的に回路動作が不可能であるのに対して、この第2実施形態の発光装置では、交流動作による駆動を実現することができ、棒状構造発光ダイオードを同一方向に向かって順方向に配列する必要がないので、製造プロセスが簡略化されて製造コストを低減することができる。

[0070] [第3実施形態]

図4はこの発明の第3実施形態の発光装置の回路図を示している。この第3実施形態の発光装置は、棒状構造発光ダイオードDの配列を除いて第2実施形態の発光装置と同一の構成をしている。

[0071] この第3実施形態の発光装置は、図4に示すように、棒状構造発光ダイオードDが格子状に形成されたサブアレイSA1, SA2, SA3, …を有している。複数のサブアレイSA1, SA2, SA3, …で格子状アレイを構成している。上記サブアレイSA1, SA2, SA3, …の夫々では、棒状構造発光ダイオードDが並列に接続された発光ダイオード並列回路を複数個直列に接続することによって、複数の棒状構造発光ダイオードDを格子状に配列している。

[0072] 上記複数のサブアレイSA1, SA2, SA3, …を第1の電極31と第2の電極32との間に並列に接続している。そして、上記第1の電極31に交流電源ACの一方の出力端子が接続され、第2の電極32に交流電源ACの他方の出力端子が接続されている。

[0073] また、サブアレイSA1, SA2, SA3, …は、第1の電極31側に向かって順方向となるように接続された棒状構造発光ダイオードDと、第2の電極32側に向かって順方向となるように接続された棒状構造発光ダイオードDとがランダムに配列されている。

[0074] 上記構成の発光装置によれば、交流電源ACから第1の電極31, 第2の電極32を介してサブアレイSA1, SA2, SA3, …の各棒状構造発光ダイオードDに交流電流が流れる。これにより、各棒状構造発光ダイオードDが発

光する。

[0075] 上記第3実施形態の発光装置は、第2実施形態の発光装置と同様の効果を有する。

[0076] この第3実施形態の発光装置では、複数のサブアレイSA1, SA2, SA3, …を備え、各サブアレイSA1, SA2, SA3, …を並列に接続することによって、ショートした棒状構造発光ダイオードDの直列接続パスが発生する確率を低減できるので、棒状構造発光ダイオードDのショート不良に起因する発光不良の発生を低減することができる。

[0077] これに対して、上記第1, 第2実施形態の発光装置では、棒状構造発光ダイオードDのオープン不良に対する耐性は強いが、発光ダイオード並列回路における棒状構造発光ダイオードDの並列数を上げた場合、棒状構造発光ダイオードDのショート不良(短絡モードの不良)に起因する発光不良の可能性が高まる。すなわち、ショート不良の棒状構造発光ダイオードDの直列接続パスが発生して、格子状アレイ内の正常な棒状構造発光ダイオードDに十分な電流が流れない可能性がある。

[0078] [第4実施形態]

図5はこの発明の第4実施形態の発光装置の回路図を示している。この第4実施形態の発光装置は、棒状構造発光ダイオードDの配列および電源を除いて第3実施形態の発光装置と同一の構成をしている。この第4実施形態の発光装置は、複数のサブアレイSA11, SA12, SA13, …は、棒状構造発光ダイオードDの全てが第2の電極12側に向かって順方向となるように配列されている点が第3実施形態の発光装置と異なる。

[0079] この第3実施形態の発光装置は、図5に示すように、棒状構造発光ダイオードDが格子状に形成されたサブアレイSA11, SA12, SA13, …を有している。複数のサブアレイSA11, SA12, SA13, …で格子状アレイを構成している。上記サブアレイSA11, SA12, SA13, …の夫々では、棒状構造発光ダイオードDが並列に接続された発光ダイオード並列回路を複数個直列に接続することによって、複数の棒状構造発光ダイオードDを格

子状に配列している。

[0080] 上記複数のサブアレイ SA 1 1, SA 1 2, SA 1 3, …を第 1 の電極 4 1 と第 2 の電極 4 2 との間に並列に接続している。そして、上記第 1 の電極 4 1 に直流電源 DC の正極側出力端子が接続され、第 2 の電極 4 2 に直流電源 DC の負極側出力端子が接続されている。

[0081] また、上記サブアレイ SA 1 1, SA 1 2, SA 1 3, …は、複数の棒状構造発光ダイオード D の全てが第 2 の電極 4 2 側に向かって順方向となるように配列されている。すなわち、棒状構造発光ダイオード D のカソード側が第 2 の電極 4 2 側に向き、棒状構造発光ダイオード D のアノード側が第 1 の電極 4 1 側に向いている。

[0082] 上記構成の発光装置によれば、直流電源 DC の正極側出力端子から第 1 の電極 4 1 を介してサブアレイ SA 1, SA 2, SA 3, …の各棒状構造発光ダイオード D に流れて、第 2 の電極 4 2 を介して直流電源 DC の負極側出力端子に戻る。これにより、各棒状構造発光ダイオード D が発光する。

[0083] 上記第 4 実施形態の発光装置は、第 1 実施形態の発光装置と同様の効果を有する。

[0084] また、図 6 は上記発光装置の要部の断面図を示しており、基板 4 0 上に形成された第 1 の電極 4 1 および第 2 の電極 4 2 に跨るように、棒状構造発光ダイオード D が基板 4 0 の実装面に対して平行に載置されている。そして、棒状構造発光ダイオード D の一端(アノード)と第 1 の電極 4 1 とを、導電性接着剤などの金属インクからなる接着部 4 3 により電氣的に接続し、棒状構造発光ダイオード D の他端に露出した半導体コア 1 の露出部分(カソード)と第 2 の電極 4 2 とを、導電性接着剤などの金属インクからなる接着部 4 4 により電氣的に接続している。なお、図 6 では、半導体層 2 の外周を、半導体層 2 よりも抵抗の低い導電層 3 で覆っている。

[0085] このような実装形態の棒状構造発光ダイオード D では、ショート不良の一例として第 1 の電極 4 1 側の半導体コア 1 と半導体層 2 との間でショートが発生する場合がある(図 6 に示す領域 S)。

[0086] 図7は上記発光装置の並列素子数に対する相対光量の関係を示しており、サブアレイ数×並列素子数＝700に固定して、相対光量(不良率0%のときの光量に対する比)を測定している。詳しくは、棒状構造発光ダイオードDのショートモードの不良率0.01%、0.05%、0.1%の場合の夫々で、並列素子数に対する相対光量の関係を測定した。

[0087] このように、サブアレイ数×並列素子数＝700に固定し、サブアレイ数の最適化を行った結果、図7から明らかなように、サブアレイ数を20とし、並列素子数を35以上とすることで、棒状構造発光ダイオードDのショート不良による他の正常な素子(発光ダイオード並列回路内)への影響を少なくできる。すなわち、並列に接続された棒状構造発光ダイオードDが多い図8に示す発光ダイオード並列回路は、並列に接続された棒状構造発光ダイオードDが少ない図9に示す発光ダイオード並列回路よりも、棒状構造発光ダイオードDのショート不良による発光ダイオード並列回路の両端の電圧降下が小さい。このような効果は、並列に接続された正常な棒状構造発光ダイオードDとショート不良の棒状構造発光ダイオードDとの抵抗バランスから得られるものであるため、直列段数による影響は少ない。

[0088] このように、複数の棒状構造発光ダイオードDの全てが同じ向きに配列された各サブアレイにおいて、発光ダイオード並列回路の棒状構造発光ダイオードDの並列素子数を35以上とすることによって、棒状構造発光ダイオードDのショート不良に起因する電圧降下を抑制することが可能となり、発光不良の発生を低減することができる。

[0089] なお、図4に示す第3実施形態の発光装置の構成において、同様の測定をした結果を図10に示しており、サブアレイ数×並列素子数＝1,400に固定し、サブアレイ数の最適化を行った。この場合、図10から明らかなように、サブアレイ数を20とし、並列素子数を70以上とすることで、棒状構造発光ダイオードDのショート不良による他の正常な素子(発光ダイオード並列回路内)への影響が少ない。このような効果は、この第4実施形態の発光装置の構成のときと同様に、並列に接続された正常な棒状構造発光ダイオード

Dとショート不良の棒状構造発光ダイオードDとの抵抗バランスから得られるものであるため、直列段数による影響は少ない。

[0090] このように、複数の棒状構造発光ダイオードDの向きがランダムな各サブアレイにおいて、発光ダイオード並列回路の棒状構造発光ダイオードDの並列素子数を70以上とすることによって、棒状構造発光ダイオードDのショート不良に起因する電圧降下を抑制することが可能となり、発光不良の発生を低減することができる。

[0091] [第5実施形態]

図11Aはこの発明の第5実施形態の発光装置の回路図を示している。この第5実施形態の発光装置は、図11Aに示すように、電源ブロック50と、電源ブロック50から電源電圧が供給されたサブアレイSA51, SA52, SA53, SA54, …とを備えている。この電源ブロック50は、メイン電源部51と、そのメイン電源部51からの一次電源電圧が供給されたサブ電源部52, 53とを有する。

[0092] このサブ電源部52からの電源電圧が、第1のサブアレイグループであるサブアレイSA51, SA53, …に供給される一方、サブ電源部53からの電源電圧が、第2のサブアレイグループであるサブアレイSA52, SA54, …に供給される。

[0093] また、サブアレイSA51, SA52, SA53, SA54, …の夫々は、棒状構造発光ダイオードDが並列に接続された発光ダイオード並列回路を複数個直列に接続することによって、複数の棒状構造発光ダイオードDを格子状に配列している(図11Bに示すサブアレイSA51参照)。複数のサブアレイSA51, SA52, SA53, SA54, …で格子状アレイを構成している。

[0094] 上記第3, 第4実施形態の発光装置では、オープン/ショートなどの棒状構造発光ダイオードDの不良に対する耐性は高まるが、棒状構造発光ダイオードD間における発光ばらつきを補正する手段を有していなかったが、この第5実施形態の発光装置では、複数のサブアレイを第1, 第2のサブアレイグル

ープに分類して、第1,第2のサブアレイグループ夫々に対して、サブ電源部52,53から電源電圧を供給することによって、より均一な発光を実現することができる。すなわち、一方のサブアレイグループの棒状構造発光ダイオードにショート不良が発生しても、他方のサブアレイグループは電源部が異なり、供給される電源電圧への影響が少ないので、発光ばらつきを低減することができる。

[0095] この第5実施形態では、複数のサブアレイを2つのサブアレイグループに分類したが、複数のサブアレイを3以上のサブアレイグループに分類し、3以上のサブ電源部を備えてもよい。

[0096] なお、サブ電源部52,53により電源電圧そのものを調整する代わりに、図11Cに示すように、メイン電源部51からの電圧をPWM発生部54,55によりPWM(パルス幅変調)のデューティを調整してもよい。

[0097] [第6実施形態]

図12はこの発明の第6実施形態の発光装置の回路図を示している。この第6実施形態の発光装置は、第3実施形態の発光装置と同一の構成をしている。

[0098] 棒状構造発光ダイオードDのオープン/ショートなどの不良に対する耐性は、上記第3実施形態の発光装置の構成によって高まるが、一定の確率で不良サブアレイが発生する確率は依然残り、この不良サブアレイが原因で発光装置全体の発光効率が低下する可能性がある。例えば、不良サブアレイに大電流が流れて、他の正常なサブアレイに十分に電流が供給されない場合が考えられる。

[0099] そこで、この第6実施形態の発光装置では、複数のサブアレイSA61,SA62,SA63,⋯に対して不良の有無を判別する(不良判別工程)。例えば、第1の電極61と第2の電極62との間に交流電源ACから電圧を印加して、各サブアレイSA61,SA62,SA63,⋯の棒状構造発光ダイオードDを発光させて、その発光不良の有無を判別する。

[0100] 次に、不良と判別されたサブアレイの一端と第1の電極61とを接続する

配線 L 6 1 を、レーザーにより切断する(切り離し工程)。

[0101] これにより、発光不良のサブアレイを正確に除去することができる。なお、不良の生じたサブアレイを、不良と判別されたサブアレイの他端と第 2 の電極 6 2 とを接続する配線 L 6 2 を、レーザーにより切断してもよし、不良の生じたサブアレイの両側の配線 L 6 1, L 6 2 をレーザーにより切断してもよい。

[0102] このようにして、不良の生じたサブアレイと第 1 の電極 6 1 (または第 2 の電極 6 2) とを電氣的に切り離す工程によって、ショート不良に起因する発光不良の発生を低コストで低減することができる。したがって、微細な棒状構造発光ダイオードを用いて、発光特性のばらつきを抑えつつ、歩留まりのよい発光装置を実現することができる。

[0103] また、サブアレイと第 1 の電極 6 1 (または第 2 の電極 6 2) とをレーザーにより切り離すことによって、棒状構造発光ダイオード D のショート不良に起因する発光不良の発生を正確に除去することができる。

[0104] [第 7 実施形態]

図 1 3 はこの発明の第 7 実施形態の発光装置の回路図を示している。この第 7 実施形態の発光装置は、トランジスタを除いて第 3 実施形態の発光装置と同一の構成をしている。

[0105] この第 7 実施形態の発光装置は、図 1 3 に示すように、サブアレイ S A 7 1, S A 7 2, S A 7 3, … の夫々の一端と第 1 の電極 6 1 との間をトランジスタ T 7 1, T 7 2, T 7 3, … で接続している。また、サブアレイ S A 7 1, S A 7 2, S A 7 3, … の夫々の他端と第 2 の電極 6 2 とを接続している。

[0106] 棒状構造発光ダイオード D のオープン／ショートなどの不良に対する耐性は、上記第 3 実施形態の発光装置の構成によって高まるが、一定の確率で不良サブアレイが発生する確率は依然残り、この不良サブアレイが原因で発光装置全体の発光効率が低下する可能性がある。例えば、不良サブアレイに大電流が流れ、他の良品サブアレイに十分に電流が供給されない場合が考えられる。

[0107] そこで、この第7実施形態の発光装置では、サブアレイSA71, SA72, SA73, …の夫々の一端と第1の電極61との間を接続するトランジスタT71, T72, T73, …を予め形成する(トランジスタ形成工程)。

[0108] そして、トランジスタ形成工程の後に、サブアレイSA71, SA72, SA73, …に対して不良の有無を判別する(不良判別工程)。

[0109] 次に、不良と判別されたサブアレイ(例えば図13ではSA72, SA73)の一端と第1の電極61とを接続するトランジスタT71によるゲート制御によりオフ状態にする。すなわち、この発光装置の動作時に、不良と判別されたサブアレイに対するトランジスタのゲートにオフ信号が印加されるように発光装置の制御回路を構成する。例えば、トランジスタのゲートを制御する制御装置を備えてもよいし、トランジスタのゲートを制御するスイッチ回路を備えてもよい。

[0110] これによって、ショート不良に起因する発光不良の発生したサブアレイを正確に除去することができる。

[0111] なお、上記トランジスタにTF T (Thin Film Transistor : 薄膜トランジスタ)を用いることによって、サブアレイの電源供給を制御するトランジスタを安価に製造することができる。

[0112] [第8実施形態]

図14, 図15はこの発明の第8実施形態の発光装置の製造方法を説明するための図である。この第8実施形態では、第1実施形態の図1に示す構成の発光装置を製造する方法について説明する。

[0113] まず、図14に示すように、基板100上に第1の配列用電極101と第2の配列用電極102とを形成する(配列用電極形成工程)。

[0114] 上記第1の配列用電極101と第2の配列用電極102の夫々は、互いに平行な基部101a, 102aを有している。また、第1の配列用電極101は、基部101aから第2の配列用電極102に向かって延在する複数の分岐部101bを有する一方、第2の配列用電極102は、基部102aから第1の配列用電極101に向かってかつ第1の配列用電極101の分岐部101b間

に延在する複数の分岐部 102b を有する。この第 1 の配列用電極 101 と第 2 の配列用電極 102 は、分岐部 101b, 102b との間に形成され、互いに平行にかつ交互に配列された櫛状部 101c, 102c を有する。

[0115] 次に、基板 100 上の第 1 の配列用電極 101 と第 2 の配列用電極 102 との間に、棒状構造発光ダイオード D を並列に接続する(並列接続工程)。すなわち、第 1 の配列用電極 101 と第 2 の配列用電極 102 との櫛状部 101c, 102c 間に複数の棒状構造発光ダイオード D が接続される。図 14 の下側に、棒状構造発光ダイオード D が並列に接続された状態の等価回路を示している。

[0116] 次に、第 1 の配列用電極 101 の基部 101a と第 2 の配列用電極 102 の基部 102a を除去することにより、棒状構造発光ダイオード D が並列に複数個接続された発光ダイオード並列回路毎に分割する(分割工程)。

[0117] そうして、図 15 に示すように、発光ダイオード並列回路を直列に接続するための接続用電極 103 を形成する(直列接続工程)。図 15 の下側に、複数の発光ダイオード並列回路が直列に接続された状態の等価回路を示している。

[0118] これによって、製造プロセスの効率化と高歩留りを両立させることができる。

[0119] 上記第 8 実施形態において説明したこの発明の発光装置の製造方法の配列用電極形成工程において、基板 100 は絶縁基板とし、第 1, 第 2 の配列用電極 101, 102 は金属電極とする。一例として、印刷技術を利用して絶縁基板の表面に所望の電極形状の金属電極を形成することができる。また、絶縁基板の表面に金属膜および感光体膜を一様に積層し、この感光体膜を所望の電極パターンに露光・現像し、パターンニングされた感光体膜をマスクとして金属膜をエッチングして金属電極を形成することができる。

[0120] なお、上記絶縁基板は、フレキシブル基板でもよい。また、上記金属電極を作製する金属の材料としては、金、銀、銅、鉄、タングステン、タングステンナイトライド、アルミニウム、タンタルやそれらの合金などを用いるこ

とができる。また、絶縁基板はガラス、セラミック、アルミナ、樹脂のような絶縁体、またはシリコンのような半導体表面にシリコン酸化膜を形成し、表面が絶縁性を有するような基板である。ガラス基板を用いる場合は、表面にシリコン酸化膜、シリコン窒化膜のような下地絶縁膜を形成するのが望ましい。

[0121] また、上記第1,第2の配列用電極101,102の楕状部101c,102c間の距離は、棒状構造発光ダイオードDの長さよりもやや短いことが好ましい。一例として、上記楕状部101c,102c間の距離は、棒状構造発光ダイオードDの長さが10 μ mである場合は、6~9 μ mとすることが望ましい。

[0122] 次に、基板100上に棒状構造発光ダイオードDを含んだ溶液としてのイソプロピルアルコール(IPA)を薄く塗布する。なお、上記溶液としては、IPAのほかに、エチレングリコール、プロピレングリコール、メタノール、エタノール、アセトン、またはそれらの混合物でもよく、他の有機物からなる液体、水などを用いることができる。ただし、液体を通じて第1,第2の配列用電極101,102間に大きな電流が流れてしまうと、第1,第2の配列用電極101,102間に所望の電圧差を印加できなくなってしまう。そのような場合には、第1,第2の配列用電極101,102を覆うように、基板100表面全体に、10nm~30nm程度の絶縁膜をコーティングすればよい。

[0123] 上記棒状構造発光ダイオードDを含むIPAを塗布する厚さは、次に棒状構造発光ダイオードDを並列接続工程で、棒状構造発光ダイオードDが配列できるよう、液体中で棒状構造発光ダイオードDが移動できる厚さである。したがって、棒状構造発光ダイオードDの太さ以上であり、例えば、数 μ m~数mmである。塗布する厚さは薄すぎると、棒状構造発光ダイオードDが移動し難くなり、厚すぎると、液体を乾燥する時間が長くなる。好ましくは、100 μ m~500 μ mである。また、IPAの量に対して、発光ダイオードの個数は、 1×10^4 個/ cm^3 ~ 1×10^7 個/ cm^3 が好ましい。

[0124] 上記棒状構造発光ダイオードDを含むIPAを基板100に塗布するために、棒状構造発光ダイオードDを配列させる第1,第2の配列用電極101,

02の外周囲に枠(図示せず)を形成し、その枠内に上記棒状構造発光ダイオードDを含むIPAを所望の厚さになるよう充填するとよい。しかし、上記棒状構造発光ダイオードDを含むIPAが粘性を有する場合は、枠を必要とせずに、所望の厚さに塗布することが可能である。上記IPAやエチレングリコール、プロピレングリコール、メタノール、エタノール、アセトン、またはそれらの混合物、或いは、他の有機物からなる液体、または水などの液体は、上記棒状構造発光ダイオードDの配列工程のためには粘性が低いほど望ましく、また加熱により蒸発しやすい方が望ましい。

[0125] 次に、第1,第2の配列用電極101,102間に電位差を与える。この電位差は、例えば、0.5Vもしくは1Vの電位差とする。なお、上記電位差は0.5V~5Vが好ましく、さらには、0.5V程度とするのが好ましい。第1,第2の配列用電極101,102の一方には負電荷が誘起され、第1,第2の配列用電極101,102の他方には正電荷が誘起される。この第1,第2の配列用電極101,102に棒状構造発光ダイオードDが接近すると、棒状構造発光ダイオードDのうち第1,第2の配列用電極101,102の一方に近い側に正電荷が誘起され、第1,第2の配列用電極101,102の他方に近い側に負電荷が誘起される。上記棒状構造発光ダイオードDに電荷が誘起されるのは静電誘導による。よって、上記棒状構造発光ダイオードDは、第1,第2の配列用電極101,102間に生じる電気力線に沿った姿勢になると共に、各棒状構造発光ダイオードDに誘起された電荷がほぼ等しいので、電荷による反発力により、ほぼ等間隔に一定方向に規則正しく配列する。

[0126] このとき、第1,第2の配列用電極101,102の表面に絶縁膜がコーティングされており、かつ、第1,第2の配列用電極101,102間に与える電位差が一定(DC)であると、第1,第2の配列用電極101,102上にコーティングされた絶縁膜表面に、第1,第2の配列用電極101,102の電位と反対極性のイオンが誘起されて溶液中の電界が非常に弱くなってしまう。そのような場合は、第1,第2の配列用電極101,102間に交流電圧を印加することが好ましい。これにより、第1,第2の配列用電極101,10

2の電位と反対極性のイオンが誘起されるのを防ぎ、棒状構造発光ダイオードDを正常に配列することができる。なお、第1,第2の配列用電極101,102間に印加する交流電圧の周波数は、10Hz~1MHzとするのが好ましいが、交流電圧の周波数が10Hz未満のときは、発光ダイオード24が激しく振動し、配列が乱される可能性がある。

[0127] 一方、第1,第2の配列用電極101,102間に印加する交流電圧の周波数が1MHzを超える場合は、棒状構造発光ダイオードDが第1,第2の配列用電極101,102に吸着される力が弱くなり、外部の擾乱により配列が乱されることがある。このため、棒状構造発光ダイオードDの配列の安定のためには、上記交流電圧の周波数を50Hz~1kHzとすることがより好ましい。さらに、上記交流電圧の波形は、正弦波に限らず、矩形波、三角波、ノコギリ波など、周期的に変動するものであればよい。なお、上記交流電圧の振幅は一例として0.5V程度とすることが好ましい。

[0128] このように、第1,第2の配列用電極101,102間に発生した外部電場により、各棒状構造発光ダイオードDに電荷を発生させ、電荷の引力により第1,第2の配列用電極101,102に棒状構造発光ダイオードDを吸着させるので、棒状構造発光ダイオードDの大きさは、液体中で移動可能な大きさであることが必要である。したがって、各棒状構造発光ダイオードDの大きさ(最大寸法)の許容値は、液体の塗布量(塗布厚さ)により変化する。上記液体の塗布量が少ない場合は、各棒状構造発光ダイオードDの大きさ(最大寸法)はナノスケールでなければならないが、液体の塗布量が多い場合は、各棒状構造発光ダイオードDの大きさがミクロンオーダーであってもかまわない。

[0129] 上記棒状構造発光ダイオードDが配列を始めてしばらくすると、第1,第2の配列用電極101,102間に棒状構造発光ダイオードDが配列する。各棒状構造発光ダイオードDは、第1,第2の配列用電極101,102が延在している方向とは垂直な姿勢に整列して上記延在の方向にほぼ等間隔で配列する。第1,第2の配列用電極101,102間に電界が集中すると共に棒状構

造発光ダイオードDに誘起された電荷により棒状構造発光ダイオードD間に反発力が働いて、棒状構造発光ダイオードDがほぼ等間隔に並ぶ。

[0130] こうして、第1,第2の配列用電極101,102間に、棒状構造発光ダイオードDを配列させた後、基板100を加熱または一定時間放置することにより、上記溶液の液体を蒸発させて乾燥させ、棒状構造発光ダイオードDを第1の配列用電極101と2の配列用電極102との間の電気力線に沿って、等間隔に配列させて固着させる。

[0131] このように、上記発光装置の製造方法によれば、棒状構造発光ダイオードDを第1,第2の配列用電極101,102間に制御性良く高精度に配列させることが可能となる。

[0132] 次に、この発明の棒状構造発光ダイオードDの製造方法の一例を説明する。

[0133] まず、n型GaNからなる基板上に、成長穴を有するマスクを形成する。

[0134] 次に、マスクの成長穴により露出した基板上に、MOCVD(Metal Organic Chemical Vapor Deposition:有機金属気相成長)装置を用いて、n型GaNを結晶成長させて棒状の半導体コアを形成する。ここで、n型GaNは、六方晶系の結晶成長となり、基板表面に対して垂直方向をc軸方向にして成長させることにより、六角柱形状の半導体コアが得られる。

[0135] 次に、棒状の半導体コアを覆うように基板全面にp型GaNからなる半導体層を形成する。

[0136] 次に、リフトオフにより半導体コアを覆う半導体層の部分を除く領域とマスクを除去して、棒状の半導体コアの基板側に基板側の外周面を露出させて露出部分を形成する。この状態で、上記半導体コアの基板と反対の側の端面は、半導体層により覆われている。この実施形態の露出工程では、リフトオフを用いたがエッチングにより半導体コアの一部を露出させてもよい。

[0137] 次に、半導体コア切り離し工程において、超音波(例えば数10KHz)を用いて基板を基板平面に沿って振動させることにより、基板上に立設する半導体コアの基板側に近い根元を折り曲げるように、半導体層に覆われた半導体

コアに対して応力が働いて、半導体層に覆われた半導体コアが基板から切り離される。こうして、基板から切り離なされた微細な棒状構造発光ダイオードDを製造することができる。

[0138] 〔第9実施形態〕

次に、この発明の第9実施形態の発光装置のスクリーニング方法について説明する。

[0139] 図16は第1実施形態の発光装置の回路図を示しており、図16において、格子状アレイ内にショート不良の棒状構造発光ダイオードDが存在すると、並列に接続されている他の棒状構造発光ダイオードDに流れる電流が低下し、発光強度の低下を招く。図16に示す縦線の棒状構造発光ダイオードDがショート不良であるとする、この棒状構造発光ダイオードDに電流が集中し、同一の発光ダイオード並列回路において横線で示す正常な棒状構造発光ダイオードDの発光強度が低下する。

[0140] ＜第1のスクリーニング方法＞

このようなショート不良の棒状構造発光ダイオードDが存在する格子状アレイに短時間大電流を流すことによって、ショート不良の棒状構造発光ダイオードDを破壊し、オープン状態(非導通状態)にすることによって、棒状構造発光ダイオードDのショート不良に起因する発光不良の発生を低コストで低減することができる。

[0141] ＜第2のスクリーニング方法＞

また、第7実施形態の図14で説明した複数の棒状構造発光ダイオードDの全てを並列に接続した並列接続工程の後に、図17に示すように、第1の配列用電極101と第2の配列用電極102との間に所定の電圧(高電圧)を印加して、並列接続された全ての棒状構造発光ダイオードDに同じ電圧を印加することが可能となり、制御性に優れたスクリーニングができる。これにより、ショート不良素子の除去漏れの確率を低減することができる。

[0142] 上記第1～第9実施形態では、棒状の第1導電型の半導体コアと、その半導体コアの囲む筒状の第2導電型の半導体層とを有する棒状構造発光ダイオ

ードを備えた発光装置について説明したが、棒状構造発光ダイオードはこれに限らず、棒状の第1導電型の半導体コアの外周面と、その半導体コアの囲む筒状の第2導電型の半導体層との間に量子井戸層を形成したものでよく、上記半導体層を覆うように半導体層よりも抵抗が低い導電層を形成したものでよい。

[0143] さらに、棒状のコア部の外周を覆うように第1導電型の半導体層と第2導電型の半導体層とを順に形成した棒状構造発光ダイオードを用いた発光装置にこの発明を適用してもよい。例えば、SiCからなる棒状のコア部の外周を、n型Ga_{0.9}Nからなる半導体層とp型Ga_{0.9}Nからなる半導体層で覆った棒状構造発光ダイオードを用いてもよい。この場合、SiCからなる棒状のコア部とn型Ga_{0.9}Nからなる半導体層とで半導体コアを構成しているものとする。

[0144] 上記棒状構造発光ダイオードの製造方法では、基板と半導体コアと半導体層に、Ga_{0.9}Nを母材とする半導体を用いたが、GaAs, AlGaAs, GaAsP, InGa_{0.9}N, AlGa_{0.9}N, GaP, ZnSe, AlGaInPなどを母材とする半導体を用いてもよい。また、基板と半導体コアをn型とし、半導体層をp型としたが、導電型が逆の棒状構造発光ダイオードとしてもよい。また、断面が六角柱の半導体コアを有する棒状構造発光ダイオードについて説明したが、これに限らず、断面が円形または楕円の棒状であってもよいし、断面が三角形などの他の多角形状の棒状の半導体コアを有する棒状構造発光ダイオードも上述と同様の製造方法で作製できる。

[0145] また、この発明の発光装置では、棒状構造発光ダイオードの半導体コアの径に対する長さの比を5以上かつ200以下とすることにより、配列歩留まりを向上できる。また、この発明の発光装置では、棒状構造発光ダイオードの半導体コアの径は500nm以上かつ100μm以下が好ましく、径が数10nm～数100nmの棒状構造発光ダイオードに比べて半導体コアの径のばらつきを抑えることができ、発光面積すなわち発光特性のばらつきを低減でき、歩留まりを向上できる。

[0146] また、上記棒状構造発光ダイオードの製造方法では、MOCVD装置を用

いて半導体コアを結晶成長させたが、MBE(分子線エピタキシャル)装置などの他の結晶成長装置を用いて半導体コアを形成してもよい。また、成長穴を有するマスクを用いて半導体コアを基板上に結晶成長させたが、基板上に金属種を配置して、金属種から半導体コアを結晶成長させてもよい。また、上記棒状構造発光ダイオードの製造方法では、半導体層に覆われた半導体コアを、超音波を用いて基板から切り離したが、これに限らず、切断工具を用いて半導体コアを基板から機械的に切り離してもよい。この場合、簡単な方法で基板上に設けられた微細な複数の棒状構造発光素子を短時間で切り離すことができる。

[0147] また、この発明の発光装置を、液晶表示装置などのバックライトに用いることにより、発光特性のばらつきを抑えて、歩留まりのよいバックライトを実現することができる。また、この発明の発光装置を照明装置として用いることにより、発光特性のばらつきを抑えて、歩留まりのよい照明装置を実現することができる。

[0148] また、この発明の発光装置を、表示装置に用いることにより、発光特性のばらつきを抑えて、歩留まりのよい表示装置を実現することができる。この表示装置では、マトリックス状に配置された画素にこの発明の発光装置を用いる。

[0149] この発明の具体的な実施の形態について説明したが、この発明は上記第1～第9実施形態に限定されるものではなく、この発明の範囲内で種々変更して実施することができる。

[0150] なお、この発明の発光装置は、

棒状構造発光ダイオードが直列に接続された発光ダイオード直列回路が、複数個並列に接続されて、上記棒状構造発光ダイオードが格子状に配列された格子状アレイと、

上記格子状アレイの一端に接続された第1の電極と、

上記格子状アレイの他端に接続された第2の電極と

を備え、

上記棒状構造発光ダイオードの全てが上記第 1 の電極側または上記第 2 の電極側に向かって順方向となるように配列され、

上記棒状構造発光ダイオードは、径に対する長さの比が 5 以上かつ 200 以下であり、かつ、径が 500 nm 以上かつ 100 μ m 以下である棒状の第 1 導電型の半導体コアと、その半導体コアの囲む筒状の第 2 導電型の半導体層とを有することを特徴とするものでもよい。

[0151] 上記構成によれば、棒状構造発光ダイオードが直列に接続された発光ダイオード直列回路が、複数個並列に接続されて、上記棒状構造発光ダイオードが格子状に配列された格子状アレイを用いることによって、棒状構造発光ダイオードの配列不良などに起因するオープン不良に対する耐性が高まり、製造歩留りを高めることができる。また、棒状構造発光ダイオードの半導体コアの径に対する長さの比を 5 以上かつ 200 以下とすることにより、配列歩留まりを向上できる。さらに、半導体コアの径を 500 nm 以上かつ 100 μ m 以下とすることによって、径が数 10 nm～数 100 nm 程度のものに比べて、半導体コアの径のばらつきを抑えることができる。したがって、微細な棒状構造発光ダイオードを用いた発光装置において、発光特性のばらつきを抑えて、歩留まりのよい発光装置を実現できる。

[0152] また、一実施形態の発光装置では、

上記格子状アレイは、上記発光ダイオード直列回路が複数個並列に接続されたサブアレイを複数有し、

上記複数のサブアレイが上記第 1 の電極と上記第 2 の電極との間に直列に接続されている。

[0153] 上記実施形態によれば、複数のサブアレイを第 1 の電極と第 2 の電極との間に直列に接続することによって、ショートした棒状構造発光ダイオードの直列接続パスが発生する確率を低減できる。したがって、棒状構造発光ダイオードのショート不良に起因する発光不良の発生を低減でき、特にオープン不良が少なく、ショート不良が多い場合に有効である。

[0154] また、この発明の照明装置では、

上記のいずれか１つの発光装置を備えたことを特徴とする。

[0155] 上記構成によれば、発光特性のばらつきを抑えて、歩留まりのよい照明装置を実現できる。

[0156] また、この発明のバックライトでは、
上記のいずれか１つの発光装置を備えたことを特徴とする。

[0157] 上記構成によれば、発光特性のばらつきを抑えて、歩留まりのよいバックライト実現できる。

[0158] また、この発明の表示装置では、
上記のいずれか１つの発光装置を備えたことを特徴とする。

[0159] 上記構成によれば、発光特性のばらつきを抑えて、歩留まりのよい表示装置を実現できる。

符号の説明

- [0160] 1…半導体コア
2…半導体層
1 1, 2 1, 3 1, 4 1, 6 1, 7 1…第１の電極
1 2, 2 2, 3 2, 4 2, 6 2, 7 2…第２の電極
4 0, 1 0 0…基板
5 1…メイン電源部
5 2, 5 3…サブ電源部
5 4, 5 5…PWM発生部
1 0 1…第１の配列用電極
1 0 1 a…基部
1 0 1 b…分岐部
1 0 1 c…櫛状部
1 0 2…第２の配列用電極
1 0 2 a…基部
1 0 2 b…分岐部
1 0 2 c…櫛状部

1 0 3 …接続用電極

A 1 , A 2 …格子状アレイ

D …棒状構造発光ダイオード

L 6 1 , L 6 2 …配線

S A 1 , S A 2 , S A 3 , ~ , S A 1 1 , S A 1 2 , S A 1 3 , ~ , S A 5 1 , S A
5 2 , S A 5 3 , S A 5 4 , ~ , S A 6 1 , S A 6 2 , S A 6 3 , ~ , S A 7 1 , S A
7 2 , S A 7 3 , ~ , S A 1 0 1 , S A 1 0 2 …サブアレイ

T 7 1 , T 7 2 , T 7 3 , ~ …トランジスタ

請求の範囲

[請求項1] 棒状構造発光ダイオード(D)が並列に接続された発光ダイオード並列回路が、複数個直列に接続されて、上記棒状構造発光ダイオード(D)が格子状に配列された格子状アレイと、

上記格子状アレイの一端に接続された第1の電極(11, 21, 31, 41, 61, 71)と、

上記格子状アレイの他端に接続された第2の電極(12, 22, 32, 42, 62, 72)と

を備え、

上記棒状構造発光ダイオード(D)は、径に対する長さの比が5以上かつ200以下であり、かつ、径が500nm以上かつ100μm以下である棒状の第1導電型の半導体コア(1)と、その半導体コア(1)の囲む筒状の第2導電型の半導体層(2)とを有することを特徴とする発光装置。

[請求項2] 請求項1に記載の発光装置において、

上記格子状アレイは、上記発光ダイオード並列回路が複数個直列に接続されたサブアレイ(SA1, SA2, SA3, ~, SA11, SA12, SA13, ~, SA51, SA52, SA53, SA54, ~, SA61, SA62, SA63, ~, SA71, SA72, SA73, ~)を複数有し、

上記複数のサブアレイ(SA1, SA2, SA3, ~, SA11, SA12, SA13, ~, SA51, SA52, SA53, SA54, ~, SA61, SA62, SA63, ~, SA71, SA72, SA73, ~)が上記第1の電極(11, 21, 31, 41, 61, 71)と上記第2の電極(12, 22, 32, 42, 62, 72)との間に並列に接続されていることを特徴とする発光装置。

[請求項3] 請求項2に記載の発光装置において、

上記複数のサブアレイ(SA11, SA12, SA13, ~)は、上記

棒状構造発光ダイオード(D)の全てが上記第1の電極(41)側または上記第2の電極(42)側に向かって順方向となるように配列され、

上記各サブアレイ(SA11, SA12, SA13, ~)の上記発光ダイオード並列回路における上記棒状構造発光ダイオード(D)の数が35以上であることを特徴とする発光装置。

[請求項4] 請求項2に記載の発光装置において、

上記複数のサブアレイ(SA1, SA2, SA3, ~)は、上記第1の電極(31)側に向かって順方向となるように接続された上記棒状構造発光ダイオード(D)と、上記第2の電極(32)側に向かって順方向となるように接続された上記棒状構造発光ダイオード(D)とがランダムに配列され、

上記各サブアレイ(SA1, SA2, SA3, ~)の上記発光ダイオード並列回路における上記棒状構造発光ダイオード(D)の数は70以上であることを特徴とする発光装置。

[請求項5] 請求項2から4までのいずれか1つに記載の発光装置において、

上記複数のサブアレイ(SA51, SA52, SA53, SA54, ~)は、複数のサブアレイグループに分類され、

上記サブアレイグループ毎に、電源電圧を供給する電源部(52, 53)を備えたことを特徴とする発光装置。

[請求項6] 請求項1または2に記載の発光装置において、

上記格子状アレイは、上記第1の電極(21, 31, 61, 71)側に向かって順方向となるように接続された上記棒状構造発光ダイオード(D)と、上記第2の電極(22, 32, 62, 72)側に向かって順方向となるように接続された上記棒状構造発光ダイオード(D)とがランダムに配列されていることを特徴とする発光装置。

[請求項7] 棒状構造発光ダイオード(D)が並列に接続された発光ダイオード並列回路が、複数個直列に接続されて、上記棒状構造発光ダイオード(D)が格子状に配列された格子状アレイと、上記格子状アレイの一端

に接続された第1の電極(61, 71)と、上記格子状アレイの他端に接続された第2の電極(62, 72)とを備え、上記棒状構造発光ダイオード(D)は、径に対する長さの比が5以上かつ200以下であり、径が500nm以上かつ100μm以下である棒状の第1導電型の半導体コア(1)と、その半導体コア(1)の囲む筒状の第2導電型の半導体層(2)とを有する発光装置を製造する発光装置の製造方法であって、

上記格子状アレイは、上記発光ダイオード並列回路が複数個直列に接続されたサブアレイ(SA61, SA62, SA63, ~, SA71, SA72, SA73, ~)を複数有し、

上記複数のサブアレイ(SA61, SA62, SA63, ~, SA71, SA72, SA73, ~)に対して不良の有無を判別する不良判別工程と、

上記複数のサブアレイ(SA61, SA62, SA63, ~, SA71, SA72, SA73, ~)のうち、上記不良判別工程で不良と判別されたサブアレイと上記第1の電極(61, 71)との接続、または、上記不良判別工程で不良と判別されたサブアレイと上記第2の電極(62, 72)との接続の少なくとも一方を切り離す切り離し工程とを含むことを特徴とする発光装置の製造方法。

[請求項8] 請求項7に記載の発光装置の製造方法において、

上記切り離し工程において、上記不良と判別されたサブアレイの一端と上記第1の電極(61)とを接続する配線、または、上記不良と判別されたサブアレイの他端と上記第2の電極(62)とを接続する配線の少なくとも一方をレーザーにより切断することを特徴とする発光装置。

[請求項9] 請求項7に記載の発光装置の製造方法において、

上記不良判別工程の前に、上記サブアレイ(SA71, SA72, SA73, ~)毎に、上記サブアレイ(SA71, SA72, SA73, ~)

の一端と上記第1の電極(71)との間、または、そのサブアレイ(SA71, SA72, SA73, ~)の他端と上記第2の電極(72)との間の少なくとも一方に接続されたトランジスタ(T71, T72, T73, ...)を形成するトランジスタ形成工程を含むことを特徴とする発光装置の製造方法。

[請求項10]

請求項9に記載の発光装置の製造方法において、

上記トランジスタ(T71, T72, T73, ...)は、薄膜トランジスタであることを特徴とする発光装置の製造方法。

[請求項11]

請求項7から10までのいずれか1つに記載の発光装置の製造方法において、

上記不良判別工程前に、基板上に第1の配列用電極(101)と第2の配列用電極(102)とを形成する配列用電極形成工程と、

上記基板上の第1の配列用電極(101)と第2の配列用電極(102)との間に、上記棒状構造発光ダイオード(D)を並列に接続する並列接続工程と、

上記並列接続工程の後に、上記第1の配列用電極(101)または上記第2の配列用電極(102)の少なくとも一方の電極の一部を除去することにより、上記棒状構造発光ダイオード(D)が並列に複数個接続された発光ダイオード並列回路毎に分割する分割工程と、

上記分割工程の後、上記発光ダイオード並列回路を直列に接続するための接続用電極(103)を形成する直列接続工程とを含むことを特徴とする発光装置の製造方法。

[請求項12]

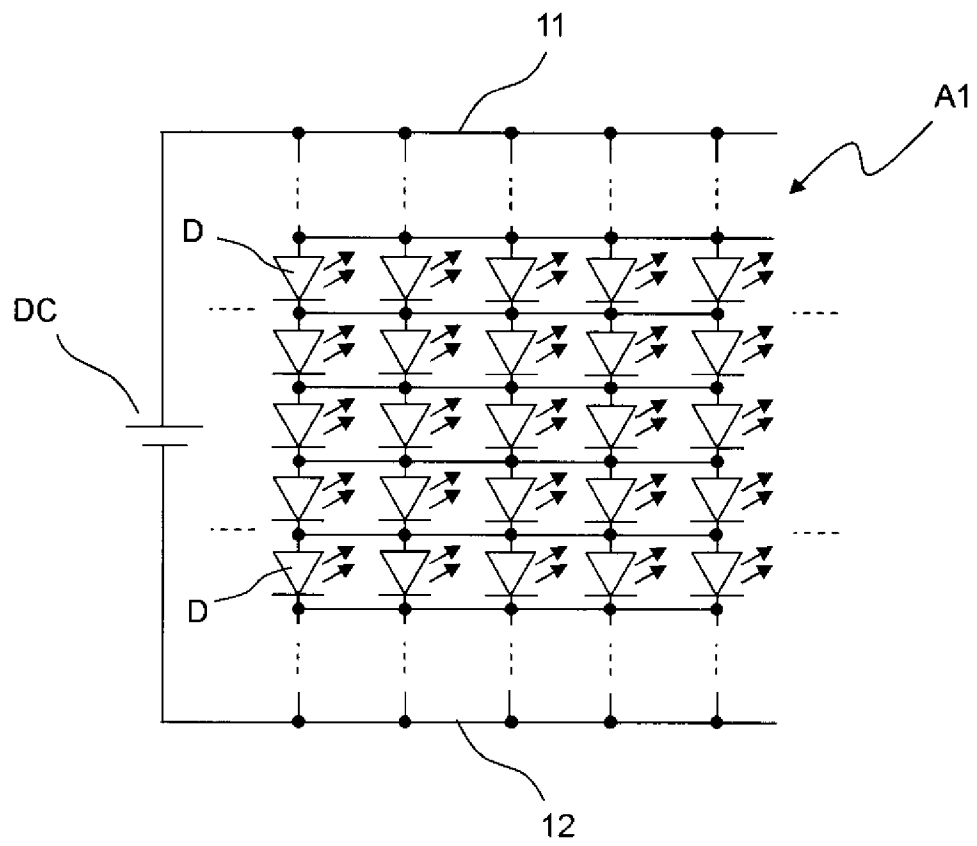
請求項7から11までのいずれか1つに記載の発光装置の製造方法において、

上記第1の電極と上記第2の電極との間に電圧を印加して、上記格子状アレイに対して、予め設定された電流を予め設定された時間流すことによって、上記格子状アレイの棒状構造発光ダイオード(D)に対してスクリーニングを行うスクリーニング工程を含むことを特徴

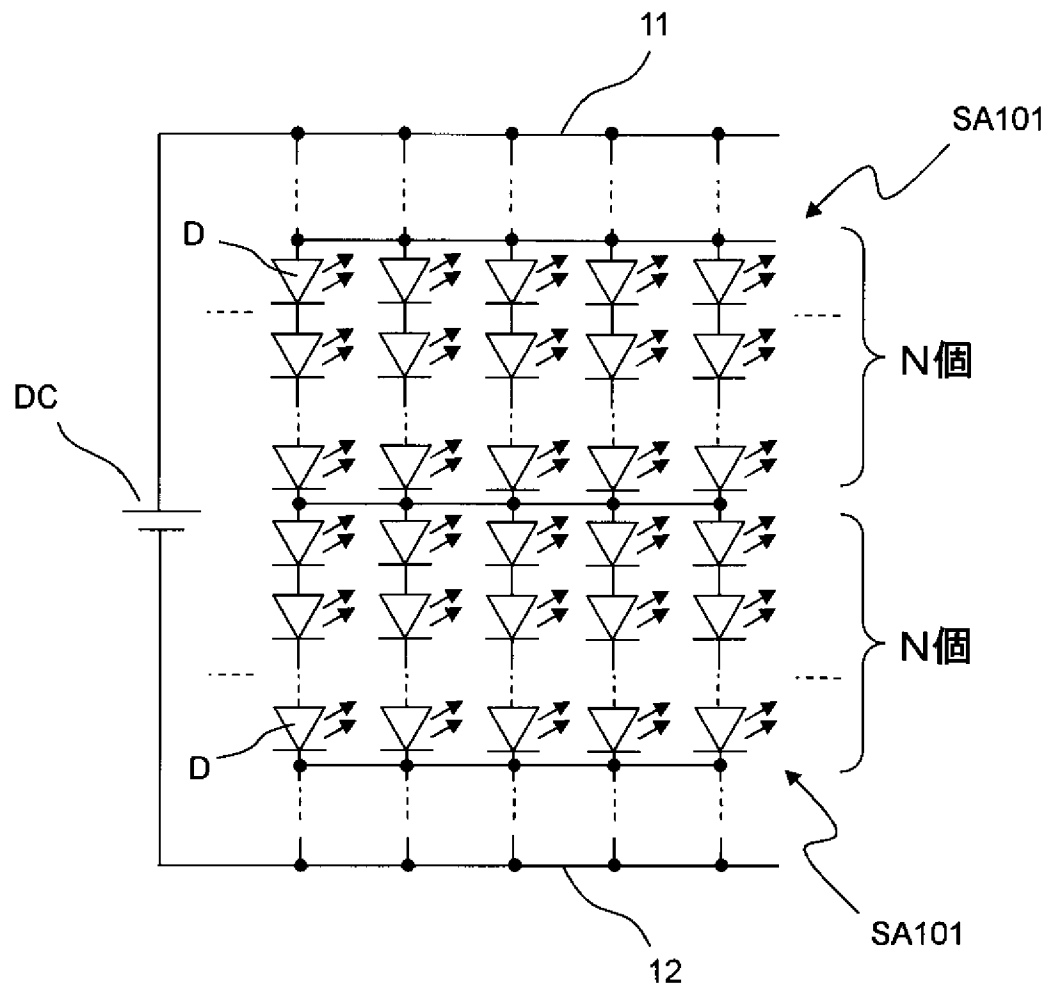
とする発光装置の製造方法。

- [請求項13] 請求項 1 1 に記載の発光装置の製造方法において、
上記配列工程の後かつ上記分割工程の前に、上記第 1 の配列用電極 (1 0 1) と上記第 2 の配列用電極 (1 0 2) との間に予め設定された電圧を印加することによって、上記棒状構造発光ダイオード(D)に対してスクリーニングを行うスクリーニング工程を含むことを特徴とする発光装置の製造方法。
- [請求項14] 請求項 1 から 6 までのいずれか 1 つに記載の発光装置を備えたことを特徴とする照明装置。
- [請求項15] 請求項 1 から 6 までのいずれか 1 つに記載の発光装置を備えたことを特徴とするバックライト。
- [請求項16] 請求項 1 から 6 までのいずれか 1 つに記載の発光装置を備えたことを特徴とする表示装置。

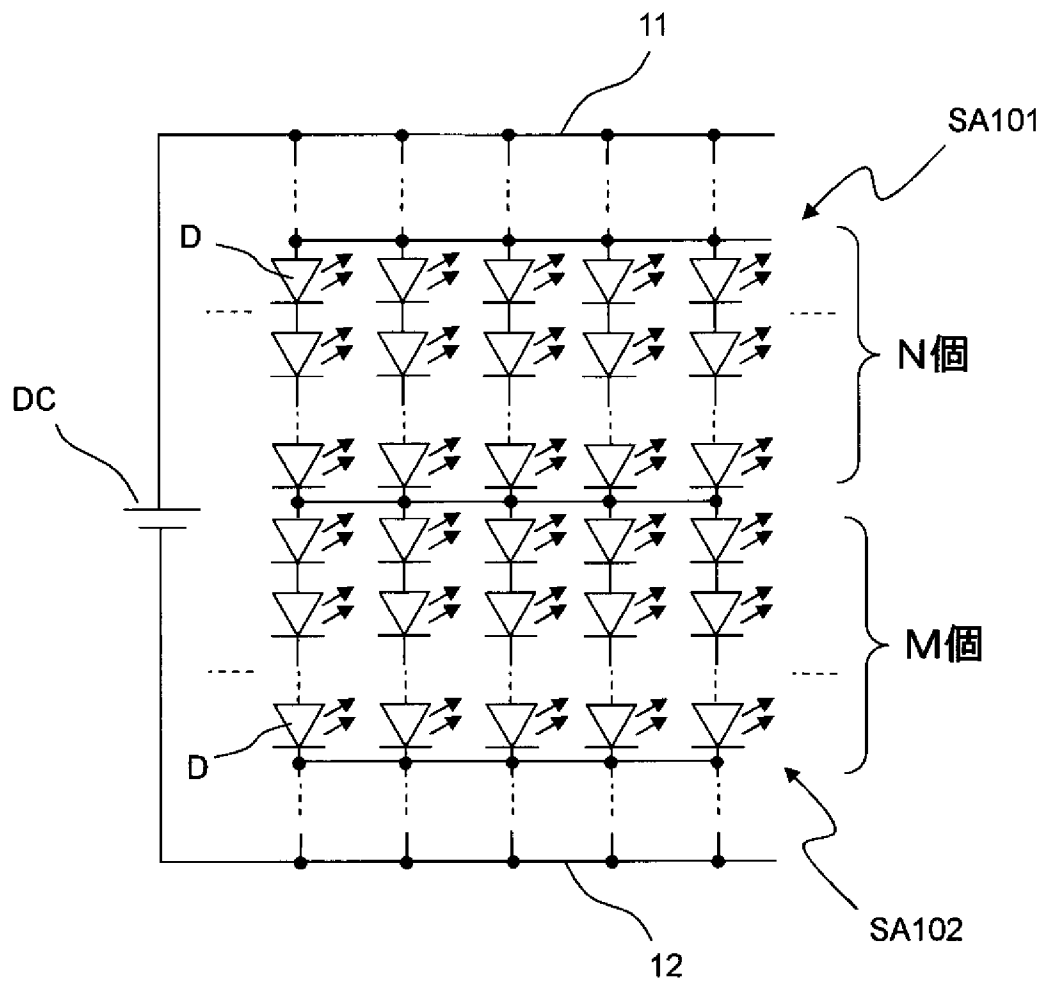
[図1A]



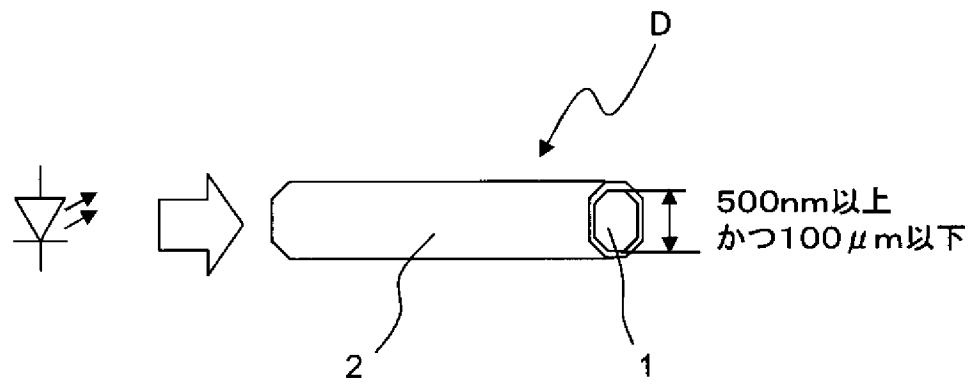
[図1B]



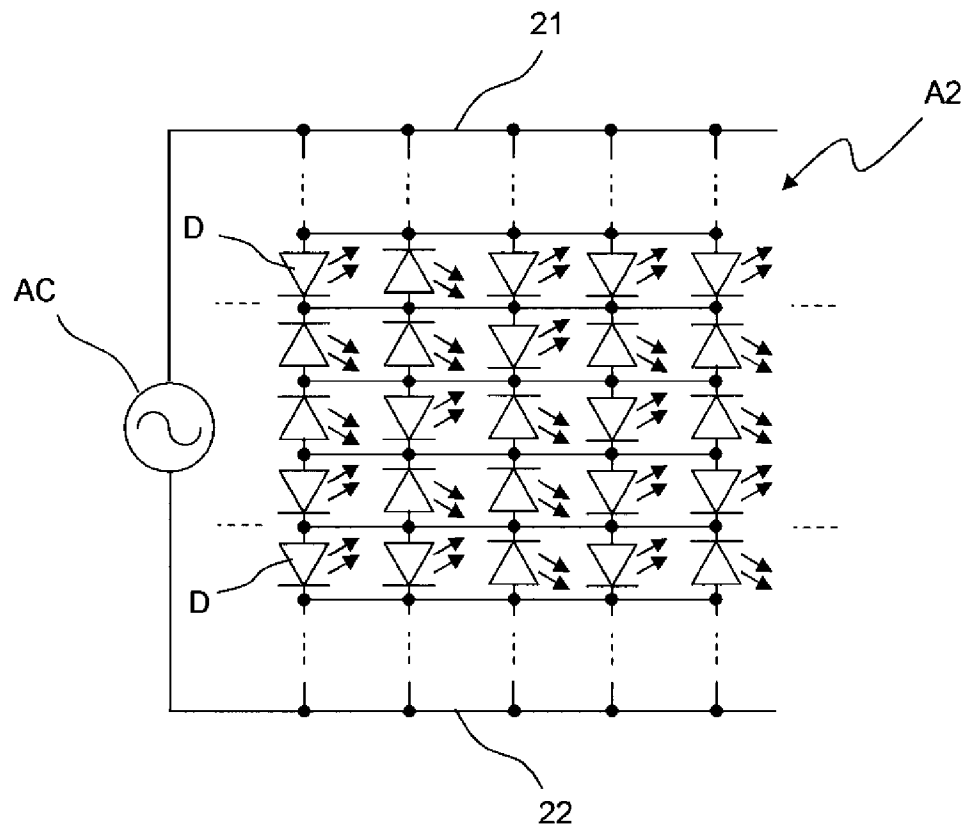
[図1C]



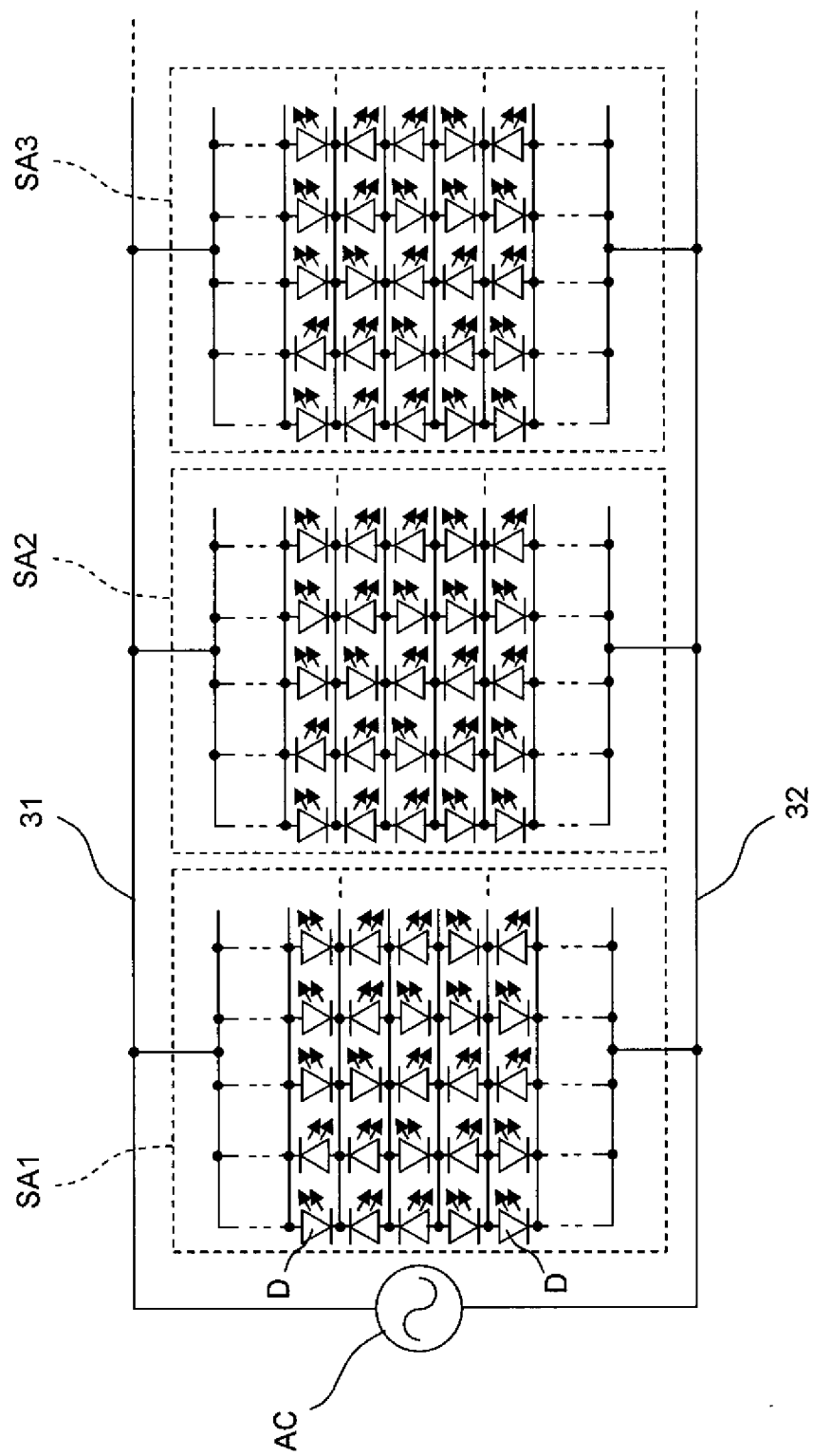
[図2]



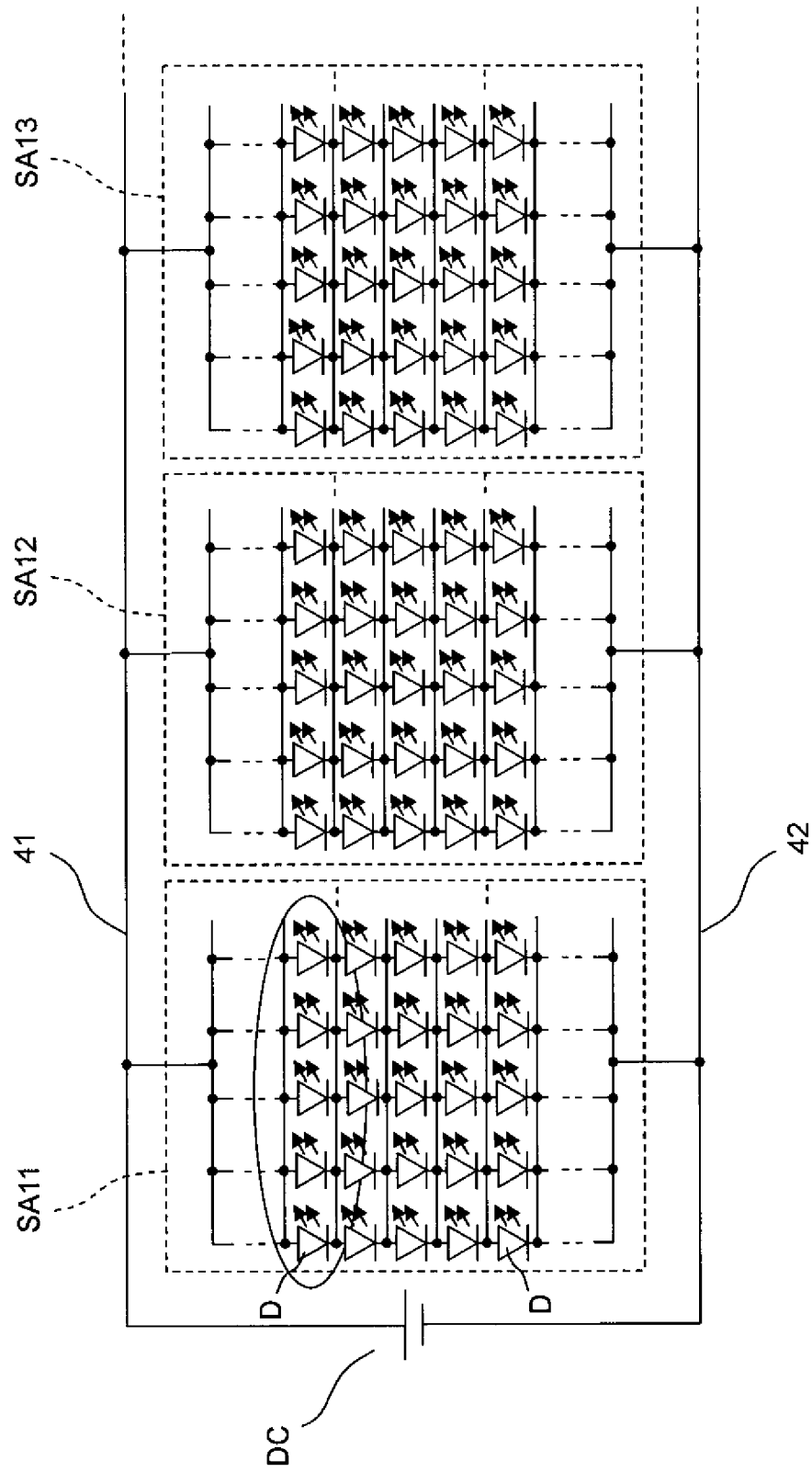
[図3]



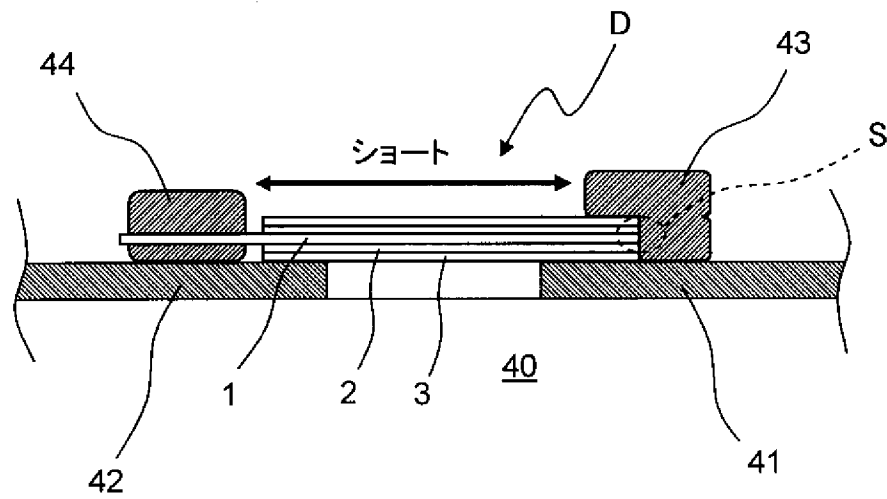
[図4]



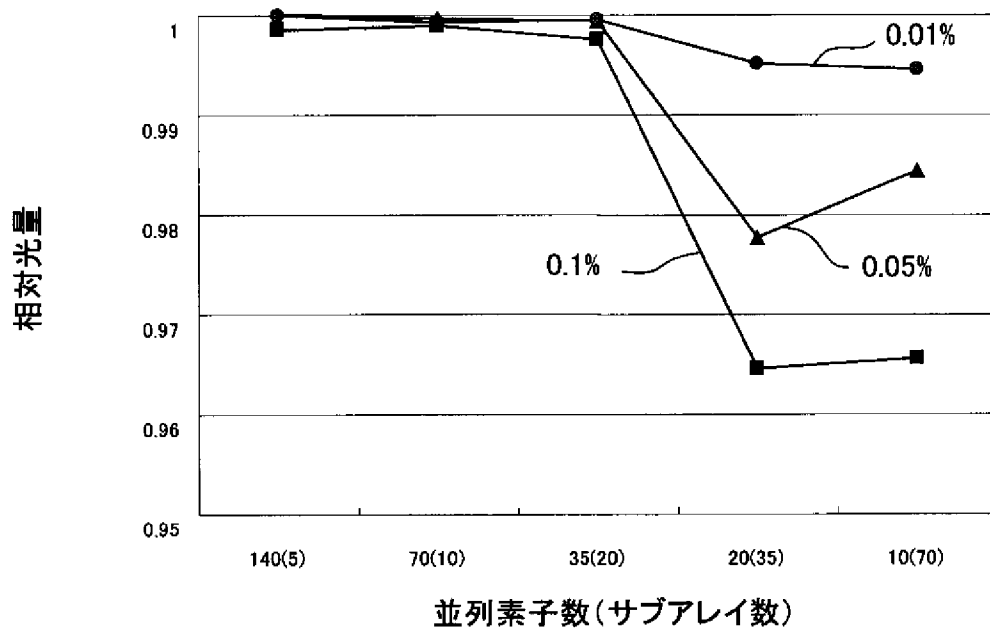
[図5]



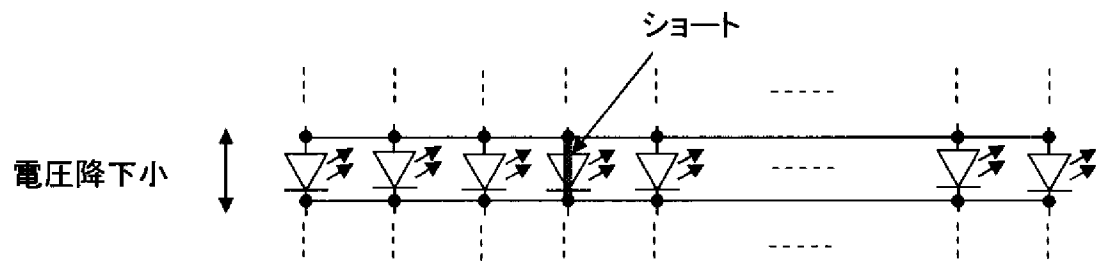
[図6]



[図7]

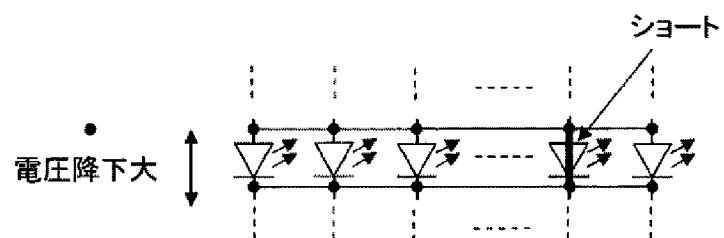


[図8]



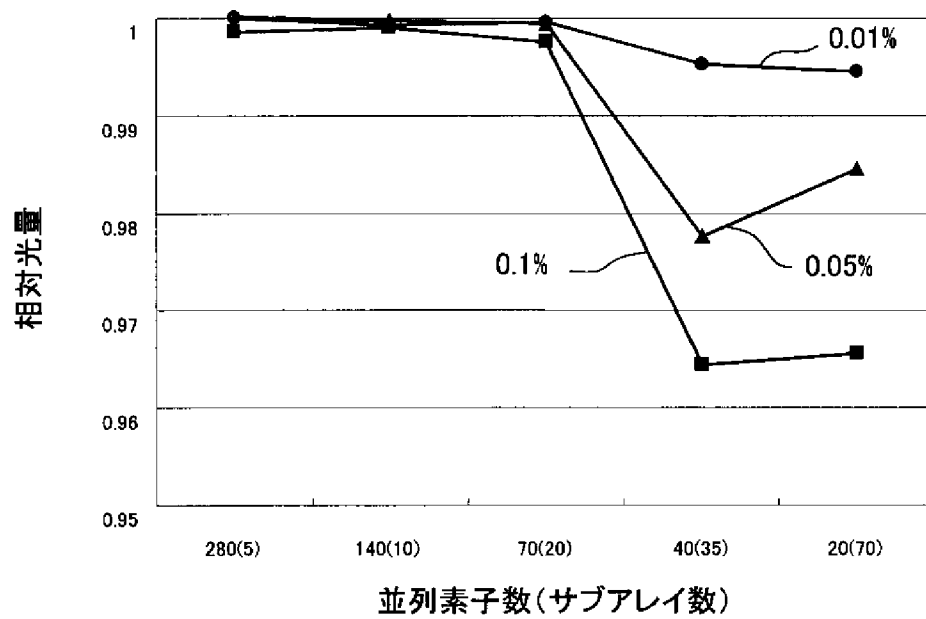
並列素子数が多い場合

[図9]

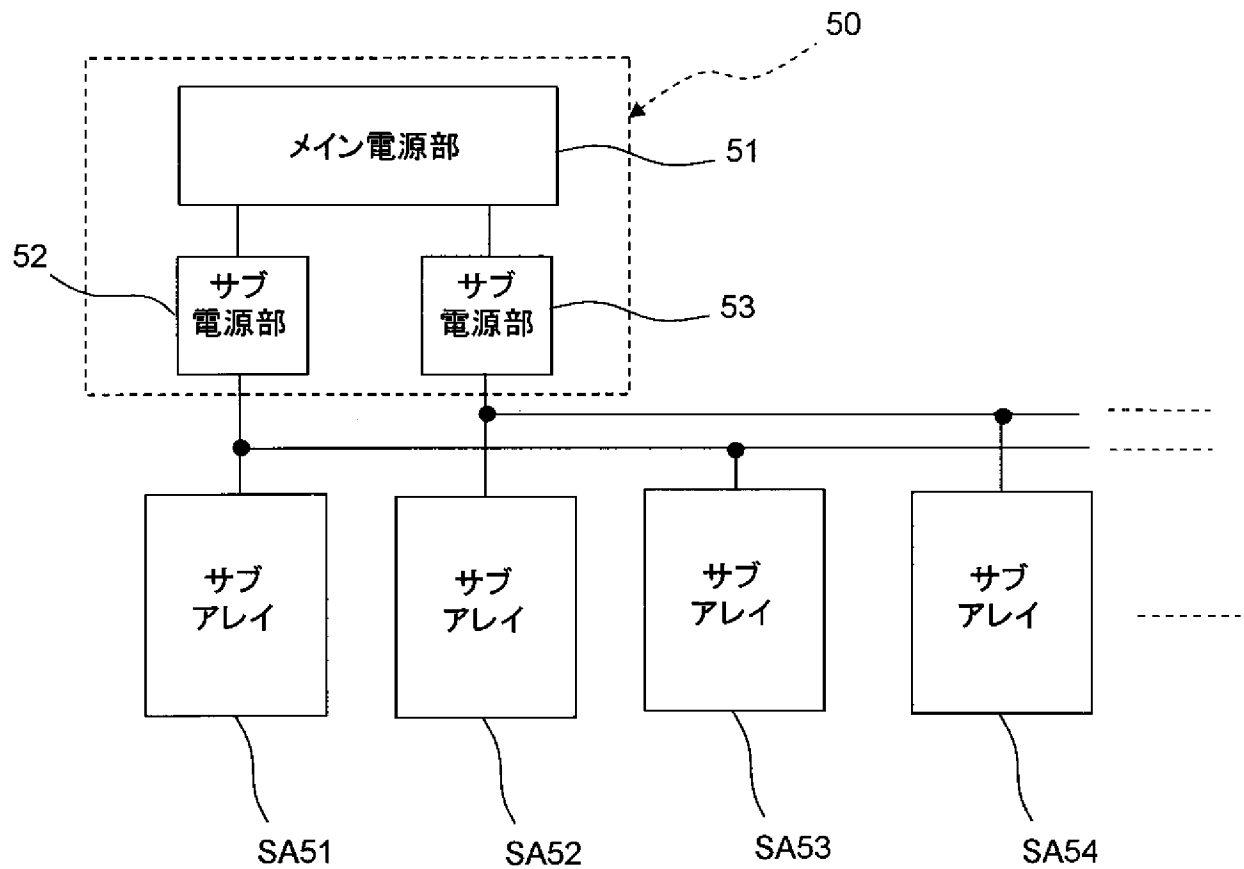


並列素子数が少ない場合

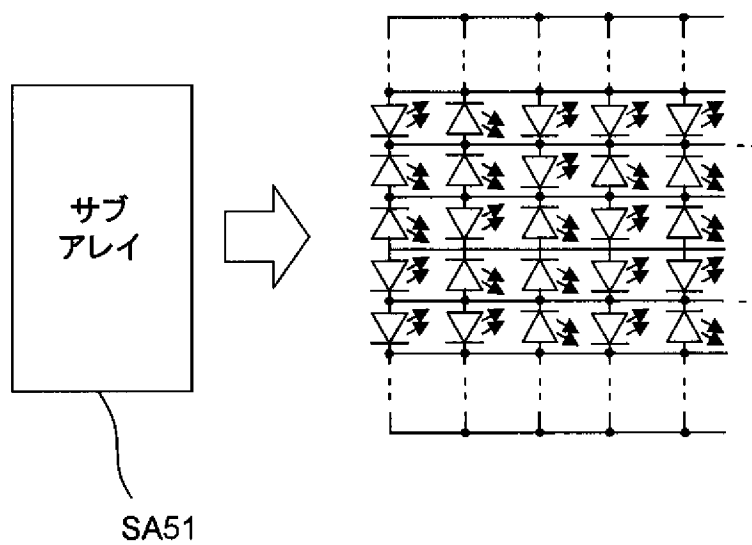
[図10]



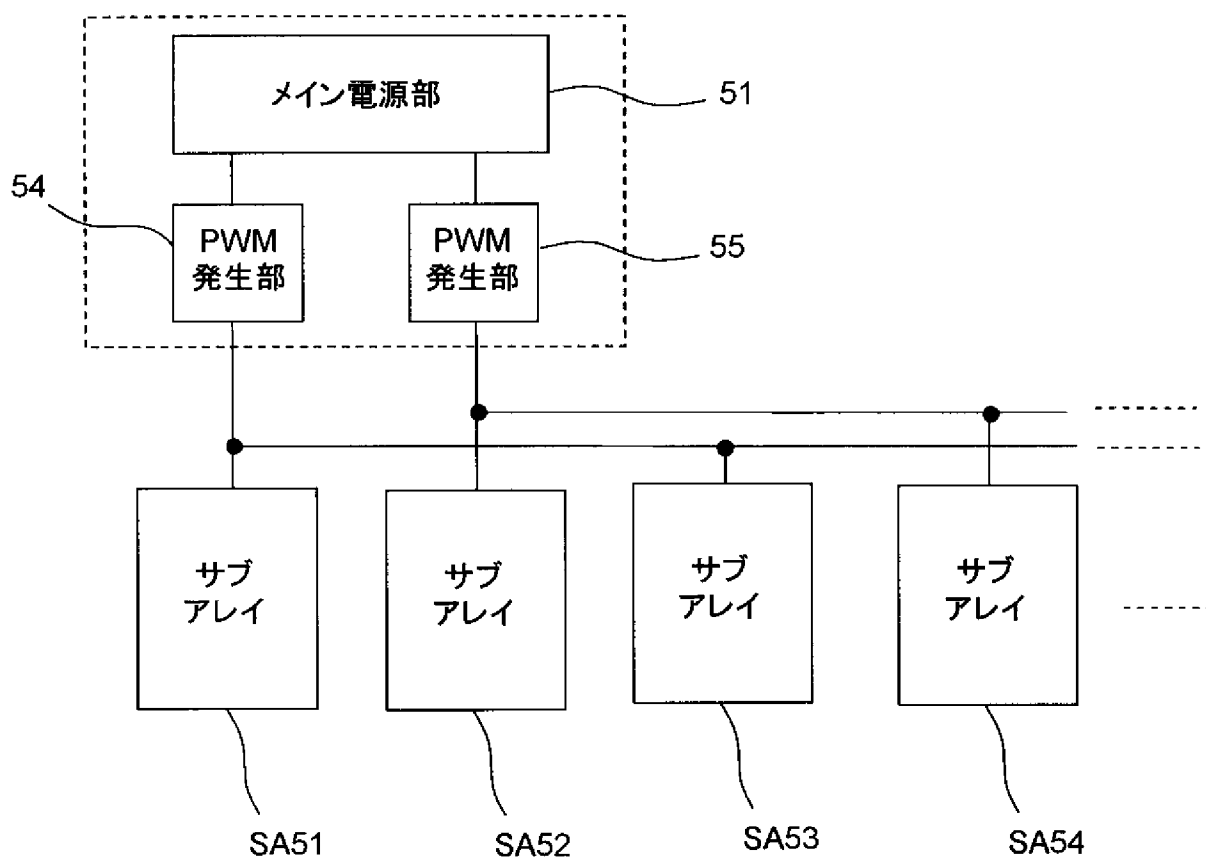
[図11A]



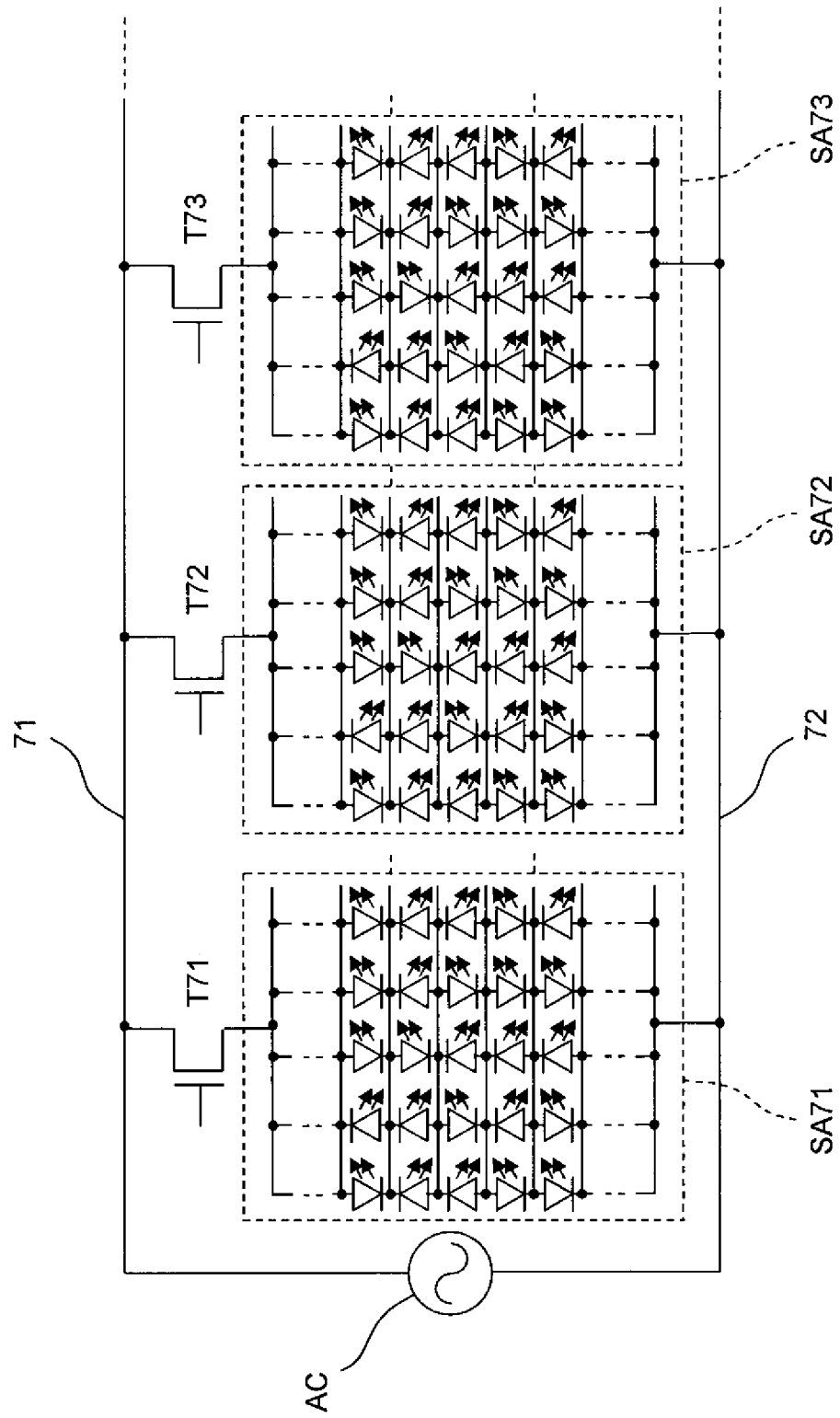
[図11B]



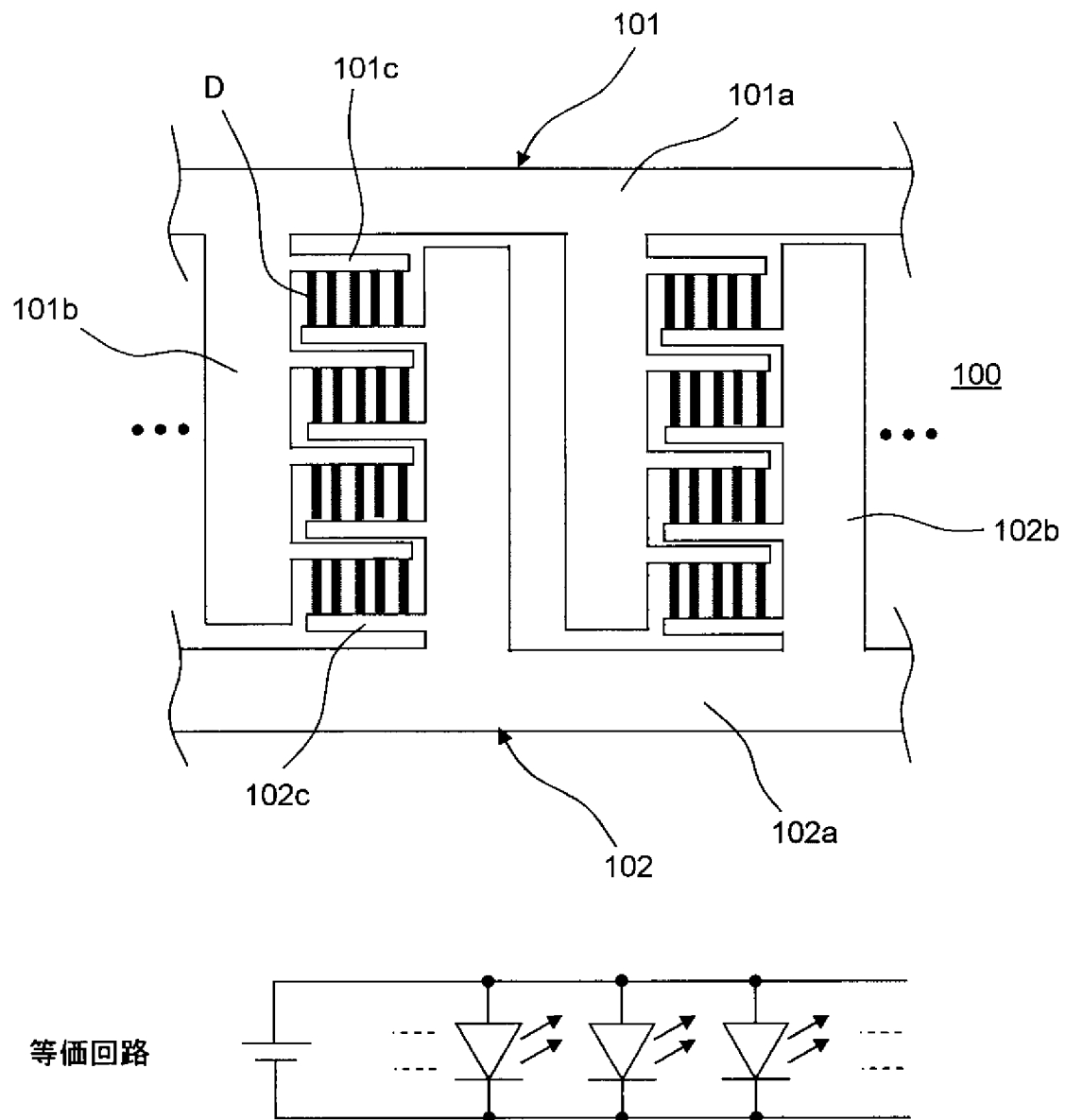
[図11C]



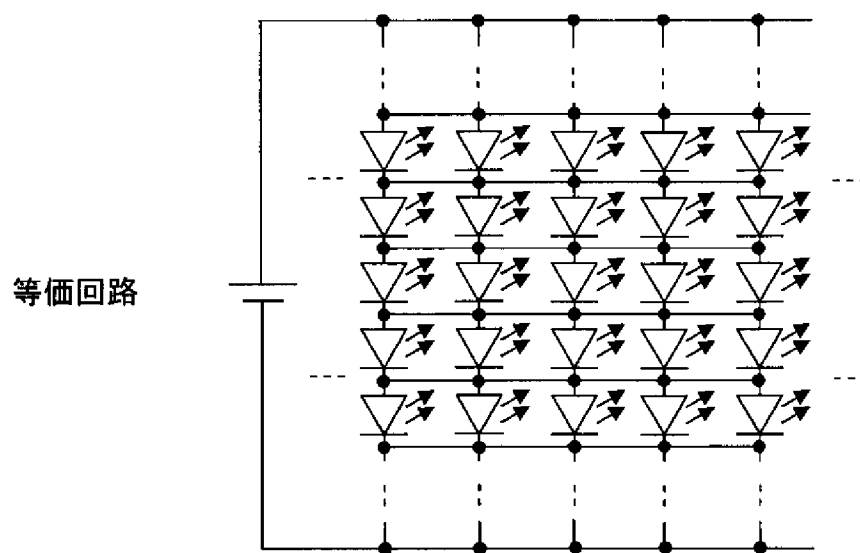
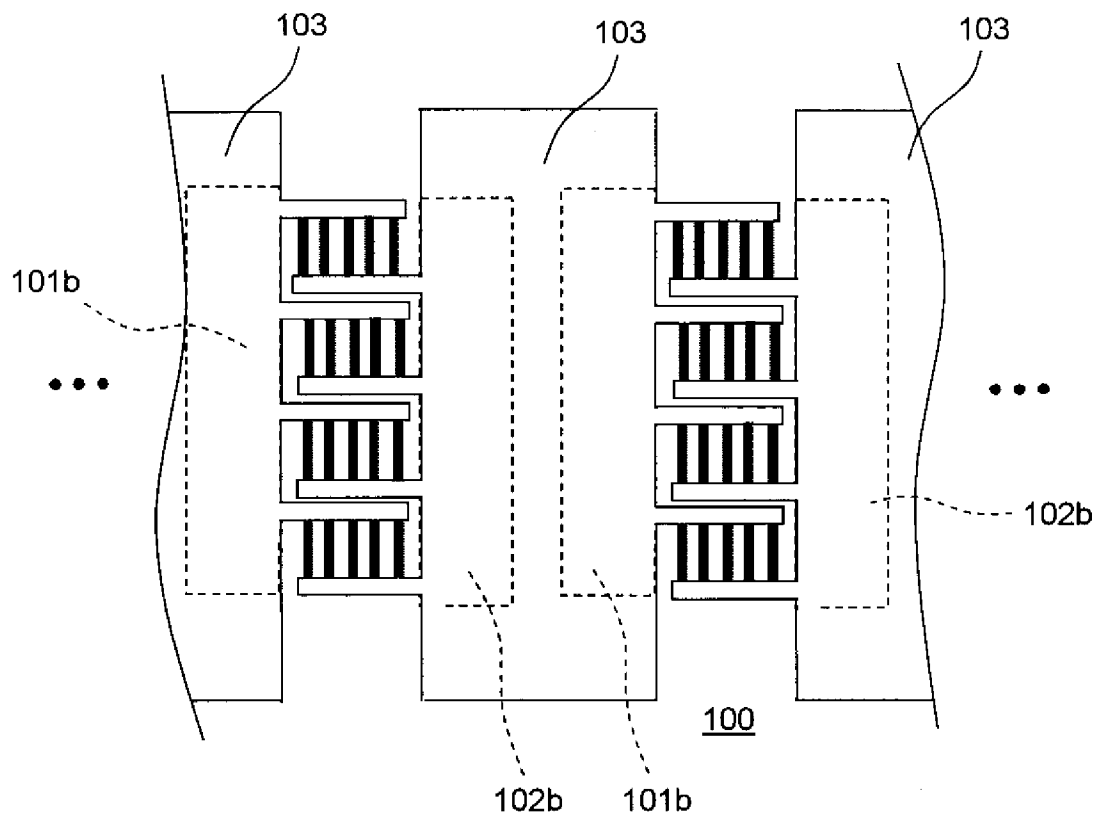
[図13]



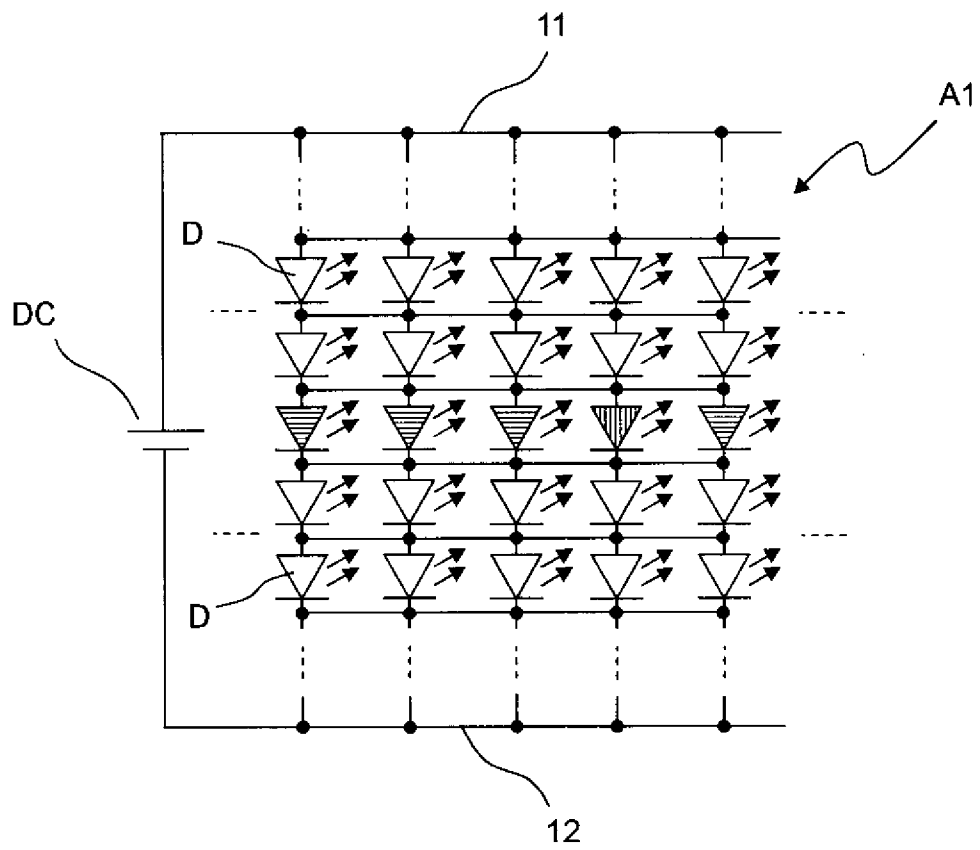
[図14]



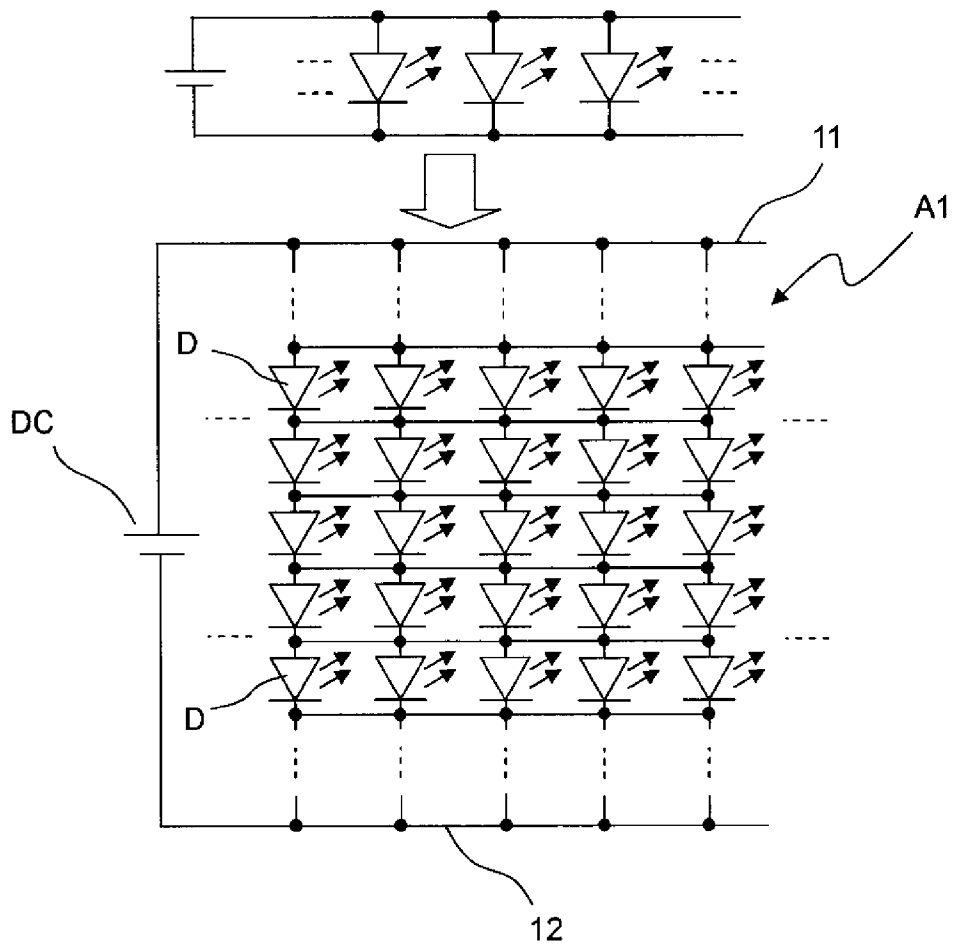
[図15]



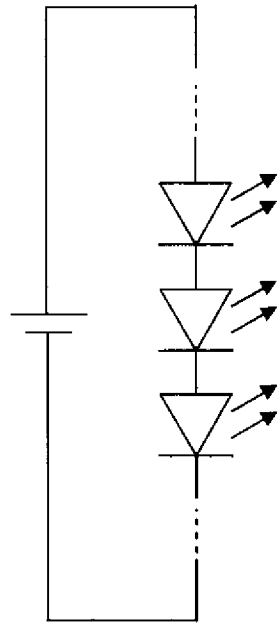
[図16]



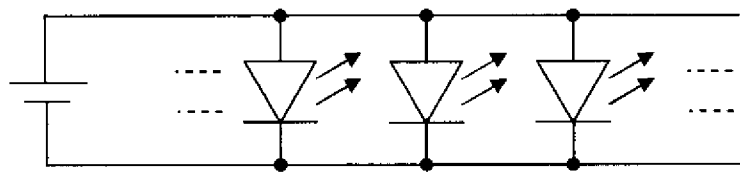
[図17]



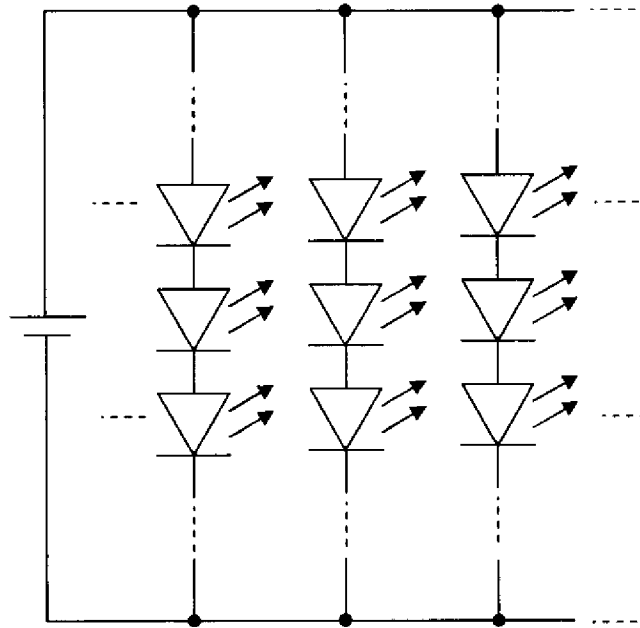
[図18]



[図19]



[図20]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/052712

A. CLASSIFICATION OF SUBJECT MATTER

H01L33/24 (2010.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L33/00-33/64

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-260073 A (Sharp Corp., NANOSYS, Inc.), 30 October 2008 (30.10.2008), paragraph [0026]; all drawings & US 2008/0251381 A1	1-16
A	JP 2006-507692 A (NANOSYS, Inc.), 02 March 2006 (02.03.2006), entire text; all drawings & EP 2194026 A1 & EP 1547139 A2 & WO 2004/032193 A2 & KR 10-2005-0060080 A & CN 1703730 A & AU 2003283973 A1	1-16
A	JP 2008-235443 A (Matsushita Electric Works, Ltd.), 02 October 2008 (02.10.2008), entire text; all drawings (Family: none)	1-16

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
22 February, 2012 (22.02.12)

Date of mailing of the international search report
06 March, 2012 (06.03.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/052712

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-235444 A (Matsushita Electric Works, Ltd.), 02 October 2008 (02.10.2008), entire text; all drawings (Family: none)	1-16
A	JP 2007-184566 A (Canon Inc.), 19 July 2007 (19.07.2007), entire text; all drawings & US 2007/0228421 A1 & US 2009/0020787 A1	1-16

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L33/24(2010.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L33/00-33/64

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-260073 A (シャープ株式会社, ナノシス・インコーポレイテッド) 2008. 10. 30, 段落【0026】, 全図 & US 2008/0251381 A1	1 - 1 6
A	JP 2006-507692 A (ナノシス・インコーポレイテッド) 2006. 03. 02, 全文, 全図 & EP 2194026 A1 & EP 1547139 A2 & WO 2004/032193 A2 & KR 10-2005-0060080 A & CN 1703730 A & AU 2003283973 A1	1 - 1 6
A	JP 2008-235443 A (松下電工株式会社) 2008. 10. 02, 全文, 全図 (ファミリーなし)	1 - 1 6

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 2 . 0 2 . 2 0 1 2

国際調査報告の発送日

0 6 . 0 3 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

中澤 真吾

2 K

3 4 1 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-235444 A (松下電工株式会社) 2008. 10. 02, 全文, 全図 (ファミリーなし)	1 - 1 6
A	JP 2007-184566 A (キヤノン株式会社) 2007. 07. 19, 全文, 全図 & US 2007/0228421 A1 & US 2009/0020787 A1	1 - 1 6