

公告本

申請日期	90 年 8 月 31 日
案 號	90121685
類 別	110 11 29 875

A4
C4

523933

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 名稱	中 文	溝槽式肖特基整流器
	英 文	Trench schottky rectifier
二、發明 創作人	姓 名	(1) 薛峰葉 Hshieh, Fwu-luan (2) 陳世冠 Chen, Max (3) 索昆章 So, Koon Chong
	國 籍	(1) 美國 (2) 中華民國 (3) 美國
	住、居所	(1) 美國加州沙拉土加茜委拉巷二〇七六八號 20768 Sevilla Lane, Saratoga, CA 95070, USA (2) 台灣台北縣中和市南山路一七四之五號五樓 5F, 174-5, Nan-Shan Road, Chung-He, Taipei, Taiwan (3) 美國加州費蒙特林景泰瑞斯五九一號 591 Woodview Terrace, Fremont, CA 94539, USA
	三、申請人	姓 名 (名稱)
三、申請人	國 籍	(1) 美國
	住、居所 (事務所)	(1) 美國紐約州梅爾維利梅爾維利公園路十號 10 Melville Park Road, Melville, NY 11747- 3113, U.S.A.
	代 表 人 姓 名	(1) 史蒂芬·佩基 Paige, Stephen B.

申請日期	90 年 8 月 31 日
案 號	90121685
類 別	

A4
C4

(以上各欄由本局填註)

發 明 型 專 利 說 明 書		
一、發明 名稱	中 文	
	英 文	
二、發明 創作人	姓 名	(4) 崔雁門 Tsui, Yan Man
	國 籍	(4) 美國 (4) 美國加州聯合市乾林廣場四四〇九號 4409 Drywood Court, Union City, CA 94587, USA
三、申請人	住、居所	
	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

經濟部智慧財產局員工消費合作社印製

裝 訂 線

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6
B6

本案已向：

國（地區） 申請專利，申請日期： 案號： ， ☐有 ☐無主張優先權

美國 2000 年 8 月 31 日 09/653,084 ☒有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明（ 1 ）

發明範圍

本發明是關於整流器，特別是肖特基障壁整流裝置，以及形成這些裝置的方法。

發明背景

整流器對於在前向流動的電流展現相對低電阻，對於在反向流動的電流展現高電阻。肖特基障壁整流器是一種整流器，其在切換模式電源供應及其它高速功率切換應用 - 諸如馬達驅動器 - 中可以充當輸出整流器。這些裝置能載運大的前向電流及支援大的反向阻隔電壓。

授給 Mehrotra 等人且名稱爲「具有金氧半導體溝槽的肖特基障壁整流器」的美國專利 5, 365, 102 號 - 其全部揭示以引用的方式併入本文中 - 揭示肖特基障壁整流器，其崩潰電壓高於一理想突變平行 - 平面 P - N 接面理論上可以獲得者。所述整流器之一實施例的剖面代表繪示於圖 1。在此圖中，整流器 10 包含第一導電型 - 典型上是 N 型導電 - 半導體基材 12，其具有一第一面 12a 與一第二對立面 12b。基材 12 包括一相對高摻雜的陰極區域 12c（顯示成爲 N⁺），其鄰近於第一面 12a。一第一導電型（顯示成爲 N）漂移區域 12d 自陰極區域 12c 延伸至第二面 12b。因此，陰極區域 12c 的摻雜濃度大於漂移區域 12d。一台面 14 - 其剖面寬度是 "W_m"，由對立側部 14a 與 14b 界定 - 形成於漂移區域 12d 中。台面可以是條形、矩形、圓柱形或其它

五、發明說明(2)

類似的幾何形狀。絕緣區域 1 6 a 與 1 6 b (描述為 SiO_2) 也設在台面側。整流器也包含一陽極 1 8 , 其在絕緣區域 1 6 a 與 1 6 b 上。陽極 1 8 在第二面 1 2 b 與台面 1 4 形成肖特基整流接觸。形成於陽極 / 台面界面的肖特基障壁的高度依所使用的電極金屬與半導體的型式 (例如 , 矽、鍺、GaAs 與 SiC) 而定 , 也依台面 1 4 中的摻雜濃度而定。最後 , 一陰極 2 0 設在第一面 1 2 a 的陰極區域 1 2 c 附近。陰極 2 0 與陰極區域 1 2 c 係歐姆式接觸。

依據美國專利 5 , 6 1 2 , 5 6 7 號 , 由於電荷耦合發生於漂移區域 1 4 的台面形部分中的大部分電荷載體及金屬陽極 1 8 部分 (其與溝槽的絕緣側壁 1 6 a 、 1 6 b 對立) 之間 , 故所欲的效應由圖 1 的裝置達成。特別地 , 在金屬半導體接觸 (肖特基接觸) 中心的電場相對於一理想平面 - 平行整流器顯著減小。在肖特基接觸中心的電場之減小導致反向偏壓洩漏電流由於肖特基障壁高度下降的減小而顯著減小。於反向偏壓 (阻隔) 操作模式期間 , 反向偏壓洩漏電流是整流器中的電流。此外 , 電場輪廓中的尖峰移離金屬半導體接觸 , 而進入漂移區域。當電場的尖峰移離肖特基接觸時 , 台面可以支援更多電壓 , 於是提供比理想平行 - 平面整流器更高的崩潰電壓 (反向阻隔電壓) 。

當現代電源供應的電壓響應於減小功率消耗及增加能量效率的需求而連續減小的時候 , 減小跨越一功率整流器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(3)

的前向偏壓降變成較有利。減小功率消耗的需求也大體上使得將反向偏壓洩漏電流減至最小較有利。因此，為了使功率消耗減至最小，前向偏壓降與反向偏壓洩漏電流二者必須減至最小。

不幸，雖然美國專利 5,356,102 號的溝槽式肖特基整流器導致高反向偏壓崩潰電壓（阻隔電壓）與較低的反向偏壓洩漏電流，但此設計對於很多能量效益應用而言仍然是不利的，原因在於它導致跨越整流器之非所欲的高前向偏壓降。

授給 Bagila 且名稱爲「肖特基障壁整流器及其形成方法」- 其全部揭示以引用的方式併入本文中 - 揭示，低前向偏壓降、低反向偏壓洩漏電流與高崩潰偏壓可以藉由修改美國專利 5,365,102 號的溝槽式肖特基整流器而同時達成。特別地，漂移區域的台面形部分具有不均勻的摻雜濃度，其據說可以提供低前向偏壓降及高阻隔電壓能力與低反向偏壓洩漏電流。漂移區域較佳爲不均勻摻雜，以致於摻雜濃度在遠離肖特基整流接面 - 其形成於陽極與漂移區域之間 - 的方向單調地增加。此不均勻摻雜較佳爲在漂移區域的磊晶生長期間，於更高度摻雜的陰極區域，藉由執行電腦控制的現場摻雜而達成。摻雜的輪廓與濃度較佳爲加以選擇，以致於當整流器在崩潰開始時反向偏壓的時候，漂移區域中的電場輪廓大致上是均勻及／或負斜率，以在自肖特基整流接面至陰極區域的方向具有單調減小的輪廓。

五、發明說明(4)

不幸，對於分等級的摻雜輪廓之需求導致製造過程之實質的複雜性 - 因而是費用。因此，在此技藝中仍需提供一種肖特基障壁整流器裝置，其容易製造，同時提供低前向偏壓降、低反向洩漏電流及高崩潰電壓。

發明概述

以上與其它需求由本發明滿足。特別地，提供一種肖特基整流器，其包括：(a) 一具有第一與第二對立面的半導體區域，半導體區域包括一鄰近於第一面之第一導電型陰極區域及一鄰近於第二面之第一導電型漂移區域，而漂移區域具有比陰極區域低的淨摻雜濃度；(b) 一或更多溝槽，其自第二面延伸進入半導體區域且界定一或更多在半導體區域中的台面；(c) 一絕緣區域，其鄰近於在溝槽之下部分中的半導體區域；(d) 及一陽極，其係(i) 鄰近於在第二面的半導體區域且形成肖特基整流接觸，(ii) 鄰近於在溝槽上部分中的半導體區域且形成肖特基整流接觸，及(iii) 鄰近於在溝槽下部分中的絕緣區域。

較佳地，半導體是矽，第一導電型是 n 型導電，而一陰極設在第一面上。

溝槽的下部分較佳為對應於溝槽深度的大約 25 至 40 %。在某些實施例中，溝槽延伸進入陰極區域，而溝槽的絕緣下部分較佳為延伸於陰極區域與漂移區域之間。

絕緣區域較佳為包括二氧化矽，其可以澱積或熱生長

五、發明說明(5)

在某些實施例中，一聚矽區域配置於絕緣區域上，且形成陽極的一部分。

本發明也提供一種形成溝槽式肖特基整流器的方法。方法包括：(a) 形成具有第一與第二對立面的半導體區域，而半導體區域包括一鄰近於第一面之第一導電型陰極區域及一鄰近於第二面之第一導電型漂移區域，而漂移區域具有比陰極區域低的淨摻雜濃度；(b) 形成一或更多溝槽，其自第二面延伸進入半導體區域，溝槽界定一或更多在半導體區域中的台面；(c) 形成一絕緣區域，其鄰近於在溝槽之下部分中的半導體區域；(d) 及形成一陽極，其係(i) 鄰近於在第二面的半導體區域且形成肖特基整流接觸，(ii) 鄰近於在溝槽上部分中的半導體區域且形成肖特基整流接觸，及(iii) 鄰近於在溝槽下部分中的絕緣區域。

形成半導體區域的步驟較佳為包括提供一對應於陰極區域的半導體基材，及生長一對應於基材上之漂移區域的磊晶半導體層。

形成溝槽的步驟較佳為包括的步驟是形成一在半導體區域第二面上方的圖案化罩幕層，及蝕刻通過罩幕層的溝槽。

形成絕緣區域的步驟可以包括提供一在第二面上方且在溝槽中的氧化物層，接著蝕刻氧化物層部分。在某些實施例中，一光阻圖案設在氧化物層(其可以熱生長)及未

五、發明說明（6）

由光阻蝕刻所遮蓋的氧化物層部分上，於是移除光阻。在其他實施例中，一聚矽層設在氧化物層（其可以熱生長）上，且蝕刻聚矽層，俾使暴露在第二面上方且在溝槽上部分上方的氧化物層部分，接著藉由蝕刻移除這些暴露的部分。

形成絕緣區域的步驟也可以包括澱積一氧化物層。例如，四乙基正矽酸鹽層可以澱積於第二面上及在溝槽中。然後，可以蝕刻四乙基正矽酸鹽層，直到它自第二表面及溝槽的上部分移除為止。接著，四乙基正矽酸鹽層可轉換成為高密度二氧化矽層。

本發明之一優點是提供一新穎的肖特基障壁整流器，其具有低前向偏壓降、低反向偏壓洩漏電流與高崩潰偏壓。

另一優點是此肖特基障壁整流器可以使用簡單因而經濟的製造技術製成。

於閱讀詳細說明、例子與揭示於下的申請專利範圍時，專精於此技藝的人可以容易明白其它實施例與優點。

圖式簡單說明

圖1繪示一依據先前技藝的溝槽式金氧半導體障壁肖特基整流器剖視圖。

圖2是依據本發明之一實施例的溝槽式肖特基整流器剖視圖。

圖3是依據本發明之一實施例的溝槽式肖特基整流器

(請先閱讀背面之注意事項再填寫本頁)

五、發明說明 (7)

剖視圖。

圖 4 是依據本發明之一實施例的溝槽式肖特基整流器剖視圖。

圖 5 是依據本發明之一實施例的溝槽式肖特基整流器剖視圖。

圖 6 是依據本發明之一實施例的溝槽式肖特基整流器剖視圖。

圖 7 是依據本發明之一實施例的溝槽式肖特基整流器剖視圖。

圖 8 是依據本發明之一實施例的溝槽式肖特基整流器剖視圖。

圖 9 是依據本發明之一實施例的溝槽式肖特基整流器剖視圖。

圖 1 0 A - 1 0 D 是剖視圖，繪示形成依據本發明一實施例之圖 2 的溝槽式肖特基整流器之方法。

圖 1 1 A - 1 1 D 是剖視圖，繪示形成依據本發明一實施例之圖 3 的溝槽式肖特基整流器之方法。

圖 1 2 A - 1 2 D 是剖視圖，繪示形成依據本發明一實施例之圖 6 的溝槽式肖特基整流器之方法。

主要元件對照表

1 0	整流器
1 2	半導體基材
1 2 a	第一面

經濟部智慧財產局員工消費合作社印製

五、發明說明(8)

- 1 2 b 第二對立面
- 1 2 c 陰極區域
- 1 2 d 漂移區域
- 1 2 e N + 層
- 1 4 台面
- 1 4 a 側部
- 1 4 b 側部
- 1 6 絕緣區域
- 1 6 a 絕緣區域
- 1 6 b 絕緣區域
- 1 8 陽極
- 1 8 a 鈦層
- 1 8 b 鈦鎢層
- 1 8 c 鎢層
- 1 9 聚矽導電區域
- 2 0 陰極
- 2 1 溝槽
- 2 3 光阻部分
- 2 5 T E O S 層

本發明特定較佳實施例詳細說明

現在，將參考附圖，更詳細說明本發明於後，附圖中顯示本發明的較佳實施例。然而，本發明能夠以不同的形式實施，且不應該視為侷限於此處揭示的實施例。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (9)

現在，參考圖 2，顯示一依據本發明較佳實施例之肖特基障壁整流器的剖視圖。整流器 10 包含第一導電型 - 典型上是 N 型導電 - 半導體區域 12，其具有一第一面 12a 與第二對立面 12b。基材半導體區域 12 較佳為包括一相對高摻雜的陰極區域 12c（顯示成為 N+），其鄰近於第一面 12a。如所示，陰極區域 12c 摻雜至約 5×10^{19} / 立方公分的第一導電型摻雜劑濃度。一第一導電型（顯示成為 N）漂移區域 12d 較佳為自陰極區域 12c 延伸至第二面 12b。如所示，對於 30 伏特的裝置而言，漂移區域 12d 摻雜至約 3.3×10^{16} / 立方公分的第一導電型摻雜劑濃度。漂移區域 12d 與陰極區域 12c 形成非整流 N+ / N 接面。

剖面寬度是 "Wm" 的台面 14 形成於漂移區域 12d 中。台面由對立的溝槽界定。絕緣區域 16（在此事例中，顯示成為熱生長的氧化物層）形成於溝槽中，且沿著半導體 / 溝槽界面的下部分 14b 而鄰近於半導體區域 12。絕緣區域 16 典型上具有在約 700 至 2000 埃之位階的厚度。Wm 典型上在 1 微米的位階。溝槽深度 "d" 典型上在 3 微米的位階。

台面 14 延伸於第三維（未顯示），且可以是條形、矩形、圓柱形或其他類似的幾何形狀。因此，專精於此技藝的人可以了解，台面 14 能夠使用很多溝槽構造而形成於半導體區域 12 中。

例如，台面 14 可以形成於在第三維延伸的一對相鄰

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (10)

線性溝槽之間。舉另一例，環形溝槽可以形成台面 1 4。對於此二例而言，在橫向剖面觀看的時候，溝槽將如圖 2 所示。

可以看到，陽極 1 8 沿著面 1 2 b 且沿著半導體／溝槽界面的上部分 1 4 a 而緊鄰於汲極區域 1 2 d。也可以看到，陽極 1 8 緊鄰於絕緣區域 1 6。陽極 1 8 形成一肖特基障壁整流接面，它在該處接觸半導體汲極區域 1 2 d，即，沿著上部分 1 4 a 與第二面 1 2 b。

最後，一陰極（未顯示）設在第一面 1 2 a 的陰極區域 1 2 c 附近。陰極較佳為歐姆式接觸於陰極區域 1 2 c。

此整流器提供低前向偏壓降、低反向偏壓洩漏電流與高崩潰偏壓。不希望固守任何特殊操作理論，所相信的是，藉由增加陽極 1 8 與漂移區域 1 2 d 之間的肖特基整流接觸的表面積，藉由延伸接觸面積越過第二面 1 2 b 及進入上部分 1 4 a，此設計改進前向電壓降。同時，鄰近於下部分 1 4 b 的絕緣區域 1 6 導致陽極 1 8 與台面 1 4 之間的電荷耦合發生，有利地影響台面結構內的電壓輪廓，且提供高反向偏壓崩潰偏壓與低洩漏電流。使關聯於上部分 1 4 a 的溝槽深度 d 之量及關聯於下部分 1 4 b 的溝槽深度 d 之量最佳化是在專精於此技藝的人可思及者。典型上，使用約 3 微米的溝槽深度，其中約有 2 微米接觸陽極。

在圖 3 中提供本發明的另一實施例。此實施例類似於

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (11)

圖 2，不過，一聚矽導電區域 1 9 設在台面 1 4 之間的溝槽中之絕緣區域 1 6 上方。

在圖 4 與 5 中提供本發明的其它實施例。這些實施例個別類似於圖 2 與 3，不過，溝槽延伸越過漂移區域 1 2 d 而進入陰極區域 1 2 c。

本發明的其它實施例繪示於圖 6 與 7。這些實施例個別類似於圖 2 與 4，不過，這些圖中的絕緣區域 1 6 包括澱積的氧化物層，而非熱生長層。

本發明的其它實施例繪示於圖 8 與 9。圖 8 中，陽極與漂移區域 1 2 d 之間的接觸之肖特基整流特徵使用多層陽極而改進，其包括一鈦層 1 8 a、一鈦鎢層 1 8 b 與一鎢層 1 8 c。在此特例中，鈦鎢層 1 8 b 包括 5 0 % 的鈦與 5 0 % 的鎢。前向偏壓降的進一步改良是藉由在裝置中形成 N + 區域 1 2 e (見圖 9) 而達成。在此特例中，N + 區域的摻雜濃度是 1×10^{19} / 立方公分。圖 1 0 A - 1 0 D 繪示本發明之一實施例，用於提供圖 2 所示的溝槽式肖特基整流器 1 0。

現在參考這些圖，一 N 型摻雜的磊晶層 (對應於漂移區域 1 2 d) 生長於一傳統 N + 型摻雜的基材 (對應於陰極區域 1 2 c)。磊晶層 1 2 d 典型上約為 7 微米厚。其次，一光阻罩幕過程用於形成罩幕部分 (未顯示)，其界定溝槽 2 1 的位置。溝槽 2 1 較佳為藉由反應離子蝕刻而乾蝕刻通過罩幕部分之間的開口，典型上蝕刻至約 3 微米的深度。移除罩幕部分，且一氧化物層 1 6 藉由熱氧化形

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (12)

成於整個結構的表面上方。對於熱氧化物層 1 6 而言，典型的厚度在約 7 0 0 至 2 0 0 0 埃附近。接著，表面以光阻遮蓋，其是 - 例如 - 藉由反應離子蝕刻而部分剝除，直到只有在溝槽 2 1 底部的光阻部分 2 3 留下，只遮蓋氧化物層 1 6 的一部分為止，如圖 1 0 A 所示。

其次，藉由 - 例如 - 濕蝕刻而蝕刻氧化物層 1 6，以提供氧化物區域 1 6，如圖 1 0 B 所示。以此方式，暴露表面 1 2 b 與上部分 1 4 a，而下部分 1 4 b 仍由氧化物遮蓋。

然後，藉由 - 例如 - 反應離子蝕刻而完全移除光阻 2 3，以提供圖 1 0 C 的結構。

最後，提供陽極 1 8 以完成圖 1 0 D 的結構。例如，陽極可以藉由提供 (a) 一鈦：鎢層，接著是 (b) 一鉑：矽層，接著是 (c) 一鋁層而獲得。舉另一例，陽極可以藉由提供 (a) 一鈦：氮層，接著是 (b) 一鉑：矽層，接著是 (c) 一鋁層而獲得。

在圖 8 中可以看到陽極 1 8 的另一例 (見以上的討論)。在此例中，陽極是藉由提供 (a) 一鈦層，接著是 (b) 一鈦：鎢層，接著是 (c) 一鎢層而獲得。

在待製造如同圖 9 的結構時，可以遵循以上的步驟，不過，在生長磊晶層 1 2 d 以後，一 N + 層 1 2 e 藉由 - 例如 - 離子植入與擴散而形成於磊晶層 1 2 d 的上部分中。

圖 1 1 A - D 繪示本發明之一實施例，用於形成圖 3

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (13)

的溝槽式肖特基整流器。用於圖 1 1 A 的步驟與用於圖 1 0 A 者相同，直到熱生長氧化物層 1 6 的時點以前為止。然後，使用在此技藝中習知的技術 - 諸如化學蒸氣澱積 - 以聚矽層 1 9 (即，多晶矽) 遮蓋裝置，以提供圖 1 1 A 所示的結構。聚矽層 1 9 典型上是 N 型摻雜，以減少它的電阻率。N 型摻雜可以在氯化磷的化學蒸氣澱積期間或藉由砷或磷的植入而執行。

然後，藉由 - 例如 - 反應離子蝕刻而等向蝕刻聚矽層 1 9，以暴露在表面 1 2 b 與上部分 1 4 a 上方的氧化物層 1 6 部分，如圖 1 1 B 所示。下部分 1 4 b 上方的氧化物層 1 6 仍由聚矽 1 9 遮蓋。

然後，暴露的氧化物層較佳為藉由 - 例如 - 濕蝕刻而蝕刻，只留下由聚矽區域 1 9 保護的氧化物層 1 6 部分，在此狀況是鄰近於下部分 1 4 b 之氧化物層 1 6 部分，如圖 1 1 C 所示。最後，如上述而提供陽極 1 8，以提供圖 1 1 D 的結構。

圖 1 2 A - C 繪示本發明的另一實施例。關聯於圖 1 2 A 的步驟與圖 1 0 A 者相同，直到溝槽形成為止。在此刻，如圖 1 2 A 所見，一 T E O S (四乙基正矽酸鹽或 $\text{Si}(\text{OC}_2\text{H}_5)_4$) 層 2 5 - 例如 - 在 6 5 0 與 8 0 0 $^{\circ}\text{C}$ 之間的溫度藉由 L P C V D 澱積，以提供圖 1 2 A 的結構。在 - 例如 - 使用平行 - 電極 (平面) 型乾蝕刻器乾等向回蝕以後，達成圖 1 2 B 的結構。在此時刻，下部分 1 4 b 由 T E O S 層 2 5 遮蓋，而上部分 1 4 a 則否。

五、發明說明 (14)

T E O S 層接著密實化，以提供高密度二氧化矽層 1 6 。
一陽極 1 8 如上述而提供，導致圖 1 2 C 的結構。

於是，本發明提供一種溝槽式肖特基整流器及其製造方法。整流器具有一陽極，其沿著半導體／溝槽界面的上部分而與半導體汲極區域係肖特基整流接觸，汲極區域與整流器陽極沿著半導體／溝槽界面的下部分由一絕緣區域分離。整流器提供低前向偏壓降、低反向偏壓洩漏電流與高崩潰電壓。雖然已經針對若干示範性實施例而說明本發明，但有很多上述實施例的其他變形，其是專精於此技藝的人可以明白者。所了解的是，這些變形在本發明的教誨內，其只由附於此的申請專利範圍所限制。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

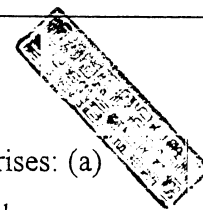
四、中文發明摘要(發明之名稱：

溝槽式肖特基整流器

提供一種肖特基整流器。肖特基整流器包括：(a) 一具有第一與第二對立面的半導體區域，半導體區域包括一鄰近於第一面之第一導電型陰極區域及一鄰近於第二面之第一導電型漂移區域，而漂移區域具有比陰極區域低的淨摻雜濃度；(b) 一或更多溝槽，其自第二面延伸進入半導體區域且界定一或更多在半導體區域中的台面；(c) 一絕緣區域，其鄰近於在溝槽之下部分中的半導體區域；(d) 及一陽極，其係(i) 鄰近於在第二面的半導體區域且形成肖特基整流接觸，(ii) 鄰近於在溝槽上部分中的半導體區域且形成肖特基整流接觸，及(iii) 鄰近於在溝槽下部分中的絕緣區域。

英文發明摘要(發明之名稱：TRENCH SCHOTTKY RECTIFIER)

A Schottky rectifier is provided. The Schottky rectifier comprises: (a) a semiconductor region having first and second opposing faces, with the semiconductor region comprising a cathode region of first conductivity type adjacent the first face and a drift region of the first conductivity type adjacent the second face, and with the drift region having a lower net doping concentration than that of the cathode region; (b) one or more trenches extending from the second face into the semiconductor region and defining one or more mesas within the semiconductor region; (c) an insulating region adjacent the semiconductor region in lower portions of the trench; (d) and an anode electrode that is (i) adjacent to and forms a Schottky rectifying contact with the semiconductor at the second face, (ii) adjacent to and forms a Schottky rectifying contact with the semiconductor region within upper portions of the trench and (iii) adjacent to the insulating region within the lower portions of the trench.



(請先閱讀背面之注意事項再填寫本頁名稱)

裝

訂

線

六、申請專利範圍

1. 一種肖特基整流器，包括：

一具有第一與第二對立面的半導體區域，該半導體區域包括一鄰近於第一面之第一導電型陰極區域及一鄰近於第二面之該第一導電型的漂移區域，該漂移區域具有比該陰極區域低的淨摻雜濃度；

一或更多溝槽，其自該第二面延伸進入該半導體區域且界定一或更多在該半導體區域中的台面；

一絕緣區域，其鄰近於在該溝槽之下部分中的半導體區域；

及一陽極，其係（a）鄰近於在該第二面的半導體區域且形成肖特基整流接觸，（b）鄰近於在該溝槽上部分中的半導體區域且形成肖特基整流接觸，及（c）鄰近於在該溝槽下部分中的絕緣區域。

2. 如申請專利範圍第1項之肖特基整流器，其中該半導體是矽。

3. 如申請專利範圍第1項之肖特基整流器，其中該第一導電型是n型導電。

4. 如申請專利範圍第1項之肖特基整流器，其中該溝槽延伸進入該陰極區域，

5. 如申請專利範圍第4項之肖特基整流器，其中該溝槽的下部分延伸於該陰極區域與該漂移區域之間。

6. 如申請專利範圍第1項之肖特基整流器，其中該絕緣區域包括二氧化矽。

7. 如申請專利範圍第6項之肖特基整流器，其中該

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

六、申請專利範圍

二氧化矽是澱積的二氧化矽。

8 . 如申請專利範圍第 6 項之肖特基整流器，其中該二氧化矽是由該半導體區域熱生長。

9 . 如申請專利範圍第 1 項之肖特基整流器，其中一聚矽區域配置於該絕緣區域上，且形成該陽極的一部分。

10 . 一種形成溝槽式肖特基整流器之方法，包括：

形成一具有第一與第二對立面的半導體區域，該半導體區域包括一鄰近於第一面之第一導電型陰極區域及一鄰近於第二面之該第一導電型的漂移區域，該漂移區域具有比該陰極區域低的淨摻雜濃度；

形成一或更多溝槽，其自該第二面延伸進入該半導體區域，該溝槽界定一或更多在該半導體區域中的台面；

形成一絕緣區域，其鄰近於在該溝槽之下部分中的半導體區域；及

形成一陽極，其係（a）鄰近於在該第二面的半導體區域且形成肖特基整流接觸，（b）鄰近於在該溝槽上部分中的半導體區域且形成肖特基整流接觸，及（c）鄰近於在該溝槽下部分中的絕緣區域。

11 . 如申請專利範圍第 10 項之方法，其中又包括一在該半導體區域第一面上的陰極。

12 . 如申請專利範圍第 10 項之方法，其中形成該半導體區域的步驟包括提供一半導體基材，該半導體基材對應於該陰極區域；及於該基材上生長一磊晶半導體層，該磊晶層對應於該漂移區域。

六、申請專利範圍

1 3 . 如申請專利範圍第 1 0 項之方法，其中形成該溝槽的步驟包括的步驟是形成一在半導體區域第二面上方的圖案化罩幕層，及蝕刻通過該罩幕層的溝槽。

1 4 . 如申請專利範圍第 1 0 項之方法，其中該溝槽的形成是俾使它們延伸進入該陰極區域。

1 5 . 如申請專利範圍第 1 4 項之方法，其中該絕緣區域的形成是俾使它自該陰極區域延伸進入該漂移區域。

1 6 . 如申請專利範圍第 1 0 項之方法，其中形成該絕緣區域的步驟包括提供一在該第二面上方且在該溝槽中的氧化物層；及蝕刻該氧化物層部分。

1 7 . 如申請專利範圍第 1 6 項之方法，其中又包括提供一光阻圖案於氧化物層上，蝕刻未由該光阻遮蓋的氧化物層部分，及移除該光阻。

1 8 . 如申請專利範圍第 1 7 項之方法，其中該氧化物層是熱生長。

1 9 . 如申請專利範圍第 1 6 項之方法，其中又包括的步驟是提供一聚矽層於該氧化物層上，蝕刻該聚矽層，俾使暴露在該第二面上方且在該溝槽上部分上方的氧化物層部分；及蝕刻該氧化物層，俾使移除在該第二面上方且在該溝槽上部分上方的氧化物層部分。

2 0 . 如申請專利範圍第 1 9 項之方法，其中該氧化物層是熱生長。

2 1 . 如申請專利範圍第 1 0 項之方法，其中形成該絕緣區域的步驟包括澱積一氧化物層。

六、申請專利範圍

2 2 . 如申請專利範圍第 2 1 項之方法，其中又包括的步驟是澱積四乙基正矽酸鹽層於該第二面上及在該溝槽中；蝕刻該四乙基正矽酸鹽層，直到它自該第二表面及該溝槽的上部分移除為止；及將該四乙基正矽酸鹽層轉換成爲高密度二氧化矽層。

2 3 . 如申請專利範圍第 1 項之肖特基整流器，其中該溝槽的下部分對應於該溝槽深度的大約 2 5 至 4 0 % 。

2 4 . 如申請專利範圍第 1 項之肖特基整流器，其中又包括一設在第一面上的陰極。

2 5 . 如申請專利範圍第 1 0 項之方法，其中該溝槽的下部分對應於該溝槽深度的大約 2 5 至 4 0 % 。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

1/10

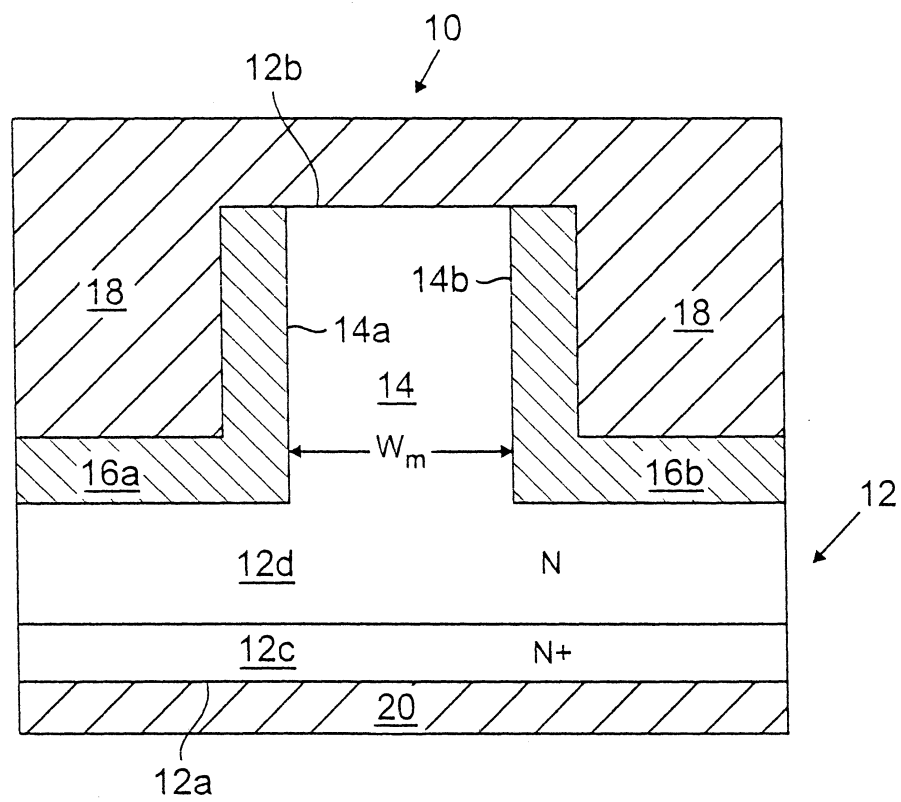


圖 1

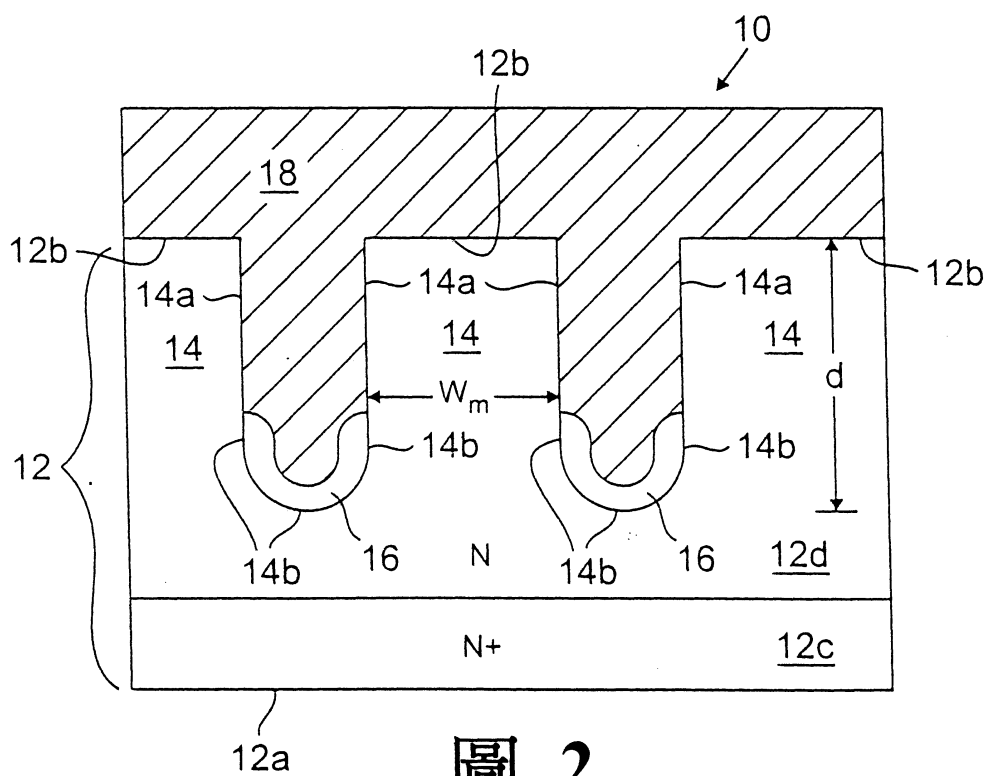


圖 2

2/10

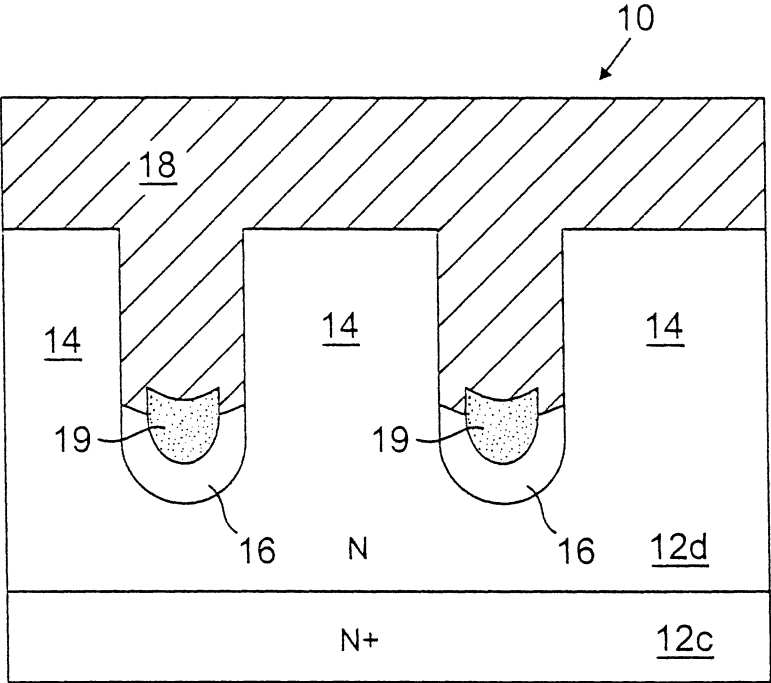


圖 3

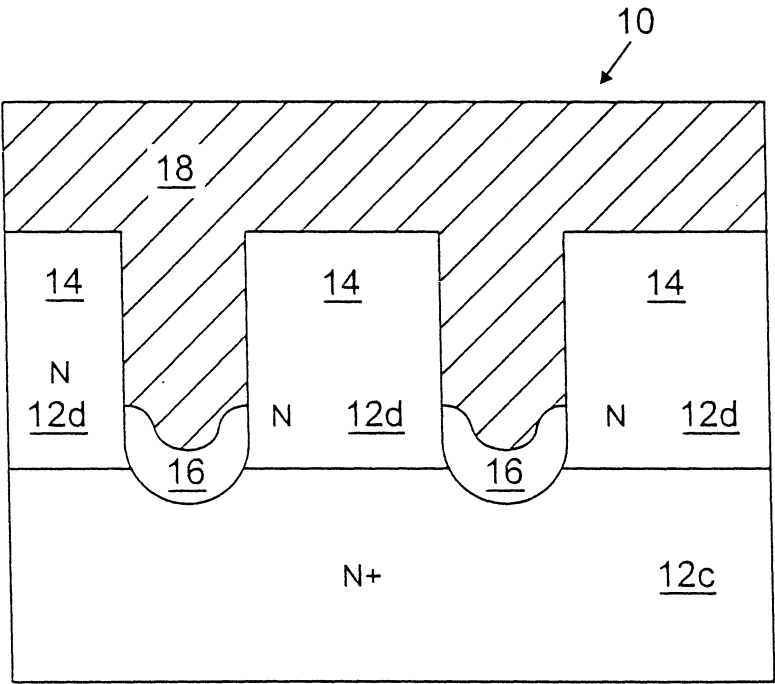


圖 4

3/10

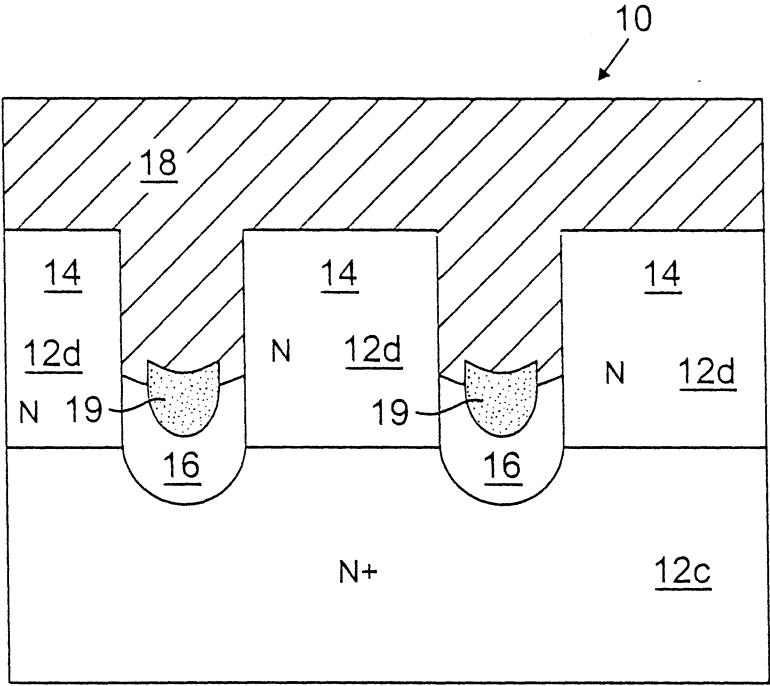


圖 5

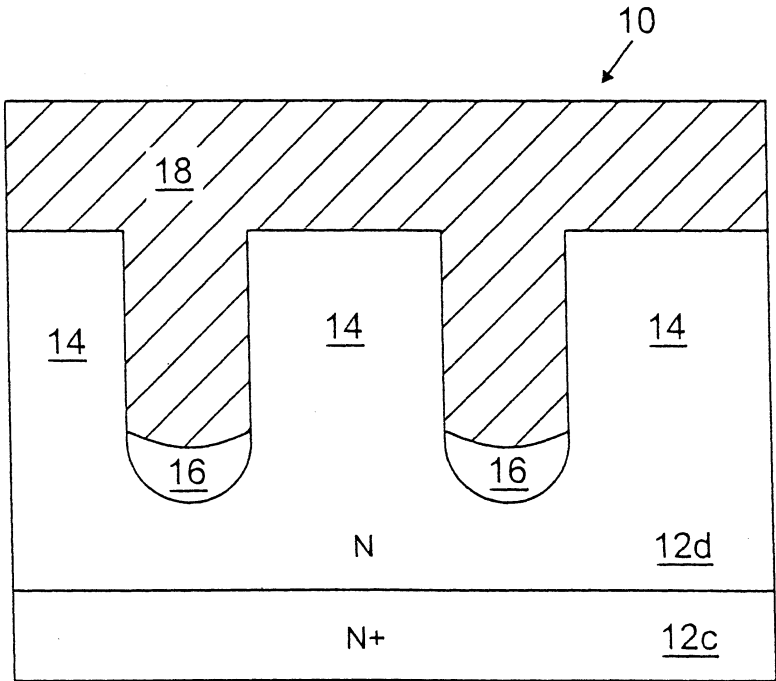


圖 6

4/10

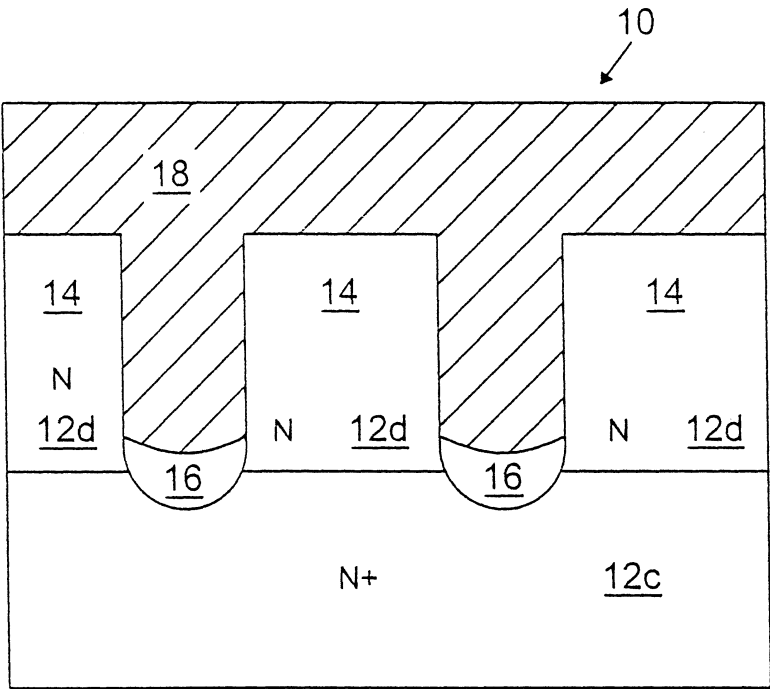


圖 7

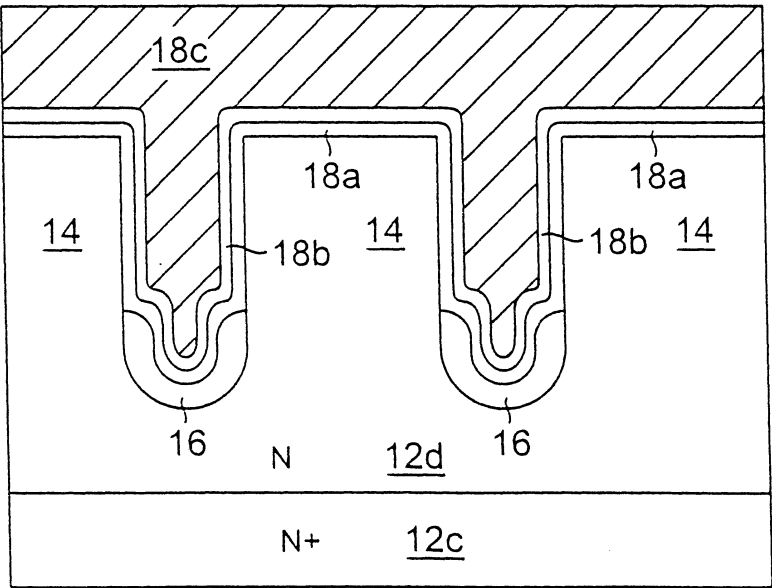


圖 8

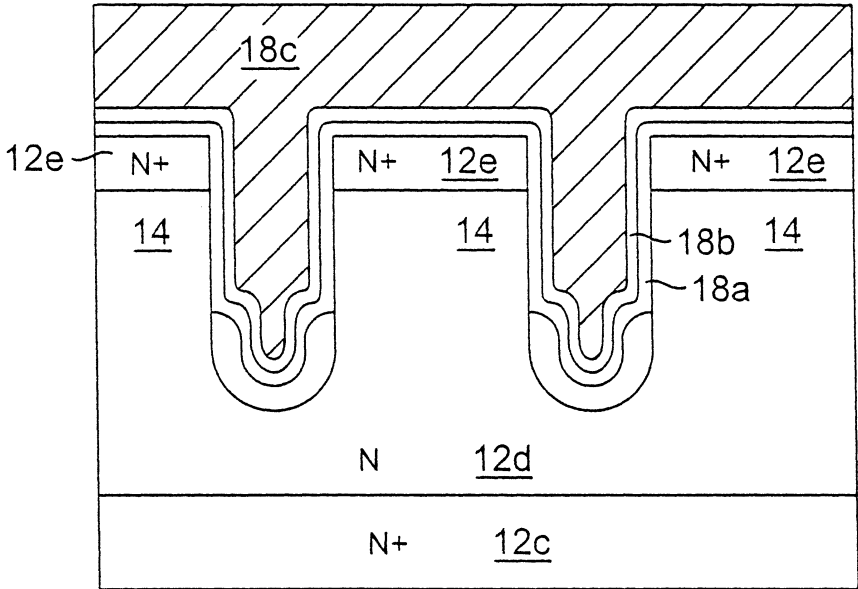


圖 9

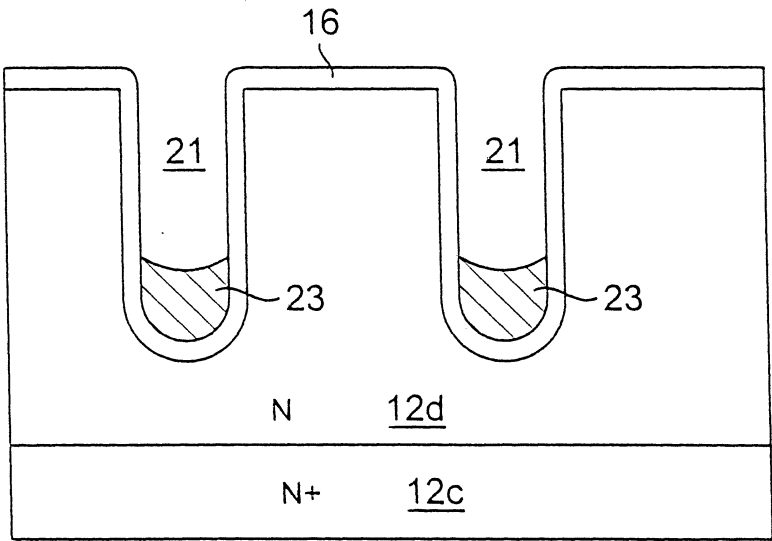


圖 10A

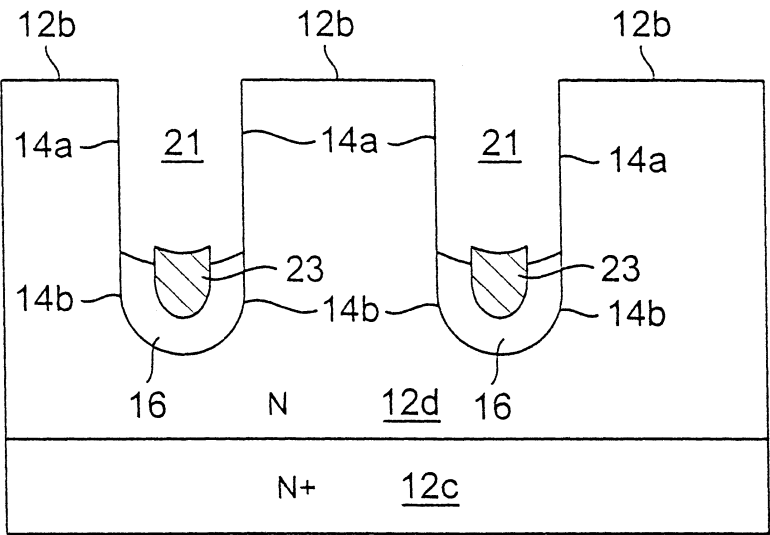


圖 10B

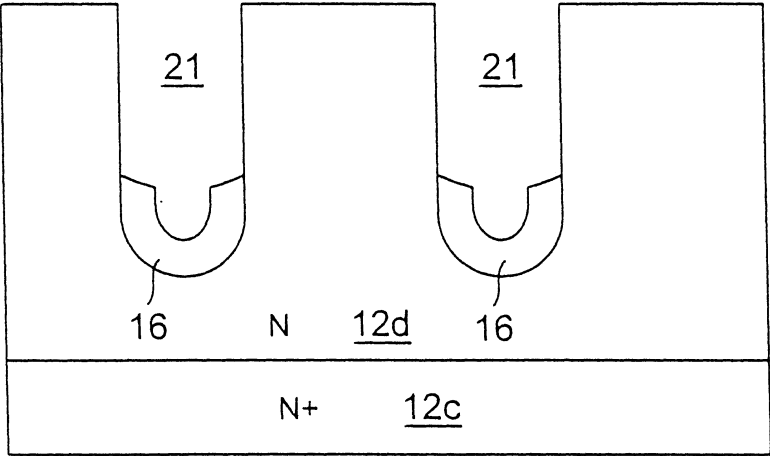


圖 10C

7/10

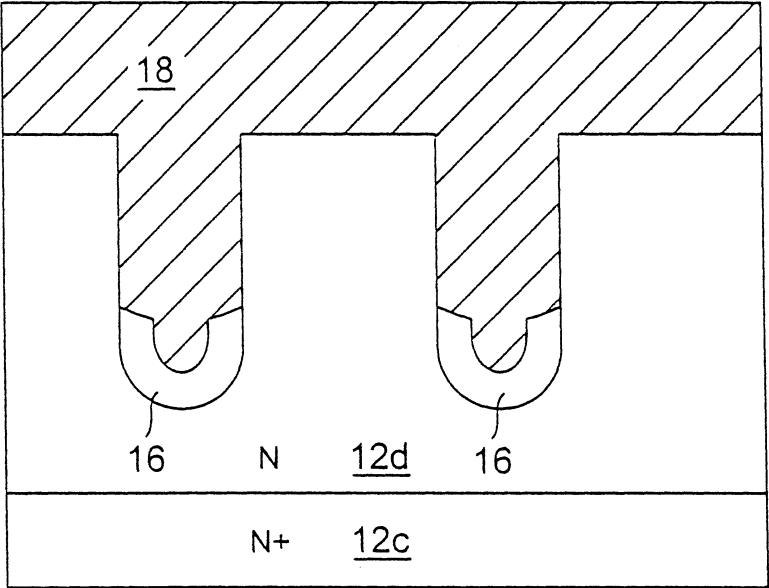


圖 10D

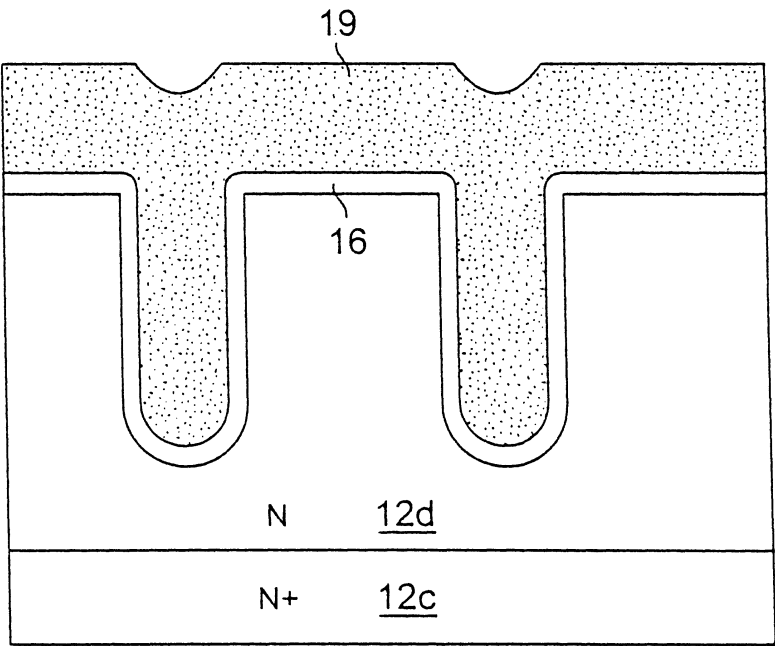


圖 11A

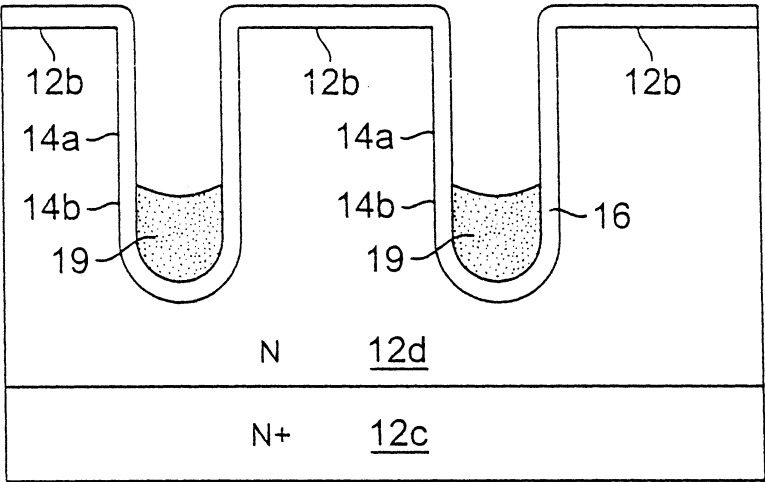


圖 11B

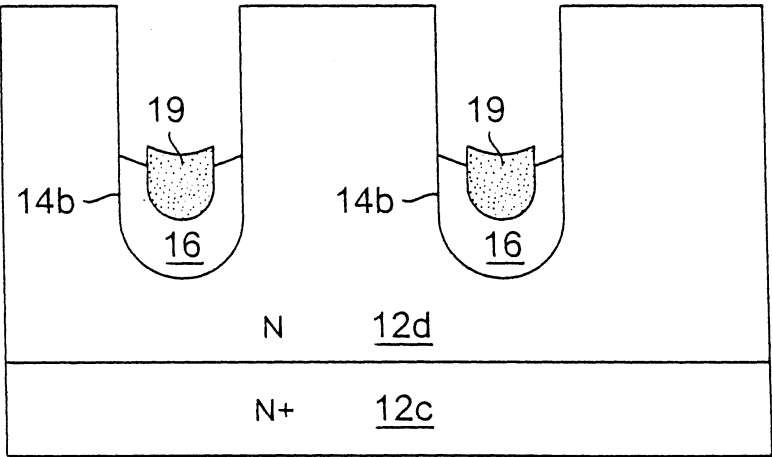


圖 11C

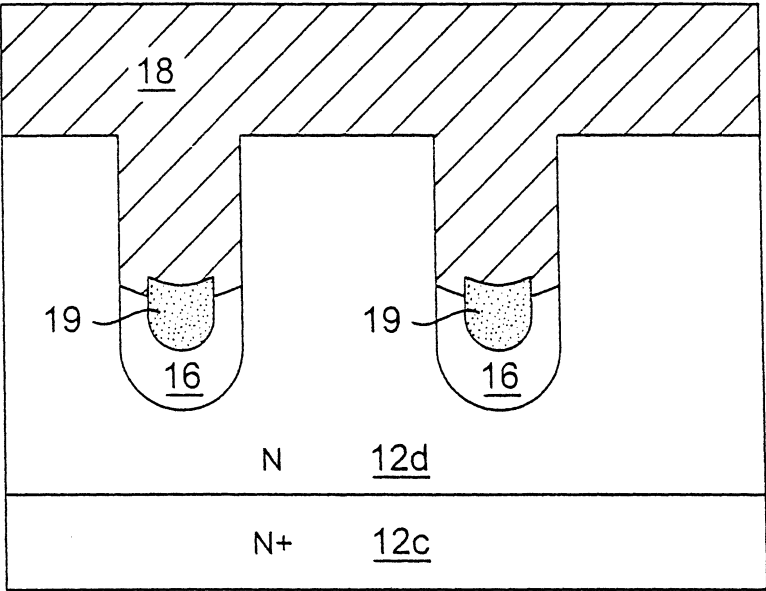


圖 11D

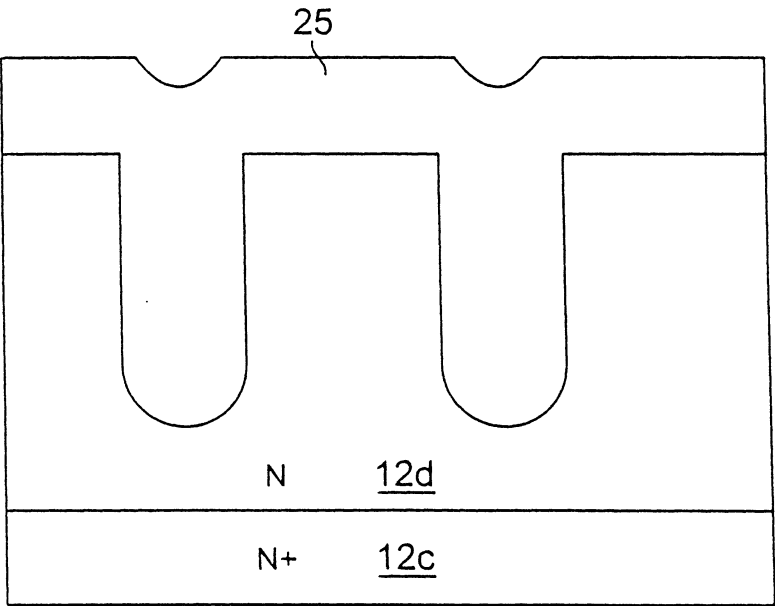


圖 12A

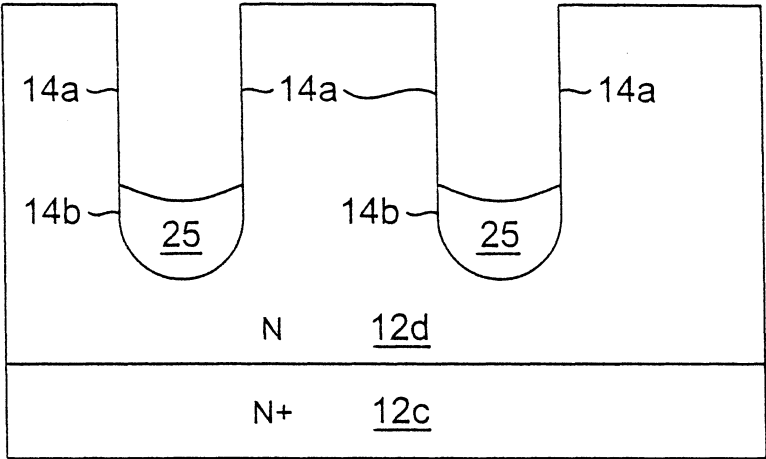


圖 12B

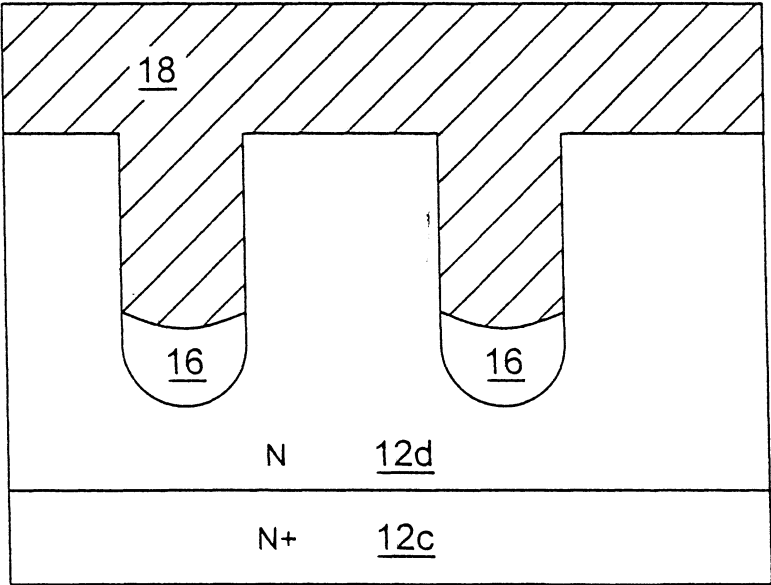


圖 12C