



(12)发明专利

(10)授权公告号 CN 103187947 B

(45)授权公告日 2016.08.24

(21)申请号 201310001517.8

H03H 3/08(2006.01)

(22)申请日 2013.01.04

B81C 1/00(2006.01)

(30)优先权数据

B81B 3/00(2006.01)

13/342,375 2012.01.03 US

(56)对比文件

(73)专利权人 国际商业机器公司

US 7427797 B2, 2008.09.23,

地址 美国纽约

US 6860939 B2, 2005.03.01,

(72)发明人 J·W·阿基森 P·坎德拉
T·J·邓巴 J·P·甘比诺
M·D·贾菲 A·K·斯塔珀
R·L·沃尔夫

US 2010/0223999 A1, 2010.09.09,

CN 101997511 A, 2011.03.30,

CN 102198924 A, 2011.09.28,

审查员 张帅领

(74)专利代理机构 北京市中咨律师事务所

11247

权利要求书2页 说明书9页 附图6页

代理人 于静 张亚非

(51)Int.Cl.

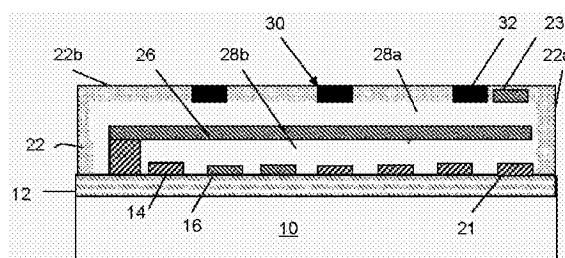
H03H 9/64(2006.01)

(54)发明名称

可切换滤波器和设计结构

(57)摘要

本文中公开了可切换和/或可调谐的滤波器、制造方法和设计结构。形成滤波器的方法包括形成至少一个压电滤波器结构，所述至少一个压电滤波器结构包括在压电基底上形成的多个电极。该方法还包括形成微机电结构(MEMS)，所述MEMS包括在所述压电基底上方且在如下位置处形成的MEMS梁：在该位置中，所述MEMS梁在致动时通过接触所述多个电极中的至少一个来短接所述压电滤波器结构。



1. 一种制造滤波器的方法,包括:

形成至少一个压电滤波器结构,所述至少一个压电滤波器结构包括在压电基底上形成的多个电极;以及

形成微机电结构(MEMS),所述微机电结构包括在所述压电基底上方且在如下位置处形成的微机电结构梁:在该位置中,所述微机电结构梁在被致动时通过接触所述多个电极中的至少一个来短接所述压电滤波器结构。

2. 如权利要求1所述的方法,其中,所述至少一个压电滤波器结构是表面声波(SAW)滤波器。

3. 如权利要求2所述的方法,其中,形成所述表面声波滤波器包括:

形成Vin叉指换能器,所述Vin叉指换能器包括位于所述压电基底的表面上的交错的信号电极和地电极;以及

形成Vout叉指换能器,所述Vout叉指换能器包括位于所述压电基底的所述表面上的交错的信号电极和地电极。

4. 如权利要求3所述的方法,其中,形成所述微机电结构梁包括将所述微机电结构梁定位为在被致动时短接所述Vin叉指换能器或所述Vout叉指换能器的所述交错的信号电极和地电极。

5. 如权利要求3所述的方法,其中,形成所述微机电结构梁包括将所述微机电结构梁定位在所述Vin叉指换能器和所述Vout叉指换能器的相应地电极上方。

6. 如权利要求3所述的方法,其中,所述Vin叉指换能器的所述地电极被形成为用于所述微机电结构梁的拉入致动器。

7. 如权利要求1所述的方法,其中,所述压电滤波器结构是体声波(BAW)滤波器。

8. 如权利要求1所述的方法,其中,所述至少一个压电滤波器结构包括交错的电极,并且,形成所述微机电结构梁包括:

在所述至少一个压电滤波器结构的所述交错的电极之上形成绝缘体层;

对所述绝缘体层进行构图以暴露所述交错的电极;

在所述绝缘体层的图形中并在所述交错的电极之上沉积牺牲材料;

在位于所述至少一个压电滤波器结构的所述交错的电极之上的所述牺牲材料上形成梁结构;

在所述梁结构上形成第二绝缘体层,并对所述第二绝缘体层进行构图以暴露所述梁结构的表面;

在所述第二绝缘体层的图形中并在所述梁结构之上形成附加的牺牲材料;

在所述附加的牺牲材料之上形成帽盖层;

在所述帽盖层中形成至少一个通气孔;

通过所述至少一个通气孔对所述牺牲材料和所述附加的牺牲材料开孔,以在所述梁结构附近形成上部腔和下部腔;以及

用材料来封闭所述至少一个通气孔。

9. 如权利要求1所述的方法,其中,形成所述微机电结构梁包括:

在第一压电基底上形成电极,其中所述电极中的一个被构造为所述微机电结构梁的致动器;

在第二压电基底上形成布线层；

在所述第二压电基底上形成牺牲材料；

使梁结构形成在所述牺牲材料上并与所述布线层接触；

去除所述牺牲材料，以在所述梁结构与所述第二压电基底之间形成间隔；以及

通过焊料材料将所述第一压电基底接合到所述第二压电基底，以便在所述梁结构与所述第一压电基底之间提供间隔，

其中，所述微机电结构梁的所述致动器与所述梁结构对准。

10. 如权利要求1所述的方法，其中，形成所述微机电结构梁包括在形成于所述多个电极之上的牺牲材料上沉积金属材料并对该金属材料进行构图。

11. 如权利要求1所述的方法，其中，所述微机电结构梁的形成是通过在形成于所述多个电极之上的牺牲材料之上沉积金属和绝缘体材料并对该金属和绝缘体材料进行构图而形成的组合梁结构。

12. 如权利要求1所述的方法，其中，所述微机电结构梁被形成为悬臂梁，所述悬臂梁位于致动器之间并与所述至少一个压电滤波器结构的交错的电极垂直。

13. 如权利要求1所述的方法，其中，所述微机电结构梁覆盖所述至少一个压电滤波器结构的所述电极的基本上整个区域。

14. 如权利要求13所述的方法，其中，所述电极中的地电极被形成为所述微机电结构梁的拉入致动器。

15. 一种滤波器，包括：

至少一个滤波器，其包括在压电基底上形成的多个电极；以及

梁结构，其位于所述至少一个滤波器之上，并被构造为在被致动时短接所述至少一个滤波器。

16. 如权利要求15所述的滤波器，其中，所述梁结构是微机电结构悬臂梁，所述微机电结构悬臂梁被设置为与所述多个电极垂直且结构在被激活时接触所述多个电极。

17. 如权利要求15所述的滤波器，其中，所述至少一个滤波器包括Vin叉指换能器，并且所述梁结构位于所述Vin叉指换能器的地电极和信号电极之上。

18. 如权利要求15所述的滤波器，其中，所述至少一个滤波器包括Vin叉指换能器和Vout叉指换能器，并且所述梁结构位于所述至少一个滤波器的所述Vin叉指换能器和所述Vout叉指换能器的地电极之上。

19. 一种在计算机辅助设计系统中用于生成可调谐滤波器结构的功能设计模型的方法，所述方法包括：

生成压电基底上的滤波器的功能表示；以及

生成与所述压电基底上的所述滤波器集成的微机电结构开关的功能表示，所述微机电结构开关操作性地耦合到所述滤波器，以在被致动位置中短接所述滤波器。

20. 一种对滤波器编程或调谐的方法，包括：

确定滤波器的频率或使滤波器被激活的需要；以及

响应于所述确定，通过将微机电结构梁致动为与所述滤波器的至少一个电极接触，来短接所述滤波器。

可切换滤波器和设计结构

技术领域

[0001] 本发明涉及半导体结构和制造方法,更具体而言,涉及可切换和/或可调谐的滤波器、制造方法和设计结构。

背景技术

[0002] SAW(表面声波)滤波器在电信中起重要作用。例如,SAW滤波器在移动和无线应用中被广泛用作带通和频谱整形滤波器。SAW滤波器的其他应用包括广域网(WAN)、无线局域网(WLAN)通信、无绳电话、寻呼机和卫星通信。SAW滤波器优于常规的LC滤波器,因为他们更小、更便宜且更通用,使得他们成为电信应用的理想选择。

[0003] 在SAW滤波器中,电信号在由压电晶体或陶瓷构造的器件中被转换为机械波。在被其他电极转换回电信号之前,由于传播经过该器件,该波被延迟。更具体而言,通过叉指换能器(interdigital transducer, IDT)实现表面波与电信号之间的耦合。IDT的简单形式包括被交替地连接到相反电极的平行指状物(finger),其中信号被施加到所述相反电极。

[0004] 例如,当AC电压被施加到输入换能器时,由于压电现象,换能器产生压电基底表面的机械变形。这转而导致表面声波在压电基底的表面上行进,直到到达输出IDT,在那儿它被转换回电信号。当该波到达输出IDT时,电场将引起相邻电极之间的电势差,从而输出IDT将机械振动转换为输出电压。

[0005] 在仅包含被叠置有薄金属膜输入和输出叉指换能器(IDT)的压电基底的单个封装中,SAW滤波器可被设计为提供相当复杂的信号处理功能。可以使用半导体微加工(microfabrication)技术来批量生产SAW滤波器,这带来了SAW滤波器的突出的再现性。然而,已经发现很难实现对SAW滤波器的编程或调谐。

[0006] BAW(体声波)滤波器是机电器件,其典型地在约2GHz到约16GHz的频率下操作,并且可以比等效的SAW滤波器更小或更薄。BAW滤波器可以是薄膜体声波共振器(FBAR或TFBAR),其是由夹在两个电极之间并且与周围介质声学隔离的压电材料构成的器件。使用压电膜的FBAR器件可被用作射频(RF)滤波器,在蜂窝电话(cell phone)和其他无线应用中使用。FBAR还可被用于各种其他应用,例如微波振荡器和传感器应用。

[0007] FBAR利用压电材料的声共振特性(很像SAW滤波器),以去除不想要的频率而不在器件中被发射,同时允许其他特定的频率被接收和发射。为了调整FBAR的声共振特性,可以调整压电膜的厚度。替代地或附加地,FBAR可被置于机械载荷之下,以使其共振频率可以偏移(shift)。这被称为质量载荷(mass loading effect)效应。通过在共振器上沉积或生长某质量的膜以使FBAR共振频率调低,可以实现质量载荷效应。可以通过生长或沉积在共振器的一个电极上均匀分布且覆盖器件的活性表面的薄膜材料来实施质量载荷。薄膜可以是介电材料或金属材料,这取决于设计标准。然而,与SAW应用很像地,已经发现很难实现对BAW滤波器的编程或调谐。

[0008] 因此,本领域中存在克服上述缺陷和限制的需求。

发明内容

[0009] 在本发明的一个方面中，一种方法包括形成至少一个压电滤波器结构，所述至少一个压电滤波器结构包括在压电基底上形成的多个电极。该方法还包括形成微机电结构(MEMS)，所述MEMS包括在所述压电基底上方且在如下位置处形成的MEMS梁：在该位置中，所述MEMS梁在致动时通过接触所述多个电极中的至少一个来短接所述压电滤波器结构。

[0010] 在本发明的另一方面中，一种滤波器包括至少一个滤波器，所述至少一个滤波器包括在压电基底上形成的多个电极。该结构还包括梁结构，所述梁结构位于所述至少一个滤波器之上，并被构造为在致动时短接所述至少一个滤波器结构。

[0011] 在本发明的另一方面中，提供了一种用于设计、制造或测试集成电路的在机器可读存储介质中有形地体现的设计结构。所述设计结构包括本发明的结构。在另外的实施例中，在机器可读数据存储介质上编码的硬件描述语言(HDL)设计结构包括这样的要素：当在计算机辅助设计系统中被处理时，所述要素生成可切换滤波器结构的机器可执行表示，该表示包括本发明的结构。在另外的实施例中，提供了计算机辅助设计系统中用于生成可切换滤波器结构的功能设计模型的方法。该方法包括生成可调谐滤波器结构的结构要素的功能表示。

[0012] 更具体而言，在实施例中，提供了一种在计算机辅助设计系统中用于生成可切换滤波器结构的功能设计模型的方法。该方法包括生成压电基底上的滤波器的功能表示。该方法还包括生成与所述压电基底上的滤波器集成的MEMS开关的功能表示。该MEMS开关操作性地耦合到所述滤波器，以在被致动位置中短接所述滤波器。

[0013] 在本发明的另一方面中，一种方法包括确定滤波器的频率或使滤波器被激活的需要；以及响应于该确定，通过将MEMS梁致动为与所述滤波器的至少一个电极接触，来短接所述滤波器。

附图说明

[0014] 通过本发明的示例性实施例的非限制性实例，参考给出的多个附图，在下面的详细说明中描述本发明。除非在本文中另外说明，附图不是按比例绘制的。

[0015] 图1-7示出了根据本发明的方面的用于制造可切换滤波器结构的制造工艺和相应的结构；

[0016] 图8示出了根据本发明的方面的图7中的可切换滤波器的分解透视图；

[0017] 图9示出了根据本发明的另外方面的可切换滤波器的分解透视图；

[0018] 图10示出了根据本发明的另外方面的可切换滤波器的透视图；

[0019] 图11示出了根据本发明的另外方面的制造工艺和替代(alternate)可切换滤波器结构；

[0020] 图12-14示出了根据本发明的另外方面的制造工艺和相应的结构；以及

[0021] 图15是在半导体设计、制造和/或测试中使用的设计过程的流程图。

具体实施方式

[0022] 本发明涉及半导体结构和制造方法，且更具体而言，涉及可切换和/或可调谐滤波

器、制造方法和设计结构。在实施例中，本发明的可切换和/或可调谐滤波器结构包括例如表面声波(SAW)滤波器或体声波(BAW)滤波器。在实施例中，本发明的滤波器结构能够使用例如微机电系统(MEMS)结构在“开启(on)”状态和“关闭(off)”状态之间可切换。或者，在多SAW滤波器应用中，MEMS结构可通过关闭特定的SAW滤波器而将滤波器调谐为想要的频率。

[0023] 更具体而言，本发明的SAW滤波器包括在压电基底上形成的叉指(interdigital)或交错的电极。压电材料可以是例如氮化铝或氧化锌；但本发明还可以考虑其他压电材料。在实施例中，SAW滤波器的交错电极包括与Vin电极或Vout电极交错的地电极，以分别形成输入和输出IDT。依赖于所选择的谐振频率，输入IDT和输出IDT可被互相分隔开各种距离，或者被设置在两个或更多个SAW滤波器结构之间的串联配置中。BAW滤波器包括夹在上部电极和下部电极之间的压电基底。

[0024] 在实施例中，可通过MEMS结构“开启”或“关闭”本发明的SAW滤波器(或众多SAW滤波器中的任一个)或BAW滤波器。例如，在实施例中，依赖于MEMS结构的配置，MEMS结构可通过接触Vin和地的交错电极或者通过Vin IDT和Vout IDT的信号电极之间的串联短接，来“短接(short)”SAW滤波器。本发明的MEMS结构还可以短接Vout和地的交错电极。MEMS结构还可以引起欧姆或电容式短调制。在串联SAW滤波器配置中，MEMS结构可以通过关闭所选择的SAW滤波器结构来对滤波器调谐。

[0025] 有利地，MEMS结构将不接触压电基底，因此，不会引起对压电基底的任何损伤，压电基底是SAW或BAW滤波器结构的关键部件。此外，可以允许本发明的滤波器被串联设置，以进行波段切换/调谐。在该实施方式中，可通过电短接来关闭所选择的滤波器以对该滤波器调谐。并且，MEMS结构将不增加任何串联电阻，也不会降低滤波器的有效Q(与使用FET开关来绕过(bypass)滤波器的情况相比)。

[0026] 本领域技术人员应理解，本发明不限于SAW滤波器，且因此，本发明还可以考虑其他类型的滤波器，例如，具有多波段功率放大器(PA)和低噪声放大器(LNA)的任何滤波器系统。例如，滤波器结构可以是BAW滤波器结构，其包含夹在两个电极之间并与周围介质声学隔离的压电材料。在BAW滤波器实施方式中，MEMS结构可以接触BAW滤波器结构的上部电极或下部电极，以短接该滤波器。如在任一个实施例中，MEMS结构可被扩展为各种电压、高度、悬臂几何结构、布局、静摩擦点等，以短接滤波器结构(例如SAW或BAW滤波器结构)。MEMS结构还可与载荷质量(例如载荷条)组合使用，例如，以在BAW滤波器结构上施加机械载荷，由此使其共振频率偏移。

[0027] 图1示出了根据本发明的方面的用于制造SAW滤波器的开始结构和各个制造工艺。更具体而言，图1示出了开始结构5，其包括基底10。在实施例中，基底10可以是任何绝缘体材料或其他类型的基底。在基底10上形成压电基底12。在实施例中，压电基底12可以是任何类型的压电材料，例如AlN或ZnO。

[0028] 还如图1所示，在压电基底12上形成多个电极和布线结构14、16、20和21。在实施例中，电极和布线结构14、16、20和21可以通过加式或减式工艺(additive or subtractive process)来形成。例如，在减式工艺中，可以通过在压电基底12上沉积金属层并用常规光刻和蚀刻(例如反应离子蚀刻(RIE))工艺对金属层进行构图，来形成电极和布线结构14、16、20和21。金属层可以是任何导电金属或其合金。例如，金属层可以是例如铝、金或铜；但本发明还可以考虑其他金属。在实施例中，电极14是Vin IDT的Vin电极(信号电极)，电极16是Vin

IDT的地电极，布线结构20为MEMS结构提供电接触，且电极21是用于MEMS结构的致动器。本领域技术人员应理解，电极14和电极16可以与Vout IDT关联。

[0029] 在一个非限制的实例中，电极和布线结构14、16、20和21可在基底12上被沉积到约0.05到4μm的深度，优选地，0.25μm的深度；但本发明还可以考虑其他尺寸。在实施例中，电极和布线结构14、16、20和21可以是难熔金属（例如Ti、TiN、TiN、Ta、TaN和W等）或AlCu或贵金属（例如Au、Pt、Ru、Ir等）等布线材料。例如，在实施例中，电极14、16、20和21可以由纯难熔金属或铝或铝合金（例如AlCu、AlSi或AlCuSi）形成。

[0030] 在图2中，绝缘体层22被沉积在电极和布线结构14、16、20、21以及压电基底12的暴露部分之上。绝缘体层22可以是本领域技术人员已知的任何绝缘体层（例如基于氧化物的材料（SiO₂）或其他层级间（interlevel）介电材料。绝缘体层22可以用任何常规沉积工艺（例如化学气相沉积（CVD））来沉积。例如，绝缘体层22的沉积选项包括等离子体增强CVD（PECVD）、亚大气压CVD（SACVD）、大气压CVD（APCVD）、高密度等离子体CVD（HDPCVD）、物理气相沉积（PVD）或原子层沉积（ALD）中的一种或多种。在实施例中，在与金属布线（例如铝布线）相容的温度下，例如，约420℃以下，优选地约400℃以下，沉积绝缘体层22。在实施例中，绝缘体层22被沉积为约80nm的深度；但本发明还可以考虑其他尺寸。

[0031] 在实施例中，绝缘体层22可使用常规光刻和蚀刻工艺而被构图以形成图形（例如开口）。在实施例中，开口与电极20对准。金属材料然后被沉积在开口中以形成柱体接触（stud contact）20a。金属材料可以是与电极20相容的任何金属材料。

[0032] 在图3中，绝缘体层22可以用常规光刻和蚀刻工艺而被构图。该构图将产生开口，暴露电极14、16和21以及先前形成的柱体20a。然后用牺牲材料24填充该开口，所述牺牲材料24为例如PMGI（聚二甲基戊二酰亚胺（polydimethylglutarimide）聚合物）或硅。牺牲材料24可以被平面化以暴露柱体20a。可以用本领域技术人员已知的化学机械处理（CMP）来进行平面化。

[0033] 图4示出了MEMS结构的形成。本发明的MEMS结构可以用多种不同工具以多种方式来制造。通常，虽然方法和工具被用于形成具有微米级尺寸的较小结构，其尺寸约为5μm厚、100μm宽和400μm长；但本发明还可以考虑其他尺寸。用来制造MEMS的很多方法即技术是采自于集成电路（IC）技术。例如，MEMS结构可在这样的材料薄膜中实现：该材料薄膜通过光刻工艺而被构图且一端被固定到绝缘体材料并被悬置在腔（cavity）中。特别地，MEMS结构的制造可以实施：（i）基底（例如，绝缘体层）上的材料薄膜的沉积；（ii）通过光刻成像在膜顶上施加经构图的掩模；以及（iii）对该掩模有选择性地蚀刻所述膜。

[0034] 更具体而言，在图4中，将梁结构26形成在牺牲材料24上并与柱体20a接触。在实施例中，梁结构26包括金属材料，其形成MEMS结构的一部分。在实施例中，梁结构26可以通过加式工艺或减式工艺来形成。例如，在减式工艺中，金属材料被沉积在牺牲材料24上，其然后用常规光刻和蚀刻（例如反应离子蚀刻（RIE））工艺而被构图。金属可以为任何导电金属或其合金，例如铝、金或铜；但本发明还可以考虑其他金属。在实施例中，梁结构26还可以是通过沉积金属、氧化物、金属或者氧化物、金属、氧化物而形成（以形成欧姆或电容式短调制）的组合梁（composite beam）结构。或者，梁结构26可以是以与上述梁类似的方式（例如，沉积和蚀刻）而形成的金属和氧化物梁。

[0035] 如图5所示，在牺牲材料24上以及梁结构26之上形成绝缘体层22a。在实施例中，绝

缘体层22a可以是如参考层22所述的任何绝缘体层。然后使用本领域技术人员已知的任何常规光刻和蚀刻工艺来对绝缘体层22a进行构图以形成开口。该构图将产生开口，暴露梁结构26。然后用牺牲材料24a(例如PMGI或硅)来填充该开口。在替代实施例中，牺牲材料24a可以被形成和构图而不使用绝缘体层18a。

[0036] 在图6中，在梁结构26上方形成第二致动器23。可以用本文中已讨论的任何常规金属或金属合金通过任何常规工艺而形成第二致动器23。例如，在实施例中，绝缘体层22b可以被形成(例如沉积)在牺牲材料24a上，并使用常规光刻和蚀刻工艺而被构图。然后可以将金属沉积在图形(例如开口)中以形成第二致动器23。然后可在第二致动器23上沉积另外的绝缘体材料(例如帽盖层)22b。

[0037] 在图7中，在绝缘体层22b中构图并打开一个或多个通气孔(vent hole)30，暴露牺牲材料24a的一部分。通气孔30可以用本领域技术人员已知的常规光刻和蚀刻工艺来形成。通气孔30的宽度和高度确定了在开孔之后为了夹断(pinch off)通气孔30而应被沉积的材料量。通气孔30可以是圆形或近似圆形，以最小化将其夹断所需的后续材料的量。

[0038] 在图7中，可通过通气孔30来对牺牲材料进行开孔或剥离。在实施例中，可以用蚀刻剂(例如XeF₂)来进行剥离(例如蚀刻)，该蚀刻剂是对于牺牲材料的通过通气孔30的去除有选择性的。蚀刻将剥离所有牺牲材料，由此形成上部腔或室28a以及下部腔或室28b。然后可以用诸如电介质或金属的材料32来密封通气孔48。为了避免密封材料进入腔中并沉积在MEMS结构上的问题，在实施例中，通气孔30可被策略性地布置为远离MEMS结构(例如梁结构26)，从而没有通气孔密封材料被沉积在释放的梁上。

[0039] 图8示出了根据本发明的方面的滤波器结构的分解透视图(未示出绝缘体材料)。如图8所示，梁结构26是单片悬臂梁结构(例如单个悬臂梁结构)，其在交错的电极14、16之上延伸并位于致动器21和23之间。如该图所示，梁结构26形状为矩形；但本发明还可以考虑其他形状，并且，为了使寄生电容较小，梁结构26被设置为与滤波器(例如，交错的电极14、16)垂直。依赖于设计标准，梁结构26与交错的电极14、16(以及致动器21和/或23)之间的间隔“S”的范围可以为0.1到5μm。应该理解，本发明可以提供对该间隔的调整以及梁结构26的下拉电压(pull down voltage)。

[0040] 在图8中，梁结构26处于非致动状态(即，梁结构26与交错电极14、16之间间隔)。在该非致动状态下，梁结构26不会“短接”电极14、16，因此不会“关闭”SAW滤波器。然而，在施加电压时，梁结构26将被拉入为与交错电极14、16接触，提供电短路并因此“关闭”SAW滤波器。电压的施加可以由例如致动器21(吸引力(正电压))或致动器23(排斥力(负电压))来提供。应该注意，可以对V_{in} IDT或V_{out} IDT使用该相同的配置和短接设计。

[0041] 图9示出了根据本发明的方面的替代滤波器结构的分解透视图(未示出绝缘体材料)。如图9所示，梁结构26a是单片悬臂梁结构(例如单个悬臂梁结构)，其在交错电极14、16的基本上整个表面区域之上延伸。梁结构26a还被设置在致动器21和23之间。如该图所示，梁结构26a具有矩形形状，并以与图8的梁结构26不同的取向(orientation)被设置；但本发明还可以考虑其他形状和取向。更具体而言，梁结构26a相对于图8的梁结构26旋转了90度。依赖于设计标准，梁结构26与交错电极14、16(以及致动器21和/或23)之间的间隔“S”的范围可以为0.1到5μm。应理解，本发明由此可以提供对该间隔的调整以及梁结构26a的下拉电压。

[0042] 在图9中,梁结构26a处于非致动状态(即,梁结构26a与交错电极14、16之间间隔)。在该非致动状态下,梁结构26a不会“短接”电极14、16,因此不会“关闭”SAW滤波器。然而,在施加电压时,梁结构26将被拉入为与交错电极14、16接触,提供电短路并因此“关闭”SAW滤波器。电压的施加可以由例如致动器21(吸引力(正电压))或致动器23(排斥力(负电压))来提供。在替代实施例中,地电极16可以用作下拉致动器,由此消除制造致动器21、23所需的处理步骤。应该注意,可以对Vin IDT或Vout IDT使用该相同的配置和短接设计。

[0043] 图10示出了根据本发明的另外方面的替代滤波器结构的透视图。更具体而言,图10示出了用于Vin IDT100和Vout IDT200的交错电极14、16。在该实施例中,本发明的梁结构26b被制造为在Vin IDT100与Vout IDT200之间延伸,更具体而言,在用于Vin IDT100和Vout IDT200的非地电极14之间延伸。在实施例中,梁结构26b用上述工艺来制造,但在Vin IDT100和Vout IDT200之间延伸。

[0044] 在图10中,梁结构26b处于非致动状态(即,梁结构26与Vin IDT100和Vout IDT200的电极14之间有间隔)。在该非致动状态下,梁结构26b不会“短接”电极14,且因此不会“关闭”SAW滤波器。然而,在施加电压时,梁结构26b将被拉入为与Vin IDT100和Vout IDT200的交错电极14接触。通过这种方式,Vin IDT100和Vout IDT200的偏置状态相同,由此“关闭”本发明的SAW滤波器结构。和前面的实施例一样,电压的施加可以由例如致动器21(吸引力(正电压))或致动器23(排斥力(负电压))来提供。在替代实施例中,地电极16中的一个可用作致动器,由此消除制造致动器21、23所需的处理步骤。

[0045] 图11示出了根据本发明的方面的替代滤波器结构的剖视图。更具体而言,图11示出了具有MEMS梁结构26c的BAW滤波器结构5'。在实施例中,BAW滤波器结构5'包括夹在下部电极12a和上部电极12b之间的压电基底12。在实施例中,可以使用常规CMOS制造工艺,例如,下部电极12a、压电基底12和上部电极12b的沉积及其构图,来制造BAW滤波器结构5'。在实施例中,使用与上述相同的工艺,例如,用常规的沉积和构图工艺在MEMS梁结构26d上方和下方沉积牺牲材料,随后进行开孔工艺,来制造MEMS梁结构26c。下部致动器21可以在上部电极12b的形成期间被形成;而上部致动器23可以在单独的沉积和构图工艺中(例如,使用加式或减式工艺)被形成。在实施例中,可以用常规的沉积和构图工艺在上部电极12b上形成可选的载荷条(loader bar)34。在实施例中,载荷条34可以是金属或氧化物材料。在实施例中,载荷条34可用作MEMS梁26b的下部致动器,从而消除对下部致动器21的制造工艺的需要。

[0046] 本领域技术人员应该理解, MEMS梁26可以形成在BAW滤波器之下或之上。例如,当MEMS梁26形成在BAW滤波器之下时,在被致动时,它将接触下部电极12a。另一方面,当MEMS梁26形成在BAW滤波器之上时,在被致动时,它将接触上部电极12b。在任一种情形下, MEMS梁26在被致动时将短接BAW滤波器,由此将其置于“关闭”状态。

[0047] 图12-14示出了根据本发明的另外方面的用于制造可切换滤波器结构的制造工艺和相应的结构。更具体而言,图12-14表示根据本发明的方面的用于形成SAW滤波器结构的接合工艺(bonding process)。在图12中,例如,在压电基底13上形成MEMS梁结构26d。通过例如在MEMS梁结构26d下方形成牺牲材料且然后在其上形成MEMS梁结构26d,来形成MEMS梁结构26d。在实施例中, MEMS梁结构26d可以是金属梁,或者是金属和氧化物或者金属、氧化物和金属的组合梁,如本文中已讨论的。在形成MEMS梁结构26d之后,可以用常规的蚀刻工

艺来去除牺牲材料。

[0048] MEMS梁结构26d可以在形成于压电基底13上的金属布线层50上形成。可以通过常规CMOS工艺,例如加式或减式金属化工艺,来形成金属布线层50。在实施例中,金属布线层50通过贯通的柱体55而与背面金属层60接触。可以通过在压电基底13中蚀刻出沟槽且然后用金属或金属合金填充该沟槽,来形成该贯通的柱体55。在实施例中,贯通的沟槽55可以是通过例如在籽晶层上电镀铜而形成的铜。在沉积工艺之后,可以对压电基底13的背面进行常规的机械研磨处理来减薄基底13并暴露贯通的柱体55。然后可使用本文中已描述的常规沉积和构图工艺将背面金属层60形成为与贯通的柱体55接触。背面金属层60可以是例如铜或镍衬垫(pad);但本发明还可以考虑其他金属。

[0049] 图13示出了根据本发明的方面的SAW滤波器结构的另外的结构和相应的处理步骤。更具体而言,图13示出了在压电基底12上形成布线层,以形成电极14、16、接触25和下部致动器(固定电极)21。电极14、16、接触25和下部电极21可以以上面讨论的方式(例如金属的沉积和构图)来形成。

[0050] 图14示出了在图12和13中示出的结构的接合。更具体而言,可以使用例如金锡(AuSn)焊料27来附接压电基底12、13。在实施例中,可在相对的接触25上形成AuSn焊料27。

[0051] 由此本领域技术人员应理解,本发明旨在形成于基底(例如压电基底)上的SAW滤波器结构或BAW滤波器结构。MEMS结构(例如开关)与压电基底上(例如,压电基底之上)的滤波器集成。MEMS开关可操作地耦合到该滤波器以控制输入信号到滤波器的路径(例如,在一状态下,MEMS梁被下拉,因此到滤波器的输入信号短接到MEMS梁(即,不会经过滤波器))。在第二状态下,MEMS梁处于其自然状态,例如向上(up),因此输入信号经过滤波器而传播到Vout IDT。根据实施例,MEMS梁还可以物理耦合到Vin IDT和Vout IDT的信号电极。并且,当梁处于向下(down)位置时,梁不会接触表面压电基底,由此消除对压电基底的损伤的任何可能性。

[0052] 在操作中,可以确定滤波器(例如SAW滤波器)的频率,且基于该频率或使滤波器被激活的需要,通过将MEMS梁致动为与滤波器的至少一个电极接触来短接该滤波器。

[0053] 图15是在半导体设计、制造和/或测试中使用的流程图。图15示出了例如用于半导体IC逻辑设计、模拟、测试、布局和制造的示例性设计流程900的框图。设计流程900包括用于处理设计结构或器件的工艺、机器和/或机械结构以产生上面所述并在图1-14中所示的设计结构和/或器件的逻辑或功能上等价的表示。由设计流程900处理和/或产生的设计结构可以被编码在机器可读的传输或存储介质上以包括这样的数据和/或指令:当该数据和/或指令在数据处理系统上被执行或处理时,产生硬件部件、电路、器件或系统的在逻辑上、结构上、机械上或功能上等价的表示。机器包括但不限于在IC设计过程(例如设计、制造或模拟电路、部件、器件或系统)中使用的任何机器。例如,机器可以包括:光刻机、用于生成掩模的机器和/或设备(例如电子束直写仪(e-beam writer))、用于模拟设计结构的计算机或设备、在制造或测试过程中使用的任何装置、或用于将设计结构的功能上等价的表示编程到任何介质中的任何机器(例如,用于编程可编程门阵列的机器)。

[0054] 设计流程900可以根据所设计的表示的类型而变化。例如,用于构建专用IC(ASIC)的设计流程900可不同于用于设计标准部件的设计流程900或用于将设计例示(instantiate)到可编程阵列(例如,由Altera® Inc.或Xilinx® Inc.提供的可编程门阵

列(PGA)或现场可编程门阵列(FPGA))中的设计流程900。

[0055] 图15示例了包括优选由设计过程910处理的输入设计结构920的多个这样的设计结构。设计结构920可以为由设计过程910产生和处理的逻辑模拟设计结构以产生硬件器件的逻辑上等价的功能表示。设计结构920可以附加地或替代地包含数据和/或程序指令,当由设计过程910进行处理时,该数据和/或程序指令产生硬件器件的物理结构的功能表示。不管表示功能和/或结构设计特征,可以使用诸如由核心开发者/设计者实施的电子计算机辅助设计(ECAD)来产生设计结构920。当设计结构920被编码在机器可读的数据传输、门阵列、或存储介质上时,可以在设计过程910内通过一个或多个硬件和/或软件模块来访问和处理设计结构920,从而模拟或在功能上表示诸如在图1-14中示出的那些的电子部件、电路、电子或逻辑模块、装置、器件或系统。因此,设计结构920可包含文件或其他数据结构,其包括人和/或机器可读的源代码、编译结构、和计算机可执行的代码结构,当其被设计或模拟数据处理系统处理时,可以在功能上模拟或表示硬件逻辑设计的电路或其他层级。这样的数据结构可包括硬件描述语言(HDL)设计实体或与诸如Verilog和VHDL的较低级HDL设计语言和/或诸如C或C++的较高级设计语言一致和/或匹配的其他数据结构。

[0056] 设计过程910优选采用和并入硬件和/或软件模块,以合成、翻译或处理在图1-14中示出的部件、电路、器件或逻辑结构的设计/模拟功能等价物,从而产生可包含诸如设计结构920的设计结构的网表(netlist)980。网表980可包含例如表示布线、分立部件、逻辑门、控制电路、I/O器件、模型等等的列表的经编译或处理的数据结构,其描述了与集成电路设计中的其他部件和电路的连接。可以使用迭代过程来合成网表980,在该迭代过程中,根据器件的设计规范和参数而重复合成网表980一次或多次。与本文中描述的其他设计结构类型相同,网表980可被记录在机器可读的数据存储介质上或被编程到可编程门阵列中。介质可以为非易失性存储介质,例如,磁盘或光盘驱动器、可编程门阵列、压缩闪存或其他闪速存储器。附加地或替代地,介质可以为系统或高速缓冲存储器、缓冲空间、或者电气或光导器件和材料,在该介质上,可以通过互联网或其他适宜的联网装置来传输并中间存储数据包。

[0057] 设计过程910可包括用于处理包括网表980的各种输入数据结构类型的硬件和软件模块。例如,这样的数据结构类型可以驻存(reside)于库(library)部件930内并包括公共使用的部件、电路和器件的组,其包括用于给定制造技术(例如,不同的技术节点,32nm、45nm、90nm等)的模型、版图和符号表示。数据结构类型可以进一步包括设计规范940、表征数据950、验证用数据960、设计规则970以及测试数据文件985,该测试数据文件985可包括输入测试图形、输出测试结果以及其他测试信息。例如,设计过程910可以进一步包括标准机械设计过程,例如应力分析、热分析、机械事件模拟、用于诸如铸造、模制和模压成形(die press forming)的操作的工艺模拟等。在不背离本发明的范围和精神的情况下,机械设计领域的普通技术人员可以理解在设计过程910中使用的可能的机械设计工具和应用的范围。设计过程910还可包括用于进行标准电路设计处理(例如,时序分析、验证、设计规则检查、位置和布线操作等等)的模块。

[0058] 设计过程910采用和并入逻辑和物理设计工具(例如HDL编译器和模拟模型构建工具),以处理设计结构920与某些或所有的所描述的支撑数据结构以及任何附加的机械设计或数据(如果适用),从而产生第二设计结构990。

[0059] 设计结构990驻存于存储介质或可编程门阵列上，并具有用于交换机械器件和结构的数据的数据格式(例如，存储在IGES、DXF、Parasolid XT、JT、DRG中的信息，或用于存储或提取(render)这样的机械设计结构的任何其他合适的格式)。与设计结构920相似地，设计结构990优选包括一个或多个文件、数据结构、或其他计算机编码的数据或指令，其驻存于传输或数据存储介质上，并且当被ECAD系统处理时，可以产生图1-14中所示的本发明的一个或多个实施例的逻辑上或功能上等价的形式。在一个实施例中，设计结构990可包含经编译的、可执行的HDL模拟模型，该模型在功能上模拟图1-14中所示的器件。

[0060] 设计结构900还可采用用于交换集成电路的版图数据的数据格式和/或符号数据格式(例如，存储在GDSII(GDS2)、GL1、OASIS、映像文件(map file)中的信息、或用于存储这样的设计数据结构的任何其他适宜的格式)。设计结构990可包含信息，例如，符号数据、映像文件、测试数据文件、设计内容文件、制造数据、版图参数、布线、金属层、过孔、形状、用于通过制造线布线的数据、以及制造者或其他设计者/开发者所需要的任何其他数据，以产生上面所描述的并在图1-14中示出的器件或结构。然后设计结构990可进入阶段995，在该阶段995，例如，设计结构990进而流片(tape-out)，交付制造，交付掩模工厂，发送到另一设计工厂，发送回客户等。

[0061] 如上所述的方法用于制造集成电路芯片。制造商以未加工的晶片形式(即，作为具有多个未封装的芯片的单晶片)、作为裸芯或以封装形式发送所产生的集成电路芯片。在后一情况下，芯片被安装在单芯片封装(例如塑性载体，其中引线被附到母板或其他更高级载体)中或者被安装在多芯片封装(例如陶瓷载体，其具有任一或两个表面互连或掩埋的互连)中。在任何情况下，芯片接着与其他芯片、分立电路元件和/或其他信号处理器件集成来作为(a)中间产品(例如母板)或(b)最终产品的一部分。最终产品可以为包括集成电路芯片的任何产品，其范围从玩具和其他低端应用到具有显示器、键盘或其他输入器件和中央处理器的高级计算机产品。

[0062] 对本发明的各种实施例的说明是为了示例的目的而给出的，而不旨在穷举或限制到所公开的实施例。只要不脱离所描述的实施例的范围和精神，多种修改和变体对于本领域的普通技术人员而言是显而易见的。为了最好地解释实施例的原理、实际应用或相对于市场上可见的技术的技术改进，或者为了使本领域的其他普通技术人员能够理解本文中公开的实施例，选择了本文中所用的术语。

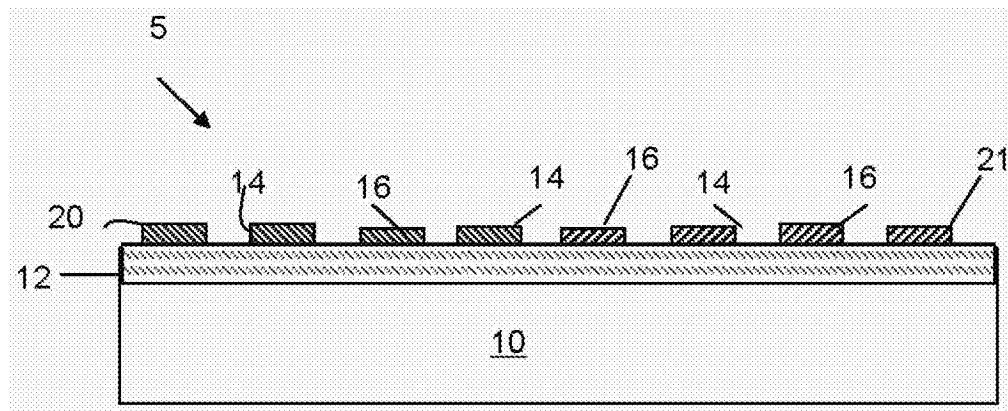


图1

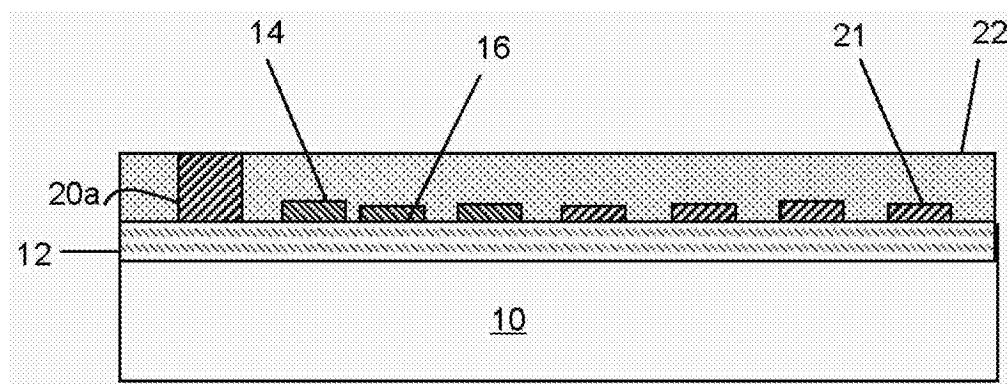


图2

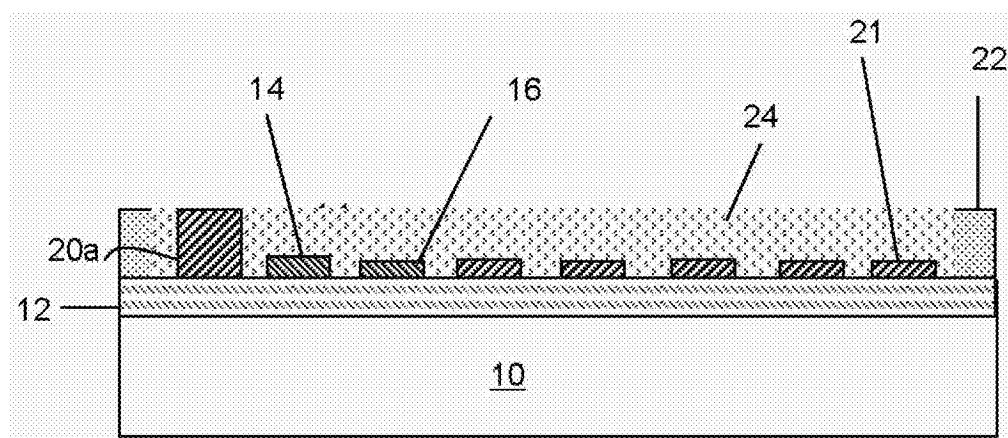


图3

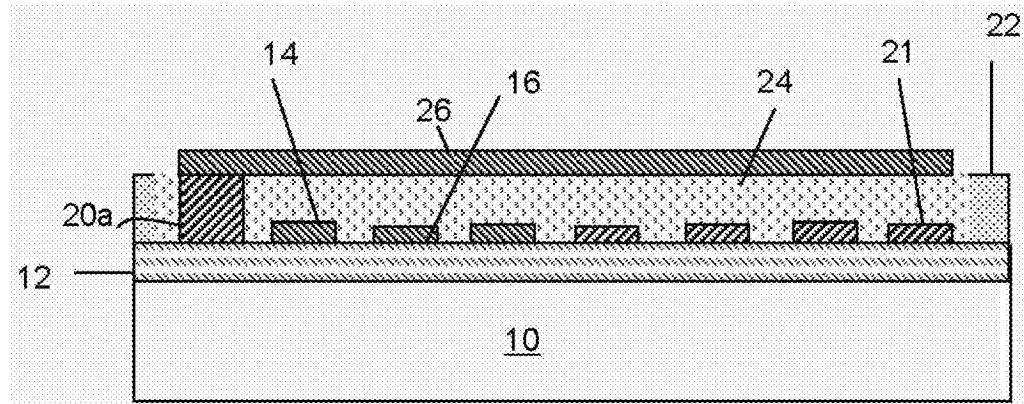


图4

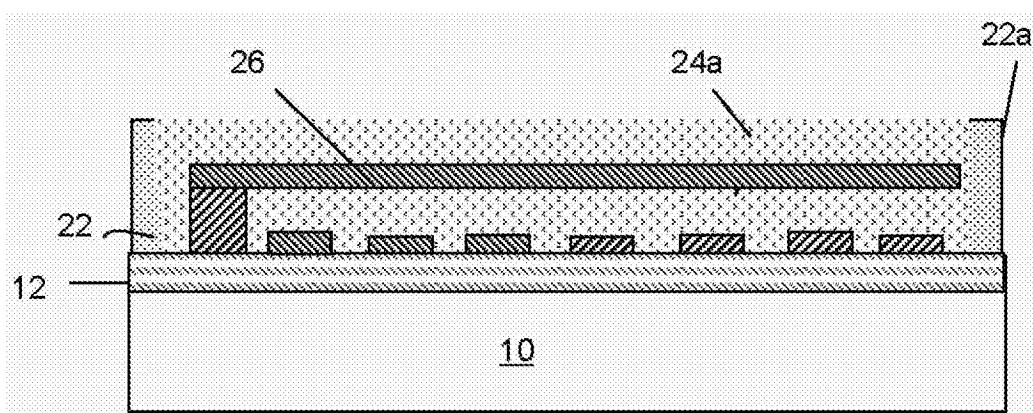


图5

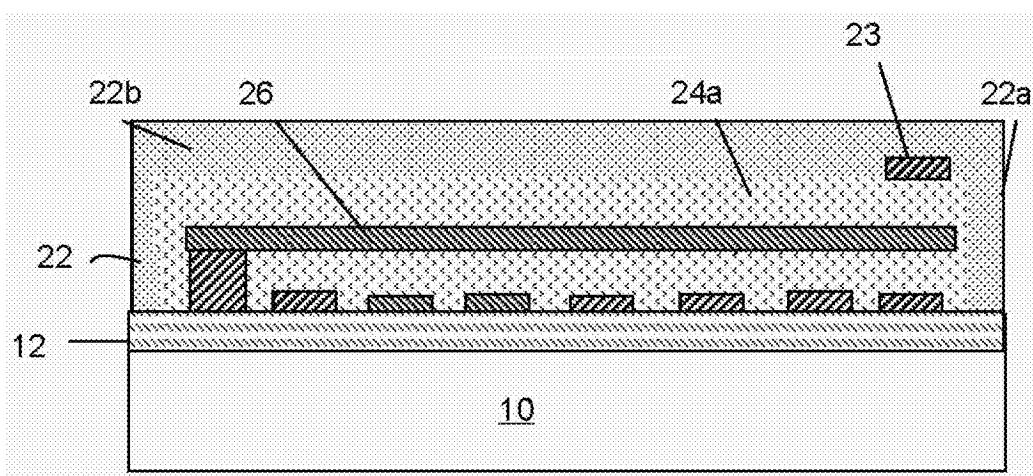


图6

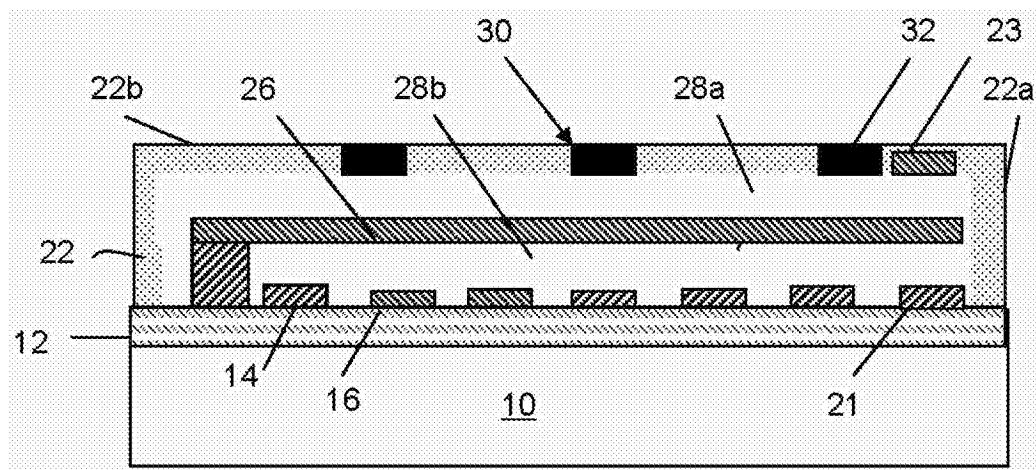


图7

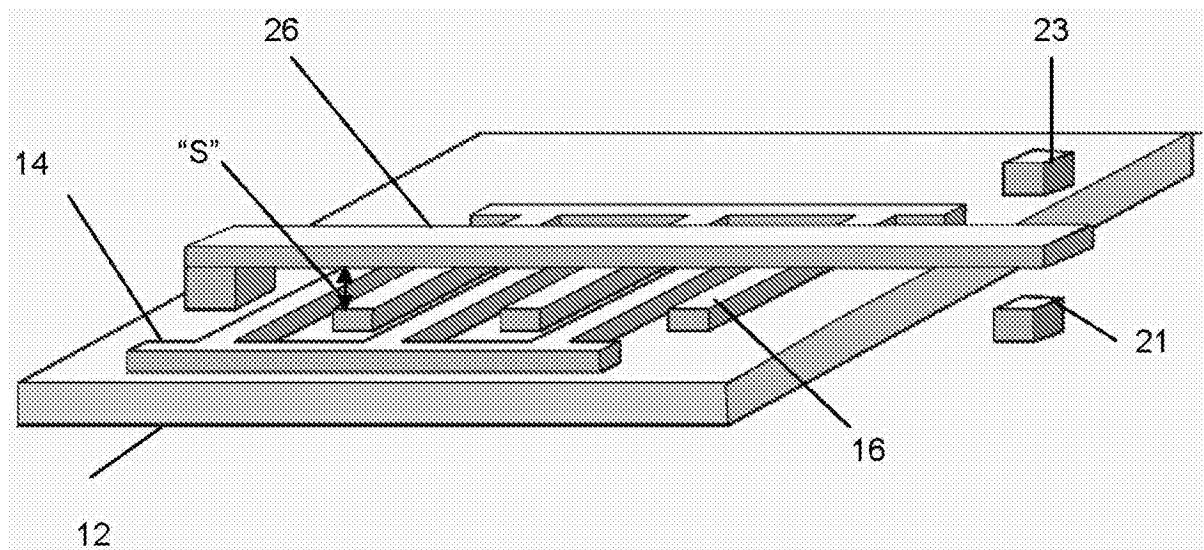


图8

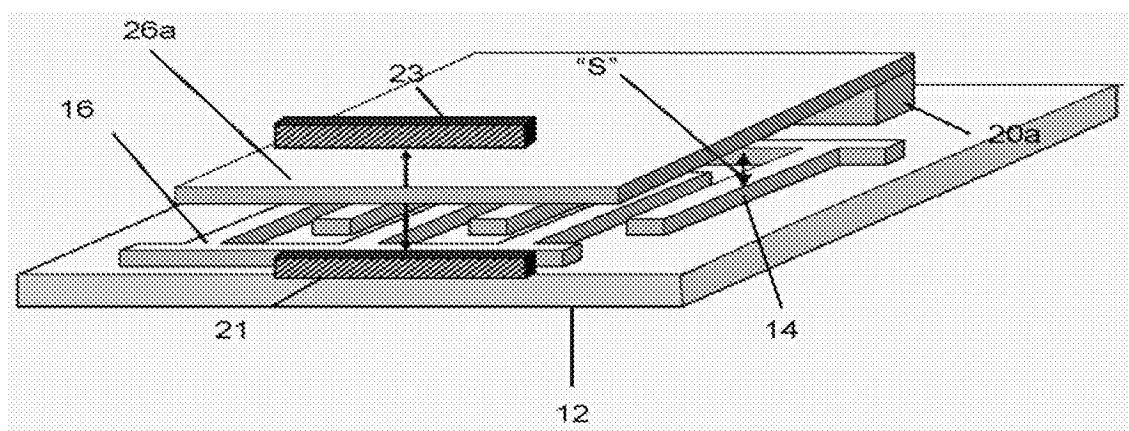


图9

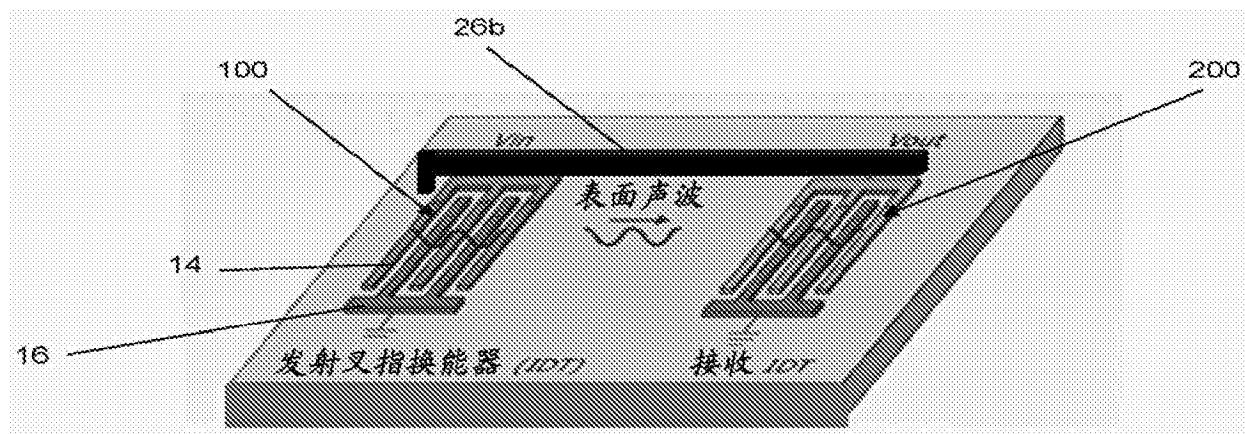


图10

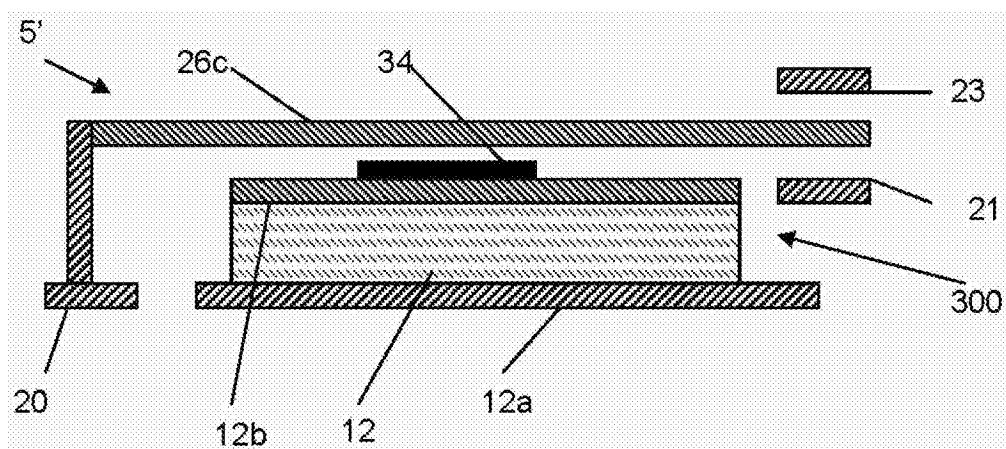


图11

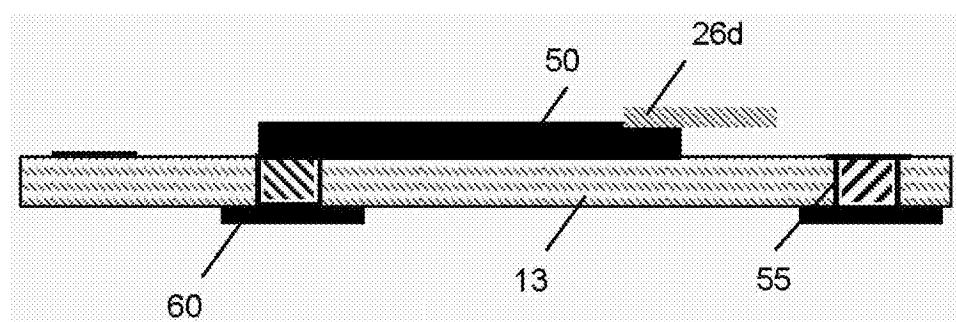


图12

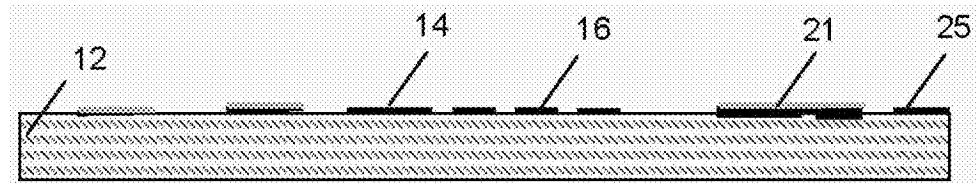


图13

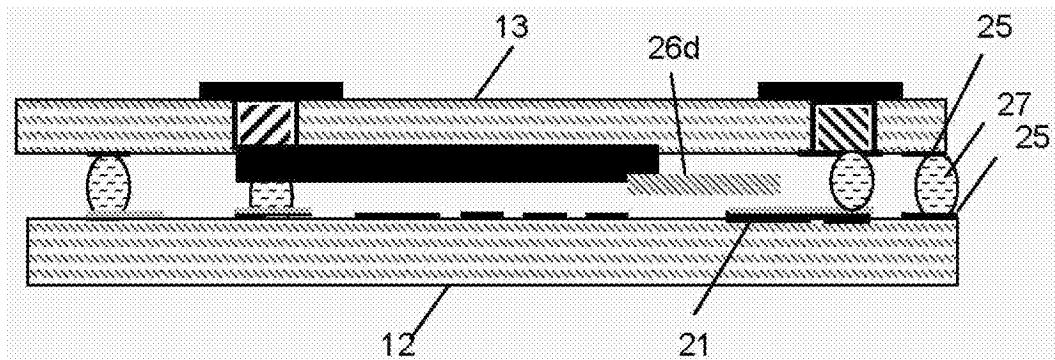


图14

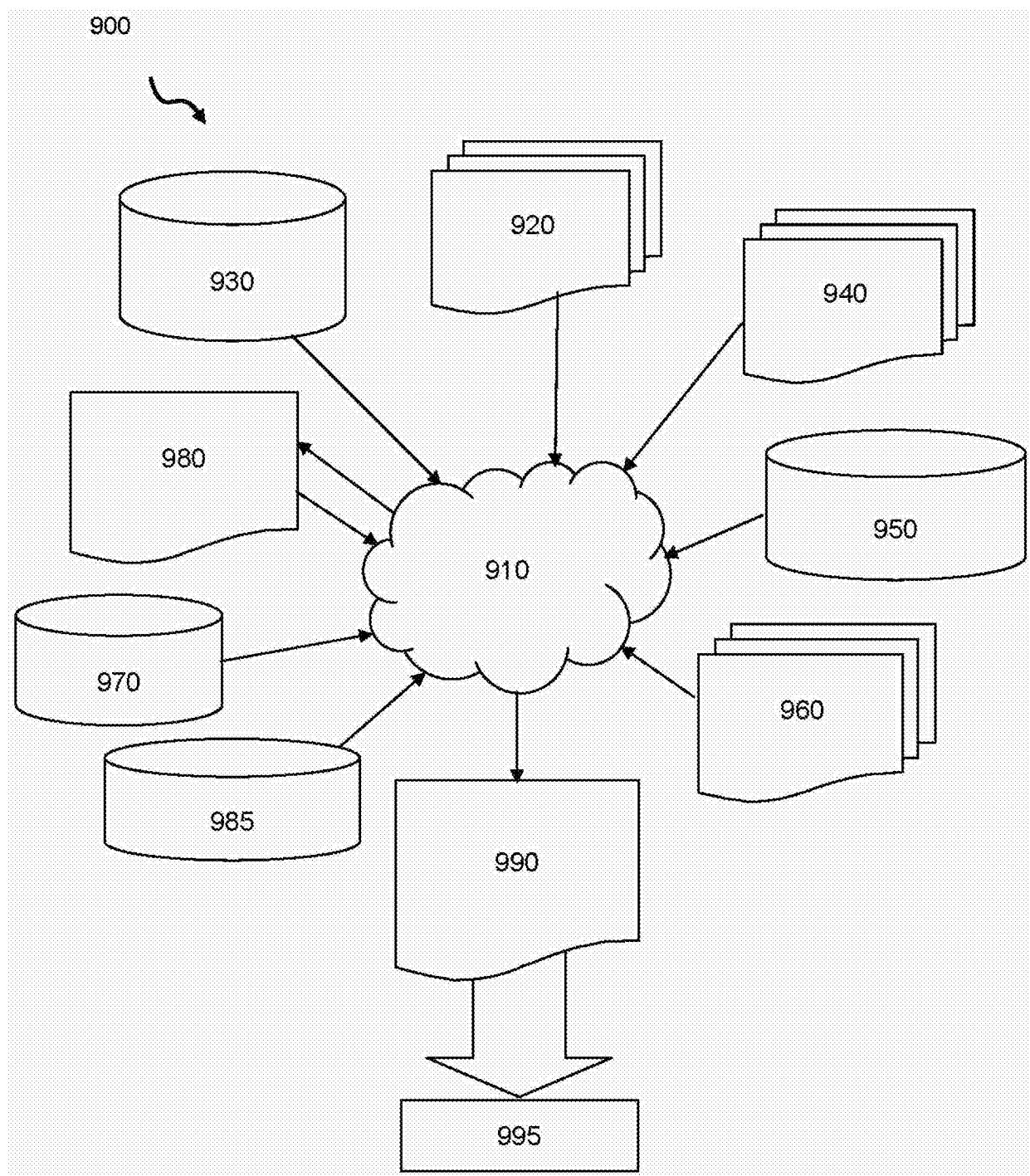


图15