



(12) 发明专利

(10) 授权公告号 CN 109690956 B

(45) 授权公告日 2024. 02. 13

(21) 申请号 201780055220.6

(22) 申请日 2017.07.27

(65) 同一申请的已公布的文献号  
申请公布号 CN 109690956 A

(43) 申请公布日 2019.04.26

(30) 优先权数据  
15/273,366 2016.09.22 US

(85) PCT国际申请进入国家阶段日  
2019.03.08

(86) PCT国际申请的申请数据  
PCT/US2017/044227 2017.07.27

(87) PCT国际申请的公布数据  
W02018/057115 EN 2018.03.29

(73) 专利权人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 艾瑞克·马胡林 戴维·霍伊尔

(74) 专利代理机构 北京市金杜律师事务所  
11256

专利代理师 王茂华

(51) Int.Cl.  
H03M 7/30 (2006.01)

审查员 张慧敏

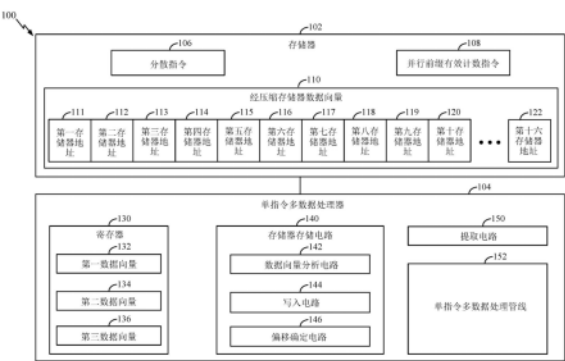
权利要求书3页 说明书10页 附图6页

(54) 发明名称

电子设备和用于电子设备的方法

(57) 摘要

一种用于将数据存储于邻接存储器地址处的方法,其包含,在单指令多数据SIMD处理器处,执行并行前缀有效计数指令以确定第一数据向量的第一偏移且确定包含有效数据和无效数据的第二数据向量的第二偏移。所述第二偏移基于所述第一偏移及所述第一数据向量中的与有效数据相关联的多个位置。所述方法还包含将来自所述第一数据向量的第一有效数据存储于存储器的第一存储器地址处且将来自所述第二数据向量的第二有效数据存储于所述存储器的特定存储器地址处。所述第一存储器地址基于所述第一偏移且所述特定存储器地址基于所述第二偏移。



1. 一种用于电子设备的方法,其包括:  
在单指令多数据SIMD处理器处:  
在所述SIMD处理器的特定时钟周期期间执行并行前缀有效计数指令以:  
确定与包含有效数据和无效数据的第一向量中的第一有效位置相关联的第一偏移;及  
确定与第二向量中的第二有效位置相关联的第二偏移,所述第二偏移基于所述第一偏移并且还基于所述第一向量中的与有效数据相关联的多个有效位置,  
所述方法进一步包括:  
将来自所述第一向量的第一有效数据存储于存储器的第一存储器地址处,所述第一存储器地址基于所述第一偏移;及  
将来自所述第二向量的第二有效数据存储于所述存储器的特定存储器地址处,所述特定存储器地址基于所述第二偏移。
2. 根据权利要求1所述的方法,其中所述第一偏移与所述第二偏移同时经确定。
3. 根据权利要求1所述的方法,其进一步包括将所述第一有效位置与所述第二有效位置之间的与有效数据相关联的所述多个有效位置添加到所述第一偏移以计算所述第二偏移。
4. 根据权利要求1所述的方法,其进一步包括将来自所述第一向量的额外有效数据存储于邻接于所述存储器的所述第一存储器地址的额外依序存储器地址处。
5. 根据权利要求4所述的方法,其中所述特定存储器地址邻接于所述额外依序存储器地址中的最后一个存储器地址。
6. 根据权利要求1所述的方法,其中所述第一有效数据和所述第二有效数据并行地存储。
7. 根据权利要求6所述的方法,其中与所述第一有效数据同时存储所述第二有效数据包含:  
在第一时间段期间存储所述第一有效数据;及  
在所述第一时间段期间同时存储所述第二有效数据。
8. 根据权利要求1所述的方法,其中所述第一存储器地址和所述特定存储器地址为经压缩存储器数据向量的存储器地址。
9. 根据权利要求8所述的方法,其进一步包括提取存储于所述经压缩存储器数据向量处的数据。
10. 根据权利要求9所述的方法,其进一步包括响应于提取存储于所述经压缩存储器数据向量处的所述数据处理存储于所述经压缩存储器数据向量处的所述数据。
11. 根据权利要求10所述的方法,其进一步包括,在处理存储于所述经压缩存储器数据向量处的所述数据之后:  
执行所述并行前缀有效计数指令以确定将邻接存储器中的经处理数据的位置映射到数据的稀疏序列中的有效数据的位置的偏移;及  
将所述经处理数据从邻接存储器加载到数据的所述稀疏序列中的有效数据的所述位置。
12. 一种电子设备,其包括:  
存储器;及

单指令多数据SIMD处理器,其经配置以:

在所述SIMD处理器的特定时钟周期期间执行并行前缀有效计数指令以:

确定与包含有效数据和无效数据的第一向量中的第一有效位置相关联的第一偏移;及

确定与第二向量中的第二有效位置相关联的第二偏移,所述第二偏移基于所述第一偏移及所述第一向量中的与有效数据相关联的多个有效位置,

所述SIMD处理器经进一步配置以:

将来自所述第一向量的第一有效数据存储于所述存储器的第一存储器地址处,所述第一存储器地址基于所述第一偏移;及

将来自所述第二向量的第二有效数据存储于所述存储器的特定存储器地址处,所述特定存储器地址基于所述第二偏移。

13. 根据权利要求12所述的电子设备,其中所述SIMD处理器还经配置以与所述第二偏移并行地确定所述第一偏移。

14. 根据权利要求12所述的电子设备,其中所述SIMD处理器还经配置以将所述第一有效位置与所述第二有效位置之间的与有效数据相关联的所述多个有效位置添加到所述第一偏移以计算所述第二偏移。

15. 根据权利要求12所述的电子设备,其中所述SIMD处理器还经配置以将来自所述第一向量的额外有效数据存储于邻接于所述存储器的所述第一存储器地址的额外依序存储器地址处。

16. 根据权利要求15所述的电子设备,其中所述特定存储器地址邻接于所述额外依序存储器地址中的最后一个存储器地址。

17. 根据权利要求12所述的电子设备,其中所述SIMD处理器还经配置以将所述第一有效数据和所述第二有效数据并行地存储到所述存储器。

18. 根据权利要求12所述的电子设备,其中所述第一存储器地址和所述特定存储器地址为经压缩存储器数据向量的存储器地址。

19. 根据权利要求18所述的电子设备,其中所述SIMD处理器经配置以提取存储于所述经压缩存储器数据向量处的数据。

20. 根据权利要求19所述的电子设备,其中所述SIMD处理器经配置以响应于提取存储于所述经压缩存储器数据向量处的所述数据处理存储于所述经压缩存储器数据向量处的所述数据。

21. 一种非暂时性计算机可读媒体,其包括至少一个指令,所述至少一个指令在由单指令多数据SIMD处理器执行时使所述SIMD处理器执行包括以下各者的操作:

通过在所述SIMD处理器的特定时钟周期期间执行并行前缀有效计数指令确定与包含有效数据和无效数据的第一向量中的第一有效位置相关联的第一偏移;及

通过在所述SIMD处理器的所述特定时钟周期期间执行所述并行前缀有效计数指令确定与第二向量中的第二有效位置相关联的第二偏移,所述第二偏移基于所述第一偏移及所述第一向量中的与有效数据相关联的多个有效位置,

所述操作进一步包括:

将来自所述第一向量的第一有效数据存储于存储器的第一存储器地址处,所述第一存储器地址基于所述第一偏移;及

将来自所述第二向量的第二有效数据存储于所述存储器的特定存储器地址处,所述特定存储器地址基于所述第二偏移。

22.根据权利要求21所述的非暂时性计算机可读媒体,其中所述第一偏移与所述第二偏移同时确定。

23.根据权利要求21所述的非暂时性计算机可读媒体,其中所述操作进一步包括将所述第一有效位置与所述第二有效位置之间的与有效数据相关联的所述多个有效位置添加到所述第一偏移以计算所述第二偏移。

24.根据权利要求21所述的非暂时性计算机可读媒体,其中所述操作进一步包括将来自所述第一向量的额外有效数据存储于邻接于所述存储器的所述第一存储器地址的额外依序存储器地址处。

25.一种电子设备,其包括:

用于存储数据的装置;以及

用于执行单指令多数据SIMD操作的装置,用于经由执行并行前缀有效计数指令在特定时钟周期期间确定与第一向量中的第一有效位置相关联的第一偏移,所述第一向量包含有效数据和无效数据,并且用于经由执行所述并行前缀有效计数指令在所述特定时钟周期期间确定与第二向量中的第二有效位置相关联的第二偏移,所述第二偏移基于所述第一偏移及所述第一向量中的与有效数据相关联的多个有效位置,

其中用于执行单指令多数据SIMD操作的所述装置还用于:

将来自所述第一向量的第一有效数据存储于存储器的第一存储器地址处,所述第一存储器地址基于所述第一偏移;及

将来自所述第二向量的第二有效数据存储于所述存储器的特定存储器地址处,所述特定存储器地址基于所述第二偏移。

26.根据权利要求25所述的电子设备,其中用于执行SIMD操作的所述装置经配置以与所述第二偏移并行地确定所述第一偏移。

27.根据权利要求25所述的电子设备,其中用于执行SIMD操作的所述装置经配置以通过将所述第一有效位置与所述第二有效位置之间的与有效数据相关联的所述多个有效位置添加到所述第一偏移来确定所述第二偏移。

## 电子设备和用于电子设备的方法

[0001] 相关申请案的交叉参考

[0002] 本申请案要求2016年9月22日申请的美国专利申请案第15/273,366号的优先权, 所述申请案的全部内容以引用的方式并入本文中。

### 技术领域

[0003] 本发明大体上涉及数据存储。

### 背景技术

[0004] 技术上的进步已经产生更强大的计算装置。举例来说, 例如膝上型计算机及台式计算机及服务器的计算装置以及例如便携式无线电话、个人数字助理(PDA)及寻呼装置的无线计算装置具有改进的计算能力且能够执行日益复杂的操作。增加的计算能力也已在各种其它应用中增强装置能力。举例来说, 车辆可包含用以启用全球定位系统操作或其它定位操作、自动驾驶操作、交互式通信及娱乐操作等的处理装置。其它实例包含家用电器、安全相机、计量设备等, 其也并入有计算装置以启用增强的功能, 例如使用物联网通信。

[0005] 计算装置可包含可用于处理一或多个稀疏数据向量的处理器。如本文中所使用, “稀疏数据向量”为包含具有无效数据(例如, “随意”数据值、默认数据值、空数据值或零数据值)的数据元素和具有有效数据(例如, “所关注的”数据值)的数据元素的数据的向量。数据向量中的无效数据导致低效计算及存储。举例来说, 由于稀疏数据向量包含具有不必处理的无效数据项的数据元素, 包含于处理器中的组件(例如, 硬件)可通过处理无效数据低效地使用。

[0006] 一种用于改进硬件使用效率的技术包含压缩处理器的处理管线内的稀疏数据向量以产生经压缩数据向量。为了产生经压缩数据向量, 处理器可移位(处理器的处理管线内的)数据, 使得具有有效数据的数据元素彼此邻近且具有无效数据的数据元素彼此邻近。然而, 在处理管线内产生经压缩数据向量可通过复杂寻址方案产生相对较大数目的数据向量。另外, 在处理管线内产生经压缩数据向量可导致增加的硬件成本。

### 发明内容

[0007] 根据本文中所公开的技术的一个实施方案, 一种方法包含, 在单指令多数据(single-instruction-multiple-data, SIMD)处理器处, 执行并行前缀有效计数指令以确定与包含有效数据及无效数据的数据元素的序列中的第一有效位置相关联的第一偏移。执行并行前缀有效计数指令还致使SIMD处理器确定与数据元素的序列中的第二有效位置相关联的第二偏移。第二偏移基于第一偏移及数据元素的序列中的与有效数据相关联的多个位置。

[0008] 根据本文中所公开的技术的另一实施方案, 一种设备包含存储器及经配置以执行并行前缀有效计数指令的单指令多数据(SIMD)。执行并行前缀有效计数指令使得SIMD处理器能够确定与包含有效数据及无效数据的数据元素的序列中的第一有效位置相关联的第

一偏移且确定与数据元素的序列中的第二有效位置相关联的第二偏移。第二偏移基于第一偏移及数据元素的序列中的与有效数据相关联的多个位置。

[0009] 根据本文中所公开的技术的另一实施方案,一种非暂时性计算机可读媒体包含至少一个指令,所述至少一个指令在由单指令多数据(SIMD)处理器执行时致使所述SIMD处理器执行包含以下的操作:通过执行并行前缀有效计数指令确定与包含有效数据及无效数据的数据元素的序列中的第一有效位置相关联的第一偏移。操作还包含通过执行并行前缀有效计数指令确定与数据元素的序列中的第二有效位置相关联的第二偏移。第二偏移基于第一偏移及数据元素的序列中的与有效数据相关联的多个位置。

[0010] 根据本文中所公开的技术的另一实施方案,一种设备包含用于确定与包含有效数据及无效数据的数据元素的序列中的第一有效位置相关联的第一偏移的装置。设备还包含用于确定与数据元素的序列中的第二有效位置相关联的第二偏移的装置。第二偏移基于第一偏移及数据元素的序列中的与有效数据相关联的多个位置。

## 附图说明

[0011] 图1为可用于在邻接存储器地址处存储数据的系统的图式;

[0012] 图2说明包含有效数据及无效数据的稀疏数据向量;

[0013] 图3说明经压缩存储器数据向量;

[0014] 图4说明用于识别经压缩存储器数据向量中的有效数据值的偏移的图表;

[0015] 图5说明用于在邻接存储器地址处存储数据的方法;及

[0016] 图6为包含可用于在邻接存储器地址处存储数据的组件的电子装置的图式。

## 具体实施方式

[0017] 参考图1,说明可用于在邻接存储器地址处存储数据的系统100。系统100可在移动电话、个人数字助理(PDA)、娱乐单元、导航装置、音乐播放器、视频播放器、数字视频播放器、数字视频光盘(DVD)播放器,或任何其它装置内实施。

[0018] 系统100包含耦合到处理器104的存储器102。根据一个实施方案,处理器104可包含单指令多数据(SIMD)处理器。存储器102可以是包含可由处理器104执行的指令的非暂时性计算机可读媒体。举例来说,存储器102包含可由处理器104执行的指令106及可由处理器104执行的并行前缀有效计数指令108。

[0019] 存储器102还包含经压缩存储器数据向量110。如下文所描述,来自不同稀疏数据向量的有效数据(而不是无效数据)可存储在经压缩存储器数据向量110处以在存储器102中产生“经压缩数据向量”。经压缩存储器数据向量110包含多个邻接存储器地址。为了说明,经压缩存储器数据向量110包含:第一存储器地址111、邻接于第一存储器地址111的第二存储器地址112、邻接于第二存储器地址112的第三存储器地址113、邻接于第三存储器地址113的第四存储器地址114、邻接于第四存储器地址114的第五存储器地址115、邻接于第五存储器地址115的第六存储器地址116、邻接于第六存储器地址116的第七存储器地址117、邻接于第七存储器地址117的第八存储器地址118、邻接于第八存储器地址118的第九存储器地址119,邻接于第九存储器地址119的第十存储器地址120等。

[0020] 在图1中,经压缩存储器数据向量110包含十六个存储器地址。举例来说,经压缩存

存储器数据向量110包含邻接于第十五存储器地址(未示出)的第十六存储器地址122。然而,在其它实施方案中,经压缩存储器数据向量110可包含额外(或较少)邻接存储器地址。作为一非限制性实例,经压缩存储器数据向量110可包含三十二个邻接存储器地址。

[0021] 处理器104包含一或多个寄存器130、存储器存储电路140、提取电路150,及SIMD处理管线152。尽管一或多个寄存器130说明为包含在处理器104中,但在其它实施方案中,一或多个寄存器130可与处理器104分离(且可由其存取)。在其它实施方案中,处理器104可包含额外(或较少)组件。作为一非限制性实例,在其它实施方案中,处理器104还可包含一或多个算术逻辑单元(ALU)、一或多个专用执行单元等。尽管处理器104示出为包含存储器存储电路140、提取电路150,及SIMD处理管线152,但在其它实施方案中,每一组件140、150、152的操作可通过单一处理组件执行。

[0022] 一或多个寄存器130可存储第一数据向量132、第二数据向量134及第三数据向量136。“数据元素的序列”可包含存储在数据向量132、134、136中的数据元素。尽管三个数据向量132、134、136说明为包含在一或多个寄存器130中,但在其它实施方案中,一或多个寄存器130可包含额外(或较少)数据向量。每一数据向量132、134、136可以是“稀疏数据向量”或“稀疏数据阵列”。举例来说,每一数据向量132、134、136可包含有效数据(例如,所关注的数值)及无效数据(例如,“随意”数值、默认数值,或零数值)。根据一个实施方案,数据向量132、134、136可存储于存储器102中(而不是存储于一或多个寄存器130中)。

[0023] 参考图2,更详细地示出数据向量132、134、136。每一数据向量132、134、136包含八个位置(例如,“位置0”到“位置7”)。根据一个实施方案,每一位置可能对应于“阵列位置”。尽管每一数据向量132、134、136示出为包含八个位置,但在其它实施方案中,每一数据向量132、134、136可包含额外(或较少)位置。作为一非限制性实例,每一数据向量132、134、136可包含十六个位置。根据另一实施方案,不同数据向量可包含不同数目个位置。作为一非限制性实例,一个数据向量可包含八个位置且另一数据向量可包含十六个位置。

[0024] 根据图2,第一数据向量132包含三个有效数据值及五个无效数据值。举例来说,第一数据向量132的“位置1”存储有效数据值“A”,第一数据向量132的“位置3”存储有效数据值“B”,且第一数据向量132的“位置6”存储有效数据值“C”。第一数据向量132的其它位置存储无效数据值。第二数据向量134还包含三个有效数据值及五个无效数据值。举例来说,第二数据向量134的“位置2”存储有效数据值“D”,第二数据向量134的“位置3”存储有效数据值“E”,且第二数据向量134的“位置6”存储有效数据值“F”。第二数据向量134的其它位置存储无效数据值。第三数据向量136包含四个有效数据值及四个无效数据值。举例来说,第三数据向量136的“位置0”存储有效数据值“G”,第三数据向量136的“位置4”存储有效数据值“H”,第三数据向量136的“位置5”存储有效数据值“I”,且第三数据向量136的“位置7”存储有效数据值“J”。第三数据向量136的其它位置存储无效数据值。

[0025] 返回参考图1,存储器存储电路140包含数据向量分析电路142、写入电路144及偏移确定电路146。数据向量分析电路142可经配置以确定第一数据向量132是否包含具有有效数据的位置。举例来说,数据向量分析电路142可确定有效数据值“A”位于第一数据向量132的“位置1”(例如,具有有效数据的第一依序位置)处。写入电路144可经配置以在经压缩存储器数据向量110的邻接存储器地址处写入(例如,存储)有效数据值(并行地)。举例来说,响应于确定有效数据值“A”位于第一数据向量132的“位置1”处,存储器存储电路140可

启用写入电路144。写入电路144可响应于启用将有效数据值“A”存储于第一存储器地址111处。举例来说,写入电路144可执行分散指令106(例如,向量存储指令)以将有效数据值“A”存储于第一存储器地址111处。

[0026] 在有效数据值“A”存储于第一存储器地址111处之后,数据向量分析电路142可能确定第一数据向量132是否包含具有有效数据的另一位置。举例来说,数据向量分析电路142可确定有效数据值“B”位于第一数据向量132的“位置3”(例如,具有有效数据的下一依序位置)处。响应于确定有效数据值“B”位于第一数据向量132的“位置3”处,存储器存储电路140可启用写入电路144。写入电路144可响应于启用将有效数据值“B”存储于第二存储器地址112(例如,第一存储器地址111的邻接存储器地址)处。举例来说,写入电路144可执行分散指令106以将有效数据值“B”存储于第二存储器地址112处。

[0027] 在有效数据值“B”存储于第二存储器地址112处之后,数据向量分析电路142可能确定第一数据向量132是否包含具有有效数据的另一位置。举例来说,数据向量分析电路142可确定有效数据值“C”位于第一数据向量132的“位置6”(例如,具有有效数据的下一依序位置)处。响应于确定有效数据值“C”位于第一数据向量132的“位置6”处,存储器存储电路140可启用写入电路144。写入电路144可响应于启用将有效数据值“C”存储于第三存储器地址113(例如,第二存储器地址112的邻接存储器地址)处。举例来说,写入电路144可执行分散指令106以将有效数据值“C”存储于第三存储器地址113处。因此,第一数据向量132的无效数据值可经旁路且第一数据向量132的有效数据值可存储在存储器102中的邻接存储器地址处。

[0028] 在有效数据值“C”存储于第三存储器地址113处之后,数据向量分析电路142可能确定第一数据向量132是否包含具有有效数据的另一位置。响应于确定第一数据向量132不包含具有有效数据的另一位置,数据向量分析电路142可确定第二数据向量134是否包含具有有效数据的位置。举例来说,数据向量分析电路142可确定有效数据值“D”位于第二数据向量134的“位置2”(例如,具有有效数据的第一依序位置)处。响应于确定有效数据值“D”位于第二数据向量134的“位置2”处,存储器存储电路140可启用写入电路144。写入电路144可响应于启用将有效数据值“D”存储于第四存储器地址114(例如,第三存储器地址113的邻接存储器地址)处。举例来说,写入电路144可执行分散指令106以将有效数据值“D”存储于第四存储器地址114处。

[0029] 在有效数据值“D”存储于第四存储器地址114处之后,数据向量分析电路142可能确定第二数据向量134是否包含具有有效数据的另一位置。举例来说,数据向量分析电路142可确定有效数据值“E”位于第二数据向量134的“位置3”(例如,具有有效数据的下一依序位置)处。响应于确定有效数据值“E”位于第二数据向量134的“位置3”处,存储器存储电路140可启用写入电路144。写入电路144可响应于启用将有效数据值“E”存储于第五存储器地址115(例如,第四存储器地址114的邻接存储器地址)处。举例来说,写入电路144可执行分散指令106以将有效数据值“E”存储于第五存储器地址115处。

[0030] 在有效数据值“E”存储于第五存储器地址115处之后,数据向量分析电路142可能确定第二数据向量134是否包含具有有效数据的另一位置。举例来说,数据向量分析电路142可确定有效数据值“F”位于第二数据向量134的“位置6”(例如,具有有效数据的下一依序位置)处。响应于确定有效数据值“F”位于第二数据向量134的“位置6”处,存储器存储电



路140可启用写入电路144。写入电路144可响应于启用将有效数据值“F”存储于第六存储器地址116(例如,第五存储器地址115的邻接存储器地址)处。举例来说,写入电路144可执行分散指令106以将有效数据值“F”存储于第六存储器地址116处。因此,第二数据向量134的无效数据值可经旁路且第二数据向量134的有效数据值可存储在存储器102中的邻接存储器地址处。

[0031] 在有效数据值“F”存储在第六存储器地址116处之后,数据向量分析电路142可能确定第二数据向量134是否包含具有有效数据的另一位置。响应于确定第二数据向量134不包含具有有效数据的另一位置,数据向量分析电路142可确定第三数据向量136是否包含具有有效数据的位置。举例来说,数据向量分析电路142可确定有效数据值“G”位于第三数据向量136的“位置1”(例如,具有有效数据的第一依序位置)处。响应于确定有效数据值“G”位于第三数据向量136的“位置1”处,存储器存储电路140可启用写入电路144。写入电路144可响应于启用将有效数据值“G”存储于第七存储器地址117(例如,第六存储器地址116的邻接存储器地址)处。举例来说,写入电路144可执行分散指令106以将有效数据值“G”存储在第七存储器地址117处。

[0032] 在有效数据值“G”存储于第七存储器地址117处之后,数据向量分析电路142可能确定第三数据向量136是否包含具有有效数据的另一位置。举例来说,数据向量分析电路142可确定有效数据值“H”位于第三数据向量136的“位置4”(例如,具有有效数据的下一依序位置)处。响应于确定有效数据值“H”位于第三数据向量136的“位置4”处,存储器存储电路140可启用写入电路144。写入电路144可响应于启用将有效数据值“H”存储于第八存储器地址118(例如,第七存储器地址117的邻接存储器地址)处。举例来说,写入电路144可执行分散指令106以将有效数据值“H”存储在第八存储器地址118处。

[0033] 在有效数据值“H”存储于第八存储器地址118处之后,数据向量分析电路142可能确定第三数据向量136是否包含具有有效数据的另一位置。举例来说,数据向量分析电路142可确定有效数据值“I”位于第三数据向量136的“位置5”(例如,具有有效数据的下一依序位置)处。响应于确定有效数据值“I”位于第三数据向量136的“位置5”处,存储器存储电路140可启用写入电路144。写入电路144可响应于启用将有效数据值“I”存储于第九存储器地址119(例如,第八存储器地址118的邻接存储器地址)处。举例来说,写入电路144可执行分散指令106以将有效数据值“I”存储在第九存储器地址119处。

[0034] 在有效数据值“J”存储于第九存储器地址119处之后,数据向量分析电路142可能确定第三数据向量136是否包含具有有效数据的另一位置。举例来说,数据向量分析电路142可确定有效数据值“J”位于第三数据向量136的“位置7”(例如,具有有效数据的下一依序位置)处。响应于确定有效数据值“J”位于第三数据向量136的“位置7”处,存储器存储电路140可启用写入电路144。写入电路144可响应于启用将有效数据值“J”存储于第十存储器地址120(例如,第九存储器地址119的邻接存储器地址)处。举例来说,写入电路144可执行分散指令106以将有效数据值“J”存储在第十存储器地址120处。因此,第三数据向量136的无效数据值可经旁路且第三数据向量136的有效数据值可存储在存储器102中的邻接存储器地址处。

[0035] 可执行类似操作以将额外有效数据值存储到存储器102的经压缩存储器数据向量110。参考图3,说明上文所描述的存储操作完成之后的经压缩存储器数据向量110。数据向

量132、134、136的每一有效数据值可存储于经压缩存储器数据向量110的邻接存储器地址处。因此,无效数据可与稀疏数据向量132、134、136分离以在每一存储器地址处产生具有有效数据的经压缩存储器数据向量110。如下文所描述,处理器150可从存储器102提取经压缩存储器数据向量110以处理有效数据而不是处理有效数据及无效数据,处理有效数据及无效数据可导致处理器104的低效使用。

[0036] 返回参考图1,偏移确定电路146可经配置以关于经压缩存储器数据向量110确定(例如,计数)每一数据向量132、134、136的偏移。举例来说,偏移确定电路146可针对每一数据向量132、134、136确定写入启用的计数(例如,并行前缀有效计数)。每一数据向量132、134、136的偏移可基于并行前缀有效计数。特定数据向量的“偏移”为存储有与特定数据向量相关联的有效数据的经压缩存储器数据向量110的第一依序存储器地址。偏移确定电路146可产生对应于数据向量132至136的多个偏移160,包含第一数据向量132的第一偏移162、第二数据向量134的第二偏移164及第三数据向量136的第三偏移166。举例来说,如进一步参考图4所描述,第一偏移162可具有值“1”以指示第一数据向量132的有效数据开始于经压缩存储器数据向量110的第一存储器地址111,第二偏移164可具有值“4”以指示第二数据向量134的有效数据开始于第四存储器地址114,且第三偏移166可具有值“7”以指示第三数据向量136的有效数据开始于经压缩存储器数据向量110的第七存储器地址117。根据一个实施方案,处理器104可执行并行前缀有效计数指令108以确定偏移。

[0037] 为了说明,图4中说明用于识别每一数据向量132、134、136的偏移的图表400。根据图表400,存储器地址“0”可用作第一数据向量132的基地址。第一数据向量132的并行前缀计数可响应于与将有效数据值“A”存储于经压缩存储器数据向量110处相关联的启用(例如,写入启用)增大(从零到一)。每当并行前缀计数增大,存储器地址也增大。因此,在图表400中的“位置1”列下方,存储器地址从存储器地址“0”增大到存储器地址“1”(例如,第一存储器地址111)。因此,第一数据向量132关于经压缩存储器数据向量110的偏移162为第一存储器地址111且可存储为具有偏移值“1”以指示第一存储器地址111。在其它实施方案中,偏移162可经存储具有指示第一存储器地址111的另一偏移值,例如基于零的索引实施方案中的偏移值“0”。

[0038] 并行前缀计数可响应于与将有效数据值“B”存储于经压缩存储器数据向量110的第二存储器地址112处相关联的启用增大(从一到二)。并行前缀计数也可能响应于与将有效数据值“C”存储于经压缩存储器数据向量110的第三存储器地址113处相关联的启用增大(从二到三)。如上文所描述,所存储的最后一个有效数据值的地址可用作新数据向量的基础。由于存储器地址“3”(例如,第三存储器地址113)为所存储的最后一个数据值(例如,有效数据值“C”)的地址,第三存储器地址113可用作第二数据向量134的基础。当第二数据向量134的并行前缀计数增大(从零到一)时,对应存储器地址可为第二数据向量134的偏移164。因此,第二数据向量134关于经压缩存储器数据向量110的偏移164为第四存储器地址114且可表示为具有偏移值“4”(或在基于零的索引实施方案中为“3”)。以类似方式,根据图表400,第三数据向量136关于经压缩存储器数据向量110的偏移166为第七存储器地址117且可表示为具有偏移值“7”(或在基于零的索引实施方案中为“6”)。

[0039] 返回参考图1,偏移(由偏移确定电路146确定)可用于将存储器102中的数据映射到数据向量132、134、136。举例来说,如果第一数据向量132的偏移162为第一存储器地址

111且第二数据向量134的偏移164为第四存储器地址114,那么处理器104可确定第一、第二和第三存储器地址111、112、113包含与第一数据向量132相关联的数据。类似地,如果第二数据向量134的偏移164为第四存储器地址114且第三数据向量136的偏移166为第七存储器地址117,那么处理器104可确定第四、第五和第六存储器地址114、115、116包含与第二数据向量134相关联的数据。

[0040] 在数据值存储在经压缩存储器数据向量110中之后,提取电路150可经配置以提取存储在经压缩存储器数据向量110中的数据。提取电路150可将经压缩存储器数据向量110提供到SIMD处理管线152。由于经压缩存储器数据向量110的每一存储器地址包含有效数据值,所以SIMD处理管线152中的处理组件和硬件可有效地使用。举例来说,SIMD处理管线152中的处理组件可用于有效数据值而不是用于无效数据值。

[0041] 关于图1到4描述的技术可通过减少由SIMD处理管线152处理的无效数据值的量来改进处理效率。通过将有效数据值存储于存储器102中的邻接地址处,提取电路150可将有效数据值(而不是有效和无效数据值)提供到SIMD处理管线152。另外,相对简单的寻址方案可通过在存储处理期间跟踪每一数据向量132、134、136的并行前缀有效计数来实现。举例来说,处理器104可基于并行前缀有效计数识别哪些数据值及/或存储器地址对应于每一数据向量132、134、136。

[0042] 如参考图1到4所描述,并行前缀有效计数指令108可在来自多个数据向量132到136的稀疏数据压缩到经压缩存储器数据向量110中的稠密数据布置期间使用。替代地或另外,并行前缀有效计数指令108可在来自经压缩存储器数据向量110的数据解压缩到数据向量132到136中的稀疏数据布置期间使用。举例来说,在将数据压缩至经压缩存储器数据向量110中之后,经压缩存储器数据向量110中的数据可由SIMD处理管线152处理以在经压缩存储器数据向量110中产生经修改数据。经修改数据可写回到数据向量132到136的对应位置以使用经修改数据改写原始有效数据。在解压缩操作中,数据向量132到136中的每一有效位置的邻接偏移或地址可使用具有先前向量的最后一个计数的累积的并行前缀有效计数指令108计算,如图4中所描述。可基于并行前缀有效计数指令108的结果执行加载/收集以将来自经压缩存储器数据向量110中的每一地址或偏移的数据加载到数据向量132到136的有效数据位置中。因此,并行前缀有效计数指令108可在数据压缩操作期间以及数据解压缩操作期间使用。

[0043] 参考图5,说明用于将数据存储于邻接存储器地址处的方法500的流程图。方法500可使用图1的系统100来执行。

[0044] 方法500包含在502处通过执行并行前缀有效计数指令确定与包含有效数据和无效数据的数据元素的序列中的第一有效位置相关联的第一偏移。举例来说,参考图1,SIMD处理器104可执行并行前缀有效计数指令108以确定第一数据向量132的第一偏移162。

[0045] 方法500还包含在504处通过执行并行前缀有效计数指令确定与数据元素的序列中的第二有效位置相关联的第二偏移。第二偏移可基于第一偏移及数据元素的序列中的与有效数据相关联的多个位置。举例来说,参考图1,SIMD处理器104可执行并行前缀有效计数指令108以确定第二数据向量134的第二偏移164。根据一个实施方案,第二偏移可通过将第一数据向量132中的与有效数据相关联的多个位置添加到第一偏移162而计算。

[0046] 方法500还包含在506处将来自第一数据向量的第一有效数据存储于存储器的第

一存储器地址处。第一存储器地址可基于第一偏移。举例来说,参考图1,响应于确定有效数据值“A”位于第一数据向量132的“位置1”处,存储器存储电路140可启用写入电路144。写入电路144可响应于启用将有效数据值“A”存储于第一存储器地址111处。举例来说,写入电路144可执行分散指令106以将有效数据值“A”存储在第一存储器地址111处。

[0047] 方法500还包含在508处将来自第二数据向量的第二有效数据存储于存储器的特定存储器地址处。特定存储器地址可基于第二偏移。举例来说,参考图1,存储器存储电路140可启用写入电路144。写入电路144可响应于启用将有效数据值“D”存储于第四存储器地址114(例如,根据方法500的“第二存储器地址”)处。举例来说,写入电路144可执行分散指令106以将有效数据值“D”存储于第四存储器地址114处。

[0048] 根据一个实施方案,方法500可包含将来自第一数据向量的额外有效数据存储于邻接于存储器的第一存储器地址的额外依序存储器地址处。特定存储器地址(第二有效数据存储于其中)可邻接于额外依序存储器地址中的最后一个存储器地址。根据方法500的一个实施方案,可并行地存储第一有效数据和第二有效数据。举例来说,与第一有效数据同时存储第二有效数据包含在第一时间段期间(例如,SIMD处理器104的单一时钟周期期间)存储第一有效数据且在第一时间段期间同时存储第二有效数据。

[0049] 根据方法500的一个实施方案,第一存储器地址和特定存储器地址可为经压缩存储器数据向量(例如,经压缩存储器数据向量110)的存储器地址。方法500还可包含提取存储于经压缩存储器数据向量处的数据且响应于提取存储于经压缩存储器数据向量处的数据处理存储于经压缩存储器数据向量处的数据。

[0050] 根据方法500的一个实施方案,在处理存储于经压缩存储器数据向量处的数据之后,可执行“解压缩”操作。并行前缀有效计数指令可经执行以确定将邻接存储器中的经处理数据的位置映射到数据的稀疏序列中的有效数据的位置的偏移。经处理数据随后可从邻接存储器加载到数据的稀疏序列中的有效数据的位置。因此,邻接存储器中的经处理数据的经压缩布置可基于数据向量132到136中的有效数据的位置解压缩为经处理数据的稀疏布置。

[0051] 图5的方法500可通过减少由SIMD处理管线152处理的无效数据值的量改进处理效率。通过将有效数据值存储于存储器102中的邻接地址处,提取电路150可将有效数据值(而不是有效和无效数据值)提供到SIMD处理管线152。另外,相对简单的寻址方案可通过在存储处理期间跟踪每一数据向量132、134、136的并行前缀有效计数来实现。举例来说,处理器104可基于并行前缀有效计数识别哪些数据值及/或存储器地址对应于每一数据向量132、134、136。

[0052] 参考图6,展示电子装置600的框图。作为说明性实例,电子装置600可对应于移动装置(例如蜂窝电话)。在其它实施方案中,电子装置600可对应于计算机(例如服务器、膝上型计算机、平板计算机或台式计算机)、可穿戴式电子装置(例如个人相机、头戴式显示器或手表)、车辆控制系统或控制台、家用电器、机顶盒、娱乐单元、导航装置、个人数字助理(personal digital assistant,PDA)、电视、监视器、调谐器、无线电(例如卫星无线电)、音乐播放器(例如数字音乐播放器或便携式音乐播放器)、视频播放器(例如数字视频播放器,例如数字视频光盘(digital video disc,DVD)播放器或便携式数字视频播放器)、机器人、保健装置、另一电子装置或其组合。

[0053] 电子装置600包含处理器104,例如数字信号处理器(digital signal processor, DSP)、中央处理单元(central processing unit,CPU)、图形处理单元(graphics processing unit,GPU)、另一处理装置或其组合。处理器104包含一或多个寄存器130、存储器存储电路140、提取电路150,及SIMD处理管线152。一或多个寄存器110存储第一数据向量132、第二数据向量134及第三数据向量136。存储器存储电路140包含数据向量分析电路142、写入电路144及偏移确定电路146。处理器104可以与关于图1所描述基本上类似的方式操作。

[0054] 电子装置600可进一步包含存储器102。存储器102可耦合到处理器104或集成于所述处理器内。存储器102可包含随机存取存储器(RAM)、磁阻随机存取存储器(MRAM)、快闪存储器、只读存储器(ROM)、可编程只读存储器(PROM)、可擦除可编程只读存储器(EPROM)、电可擦除可编程只读存储器(EEPROM)、一或多个寄存器、硬盘、可装卸式磁盘或压缩光盘只读存储器(CD-ROM)、另一存储装置或其组合。存储器102可存储分散指令106、并行前缀有效计数指令108,和可由处理器610执行的一或多个其它指令668。举例来说,处理器104可执行分散指令106以将(数据向量132、134、136的)有效数据值存储在经压缩存储器数据向量110中。处理器104还可执行并行前缀有效计数指令108以确定每一数据向量132、134、136关于经压缩存储器数据向量110的偏移。处理器104还可执行一或多个其它指令668以执行图5的方法500。

[0055] 图6还示出了耦合到处理器104并耦合到显示器628的显示器控制器626。译码器/解码器(编解码器(CODEC))634还可耦合到处理器104。扬声器636及麦克风638可以耦合到编解码器634。图6还指示无线接口640(例如无线控制器及/或收发器)可耦合到处理器104且耦合到天线642。

[0056] 在一特定实例中,处理器104、显示器控制器626、存储器102、编解码器634和无线接口640包含在系统级封装或芯片上系统装置622中。此外,输入装置630和电源644可耦合到芯片上系统装置622。此外,在特定实例中,如图6中所说明,显示器628、输入装置630、扬声器636、麦克风638、天线642和电源644在芯片上系统装置622外部。然而,显示器628、输入装置630、扬声器636、麦克风638、天线642和电源644中的每一者可耦合到芯片上系统装置622的组件,例如接口或控制器。

[0057] 结合所公开的实例,计算机可读媒体(例如,存储器102)存储可由处理器(例如,处理器104)执行以执行操作的指令。操作包含将第一有效数据存储在存储器的第一存储器地址处。第一有效数据可位于包含有效数据和无效数据的第一数据向量的第一特定位置处。第一特定位置可与有效数据相关联。操作还包含确定第一数据向量是否包含与有效数据相关联的另一位置。如果第一数据向量包含与有效数据相关联的另一位置,那么操作包含将位于其它位置处的有效数据存储于邻接于第一存储器地址的第二存储器地址处。如果第一数据向量不包含与有效数据相关联的另一位置,那么操作还包含将第二有效数据存储于第二存储器地址处。第二数据可位于包含有效数据和无效数据的第二数据向量的第二特定位置处。第二特定位置可与有效数据相关联。

[0058] 结合所描述的技术,设备包含用于经由执行并行前缀有效计数指令确定与数据元素的序列中的第一有效位置相关联的第一偏移的装置。数据元素的序列可包含有效数据和无效数据。举例来说,用于确定第一偏移的装置可包含图1和6的存储器存储电路140、图1和

6的数据向量分析电路142、图1和6的偏移确定电路146、图1和6的处理器104、一或多个其他装置、电路、模块,或其任何组合。

[0059] 设备还包含用于经由执行并行前缀有效计数指令确定与数据元素的序列中的第二有效位置相关联的第二偏移的装置。第二偏移可基于第一偏移及数据元素的序列中的与有效数据相关联的多个位置。举例来说,用于确定第二偏移的装置可包含图1和6的存储器存储电路140、图1和6的数据向量分析电路142、图1和6的偏移确定电路146、图1和6的处理器104、一或多个其他装置、电路模块,或其任何组合。

[0060] 前面所公开的装置和功能可使用计算机文件(例如RTL、GDSII、GERBER等)来设计和表示。所述计算机文件可存储在计算机可读媒体上。一些或所有此类文件可提供给基于此类文件制造装置的制造操作者。所得产品包含晶片,晶片接着被切割成裸片并封装到集成电路(或“芯片”)中。所述芯片接着用于电子装置中,例如用于图6的电子装置600内。

[0061] 所属领域的技术人员将进一步了解,结合本文中公开的实施方案所描述的各种说明性逻辑块、配置、模块、电路和算法步骤可以实施为电子硬件、计算机软件或两者的组合。上文已大体在其功能性方面描述各种说明性组件、块、配置、模块、电路和步骤。此类功能性被实施为硬件还是软件取决于特定应用和施加于整个系统上的设计约束。所属领域的技术人员可以针对每一特定应用以不同方式实施所描述的功能性,但此类实施决策不应被解释为引起对本公开的范围的偏离。

[0062] 结合本文中所公开的实施方案而描述的方法或算法的步骤可直接实施于硬件、由处理器执行的软件模块或两者的组合中。软件模块可驻留在随机存取存储器(RAM)、快闪存储器、只读存储器(ROM)、可编程只读存储器(PROM)、可擦除可编程只读存储器(EPROM)、电可擦除可编程只读存储器(EEPROM)、寄存器、硬盘、可装卸式磁盘、压缩光盘只读存储器(CD-ROM)或所属领域中已知的任何其它形式的存储媒体中。示范性非暂时性(例如有形的)存储媒体耦合到处理器,使得处理器可从所述存储媒体读取信息并将信息写入到所述存储媒体。在替代方案中,存储媒体可与处理器成整体。处理器和存储媒体可驻留在专用集成电路(ASIC)中。ASIC可驻留在计算装置或用户终端中。在替代方案中,处理器和存储媒体可以作为离散组件驻留于计算装置或用户终端中。

[0063] 提供所公开的实施方案的先前描述以使所属领域的技术人员能够制作或使用所公开的实施方案。对于所属领域的技术人员来说,对这些实施方案的各种修改将显而易见,且本文中定义的原理可在不脱离本公开的范围的情况下应用于其它实施方案。因此,本公开并不意图限于本文中所展示的实施方案,而应被赋予与如通过所附权利要求书界定的原理及新颖特征一致的可能最广泛范围。

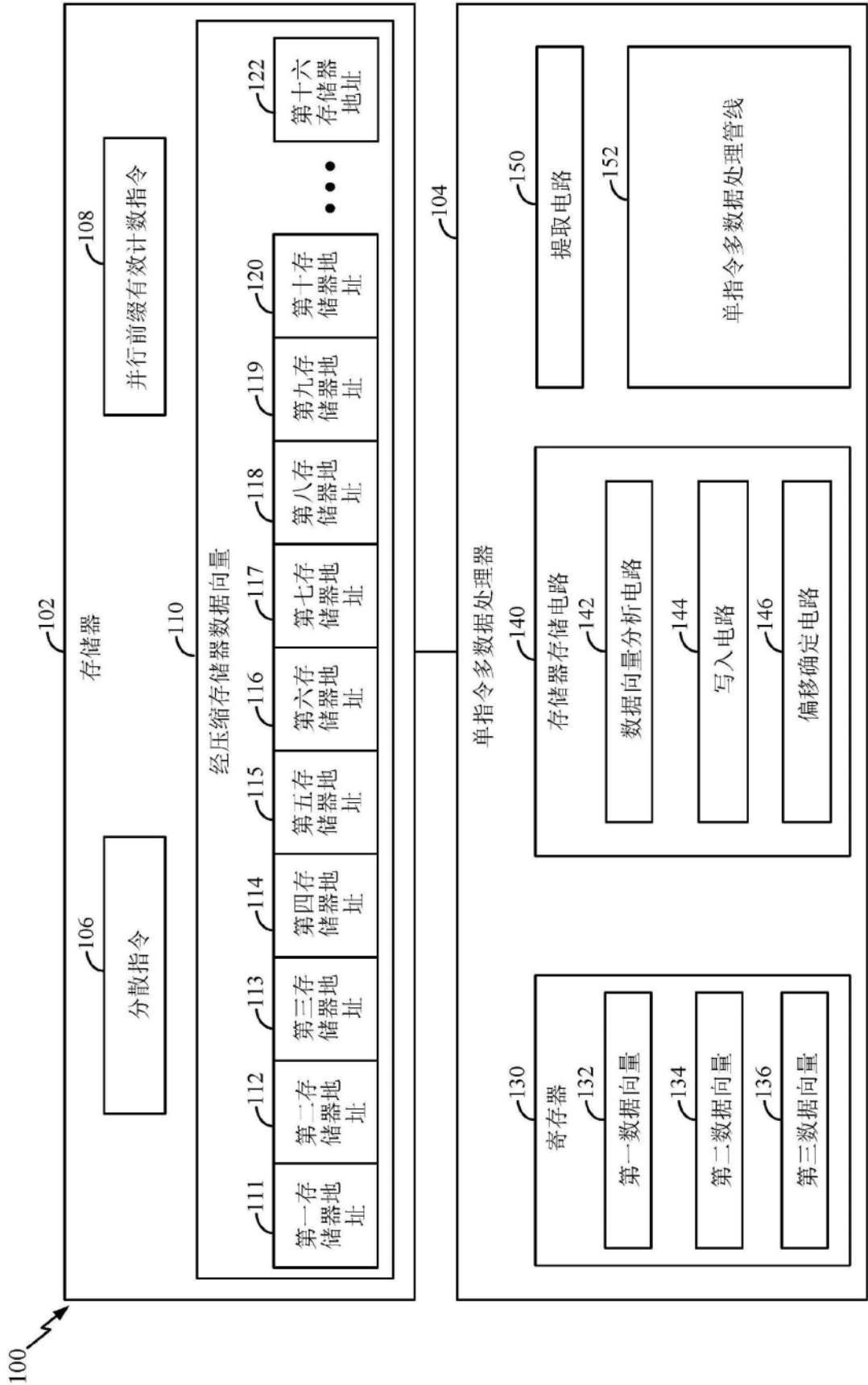


图1

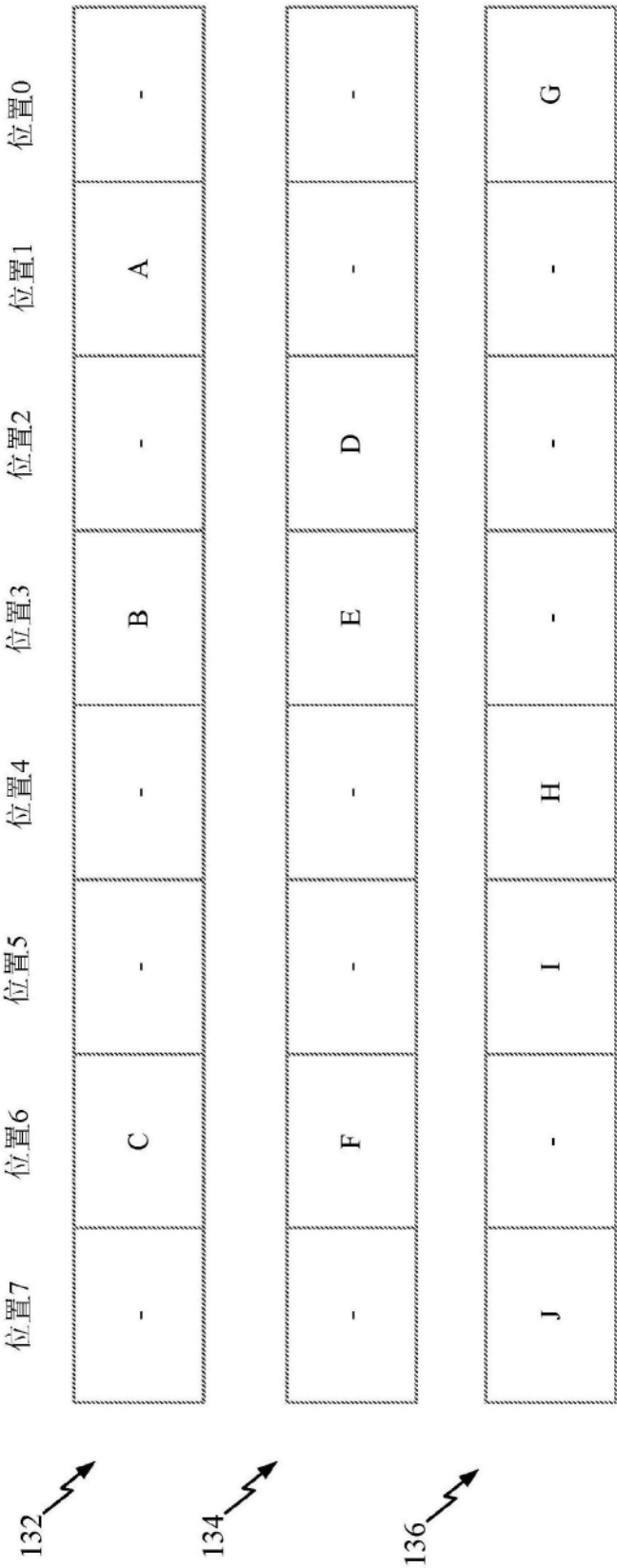


图2



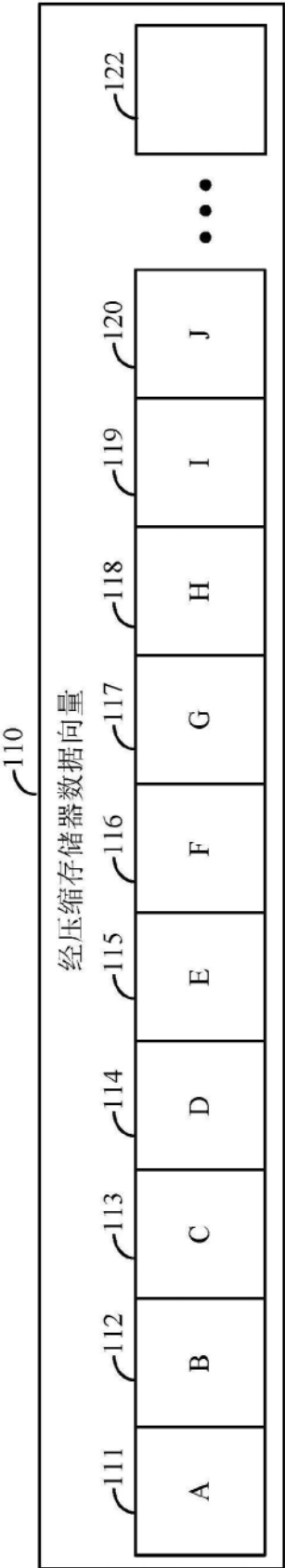


图3

400

	位置7	位置6	位置5	位置4	位置3	位置2	位置1	位置0
数据	-	C	-	-	B	-	A	-
启用	0	1	0	0	1	0	1	0
并行前缀	3	3	2	2	2	1	1	0
存储器地址	3	3	2	2	2	1	1	0
数据	-	F	-	-	E	D	-	-
启用	0	1	0	0	1	1	0	0
并行前缀	3	3	2	2	2	1	0	0
存储器地址	6	6	5	5	5	4	3	3
数据	J	-	I	H	-	-	-	G
启用	1	0	1	1	0	0	0	1
并行前缀	4	3	3	2	1	1	1	1
存储器地址	10	9	9	8	7	7	7	7

132

134

136

图4

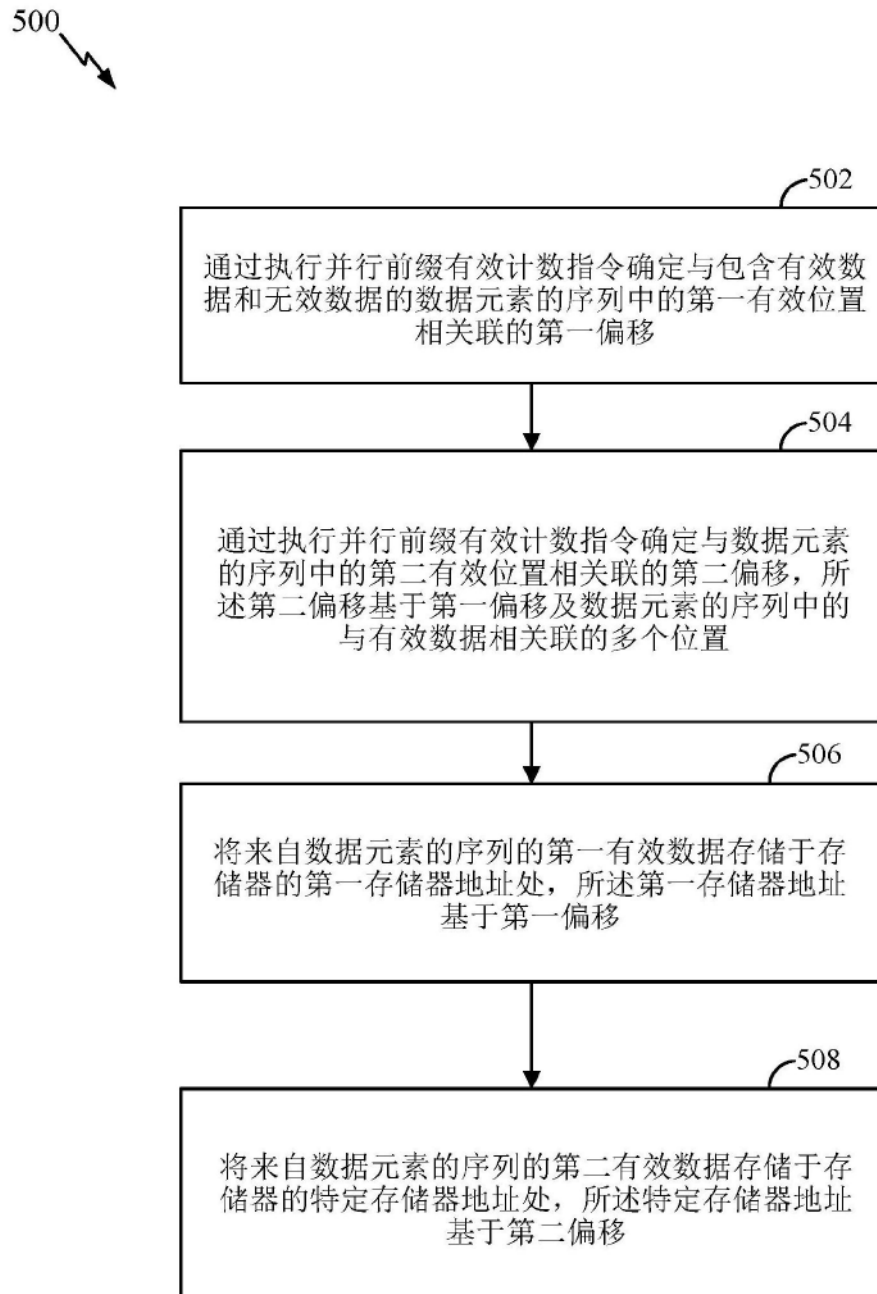


图5

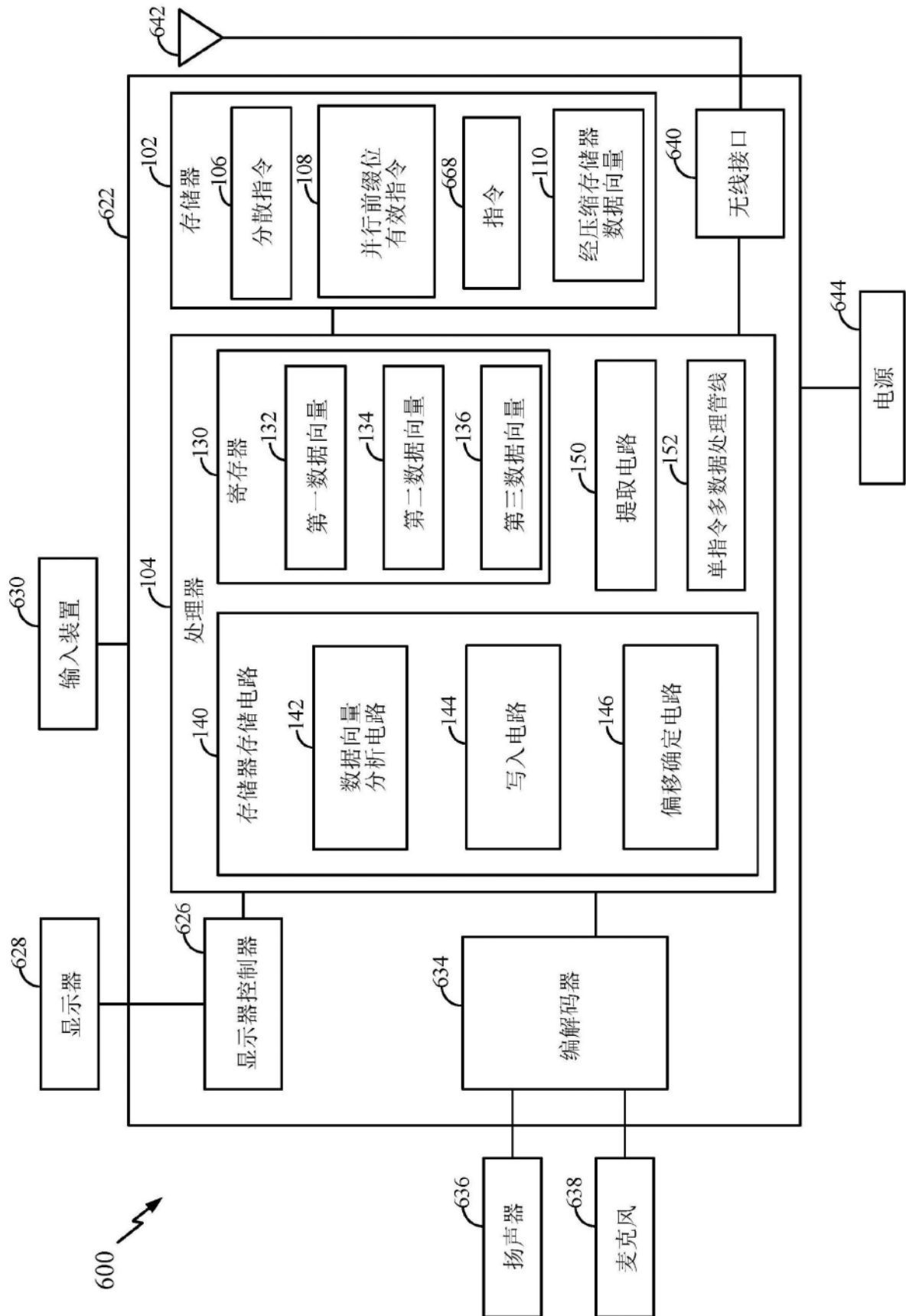


图6