

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 6 月 4 日 (04.06.2020)



(10) 国际公布号
WO 2020/107664 A1

(51) 国际专利分类号:
G02F 1/13 (2006.01) **H01L 23/52** (2006.01)

(21) 国际申请号: PCT/CN2019/071072

(22) 国际申请日: 2019 年 1 月 10 日 (10.01.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201811445530.1 2018 年 11 月 29 日 (29.11.2018) CN
201811445573.X 2018 年 11 月 29 日 (29.11.2018) CN
201811447456.7 2018 年 11 月 29 日 (29.11.2018) CN

(71) 申请人: 惠科股份有限公司(**HKC CORPORATION LIMITED**) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518101 (CN)。

(72) 发明人: 何怀亮(**HE, Huailiang**); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠

科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518101 (CN)。

(74) 代理人: 广州华进联合专利商标代理有限公司 (**ADVANCE CHINA IP LAW OFFICE**); 中国广东省广州市天河区珠江东路 6 号 4501 房 (部位: 自编 01-03 和 08-12 单元) (仅限办公用途), Guangdong 510623 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,

(54) **Title:** ARRAY SUBSTRATE AND DISPLAY PANEL

(54) 发明名称: 阵列基板和显示面板

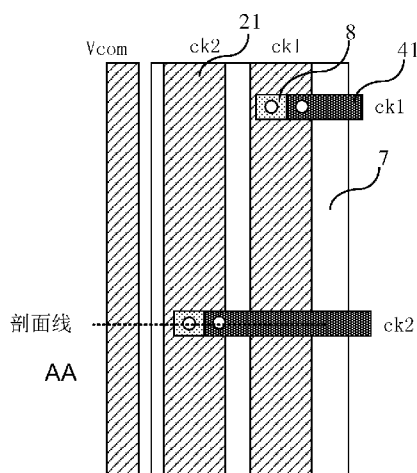


图 3

AA Section line

(57) **Abstract:** A display panel, comprising a first substrate (1), first conductive layers (2), a first passivation layer (3), second conductive layers (4), a second passivation layer (5), first electrode layers (6), a non-conductive material layer (7), a liquid crystal layer (8), second electrode layers (9), and a second substrate (91) in sequence from bottom to top. First wirings (21) on each of the first conductive layers (2) are connected to second wirings (41) on a plurality of second conductive layers (4) by means of corresponding first electrode layers (6); there are overlapping areas between the projection of the non-conductive material layer (7) on the first substrate (1) and the projection of the first wirings (21) on the first substrate (1), so that the capacitance between the first conductive layer (2) and the second electrode layer (9) can be reduced, thereby reducing the capacitance between plates and the load of a gate driving circuit and improving the signal transmission quality and reliability.



AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

(57) 摘要：一种显示面板，由下至上依次包括第一基板(1)、第一导电层(2)、第一钝化层(3)、第二导电层(4)、第二钝化层(5)、第一电极层(6)、非导电材料层(7)、液晶层(8)、第二电极层(9)以及第二基板(91)，各第一导电层(2)上的第一走线(21)通过对应的第一电极层(6)连接至多个第二导电层(4)上的第二走线(41)，非导电材料层(7)在第一基板(1)上的投影与第一走线(21)在第一基板(1)上的投影存在重叠区域，从而能够降低第一导电层(2)与第二电极层(9)之间的电容，降低平板间电容以及闸极驱动电路的负载，提高讯号传输质量和可靠性。

阵列基板和显示面板

本申请要求于 2018 年 11 月 29 日提交中国专利局，申请号为 201811445573.X，申请名称为“阵列基板和显示面板”的中国专利申请的优先权，并且本申请要求于 2018 年 11 月 29 日提交中国专利局，申请号为 201811445530.1，申请名称为“阵列基板和显示面板”的中国专利申请的优先权，本申请还要求于 2018 年 11 月 29 日提交中国专利局，申请号为 201811447456.7，申请名称为“阵列基板和显示面板”的中国专利申请的优先权，三件在先申请的全部内容通过引用结合在本申请中。

技术领域

本申请涉及一种阵列基板和显示面板。

背景技术

这里的陈述仅提供与本申请有关的背景信息，而不必然地构成现有技术。

GOA (gate on array)在面板设计上是一项重要技术，主要优点是可以免去闸极驱动集成电路，降低产品成本，驱动电路生成时钟讯号发送至闸机驱动电路，闸机驱动电路通过时钟讯号线提供时钟讯号给到各闸机驱动电路以进行行扫描。

由于时钟讯号线负责提供讯号给闸机驱动电路，当然不希望讯号经过这些走线造成讯号衰减，一般 PSA(Polymer Sustained Alignment, 聚合高分子辅助取向)模式和 VA(Vertical Alignment, 垂直对准)模式下，时钟讯号线的讯号电阻和讯号电容均落在主动开关的其中一端或两端，如何解决闸机驱动电路负载过大问题，成为重要课题。

申请内容

为了解决闸极驱动电路负载过大的问题，本申请的目的在于，提供一种阵列基板和显示面板。

一种阵列基板，包括：

第一基板；

形成于第一基板上的第一导电层；

形成于第一导电层上的第一钝化层，且第一钝化层覆盖部分第一基板；

形成于第一钝化层上的第二导电层；

形成于第二导电层上的第二钝化层，且第二钝化层覆盖部分第一钝化层；

形成与第二钝化层上的第一电极层，第一电极层覆盖部分第一导电层、第一钝化层、第二导电层和第二钝化层；

5 形成于第一电极层上的非导电材料层，非导电材料层覆盖部分第二钝化层；

形成于非导电材料层的液晶层，液晶层覆盖部分第二钝化层；

形成于液晶层上的第二电极层；

形成于第二电极层上的第二基板；

10 第一导电层包括多条第一走线，第二导电层包括多条第二走线，其中，各第一走线通过对应的第一电极层的走线连接多个第二走线；

非导电材料层在第一基板上的投影与第一走线在第一基板上的投影存在重叠区域。

在其中一个实施例中，各第一走线在第一基板上的投影位于非导电材料层在第一基板上的投影里面。

15 在其中一个实施例中，非导电材料层包括：形成于第一电极层上的色阻材料层，色阻材料层覆盖部分第二钝化层；液晶层形成于色阻材料层上。

在其中一个实施例中，非导电材料层还包括：

形成于色阻材料层上的树脂材料层；液晶层形成于树脂材料层上。

在其中一个实施例中，各第一走线在第一基板上的投影位于色阻材料层在第一基板上的投影里面。

20 在其中一个实施例中，各第一走线在第一基板上的投影位于树脂材料层在第一基板上的投影里面。

在其中一个实施例中，第一走线沿第一方向延伸，第二走线沿与第一方向交叉的第二方向延伸。

25 在其中一个实施例中，各第一走线上设置有目标区域，目标区域包括第一走线与各第二走线形成的跨线区域，目标区域是用于降低第一走线与第二电极层之间电容的区域。

在其中一个实施例中，目标区域还包括第一走线与第二走线的交叉连接区域。

在其中一个实施例中，第一导电层上形成有导电桥接洞，第一电极层覆盖于第一导电

层和第二导电层上。

在其中一个实施例中，导电桥接洞至少为两个。

在其中一个实施例中，第一钝化层在目标区域覆盖部分第一基板。

在其中一个实施例中，液晶层具有一介质系数，介质系数包括平行向量的介电系数与

5 垂直向量的介电系数。

一种显示面板，包括彩色滤光片基板、驱动电路和阵列基板；

阵列基板包括：

第一基板；

形成于第一基板上的第一导电层；

10 形成于第一导电层上的第一钝化层，且第一钝化层覆盖部分第一基板；

形成于第一钝化层上的第二导电层；

形成于第二导电层上的第二钝化层，且第二钝化层覆盖部分第一钝化层；

形成与第二钝化层上的第一电极层，第一电极层覆盖部分第一导电层、第一钝化层、
第二导电层和第二钝化层；

15 形成于第一电极层上的非导电材料层，非导电材料层覆盖部分第二钝化层；

形成于非导电材料层的液晶层，液晶层覆盖部分第二钝化层；

形成于液晶层上的第二电极层；

形成于第二电极层上的第二基板；

第一导电层包括多条第一走线，第二导电层包括多条第二走线，其中，各第一走线通

20 过对应的第一电极层的走线连接多个第二走线；

非导电材料层在第一基板上的投影与第一走线在第一基板上的投影存在重叠区域。

在其中一个实施例中，各第一走线在第一基板上的投影位于非导电材料层在第一基板
上的投影里面。

在其中一个实施例中，非导电材料层包括：形成于第一电极层上的色阻材料层，色阻

25 材料层覆盖部分第二钝化层；液晶层形成于色阻材料层上。

在其中一个实施例中，非导电材料层还包括：

形成于色阻材料层上的树脂材料层；液晶层形成于树脂材料层上。

在其中一个实施例中，各第一走线在第一基板上的投影位于色阻材料层在第一基板上的投影里面。

在其中一个实施例中，各第一走线在第一基板上的投影位于色阻材料层在第一基板上的投影里面。

- 5 本申请的一个或多个实施例的细节在下面的附图和描述中提出。本申请的其它特征和优点将从说明书、附图以及权利要求书变得明显。

附图说明

10 为了更清楚地说明本申请实施例中的技术方案，下面将对实施例中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其它的附图。

图 1 为一个实施例中显示面板的结构示意图；

图 2 为一个示例性技术中电容负载电路示意图；

图 3 为一个实施例中阵列基板的结构示意图；

- 15 图 4 为一个实施例中阵列基板的剖视图；

图 5 为又一个实施例中阵列基板的结构示意图；

图 6 为又一个实施例中阵列基板的剖视图；

图 7 为再一个实施例中阵列基板的结构示意图；

图 8 为其中一个实施例中阵列基板的结构示意图；

- 20 图 9 为另一个实施例中阵列基板的剖视图；

图 10 为再一个实施例中阵列基板的剖视图。

具体实施方式

25 为了使本申请的技术方案及优点更加清楚明白，以下结合附图及实施例，对本申请进行进一步详细说明。应当理解，此处描述的具体实施例仅仅用以解释本申请，并不用于限定本申请。

需要说明的是，当一个元件被认为是“连接”另一个元件，它可以是直接连接到另一

个元件并与之结合为一体，或者可能同时存在居中元件。本文所使用的术语“安装”、“一端”、“另一端”以及类似的表述只是为了说明的目的。

除非另有定义，本文所使用的所有的技术和科学术语与属于本申请的技术领域的技术人员通常理解的含义相同。本文中在本申请的说明书中所使用的术语只是为了描述具体的
5 实施例的目的，不是旨在限制本申请。本文所使用的术语“及 / 或”包括一个或多个相关的所列项目的任意的和所有的组合。

如图 1 所示，采用 GOA 技术的具有闸极阵列驱动的显示面板，包括彩色滤光片基板
10、阵列基板 20、驱动电路 30 和闸机驱动电路 40，通过采用闸机驱动电路 40 制作在阵列基板 20 上，代替由外接硅芯片制作的驱动芯片以驱动薄膜晶体管的通断。由于 GOA 技
10 术可以直接在显示面板的显示区域周围设置闸机驱动电路 40，简化制作程序，提高显示面板的整合度，使得显示面板可以实现超薄设计。

采用闸机驱动电路进行闸极驱动时，电容负载电路如图 2 所示，驱动电路发送的时钟
电压讯号 100 经讯号线发送至主动开关，讯号线所产生的讯号电阻 200，讯号电容 300 和
15 并联在主动开关的控制端 b 和主动开关 500 的第一端 a 之间的并联电容 400。讯号电阻 200、
讯号电容 300 和并联电容 400 均落在第一端 a 和控制端 b 上，电路负载过重，影响时钟讯
号传输效果。

为了解决上述技术问题，本发明实施例提供了一种阵列基板，如图 3 和图 4 所示，阵
列基板，包括：第一基板 1；形成于第一基板 1 上的第一导电层 2；形成于第一导电层 2
上的第一钝化层 3，且第一钝化层 3 覆盖部分第一基板 1；形成于第一钝化层 3 上的第二
20 导电层 4；形成于第二导电层 4 上的第二钝化层 5，且第二钝化层 5 覆盖部分第一钝化层
3；形成与第二钝化层 5 上的第一电极层 6，第一电极层 6 覆盖部分第一导电层 2、第一钝
化层 3、第二导电层 4 和第二钝化层 5；形成于第一电极层 6 上的非导电材料层 7，非导
电材料层 7 覆盖部分第二钝化层 5；形成于非导电材料层 7 的液晶层 8，液晶层 8 覆盖部
分第二钝化层 5；形成于液晶层 8 上的第二电极层 9；形成于第二电极层 9 上的第二基板
25 91；第一导电层 2 包括多条第一走线 21，第二导电层 4 包括多条第二走线 41，其中，各
第一走线 21 通过对应的第一电极层 6 的走线连接多个第二走线 41；非导电材料层 7 在第一
基板 1 上的投影与第一走线 21 在第一基板 1 上的投影存在重叠区域。

发明人发现电路负载对时钟讯号线的讯号传输造成影响，例如过大的电路负载会造成讯号在传输过程中的衰减，不利于显示，而板间电容的大小是影响电路负载的一个重要因素。本发明实施例提供的阵列基板，通过在第一电极层 6 上设置非导电材料层 7，使得第一走线 21 与第二电极层 9 相对的部分区域或全部区域通过非导电材料层 7 进行隔离，即
5 尽量减少或避免两层金属之间的相对相对面积，从而降低第一导电层 2 与第二电极层 9 之间的电容，降低平板间电容，降低闸极驱动电路的负载，以减小讯号经时钟讯号线传输过程中造成的讯号衰减，提高讯号传输质量和可靠性。其中，非导电材料层 7 可以包括树脂材料和/或色阻材料。

在其中一个实施例中，各第一走线 21 在第一基板 1 上的投影位于非导电材料层 7 在第一基板上 1 的投影里面。具体的，第一走线 21 投射在非导电材料层 7 上的投影位于非导电材料层 7 的非导电材料覆盖区域内，保证各第一走线 21 与其对应的第二电极层 9 之间均能够通过非导电材料层 7 进行隔离，降低平板间电容。

在其中一个实施例中，如图 3 和图 4 所示，阵列基板，包括：第一基板 1；形成于第一基板 1 上的第一导电层 2；形成于第一导电层 2 上的第一钝化层 3，且第一钝化层 3 覆盖部分第一基板 1；形成于第一钝化层 3 上的第二导电层 4；形成于第二导电层 4 上的第二钝化层 5，且第二钝化层 5 覆盖部分第一钝化层 3；形成与第二钝化层 5 上的第一电极层 6，第一电极层 6 覆盖部分第一导电层 2、第一钝化层 3、第二导电层 4 和第二钝化层 5；形成于第一电极层 6 上的色阻材料层 71，色阻材料层 71 覆盖部分第二钝化层 5；形成于色阻材料层 71 的液晶层 8，液晶层 8 覆盖部分第二钝化层 5；形成于液晶层 8 上的第二电极层 9；形成于第二电极层 9 上的第二基板 91；第一导电层 2 包括多条第一走线 21，第二导电层 4 包括多条第二走线 41，各第一走线 21 通过对应的第一电极层 6 的走线连接多个第二走线 41；色阻材料层 71 在第一基板 1 上的投影与第一走线 21 在第一基板 1 上的投影存在重叠区域。

本申请实施例提供的阵列基板，通过在第一电极层 6 上设置色阻材料层 71，使得第一走线 21 与第二电极层 9 相对的部分区域或全部区域通过色阻材料层 71 进行隔离，即尽量减少或避免两层金属之间的相对相对面积，从而降低第一导电层 2 与第二电极层 9 之间的电容，降低平板间电容。从而降低闸极驱动电路的负载，以减小讯号经时钟讯号线传输过

程中的讯号衰减，提高讯号传输质量和可靠性。

在其中一个实施例中，如图 5 和图 6 所示，阵列基板，包括：第一基板 1；形成于第一基板 1 上的第一导电层 2；形成于第一导电层 2 上的第一钝化层 3，且第一钝化层 3 覆盖部分第一基板 1；形成于第一钝化层 3 上的第二导电层 4；形成于第二导电层 4 上的第二钝化层 5，且第二钝化层 5 覆盖部分第一钝化层 3；形成与第二钝化层 5 上的第一电极层 6，第一电极层 6 覆盖部分第一导电层 2、第一钝化层 3、第二导电层 4 和第二钝化层 5；形成于第一电极层 6 上的色阻材料层 71，色阻材料层 71 覆盖部分第二钝化层 5；形成于色阻材料层 71 上的树脂材料层 72；形成于树脂材料层 72 上的液晶层 9，液晶层 9 覆盖部分第二钝化层 5；形成于液晶层 9 上的第二电极层 91；形成于第二电极层 91 上的第二基板 91；第一导电层 2 包括多条第一走线 21，第二导电层 4 包括多条第二走线 41，其中，各第一走线 21 通过对应的第一电极层 6 的走线连接多个第二走线 41；色阻材料层 71 在第一基板 1 上的投影和树脂材料层 72 在第一基板 1 上的投影均与第一走线 21 在第一基板 1 上的投影存在重叠区域。

本发明实施例提供的阵列基板，通过在第一电极层 6 上设置色阻材料层 71，并在色阻材料层 71 上设置树脂材料层 72，使得第一走线 21 与第二电极层 91 相对的部分区域或全部区域通过色阻材料层 71 和树脂材料层 72 进行隔离，即尽量减少或避免两层金属之间的相对相对面积，从而降低第一导电层 2 与第二电极层 91 之间的电容，降低平板间电容，降低闸极驱动电路的负载，以减小讯号经时钟讯号线传输过程中造成的讯号衰减，提高讯号传输质量和可靠性。

在其中一个实施例中，如图 3-图 10 所示，各第一走线 21 在第一基板 1 上的投影位于色阻材料层 71 在第一基板上 1 的投影里面。具体的，第一走线 21 投射在色阻材料层 71 上的投影位于色阻材料层 71 的 RGB 色阻材料覆盖区域内，保证各第一走线 21 与其对应的第二电极层 9 之间均能够通过色阻材料层 71 进行隔离，降低平板间电容。

在其中一个实施例中，如图 5、图 6、图 7 和图 10 所示，各第一走线 21 在第一基板 1 上的投影位于树脂材料层 72 在第一基板上 1 的投影里面。具体的，第一走线 21 投射在树脂材料层 72 上的投影位于树脂材料层 72 的树脂材料覆盖区域内，保证各第一走线 21 与其对应的第二电极层 91 之间均能够通过色阻材料层 71 和树脂材料层 72 进行隔离，降低

平板间电容。

在其中一个实施例中，如图 3、图 5、图 7 和图 8 所示，第一走线 21 沿第一方向延伸，第二走线 41 沿与第一方向交叉的第二方向延伸。具体的，各第二走线 41 与对应的第一走线 21 连接，跨过位于其对应的第一走线 21 的第二方向侧的其余第一走线 21，沿第二方向延伸。

在其中一个实施例中，如图 7 和图 8 所示，各第一走线 21 上设置有目标区域 92，目标区域 92 包括第一走线 21 与各第二走线 41 形成的跨线区域 921，目标区域 92 是用于降低第一走线 21 与第二电极层 9 之间电容的区域。

第一走线 21 的目标区域 92 是指用于降低第一走线 21 与第二电极层 9 之间的电容的区域。目标区域 92 内的第一走线 21 可以是镂空状态，目标区域 92 内的第一走线 21 还可以设置有凹槽、凹槽中填充有非导电材料，以减小平板间电容。即目标区域 92 内的这部分第一走线 21（可以是实体金属，也可以是第一走线 21 上的镂空部分等）与所对的第二电极层 9 之间形成的电容 C_1 小于目标区域外的这部分第一走线 21 与第二电极层 9 之间形成的电容。具体实现方式不仅限于此处所举的两个例子。跨线区域 921，是指第一走线 21 上和第二走线 41 交叉不连接的部分。本申请实施例采用在第一走线 21 与各第二走线 41 的跨线区域设置目标区域 92，有效降低闸机驱动电路走线的电容值，减小闸机驱动电路走线负载及降低平板功率。

在其中一个实施例中，如图 7 和图 8 所示，目标区域 92 还包括第一走线 21 与第二走线 41 的交叉连接区域 922。交叉连接区域 922 是指和第二走线 41 在对应连接的第一走线 21 上的投影有交集的区域。在第一走线 21 上与第二走线 41 交叉连接区域 921 挖孔或填充树脂等非导电材料，降低电容，从而降低闸机驱动电路的电路负载。

在其中一个实施例中，如图 4、图 6、图 9 和图 10 所示，第一导电层上形成有导电桥接洞 93，第一电极层 9 覆盖于第一导电层 2 和第二导电层 3 上。导电桥接洞 93 连接第一导电层 2 上的第一走线 21 和第二导电层 4 上的第二走线 41，降低闸极驱动电路的电容值。

在其中一个实施例中，如图 4、图 6、图 9 和图 10 所示，导电桥接洞 93 至少为两个。

在其中一个实施例中，如图 4、图 6、图 9 和图 10 所示，第一钝化层 3 在目标区域 92 覆盖部分第一基板 1。第一钝化层 3 在目标区域 92 覆盖部分第一基板 1，即第一走线 21

上挖设有孔,在该孔处无导电材料,第一钝化层 3 填充该部分区域,并与第一基板 1 接触,降低平板电容,从而降低闸机驱动电路走线的电容值。

在其中一个实施例中,目标区域 92 填充有非导电材料。在目标区域 92 填充树脂等非导电材料,减小平板间电容,以降低闸机驱动电路走线的负载。

5 在其中一个实施例中,液晶层 8 具有一介质系数,介质系数包括平行向量的介电系数与垂直向量的介电系数。在各第一走线 21 上形成第一类导电桥接洞,并同时第一电极层 6 覆盖于第一导电层 2 上,透过导电桥接洞传送电压讯号于第一电极层 6 及第二电极层 9,因而使液晶层 8 的所述介质系数趋近为平行向量的介电系数(举例:由电压信号大小控制介电系数方向的倾斜度),而有效进一步降低闸机驱动电路走线的电容值。同理,在各第二走线 41 上形成第二类导电桥接洞,并同时第二电极层 9 覆盖于第二导电层 4 上,透
10 过导电桥接洞传送电压讯号于第二电极层 9 及第二电极层 9,因而使液晶层 8 的所述介质系数趋近为平行向量的介电系数(举例:由电压信号大小控制介电系数方向的倾斜度),而有效进一步降低闸机驱动电路走线的电容值。

一种显示面板,如图 1 以及图 3 至图 10 所示,包括彩色滤光片基板 10、驱动电路 30
15 和上述阵列基板 20。本申请实施例提供的显示面板,通过在第一电极层 6 与液晶层 9 之间设置非导电材料层 7,来降低板间电容,从而减小讯号在传输过程中的衰减,提高讯号传输的有效性和可靠性。其中,非导电层材料 7 可以采用单层的色阻材料层 71 或者树脂材料层 72,也可以包括由下至上依次叠加的色阻材料层 71 和树脂材料层 72。

在其中一个实施例中,本申请实施例提供的显示面板,驱动电路 30 产生的时钟讯号
20 给到阵列基板 20 上的第一走线 21 和第二走线 41,以驱动薄膜晶体管,在各第二走线 41 对应的第一走线 21 上设置目标区域 92,使得该第二走线 41 在第一走线 21 上的投影落在该目标区域 92 内,即使得第二走线 41 与其连接的第一走线 21 的交叠处的电容最小化,从而降低闸机驱动电路 40 走线的电容值,降低平板功率。

一种阵列基板制作方法,包括:

25 提供第一基板;在第一基板上形成第一导电层;在第一导电层上形成第一钝化层,且使得第一钝化层覆盖部分第一基板;在第一钝化层上形成第二导电层;在第二导电层上形成第二钝化层,且使得第二钝化层覆盖部分第一钝化层;在第二钝化层上形成第一电极层,

且使得第一电极层覆盖部分第一导电层、第一钝化层、第二导电层和第二钝化层；在第一电极层上形成非导电材料层，非导电材料层覆盖部分第二钝化层；在非导电材料层上形成液晶层，液晶层覆盖部分第二钝化层；在液晶层上形成第二电极层；在第二电极层上形成第二基板；第一导电层包括多条第一走线，第二导电层包括多条第二走线，其中，各第一走线通过对应的第一电极层的走线连接多个第二走线；非导电材料层在第一基板上的投影与第一走线在第一基板上的投影存在重叠区域。需要说明的是，本实施例中的名词释义与上述实施例中相同，工作原理也相同，在此不做赘述。

在其中一个实施例中，非导电材料层包括形成于第一电极层 6 上的色阻材料层，阵列基板制作方法包括：

提供第一基板；在第一基板上形成第一导电层；在第一导电层上形成第一钝化层，且使得第一钝化层覆盖部分第一基板；在第一钝化层上形成第二导电层；在第二导电层上形成第二钝化层，且使得第二钝化层覆盖部分第一钝化层；在第二钝化层上形成第一电极层，且使得第一电极层覆盖部分第一导电层、第一钝化层、第二导电层和第二钝化层；在第一电极层上形成色阻材料层，色阻材料层覆盖部分第二钝化层；在色阻材料层上形成液晶层，液晶层覆盖部分第二钝化层；在液晶层上形成第二电极层；在第二电极层上形成第二基板；第一导电层包括多条第一走线，第二导电层包括多条第二走线，各第一走线通过对应的第一电极层的走线连接多个第二走线；色阻材料层在第一基板上的投影与第一走线在第一基板上的投影存在重叠区域。需要说明的是，本实施例中的名词释义与上述实施例中相同，工作原理也相同，在此不做赘述。

在其中一个实施例中，非导电材料层还包括设置在色阻材料层上的树脂材料层，阵列基板制作方法包括：提供第一基板；在第一基板上形成第一导电层；在第一导电层上形成第一钝化层，且使得第一钝化层覆盖部分第一基板；在第一钝化层上形成第二导电层；在第二导电层上形成第二钝化层，且使得第二钝化层覆盖部分第一钝化层；在第二钝化层上形成第一电极层，且使得第一电极层覆盖部分第一导电层、第一钝化层、第二导电层和第二钝化层；在第一电极层上形成色阻材料层，色阻材料层覆盖部分第二钝化层；在色阻材料层上形成树脂材料层；在树脂材料层上形成液晶层，液晶层覆盖部分第二钝化层；在液晶层上形成第二电极层；在第二电极层上形成第二基板；第一导电层包括多条第一走线，

第二导电层包括多条第二走线，其中，各第一走线通过对应的第一电极层的走线连接多个第二走线；色阻材料层在第一基板上的投影和树脂材料层在第一基板上的投影均与第一走线在第一基板上的投影存在重叠区域。需要说明的是，本实施例中的名词释义与上述实施例中相同，工作原理也相同，在此不做赘述。

- 5 在本申请中的某些实施例中，显示面板可以包括液晶面板，液晶面板可以包括开关阵列基板，彩色滤光层基板与形成于两基板之间的液晶层 8，显示面板还可以是 OLED（Organic Light-Emitting Diode，有机电激光显示）面板或 QLED（Quantum Dot Light Emitting Diodes，量子点发光二极管）面板。

10 以上所述实施例的各技术特征可以进行任意的组合，为使描述简洁，未对上述实施例中的各个技术特征所有可能的组合都进行描述，然而，只要这些技术特征的组合不存在矛盾，都应当认为是本说明书记载的范围。

15 以上所述实施例仅表达了本申请的几种实施方式，其描述较为具体和详细，但并不能因此而理解为对本申请专利范围的限制。应当指出的是，对于本领域的普通技术人员来说，在不脱离本申请构思的前提下，还可以做出若干变形和改进，这些都属于本申请的保护范围。因此，本申请专利的保护范围应以所附权利要求为准。

权利要求书

1、一种阵列基板，包括：

第一基板；

形成于所述第一基板上的第一导电层；

形成于所述第一导电层上的第一钝化层，且所述第一钝化层覆盖部分所述第一基板；

5 形成于所述第一钝化层上的第二导电层；

形成于所述第二导电层上的第二钝化层，且所述第二钝化层覆盖部分所述第一钝化层；

形成与所述第二钝化层上的第一电极层，所述第一电极层覆盖部分所述第一导电层、所述第一钝化层、所述第二导电层和所述第二钝化层；

10 形成于所述第一电极层上的非导电材料层，所述非导电材料层覆盖部分所述第二钝化层；

形成于所述非导电材料层的液晶层，所述液晶层覆盖部分所述第二钝化层；

形成于所述液晶层上的第二电极层；

形成于所述第二电极层上的第二基板；

15 所述第一导电层包括多条第一走线，所述第二导电层包括多条第二走线，其中，各所述第一走线通过对应的第一电极层的走线连接多个所述第二走线；

所述非导电材料层在所述第一基板上的投影与所述第一走线在所述第一基板上的投影存在重叠区域。

20 2、根据权利要求1所述的阵列基板，其中，各所述第一走线在所述第一基板上的投影位于所述非导电材料层在所述第一基板上的投影里面。

3、根据权利要求1所述的阵列基板，其中，所述非导电材料层包括：形成于所述第一电极层上的色阻材料层，所述色阻材料层覆盖部分所述第二钝化层；所述液晶层形成于所述色阻材料层上。

4、根据权利要求3所述的阵列基板，其中，所述非导电材料层还包括：

25 形成于所述色阻材料层上的树脂材料层；

所述液晶层形成于所述树脂材料层上。

5、根据权利要求3所述的阵列基板，其中，各所述第一走线在所述第一基板上的投影位于所述色阻材料层在所述第一基板上的投影里面。

6、根据权利要求4所述的阵列基板，其中，各所述第一走线在所述第一基板上的投影位于所述色阻材料层在所述第一基板上的投影里面。

5 7、根据权利要求6所述的阵列基板，其中，各所述第一走线在所述第一基板上的投影位于所述色阻材料层在所述第一基板上的投影里面。

8、根据权利要求1所述的阵列基板，其中，所述第一走线沿第一方向延伸，所述第二走线沿与所述第一方向交叉的第二方向延伸。

9、根据权利要求8所述的阵列基板，其中，各所述第一走线上设置有目标区域，所述目标区域包括所述第一走线与各所述第二走线形成的跨线区域，所述目标区域是用于降低第一走线与第二电极层之间电容的区域。

10、根据权利要求9所述的阵列基板，其中，所述目标区域还包括所述第一走线与所述第二走线的交叉连接区域。

11、根据权利要求1所述的阵列基板，其中，所述第一导电层上形成有导电桥接洞，
15 所述第一电极层覆盖于所述第一导电层和所述第二导电层上。

12、根据权利要求11所述的阵列基板，其中，所述导电桥接洞至少为两个。

13、根据权利要求9所述的阵列基板，其中，所述第一钝化层在所述目标区域覆盖部分所述第一基板。

14、根据权利要求1所述阵列基板，其中，所述液晶层具有一介质系数，所述介质系数包括平行向量的介电系数与垂直向量的介电系数。

15、一种显示面板，包括彩色滤光片基板、驱动电路和阵列基板；

所述阵列基板包括：

第一基板；

形成于所述第一基板上的第一导电层；

25 形成于所述第一导电层上的第一钝化层，且所述第一钝化层覆盖部分所述第一基板；

形成于所述第一钝化层上的第二导电层；

形成于所述第二导电层上的第二钝化层，且所述第二钝化层覆盖部分所述第一钝化

层；

形成与所述第二钝化层上的第一电极层，所述第一电极层覆盖部分所述第一导电层、所述第一钝化层、所述第二导电层和所述第二钝化层；

形成于所述第一电极层上的非导电材料层，所述非导电材料层覆盖部分所述第二钝化

5 层；

形成于所述非导电材料层的液晶层，所述液晶层覆盖部分所述第二钝化层；

形成于所述液晶层上的第二电极层；

形成于所述第二电极层上的第二基板；

所述第一导电层包括多条第一走线，所述第二导电层包括多条第二走线，其中，各所述
10 第一走线通过对应的第一电极层的走线连接多个所述第二走线；

所述非导电材料层在所述第一基板上的投影与所述第一走线在所述第一基板上的投影存在重叠区域。

16、根据权利要求 15 所述的显示面板，其中，各所述第一走线在所述第一基板上的投影位于所述非导电材料层在所述第一基板上的投影里面。

15 17、根据权利要求 15 所述的显示面板，其中，所述非导电材料层包括：形成于所述第一电极层上的色阻材料层，所述色阻材料层覆盖部分所述第二钝化层；所述液晶层形成于所述色阻材料层上。

18、根据权利要求 17 所述的显示面板，其中，所述非导电材料层还包括：

形成于所述色阻材料层上的树脂材料层；所述液晶层形成于所述树脂材料层上。

20 19、根据权利要求 17 所述的显示面板，其中，各所述第一走线在所述第一基板上的投影位于所述色阻材料层在所述第一基板上的投影里面。

20、根据权利要求 18 所述的显示面板，其中，各所述第一走线在所述第一基板上的投影位于所述色阻材料层在所述第一基板上的投影里面。

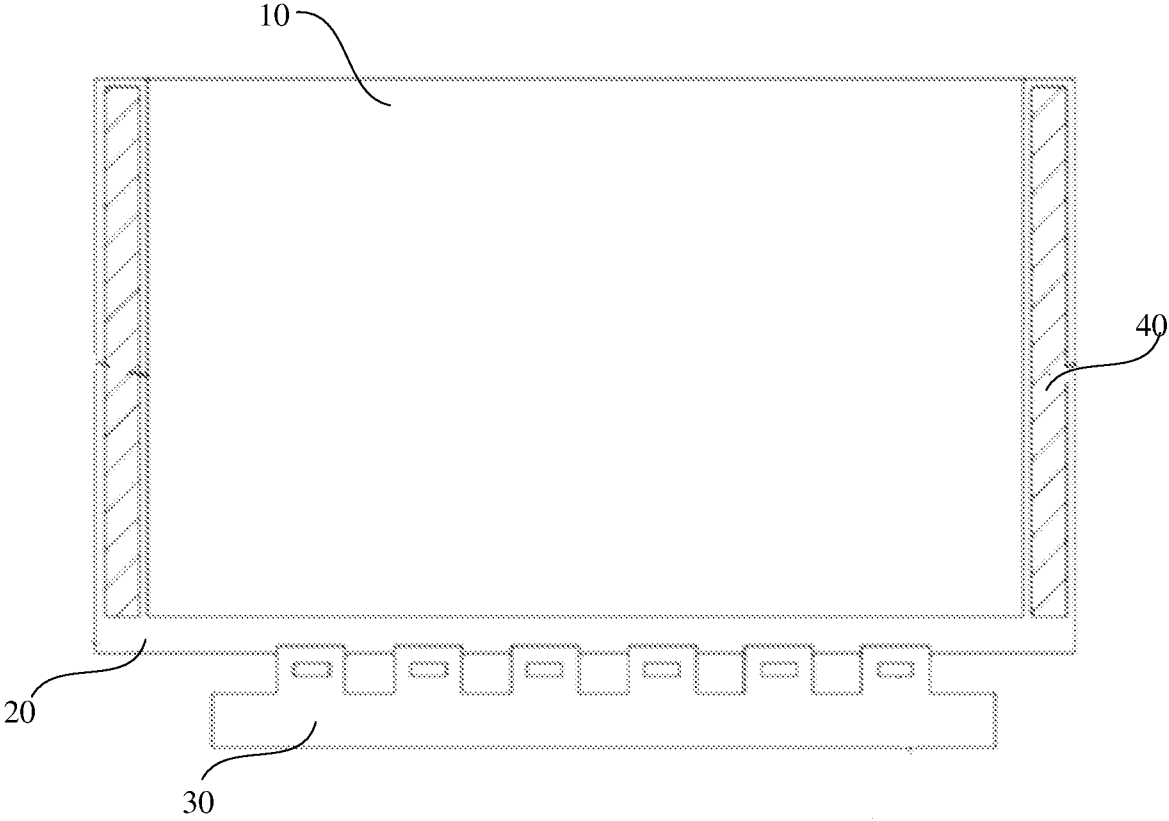


图 1

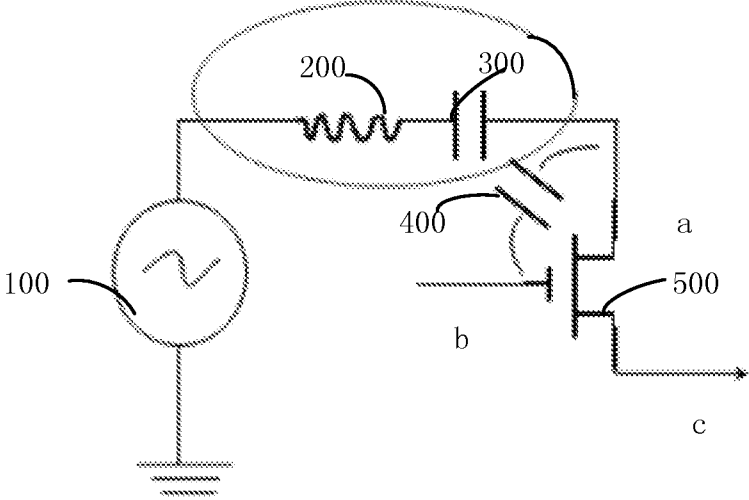


图 2

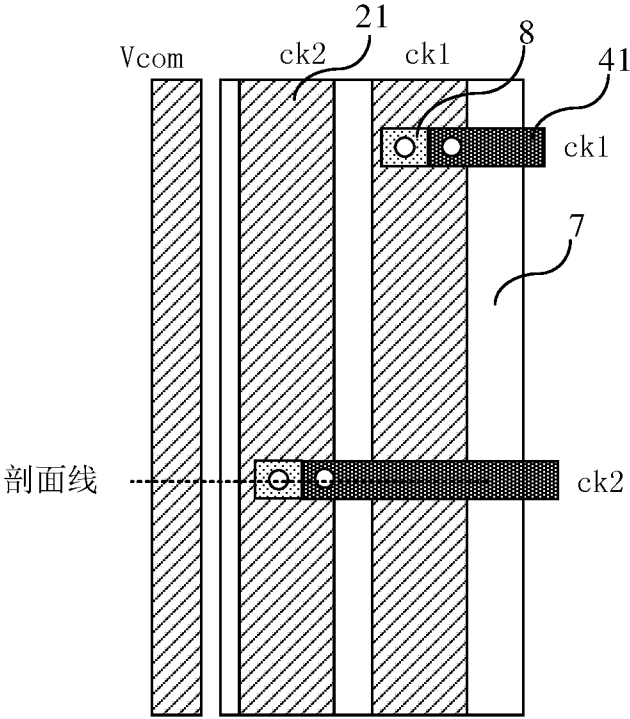


图 3

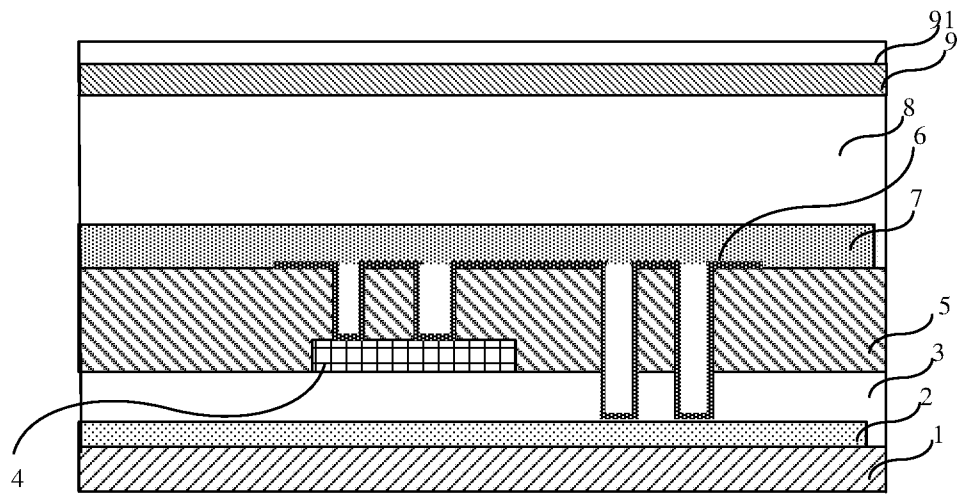


图 4

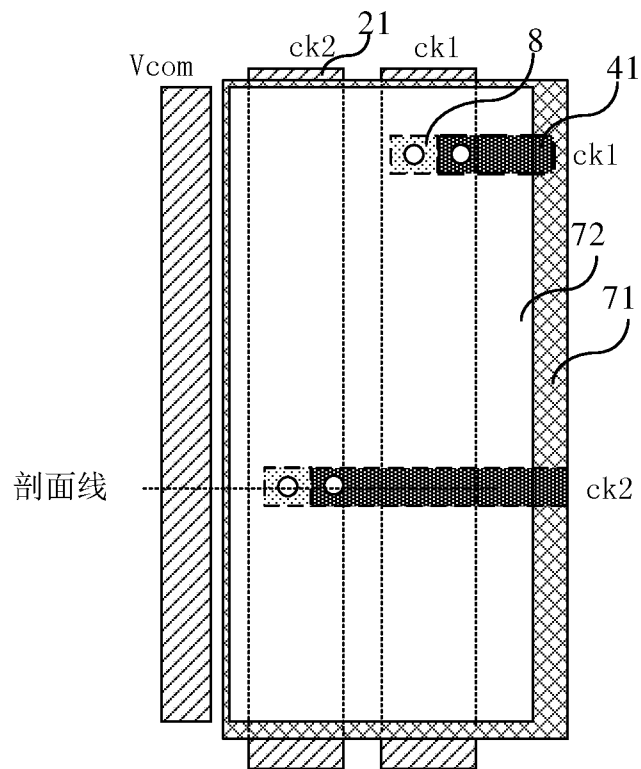


图 5

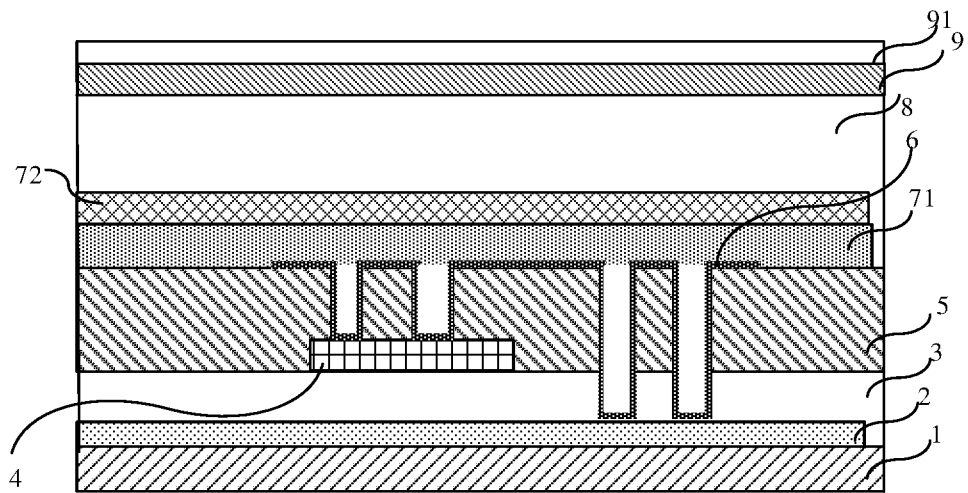


图 6

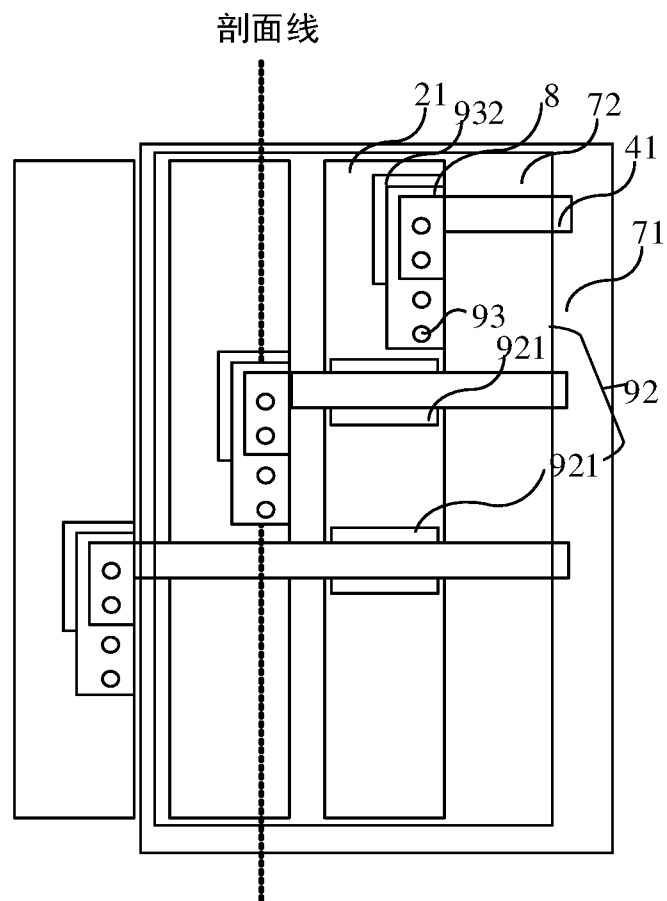


图 7

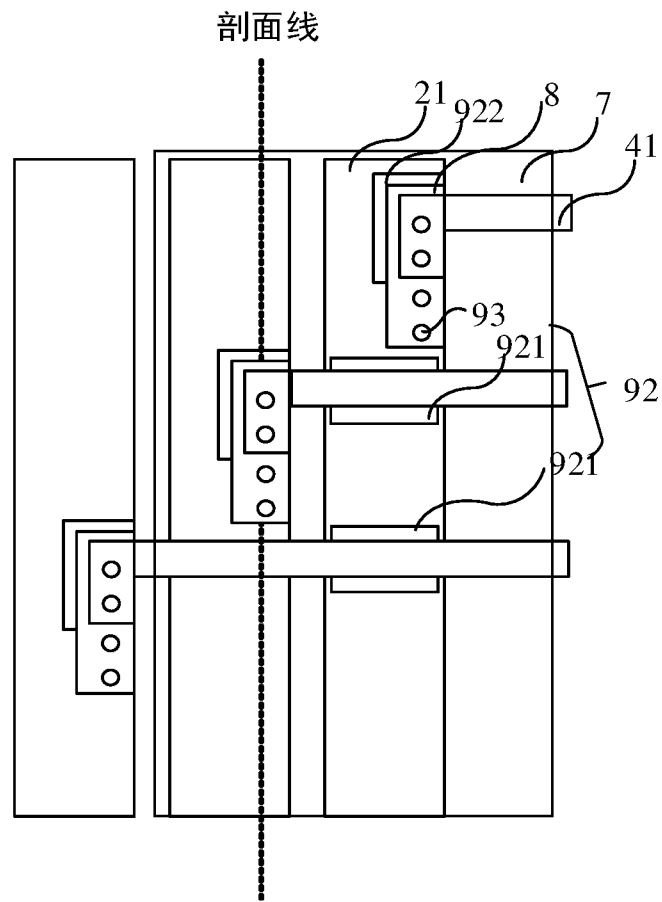


图 8

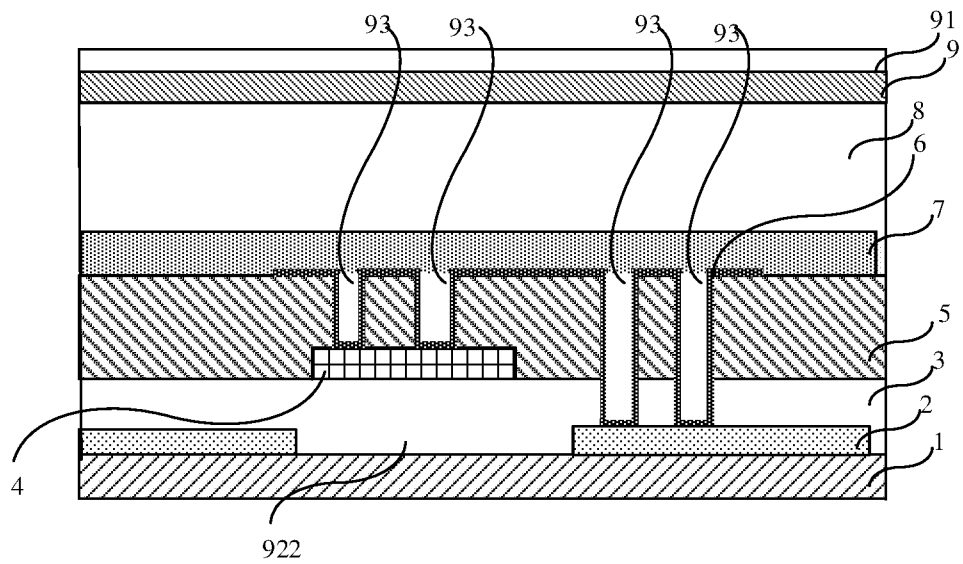


图 9

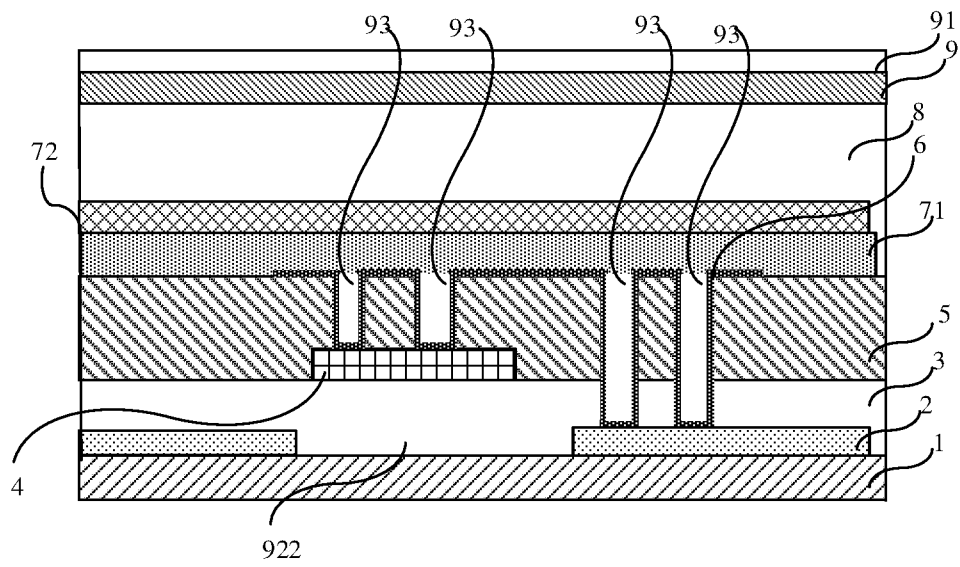


图 10

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/071072

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/13(2006.01)i; H01L 23/52(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F; H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, VEN: 电阻, 电容, 负载, 降, 低, 减, 绝缘, 钝化, 夹层, 隔层, 平坦, 导电, 电导, 导线, 走线, 电极, 驱动, RESIST+, CAPACIT+, LOAD+, REDUC+, DEcreas+, SUBTRACT+, DEBAS+, DEPRESS+, FALL+, ISOLAT+, INSULAT+, PROTECT+, OVERCOAT+, DIELECTRIC, PLANAR+, PASSIVAT+, FLAT+, CONDUCT+, ELECTRODE?, GOA, GATE, DRIV+, CIRCUIT+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 108363248 A (HKC CORPORATION LIMITED) 03 August 2018 (2018-08-03) description, paragraphs [0031]-[0055], and figures 2-5b	1-20
Y	CN 1517751 A (SAMSUNG ELECTRONICS CO., LTD.) 04 August 2004 (2004-08-04) description, page 15, line 11 to page 18, line 21, and figures 17-19	1-20
A	US 7288726 B2 (CHANG GUNG UNIVERSITY) 30 October 2007 (2007-10-30) entire document	1-20
A	US 2018052364 A1 (SAMSUNG DISPLAY CO., LTD.) 22 February 2018 (2018-02-22) entire document	1-20
A	CN 104765174 A (SAMSUNG DISPLAY CO., LTD.) 08 July 2015 (2015-07-08) entire document	1-20
A	CN 103472606 A (BOE TECHNOLOGY GROUP CO., LTD.) 25 December 2013 (2013-12-25) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

29 August 2019

Date of mailing of the international search report

18 September 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration
 No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
 100088
 China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/071072

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	108363248	A	03 August 2018	None			
CN	1517751	A	04 August 2004	US	2010045916	A1	25 February 2010
				JP	4908612	B2	04 April 2012
				JP	2010170156	A	05 August 2010
				JP	2004213026	A	29 July 2004
				CN	100405138	C	23 July 2008
				JP	4907844	B2	04 April 2012
				US	8149365	B2	03 April 2012
				US	8125601	B2	28 February 2012
				TW	200500703	A	01 January 2005
				TW	I386705	B	21 February 2013
				US	2004141128	A1	22 July 2004
				KR	894044	B1	20 April 2009
				KR	20040063621	A	14 July 2004
				KR	20040069630	A	06 August 2004
				KR	937711	B1	20 January 2010
				KR	20040063622	A	14 July 2004
				KR	954080	B1	23 April 2010
				KR	570699	B1	12 April 2006
				KR	20050037672	A	25 April 2005
				KR	101023972	B1	28 March 2011
				US	2005047100	A1	03 March 2005
				CN	1591528	A	09 March 2005
				CN	1312643	C	25 April 2007
				KR	20050025245	A	14 March 2005
US	7288726	B2	30 October 2007	US	2006076157	A1	13 April 2006
US	2018052364	A1	22 February 2018	KR	20180021307	A	02 March 2018
CN	104765174	A	08 July 2015	TW	201528480	A	16 July 2015
				US	2015194112	A1	09 July 2015
				KR	20150081872	A	15 July 2015
				US	9437148	B2	06 September 2016
CN	103472606	A	25 December 2013	CN	103472606	B	01 February 2017

国际检索报告

国际申请号

PCT/CN2019/071072

A. 主题的分类 G02F 1/13 (2006.01) i; H01L 23/52 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																							
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G02F; H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNABS, VEN: 电阻, 电容, 负载, 降, 低, 减, 绝缘, 钝化, 夹层, 隔层, 平坦, 导电, 电导, 导线, 走线, 电极, 驱动, RESIST+, CAPACIT+, LOAD+, REDUC+, DEcreas+, SUBTRACT+, DEBAS+, DEPRESS+, FALL+, ISOLAT+, INSULAT+, PROTECT+, OVERCOAT+, DIELECTRIC, PLANAR+, PASSIVAT+, FLAT+, CONDUCT+, ELECTRODE?, GOA, GATE, DRIV+, CIRCUIT+																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>CN 108363248 A (惠科股份有限公司) 2018年 8月 3日 (2018 - 08 - 03) 说明书第[0031]-[0055]段, 附图2-5b</td> <td>1-20</td> </tr> <tr> <td>Y</td> <td>CN 1517751 A (三星电子株式会社) 2004年 8月 4日 (2004 - 08 - 04) 说明书第15页第11行-第18页第21行, 附图17-19</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>US 7288726 B2 (UNIV CHANG GUNG) 2007年 10月 30日 (2007 - 10 - 30) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>US 2018052364 A1 (SAMSUNG DISPLAY CO LTD) 2018年 2月 22日 (2018 - 02 - 22) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 104765174 A (三星显示有限公司) 2015年 7月 8日 (2015 - 07 - 08) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 103472606 A (京东方科技集团股份有限公司) 2013年 12月 25日 (2013 - 12 - 25) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	Y	CN 108363248 A (惠科股份有限公司) 2018年 8月 3日 (2018 - 08 - 03) 说明书第[0031]-[0055]段, 附图2-5b	1-20	Y	CN 1517751 A (三星电子株式会社) 2004年 8月 4日 (2004 - 08 - 04) 说明书第15页第11行-第18页第21行, 附图17-19	1-20	A	US 7288726 B2 (UNIV CHANG GUNG) 2007年 10月 30日 (2007 - 10 - 30) 全文	1-20	A	US 2018052364 A1 (SAMSUNG DISPLAY CO LTD) 2018年 2月 22日 (2018 - 02 - 22) 全文	1-20	A	CN 104765174 A (三星显示有限公司) 2015年 7月 8日 (2015 - 07 - 08) 全文	1-20	A	CN 103472606 A (京东方科技集团股份有限公司) 2013年 12月 25日 (2013 - 12 - 25) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
Y	CN 108363248 A (惠科股份有限公司) 2018年 8月 3日 (2018 - 08 - 03) 说明书第[0031]-[0055]段, 附图2-5b	1-20																					
Y	CN 1517751 A (三星电子株式会社) 2004年 8月 4日 (2004 - 08 - 04) 说明书第15页第11行-第18页第21行, 附图17-19	1-20																					
A	US 7288726 B2 (UNIV CHANG GUNG) 2007年 10月 30日 (2007 - 10 - 30) 全文	1-20																					
A	US 2018052364 A1 (SAMSUNG DISPLAY CO LTD) 2018年 2月 22日 (2018 - 02 - 22) 全文	1-20																					
A	CN 104765174 A (三星显示有限公司) 2015年 7月 8日 (2015 - 07 - 08) 全文	1-20																					
A	CN 103472606 A (京东方科技集团股份有限公司) 2013年 12月 25日 (2013 - 12 - 25) 全文	1-20																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2019年 8月 29日		国际检索报告邮寄日期 2019年 9月 18日																					
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 钟宇 电话号码 86-10-62085552																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/071072

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	108363248	A	2018年 8月 3日	无			
CN	1517751	A	2004年 8月 4日	US	2010045916	A1	2010年 2月 25日
				JP	4908612	B2	2012年 4月 4日
				JP	2010170156	A	2010年 8月 5日
				JP	2004213026	A	2004年 7月 29日
				CN	100405138	C	2008年 7月 23日
				JP	4907844	B2	2012年 4月 4日
				US	8149365	B2	2012年 4月 3日
				US	8125601	B2	2012年 2月 28日
				TW	200500703	A	2005年 1月 1日
				TW	1386705	B	2013年 2月 21日
				US	2004141128	A1	2004年 7月 22日
				KR	894044	B1	2009年 4月 20日
				KR	20040063621	A	2004年 7月 14日
				KR	20040069630	A	2004年 8月 6日
				KR	937711	B1	2010年 1月 20日
				KR	20040063622	A	2004年 7月 14日
				KR	954080	B1	2010年 4月 23日
				KR	570699	B1	2006年 4月 12日
				KR	20050037672	A	2005年 4月 25日
				KR	101023972	B1	2011年 3月 28日
				US	2005047100	A1	2005年 3月 3日
				CN	1591528	A	2005年 3月 9日
				CN	1312643	C	2007年 4月 25日
				KR	20050025245	A	2005年 3月 14日
US	7288726	B2	2007年 10月 30日	US	2006076157	A1	2006年 4月 13日
US	2018052364	A1	2018年 2月 22日	KR	20180021307	A	2018年 3月 2日
CN	104765174	A	2015年 7月 8日	TW	201528480	A	2015年 7月 16日
				US	2015194112	A1	2015年 7月 9日
				KR	20150081872	A	2015年 7月 15日
				US	9437148	B2	2016年 9月 6日
CN	103472606	A	2013年 12月 25日	CN	103472606	B	2017年 2月 1日

表 PCT/ISA/210 (同族专利附件) (2015年1月)