

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4178247号
(P4178247)

(45) 発行日 平成20年11月12日(2008.11.12)

(24) 登録日 平成20年9月5日(2008.9.5)

(51) Int.Cl.

F 1

HO4R	1/10	(2006.01)
G10K	11/178	(2006.01)
HO4R	3/00	(2006.01)
HO2M	3/155	(2006.01)

HO4R	1/10	1 O 1 B
G10K	11/16	H
HO4R	3/00	3 1 O
HO2M	3/155	

請求項の数 13 (全 13 頁)

(21) 出願番号	特願2004-208022 (P2004-208022)
(22) 出願日	平成16年7月15日 (2004.7.15)
(65) 公開番号	特開2005-39834 (P2005-39834A)
(43) 公開日	平成17年2月10日 (2005.2.10)
審査請求日	平成19年7月17日 (2007.7.17)
(31) 優先権主張番号	10/619789
(32) 優先日	平成15年7月15日 (2003.7.15)
(33) 優先権主張国	米国 (US)

早期審査対象出願

(73) 特許権者	591009509 ボーズ・コーポレーション BOSE CORPORATION アメリカ合衆国マサチューセッツ州O 1 7 O 1, フラミンガム, ザ・マウンテン (
(74) 代理人	番地なし)
(74) 代理人	100106909 弁理士 棚井 澄雄
(74) 代理人	100089037 弁理士 渡邊 隆
(72) 発明者	スティーブ・クランプ アメリカ合衆国マサチューセッツ州O 1 7 78, ウェイランド, ローカー・ストリート 95

最終頁に続く

(54) 【発明の名称】電力供給

(57) 【特許請求の範囲】

【請求項 1】

アクティブ・ノイズ・リダクション (ANR) ヘッドセット・システムであって、

入力電圧を受けるヘッドセット回路と、

前記入力電圧を前記ヘッドセット回路に供給する電源であって、

電力を供給する直流 (DC) 電圧源と、

前記電力を前記ヘッドセット回路に供給する入力電圧に変換する電圧変換回路であつて、ヘッドセットの通常動作時には、前記ヘッドセット回路によって前記電源から引き出されるヘッドセット負荷電流の変化に応答して、前記入力電圧を変化させる、電圧変換回路と、

前記ヘッドセットの負荷電流が所定の時間量にわたって閾値以下に低下したとき、前記ヘッドセット回路を低電力消費状態にするシャットオフ回路と、

を備える電源と、

を備え、前記シャットオフ回路は、更に、

測定したヘッドセット負荷電流に基づく入力信号と、前記閾値と比較される出力信号とを有するバンド・パス・フィルタを備えている、システム。

【請求項 2】

請求項 1 記載のシステムにおいて、前記シャットオフ回路は、

前記測定したヘッドセット負荷電流に基づいて、前記閾値をフィルタ出力と比較する比較器と、

10

20

前記ヘッドセット回路を低電力消費状態とする信号を送るタイマ・リセット回路と、を備えているシステム。

【請求項 3】

アクティブ・ノイズ・リダクション(ANR)ヘッドセット・システムであって、
入力電圧を受けるヘッドセット回路と、

前記入力電圧を前記ヘッドセット回路に供給する電源であって、

電力を供給する直流(DC)電圧源と、

前記電力を前記ヘッドセット回路に供給する入力電圧に変換する電圧変換回路であつて、ヘッドセットの通常動作時には、前記ヘッドセット回路によって前記電源から引き出されるヘッドセット負荷電流の変化に応答して、前記入力電圧を変化させる、電圧変換回路と、10

前記ヘッドセットの負荷電流が所定の時間量にわたって閾値以下に低下したとき、前記ヘッドセット回路を低電力消費状態にするシャットオフ回路と、
を備える電源と、

を備え、前記ヘッドセット回路は、

イヤカップ内に位置するマイクロフォンからの信号を受け、能動的に前記信号を低減させるフィードバック・ループを含むANR回路と、

前記ANR回路および増幅器に供給する電圧を第1所定電圧に制限する第1電圧レギュレータと、20

前記ヘッドセット回路の入力電圧を第2所定電圧に制限する第2電圧レギュレータと、
を備えているシステム。

【請求項 4】

アクティブ・ノイズ・リダクション(ANR)ヘッドセット・システムであって、
入力電圧を受けるヘッドセット回路と、

前記入力電圧を前記ヘッドセット回路に供給する電源であって、

電力を供給する直流(DC)電圧源と、

前記電力を、前記ヘッドセット回路に供給する入力電圧に変換する電圧変換回路であつて、ヘッドセットの通常動作時には、前記ヘッドセット回路によって前記電源から引き出されるヘッドセット負荷電流の変化に応答して前記入力電圧を変化させる、電圧変換回路と、30

前記ヘッドセット負荷電流が所定時間量にわたって閾値以下に低下したとき、前記ヘッドセット回路を低電力消費状態とするシャットオフ回路と、
を備える電源と、

を備え、前記シャットオフ回路は、更に、

測定したヘッドセット負荷電流に基づく入力信号と、前記閾値と比較される出力信号と
を有するバンド・バス・フィルタを備えている、システム。

【請求項 5】

請求項4記載のシステムにおいて、前記シャットオフ回路は、

前記測定したヘッドセット負荷電流に基づいて、前記閾値をフィルタ出力と比較する比較器と、40

前記ヘッドセット回路を低電力消費状態とする信号を送るタイマ・リセット回路と、
を備えているシステム。

【請求項 6】

アクティブ・ノイズ・リダクション(ANR)ヘッドセット・システムであって、
入力電圧を受けるヘッドセット回路と、

前記入力電圧を前記ヘッドセット回路に供給する電源であって、

電力を供給する直流(DC)電圧源と、

前記電力を、前記ヘッドセット回路に供給する入力電圧に変換する電圧変換回路であつて、ヘッドセットの通常動作時には、前記ヘッドセット回路によって前記電源から引き出されるヘッドセット負荷電流の変化に応答して前記入力電圧を変化させる、電圧変換回50

路と、

前記ヘッドセット負荷電流が所定時間量にわたって閾値以下に低下したとき、前記ヘッドセット回路を低電力消費状態とするシャットオフ回路と、
を備える電源と、

を備え、前記ヘッドセット回路は、

イヤカップ内に位置するマイクロフォンからの信号を受け、能動的に前記信号を低減させるフィードバック・ループを含むA N R回路と、

前記A N R回路および増幅器に供給する電圧を第1所定電圧に制限する第1電圧レギュレータと、

前記ヘッドセット回路の入力電圧を第2所定電圧に制限する第2電圧レギュレータと、
を備えているシステム。

【請求項7】

アクティブ・ノイズ・リダクション(A N R)ヘッドセット・システムであって、
入力電圧を受けるヘッドセット回路と、

ヘッドセット負荷電流が、所定の時間量にわたって閾値以下に低下したとき、前記ヘッドセット回路を低電力消費状態とするシャットオフ回路と、
を備え、前記シャットオフ回路は、更に、

測定したヘッドセット負荷電流に基づく入力信号と、前記閾値と比較される出力信号と
を有するバンド・バス・フィルタを備えている、システム。

【請求項8】

請求項7記載のシステムにおいて、前記シャットオフ回路は、

前記測定したヘッドセット負荷電流に基づいて、前記閾値をフィルタ出力と比較する比
較器と、

前記ヘッドセット回路を低電力消費状態とする信号を送るタイマ・リセット回路と、
を備えるシステム。

【請求項9】

アクティブ・ノイズ・リダクション(A N R)ヘッドセット・システムであって、
入力電圧を受けるヘッドセット回路と、

ヘッドセット負荷電流が、所定の時間量にわたって閾値以下に低下したとき、前記ヘッドセット回路を低電力消費状態とするシャットオフ回路と、
を備え、前記ヘッドセット回路は、

イヤカップ内に位置するマイクロフォンからの信号を受け、能動的に前記信号を低減させるフィードバック・ループを含むA N R回路と、

前記A N R回路および増幅器に供給する電圧を第1所定電圧に制限する第1電圧レギュレータと、

前記ヘッドセット回路の入力電圧を第2所定電圧に制限する第2電圧レギュレータと、
を備えているシステム。

【請求項10】

アクティブ・ノイズ・リダクション・ヘッドセット用電源であって、
電力を供給する直流(D C)電圧源と、

前記電力を、ヘッドセット回路に供給する入力電圧に変換する電圧変換回路であって、
ヘッドセットの通常動作時には、前記ヘッドセット回路によって前記電源から引き出される
ヘッドセット負荷電流の変化に応答して、前記入力電圧を変化させる、電圧変換回路と、

ヘッドセット負荷電流が、所定の時間量にわたって閾値以下に低下したとき、前記ヘッドセット回路を低電力消費状態とするシャットオフ回路と、
を備え、前記シャットオフ回路は、更に、

測定したヘッドセット負荷電流に基づく入力信号と、前記閾値と比較される出力信号と
を有するバンド・バス・フィルタを備えている、電源。

【請求項11】

10

20

30

40

50

アクティブ・ノイズ・リダクション・ヘッドセット用電源であって、
電力を供給する直流(DC)電圧源と、

前記電力を、ヘッドセット回路に供給する入力電圧に変換する電圧変換回路であって、
ヘッドセットの通常動作時には、前記ヘッドセット回路によって前記電源から引き出される
ヘッドセット負荷電流の変化に応答して、前記入力電圧を変化させる、電圧変換回路と、

ヘッドセット負荷電流が、所定の時間量にわたって閾値以下に低下したとき、前記ヘッドセット回路を低電力消費状態とするシャットオフ回路と、
を備え、前記シャットオフ回路は、

前記測定したヘッドセット負荷電流に基づいて、前記閾値をフィルタ出力と比較する比較器と、 10

前記ヘッドセット回路を低電力消費状態とする信号を送るタイマ・リセット回路と、
を備える電源。

【請求項12】

アクティブ・ノイズ・リダクション・ヘッドセット用電源であって、

ヘッドセット負荷電流が、所定の時間量にわたって閾値以下に低下したとき、前記ヘッドセット回路を低電力消費状態とするシャットオフ回路を備え、該シャットオフ回路は、更に、

測定したヘッドセット負荷電流に基づく入力信号と、前記閾値と比較される出力信号と
を有するバンド・パス・フィルタを備えている、電源。 20

【請求項13】

請求項12記載の電源において、前記シャットオフ回路は、

前記測定したヘッドセット負荷電流に基づいて、前記閾値をフィルタ出力と比較する比較器と、

前記ヘッドセット回路を低電力消費状態とする信号を送るタイマ・リセット回路と、
を備えている電源。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、一般的には、電力供給に関し、更に特定すれば、アクティブ・ノイズ・リダクション・ヘッドセットに電力を供給する新規な装置および技法に関する。 30

【背景技術】

【0002】

アクティブ・ノイズ・リダクション(ANR:active noise reduction)ヘッドセットに対する典型的な従来技術の一手法では、検知マイクロフォンを用い、これを小型電気音響変換器(音源)に近接して配置している。検知マイクロフォンおよび電気音響変換器は、双方共、耳包囲(覆い)イヤカップ(circumaural earcup)内に位置する。このイヤカップは、ユーザの頭部側面に固定され、閉鎖された空洞を形成する。閉鎖された立体空間内部では、検知(感知)マイクロフォンが、存在するサウンドをサンプリングする。マイクロフォンの出力は、ボード上の(搭載)増幅器に供給され、極性が反転され、安定性のために周波数を補償して信号を形成し、この信号を変換器(例えば、スピーカ)に供給して、イヤカップ内に存在する音響ノイズを低減したサウンドを放射(broadcast)する。 40

【0003】

また、ANRヘッドセットは、所望の信号をループ内のどこにでも注入し、この所望の信号は減衰されないで、忠実に再生されるようにすることもできる。例えば、通信信号および音楽信号をこのようにシステムに入力し、変換器(トランスデューサ)がこれらを再現して、ユーザが聴取することが可能となる。

【発明の開示】

【発明が解決しようとする課題】

【0004】

本発明の重要な目的は、改良した電源を提供することである。

本発明の別の目的は、A N Rヘッドセット用に改良した電源を提供することである。

【課題を解決するための手段】

【0 0 0 5】

一態様において、本発明は、電力を供給する直流(D C)電圧源と、電力を、外部回路に供給される入力電圧に変換する電圧変換回路とを含む電源である。電圧変換回路は、外部回路によって電源から引き出される負荷電流に対する変化に応答して、入力電圧を変化させる。

【0 0 0 6】

別の態様では、本発明は、電源によって外部回路から引き出される負荷電流が所定の時間量にわたって閾値以下に低下したとき、外部回路を低電力消費状態とするシャットオフ(遮断)回路を含む電源である。10

【0 0 0 7】

別の態様では、本発明は、入力電圧を受けるヘッドセット回路と、入力電圧をヘッドセット回路に供給する電源とを含むA N Rヘッドセット・システムである。

更に別の態様では、本発明は、ヘッドセット負荷電流が所定の時間量にわたって閾値未満に低下した場合、ヘッドセット回路を低電力消費状態とするシャットオフ回路を含む、A N Rヘッドセット・システムである。

【0 0 0 8】

一般的な態様では、負荷電流を測定することにより、負荷電流に応答して入力電圧を変化させる、またはシャットオフ回路を有する電源は、実現するために必要となる回路が少なくて済む。即ち、これは、A N Rヘッドセット用電源には有利となる。何故なら、電力消費を削減することにより、バッテリを長寿命化するからである。加えて、回路が少ないために、電源を旧型のA N Rヘッドセットに容易にレトロフィット(改装)することが可能となる。20

【0 0 0 9】

その他の特徴、目的、および利点は、以下の詳細な説明を添付図面と関連付けながら読むことによって明白になるであろう。

【発明を実施するための最良の形態】

【0 0 1 0】

図1を参照すると、アクティブ・ノイズ・リダクション(A N R)システム10は、ヘッドセット12と電源モジュール16とを含む。ヘッドセット12は、2つのイヤカップ(例えば、左エアカップ20aおよび右エアカップ20b)と、これらのイヤカップの各々に接続し、これらをユーザの頭部に対して保持するヘッドバンド22とを含む。各イヤカップ20aおよび20bは、ヘッドセット回路24を含む。電源モジュール16は、電源回路32を収容するハウジング28を含む。また、電源モジュール16は、ハウジング28を左イヤカップ20a(または、代わりに、右イヤカップ20b)に機械的に接続するケーブル36も含む。30

【0 0 1 1】

ケーブル36は、電源回路32を左イヤカップ20aのヘッドセット回路24に電気的に接続し、更にケーブル36は、ヘッドバンド22内部にある電気ワイヤ42を通じて右イヤカップ20bのヘッドセット回路24に電気的に接続する。実施形態によっては、ケーブル36を取り外し可能にヘッドセット12に接続し、他の電源を用いてヘッドセット回路24に給電することも可能である。40

【0 0 1 2】

以下に示すように、電源回路32は、電源電圧 V_{CC} を各ヘッドセット回路24に供給する。電源電圧 V_{CC} は、ヘッドセット回路24によって電源回路32から引き出される負荷電流 I_H に基づいて変動する。

【0 0 1 3】

図2を参照すると、A N Rシステム回路50は、各イヤカップ20aおよび20b(250

つのイヤカップの内 1 つのイヤカップのみを示す。他方は V_{CC} に並列に接続されている) 内にあるヘッドセット回路 2 4 に電力を供給する電源回路 3 2 を含む。ヘッドセット回路 2 4 はマイクロフォン 6 6 を含み、このマイクロフォン 6 6 はイヤカップ内のサウンド信号を検出し、このサウンド信号を A N R 回路 5 4 に転送する。A N R 回路 5 4 は、ノイズ低減信号を供給し、マイクロフォン 6 6 が送出する望ましくないサウンド信号を低減させ、一方ノイズ低減信号をプリッジ状出力増幅器 5 8 に送信する。増幅器 5 8 は、ノイズ低減信号を増強してドライバ 6 2 に送り、イヤカップ内に放出する。増幅器 5 8 は、電源電圧変動除去比 (P S R R : power supply rejection ratio) が高いことを特徴とし、これによって、電源電圧 V_{CC} が急激に変動するような場合に、可聴信号の生成を防止する。実施形態によっては、増幅器 5 8 の P S R R は、D C から 1 0 k H z までの周波数範囲で少なくとも 4 0 d B あり、 V_{CC} の急激な変化が聴取不能状態を維持するのを確実にする。
10

【 0 0 1 4 】

マイクロフォン 6 6 が受けるノイズが増大するに連れて、ヘッドセット回路 2 4 が要求する電力が多くなるが、増幅器 5 8 によって要求されるものが最も多く、ノイズを低減するために引き込む負荷電流 I_H が増加する。

【 0 0 1 5 】

また、A N R 回路 5 4 は、ステレオ、カセット・プレーヤ、ディジタル・プレーヤ、インターフォン(intercom)、ラジオ等のような外部音源からも所望のオーディオ信号を受信し、このオーディオ信号は A N R 回路へのオーディオ入力を通って各イヤカップ 2 0 a および 2 0 b に直接伝達される。
20

【 0 0 1 6 】

電源回路 3 2 から受ける電源電圧 V_{CC} は、増幅器 5 8 に給電する前に、電圧レギュレータ V_{LDO} を通過する。レギュレータ V_{LDO} は、低ドロップアウト・レギュレータであり、電源電圧 V_{CC} を調整して、増幅器 5 8 のような、ヘッドセット回路 2 4 の半導体構成部品に適した電圧レベルに低下させる。ヘッドセット回路 2 4 を電源 3 2 に接続しているときは、電源電圧 V_{CC} は V_{LDO} の所定の調整出力電圧を超過しない。したがって、レギュレータ V_{LDO} は調整モードでは動作せず、その間に小さな電圧降下を発生させる。代わりに、ヘッドセット回路 2 4 を異なる電源モジュール(即ち、電源モジュール 1 6 ではなく、代わりの電源)に接続し、この電源モジュールが供給可能な電圧 V_{CC} がヘッドセット回路 2 4 の構成部品の最大定格電圧を超過する場合、レギュレータ V_{LDO} は調整モードに入り、これらの構成部品に供給される電圧を、これらを損傷しないレベルに制限する。
30

【 0 0 1 7 】

A N R 回路 5 4 は、電源電圧 V_{CC} がレギュレータ V_{LDO} および付加的にレギュレータ $V_{B_{IAS}}$ を通過した後に、この電源を受ける。電源 V_{CC} は、ヘッドセット回路 2 4 が引き出す負荷電流の関数として変動する可能性があるので、レギュレータ V_{LDO} から出力される電圧も変動する可能性がある。レギュレータ $V_{B_{IAS}}$ は、レギュレータ V_{LDO} から受ける電圧を調節し、固定の D C 電圧まで低下させて、安全に A N R 回路 5 4 に給電する。レギュレータ $V_{B_{IAS}}$ を有することにより、A N R 回路による高い電源変動除去の必要性をなくする。例えば、レギュレータ $V_{B_{IAS}}$ がレギュレータ V_{LDO} から受ける電圧は、2 . 8 から 5 . 4 ボルト D C まで変動する可能性があるが、これを調整して、一定の 2 . 5 ボルト D C まで低下させる。他の実施形態では、レギュレータ $V_{B_{IAS}}$ はヘッドセット回路 2 4 には含まれない。
40

【 0 0 1 8 】

電源回路 3 2 は、可変出力電源 D C - D C 変換回路 7 0 と、シャットダウン(停止)回路 7 4 とを含む。可変出力電源回路 7 0 は、直流(D C)バッテリ 7 8 (例えは、直列な 2 つの A A セル) と、ブースト(昇圧)集積回路(I C) 8 2 と、電圧制御ループ(V C L) 8 6 とを含む。この実施形態では、ブースト・トポロジー(boost topology)を実施するが、他の実施形態では、降圧(バック:buck)、ブースト/バック等のような、他の可変 D C - D C 変換(コンバージョン)方法を実施することもできる。
50

【0019】

ブーストIC82は、インダクタL、ショットキ・ダイオードD、およびコンデンサCと共に、DCバッテリ78の電圧を電源電圧 V_{CC} まで上昇させる。ブーストIC82は、VCL86から受けたフィードバック(FB)ピン64における入力を用いて、電圧 V_{CC} を調整する。この実施形態において実施可能なブーストICの一例は、カリフォルニア州SunnyvaleのMaxim Semiconductor社が製造するMAX1760である。

【0020】

典型的な用途では、電源電圧 V_{CC} は、抵抗分圧器を介してFBピン64に接続され、次いでブーストIC82内部の回路が、FBピン64におけるDC電圧が内部基準電圧と等しくなるまで、内部スイッチ(SW)ピン68の動作を調節する。分圧器の減衰を変化させると、FBピン64に現れる電圧の値が変化し、これによって出力電圧も変化する。したがって、FBピン64における電圧が、ブーストIC82の出力電圧を制御することになる。電圧制御ループ(VCL)86は、ピンFB64を介してブーストIC82に信号を供給する。この信号は、電源電圧 V_{CC} およびヘッドセット回路の負荷電流 I_H (値が小さい電流検知抵抗器 R_{sense} によって測定する)双方の関数である。VCL86は、ブーストIC82のFBピン64に印加する電圧を変動させることによって、 V_{CC} を I_H の関数として変動させる。

10

【0021】

図3は、VCL86の効果の一例を示す。ある最小負荷電流スレッショルド(閾値) I_{min} 未満では、電源電圧 V_{CC} は、ヘッドセット回路24が適度なノイズ条件で動作するために必要な最低電圧(例えば、2.8ボルトDC)である V_{min} に等しくなる。ヘッドセット負荷電流 I_H が増大するのは、低減する必要があるノイズが増大するときや、ヘッドセット内で再生するオーディオが增幅器58からの出力増大を必要とするときである。ヘッドセット負荷電流 I_H が I_{min} に近づくと、増幅器58の出力電圧は、クリッピング(clipping)が発生する可能性があるレベルに近づく。

20

【0022】

したがって、クリッピングを防止するためには、負荷電流 I_H が I_{min} を超過したときに、VCL86は、増大するヘッドセット負荷電流 I_H の何らかの所望の関数(例えば、線形、指数、離散(ディスクリート)等)として、電源電圧 V_{CC} を増大させる。電源電圧 V_{CC} は、負荷電流 I_H が最大電流閾値 I_{max} に達するまで上昇する。負荷電流 I_H が増大して最大電流 I_{max} を超過したときは、常に電源電圧が V_{max} となる。最大電圧 V_{max} の値は、集積回路(図示せず)またはドライバ62のような、ある構成部品を安全に、損傷なく、動作させることができる最大電圧によって決定することができる。

30

【0023】

電源電圧 V_{CC} を負荷電流 I_H の関数として変動させ、更にヘッドセット回路24に供給する電源電圧 V_{CC} を、いずれの時点においても必要なレベルまで最小化することによって、バッテリ78のバッテリ寿命を延ばすことができる。他の実施形態では、最小電流 I_{min} および最大電流 I_{max} を調節して、電力消費を削減しつつ、増幅器58におけるクリッピングまたは電源電圧 V_{CC} の変調の結果聴取可能なアーティファクトが絶対に生じないようになる。

40

【0024】

他の実施態様は、負荷電流 I_H の変化に応答して、2つ以上の離散値の間で電源電圧 V_C を切り替えるというように、電源電圧 V_{CC} に別の負荷電流依存変動を実施したり、あるいは、メモリをVCL86に追加することによって、ヘッドセット負荷電流 I_H が減少した後、電源電圧 V_{CC} が短い時間高い値を維持するようにすることもできる。更に別の実施形態では、本発明を他の変換(コンバータ)回路(例えば、バック(降圧)またはステップ・ダウン(段階的低下))に適用し、他の電源からのヘッドセット電力消費を最少に抑えることも可能である。

【0025】

増幅器58は十分な電源電圧変動除去(PSR)を有するので、電源の大きな変動が電

50

源入力に生ずると、出力信号は非常に小さくなる。一実施形態では、P S R は D C から 10 k H z の周波数範囲で少なくとも 4 0 d B である。

【 0 0 2 6 】

図 4 A を参照すると、ブースト I C 8 2 は、コンデンサ 7 9 上に出力電圧を生成する。抵抗 8 3 が、コンデンサ 7 9 上の出力電圧をブースト I C 8 2 の F B ピン 6 4 にフィードバックし、その内部回路が出力電圧を調整できるようにする。V C L 回路 8 6 がないと、この電圧は固定となり、抵抗 8 3 の値で決定される。

【 0 0 2 7 】

V C L 8 6 は、2 つの演算増幅器（オペアンプ）（例えば、オペアンプ 8 7 およびオペアンプ 8 8）と、連動する受動構成部品とを含む。オペアンプ 8 7 は抵抗 R_{sense}（図 2）からの電圧を増幅する。更に、オペアンプ 8 8 はヘッドセットの負荷電流 I_Hを増幅し、これを、基準電圧 V_{ref} によって決定される固定電圧だけオフセットし、それを反転させる。10

【 0 0 2 8 】

オペアンプ 8 8 の出力は、抵抗 8 5 を介して、ピン F B 6 4 に結合されている。オペアンプ 8 8 がその正出力限界（I_H = I_{min} に対応する）にある場合、この電流信号は、抵抗 8 5 および 8 3 をそれぞれ介した電圧フィードバックと結合してブースト I C のピン F B 6 4 において信号を生成する。この信号は、ブースト I C の出力電圧を V_{min} とする。ヘッドセットの負荷電流 I_H が増大するに連れて、オペアンプ 8 8 の出力は減少し、ブースト I C はその電圧を上昇させて、F B ピン 6 4 において一定値を維持しようとする。I_H = I_{max} となると、オペアンプ 8 8 はその負出力限界に達し、ブースト I C の出力は V_{max} となる。ブースト I C 8 2 の出力は、電界効果トランジスタ（F E T）8 0 を介して、ヘッドセット回路 2 4 に接続されている。F E T 8 0 は、正常動作の間「オン」となっている。レギュレータ I C 8 1 がこの出力（V_{CC}）を調整して、下側の固定電圧 V_{ref} まで低下させて、オペアンプ 8 7 およびオペアンプ 8 8 、ならびにその他の電源回路に給電する。20

【 0 0 2 9 】

典型的な A N R システムでは、ヘッドセットを装着すると、顎や頭部の動きのような、ユーザによる小さな周期的な動きがあり、このために、密閉されたイヤカップ内部に非常に低い周波数の音響信号が発生する。これらの動きは、閉鎖空洞の小さな容積変化によって生じ、その結果圧力が変化する。A N R システムは、これらの変化を検出し、これらの低周波信号を低減しようとする。その結果、電力がヘッドセット回路に供給され、電源から引き出される負荷電流に低周波変動が生ずる。負荷電流におけるこれら低周波変動の有無を検出し、ヘッドセットが装着されているか否か指示するために用いる。ヘッドセットが装着されていないと判定された場合（低周波電流変動が所定の時間期間所定の閾値未満であったことを判定したことによって）、システムの動作状態は、最少電力を消費する状態に変化する（即ち、「スタンバイ」動作モードに入る）。30

【 0 0 3 0 】

再度図 2 を参照すると、シャットオフ回路 7 4 は、アナログ ディジタル変換器（A D C）9 0 と、バンド・パス・フィルタ（B P F）9 4 と、整流器 9 8 と、比較器 1 0 2 と、タイマ 1 0 6 とを含む。ヘッドセット負荷電流 I_H の測定値は、A D C 9 0 を通過し、更に B P F 9 4 を通過して、整流器 9 8 によって整流される。こうしてフィルタ処理された電流信号は比較器 1 0 2 に達し、比較器 1 0 2 はフィルタ処理した電流信号を閾値と比較する。フィルタ処理した電流信号が閾値を超過する場合、信号を送ってタイマ回路 1 0 6 をリセットする。タイマが所定時間だけリセットされない場合、S H U T D O W N （シャットダウン）信号を電源回路 3 2 に送り、電源を停止させる。40

【 0 0 3 1 】

この実施形態では、B P F 9 4 はディジタル 2 ポール（極）フィルタであり、帯域幅が 1 H z から 3 0 H z 、所定時間は 1 分である。

別の実施形態では、A D C 9 0 、B P F 9 4 、比較器（コンパレータ）1 0 2 およびタ

50

イマ 106 を含む回路 74 は、単一のマイクロコンピュータ内に実装してもよい。別の実施形態では、回路 74 は、個別のアナログおよび / またはディジタル機能回路として実現してもよい。

【0032】

別の実施形態では、BPF94 を ADC90 の前段に置き、アナログ回路で実現してもよい。別の実施形態では、ADC90 を削除し、シャットオフ回路 74 内の全ての機能を、アナログおよびディスクリート（個別）論理構成部品を用いて実現してもよい。更に別の実施形態では、比較器 102 に入力される閾値をしかるべき変化させるのであれば、BPF90 を削除するか、またはロー・パス・フィルタに変更してもよい。

【0033】

再度図 4A を参照すると、タイマ 106 からのシャットダウン信号はブースト I C82 に接続してその動作を無効とし、更に FET80 に接続してヘッドセット回路 24 を電源から切断する。また、FET80 は入力からレギュレータ I C81 への電力も切断し、こうする際に、オペアンプ 87 およびオペアンプ 88 ならびにシャットオフ回路 74 を含む他の電源回路から電力を取り除く。追加の回路（図示せず）が少量の電力をシャットオフ回路 74 に供給すると、「オン」ボタンが押下されたときに、シャットオフ回路は電力供給動作を開始して、シャットダウン信号の状態を変化させ、ブースト I C82 をオンにし、ヘッドセット回路 24 に給電 (V_{CC}) する。

【0034】

VCL86 に含まれるトランジスタ 84 は、信号 V_{CC} CONFIGURATION (コンフィギュレーション) によって「オン」になると、ヘッドセットの負荷電流 I_H 信号をブースト I C82 のピン FB から切断する。トランジスタ 84 は、抵抗 85 に対して適切に選択した値と共に、電源電圧 V_{CC} を固定の高い値とし、もはや負荷電流によって変動しないようにする。この構成では、回路 74 によって得られる自動遮断機能を有するよう改良した電源回路 32 は、高 P S R R 増幅器 58 のような改良をヘッドセット回路 24 に含まない旧来のヘッドセットと共に用いることができ、可変電圧源と共に用いる場合に有利である。

【0035】

電圧制御ループ 86 は、 $I_{min} < I_H < I_{max}$ のときに、 V_{CC} をヘッドセットの負荷電流 I_H に正比例するように変化させる。これによって、各時点においてヘッドセット回路 24 に供給する電圧を最低に抑えることにより、ヘッドセットの電力消費を最低に抑える。

【0036】

図 4B を参照すると、別の実施形態において、ダイオード 89、コンデンサ 91、および抵抗 92 を更に含む VCL186 を用いると、電源電圧 V_{CC} は、ヘッドセットの負荷電流 I_H の増大に応答して急速に上昇するが、ヘッドセット負荷電流 I_H が減少した後は、緩やかに低下するようなことも可能である。別の実施形態では、VCL は、ヘッドセットの負荷電流 I_H が変化するに連れて、連続的ではなく、2つ以上の離散値の間で変化するように構成することもできる。

【0037】

高 P S R R 増幅器 58 の実施態様の一例を図 5 に示す。増幅器 58 は、ブリッジ・モード出力を生成し、これをドライバ 62 に接続する。ANR 回路 54 からの入力信号が 0 の場合、ブリッジ・モード増幅器の各出力は、 $V_{LDO}/2$ に等しい電圧となり、ドライバ 62 間には電圧は現れない。ANR 回路 54 からの信号が 0 でない場合、その信号は、回路内の種々の抵抗器の値によって決定される量だけ拡大され、ドライバ 62 間に発生する。このドライバ 62 間の増強信号によって、電源回路上のヘッドセット負荷電流 I_H が I_{min} よりも大きくなり、 V_{CC} 、したがって V_{LDO} が上昇することになると、増幅器 58 の各出力端子における電圧は、 $V_{LDO}/2$ の新たな値 ± 所望の出力信号に増大する。 V_{LDO} が変化しても、抵抗器の値が適切に整合されている範囲では、ドライバ間に出力信号は生じない。

【0038】

10

20

30

40

50

図6を参照すると、別の実施形態において、電源回路170は、エネルギー蓄積デバイス172を含む。これは、バッテリ78と並列に接続したコンデンサまたはスーパーコンデンサ(SC:super-capacitor)とすることができる。エネルギー蓄積デバイス172を追加したことによって、バッテリ78の寿命が更に延びる。バッテリ78の内部インピーダンスのために、ブースト回路が大きな電流を引き出すと、バッテリ78の出力電圧が低下する。バッテリ電圧が低下すると、ブースト回路は、所与の出力電圧 V_{CC} を得るために電圧を增幅する量を多くしなければならず、一方、ヘッドセット回路によって引き出される電流は、適切に増幅され、バッテリから引き出される。負荷電流における短いパルスに対して、バッテリからの電圧は、特にほぼ完全に放電している場合、ブースト回路がもはや動作できないところまで低下する可能性がある。スーパーコンデンサのようなエネルギー蓄積デバイス172をバッテリ78に並列に接続することによって、電源の有効インピーダンスが低下する。したがって、入力に反映される負荷電流の変化によって生ずる電源電圧の変動も減少し、バッテリはその放電特性の更に深いところまで動作することが可能となる。並列のエネルギー蓄積デバイスを用いることによって、最大電力ではなく、ヘッドセットが要求する平均電圧を供給するようにバッテリを選択すれば済むことになる。

【0039】

以上、新規な電力供給装置および技法について説明した。当業者は、本発明の概念から逸脱することなく、ここに開示した具体的な装置および技法の様々な使用や変更、ならびにそれからの発展も可能であることは明白である。したがって、本発明は、ここに開示した装置および技法の中にある、またはこれらが保有するあらゆる新規な特徴および新規な組み合わせも包含し、特許請求の範囲の精神および範囲によってのみ限定されるものと解釈すべきである。

【図面の簡単な説明】

【0040】

【図1】図1は、アクティブ・ノイズ・リダクション(ANR)システムの図である。

【図2】図2は、ANRシステムのブロック図である。

【図3】図3は、ヘッドセット回路に入力する電源電圧(V_{CC})対ヘッドセット回路の負荷電流(I_H)の関係を示すグラフである。

【図4A】図4Aは、電源回路の一例の回路構成図である。

【図4B】図4Bは、追加のダイオードおよびコンデンサを有する電圧制御ループ回路の一例の回路構成図である。

【図5】図5は、ヘッドセット回路における増幅器の一例の電気回路構成図である。

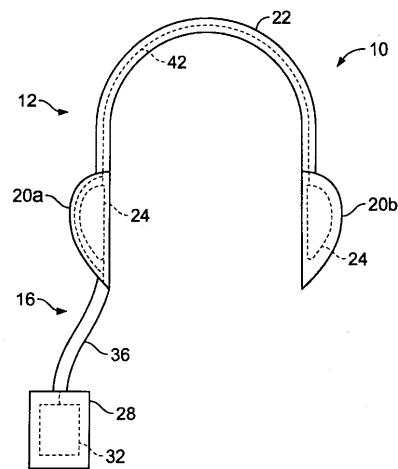
【図6】図6は、スーパーコンデンサを有する電圧変換回路の一例のブロック図である。

10

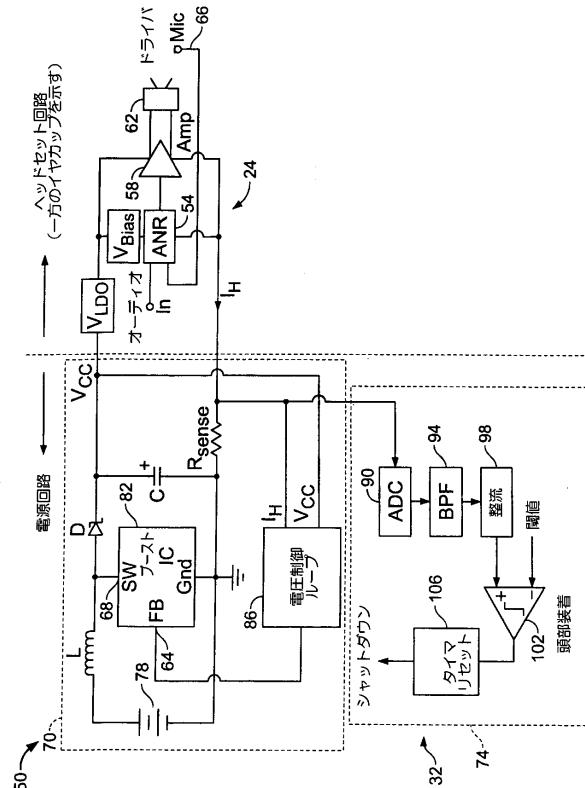
20

30

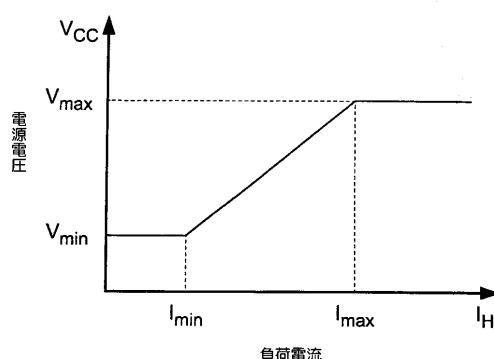
【 図 1 】



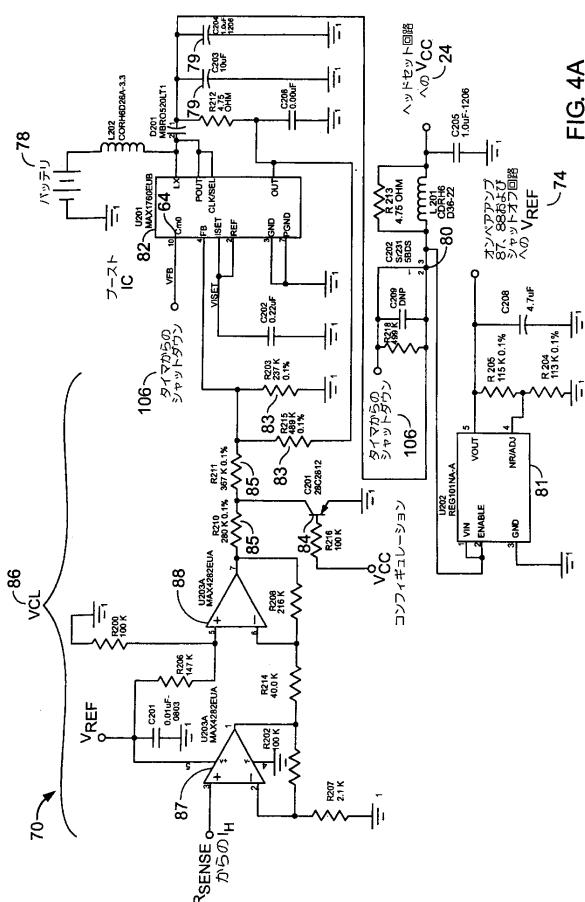
【 叁 2 】



【 図 3 】



【図4A】



【図4B】

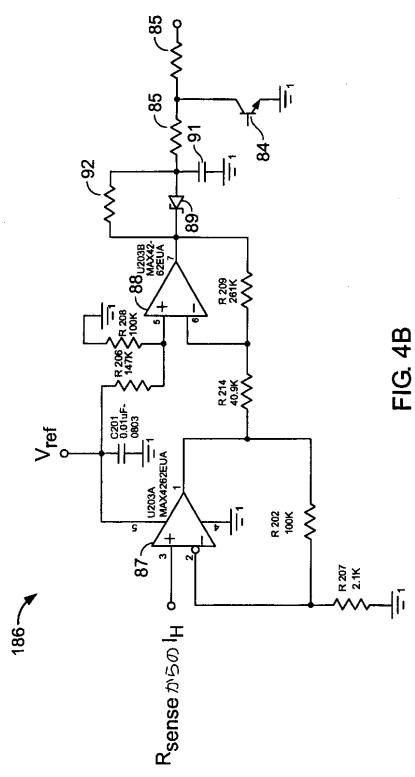
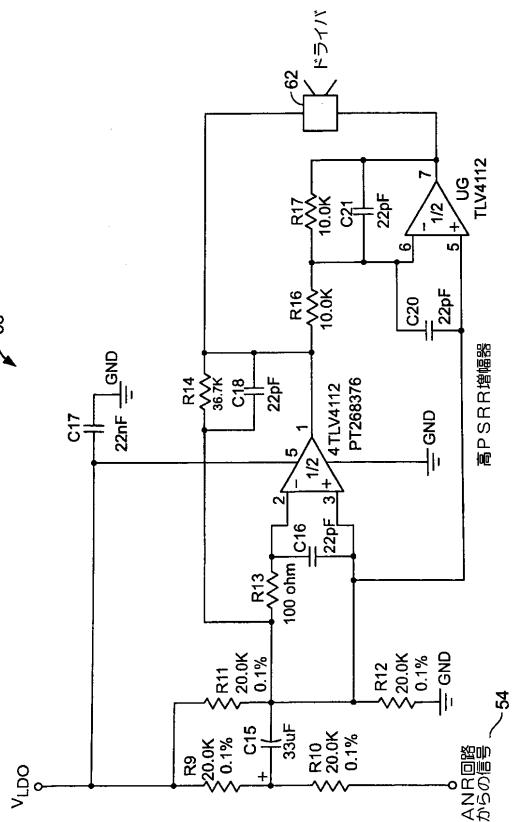
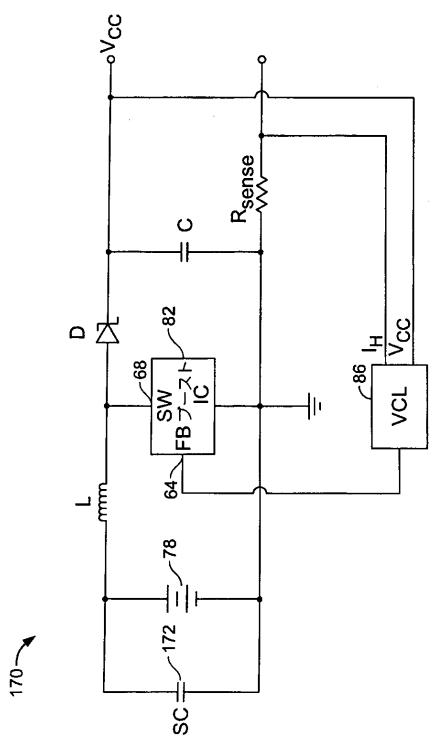


FIG. 4B

【図5】



【図6】



フロントページの続き

(72)発明者 ダニエル・エム・ゴーガー, ジュニア

アメリカ合衆国マサチューセッツ州02139, ケンブリッジ, プレザント・ストリート 139

(72)発明者 ロバート・ペランガー

アメリカ合衆国マサチューセッツ州02038, フランクリン, コロネーション・ドライブ 48

0

審査官 新川 圭二

(56)参考文献 国際公開第01/067805 (WO, A1)

特開平06-078390 (JP, A)

特開昭53-030315 (JP, A)

特開昭56-152306 (JP, A)

実開昭57-036088 (JP, U)

特開2000-092830 (JP, A)

特開平10-066334 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H04R 1/00 - 31/00

G10K 11/16

H02M 3/00 - 3/44