



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I883156 B

(45)公告日：中華民國 114 (2025) 年 05 月 11 日

(21)申請案號：110111497

(22)申請日：中華民國 110 (2021) 年 03 月 30 日

(51)Int. Cl. : **H10D48/042 (2025.01)****C30B25/18 (2006.01)**

(30)優先權：2020/04/14 日本

2020-072554

(71)申請人：學校法人關西學院(日本) KWANSEI GAKUIN EDUCATIONAL FOUNDATION
(JP)

日本

日商豐田通商股份有限公司(日本) TOYOTA TSUSHO CORPORATION (JP)

日本

(72)發明人：金子忠昭 KANEKO, TADAAKI (JP)；堂島大地 DOJIMA, DAICHI (JP)

(74)代理人：張耀暉；李元戎；莊志強

(56)參考文獻：

JP 2018-56551A

US 2017/0069793A1

審查人員：謝懷毅

申請專利範圍項數：13 項 圖式數：14 共 43 頁

(54)名稱

半導體基板的製造方法、半導體基板以及朝成長層的差排導入的抑制方法

(57)摘要

本發明的所欲解決之課題為提供一種新穎的技術，能夠抑制朝成長層的差排導入。本發明為一種半導體基板的製造方法，係包含：加工步驟，係去除基底基板的一部分並形成包含劣角的圖案；以及結晶成長步驟，係在形成有前述圖案的前述基底基板上形成成長層。此外，本發明為一種朝成長層的差排導入的抑制方法，係用以抑制朝成長層的差排導入，並包含：加工步驟，係於在基底基板上形成成長層之前，去除前述基底基板的一部分並形成包含劣角的圖案。

指定代表圖：

符號簡單說明：

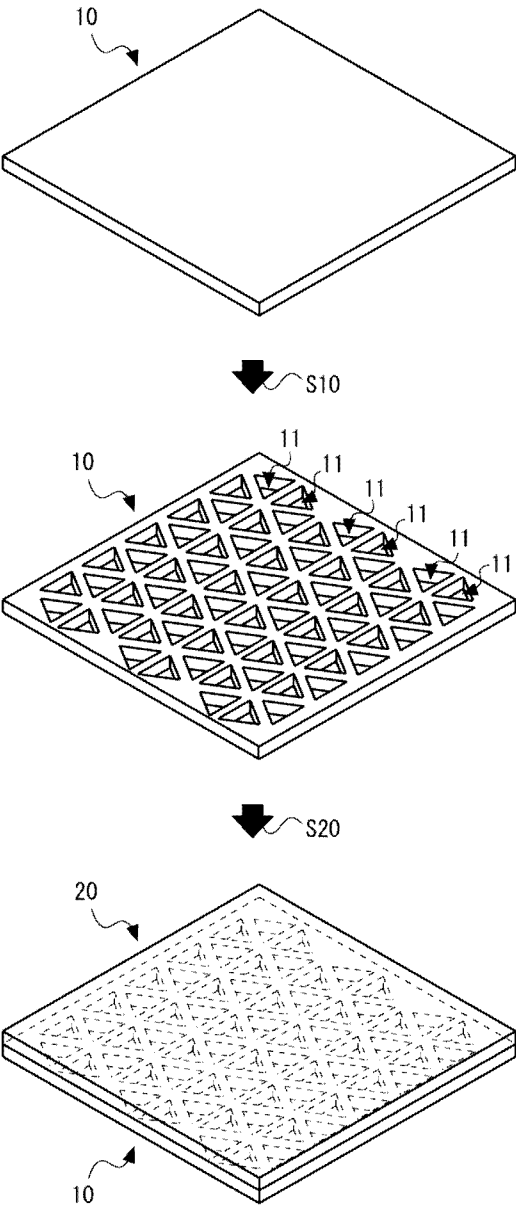
10:基底基板

11:貫通孔

20:成長層

S10:加工步驟

S20:結晶成長步驟



【圖1】



I883156

【發明摘要】

【中文發明名稱】 半導體基板的製造方法、半導體基板以及朝成長層的差排導入的抑制方法

【中文】

本發明的所欲解決之課題為提供一種新穎的技術，能夠抑制朝成長層的差排導入。本發明為一種半導體基板的製造方法，係包含：加工步驟，係去除基底基板的一部分並形成包含劣角的圖案；以及結晶成長步驟，係在形成有前述圖案的前述基底基板上形成成長層。此外，本發明為一種朝成長層的差排導入的抑制方法，係用以抑制朝成長層的差排導入，並包含：加工步驟，係於在基底基板上形成成長層之前，去除前述基底基板的一部分並形成包含劣角的圖案。

【指定代表圖】 圖1。

【代表圖之符號簡單說明】

10:基底基板

11:貫通孔

20:成長層

S10:加工步驟

S20:結晶成長步驟

【發明說明書】

【中文發明名稱】 半導體基板的製造方法、半導體基板以及朝成長層的差排導入的抑制方法

【技術領域】

【0001】 本發明係關於一種半導體基板的製造方法、半導體基板以及朝成長層的差排(dislocation)導入的抑制方法。

【先前技術】

【0002】 以往，在半導體基板的製造方法中，使半導體材料結晶成長(所謂的磊晶(epitaxial)成長)於基底基板上，藉此製造由期望的半導體材料所構成的半導體基板。

【0003】 在上述磊晶成長中會有下述問題：基底基板所具有的差排被成長層繼承，從而差排被導入於成長層。

【0004】 在專利文獻1中揭示了一種發明：於屬於基底基板的一例之碳化矽(SiC)基板設置溝槽部，藉此進行沿著與c軸方向正交的方向行進的結晶成長，並抑制存在於該碳化矽基板並於c軸方向傳播的貫通差排的繼承。

[先前技術文獻]

[專利文獻]

【0005】

[專利文獻1]日本特開2007-223821號公報。

【發明內容】**[發明所欲解決之課題]**

【0006】 然而，在上述發明中能掌握到在下述的觀點中存在改善的餘地：抑制在沿著與c軸方向正交的方向行進的結晶成長面彼此的接合處可能發生的新的差排的導入。

【0007】 本發明的所欲解決之課題係在於提供一種新穎的技術，能夠抑制朝成長層的差排導入。

[用以解決課題之手段]

【0008】 用以解決上述課題之本發明是一種半導體基板的製造方法，係包含：加工步驟，係去除基底基板的一部分並形成包含劣角(inferior angle)的圖案(pattern)；以及結晶成長步驟，係在形成有前述圖案的前述基底基板上形成成長層。

【0009】 如此，本發明係在具有包含劣角的圖案的基底基板上進行結晶成長，藉此能抑制朝成長層的差排導入。

【0010】 在本發明的較佳形態中，前述結晶成長步驟係在前述基底基板上進行夾鏈(zippering)接合並形成前述成長層。如此，本發明係在具有包含劣角的圖案的基底基板上進行結晶成長，藉此實現能夠抑制新的差排的導入之夾鏈接合。

【0011】 本發明的較佳形態中，前述結晶成長步驟係進行沿著c軸方向行進的結晶成長並進行沿著a軸方向行進的結晶成長，藉此形成前述成長層。如此，本發明係能在成長層的形成中形成不繼承基底基板的差排之區域。

【0012】 在本發明的較佳形態中，前述結晶成長步驟為以物理氣相傳輸(PVT；Physical Vapor Transport)法使前述成長層成長之步驟。如此，本發明係能

實現基於以溫度梯度(temperature gradient)或者化學位能(chemical potential)作為驅動力此種原料輸送的成長層的形成。

【0013】 在本發明的較佳形態中，前述基底基板與前述成長層為不同的材料。

【0014】 在本發明的較佳形態中，前述加工步驟係具有：貫通孔形成步驟，係去除前述基底基板的一部分並形成貫通孔；以及應變層(strain layer)去除步驟，係將由前述貫通孔形成步驟所導入的應變層予以去除。如此，本發明係容易形成成為沿著a軸方向行進的結晶成長中的驅動力之a軸方向的溫度梯度。

【0015】 在本發明的較佳形態中，前述貫通孔形成步驟為將雷射照射至前述基底基板藉此形成貫通孔之步驟。如此，本發明係能基於不伴隨機械加工之基底基板的加工來形成包含劣角的圖案。

【0016】 在本發明的較佳形態中，前述應變層去除步驟為藉由熱處理去除前述基底基板的應變層之步驟。如此，能降低包含劣角的圖案中的缺陷密度。

【0017】 在本發明的較佳形態中，前述基底基板為碳化矽；前述應變層去除步驟為在矽氛圍(silicon atmosphere)下蝕刻前述基底基板之步驟。如此，本發明係能將包含劣角的圖案中的上壁以及側壁予以平坦化。

【0018】 在本發明的較佳形態中，前述圖案為正m角形，前述m為大於2的自然數。

【0019】 在本發明的較佳形態中，前述圖案為4n角形並內包基準圖形，前述基準圖形為正n角形且包含n個頂點，前述n個頂點係被包含於前述圖案的頂點；前述圖案係包含：第一線段，係從前述n個頂點分別延伸；以及第二線段，係不從前述n個頂點的某一個頂點延伸地與前述第一線段鄰接；前述n為大於2的自然數；前述圖案中的兩個相鄰接的前述第一線段所呈的角度為固定，且與前述圖案中的兩個相鄰接的前述第二線段所呈的角度相等。如此，本發明係能基

於角度的設定來實現朝基底基板中的成長層的差排導入的機率以及基底基板的機械強度之間的調整。

【0020】 在本發明的較佳形態中，前述圖案係包含：第三線段，係連結前述基準圖案的重心與相鄰接的兩個前述線段的交點。

【0021】 本發明為一種朝成長層的差排導入的抑制方法，係用以抑制朝成長層的差排導入，並包含：加工步驟，係於在基底基板上形成成長層之前，去除前述基底基板的一部分並形成包含劣角的圖案。

[發明功效]

【0022】 根據所揭示的技術，能夠提供一種新穎的技術，能夠抑制朝成長層的差排導入。

【0023】 在一併結合圖式及申請專利範圍時，藉由參酌以下所記載的用以實施發明的形態，能夠明瞭其他的課題、特徵及優點。

【圖式簡單說明】

【0024】

[圖1]係說明實施形態的半導體基板的製造方法的步驟之說明圖。

[圖2]係說明實施形態的半導體基板的製造方法的步驟之說明圖。

[圖3]係說明實施形態的結晶成長步驟之說明圖。

[圖4]係實施形態的圖案之說明圖。

[圖5]係實施例一的圖案之說明圖。

[圖6]係實施例一的應變層去除步驟之說明圖。

[圖7]係實施例一的結晶成長步驟之說明圖。

[圖8]係實施例一的成長層20的拉曼(raman)分光測定結果。

[圖9]係實施例一的氫氧化鉀(KOH)蝕刻後的陸部的觀察影像。

[圖10]係實施例一的氫氧化鉀蝕刻後的翼部的觀察影像。

[圖11]係實施例二的基底基板10的觀察影像。

[圖12]係實施例二的氫氧化鉀蝕刻後的成長層20的觀察影像。

[圖13]係比較例的基底基板10的觀察影像。

[圖14]係比較例的氫氧化鉀蝕刻後的成長層20的觀察影像。

【實施方式】

【0025】 以下參照隨附圖式來詳細地說明本發明之半導體基板的製造方法之較佳的實施形態。

【0026】 本發明的技術性範圍並非限定於隨附圖式所示的實施形態，在申請專利範圍所記載的範圍內能夠適當地變更。

【0027】 本說明書隨附的圖式為概念圖，各構件之相對的尺寸等並非限定本發明。

【0028】 在本說明書中，雖然以說明發明為目的而有基於圖式的上下來指稱上或下之情形，但並非基於本發明之半導體基板的使用態樣等之間的關係將上下予以限定。

【0029】 此外，在以下之實施形態的說明以及隨附圖式中，對同樣的構成附加相同的元件符號且省略重複的說明。

【0030】 [半導體基板的製造方法]

圖1以及圖2係顯示本發明的實施形態的半導體基板的製造方法之步驟。

【0031】 實施形態的半導體基板的製造方法係包含：加工步驟S10，係去除基底基板10的一部分並形成包含劣角的圖案100；以及結晶成長步驟S20，係

在形成有圖案100的基底基板10上形成成長層20。

【0032】此外，作為例子，能掌握到：實施形態的加工步驟S10係相當於用以使基底基板10的強度降低之脆加工步驟。

【0033】此外，能掌握到：本實施形態係一種朝成長層的差排導入的抑制方法，係用以抑制朝成長層20的差排導入，並包含：加工步驟S10，係在基底基板10上形成成長層20之前，去除基底基板10的一部分並形成包含劣角的圖案。

【0034】以下，對實施形態的各步驟詳細地說明。

【0035】[加工步驟S10]

加工步驟S10為去除基底基板10的一部分並形成包含劣角的圖案100之步驟。

【0036】此外，能掌握到：加工步驟S10係去除基底基板10的一部分並形成屬於周期排列圖案的圖案100之步驟。

【0037】此外，本說明書的說明中的「去除基底基板10的一部分」係指藉由後述的手法等去除基底基板10中之至少包含表面層之一部分。

【0038】本說明書中的「劣角」係指小於 180° 之銳角或者鈍角。此外，本說明書中的說明中的「包含劣角的圖案100」係相當於用以構成圖案100之角度的至少一個角度為劣角的圖案100。

【0039】實施形態的加工步驟S10係於基底基板10形成貫通孔11，藉此a軸方向中的溫度梯度的形成變得容易。藉此，能實現將該a軸方向中的溫度梯度作為驅動力般之沿著a軸方向行進的結晶成長。

【0040】此外，加工步驟S10亦可構成為：形成凹部以取代貫通孔11，或者形成貫通孔11且再形成凹部。此時，加工步驟S10係將基底基板10的表面加工成台(mesa)狀。

【0041】如圖2所示，實施形態的加工步驟S10係包含：貫通孔形成步驟

S11，係於基底基板10形成貫通孔11；以及應變層去除步驟S12，係將由貫通孔形成步驟S11所導入的應變層12予以去除。

【0042】以基底基板10來說，只要是在製造半導體基板時一般所使用的材料則當然能夠採用。

【0043】作為例子，基底基板10的材料為矽(Si)、鍺(Ge)、金剛石(diamond)(C)等已知的IV族材料。

【0044】此外，作為例子，基底基板10的材料為碳化矽等已知的IV-IV族化合物材料。

【0045】此外，基底基板10的材料為氧化鋅(ZnO)、硫化鋅(ZnS)、硒化鋅(ZnSe)、硫化鎘(CdS)、碲化鎘(CdTe)等已知的II-VI族化合物材料。

【0046】此外，作為例子，基底基板10的材料為氮化硼(BN)、砷化鎵(GaAs)、氮化鎵(GaN)、氮化鋁(AlN)、氮化銦(InN)、磷化鎵(GaP)、磷化銦(InP)、銻化銦(InSb)等已知的III-V族化合物材料。

【0047】此外，作為例子，基底基板10的材料為氧化鋁(Al_2O_3)、氧化鎵(Ga_2O_3)等氧化物材料。

【0048】此外，作為例子，基底基板10的材料為銅(Cu)、鎳(Ni)等金屬材料。

【0049】此外，基底基板10亦可為構成為：適當地添加有因應該材料所使用的已知的添加原子。

【0050】此外，基底基板10係可為使用由體結晶(bulk crystal)加工而成的晶圓、基板，亦可為包含藉由磊晶成長所形成的成長層之基板。

【0051】[貫通孔形成步驟S11]

貫通孔形成步驟S11為去除基底基板10的一部並形成貫通孔11之步驟。作為貫通孔形成步驟S11，能例示藉由雷射L照射基底基板10來形成貫通孔11之手段。

【0052】此時，貫通孔形成步驟S11係將雷射L的焦點從基底基板10的表面(相當於上表面)朝底面(相當於下表面)掃描，藉此形成貫通孔11。

【0053】此外，貫通孔形成步驟S11係一邊使雷射L朝基底基板10的面內方向掃描一邊將雷射L照射至基底基板10。

【0054】此外，貫通孔形成步驟S11係能採用朝向基底基板10之已知的離子束(ion beam)的照射(相當於FIB(Focused Ion Beam；聚焦離子束)加工)作為用以於基底基板10形成貫通孔11之手段，以取代朝向基底基板10照射雷射L。

【0055】此時，上述離子束的離子種係能從 Ga^+ 等已知的離子種適當地選擇。此外，此時，貫通孔形成步驟S11亦可從原料氣體、液體金屬離子源等已知的離子源一邊適當地施加加速電壓一邊引出離子束。

【0056】此外，貫通孔形成步驟S11係能採用朝向基底基板10的硬質遮罩(hardmask)的圖案化(patterning)以及針對附有硬質遮罩的基底基板10之深度反應離子蝕刻(Deep-RIE；deep reactive ion etching)等已知的乾蝕刻(dry etching)(相當於電漿蝕刻)作為用以於基底基板10形成貫通孔11的手段，以取代朝向基底基板10照射雷射L。

【0057】此時，上述硬質遮罩的材料係能因應基底基板10的材料從 SiN_x 等已知的材料適當地選擇。此時，乾蝕刻中的蝕刻劑(etchant)係能因應基底基板10的材料從 SF_6 等已知的氣體適當地選擇。

【0058】[應變層去除步驟S12]

應變層去除步驟S12為去除由貫通孔形成步驟S11形成於基底基板10的應變層12之步驟。

【0059】此外，應變層去除步驟S12係能採用用以藉由熱處理基底基板10來蝕刻基底基板10之手段。

【0060】此外，應變層去除步驟S12係能採用能夠去除應變層12之手段。

【0061】此外，較佳為應變層去除步驟S12為藉由熱蝕刻去除應變層12之步驟。

【0062】期望貫通孔形成步驟S11以及應變層去除步驟S12係分別採用適合基底基板10的材料之手法。

【0063】例如，在基底基板10為碳化矽之情形中，期望應變層去除步驟S12係使用在矽氛圍下(亦即在矽的氛圍下)蝕刻基底基板10之手法。

【0064】此外，例如在基底基板10為碳化矽之情形中，應變層去除步驟S12亦可構成為使用在氫氛圍下蝕刻基底基板10之手法。

【0065】[結晶成長步驟S20]

結晶成長步驟S20為在加工步驟S10後的基底基板10上形成成長層20之步驟。

【0066】成長層20的材料係可為與基底基板10相同的材料(相當於同質磊晶(homo epitaxial)成長)，亦可為與基底基板10不同的材料(相當於異質磊晶(hetero epitaxial)成長)。

【0067】成長層20的材料亦可為一般進行磊晶成長之材料。

【0068】此外，成長層20的材料亦可為基底基板10的材料，亦可為能夠作為基底基板10的材料來採用的已知的材料，亦可為能夠在基底基板10上磊晶成長的已知的材料。

【0069】基底基板10以及成長層20的材料係分別例如為碳化矽以及氮化鋁。換言之，基底基板10為碳化矽基板。此外，換言之，成長層20為氮化鋁層。

【0070】此外，較佳為結晶成長步驟S20為基於物理氣相傳輸法形成成長層20之步驟。

【0071】結晶成長步驟S20係能採用物理氣相傳輸法、昇華再結晶法、改良雷利法(improved Lely method)、化學氣相傳輸法(Chemical Vapor Transport :

CVT)等已知的氣相成長法(相當於氣相磊晶法(vapor phase epitaxial method))作為成長層20的成長手法。

【0072】此外，結晶成長步驟S20係能夠採用物理氣相沉積法(Physical Vapor Deposition：PVD)以取代PVT。此外，結晶成長步驟S20係能夠採用化學氣相沉積法(Chemical Vapor Deposition：CVD)以取代CVT。

【0073】此外，結晶成長步驟S20係能採用TSSG(Top-Seeded Solution Growth；頂部種晶溶液成長)法、準穩定溶媒磊晶法(Metastable Solvent Epitaxy：MSE)等已知的液相成長法(相當於液相磊晶法)作為成長層20的成長手法。

【0074】此外，結晶成長步驟S20係能夠採用CZ(Czochralski；柴可拉斯基)法作為成長層20的成長手法。

【0075】結晶成長步驟S20係能因應基底基板10以及成長層20各自的材料來選擇採用適當的成長手法。

【0076】如圖3所示，實施形態的結晶成長步驟S20為使基底基板10與成為成長層20之原料的半導體材料40在具有準密閉空間的坩堝30內相對(對峙)而進行配置且加熱之步驟。

【0077】此外，在本說明書中的「準密閉空間」係指以下空間：容器內能夠抽真空，也能夠將已在容器內產生的蒸氣的至少一部分封入。

【0078】藉由將坩堝30(基底基板10以及半導體材料40)加熱，原料經由原料輸送空間31從半導體材料40被朝基底基板10上輸送。

【0079】此外，結晶成長步驟S20係能採用溫度梯度作為在基底基板10以及半導體材料40之間輸送原料的驅動力。

【0080】在此，在結晶成長步驟S20中，由已從半導體材料40昇華的原子種所構成之蒸氣在原料輸送空間31中擴散藉此被輸送，且在溫度被設定得比半導體材料40還低的基底基板10上成為過飽和而凝結。

【0081】此外，在結晶成長步驟S20中，能採用基底基板10以及半導體材料40之間的化學位能差(chemical potential difference)作為上述驅動力。

【0082】在此，在結晶成長步驟S20中，由已從半導體材料40昇華的原子種所構成之蒸氣在原料輸送空間31中擴散藉此被輸送，且在化學位能比半導體材料40還低的基底基板10上成為過飽和而凝結。

【0083】此外，結晶成長步驟S20為下述步驟：藉由從基底基板10沿著c軸方向進行結晶成長(相當於c軸優勢成長)從而形成陸部21，並藉由從陸部21沿著a軸方向進行結晶成長(相當於a軸優勢成長)從而形成翼部22，並形成成長層20。此外，a軸優勢成長係能包含從貫通孔11的側面或者凹部的側面沿著a軸方向的結晶成長。

【0084】此外，成長層20係包含陸部21以及翼部22。實施形態的貫通孔11或者凹部係位於翼部22的正下方。

【0085】本說明書中的說明中的「c軸優勢成長」以及「a軸優勢成長」係能基於結晶成長步驟S20中的加熱條件適當地控制。

【0086】作為例子，上述加熱條件為c軸方向以及a軸方向的溫度梯度，且能包含c軸方向以及a軸方向的溫度梯度的歷程。所謂c軸方向以及a軸方向的溫度梯度的歷程係相當於加熱中的溫度梯度的推移以及變化。

【0087】此外，作為例子，上述加熱條件為包含氮氣體的惰性氣體的背壓或者分壓，且能包含該包含氮氣體的惰性氣體的背壓或者分壓的歷程。所謂包含該包含氮氣體的惰性氣體的背壓或者分壓的歷程係相當於加熱中的背壓等的推移以及變化。

【0088】此外，作為例子，上述加熱條件為加熱溫度，且能包含加熱溫度的歷程。所謂加熱溫度的歷程係相當於加熱中的加熱溫度等的推移以及變化。

【0089】此外，作為例子，結晶成長步驟S20亦可基於「D.Dojima, et al., 結

晶成長期刊(Journal of Crystal Growth),483,206(2018)」所記載的條件以及手法等進行c軸優勢成長以及a軸優勢成長的切換。

【0090】此外，結晶成長步驟S20亦可使用摻雜氣體來調整成長層20的摻雜濃度。此外，結晶成長步驟S20亦可藉由採用與基底基板10不同的摻雜濃度的半導體材料40來調整成長層20的摻雜濃度。

【0091】此外，結晶成長步驟S20為在基底基板10上進行夾鏈接合並形成成長層20之步驟。

【0092】此外，所謂夾鏈接合係相當於沿著以將圖案100中相鄰接的兩邊所呈的角度予以等分割般的中心線進行結晶成長面彼此的接合。

【0093】在此，能掌握到：在夾鏈接合中，從相當於上述兩邊的交點之部位緩緩地進行結晶成長面彼此的接合。

【0094】此外，作為一例，能掌握到：在夾鏈接合中，結晶成長面彼此的接合的部位係從正在進行結晶成長面彼此的接合之部位緩緩地擴大。

【0095】此外，較佳為結晶成長步驟S20為下述步驟：使具有發生夾鏈接合般的圖案100的基底基板10來形成成長層20。

【0096】在此，作為一例，所謂發生夾鏈接合般的圖案100係指以預定的面積變大的方式設定了角度 θ 的圖案100。

【0097】圖4係用以說明實施形態的圖案100之說明圖。

【0098】圖案100所顯示的線段為基底基板10。此外，線段的寬度並無限制。

【0099】較佳為圖案100係包含劣角。

【0100】此外，圖案100亦可為周期排列有預定的圖形所成的構成。此外，圖案100亦可為排列有該預定的圖形以及該預定的圖形反轉或者旋轉過的圖形而成的構成。

【0101】此外，作為例子，圖案100係包含正 m 角形。此時， m 為自然數且大於2。作為例子， m 為3或者6。

【0102】此外，作為例子，圖案100係包含三重對稱(threefold symmetry)的正6角形位移形。配合圖4詳細地說明本說明書的說明中的「正6角形位移形」。

【0103】正6角形位移形是12角形。此外，正6角形位移形係由呈現相等長度且為直線狀的12個線段所構成。

【0104】呈現正6角形位移形的圖案100係內包：基準圖形101，為正3角形且具有預定的面積，且包含三個頂點104。該三個頂點104係被包含於圖案100的頂點。在此，能掌握到：有著該三個頂點104係位於構成圖案100之線段上的情形。

【0105】圖案100係包含：線段102(相當於第一線段)，係從頂點104延伸且包含頂點104；以及線段103(相當於第二線段)，係不從頂點104延伸且不含頂點104，且與線段102鄰接。

【0106】在此，圖案100中的兩個相鄰接的線段102所呈的角度 θ 為固定，與圖案100中的兩個相鄰接的線段103所呈的角度 θ 相等。

【0107】此外，能掌握到：本說明書中的說明裡的「正6角形位移形」為正6角形基於表示凹凸之程度的角度 θ 一邊維持該正6角形的面積一邊位移(變形)而成的12角形。

【0108】角度 θ 較佳為大於 60° ，又較佳為 66° 以上，又較佳為 80° 以上，又較佳為 83° 以上，又較佳為 120° 以上，又較佳為 150° 以上，又較佳為 155° 以上。

【0109】此外，角度 θ 較佳為 180° 以下，又較佳為 155° 以下，又較佳為 150° 以下，又較佳為 120° 以下，又較佳為 83° 以下，又較佳為 80° 以下，又較佳為 66° 以下。

【0110】實施形態的圖案100亦可為屬於六重對稱(sixfold symmetry)之正

12角形位移形的構成，以取代屬於三重對稱之正6角形位移形。

【0111】 正12角形位移形為24角形。此外，正12角形位移形係由呈現相等長度且為直線狀的24個線段所構成。

【0112】 呈現正12角形位移形的圖案100係內包：基準圖形101，為正6角形且具有預定的面積，且包含六個頂點104。該六個頂點104係被包含於圖案100的頂點。此外，該正6角形中的預定的面積係可與上述正3角形中的預定的面積相等亦可不同。

【0113】 此外，與正6角形位移形同樣地，正12角形位移形中的圖案100中的兩個相鄰接的線段102所呈的角度 θ 為固定，與圖案100中的兩個相鄰接的線段103所呈的角度 θ 相等。

【0114】 也就是說能掌握到：本說明書中的說明裡的「正12角形位移形」是正12角形基於表示凹凸之程度的角度 θ 一邊維持該正12角形的面積一邊位移(變形)而成的24角形。

【0115】 此外，圖案100係呈現以下的構成：正 $2n$ 角形係基於表示凹凸之程度的角度 θ 一邊維持該正 $2n$ 角形的面積一邊位移(變形)而成的屬於 $4n$ 角形之 $2n$ 角形位移形。

【0116】 此時，能掌握到： $2n$ 角形位移形係將正 n 角形(相當於基準圖形101)內包。在此，能掌握到：正 n 角形係包含 n 個頂點。此外，在角度 $\theta = 180^\circ$ 之情形中，正 $2n$ 角形位移形係呈現正 $2n$ 角形。

【0117】 實施形態的圖案100亦可為包含正 $2n$ 角形位移形(包含正6角形位移形、正12角形位移形)之構成。

【0118】 此外，圖案100除了構成正 $2n$ 角形位移形之線段以外，亦可進一步地包含至少一個以下線段之構成：連結基準圖形101的重心與正 $2n$ 角形位移形中的相鄰接的兩個線段103的交點之線段(相當於第三線段)。

【0119】此外，圖案100除了構成正 $2n$ 角形位移形之線段以外，亦可進一步地包含至少一個以下線段之構成：連結構成基準圖形101之頂點104與正 $2n$ 角形位移形中的相鄰接的兩個線段103之交點的線段。

【0120】此外，圖案100除了構成正 $2n$ 角形位移形之線段以外，亦可進一步地包含至少一個以下線段之構成：構成被包含於正 $2n$ 角形位移形之基準圖形101的線段。

【0121】此外，作為本發明的形態之一，能例舉前述基底基板為碳化矽的形態。此外，作為本發明的形態之一，能例舉基底基板10為碳化矽基板且成長層20為氮化鋁成長層的形態。在此，作為本發明的形態之一，能例舉不包含基底基板10為碳化矽基板且成長層20為氮化鋁成長層的形態之形態。

【0122】例舉實施例一、實施例二以及比較例，更具體地說明本發明。

【0123】實施例一係顯示下述實施例：於屬於碳化矽基板的基底基板10形成屬於氮化鋁層的成長層20。實施例一的基底基板10係具有圖案100，圖案100係包含劣角且包含上述正6角形位移形。

【0124】實施例二係顯示下述實施例：於屬於碳化矽基板的基底基板10形成屬於氮化鋁層的成長層20。實施例二的基底基板10係具有圖案100，圖案100係包含劣角且包含正3角形位移形。

【0125】比較例係顯示下述比較例：於屬於碳化矽基板的基底基板10形成屬於氮化鋁層的成長層20。比較例的基底基板10係具有圖案100，圖案100係不包含劣角。

【0126】[實施例一]

以下詳細地說明實施例一。

【0127】[加工步驟]

實施例一的加工步驟S10為下述步驟：以下述條件去除基底基板10的一部分

並形成包含劣角的圖案100。

【0128】 [基底基板10]

半導體材料：4H-SiC(4H型碳化矽)。

基板尺寸：橫寬 10mm × 縱寬 10mm × 厚度 524 μm 。

成長面：矽面(Si-face)。

偏離角(off-angle)：正軸(on-axis)。

【0129】 [貫通孔形成步驟S11]

實施例一的貫通孔形成步驟S11為下述步驟：對基底基板10照射雷射L並形成貫通孔11。

【0130】 [雷射加工條件]

波長：532nm。

輸出功率：3W/cm²。

點徑(spot diameter)：40 μm 。

【0131】 [圖案的詳細說明]

圖5係說明以實施例一的貫通孔形成步驟S11形成的貫通孔11的圖案100之說明圖。以黑色表示的區域係顯示貫通孔11的部分，以白色表示的區域係作為基底基板10而殘留。

【0132】 此外，能掌握到：圖5中所例示的圖案100為正6角形位移形，角度為 $\theta = 80^\circ$ ，並包含連結相鄰接的兩個線段103的交點與基準圖形101的重心之線段。

【0133】 在此，實施例一的圖案100係具有100 μm 左右的寬度。

【0134】 [應變層去除步驟S12]

實施例一的應變層去除步驟S12為下述步驟：藉由熱蝕刻去除因為貫通孔形成步驟S11形成於基底基板10的應變層12。

【0135】圖6係說明實施例一的應變層去除步驟S12之說明圖。實施例一的應變層去除步驟S12係將基底基板10收容於碳化矽容器50內，進一步地將碳化矽容器50收容於碳化鈹(TaC)容器60並進行加熱。

【0136】(碳化矽容器50)

材料：多晶碳化矽。

容器尺寸：直徑60mm × 高度4mm。

基底基板10與碳化矽容器50的底面之間的距離：2mm。

【0137】[碳化矽容器50的詳細說明]

如圖6所示，碳化矽容器50為具備能夠互相地嵌合的上容器51及下容器52之嵌合容器。

【0138】於上容器51與下容器52的嵌合部係形成有微小的間隙53，且構成為能夠從該間隙53進行碳化矽容器50內的排氣(抽真空)。

【0139】碳化矽容器50係具有：蝕刻空間54，係在基底基板10被配置於溫度梯度的高溫側的狀態下，藉由使被配置於溫度梯度的低溫側之碳化矽容器50的一部分與基底基板10相對而形成。

【0140】蝕刻空間54為以下空間：將被設置於基底基板10與碳化矽容器50的底面之間的溫度差作為驅動力，將矽原子以及碳原子從基底基板10朝碳化矽容器50輸送且進行蝕刻。

【0141】此外，碳化矽容器50係具有：基板保持具55，係將基底基板10中空地保持來形成蝕刻空間54。

【0142】此外，碳化矽容器50亦可根據加熱爐的溫度梯度的方向而不設置基板保持具55。

【0143】例如，在加熱爐以溫度從下容器52朝向上容器51而降低的方式形成溫度梯度之情形下，碳化矽容器50亦可不設置基板保持具55地在下容器52的

底面配置基底基板10。

【0144】 (碳化鉭容器60)

材料：碳化鉭。

容器尺寸：直徑160mm × 高度60mm。

矽蒸氣供給源64(矽化合物)：TaSi₂。

【0145】 [碳化鉭容器60的詳細說明]

碳化鉭容器60與碳化矽容器50同樣地是具備能夠互相地嵌合的上容器61與下容器62的嵌合容器，且構成為能夠收容碳化矽容器50。

【0146】 於上容器61與下容器62的嵌合部係形成有微小的間隙63，且構成為能夠從該間隙63進行碳化鉭容器60內的排氣(抽真空)。

【0147】 碳化鉭容器60係具有：矽蒸氣供給源64，係能夠對碳化鉭容器60內供給包含矽元素之氣相種的蒸氣壓。

【0148】 矽蒸氣供給源64只要是在加熱處理時使包含矽元素之氣相種的蒸氣壓於碳化鉭容器60內產生之構成即可。

【0149】 [加熱條件]

以下述條件加熱處理以上述條件配置的基底基板10。

加熱溫度：1800℃。

蝕刻量：8μm。

此外，應變層去除步驟S12係為了實現以下的蝕刻量而適當地設定加熱時間以及溫度梯度。

【0150】 [結晶成長步驟S20]

實施例一的結晶成長步驟S20為下述步驟：在加工步驟S10後的基底基板10上形成成長層20。

【0151】 圖7係說明實施例一的結晶成長步驟S20之說明圖。實施例一的結

晶成長步驟S20為下述步驟：將基底基板10收容於坩堝30內，與半導體材料40相對並進行加熱。

【0152】 [坩堝30]

材料：碳化鈮。

容器尺寸：10mm × 10mm × 1.5mm。

基底基板10至半導體材料40之間的距離：1mm。

【0153】 [坩堝30的詳細說明]

坩堝30係在基底基板10與半導體材料40之間具有原料輸送空間31。將原料經由該原料輸送空間31從半導體材料40朝基底基板10上輸送。

【0154】 圖7中的(a)是在結晶成長步驟S20中使用的坩堝30之一例。該坩堝30係與碳化矽容器50以及碳化鈮容器60同樣地是具備能夠互相地嵌合的上容器32與下容器33的嵌合容器。於上容器32與下容器33的嵌合部係形成有微小的間隙34，且構成為能夠從該間隙34進行坩堝30內的排氣(抽真空)。

【0155】 進一步地，坩堝30係具有：基板保持具35，係形成原料輸送空間31。該基板保持具35係被設置於基底基板10與半導體材料40之間，將半導體材料40配置於高溫側且將基底基板10配置於低溫側而形成原料輸送空間31。

【0156】 圖7中的(b)以及圖7中的(c)是在結晶成長步驟S20中使用的坩堝30之其他的例子。該圖7中的(b)以及圖7中的(c)之溫度梯度係被設定成與圖7中的(a)之溫度梯度相反，基底基板10被配置於上側。亦即，與圖7中的(a)同樣地，將半導體材料40配置於高溫側且將基底基板10配置於低溫側而形成原料輸送空間31。

【0157】 圖7中的(b)係顯示藉由將基底基板10固定於上容器32側而在基底基板10與半導體材料40之間形成原料輸送空間31的例子。

【0158】 圖7中的(c)係顯示藉由在上容器32形成貫通窗且配置基底基板10

而在基底基板10與半導體材料40之間形成原料輸送空間31的例子。此外，如該圖7中的(c)所示，也可以在上容器32與下容器33之間設置中間構件36，藉此形成原料輸送空間31。

【0159】 此外，坩堝30的材料亦可為鎢(W)等高熔點材料來取代碳化鈮。

【0160】 [半導體材料40]

材料：氮化鋁燒結體。

尺寸：橫寬20mm×縱寬20mm×厚度5mm。

【0161】 [半導體材料40的詳細說明]

藉由以下的手續製作了半導體材料40的氮化鋁燒結體。

【0162】 首先，在實施例一中，將氮化鋁粉末放入碳化鈮塊(TaC block)的框內。接著，在實施例一中，對該氮化鋁粉末機械性地施加外力，藉此按緊該氮化鋁粉末。接著，在實施例一中，將已被按緊的氮化鋁粉末以及碳化鈮塊收納於熱分解碳坩堝，並以下述條件進行了加熱。

【0163】 結晶成長步驟S20係將基底基板10以及半導體材料40配置於坩堝30內並以下述加熱條件進行了加熱。

【0164】 [加熱條件]

加熱溫度：2040℃。

加熱時間：70h。

成長厚度：500 μ m。

溫度梯度：6.7K/mm。

N₂氣體壓力：10 kPa。

【0165】 圖8係針對以上述條件所形成的成長層20繪製(mapping)藉由拉曼分光測定所獲得的E₂峰值的半峰全幅值(Full Width at Half Maximum)之圖。

【0166】 依據圖8，能掌握到：在陸部21中形成有結晶性差的氮化鋁層，

在翼部22中形成有結晶性佳的氮化鋁層。此外，能掌握到該陸部21係與圖案100的線段對應。

【0167】圖9為針對以上述條件所形成的成長層20的陸部21藉由蝕坑(etch pit)法顯露出的陸部21的差排之表面的SEM(Scanning Electron Microscope；掃描式電子顯微鏡)觀察影像。該蝕坑法係基於氫氧化鉀濕蝕刻而進行。

【0168】依據圖9能掌握到：實施例一的陸部21係具有 $1.5 \times 10^8 \text{cm}^{-2}$ 的差排密度(相當於蝕坑密度)。

【0169】圖10為針對以上述條件所形成的成長層20的翼部22藉由上述蝕坑法顯露出的翼部22的差排之表面的SEM觀察影像。該蝕坑法係基於氫氧化鉀濕蝕刻而進行。

【0170】依據圖10能掌握到：實施例一的翼部22係具有 $1.2 \times 10^6 \text{cm}^{-2}$ 的差排密度(相當於蝕坑密度)。

【0171】依據圖9以及圖10能掌握到：在基底基板10上的成長層20的形成中抑制了朝翼部22的差排導入。

【0172】[實施例二]

以下詳細地說明實施例二。此外，本說明書中係省略針對與實施例一以及實施形態共通之構成以及條件的記載。

【0173】實施例二的基底基板10係具有凹部以取代貫通孔11。

【0174】實施例二的圖案100係包含正3角形。在此，用以構成圖案100之線段係具有 $60 \mu\text{m}$ 以下的寬度。

【0175】圖11為實施例二的加工步驟S10後的基底基板10的SEM觀察影像。

【0176】 結晶成長步驟S20係將基底基板10以及半導體材料40配置於坩堝30內並以下述條件進行了加熱。

【0177】 [加熱條件]

加熱溫度：1840℃。

N₂氣體溫度：50kPa。

【0178】 圖12為以SEM觀察了針對以上述條件所形成的成長層20藉由蝕坑法顯露出的成長層20的差排之表面所獲得的觀察影像。該蝕坑法係基於氫氧化鉀濕蝕刻而進行。

【0179】 依據圖12能掌握到：在具有包含劣角的圖案100之基底基板10上的成長層20的形成中抑制了朝翼部22的差排導入。

【0180】 [比較例]

以下詳細地說明比較例。此外，本說明書中係省略針對與實施例一以及實施形態共通之構成以及條件的記載。

【0181】 比較例的基底基板10係與實施例二同樣地具有凹部以取代貫通孔11。

【0182】 比較例的圖案100係未包含劣角以及交點。比較例中用以構成圖案100之線段係彼此平行。在此，用以構成圖案100之線段係具有60 μ m以下的寬度。

【0183】 圖13為比較例的加工步驟S10後的基底基板10的SEM觀察影像。

【0184】 結晶成長步驟S20係將基底基板10以及半導體材料40配置於坩堝30內並以下述條件進行了加熱。

【0185】 [加熱條件]

加熱溫度：1840℃。

N₂氣體溫度：50kPa。

【0186】圖14為以SEM觀察了針對以上述條件所形成的成長層20藉由蝕坑法顯露出的成長層20的差排之表面所獲得的觀察影像。該蝕坑法係基於氫氧化鉀濕蝕刻而進行。

【0187】依據圖14能掌握到：在具有未包含劣角的圖案100之基底基板10上的成長層20的形成中特別是在圖14中的翼部22的中央部分(相當於結晶成長面的接合部位)產生了朝翼部22的差排導入。

【0188】此外，依據圖12以及圖14能掌握到：與比較例一相比，針對實施例二的翼部22中的結晶成長面的接合區域(相當於圖12以及圖14中的翼部22的中央區域)中的差排密度係抑制的較低。

【0189】在圖12中的a軸優勢成長中能掌握到：由於成長層20的形成中的結晶成長面的接合係在夾鏈接合的態樣下進行，因此抑制了因為結晶成長面的接合所導致的新的差排的導入。

【0190】依據本發明，包含：加工步驟S10，係去除基底基板10的一部分並形成包含劣角的圖案100；以及結晶成長步驟S20，係於形成有圖案100的基底基板10上形成成長層20；藉此，能抑制朝成長層20的差排導入。

【符號說明】

【0191】

10:基底基板

11:貫通孔

110P000587TW

第 23 頁，共 25 頁(發明說明書)

- 12:應變層
- 20:成長層
- 21:陸部
- 22:翼部
- 30:坩堝
- 31: 原料輸送空間
- 32, 51,61: 上容器
- 33, 52,62: 下容器
- 34,53,63: 間隙
- 35,55: 基板保持具
- 36: 中間構件
- 40:半導體材料
- 50:碳化矽容器
- 54: 蝕刻空間
- 60:碳化鉭容器
- 64: 矽蒸氣供給源
- 100:圖案
- 101: 基準圖形
- 102,103: 線段
- 104: 頂點
- L:雷射
- S10:加工步驟

S11:貫通孔形成步驟

S12:應變層去除步驟

S20:結晶成長步驟

θ :角度

【發明申請專利範圍】

【請求項1】一種半導體基板的製造方法，係包含：

加工步驟，係去除基底基板的一部分並形成包含劣角的圖案；以及

結晶成長步驟，係在形成有前述圖案的前述基底基板上形成成長層；

前述結晶成長步驟係在前述基底基板上進行夾鏈接合並形成前述成長層。

【請求項2】如請求項1所記載之半導體基板的製造方法，其中前述基底基板與前述成長層為不同的材料。

【請求項3】如請求項1所記載之半導體基板的製造方法，其中前述圖案為正m角形，前述m為大於2的自然數。

【請求項4】一種半導體基板的製造方法，係包含：

加工步驟，係去除基底基板的一部分並形成包含劣角的圖案；以及

結晶成長步驟，係在形成有前述圖案的前述基底基板上形成成長層；

前述結晶成長步驟係進行沿著c軸方向行進的結晶成長並進行沿著a軸方向行進的結晶成長，藉此形成前述成長層。

【請求項5】一種半導體基板的製造方法，係包含：

加工步驟，係去除基底基板的一部分並形成包含劣角的圖案；以及

結晶成長步驟，係在形成有前述圖案的前述基底基板上形成成長層；

前述結晶成長步驟為以物理氣相傳輸法使前述成長層成長之步驟。

【請求項6】一種半導體基板的製造方法，係包含：

加工步驟，係去除基底基板的一部分並形成包含劣角的圖案；以及

結晶成長步驟，係在形成有前述圖案的前述基底基板上形成成長層；

前述加工步驟係具有：

貫通孔形成步驟，係去除前述基底基板的一部分並形成貫通孔；以及

應變層去除步驟，係將由前述貫通孔形成步驟所導入的應變層予以去除。

【請求項7】如請求項6所記載之半導體基板的製造方法，其中前述貫通孔形成步驟為將雷射照射至前述基底基板藉此形成貫通孔之步驟。

【請求項8】如請求項6所記載之半導體基板的製造方法，其中前述應變層去除步驟為藉由熱處理去除前述基底基板的應變層之步驟。

【請求項9】如請求項6所記載之半導體基板的製造方法，其中前述基底基板為碳化矽；

前述應變層去除步驟為在矽氛圍下蝕刻前述基底基板之步驟。

【請求項10】一種半導體基板的製造方法，係包含：

加工步驟，係去除基底基板的一部分並形成包含劣角的圖案；以及

結晶成長步驟，係在形成有前述圖案的前述基底基板上形成成長層；

前述圖案為 $4n$ 角形並內包基準圖形，前述基準圖形為正 n 角形且包含 n 個頂點，前述 n 個頂點係被包含於前述圖案的頂點；

前述圖案係包含：

第一線段，係從前述 n 個頂點分別延伸；以及

第二線段，係不從前述 n 個頂點的某一個頂點延伸地與前述第一線段鄰接；

前述 n 為大於2的自然數；

前述圖案中的兩個相鄰接的前述第一線段所呈的角度為固定，且與前述圖案中的兩個相鄰接的前述第二線段所呈的角度相等。

【請求項11】如請求項10所記載之半導體基板的製造方法，其中前述圖案係包含：第三線段，係連結前述基準圖形的重心與相鄰接的兩個前述第二線段的

交點。

【請求項12】一種半導體基板，係藉由如請求項1至11中任一項所記載之半導體基板的製造方法所製造。

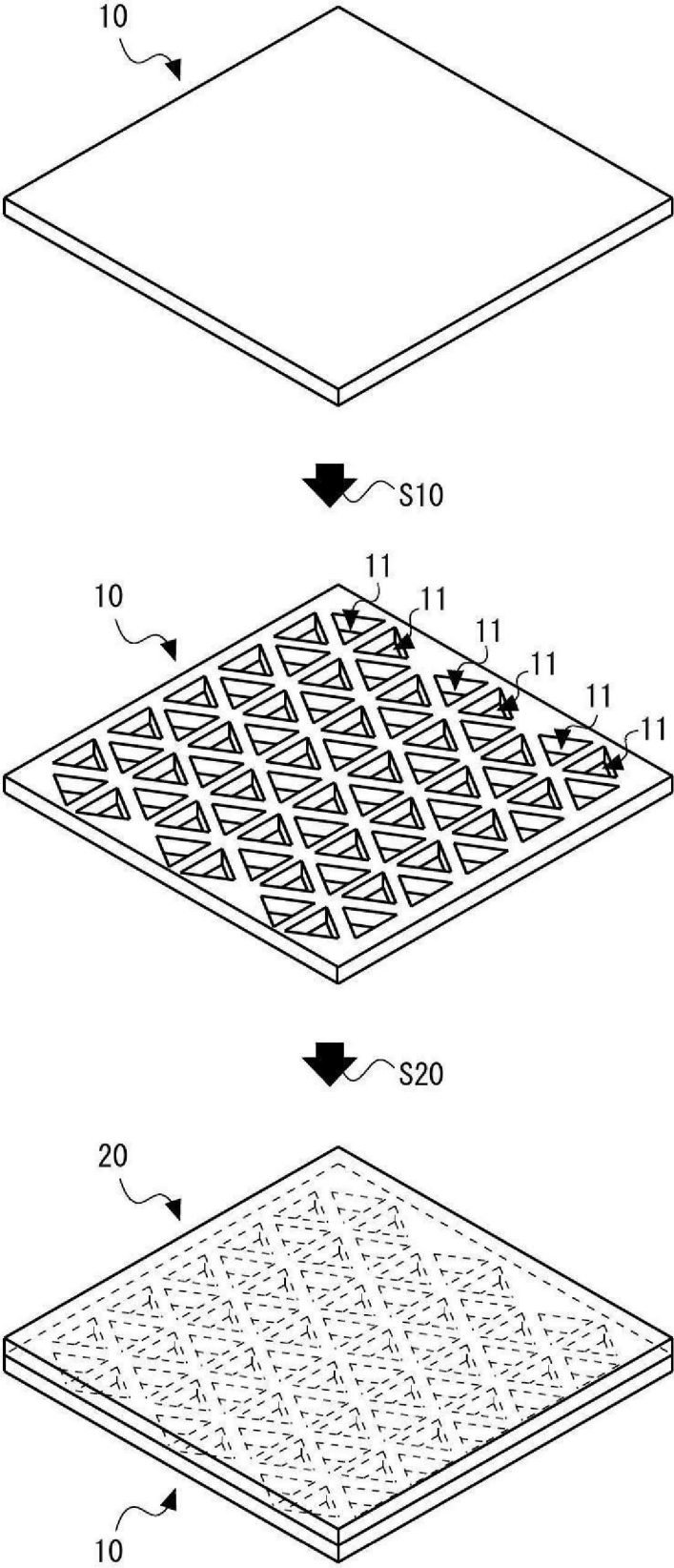
【請求項13】一種朝成長層的差排導入的抑制方法，係用以抑制朝成長層的差排導入，並包含：加工步驟，係於在基底基板上形成成長層之前，去除前述基底基板的一部分並形成包含劣角的圖案；

前述加工步驟係具有：

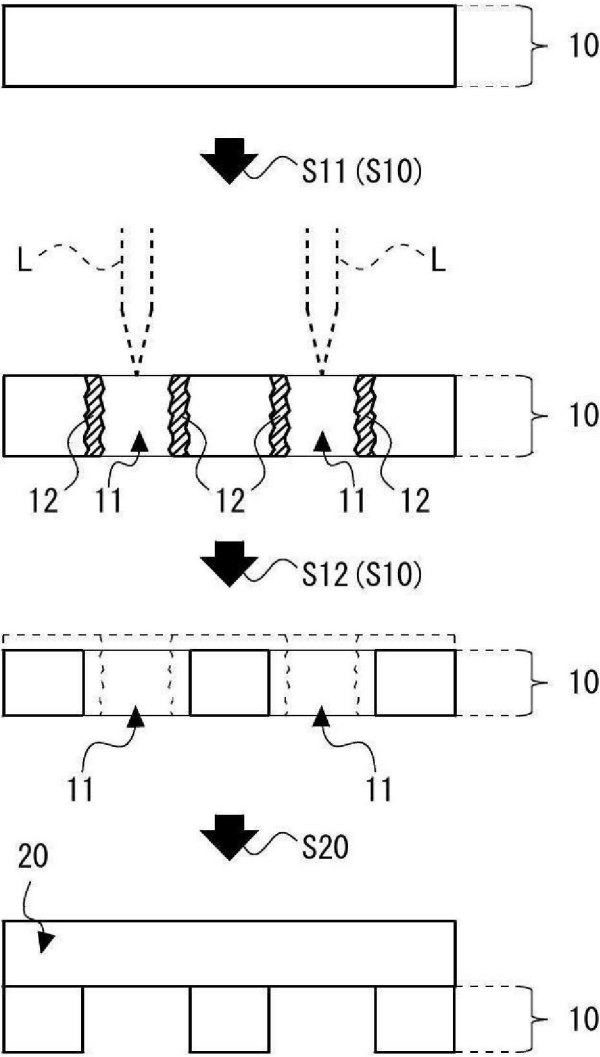
貫通孔形成步驟，係去除前述基底基板的一部分並形成貫通孔；以及

應變層去除步驟，係將由前述貫通孔形成步驟所導入的應變層予以去除。

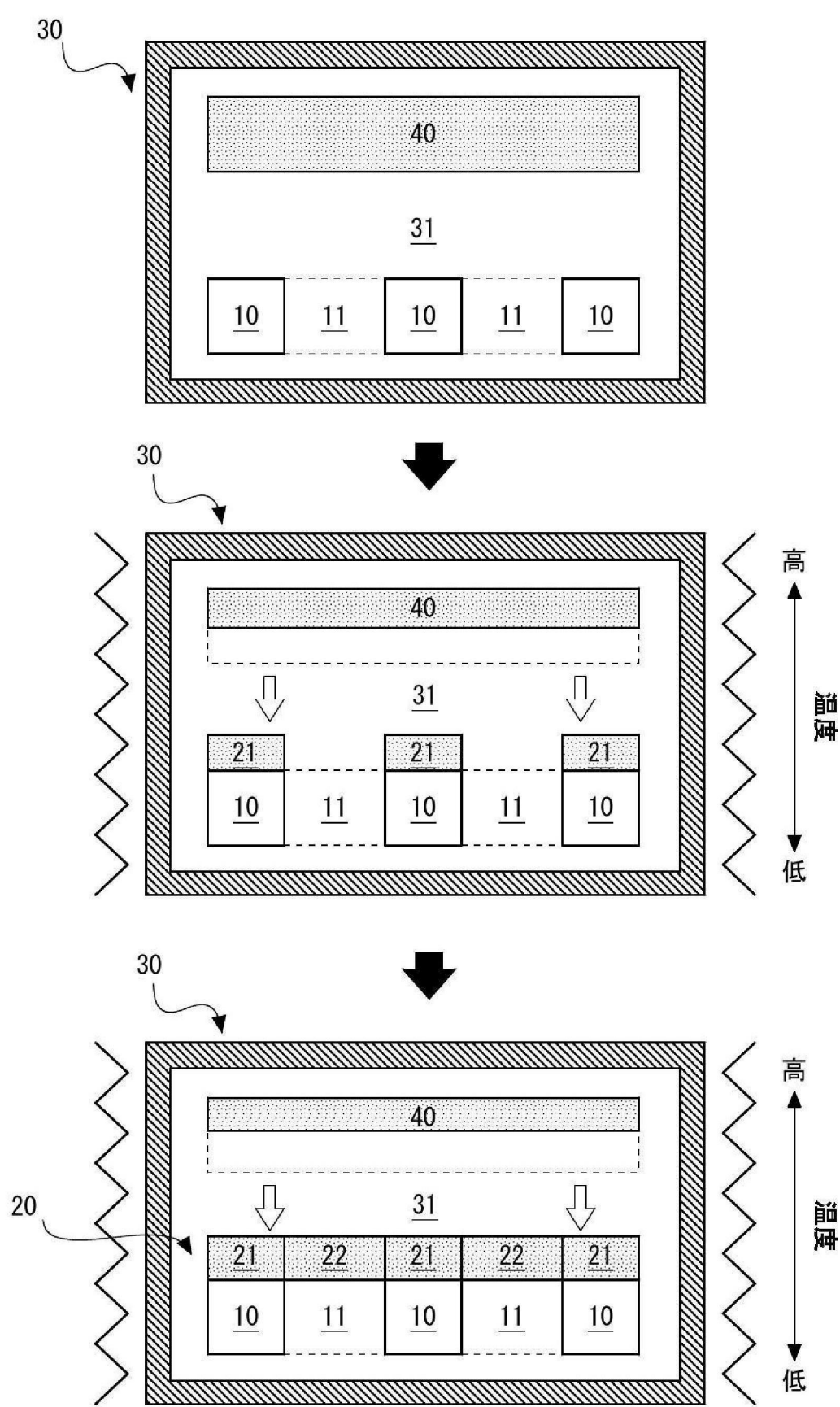
【發明圖式】



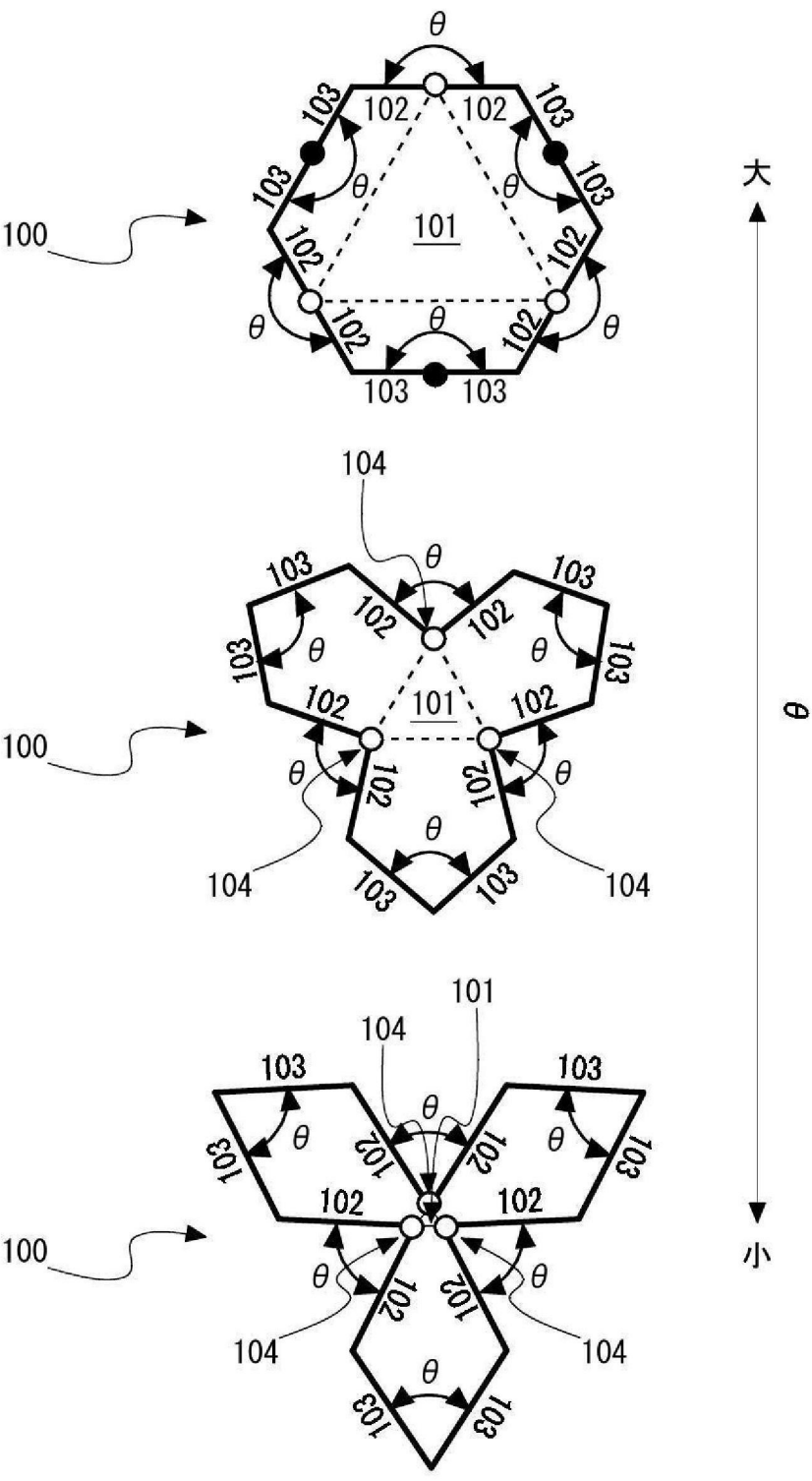
【圖1】



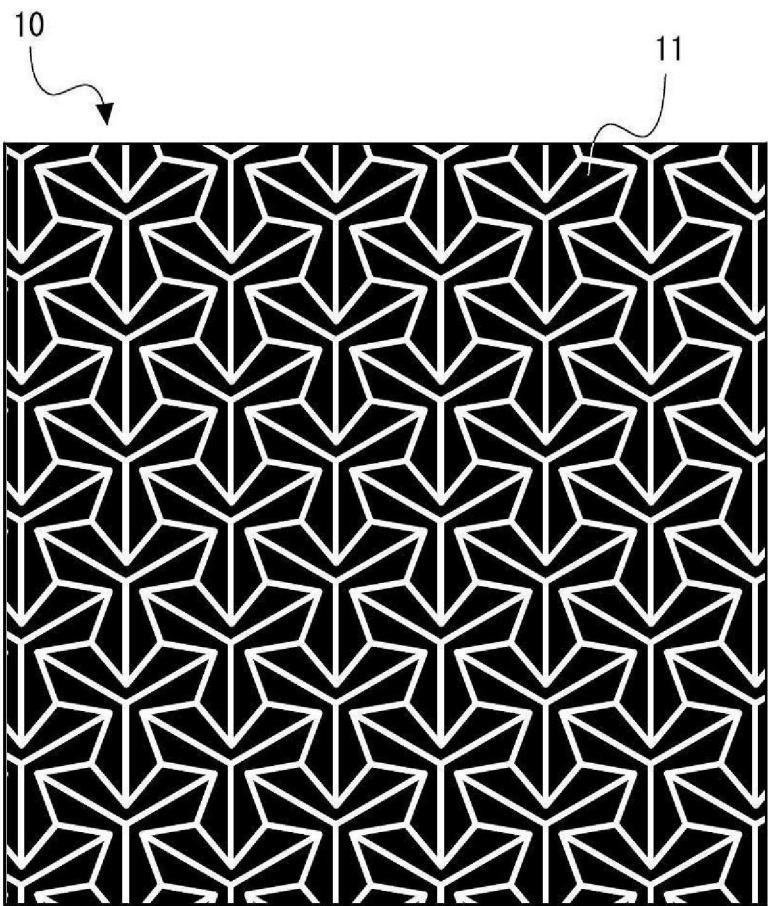
【圖2】



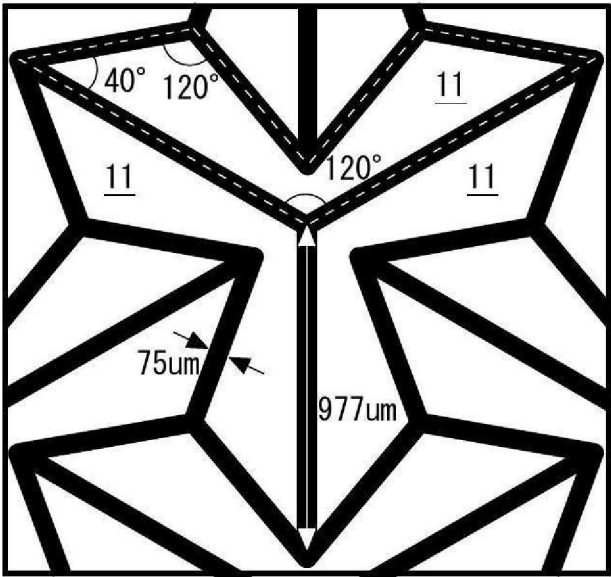
【圖3】



【圖4】

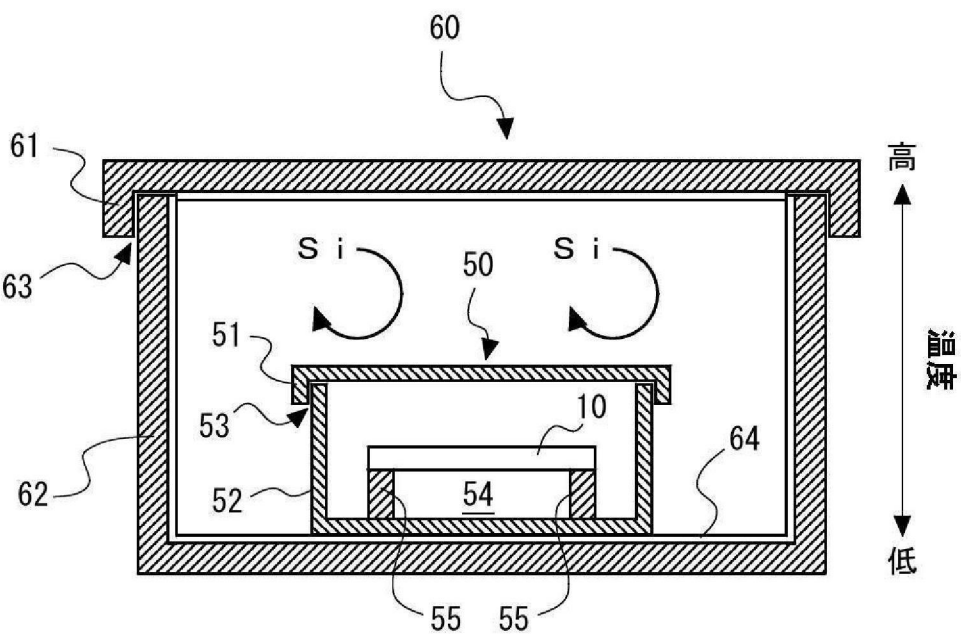


(a)

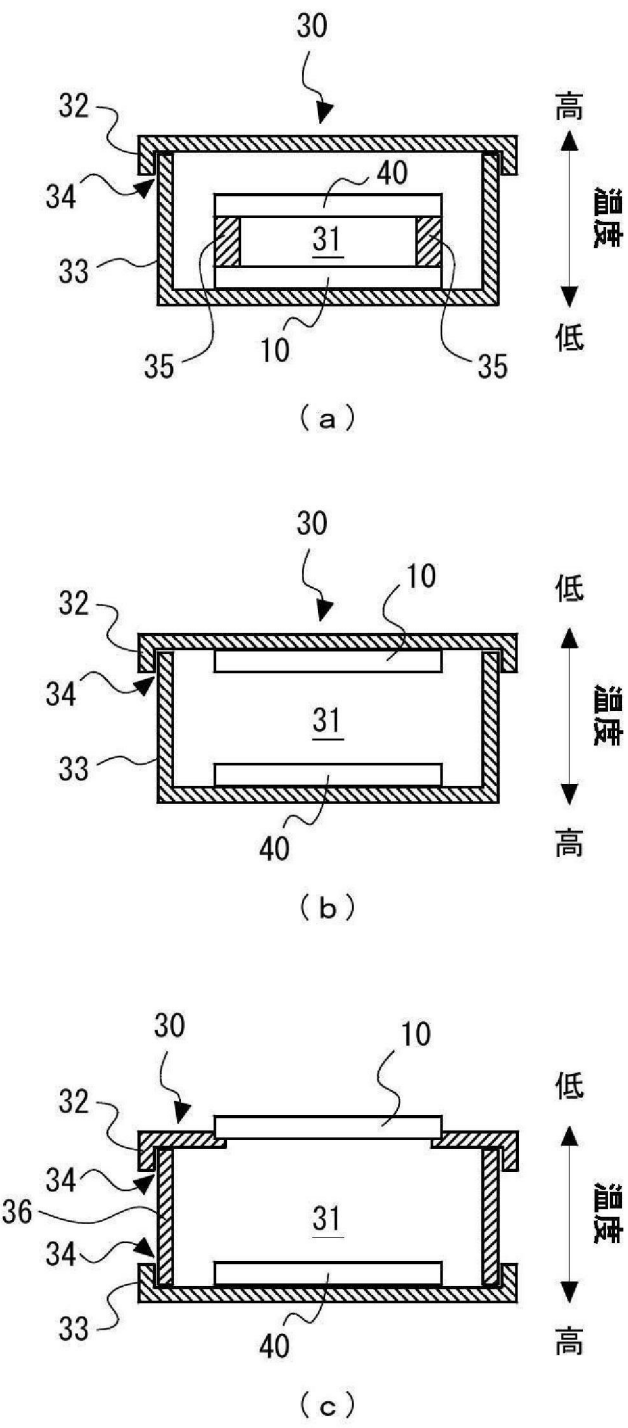


(b)

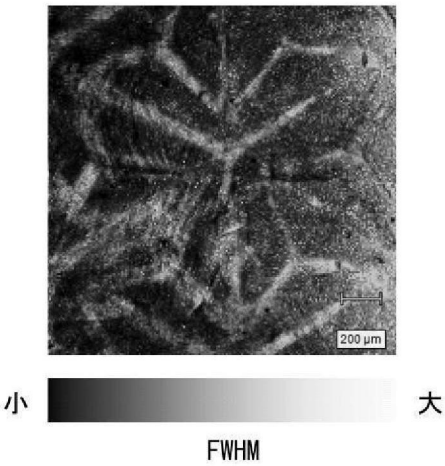
【圖5】



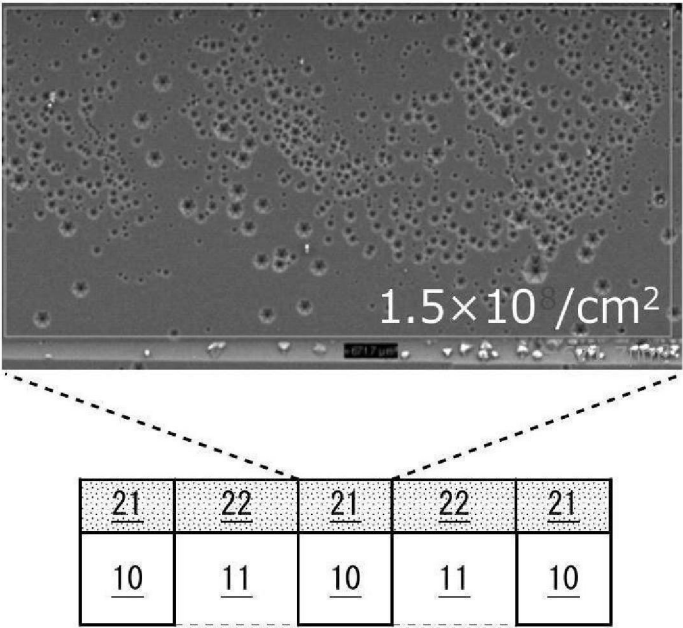
【圖6】



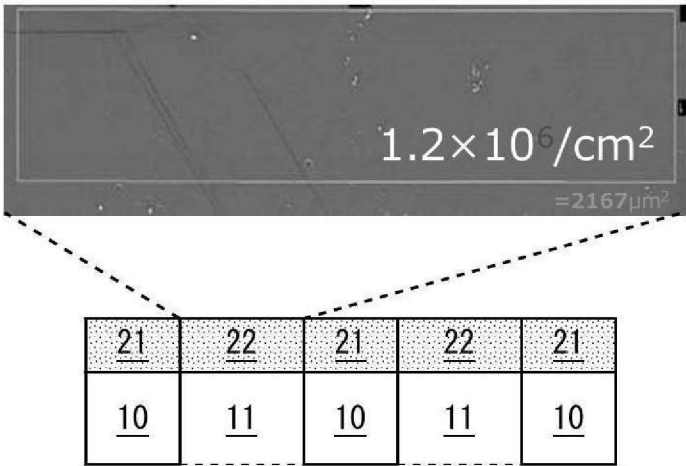
【圖7】



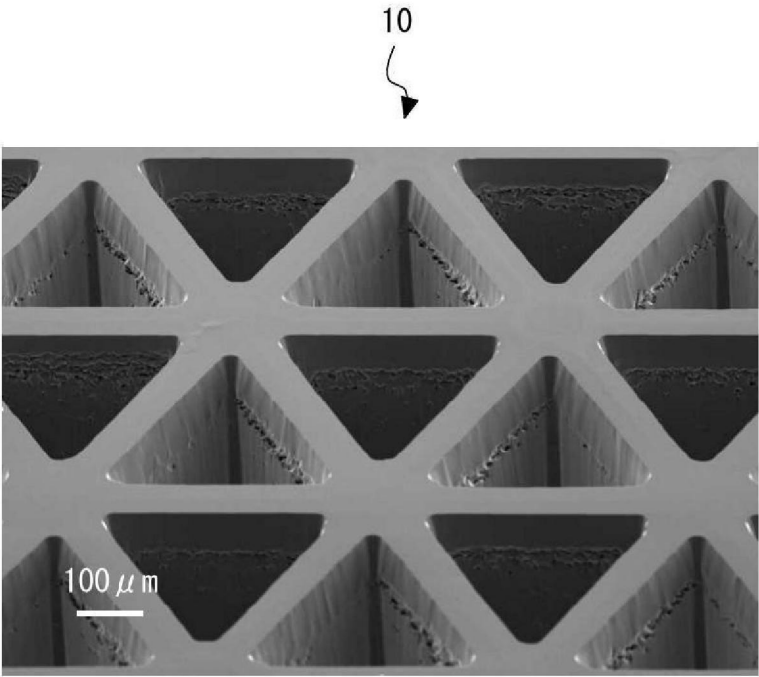
【圖8】



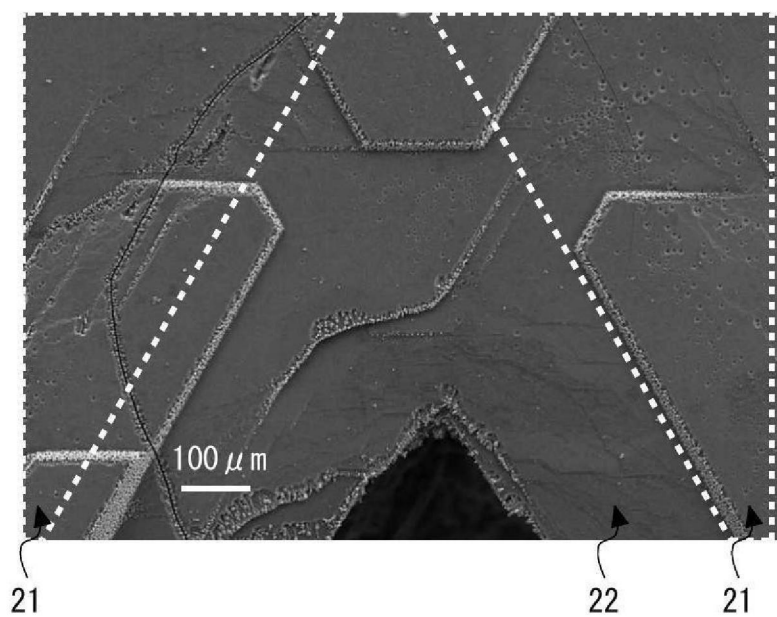
【圖9】



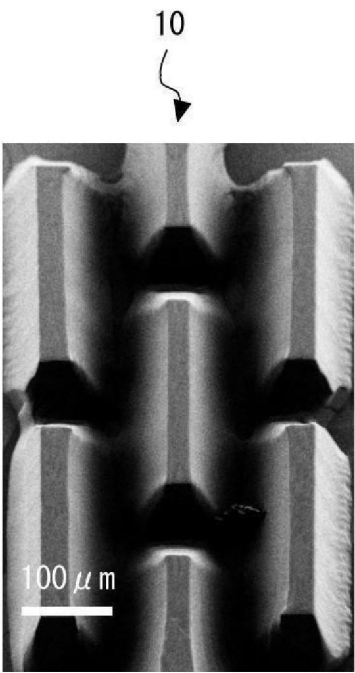
【圖10】



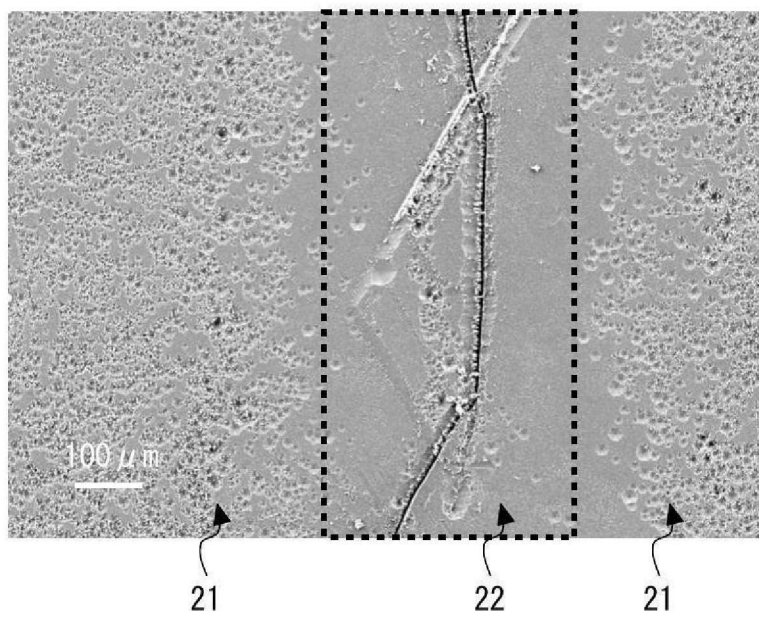
【圖11】



【圖12】



【圖13】



【圖14】