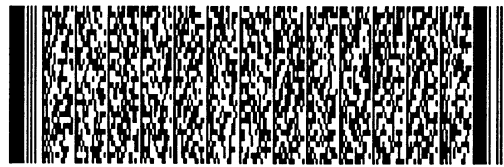
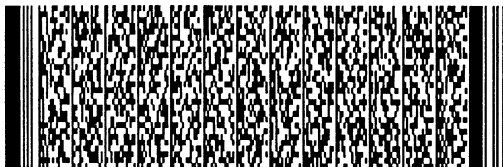


申請日期： 93.4.12	IPC分類
申請案號： 93110081	H01L 21/3205

(以上各欄由本局填註)

發明專利說明書 200423258

一、 發明名稱	中文	改善蝕刻中止層與金屬層間之黏著性之製程與結構
	英文	DAMASCENE PROCESS AND STRUCTURE THEREOF
二、 發明人 (共4人)	姓名 (中文)	1. 林俊成 2. 彭兆賢 3. 眭曉林
	姓名 (英文)	1. Jing-Cheng Lin 2. Chao-Hsien Peng 3. Shau-Lin Shue
	國籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW 3. 中華民國 TW
	住居所 (中文)	1. 新竹縣竹東鎮雞林里13鄰北興路一段621號 2. 新竹市明湖路648巷122弄21號 3. 新竹市東區光復路一段485巷6弄25號5樓
	住居所 (英文)	1. 2. 3.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 台灣積體電路製造股份有限公司
	名稱或姓名 (英文)	1. Taiwan Semiconductor Manufacturing Co., Ltd.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 新竹科學工業園區新竹市力行六路八號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. NO. 8, Li-Hsin Rd. 6, Science-Based Industrial Park Hsin-Chu, Taiwan 300-77, R.O.C.
	代表人 (中文)	1. 張忠謀
	代表人 (英文)	1. Chung-Mou Chang

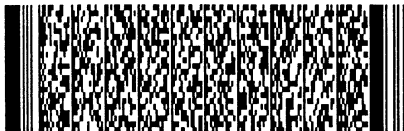


申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人 (共4人)	姓名 (中文)	4. 梁孟松
	姓名 (英文)	4. Mong-Song Liang
	國籍 (中英文)	4. 中華民國 TW
	住居所 (中文)	4. 台北市中山區集英里12鄰中山北路二段116巷9號5樓
	住居所 (英文)	4.
三、 申請人 (共1人)	名稱或 姓名 (中文)	
	名稱或 姓名 (英文)	
	國籍 (中英文)	
	住居所 (營業所) (中文)	
	住居所 (營業所) (英文)	
	代表人 (中文)	
	代表人 (英文)	



一、本案已向

國家(地區)申請專利	申請日期	案號	主張專利法第二十四條第一項優先權
美國 US	2003/04/22	10/420,311	有

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

無

寄存號碼：

熟習該項技術者易於獲得，不須寄存。

五、發明說明 (1)

發明所屬之技術領域

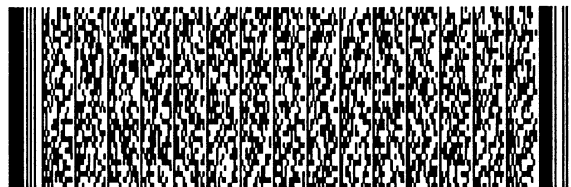
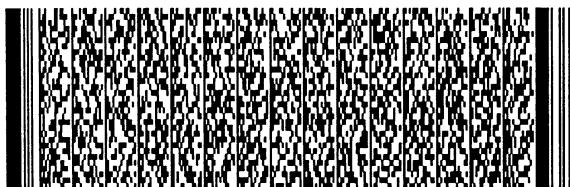
本發明是有關於一種用以改善蝕刻中止層與金屬層間之黏著性之製程與結構，且特別是有關於一種金屬鑲嵌製程 (Damascene Process) 與結構，且適用於單金屬鑲嵌或雙重金屬鑲嵌之製程與結構。

先前技術

面對市場對輕薄短小之電子元件的需求趨勢，積體電路元件之線寬尺寸也不斷地縮小，而隨著積體電路元件之線寬尺寸的微縮化，致使元件之運算速度受到電阻電容延遲 (Resistance Capacitance Delay; RC Delay) 以及日趨嚴重之電致遷移 (Electromigration) 的影響而明顯減慢。因此，面對目前高密集度之電路設計，必須捨棄傳統電阻較高之金屬鋁 (Al)，而改用具有更低電阻且抗電致遷移能力較佳之金屬材料，例如銅 (Cu) 金屬，來作為元件之內連線。

除此之外，由於銅之低電阻特性，於是以銅為導線材料之積體電路元件可承受更密集的電路排列，因此可大幅縮減金屬層數量。如此一來，不僅可降低生產成本，更可提升元件之運算速度。而銅之較佳的抗電致遷移能力，更可使得以銅為導線之元件具有更長的壽命及較佳的穩定性。

另一方面，由於製程上及導線材料的限制，而難以藉由改變導線面積等幾何上的改變來降低寄生的電容值。因



五、發明說明 (2)

此，目前除了採用金屬銅來作為元件之內連線材料外，更利用低介電常數材料來作為金屬導線間之絕緣材料，以進一步降低導線間之寄生電容值。寄生電容值的下降，不僅可使得元件之速度性能大幅提高，更可減少功率的消耗 (Power Dissipation) 及雜訊干擾 (Cross-talk Noise)，有效提升元件之操作性能。

然而，以銅作為元件之導線時，卻面臨銅無法利用傳統的乾式蝕刻 (Dry Etching) 技術予以圖案化的問題。為了解決銅導線之圖案化問題，目前已發展出利用鑲嵌的方式來進行銅導線的製作。銅導線之鑲嵌技術，首先是將銅金屬充填到已形成有金屬導線圖案之介電層開口中，再利用研磨技術去除介電層開口外之多餘銅金屬，而完成銅金屬之鑲嵌。上述金屬銅之研磨技術，目前一般係採用化學機械研磨 (Chemical Mechanical Polishing; CMP) 技術。

請參照第1圖至第4圖，第1圖至第4圖係繪示習知金屬鑲嵌製程之製程剖面圖。首先，提供半導體之基材100，再沉積介電層102覆蓋在基材100上。其中，介電層102之材質為低介電常數材料。介電層102形成後，利用微影與蝕刻技術去除部分之介電層102，而在介電層102中形成開口104並暴露出部分之基材100，如第1圖所示。

接著，共形 (Conformal) 沉積擴散阻障層106覆蓋在介電層102以及暴露出之基材100上。接著，形成晶種層107覆蓋並共形於擴散阻障層106之表面。再利用電鍍方式



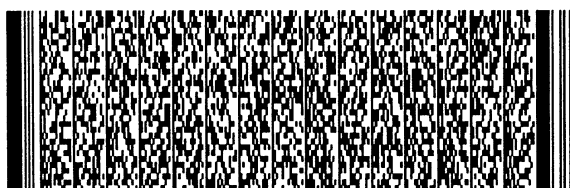
五、發明說明 (3)

形成金屬層108覆蓋在晶種層107上，並填滿開口104，而形成如第2圖所示之結構。其中，擴散阻障層106係用以防止後續形成之金屬層108擴散至介電層102與基材100中。此外，為確保金屬層108能填滿開口104，需形成較厚之金屬層108。目前，金屬層108之材質一般為銅金屬。

然後，利用化學機械研磨的方式去除部分之金屬層108同時去除位於開口104外之擴散阻障層106，直至暴露出介電層102，藉以平坦化金屬層108，如第3圖所示。

接著，如同第4圖所示形成蝕刻中止層110覆蓋金屬層108、介電層102與阻障層106。隨後，進行後續內連線製程。然而，由於習知之蝕刻中止層110與金屬層108間之黏著性不佳，因此容易產生剝離現象且有可能產生遺漏(Leakage)電流現象，因而造成可靠度(Reliability)不佳的問題。

Fukada等人於美國專利第6,107,687號揭露一種提高銅導線的可靠度之銅製程，其係在銅導線層上形成一層黏著層(adhesion layer)，並在黏著層上形成覆蓋層(cap layer)，藉以避免覆蓋層剝落。其並揭露可用之黏著層為Ti、TiN、Cr、Al、AlCu、AlSiCu等，這些黏著層的材質為具有導電性質的金屬材質，必須填在銅線溝槽內，因此必須增加一道化學機械研磨製程。而且，其覆蓋層亦位於銅導線溝槽內，因此，在銅導線溝槽的頂角還必須圓角化，以避免覆蓋層剝落。



五、發明說明 (4)

發明內容

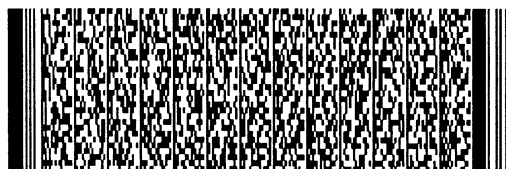
本發明之目的就是在提供一種可提高銅導線可靠度且製程簡單之銅製程。

本發明之另一目的是在提供一種改善蝕刻中止層與金屬層間之黏著性之結構，在金屬層與蝕刻中止層間增加了一層覆蓋層 (Cap Layer) 或黏著層 (Adhesion Layer)，藉以增加蝕刻中止層與下方之金屬層之黏著性，以提升可靠度。

本發明之又一目的是在提供一種改善蝕刻中止層與金屬層間之黏著性之製程，其係利用原子層沉積法形成具有較佳黏著特性及絕緣特性之金屬氮化物層以增加蝕刻中止層與下方之金屬層之黏著性，可用以防止遺漏電流的產生。

根據本發明之上述目的，提出一種改善蝕刻中止層與金屬層間之黏著性之結構，至少包括：一基材，其中基材上至少已具有第一介電層，且第一介電層中至少包括一開口暴露出部分之基材；平坦化之金屬層位於開口中且填滿開口；原子層級之金屬氮化物層覆蓋金屬層與第一介電層；以及第二介電層覆蓋金屬氮化物層。

根據本發明之另一目的，提出一種改善蝕刻中止層與金屬層間之黏著性之製程，至少包括：提供至少已形成有第一介電層之基材，且第一介電層中至少形成有開口暴露出部分之基材；形成金屬層填滿開口；平坦化金屬層；形成原子層級之金屬氮化物層覆蓋金屬層與第一介電層；以



五、發明說明 (5)

及形成第二介電層覆蓋金屬氮化物層。

依照本發明一較佳實施例，其中金屬層之材質可為銅或其他金屬，而原子層級之金屬氮化物層之材質為高阻值之氮化鈮或氮化鎢或其他具有類似性質之金屬氮化物。

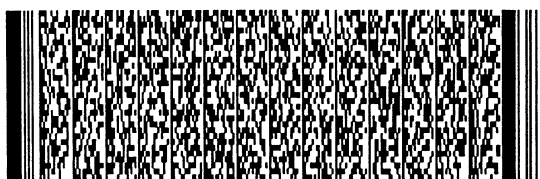
依照本發明一較佳實施例，其中於提供基材與形成金屬層之步驟間，更至少包括形成阻障層覆蓋第一介電層以及暴露之基材。其中阻障層的材質例如為利用物理氣相沈積法形成之低阻值的氮化鈮。

依照本發明一較佳實施例，其中於形成阻障層之步驟之後，更至少包括形成晶種層覆蓋在阻障層上。

依照本發明一較佳實施例，其中形成金屬氮化物層之步驟係使用原子層沉積法，且在原子層沉積法中氮與鈮之比值為1.0至1.5，以及金屬氮化物層之厚度為5埃至100埃。

本發明之一優點就是利用原子層級之金屬氮化物層作為覆蓋層或黏著層，並形成於導線和蝕刻停止層之間，以及蝕刻停止層和鑲嵌導線之第一介電層之間，因此可增加金屬鑲嵌結構中之填充金屬與蝕刻中止層之黏著性。且本發明藉由在原子層沉積法中調整氮與鈮之比例以及調整金屬氮化物層之厚度即可達到增加金屬氮化物層之電阻值，並提升製程可靠度的目的。

此外，本發明之原子層級之金屬氮化物層以及蝕刻中止層，除了形成於導線上方外，還形成於鑲嵌導線的介電層上方，而且，原子層級之金屬氮化物層係具有絕緣特



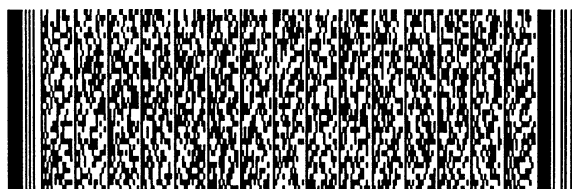
五、發明說明 (6)

性。因此，沈積完原子層級之金屬氮化物層以及蝕刻中止層後，並不需要任何化學機械研磨的步驟。

實施方式

本發明揭露一種改善蝕刻中止層與金屬層間之黏著性之製程與結構，其係利用金屬氮化物層（如氮化鈮（Ta₂N₅）層或氮化鎢（W₂N₃）層）來增加金屬鑲嵌開口中之金屬層與蝕刻中止層（如氮化矽（Si₃N₄）、氧化矽（SiO₂）、碳化矽（SiC）與碳氧化矽（SiOC））之黏著性，且包括利用在原子層沉積法中改變氮與金屬（鈮或鎢）之比例以及改變金屬氮化物層之厚度來增加金屬氮化物層之電阻值，以提升製程可靠度，達到增加產品良率的目的。為了使本發明之敘述更加詳盡與完備，可參照下列描述並配合第5圖至第8圖之圖示。

請參照第5圖至第8圖，第5圖至第8圖係繪示依照本發明一較佳實施例的一種改善蝕刻中止層與金屬層間之黏著性之製程剖面圖。首先，提供半導體之基材200，其中此基材200上可視需要形成有半導體元件以及內連線結構等。再利用例如化學氣相沉積（CVD）的方式形成介電層202覆蓋在基材200上。其中，介電層202之材質可例如為低介電常數材料或其他介電材料。待介電層202形成後，利用例如微影以及蝕刻技術進行定義，而將導線圖案轉移至介電層202中，並在介電層202中形成開口204，且暴露出部分之基材200，而形成如第5圖所示之結構。此外，值



五、發明說明 (7)

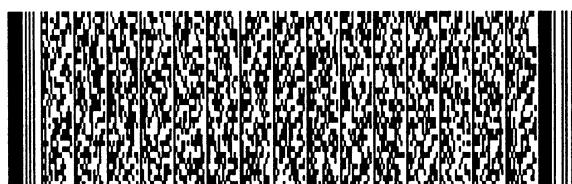
得注意的一點是本發明並不侷限於單金屬鑲嵌結構，本實施例之圖示僅舉單金屬鑲嵌為例，事實上本發明同樣可適用於雙重金屬鑲嵌結構或其他內連線結構中。換句話說，

開口204可為單金屬鑲嵌開口或雙重金屬鑲嵌開口，更甚者開口204可為介層窗開口或接觸窗開口。

開口204形成後，利用例如物理氣相沉積 (PVD) 法以共形沉積的方式形成厚度約為10埃至100埃的擴散阻障層206覆蓋在介電層202以及開口204所暴露之基材200上，以防止後續形成之金屬材料擴散至基材200以及介電層202中，進而確保電性品質。其中，擴散阻障層206之材質為導電材質，例如是利用物理氣相沉積法 (PVD) 形成之低阻值的氮化鈦。完成擴散阻障層206後，利用例如濺鍍沉積的方式，共形沉積一層相當薄之晶種層207覆蓋在擴散阻障層206上。其中，此晶種層207之材質可例如為銅或視情況而為其他金屬。接著，利用電化學電鍍 (ECP) 方式於晶種層207上形成金屬層208，並使金屬層208填滿開口204。其中，金屬層208之材質可例如為銅或其他合適之金屬材質。

金屬層208形成後，利用例如化學機械研磨法等平坦化方式，除去部分之金屬層208直至約曝露出介電層202，藉以平坦化金屬層208之表面，而形成如第7圖所示之結構。

接著，例如使用原子層沉積法 (ALD) 沉積一層具有絕緣性質的金屬氮化物作為覆蓋層212以覆蓋金屬層208、



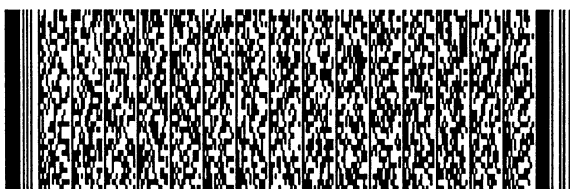
五、發明說明 (8)

擴散阻障層206與介電層202。本發明之覆蓋層212之材質可例如為氮化鈮或氮化鎢，且本發明之覆蓋層之材質並不限於此，任何利用原子層沈積法所形成之高阻值的等效之金屬氮化物均屬於本發明請求保護之範疇。其中，在原子層沉積製程中氮/鈮之比值約介於1.0至1.5之間，且覆蓋層212之厚度約介於5埃至100埃。隨後，例如使用化學氣相沉積法形成一層作為後續金屬連線製程用之蝕刻中止層214，位於覆蓋層212上，其中蝕刻中止層214之材質為介電物質，例如是選自於由氮化矽(SiN)、氧化矽(SiO₂)、碳化矽(SiC)與碳氧化矽(SiON)所組成之族群。

請參照第9圖所示，第9圖係繪示本發明與習知技術之黏著性測試比較結果。其中，最右側之長條圖為本發明之一實施例，在本發明之此實施例中係以碳化矽(SiC)為蝕刻中止層且使用原子層沈積之氮化鈮(ALD-TaN)作為覆蓋層。而中間與最左側之長條圖分別表示使用碳化矽與氮化矽作為蝕刻中止層之習知技術。由第9圖可得知本發明所達到之黏著效果遠比習知技術高。

請參照第10圖所示，第10圖係繪示本發明之一實施例之原子層沈積之氮化鈮(ALD-TaN)厚度與電阻值之關係圖。由第10圖可得知當氮化鈮厚度愈來愈厚時，電阻值會隨之逐漸升高，當厚度約大於25埃時，氮化鈮就已經成為具有絕緣效果之絕緣層。

由上述本發明較佳實施例可知，本發明之一優點就是因為利用原子層級之金屬氮化物層作為覆蓋層或黏著層，

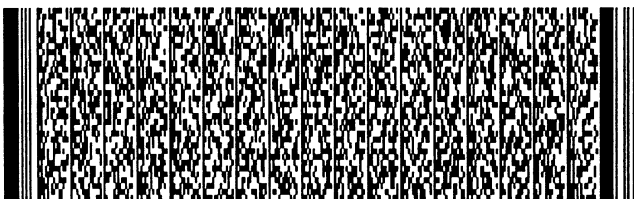


五、發明說明 (9)

因此可增加開口中之金屬層208與蝕刻中止層214之黏著性，且本發明藉由在原子層沉積法中調整氮與金屬（如鈿或鎢）之比例以及調整金屬氮化物層之厚度即可達到增加金屬氮化物層之電阻值，並提升製程可靠度的目的。

此外，本發明之原子層級之金屬氮化物層以及蝕刻中止層，除了形成於導線上方外，還形成於鑲嵌導線的介電層上方，而且，原子層級之金屬氮化物層係具有絕緣特性。因此，沈積完原子層級之金屬氮化物層以及蝕刻中止層後，並不需要任何化學機械研磨的步驟。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖至第4圖係繪示習知金屬鑲嵌製程之製程剖面圖。

第5圖至第8圖係繪示依照本發明一較佳實施例的一種改善蝕刻中止層與金屬層間之黏著性之製程剖面圖。

第9圖係繪示本發明與習知技術之黏著性測試比較結果。

第10圖係繪示本發明之一實施例之氮化鈮厚度與電阻值之關係圖。

符號說明

100 : 基材 ;	102 : 介電層 ;
104 : 開口 ;	106 : 擴散阻障層 ;
107 : 晶種層 ;	108 : 金屬層 ;
110 : 蝕刻中止層 ;	200 : 基材 ;
202 : 介電層 ;	204 : 開口 ;
206 : 擴散阻障層 ;	207 : 晶種層 ;
208 : 金屬層 ;	212 : 覆蓋層 ;
214 : 蝕刻中止層 。	



四、中文發明摘要 (發明名稱：改善蝕刻中止層與金屬層間之黏著性之製程與結構)

一種改善蝕刻中止層與金屬層間之黏著性之製程與結構。此製程與結構包括利用原子層沉積法在金屬層與蝕刻中止層間增加了一層金屬氮化物作為覆蓋層，藉以增加蝕刻中止層與金屬層之黏著性，以提升可靠度。

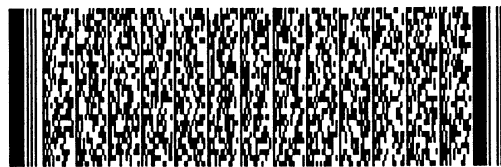
伍、(一)、本案代表圖為：第8圖

(二)、本案代表圖之元件代表符號簡單說明：

200：基材；	202：介電層；
206：擴散阻障層；	207：晶種層；
208：金屬層；	212：覆蓋層；
214：蝕刻中止層。	

六、英文發明摘要 (發明名稱：DAMASCENE PROCESS AND STRUCTURE THEREOF)

A damascene process and structure thereof are disclosed. In the damascene process and structure thereof, a metal nitride layer is formed between the etching stop layer and the metal layer using an atomic layer deposition to improve the adhesion between the etching stop layer and the metal layer, and hence improve the reliability performance.



六、申請專利範圍

1. 一種改善蝕刻中止層與金屬層間之黏著性之製程，至少包括：

提供一基材，其中該基材上至少已形成有一第一介電層，且該第一介電層中至少包括一開口暴露出部分之該基材；

形成一金屬層填滿該開口；

平坦化該金屬層；

形成一覆蓋層覆蓋該金屬層與該第一介電層；以及

形成一第二介電層於該覆蓋層上，其中該第二介電層係做為蝕刻中止層。

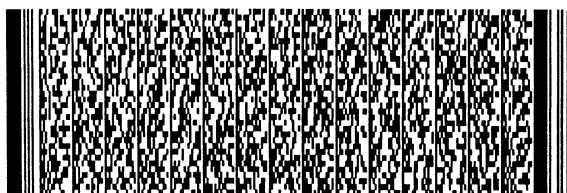
2. 如申請專利範圍第1項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該覆蓋層為具有絕緣特性之金屬氮化物層。

3. 如申請專利範圍第2項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該金屬氮化物層之材質為高阻值之氮化鉭。

4. 如申請專利範圍第2項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該金屬氮化物層之材質為高阻值之氮化鎢。

5. 如申請專利範圍第1項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中形成該覆蓋層之步驟係使用原子層沉積法。

6. 如申請專利範圍第5項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該原子層沉積法中氮與鉭之



六、申請專利範圍

比值為1.0至1.5。

7. 如申請專利範圍第1項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該覆蓋層之厚度為5埃至100埃。

8. 如申請專利範圍第1項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中於提供該基材之步驟之後與形成該金屬層之步驟之前，更至少包括形成一阻障層覆蓋該開口中之該第一介電層以及暴露之該基材。

9. 如申請專利範圍第8項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中形成該阻障層之步驟之後，更至少包括形成一品種層覆蓋在該阻障層上。

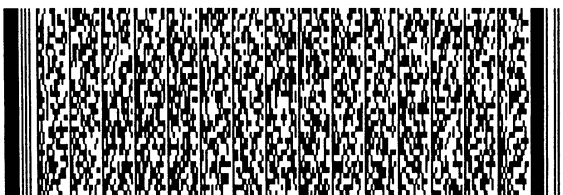
10. 如申請專利範圍第1項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中形成該金屬層之步驟係利用一電化學電鍍法。

11. 如申請專利範圍第1項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中平坦化該金屬層之步驟係利用一化學機械研磨方式。

12. 如申請專利範圍第1項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該開口係單金屬鑲嵌開口。

13. 如申請專利範圍第1項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該開口係雙重金屬鑲嵌開口。

14. 如申請專利範圍第1項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該第二介電層之材質係選自



六、申請專利範圍

於由氮化矽、氧化矽、碳化矽與碳氧化矽所組成之一族群。

15. 一種改善蝕刻中止層與金屬層間之黏著性之結構，至少包括：

- 一 基材，其中該基材上至少已具有一第一介電層，且該第一介電層中至少包括一開口暴露出部分之該基材；
- 一 金屬層位於該開口中且填滿該開口；
- 一 覆蓋層覆蓋該金屬層與該第一介電層；以及
- 一 第二介電層位於該覆蓋層上，其中該第二介電層係為蝕刻中止層。

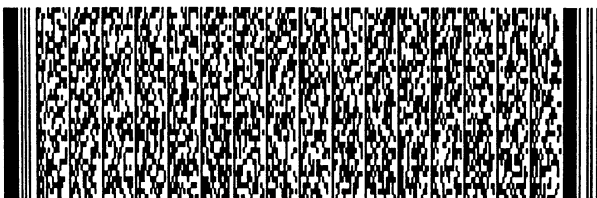
16. 如申請專利範圍第15項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該覆蓋層之材質為具有絕緣特性之金屬氮化物。

17. 如申請專利範圍第16項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該金屬氮化物層之材質為高阻值之氮化鈮或氮化鎢。

18. 如申請專利範圍第15項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該覆蓋層為原子層級之氮化鈮或氮化鎢層，厚度為5埃至100埃。

19. 如申請專利範圍第15項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中更至少包括一阻障層位於該第一介電層和該金屬層之間，且覆蓋該開口中之該第一介電層以及暴露之該基材。

20. 如申請專利範圍第19項所述之改善蝕刻中止層與



六、申請專利範圍

金屬層間之黏著性之結構，其中更至少包括一晶種層位於該阻障層和該金屬層之間。

21. 如申請專利範圍第15項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該開口係單金屬鑲嵌開口或雙重金屬鑲嵌開口。

22. 如申請專利範圍第15項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該第二介電層之材質係選自於由氮化矽、氧化矽、碳化矽與碳氧化矽所組成之一族群。

23. 一種改善蝕刻中止層與金屬層間之黏著性之製程，至少包括：

提供一基材，其中該基材上至少已形成有一介電層，且該介電層中至少包括一開口暴露出部分之該基材；

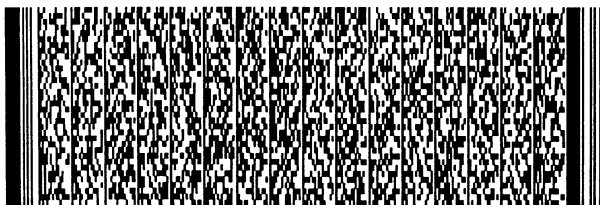
於該開口中形成一金屬導線；

形成一原子層級之黏著層於該金屬層與該第一介電層上；以及

形成一第二介電層於該覆蓋層上，其中該第二介電層係做為蝕刻中止層。

24. 如申請專利範圍第23項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該黏著層為具有絕緣特性之金屬氮化物層。

25. 如申請專利範圍第24項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該金屬氮化物層之材質為高阻值之氮化鉭。



六、申請專利範圍

26. 如申請專利範圍第24項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該金屬氮化物層之材質為高阻值之氮化鎢。

27. 如申請專利範圍第23項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中形成該黏著層之步驟係使用原子層沉積法。

28. 如申請專利範圍第27項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該原子層沉積法中氮與鈦之比值為1.0至1.5。

29. 如申請專利範圍第23項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該黏著層之厚度為5埃至100埃。

30. 如申請專利範圍第23項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中形成該金屬導線之步驟包括：

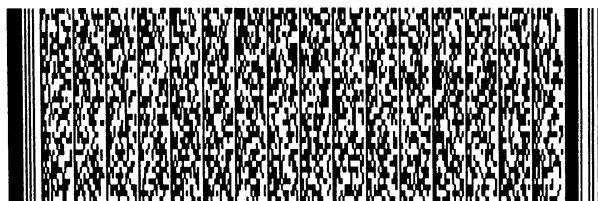
形成一阻障層覆蓋該開口中之該第一介電層以及暴露之該基材；

形成一晶種層覆蓋在該阻障層上；

利用一電化學電鍍法鍍一層金屬於該晶種層上；以及

利用化學機械研磨方式平坦化該阻障層、該晶種層和該金屬層。

31. 如申請專利範圍第30項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該阻障層為利用一般物理氣相沈積法形成之低阻值的氮化鈦。



六、申請專利範圍

32. 如申請專利範圍第30項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該金屬層之材質為銅。

33. 如申請專利範圍第23項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該開口係單金屬鑲嵌開口。

34. 如申請專利範圍第23項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該開口係雙重金屬鑲嵌開口。

35. 如申請專利範圍第23項所述之改善蝕刻中止層與金屬層間之黏著性之製程，其中該第二介電層之材質係選自於由氮化矽、氧化矽、碳化矽與碳氧化矽所組成之一族群。

36. 一種改善蝕刻中止層與金屬層間之黏著性之結構，至少包括：

一基材，其中該基材上至少已具有一介電層，且該介電層中至少包括一開口暴露出部分之該基材；

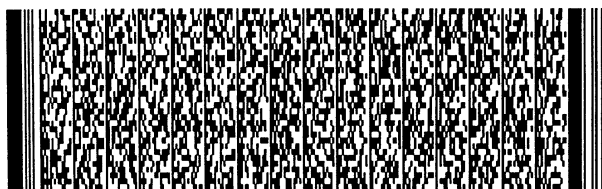
一金屬導線，位於該開口中；

一原子層級之黏著層，位於該金屬導線和該介電層上；以及

一蝕刻中止層位於該介電層上。

37. 如申請專利範圍第36項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該黏著層為具有絕緣特性之金屬氮化物層。

38. 如申請專利範圍第36項所述之改善蝕刻中止層與



六、申請專利範圍

金屬層間之黏著性之結構，其中該金屬氮化物層之材質為高阻值之氮化鈮。

39. 如申請專利範圍第38項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該氮與鈮之比值為1.0至1.5。

40. 如申請專利範圍第36項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該金屬氮化物層之材質為高阻值之氮化鎢。

41. 如申請專利範圍第36項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該黏著層之厚度為5埃至100埃。

42. 如申請專利範圍第36項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該金屬導線之結構包括：
一 金屬層，位於該開口中，且該黏著層位於該金屬層和該蝕刻中止層之間；
一 阻障層，位於該開口和該金屬層之間；以及
一 晶種層，位於該阻障層和該金屬層之間。

43. 如申請專利範圍第42項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該阻障層為低阻值的氮化鈮。

44. 如申請專利範圍第42項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該金屬層之材質為銅。

45. 如申請專利範圍第36項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該開口係單金屬鑲嵌開



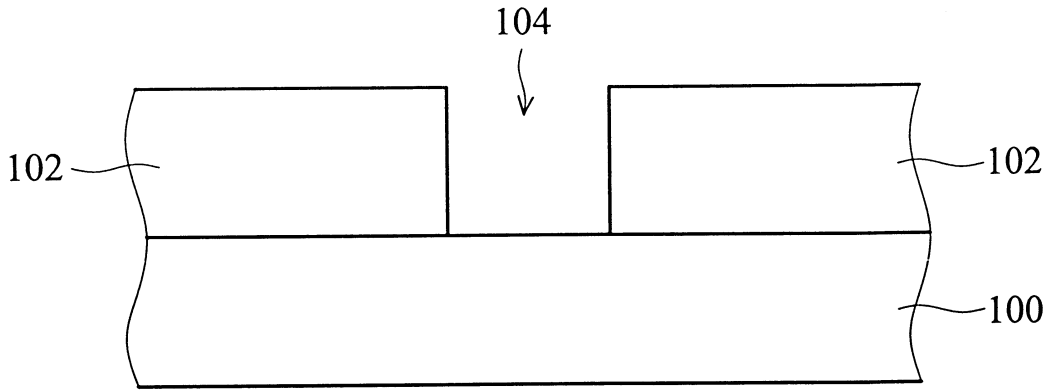
六、申請專利範圍

口。

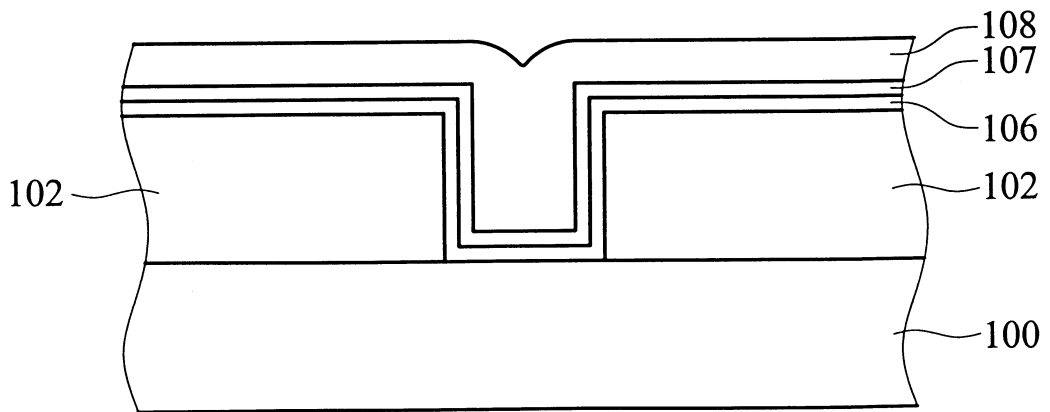
46. 如申請專利範圍第36項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該開口係雙重金屬鑲嵌開口。

47. 如申請專利範圍第36項所述之改善蝕刻中止層與金屬層間之黏著性之結構，其中該蝕刻中止層之材質係選自於由氮化矽、氧化矽、碳化矽與碳氧化矽所組成之一族群。

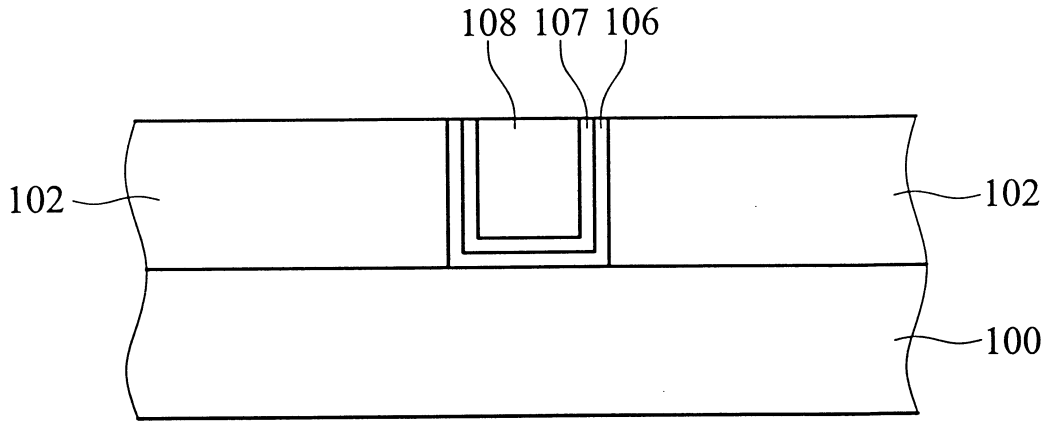




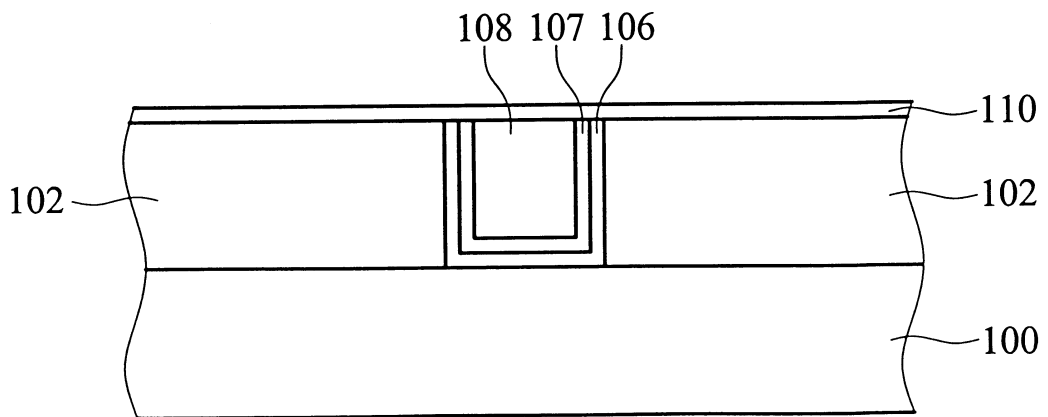
第 1 圖



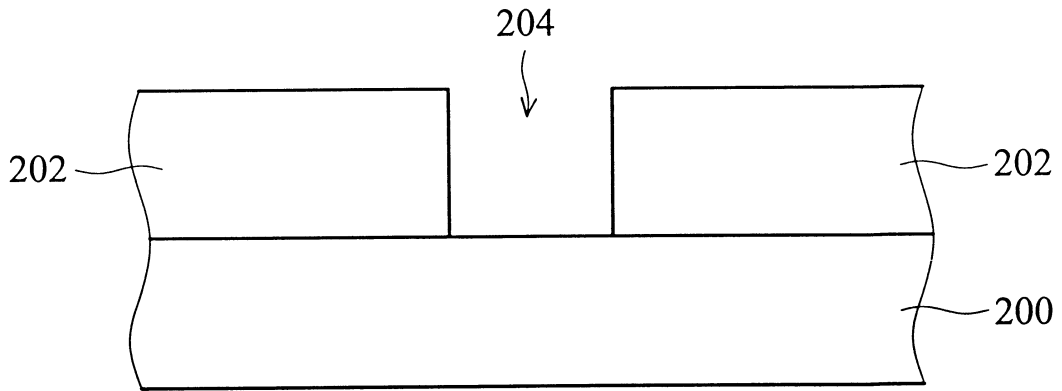
第 2 圖



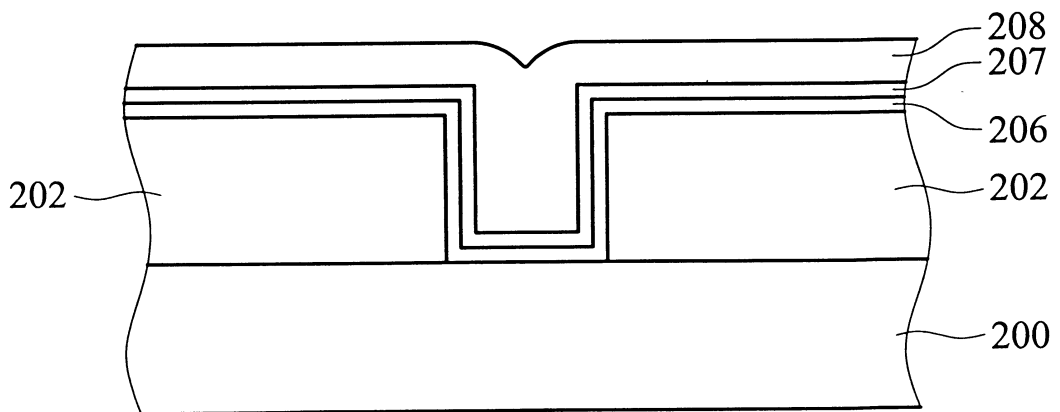
第 3 圖



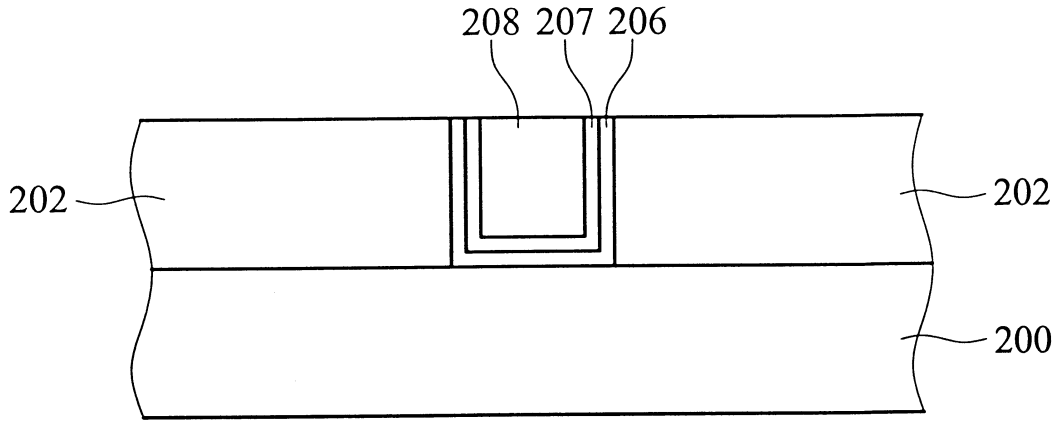
第 4 圖



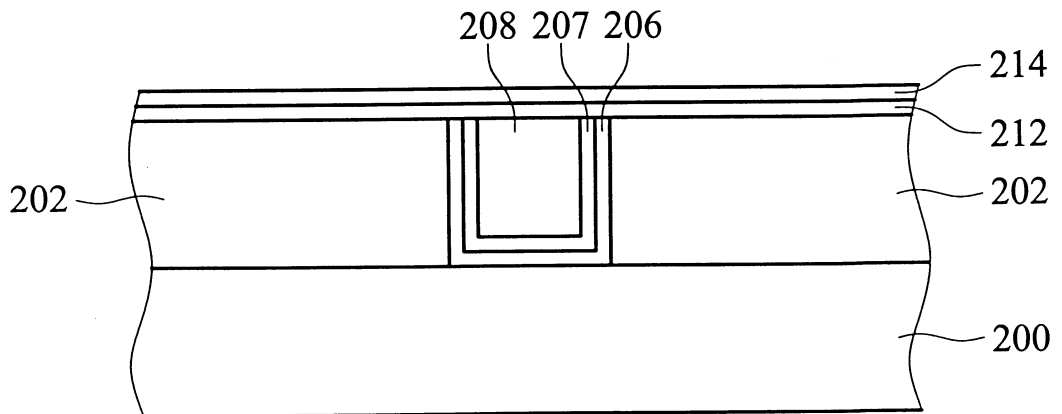
第 5 圖



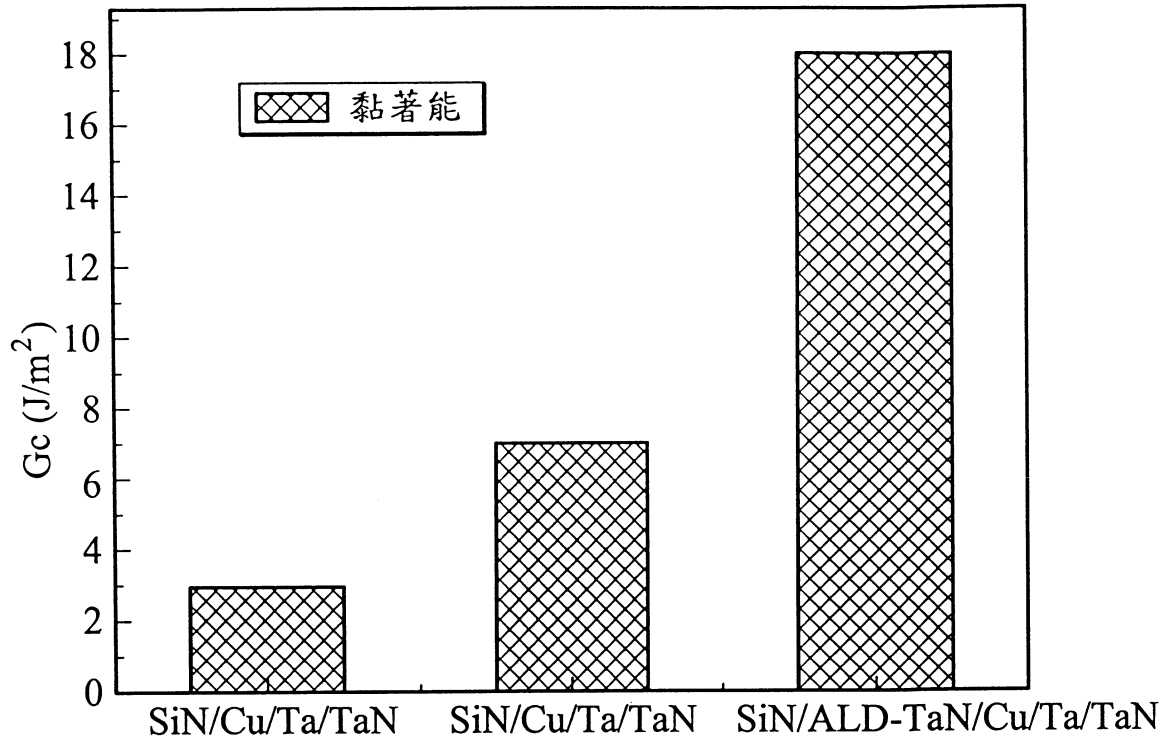
第 6 圖



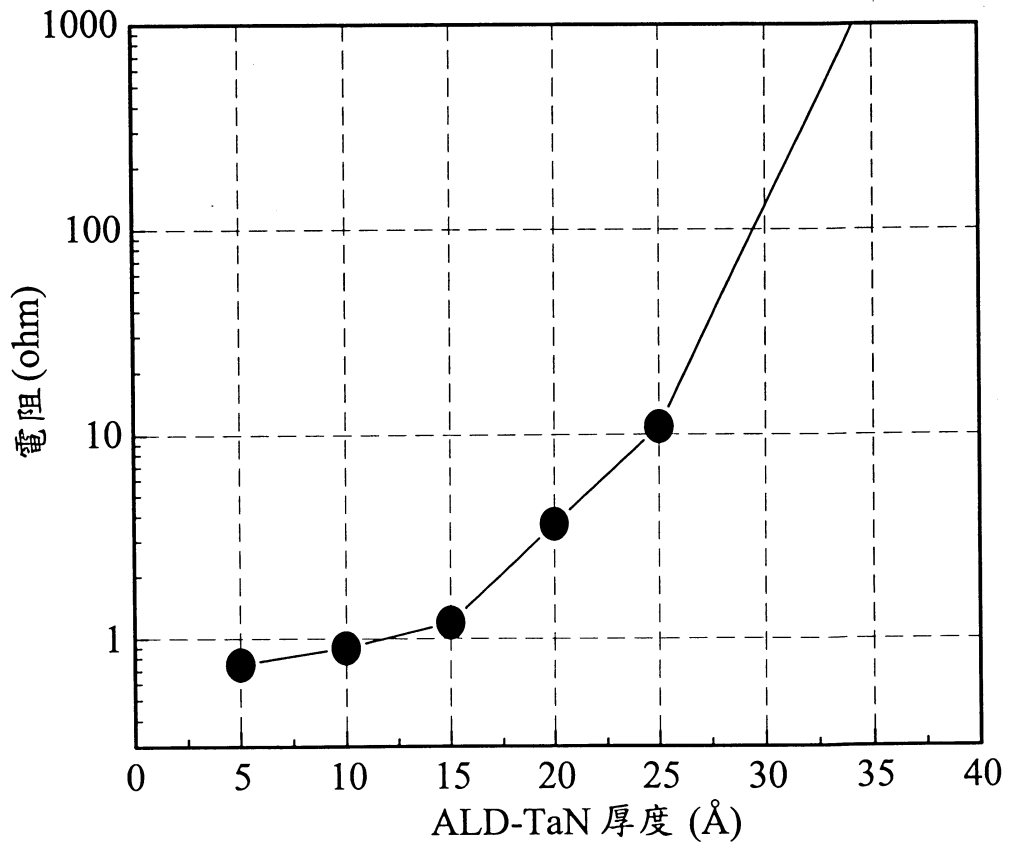
第 7 圖



第 8 圖



第 9 圖



第 10 圖