

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年6月30日(30.06.2022)



(10) 国際公開番号

WO 2022/137292 A1

(51) 国際特許分類:
H02M 3/155 (2006.01)

(21) 国際出願番号: PCT/JP2020/047724

(22) 国際出願日: 2020年12月21日(21.12.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: サンケン電気株式会社 (SANKEN ELECTRIC CO., LTD.) [JP/JP]; 〒3528666 埼玉県新座市北野三丁目6番3号 Saitama (JP).

(72) 発明者: 中村 勝 (NAKAMURA MASARU); 〒3528666 埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内 Saitama (JP). 麻生 真司 (ASO SHINJI); 〒3528666 埼玉県新座市

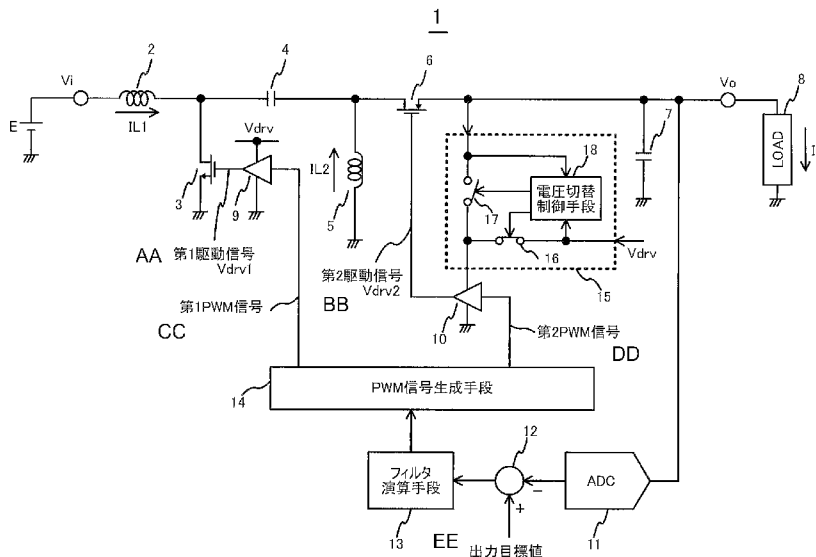
北野三丁目6番3号サンケン電気株式会社内 Saitama (JP). 姚 劍▲敖▼(YAO JIANAO); 〒3528666 埼玉県新座市北野三丁目6番3号 サンケン電気株式会社内 Saitama (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: POWER SOURCE FOR DRIVING SYNCHRONOUS RECTIFICATION ELEMENT OF SEPIC CONVERTER

(54) 発明の名称: SEPICコンバータの同期整流素子の駆動用電源

【図1】



13 Filter calculation means
14 PWM signal generation means
18 Voltage switching control means
AA First drive signal Vdrv1
BB Second drive signal Vdrv2
CC First PWM signal
DD Second PWM signal
EE Output target value

(57) Abstract: The present invention stably supplies a power source for driving a DC-DC converter including a synchronous rectification-type SEPIC circuit. A synchronous rectification-type SEPIC circuit 1, including inductors 2, 5, a switch element 3, a capacitor 4, a synchronous rectification element 6, and an output capacitor 7, is provided with a drive voltage switching unit 15 for stably supplying a drive signal voltage of the synchronous rectification element 6 regardless of whether an output voltage Vo is greater or less than a drive power voltage Vdrv of the synchronous rectification element

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

6. The drive voltage switching unit 15 is characterized by including a means for: switching connection so that power is supplied from the output voltage V_o to a second drive circuit 10 if the output voltage V_o is set higher than the drive power voltage V_{drv} ; and switching connection so that power is supplied from the drive voltage V_{drv} if the output voltage V_o is set lower than the drive voltage V_{drv} .

- (57) 要約: 同期整流型SEPIC回路で構成されたDC-DCコンバータの駆動用電源を安定供給する。
【解決手段】 インダクタ2、5、スイッチング素子3、コンデンサ4、同期整流素子6、出力コンデンサ7で構成された同期整流型SEPIC回路1において、出力電圧 V_o と同期整流素子6の駆動電源電圧 V_{drv} の大小関係に関わらず、同期整流素子6の駆動信号電圧を安定に供給するための駆動電圧切替部15を備える。駆動電圧切替部15は、出力電圧 V_o が駆動電源電圧 V_{drv} より高い設定では、出力電圧 V_o から第2駆動回路10へ電源供給するように接続切替し、出力電圧 V_o が駆動電圧 V_{drv} より低い設定時は駆動電圧 V_{drv} から電源供給するように接続切替する手段を備えたことを特徴とする。

明 細 書

発明の名称 : S E P I Cコンバータの同期整流素子の駆動用電源
技術分野

[0001] 本発明は、S E P I C回路で構成されたD C / D Cコンバータに関する。

背景技術

[0002] 自動車のバッテリーなどの不安定な入力電源から安定した出力電圧を生成する手段として、昇降圧コンバータが使用されている。バッテリーの無駄な消耗を抑えるには電源回路の高効率化が必要であるが、図10に示すように、整流手段にPチャネルMOSFETを用いることで損失低減を実現した同期整流型S E P I C回路で構成されたD C - D Cコンバータが、特許文献1、2に開示されている。

先行技術文献

特許文献

[0003] 特許文献1 : J P 5 9 3 7 4 4 2 公報

特許文献2 : U S 7 , 3 5 2 , 1 5 8 公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1は、PチャネルMOSFET駆動回路の電源電圧を駆動電圧 V_{drv} から供給する構成のため、図11(1)に示すように、出力電圧 V_o が駆動電圧 V_{drv} より低い場合には、同期整流用PチャネルMOSFETをオンオフ駆動できる。

しかし、図11(2)に示すように、出力電圧 V_o が駆動電圧 V_{drv} より高い設定では、T2bのタイミングで第1駆動信号がLowからHighに切り替わりNチャネルMOSFET3のしきい値 V_{th_Nch} を上回るためにNチャネルMOSFET3はオフからオンに切り変わる。一方、第2駆動信号がLowからHighに切り替わるがPチャネルMOSFET6のしきい値 V_{th_Pch} (GND基準)を上回ることができないためにPチャ

ネルMOSFET 6はオンからオフに切り変わらない。このために出力電圧 V_o 端子からPchMOSFET 6と第2インダクタ5を介してGNDへ電流が逆流してしまい、出力電圧 V_o が駆動電圧 V_{drv} よりも上昇することができない。このために、出力電圧 V_o の設定を、駆動電圧 V_{drv} よりも低く制限しなければならない問題がある。

また、特許文献2には、同期整流用PチャネルMOSFETの駆動電圧を出力電圧とGND間から供給する構成が開示されている。これにより同期整流用PチャネルMOSFETの駆動回路を簡素化でき、駆動回路の駆動電圧よりも高い出力電圧 V_o を発生することができる。

しかし、同期整流用PチャネルMOSFETの駆動手段の出力段回路のオフ駆動側が抵抗で構成されているので、同期整流用PチャネルMOSFETのゲートソース間容量 C_{gs} を高速に放電するが難しく、車載用途で求められる、例えば2MHz以上での高速なスイッチング動作への対応が困難な問題がある。その上、PチャネルMOSFETのオン抵抗値が低くなる程ゲートソース間容量 C_{gs} は大きくなる傾向にある。

従って、大出力電流を供給する場合、ゲートソース間容量 C_{gs} は大きくなり、スイッチング損失が増加する。仮にゲート抵抗を小さくしてスイッチング動作を早めたとしても、今度はゲート抵抗の損失が過大になってしまい、高速なスイッチング動作が困難になる。

[0005] ここで、駆動手段に一般的なドライバIC（出力段がPチャネルMOSFETとNチャネルMOSFETの組み合わせで構成されたプッシュプル構成）を用いた場合でも、出力電圧設定値がドライバICの電源電圧値を上回る条件では十分な駆動電圧を供給できず、PチャネルMOSFETをオフ駆動できない問題を生じる。

[0006] 上記問題に鑑み、本発明は、出力電圧設定範囲によらずSEPIC回路の同期整流用PチャネルMOSFETを制御できる駆動用電源を提供することを課題とする。

課題を解決するための手段

[0007] 上記課題を解決するために、本発明の一態様によれば、同期整流型 S E P I C である D C - D C コンバータにおいて、同期整流用 M O S トランジスタを駆動するための駆動回路の駆動電圧切替手段を備え、前記駆動電圧切替手段は、前記駆動回路へ電源供給するための駆動電圧が出力電圧より低い設定時に、前記駆動回路へ出力電圧から前記駆動回路へ電源供給するように接続切替し、前記駆動回路へ電源供給するための駆動電圧が出力電圧より高い設定時は、駆動電圧から電源供給するように接続切替する手段を備えたことを特徴とする。

発明の効果

[0008] 本発明によると、駆動電圧と出力電圧のいずれかの高い電圧に切り替えて接続することで、同期整流用 M O S トランジスタを駆動するための電源を確保することが可能になる。これにより、Pチャネル M O S F E T を確実にオフ駆動することができる。

図面の簡単な説明

[0009] [図1]図1は、本発明の実施形態1に係る S E P I C 回路で構成された D C / D C コンバータを示す図である。

[図2]図2は、図1に示す本発明の実施形態1において、駆動電圧と出力電圧との電圧大小関係による第1駆動信号と第2駆動信号を示す図である。

[図3]図3は、本発明の実施形態2に係る S E P I C 回路で構成された D C / D C コンバータを示す図である。

[図4]図4は、本発明の実施形態3に係る S E P I C 回路で構成された D C / D C コンバータを示す図である。

[図5]図5は、本発明の実施形態4に係る S E P I C 回路で構成された D C / D C コンバータを示す図である。

[図6]図6は、図5に示す本発明の実施形態4において、出力電圧 V_o が駆動電圧 V_{drv} より高い場合の第1駆動信号と第2駆動信号を示す図である。

[図7]図7は、図5に示す本発明の実施形態4において、出力電圧 V_o が駆動電圧 V_{drv} より高い場合の各部の動作波形を示す図である。

[図8]図8は、本発明の実施形態5に係るSEPIC回路で構成されたDC／DCコンバータを示す図である。

[図9]図9は、本発明の実施形態6に係るSEPIC回路で構成されたDC／DCコンバータを示す図である。

[図10]図10は、従来技術のSEPIC回路を示す図である。

[図11]図11は、図10に示す従来技術において、駆動電圧と出力電圧との電圧大小関係による第1駆動信号と第2駆動信号を示す図である。

発明を実施するための形態

[0010] (実施形態1)

図1の第1実施例は、第1インダクタ2、NチャネルMOSFET3、カップリングコンデンサ4、第2インダクタ5、PチャネルMOSFET6、出力コンデンサ7、出力負荷8、第1駆動手段9、第2駆動手段10、ADコンバータ11、減算器12、フィルタ演算手段13、PWM信号生成手段14、駆動電圧切替部15で構成されている。

また、駆動電圧切替部15は、スイッチ手段16、スイッチ手段17、および電圧切替制御手段18とで構成され、電圧切替制御手段18にて出力電圧 V_o と駆動電圧 V_{drv} を比較し、出力電圧 V_o が駆動電圧 V_{drv} を下回っている場合にはスイッチ手段16をオン、スイッチ手段17をオフにする。これによって、第2駆動手段10はPチャネルMOSFET6を駆動電圧 V_{drv} で駆動する。

また、出力電圧 V_o が駆動電圧 V_{drv} を上回っている場合にはスイッチ手段16をオフ、スイッチ手段17をオンにする。これによって、第2駆動手段10はPチャネルMOSFET4を出力電圧 V_o で駆動する。

なお、第1駆動手段1の電源端子には、駆動電圧 V_{drv} が供給され、PWM信号生成手段から出力される第1PWM信号を基にNチャネルMOSFET3を駆動する。ここで、NチャネルMOSFET3のソースはGND側に接続されるため、ゲート閾値電圧 V_{th_Nch} は出力電圧 V_o に影響されない。

第2駆動手段10の電源端子には、駆動電圧切替部15を介して駆動電圧 V_{drv} または出力電圧 V_o の電圧が供給され、第2PWM信号を基にPチャネルMOSFET6を駆動する。

NチャネルMOSFET3がオン、且つ、PチャネルMOSFET6がオフの期間に、第1インダクタ2と第2インダクタ5にエネルギーを励磁して、NチャネルMOSFET3がオフ、且つ、PチャネルMOSFET6がオンの期間に、励磁されたエネルギーを出力コンデンサ7と出力負荷8に対して供給することで出力電圧 V_o を発生する。

ADコンバータ11は、出力電圧 V_o を検出し、所定のビット数のデジタル値に変換し、デジタル変換値を減算器12に出力する。

減算器12は、出力目標値とデジタル変換値の差分値を発生し、フィルタ演算手段13に出力する。フィルタ演算手段13は、差分値を基にPIやPID演算を行い、演算値をPWM信号生成手段14へ出力する。

PWM信号生成手段14は演算値に応じたデューティを持つ第1PWM信号と、第2PWM信号を生成する。

[0011] 次に、駆動電圧と出力電圧との電圧大小関係による第1駆動信号と第2駆動信号を示す図2のタイミングチャートを参照しながら詳細な全体動作を説明する。

ここで、第1インダクタ2と第2インダクタ5には、ほぼ等しいインダクタ値が選定されているものと仮定する。出力電圧 V_o の設定が駆動電圧 V_{drv} より低い場合は、第1駆動手段9の電源電圧には駆動電圧 V_{drv} が供給され、第2駆動手段10の電源電圧には駆動電圧切替部15のスイッチ手段16を介して駆動電圧 V_{drv} が供給される。

T1aのタイミングで第1駆動信号がHighからLowに切り替わりNチャネルMOSFET2のしきい値 V_{th_Nch} を下回るためにNチャネルMOSFET2はオンからオフに切り変わる。また、第2駆動信号がHighからLowに切り替わりPチャネルMOSFET6のしきい値 V_{th_Pch} （GND基準）を下回るためにPチャネルMOSFET4はオフからオ

ンに切り変わる。

T2aのタイミングで第1駆動信号がLowからHighに切り替わりNチャネルMOSFET3のしきい値 V_{th_Nch} を上回るためにNチャネルMOSFET3はオフからオンに切り変わる。また、第2駆動信号がLowからHighに切り替わりPチャネルMOSFET6のしきい値 V_{th_Pch} （GND基準）を上回るためにPチャネルMOSFET6はオンからオフに切り変わる。

一方で出力電圧 V_o の設定が駆動電圧 V_{drv} より高い場合は、第1駆動手段の電源電圧には駆動電圧 V_{drv} が供給され、第2駆動手段10の電源電圧には駆動電圧切替部15のスイッチ手段17を介して出力電圧 V_o が供給される。

T1bのタイミングで第1駆動信号がHighからLowに切り替わりNチャネルMOSFET3のしきい値 V_{th_Nch} を下回るためにNチャネルMOSFET3はオンからオフに切り変わる。また、第2駆動信号がHighからLowに切り替わりPチャネルMOSFET6のしきい値 V_{th_Pch} （GND基準）を下回るためにPチャネルMOSFET6はオフからオンに切り変わる。

T2bのタイミングで第1駆動信号がLowからHighに切り替わりNチャネルMOSFET2のしきい値 V_{th_Nch} を上回るためにNチャネルMOSFET2はオフからオンに切り変わる。また、第2駆動信号がLowからHighに切り替わりPチャネルMOSFET6のしきい値 V_{th_Pch} （GND基準）を上回るためにPチャネルMOSFET6はオンからオフに切り変わる。

このように、先行技術1に対しては、出力電圧値に依らず最適な電源電圧を第2駆動手段に供給できるように広い出力電圧範囲で高効率な電源回路を構成できる。

また、先行技術2に対しては、第2駆動手段に出力段回路がPチャネルMOSFETとNチャネルMOSFETの組み合わせで構成されたプッシュプル

出力の一般的なドライバICを用いることができるために高速な動作に対応でき、車載用途で求められる2MHz以上のスイッチング動作にも対応することができる。

また、第2駆動手段10と駆動電圧切替手段15を同一の半導体基板上に集積化することでコストダウンを実現することも可能である。さらに、インダクタ2とインダクタ5が一つのコア材で構成された素子を用いれば実装の集積化とコストダウンの効果をより得ることができる。

[0012] (実施形態2)

図3に示す実施形態2は、図1の実施形態1に対して駆動電圧切替手段15から15aに変更になっているところが相違点である。駆動電圧切替手段15aはダイオード16aとダイオード17aとのカソードコモン接続で構成されている。

駆動電圧切替手段15aは、ダイオード16aとダイオード17aとのオア回路から構成され、出力電圧 V_o と駆動電圧 V_{drv} を比較し、出力電圧 V_o が駆動電圧 V_{drv} を下回っている場合にはダイオード16aから第2駆動手段10の電源端子に対し駆動電圧 V_{drv} が供給される。これによって、PチャネルMOSFET6を駆動電圧 V_{drv} で駆動する。

また、出力電圧 V_o が駆動電圧 V_{drv} を上回っている場合にはダイオード17aから第2駆動手段10の電源端子に対し出力電圧 V_o が供給される。これによって、PチャネルMOSFET6を出力電圧 V_o で駆動する。

実施形態2はダイオード16aまたは17aを介してPチャネルMOSFET6を駆動する構成であり、ダイオードの順方向電圧 V_F による電圧降下が発生するため、低順方向電圧のショットキーダイオードなどを使用することが好ましい。

[0013] (実施形態3)

図4に示す実施形態3は、図3の実施形態2に対して駆動電圧切替手段15aから15bに変更であり、駆動電圧切替手段15bに構成されているダイオード17bのアノード接続箇所の変更になっているところが相違点である。

。

実施形態3は、PチャネルMOSFET 6のドレインとインダクタンス5、コンデンサ4の接続点にダイオード17bのアノードを接続し、カソードを駆動電圧 V_{drv} とオア接続にすることで、実施形態2よりも高い駆動電圧を生成できる。

PチャネルMOSFET 6がオン動作している時のドレイン～ソース間の電圧降下が出力電圧 V_o に加算されるため、出力電圧 V_o が駆動電圧 V_{drv} を上回っている場合には、実施形態2よりもダイオード17bから第2駆動手段10の電源端子に対し供給される電圧が、PチャネルMOSFET 6のドレイン～ソース間のオン電圧分だけ高く供給できる効果がある。このため、オフ時のPチャネルMOSFET 6のゲート端子電圧が、実施形態3よりも高くなり、ゲート端子容量をよりすばやく充電できるのでPチャネルMOSFET 6を高速にオフすることが可能となる。

[0014] (実施形態4)

図5に示す実施形態4は、図4の実施形態3に対して駆動電圧切替手段15bから15cに変更になり、インダクタンス5、コンデンサ4、ダイオード17cアノードとの接続点とPチャネルMOSFET 6のドレイン端子間に、第3インダクタ20cを追加しているところが相違点である。ここで、第3インダクタ20cはフェライトビーズなどのインダクタンス値の小さいインダクタでよく、基板配線のインダクタンスなどで代替してもよい。

実施形態4では、PチャネルMOSFET 6と直列にインダクタ20cを接続することで、第2駆動手段10の駆動出力のHigh側電圧を出力電圧 V_o より高く設定できるため、実施例3より高速なスイッチングが実現でき、より高効率な電源が構成できる。

図6は、出力電圧 V_o が駆動電圧 V_{drv} より高い場合の第1駆動信号と第2駆動信号を示す。図7は、同条件でのNチャネルMOSFET 3、PチャネルMOSFET 6、ダイオードD17cの動作波形図である。

図7に示す時刻 $T1c$ にてPチャネルMOSFET 6がターンオフ、Pチャ

ネルMOSFET 6がターンオンするとインダクタ20cに起電力が生じ、時刻 T_1 の期間までダイオード17cを介してコンデンサ19に充電電流が流れる。これにより、図6に示すように、PチャネルMOSFET 6の第2駆動信号のHigh側電圧を第3インダクタ20cによる充電電圧分だけ高く供給できる効果がある。このため、PチャネルMOSFET 6のゲート端子容量をすばやく充電でき、PチャネルMOSFET 6を高速にオフすることが可能となる。

[0015] (実施形態5)

図8に示す実施形態5は、図5の実施形態4に対して駆動電圧切替手段15cから15dに変更になり、第3インダクタ20dの挿入個所をコンデンサ4と、第2インダクタ5とPチャネルMOSFET 6のドレイン端子接続点の間に挿入したところが相違点である。また、駆動電圧切替手段15dのダイオード17dのアノードは、コンデンサ4と第2インダクタ5との接続点に接続される。ここで、実施形態4と同様に、第3インダクタ20dはフェライトビーズなどのインダクタンス値の小さいインダクタでもよく、基板配線のインダクタンスなどで代替してもよい。

実施形態5では、PチャネルMOSFET 6と直列にインダクタ20dを接続することで、第2駆動手段10の駆動出力のHigh側電圧を出力電圧 V_o より高く設定できるため、実施例4と同等の効果を得られる。

[0016] (実施形態6)

図9に示す実施形態6は、図3の実施形態2に対して駆動電圧切替手段15から15eに変更になり、駆動電圧切替手段15eのダイオード17eのアノード端子を出力電圧 V_o 接続から、インダクタンス3、コンデンサ4、NチャネルMOSFET 3のドレイン端子との接続点に変更しているところが相違点である。

ここで、ダイオード17eのアノード端子電圧のパルス電圧値は入力電圧 V_i と出力電圧 V_o の和になり、PチャネルMOSFET 6の第2駆動信号の電圧を入力電圧 V_i 分だけ高く供給できる。このため、オフ時のPチャネル

MOSFET 6のゲート端子電圧を出力電圧VOよりも高くでき、すばやくゲート端子容量を充電できるためにPチャネルMOSFET 6を高速にオフすることが可能となる。

[0017] 以上、本発明の実施形態を説明したが、上記実施形態は、本発明の技術的思想を具体化するための例示であって、個々の構成、組合せ等を上記のものに特定するものではない。本発明は、要旨を逸脱しない範囲内で種々変更して実施できる。

産業上の利用可能性

[0018] 以上のように、本発明に係る駆動用電源は、SEPICコンバータの同期整流素子の駆動用電源などに用いるのに好適である。従って、これを用いた車載装置の電源などに利用可能である。

符号の説明

[0019] 1、1 a、1 b、1 c、1 d、1 e SEPICコンバータ
2 第1インダクタ
3 NチャネルMOSFET
4 コンデンサ
5 第2インダクタ
6 PチャネルMOSFET
7 出力コンデンサ
8 負荷
9 第1駆動手段
10 第2駆動手段
11 ADコンバータ
12 減算器
13 フィルタ演算手段
14 PWM信号生成手段
15、15 a、15 b、15 c、15 d、15 e 駆動電圧切替部
16、16 a、16 b、16 c、16 d、16 e ダイオード

17、17a、17b、17c、17d、17e ダイオード

18 電圧切替制御手段

19 コンデンサ

20c、20d 第3インダクタ

請求の範囲

[請求項1]

同期整流型 S E P I C である D C - D C コンバータにおいて、
同期整流用 M O S トランジスタを駆動するための駆動回路の駆動電圧切替手段を備え、
前記駆動電圧切替手段は、
前記駆動回路へ電源供給するための駆動電圧が出力電圧より低い設定時に、
前記駆動回路へ前記出力電圧から前記駆動回路へ電源供給するように接続切替し、
前記駆動回路へ電源供給するための駆動電圧が前記出力電圧より高い設定時は、前記駆動電圧から電源供給するように接続を切替える手段を備えたことを特徴とする D C - D C コンバータ。

[請求項2]

入力電源とカップリングコンデンサの第 1 端子間に接続された第 1 インダクタと、
前記カップリングコンデンサの第 1 端子と接地間に接続された第 1 スイッチング素子と、
前記カップリングコンデンサの第 2 端子と前記接地間に接続された第 2 インダクタと、
前記カップリングコンデンサの第 2 端子と出力端子間に接続された第 2 スイッチング素子と、
前記第 2 スイッチング素子を駆動するための駆動手段と、
前記駆動手段へ電源供給するための駆動電圧と、を備えた同期整流型 S E P I C 回路で構成された D C - D C コンバータにおいて、
前記駆動手段の駆動電圧切替手段を備え、
前記駆動電圧切替手段は、出力電圧が前記駆動電圧よりも高い設定に応じて、前記出力電圧または前記出力電圧より高い電圧源から前記駆動手段へ電源供給を行うように接続を切替え、前記出力電圧が前記駆動電圧よりも低い設定に応じて、前記駆動電圧から前記駆動手段へ電

源供給を行うように接続を切替えることを特徴とするDC-DCコンバータ。

[請求項3] 前記駆動電圧切替手段は、前記駆動電圧と前記駆動手段の間に接続された第1整流手段と、前記出力電圧と前記駆動手段の間に接続された第2整流手段を備えたことを特徴とする請求項1に記載のDC-DCコンバータ。

[請求項4] 前記駆動電圧切替手段は、前記駆動電圧と前記駆動手段の間に接続された第1整流手段と、前記出力電圧と前記駆動手段の間に接続された第2整流手段を備え
前記第2整流手段は、前記カップリングコンデンサの第2端子と第2スイッチング素子との接続点に接続されることを特徴とする請求項2に記載のDC-DCコンバータ。

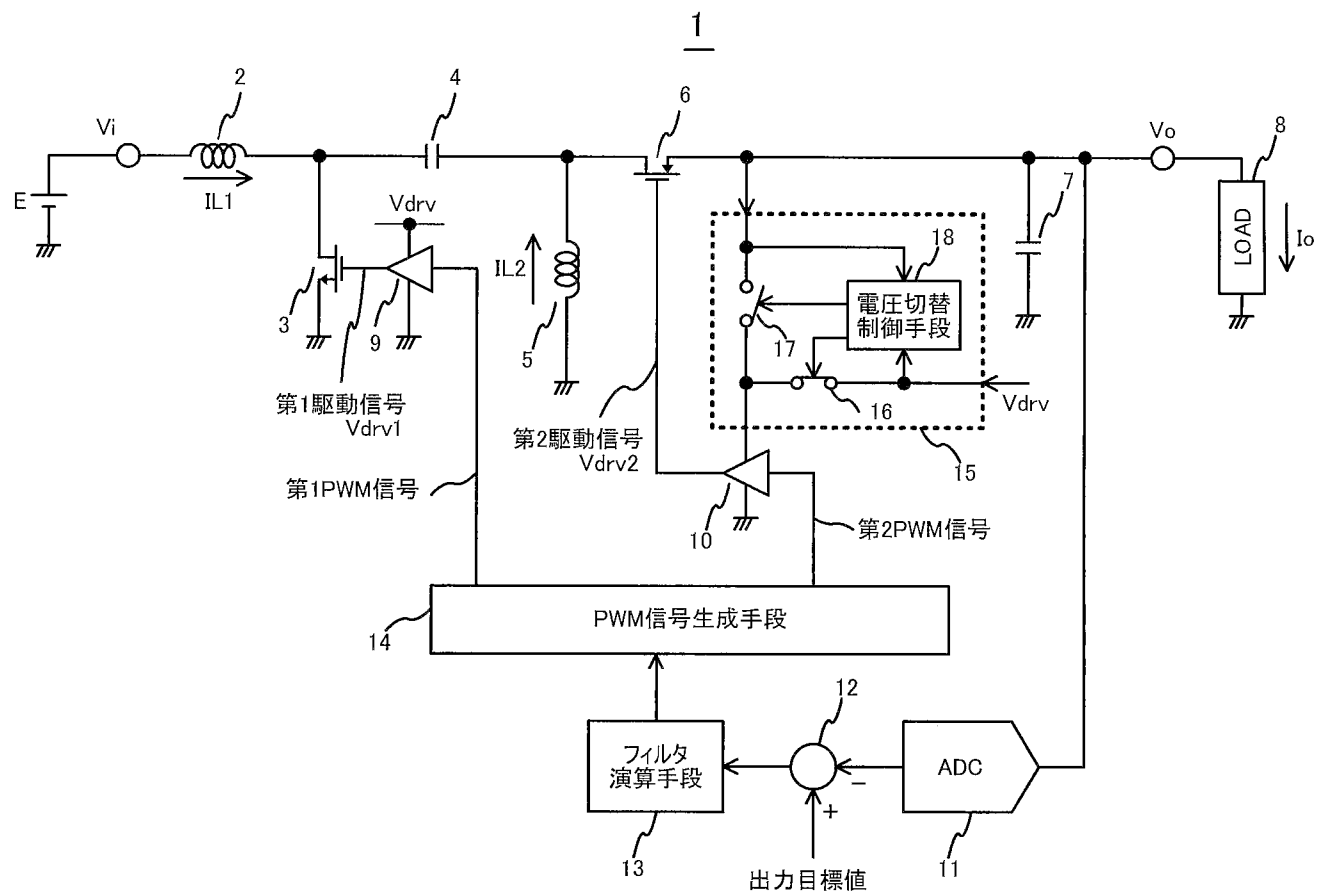
[請求項5] 第3のインダクタと、前記第3のインダクタは、前記カップリングコンデンサの第2端子と接続された第2インダクタとの接続点と前記第2スイッチング素子との間に接続され、
前記第2整流手段は、前記カップリングコンデンサの第2端子と第2インダクタとの接続点に接続されることを特徴とする請求項2に記載のDC-DCコンバータ。

[請求項6] 第3のインダクタと、前記第3のインダクタの一方は前記カップリングコンデンサの第2端子と接続され、他方は第2インダクタと前記第2スイッチング素子との接続点に接続され、
前記第2整流手段は、前記カップリングコンデンサの第2端子と第3インダクタとの接続点に接続されることを特徴とする請求項2に記載のDC-DCコンバータ。

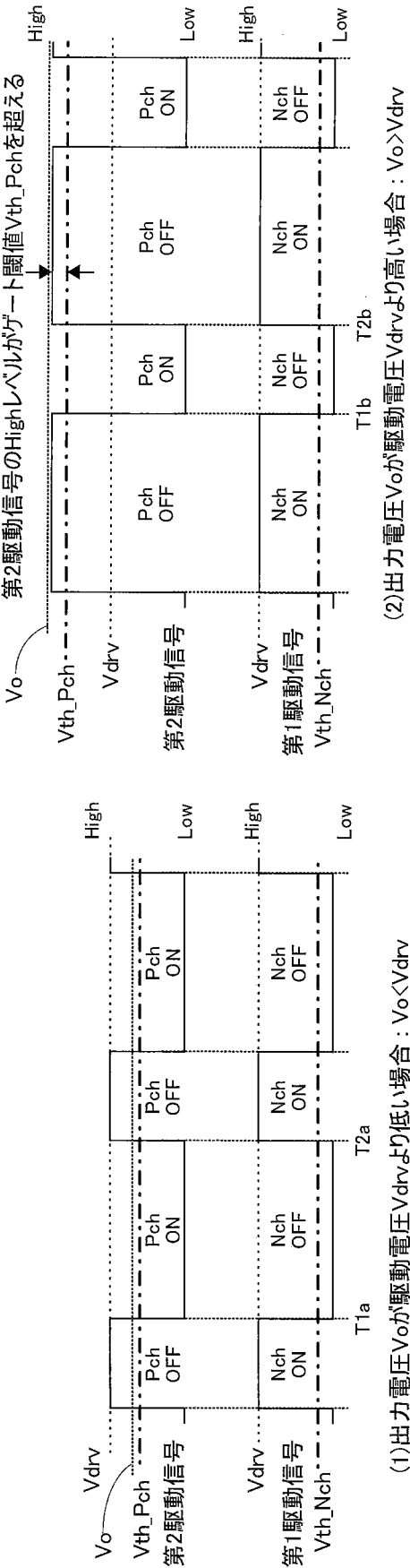
[請求項7] 前記駆動電圧切替手段は、前記駆動電圧と前記駆動手段の間に接続された第1整流手段と、
前記カップリングコンデンサの第1端子と第1スイッチング素子との接続点と前記駆動手段の間に接続された第2整流手段を備えたことを

特徴とする請求項 2 に記載の D C - D C コンバータ。

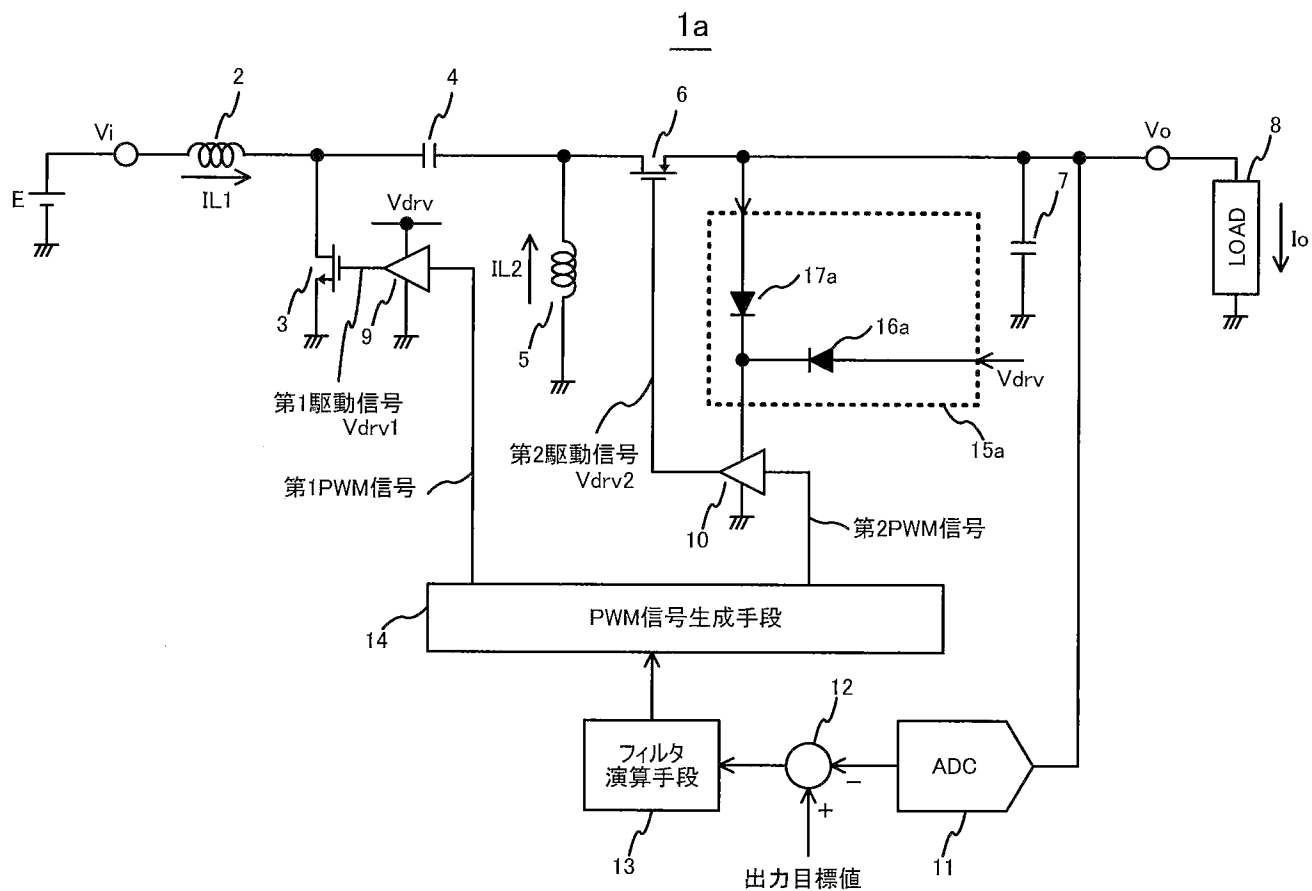
【図 1】



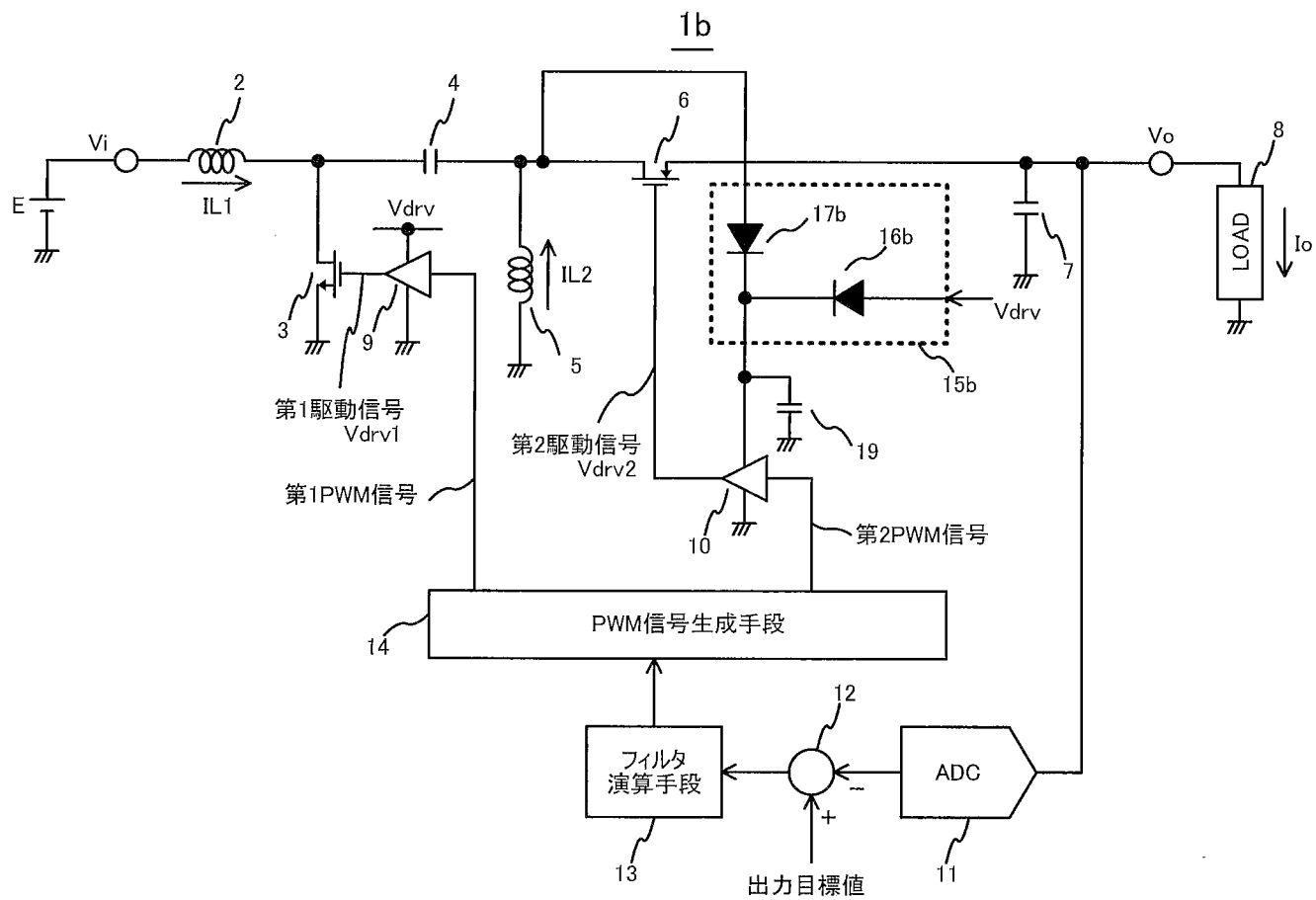
【図 2】



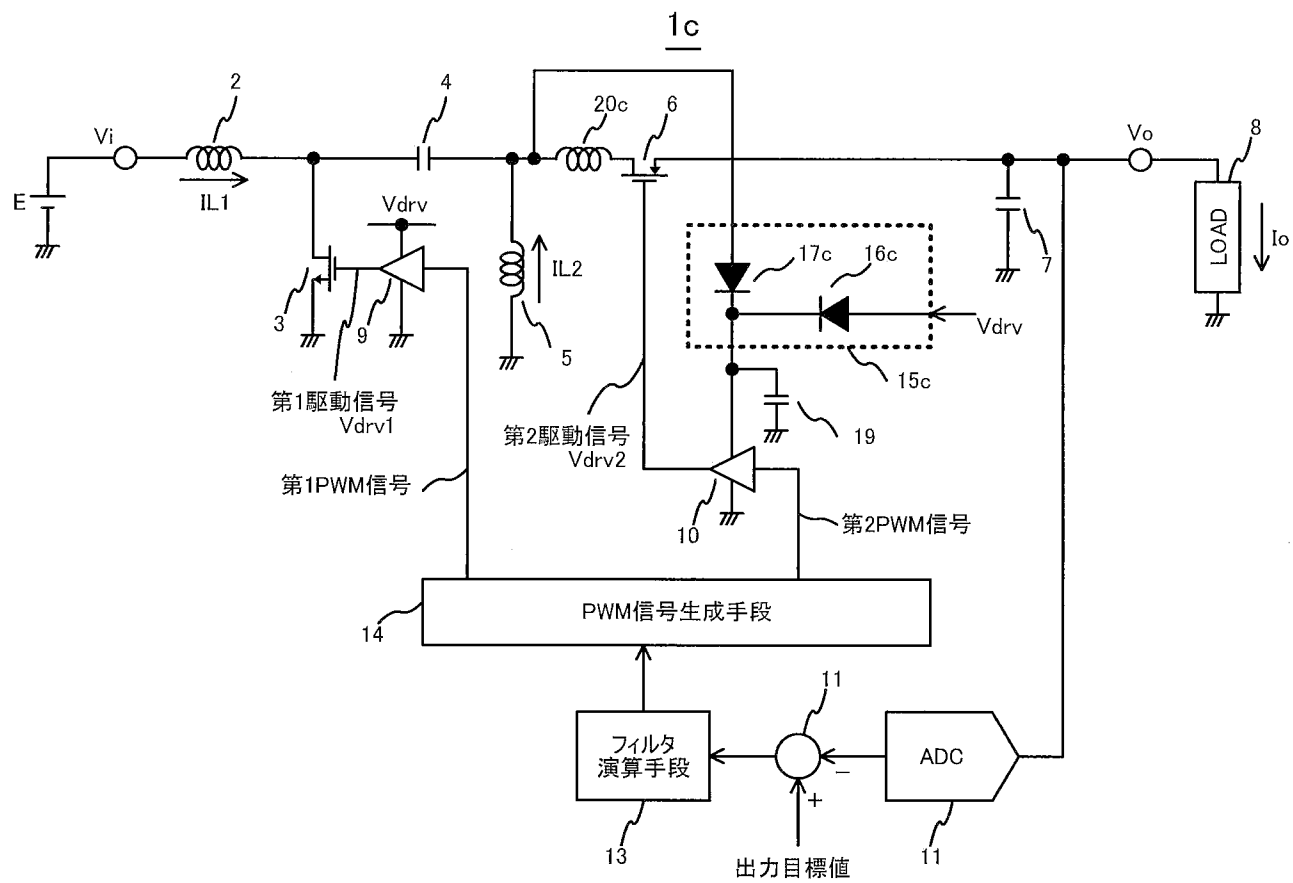
【図3】



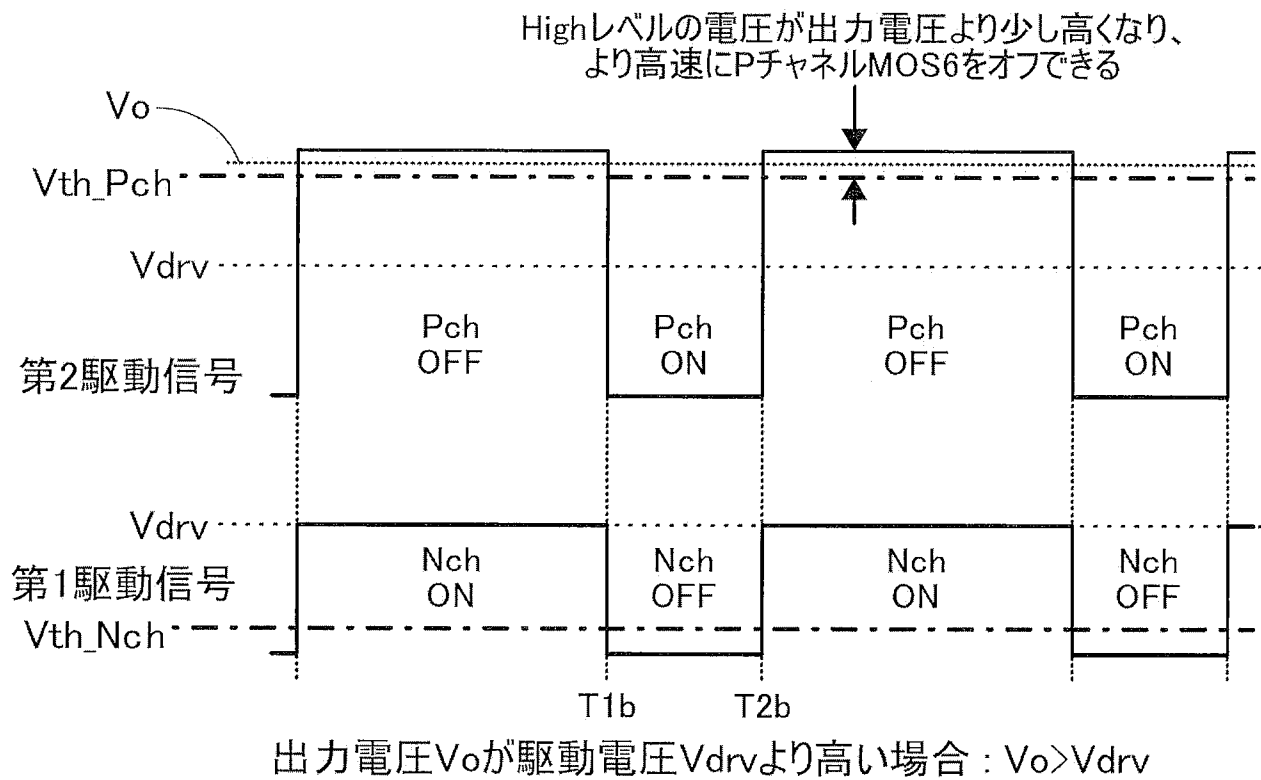
【図 4】



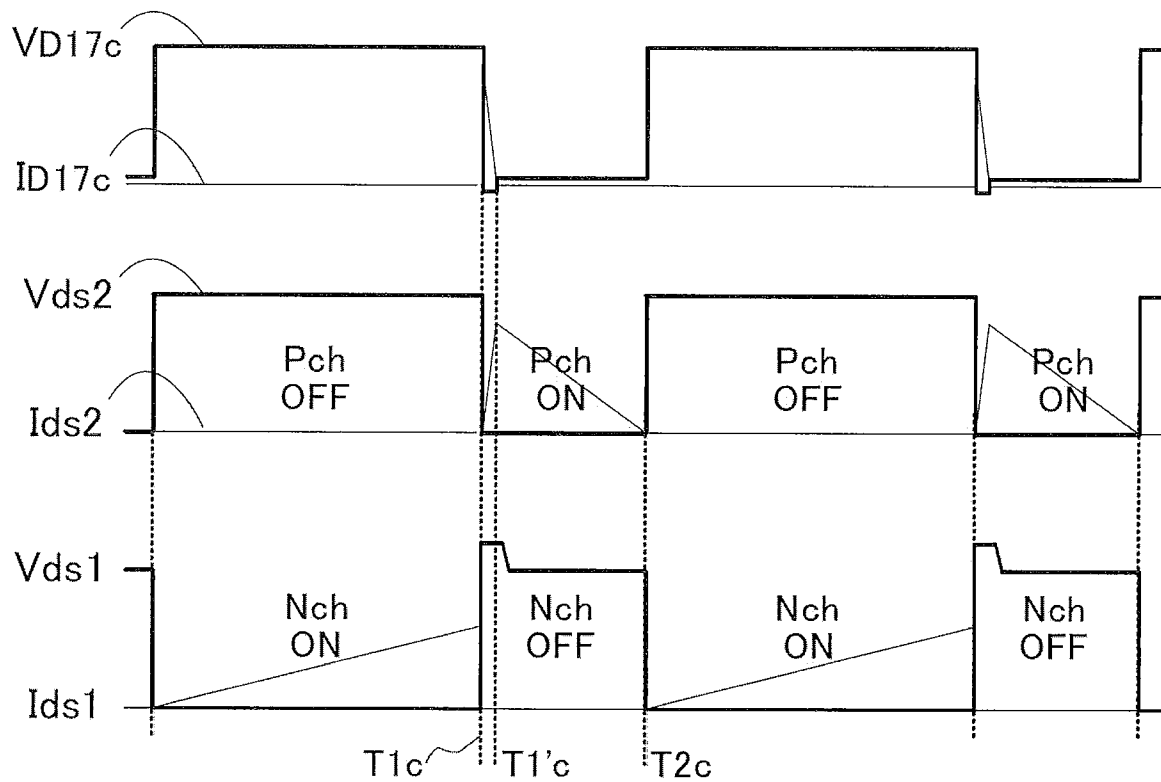
【図5】



【図 6】

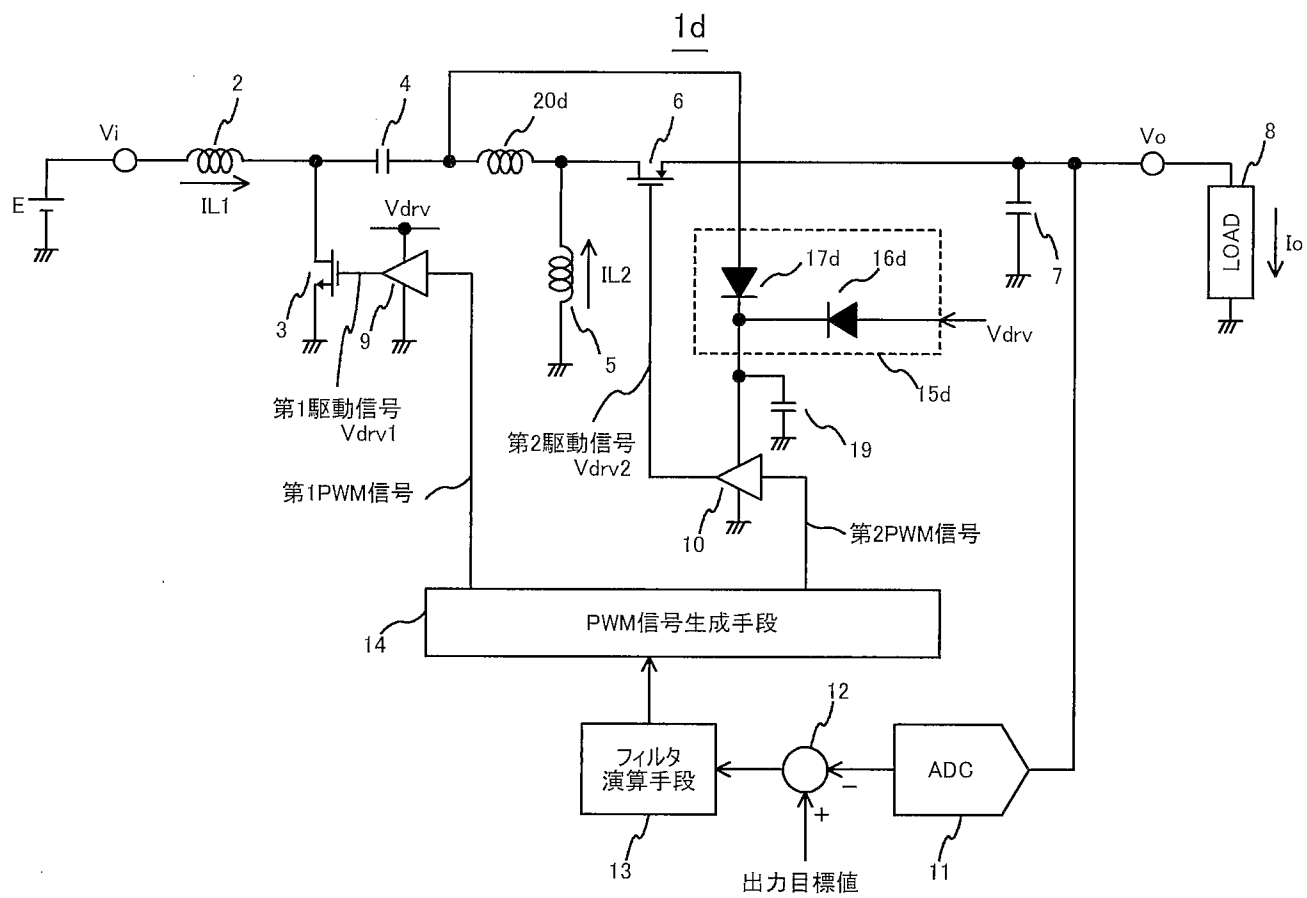


【図 7】

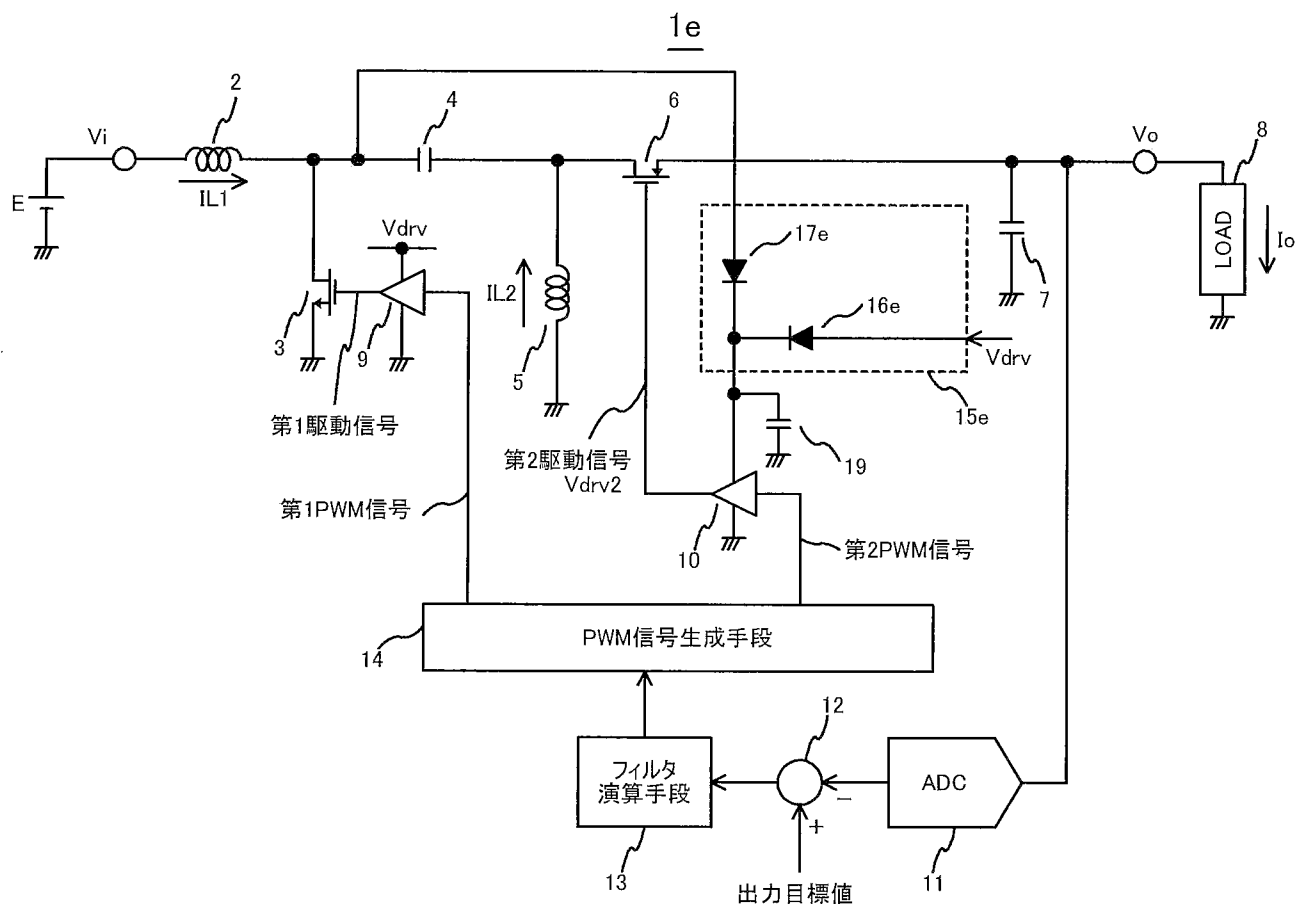


出力電圧 V_o が駆動電圧 V_{drv} より高い場合の各部動作波形

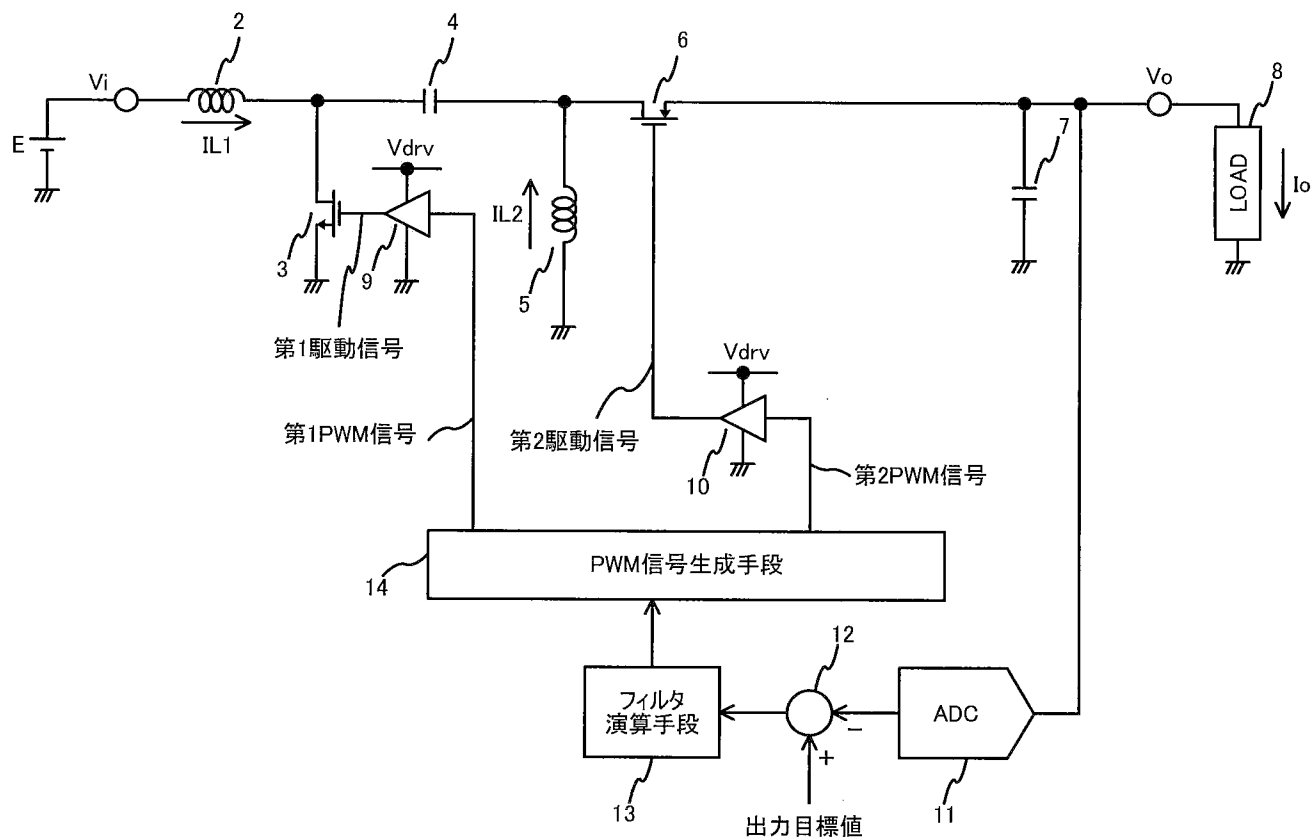
【図 8】



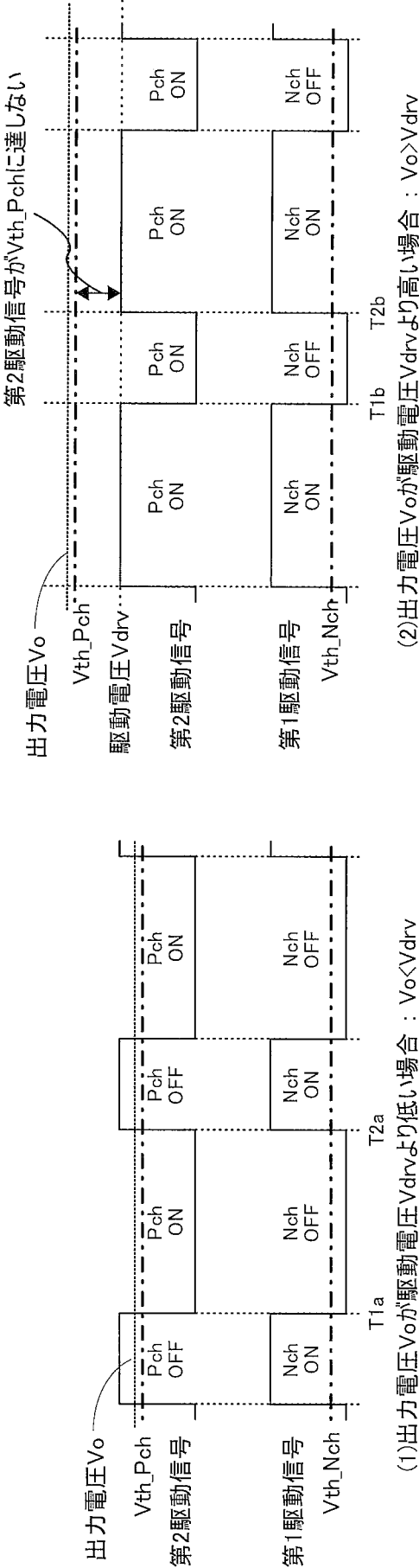
【図 9】



【図10】



【図 1 1】



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/047724

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H02M3/155 (2006.01) i

FI: H02M3/155X

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H02M3/00-3/44

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2021

Registered utility model specifications of Japan 1996-2021

Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2017-69180 A (MITSUBISHI ELECTRIC CORPORATION) 06 April 2017 (2017-04-06), entire text, all drawings	1-7
A	JP 2019-58016 A (CANON INC.) 11 April 2019 (2019-04-11), entire text, all drawings	1-7

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

04 February 2021

Date of mailing of the international search report

16 February 2021

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/047724

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17 (2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☒ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/047724

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The claims are classified into the two inventions below.

(Invention 1) Claims 1 and 3

Claims 1 and 3 have the special technical feature of "a DC-DC converter that is of the type of a synchronous rectification SEPIC, the DC-DC converter being provided with a drive voltage switching means for a drive circuit for driving a synchronous rectification MOS transistor, wherein the drive voltage switching means is provided with a means for switching the connection so as to supply power to the drive circuit from an output voltage when a drive voltage for supplying power to the drive circuit is set lower than the output voltage, and switching the connection so as to supply power to the drive circuit from the drive voltage for supplying power to the drive circuit when the drive voltage is set higher than the output voltage"; thus these claims are classified as invention 1.

(Invention 2) Claims 2 and 4-7

Claims 2 and 4-7 have the common technical feature between these claims and claim 1 classified as invention 1 of a "SEPIC" "DC-DC converter" having a "drive voltage switching means". However, this technical feature, which does not make a contribution over the prior art in light of the disclosure of document 1, cannot be considered a special technical feature. Apart from this feature, there are not the same or corresponding special technical features between claims 2 and 4-7 and claim 1.

Furthermore, claims 2 and 4-7 do not depend from claim 1. In addition, claims 2 and 4-7 are not substantially identical to or similarly closely related to any of the claims classified as invention 1.

Accordingly claims 2 and 4-7 cannot be identified as invention 1.

Meanwhile, claims 2 and 4-7 have the special technical feature of "a DC-DC converter that is configured by a synchronous rectification SEPIC circuit provided with: a first inductor connected between an input power supply and a first terminal of a coupling capacitor; a first switching element connected between the first terminal of the coupling capacitor and a ground; a second inductor connected between a second terminal of the coupling capacitor and the ground; a second switching element connected between the second terminal of the coupling capacitor and an output terminal; a drive means for driving the second switching element; and a drive voltage for supplying power to the drive means, the DC-DC converter being provided with a drive voltage switching means for the drive means, wherein the drive voltage switching means switches the connection so as to supply power to the drive means from an output voltage or a voltage source having a higher voltage than the output voltage in accordance with a setting in which the output voltage is higher than the drive voltage, and switches the connection so as to supply power to the drive means from the drive voltage in accordance with a setting in which the output voltage is lower than the drive voltage"; thus these claims are classified as invention 2.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2020/047724

JP 2017-69180 A 06 April 2017 (Family: none)

JP 2019-58016 A 11 April 2019 (Family: none)

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 3/155(2006.01)i FI: H02M3/155 X														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） H02M3/00-3/44														
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2021年</td> </tr> </table>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2021年	日本国実用新案登録公報	1996 - 2021年	日本国登録実用新案公報	1994 - 2021年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2021年													
日本国実用新案登録公報	1996 - 2021年													
日本国登録実用新案公報	1994 - 2021年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
A	JP 2017-69180 A（三菱電機株式会社）06.04.2017（2017 - 04 - 06） 全文，全図	1-7												
A	JP 2019-58016 A（キヤノン株式会社）11.04.2019（2019 - 04 - 11） 全文，全図	1-7												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 04.02.2021	国際調査報告の発送日 16.02.2021													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 土井 悠生 5G 1595 電話番号 03-3581-1101 内線 3526													

第III欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

請求の範囲は、以下の2つの発明に区分される。

（発明1） 請求項1、3

請求項1、3は、「同期整流型SEPICであるDC-DCコンバータにおいて、同期整流用MOSトランジスタを駆動するための駆動回路の駆動電圧切替手段を備え、前記駆動電圧切替手段は、前記駆動回路へ電源供給するための駆動電圧が出力電圧より低い設定時に、前記駆動回路へ前記出力電圧から前記駆動回路へ電源供給するように接続切替し、前記駆動回路へ電源供給するための駆動電圧が前記出力電圧より高い設定時は、前記駆動電圧から電源供給するように接続を切替える手段を備えたことを特徴とするDC-DCコンバータ。」という特別な技術的特徴を有しているので、発明1に区分する。

（発明2） 請求項2、4-7

請求項2、4-7は、発明1に区分された請求項1と、「駆動電圧切替手段」を有する「SEPIC」「DC-DCコンバータ」という共通の技術的特徴を有している。しかしながら、当該技術的特徴は、文献1の開示内容に照らして、先行技術に対する貢献をもたらすものではないから、特別な技術的特徴であるとはいえない。また、請求項2、4-7と請求項1との間に、他に同一の又は対応する特別な技術的特徴は存在しない。

さらに、請求項2、4-7は請求項1の従属請求項ではない。また、請求項2、4-7は、発明1に区分されたいずれの請求項に対しても実質同一又はそれに準ずる関係にはない。

したがって、請求項2、4-7は発明1に区分できない。

そして、請求項2、4-7は、「入力電源とカップリングコンデンサの第1端子間に接続された第1インダクタと、前記カップリングコンデンサの第1端子と接地間に接続された第1スイッチング素子と、前記カップリングコンデンサの第2端子と前記接地間に接続された第2インダクタと、前記カップリングコンデンサの第2端子と出力端子間に接続された第2スイッチング素子と、前記第2スイッチング素子を駆動するための駆動手段と、前記駆動手段へ電源供給するための駆動電圧と、を備えた同期整流型SEPIC回路で構成されたDC-DCコンバータにおいて、前記駆動手段の駆動電圧切替手段を備え、前記駆動電圧切替手段は、出力電圧が前記駆動電圧よりも高い設定に応じて、前記出力電圧または前記出力電圧より高い電圧源から前記駆動手段へ電源供給を行うように接続を切替え、前記出力電圧が前記駆動電圧よりも低い設定に応じて、前記駆動電圧から前記駆動手段へ電源供給を行うように接続を切替えることを特徴とするDC-DCコンバータ。」という特別な技術的特徴を有しているので、発明2に区分する。

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の
申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☒ 追加調査手数料の納付はあったが、異議申立てはなかった。

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2020/047724

引用文献			公表日	パテントファミリー文献	公表日
JP	2017-69180	A	06.04.2017	(ファミリーなし)	
JP	2019-58016	A	11.04.2019	(ファミリーなし)	