I704624

(19)中華民國智慧財產局

(12)發明說明書公告本　**(11)證書號數：TW I704624 B**

(45)公告日： 中華民國 109 (2020) 年 09 月 11 日

(21)申請案號：108114749　(22)申請日： 中華民國 98 (2009) 年 12 月 03 日

(51)Int. Cl.：　*H01L21/336 (2006.01)*　*H01L27/32 (2006.01)*

H01L29/786 (2006.01)　*G02F1/1368 (2006.01)*

(30)優先權：2008/12/05　日本　2008-311146

(71)申請人：日商半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY LABORATORY CO., LTD. (JP)
日本

(72)發明人：木村肇 KIMURA, HAJIME (JP)

(74)代理人：林志剛

(56)參考文獻：

US　2006/0244741A1　US　2007/0236640A1

審查人員：林士淵

申請專利範圍項數：5 項　圖式數：31　共 118 頁

(54)名稱

半導體裝置

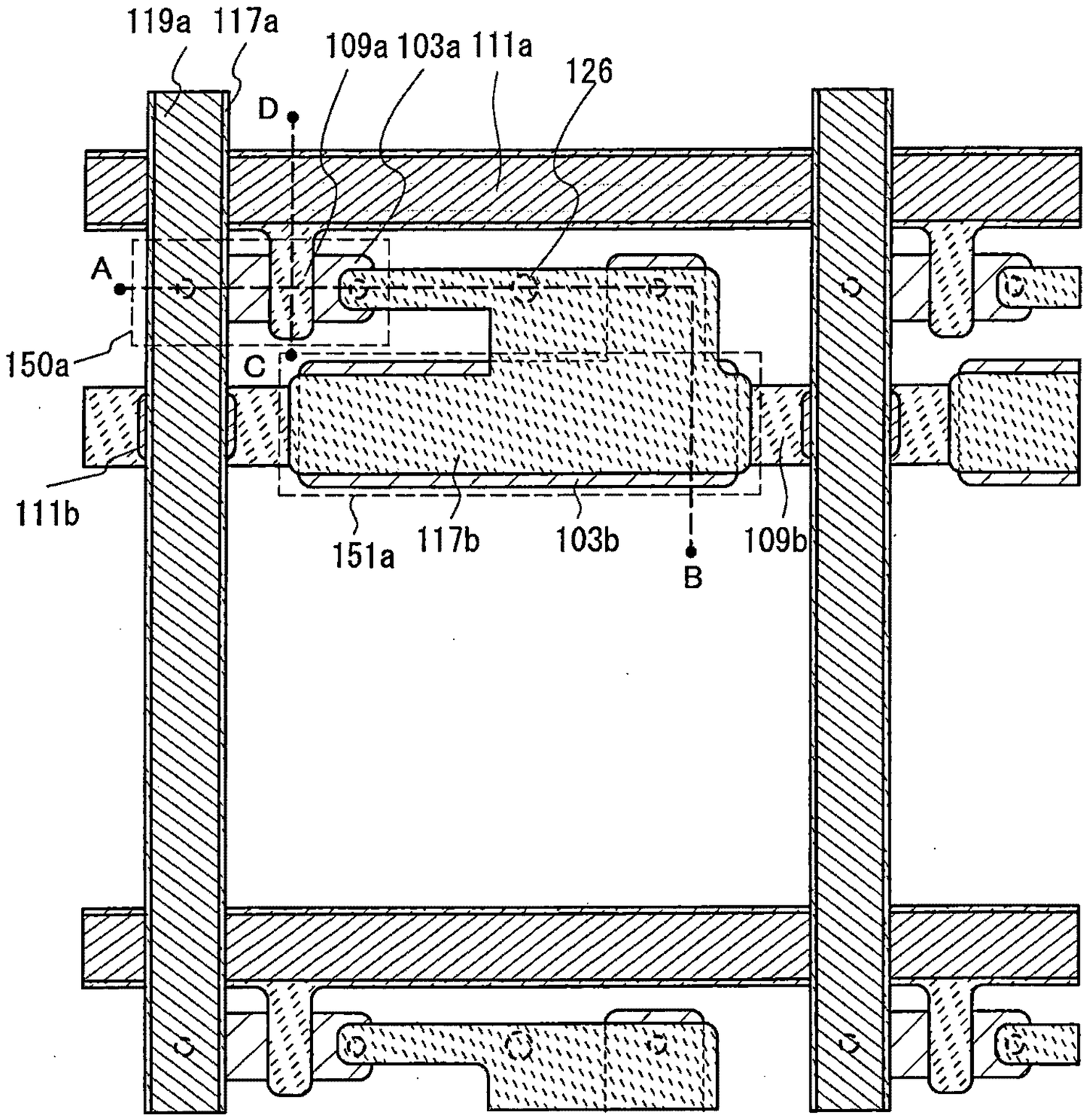
(57)摘要

一種半導體裝置，包括：設置在具有絕緣表面的基板上的氧化物半導體層；覆蓋氧化物半導體層的閘極絕緣膜；在閘極絕緣膜上按順序層疊的第一導電層、第二導電層；覆蓋氧化物半導體層及包括閘極電極(第一導電層及第二導電層)的閘極佈線的絕緣膜；以及在絕緣膜上按順序層疊且電連接到氧化物半導體層的第三導電層、第四導電層。閘極電極使用第一導電層形成。閘極佈線使用第一導電層和第二導電層形成。源極電極使用第三導電層形成。源極佈線使用第三導電層和第四導電層形成。

A semiconductor device includes an oxide semiconductor layer provided over a substrate having an insulating surface; a gate insulating film covering the oxide semiconductor layer; a first conductive layer and a second conductive layer laminated in this order over the gate insulating film; an insulating film covering the oxide semiconductor layer and a gate wiring including a gate electrode (the first and second conductive layers); and a third conductive layer and a fourth conductive layer laminated in this order over the insulating film and electrically connected to the oxide semiconductor layer. The gate electrode is formed using the first conductive layer. The gate wiring is formed using the first conductive layer and the second conductive layer. A source electrode is formed using the third conductive layer. A source wiring is formed using the third conductive layer and the fourth conductive layer.

指定代表圖：

圖1A



符號簡單說明：

103a・・・氧化物半導體層

103b・・・氧化物半導體層

109a・・・導電層

109b・・・導電層

111a・・・導電層

111b・・・導電層

117a・・・導電層

117b・・・導電層

119a・・・導電層

126・・・接觸孔

150a・・・電晶體

151a・・・保持電容部

公告本

I704624

發明摘要

【發明名稱】(中文/英文)

半導體裝置

SEMICONDUCTOR DEVICE

【中文】

一種半導體裝置，包括：設置在具有絕緣表面的基板上的氧化物半導體層；覆蓋氧化物半導體層的閘極絕緣膜；在閘極絕緣膜上按順序層疊的第一導電層、第二導電層；覆蓋氧化物半導體層及包括閘極電極（第一導電層及第二導電層）的閘極佈線的絕緣膜；以及在絕緣膜上按順序層疊且電連接到氧化物半導體層的第三導電層、第四導電層。閘極電極使用第一導電層形成。閘極佈線使用第一導電層和第二導電層形成。源極電極使用第三導電層形成。源極佈線使用第三導電層和第四導電層形成。

【英文】

A semiconductor device includes an oxide semiconductor layer provided over a substrate having an insulating surface; a gate insulating film covering the oxide semiconductor layer; a first conductive layer and a second conductive layer laminated in this order over the gate insulating film; an insulating film covering the oxide semiconductor layer and a gate wiring including a gate electrode (the first and second conductive layers); and a third conductive layer and a fourth conductive layer laminated in this order over the insulating film and electrically connected to the oxide semiconductor layer. The gate electrode is formed using the first conductive layer. The gate wiring is formed using the first conductive layer and the second conductive layer. A source electrode is formed using the third conductive layer. A source wiring is formed using the third conductive layer and the fourth conductive layer.

【代表圖】

【本案指定代表圖】：第(1A)圖。

【本代表圖之符號簡單說明】：

103a：氧化物半導體層

103b：氧化物半導體層

109a：導電層

109b：導電層

111a：導電層

111b：導電層

117a：導電層

117b：導電層

119a：導電層

126：接觸孔

150a：電晶體

151a：保持電容部

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

（本說明書格式、順序，請勿任意更動）

【發明名稱】(中文/英文)

半導體裝置

SEMICONDUCTOR DEVICE

【技術領域】

本發明關於半導體裝置及其製造方法，其中具有包含以氧化物半導體膜用於通道形成區的薄膜電晶體（於下稱為 TFT）的電路。舉例而言，本發明關於電子設備，具有以液晶顯示面板或包含有機發光元件的發光顯示裝置為代表的光電裝置作為其元件。

【先前技術】

以液晶顯示裝置為代表的形成在玻璃基板等的平板上的薄膜電晶體使用非晶矽、多晶矽來製造。使用非晶矽製成的薄膜電晶體具有低場效應遷移率，但是可以形成於大玻璃基板上。相對地，使用結晶矽製成的薄膜電晶體具有高場效應遷移率，但是由於例如雷射退火等晶化步驟，所以，並不一定適合於形成於大玻璃基板上。

慮及上述，使用氧化物半導體以製造薄膜電晶體，並將其應用於電子裝置及光裝置的技術受到矚目。舉例而言，專利文獻 1 及專利文獻 2 公開了以氧化鋅或 In-Ga-Zn-O 為基礎的氧化物半導體用作氧化物半導體膜之薄膜

電晶體，並將其用於影像顯示裝置的開關元件等的技術。此外，也考慮藉由使用透光電極作為閘極電極和源極電極或汲極電極以增加孔徑比率之技術孔徑比率（專利文獻 3 和專利文獻 4）。

[專利文獻 1]日本公開專利申請號 2007 - 123861

[專利文獻 2]日本公開專利申請號 2007 - 096055

[專利文獻 3]日本公開專利申請號 2007 - 123700 號

[專利文獻 4]日本公開專利申請號 2007 - 81362

一般而言，將用於形成閘極電極、源極電極和汲極電極的導電層延長，以形成用於將例如電晶體和電晶體彼此連接的佈線，因而在與導電層相同的島上形成佈線。因此，在很多情況下，連接電晶體的閘極和別的電晶體的閘極的佈線（稱為閘極佈線）由與電晶體的閘極電極相同的層結構或相同材料形成；並且連接電晶體的源極和別的電晶體的源極的佈線（稱為源極佈線）由與電晶體的源極電極相同的層結構或相同材料形成。因此，在閘極電極、源極電極或汲極電極使用透光性材料而形成的情況下，閘極佈線及源極佈線與閘極電極及源極電極或汲極電極同樣，使用透光性材料形成。

然而，一般而言，與具有遮光性及反射性的材料如鋁、鉬、鈦、鎢、釹、銅、銀等相比，具有透光性的材料如氧化銦錫、氧化銦鋅或銦錫鋅氧化物（indium tin zinc oxide）等具有低導電率。因此，當使用具有透光性的材料形成佈線時，佈線電阻高。舉例而言，在製造大型顯示

裝置的情況下，因為佈線長，所以佈線電阻顯著地高。當佈線電阻增高時，傳播經過該佈線的信號的波形畸變，由於佈線電阻導致的電壓下降，而使供應的電壓變小。因此，供應準確的電壓和電流變得困難，因而進行正常的顯示和工作是很困難的。

另外，從顯示特性的觀點來看，需要像素具有大電容元件並實現更高的孔徑比率。藉由各像素具有高孔徑比率，提高光利用效率，因此實現顯示裝置的低耗電化及小型化。近年來，像素尺寸的微小化進步，需要提供更高清晰的影像。像素尺寸的微小化導致佔據一個像素的電晶體及佈線的形成面積的增大，因此像素的孔徑比率下降。為了在規定的像素尺寸中獲得各像素的高孔徑比率，必須高效率地佈局像素的電路配置所需要的電路元件。

【發明內容】

鑒於上述問題，本發明的目的之一在於提供孔徑比率高的半導體裝置或其製造方法。另外，本發明的目的之一還在於提供耗電量低的半導體裝置及其製造方法。

要公開的發明的實施例是半導體裝置，包括：設置在具有絕緣表面的基板上的氧化物半導體層；覆蓋氧化物半導體層的閘極絕緣膜；設置在閘極絕緣膜上的藉由按順序層疊第一導電層、第二導電層而形成並包括閘極電極的閘極佈線；覆蓋氧化物半導體層和包括閘極電極的閘極佈線的絕緣膜；以及，設置在絕緣膜上的電連接到氧化物半導

體層並藉由按順序層疊第三導電層、第四導電層而形成的包括源極電極的源極佈線。閘極電極由第一導電層形成。閘極佈線由第一導電層和第二導電層形成。源極電極由第三導電層形成。源極佈線由第三導電層和第四導電層形成。

要公開的發明的另一實施例是半導體裝置，包括：設置在具有絕緣表面的基板上的氧化物半導體層；覆蓋氧化物半導體層的閘極絕緣膜；設置在閘極絕緣膜上的藉由按順序層疊第一導電層和第二導電層而形成的並包括閘極電極的閘極佈線；覆蓋氧化物半導體層和包括閘極電極的閘極佈線的絕緣膜；設置在絕緣膜上的電連接到氧化物半導體層並藉由按順序層疊第三導電層、第四導電層而形成的包括源極電極的源極佈線；以及電容佈線。閘極電極由第一導電層形成。閘極佈線由第一導電層和第二導電層形成。源極電極由第三導電層形成。源極佈線由第三導電層和第四導電層形成。電容佈線由第五導電層和第六到電層形成。

要公開的發明的另一實施例是半導體裝置，包括：設置在具有絕緣表面的基板上的氧化物半導體層；覆蓋氧化物半導體層的閘極絕緣膜；設置在閘極絕緣膜上的藉由按順序層疊第一導電層、第二導電層而形成並包括閘極電極的閘極佈線；覆蓋氧化物半導體層和包括閘極電極的閘極佈線的絕緣膜；設置在絕緣膜上的電連接到氧化物半導體層並藉由按順序層疊第三導電層、第四導電層的包括源極

電極的源極佈線；電容佈線；以及儲存電容部。閘極電極由第一導電層形成。閘極佈線由第一導電層和第二導電層形成。源極電極由第三導電層形成。源極佈線由第三導電層和第四導電層形成。電容佈線由第五導電層和第六導電層形成。儲存電容部由氧化物半導體層、第三導電層、第五導電層、閘極絕緣膜及絕緣膜形成。

在上述中，第一導電層及第三導電層較佳具有透光性。另外，第二導電層及第四導電層較佳具有遮光性。

另外，在上述中，氧化物半導體層較佳至少包含銦、鎵及鋅中之一。

作為本說明書中可以使用的氧化物半導體的一實施例，有表示為 $InMO_3(ZnO)_m$（m>0）的氧化物半導體。在此，M 表示選自鎵（Ga）、鐵（Fe）、鎳（Ni）、錳（Mn）及鈷（Co）中的一金屬元素或眾多金屬元素。Ga 被選擇作為 M 的情況包括選擇 Ga 與例如 Ni 或 Fe 等 Ga 以外的上述金屬元素之情形、以及僅選擇 Ga 的情形。此外，在氧化物半導體中，在某些情形中，除了包含作為 M 的金屬元素之外，還包含作為雜質元素的例如 Fe、Ni 等其他過度金屬元素或該過度金屬的氧化物。在本說明書中，在上述氧化物半導體中，將至少包含鎵作為 M 的氧化物半導體稱為 In-Ga-Zn-O 為基礎的氧化物半導體，有時將使用該材料的薄膜稱為 In-Ga-Zn-O 為基礎的非單晶膜。

此外，在上述中，藉由使用多色調光罩，可以使用一

個光罩（標線片）來形成透光區域（高透光率的區域）和遮光區域（低透光率的區域）。因此，可以不增加光罩數量而形成透光區域（高透光率的區域）和遮光區域（低透光率的區域）。

注意，在本說明書中半導體裝置是指能夠利用半導體特性而工作的所有裝置，半導體電路、顯示裝置、光電裝置、發光顯示裝置及電子設備都是半導體裝置。

注意，本說明書中的顯示裝置是指影像顯示裝置、發光裝置、或光源（包括照明裝置）。另外，顯示裝置還包括下述類別的模組：安裝有諸如 FPC（撓性印刷電路）、TAB（載帶自動接合）帶或 TCP（載帶封裝）等連接器的模組；將印刷線路板固定到 TAB 帶或 TCP 端部的模組；藉由 COG（玻璃上晶片）方式將 IC（積體電路）直接安裝到顯示元件上的模組。

根據公開的本發明的實施例，可以形成透光電晶體或透光電容器。因此，即使在像素內設置電晶體或電容器，也可以使有電晶體和電容器形成的部分透光而提高孔徑比率。再者，由於連接電晶體和元件（例如另一電晶體）的佈線，或連接電容器和元件（例如其他電容器）的佈線可以使用低電阻率且高導電率的材料形成，因此可以減少信號的波形畸變，而可以減少導因於佈線電阻的電壓下降。

【圖式簡單說明】

圖 1A 和 1B 是說明半導體裝置的俯視圖及截面圖；

圖 2A 至 2H 是說明半導體裝置的製造方法的圖；

圖 3A 至 3H 是說明半導體裝置的製造方法的圖；

圖 4A 至 4F 是說明半導體裝置的製造方法的圖；

圖 5A 至 5F 是說明半導體裝置的製造方法的圖；

圖 6 是說明半導體裝置的截面圖；

圖 7A 至 7C 是說明半導體裝置的俯視圖及截面圖；

圖 8A 至 8C 是說明半導體裝置的俯視圖及截面圖；

圖 9 是說明半導體裝置的俯視圖；

圖 10A 和 10B 是說明半導體裝置的俯視圖及截面圖；

圖 11A 和 11B 是說明半導體裝置的俯視圖及截面圖；

圖 12 是說明半導體裝置的俯視圖；

圖 13A 和 13B 是說明半導體裝置的俯視圖及截面圖；

圖 14A 至 14F 是說明半導體裝置的製造方法的截面圖；

圖 15A 至 15D 是說明半導體裝置的製造方法的截面圖；

圖 16A 至 16D 是說明半導體裝置的製造方法的截面圖；

圖 17A 至 17D 是說明半導體裝置的製造方法的截面圖；

圖 18A 至 18D 是說明半導體裝置的製造方法的截面

圖；

圖 19A1 和 19B2 是說明多色調光罩的圖；

圖 20A 和 20B 是說明半導體裝置的俯視圖及截面圖；

圖 21A 和 21B 是說明半導體裝置的圖；

圖 22A 和 22B 是說明半導體裝置的截面圖；

圖 23 是說明半導體裝置的像素等效電路的圖；

圖 24A 至 24C 是說明半導體裝置的截面圖；

圖 25A 和 25B 是說明半導體裝置的俯視圖及截面圖；

圖 26A1、26A2 和 26B 是說明半導體裝置的俯視圖及截面圖；

圖 27 是說明半導體裝置的截面圖；

圖 28 是說明半導體裝置的截面圖；

圖 29A 至 29D 是說明電子設備的圖；

圖 30A 和 30B 是說明電子設備的圖；

圖 31A 和 31B 是說明電子設備的圖。

【實施方式】

於下，使用附圖詳細地說明本發明的實施例。注意，本領域的技術人員容易理解，其方式和詳細內容可不局限於下面所示的實施模式的記載內容並在不脫離本發明的宗旨及其範圍的條件下作各種各樣的變換。另外，根據不同實施例的結構可以適當地組合而實施。此外，在以下所說

明的本發明的結構中，類似的代號表示類似部分或具有類似功能的部分，並且省略其說明。

在本說明書中，“膜”是指形成在整個面上且未被圖形化。另外“層”是藉由使用光阻掩罩等而圖形化成為所希望的形狀的。“膜”和“層”的此區別是為了方便起見進行的，有時並不特別區別地使用膜和層。另外，至於疊層膜的各個層，有時並不特別區別膜和層。

另外，在本說明書中， 包含於術語中的“第一”、“第二”或“第三”是為了方便依序區別元件，不是用來限制數目，也不是用來限制配置及製程的順序。

[實施例 1]

在本實施例中，將參考圖 1A 及 1B、圖 2A 至 2H、圖 3A 至 3H、圖 4A 至 4F、圖 5A 至 5F、圖 6、圖 7A 至 7C、圖 8A 至 8C、圖 9、圖 10A 及 10B、圖 11A 及 11B、及圖 12，說明半導體裝置及其製造製程。

圖 1A 和 1B 顯示根據本實施例的半導體裝置。圖 1A 是俯視圖，圖 1B 是沿著圖 1A 中的線 A-B 截斷的截面圖。

圖 1A 所示的半導體裝置包括像素部，像素部具有配置在方向 1 上的閘極佈線及電容佈線、配置在與閘極佈線及電容佈線交叉的方向 2 上的源極佈線、閘極佈線和源極佈線的交叉部附近的電晶體 150a。注意，在本說明書中，像素部是指由多個閘極佈線及多個源極佈線圍繞的區

域。

圖 1A 和 1B 所示的電晶體 150a 是所謂頂閘極型的電晶體，它在具有絕緣表面的基板 100 上包含：氧化物半導體層 103a、覆蓋氧化物半導體層 103a 的閘極絕緣膜 104、設置在閘極絕緣膜 104 上作為閘極電極的導電層 109a、覆蓋氧化物半導體層 103a 和導電層 109a 的絕緣膜 112、設置在絕緣膜 112 上且電連接到氧化物半導體層 103a 並作為源極電極和汲極電極的導電層 117a、117b。

另外，在電晶體 150a 中使用具有透光性的材料形成氧化物半導體層 103a、作為閘極電極的導電層 109a、作為源極電極和汲極電極的導電層 117a 及 117b。如此，藉由在電晶體 150a 中由具有透光性的材料形成氧化物半導體層 103a、閘極電極、源極電極及汲極電極，可以使有電晶體形成的部分透光；因此可以提高像素的孔徑比率。

另外，按順序層疊具有透光性的導電層 109a、具有遮光性的導電層 111a 而形成電連接到電晶體 150a 的閘極電極的閘極佈線，按順序層疊具有透光性的導電層 117a、具有遮光性的導電層 119a 而形成電連接到電晶體 150a 的源極電極或汲極電極的源極佈線。換言之，電晶體 150a 的閘極電極由包含於閘極佈線中具有透光性的導電層 109a 的一部分形成，源極電極或汲極電極由包含於源極佈線中具有透光性的導電層 117a 的一部分形成。

藉由按順序層疊透光導電層、遮光導電層而形成閘極佈線及源極佈線，可以降低佈線電阻，而可以降低耗電

量。此外，由於閘極佈線及源極佈線使用遮光導電層形成，所以可以將像素之間的空間遮光。換言之，借助於設在列方向上的閘極佈線、以及設在行方向上的源極佈線，即使不使用黑色基質也可以對像素之間的空間進行遮光。

另外，在與閘極佈線相同的方向 1 上配置電容佈線。在像素區中之電容佈線部份較佳由具有透光性的導電層 109b 形成，以及，按順序層疊具有透光性的導電層 109b、具有遮光性的導電層 111b，以形成與源極佈線重疊的區域中之電容佈線部份。在電容佈線中形成儲存電容部 151a。儲存電容部 151a 連接到電晶體 150a 的源極電極或汲極電極。儲存電容部 151a 包含作為介電體的閘極絕緣膜 104 和絕緣膜 112、以及用作電極的氧化物半導體層 103b、導電層 109b 和導電層 117b。

雖然在本實施例中說明將電容佈線的寬度和閘極佈線的寬度形成為彼此相等的實施例；但是，電容佈線的寬度和閘極佈線的寬度可以不同。較佳將電容佈線的寬度較佳地大於閘極佈線的寬度。當電容佈線的寬度大時，儲存電容部 151a 的面積可以大。

如此，藉由由氧化物半導體層 103b、具有透光性的導電層 109b 及導電層 117b 形成儲存電容部 151a，可以使有儲存電容部 151a 形成的部分透光。因此，可以提高孔徑比率。另外，藉由使用透光導電層形成儲存電容部 151a，可以不使孔徑比率降低而使儲存電容部 151a 的尺寸增大。因此即使電晶體關閉時，像素電極的電位保持特

性仍是有利的，因而使顯示品質有利的。另外，可以使饋通電位低。

另外，將圖 1A 和 1B 所示的電晶體 150a 用於設置在以液晶顯示裝置或 EL 顯示裝置為代表的發光顯示裝置的像素部中的像素電晶體。因此，在所示的實施例中，在絕緣膜 120 中形成接觸孔 126，在絕緣膜 120 上形成像素電極層（具有透光性的導電層 122b），以及，經由設置在絕緣膜 120 中的接觸孔 126，像素電極層（具有透光性的導電層 122b）和導電層 117b 彼此連接。

接著，將參考圖 2A 至 2H、圖 3A 至 3H、圖 4A 至 4H、及圖 5A 至 5F，說明半導體裝置的製造製程的實施例。

首先，在具有絕緣表面的基板 100 上形成氧化物半導體膜 101（參照圖 2A 和 2B）。

舉例而言，作為具有絕緣表面的基板 100，可以使用用於液晶顯示裝置等的可見光透光玻璃基板。玻璃基板較佳為非鹼性玻璃基板。作為非鹼性玻璃基板，舉例而言，使用鋁矽酸鹽玻璃、鋁硼矽酸鹽玻璃、鋇硼矽酸鹽玻璃等玻璃材料。除此之外，作為具有絕緣表面的基板 100 還可以使用陶瓷基板、石英基板或藍寶石基板等由絕緣體形成的絕緣基板、表面使用絕緣材料覆蓋的由矽等半導體材料形成的半導體基板、表面使用絕緣材料覆蓋的由金屬或不銹鋼等導體形成的導電基板等。

也可以在具有絕緣表面的基板 100 上設置作為基底膜

的絕緣膜。絕緣膜具有防止來自基板 100 的鹼金屬（Li、Cs、Na 等）、鹼土金屬（Ca、Mg 等）或其他金屬元素等雜質的擴散的功能。注意，將 Na 的濃度設定為 $5\times10^{19}/cm^3$ 或以下，較佳地為 $1\times10^{18}/cm^3$ 或以下。絕緣膜可以形成為具有氮化矽膜、氧化矽膜、氮氧化矽膜、氧氮化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜、或氮氧化鋁膜的單層結構或上述膜中的任意膜的疊層結構。

氧化物半導體膜 101 可以由 In-Ga-Zn-O 為基礎的非單晶膜形成。舉例而言，使用含有 In、Ga 及 Zn 的氧化物半導體靶材（In_2O_3：Ga_2O_3：ZnO=1：1：1）的濺射法形成氧化物半導體膜 101。作為濺射條件有如下：將基板 100 和靶材之間的距離設定為 30mm 至 500mm，將壓力設定為 0.1Pa 至 2.0Pa、將直流（DC）電源設定為 0.25kW 至 5.0kW（當使用直徑為 8 英寸的靶材時）、將氣氛設定為氬氣氛、氧氣氛或氬和氧氣氛的混合氣氛。注意，作為氧化物半導體膜可以使用 ZnO 類非單晶膜。另外，氧化物半導體膜 101 的厚度為約 5nm 至 200nm。

作為上述濺射法，可以使用作為濺射用電源使用高頻電源的 RF 濺射法、DC 濺射法、或以脈衝方法施加直流偏壓的脈衝 DC 濺射法等。RF 濺射法主要用於絕緣膜的形成，而 DC 濺射法主要用於金屬膜的形成。

注意，在形成絕緣膜的情況下，也可以在形成氧化物半導體膜 101 之前對絕緣膜的表面進行電漿處理。藉由進行電漿處理，可以去除附著於絕緣膜表面的塵屑。

藉由使用脈衝直流（DC）電流源，可以減輕塵屑且膜厚度分佈也變均勻，所以是較佳的。另外，在進行上述電漿處理之後，藉由不暴露於大氣地形成氧化物半導體膜 101，可以抑制在絕緣膜和氧化物半導體膜 101 的介面上附著塵屑或水分。

此外，還可以使用能夠設置多個材料不同的靶材的多源濺射裝置。多源濺射裝置既可以在同一處理室中層疊形成不同膜，又可以在同一處理室中同時對多種材料進行濺射形成一個膜。再者，也可以採用在處理室內具備磁場產生機構的磁控管濺射裝置的方法（磁控管濺射法）、利用使用微波並產生的電漿的 ECR 濺射法等。另外，還可以採用在成膜時使靶材物質和濺射氣體成分起化學反應而形成它們的化合物的反應濺射法，以及在成膜時對基板也施加電壓的偏壓濺射法等。

接著，在氧化物半導體膜 101 上形成光阻掩罩 102a、102b，使用該光阻掩罩 102a、102b 選擇性地蝕刻氧化物半導體膜 101，來形成島狀氧化物半導體層 103a、103b（參照圖 2C、2D）。在形成光阻掩罩時採用旋塗法的情況下，為了提高光阻膜的均勻性，使用大量的光阻材料和顯影液，大量消耗不需要的材料。在使用旋塗法的成膜方法中，因為旋轉大型基板的機構為大規模且材料液的損耗及廢棄量大，所以，在大量生產時，基板尺寸的增加特別不利。另外，當對矩形的基板進行旋塗以形成膜時，在膜上容易發生以旋轉軸為中心的圓形不均勻。在此，採

用噴墨法等液滴噴射法、絲網印刷法等選擇性地形成光阻材料膜，然後將光阻材料膜曝光，以形成光阻掩罩。藉由選擇性地形成光阻材料膜，可以使光阻材料的使用量縮減，而可以實現大幅度的成本降低。因此，可以使用1000mm×1200mm、1100mm×1250mm、1150mm×1300mm等大面積基板。

作為此時的蝕刻方法可以使用濕蝕刻或乾蝕刻。在此，藉由使用醋酸、硝酸和磷酸的混合液的濕蝕刻，去除氧化物半導體膜 101 的不需要的部分以形成島狀氧化物半導體層 103a、103b。注意，在上述蝕刻之後去除光阻掩罩 102a、102b。另外，使用濕蝕刻的蝕刻劑只要能夠蝕刻氧化物半導體膜 101 即可，不局限於上述蝕刻劑。在進行乾蝕刻的情況下，較佳使用含有氯的氣體或對含有氯的氣體添加氧的氣體。藉由使用含有氯和氧的氣體，可以獲得用作基底膜的絕緣膜和氧化物半導體膜 101 的蝕刻選擇比，可以充分地減少對於絕緣膜的損傷。

另外，作為用於乾蝕刻的蝕刻裝置，可以使用如下：利用反應性離子蝕刻法（RIE 法）的蝕刻裝置；利用 ECR（電子迴旋加速器諧振）或 ICP（感應耦合電漿）等的高密度電漿源的乾蝕刻裝置。另外，作為與 ICP 蝕刻裝置相比在較大面積上容易獲得均勻放電的乾蝕刻裝置，有ECCP（增大電容耦合電漿）模式的蝕刻裝置，在該蝕刻裝置中，使上部電極接地，將 13.56MHz 的高頻電源連接到下部電極，並將 3.2MHz 的低頻電源連接到下部電極。

當採用該 ECCP 模式的蝕刻裝置時，可以對應作為基板使用超過第 10 代的一邊為 3m 的尺寸的基板的情況。

然後，較佳進行 200℃至 600℃，典型為 300℃至 500℃的熱處理。在此，在氮氣氛下以 350℃進行一個小時的熱處理。此熱處理牽涉到用於形成氧化物半導體層 103a、103b 的 In-Ga-Zn-O 為基礎的氧化物半導體的原子級的重新排列。由於可以釋放阻礙氧化物半導體層 103a、103b 中的載流子遷移的應變，所以此熱處理（包括光退火等）是重要的。注意，進行上述熱處理的時序只要在形成氧化物半導體層 103a、103b 之後，就沒有特別的限制。

接著，在島狀氧化物半導體層 103a、103b 上形成閘極絕緣膜 104 之後，在閘極絕緣膜 104 上形成導電膜 105（參照圖 2E 和 2F）。

閘極絕緣膜 104 可以由氧化矽膜、氧氮化矽膜、氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜、氮氧化鋁膜、氧化鉭膜的單層或疊層形成。閘極絕緣膜 104 可以藉由濺射法等而形成為 50nm 至 250nm 的厚度。舉例而言，作為閘極絕緣膜 104 可以藉由濺射法以形成 100nm 厚度的氧化矽膜。另外，可以藉由濺射法以形成 100nm 厚的氧化鋁膜。注意，閘極絕緣膜 104 較佳具有透光性。

藉由由緻密膜形成閘極絕緣膜 104，可以防止水分或氧從基板 100 側進入到氧化物半導體層 103a、103b。另

外，也可以防止基板 100 所包含的鹼金屬（Li、Cs、Na 等）或鹼土金屬（Ca、Mg 等）或其他金屬元素等雜質進入到氧化物半導體層。注意，將 Na 的濃度設定為 $5\times10^{19}/cm^3$ 或更低，較佳設定為 $1\times10^{18}/cm^3$ 或更低。因此，可以抑制使用氧化物半導體的半導體裝置的半導體特性的變動。另外，也可以提高半導體裝置的可靠性。

可以使用氧化銦錫（Indium Tin Oxide；ITO）、含有氧化矽的氧化銦錫（ITSO）、有機銦、有機錫、氧化鋅（ZnO）、氮化鈦等，以作為導電膜 105。此外，也可以使用包含氧化鋅的氧化銦鋅（IZO）、摻雜有鎵（Ga）的氧化鋅、氧化錫（SnO_2）、含有氧化鎢的氧化銦、含有氧化鎢的氧化銦鋅、含有氧化鈦的氧化銦、含有氧化鈦的氧化銦錫等。藉由使用濺射法並使用這些材料，可以以單層結構或疊層結構形成導電膜 105。但是，在採用疊層結構的情況下，眾多膜中的每一膜的透光率較佳地充分高。

接著，在導電膜 105 上形成光阻掩罩 107a、107b，使用光阻掩罩 107a、107b 選擇性地蝕刻導電膜 105，來形成導電層 109a、109b（參照圖 2G 和 2H）。注意，在上述蝕刻之後去除光阻掩罩 107a、107b。此時，為了提高之後形成的絕緣膜 112 的覆蓋率且防止絕緣膜 112 斷裂，較佳地將閘極電極的端部蝕刻為推拔狀。注意，閘極電極包括電極、及例如閘極佈線等使用導電膜形成的佈線。

接著，在閘極絕緣膜 104、導電層 109a、109b 上形

成導電膜 106（參照圖 3A 和 3B）。

使用鋁（Al）、鎢（W）、鈦（Ti）、鉭（Ta）、鉬（Mo）、鎳（Ni）、鉑（Pt）、銅（Cu）、金（Au）、銀（Ag）、錳（Mn）、釹（Nd）等金屬材料、以這些金屬材料為主要成分的合金材料、或以這些金屬材料為成分的氮化物，以形成具有單層或疊層結構的導電膜 106。較佳地使用例如鋁等低電阻導電材料。

在導電膜 105（或導電層 109a、109b）上形成導電膜 106 的情況下，有時使這二膜彼此反應。舉例而言，在對導電膜 105 使用 ITO，且對導電膜 106 使用鋁的情況下，它們之間發生化學反應。因此，較佳在導電膜 105 和導電膜 106 之間夾住耐火材料，以免此化學反應。舉例而言，耐火材料的實施例可以舉出鉬、鈦、鎢、鉭、鉻等。再者，在使用耐火材料形成的膜上使用導電率高的材料，較佳地將導電膜 106 形成為疊層膜，這是較佳的。作為高導電率的材料，可以舉出鋁、銅、銀等。舉例而言，在以疊層結構形成導電膜 106 的情況下，可以採用如下結構：第一層為鉬、第二層為鋁、第三層為鉬的疊層；或第一層為鉬、第二層為含有少量釹的鋁、第三層為鉬的疊層。

接著，在導電膜 106 上形成光阻掩罩 110，使用光阻掩罩 110 蝕刻導電膜 106（參照圖 3C 和 3D）。在蝕刻之後，去除光阻掩罩 110。因此，無光阻掩罩 110 形成於上的部份導電膜 106 被移除，，以致於使導電層 109a 露出。由此，導電層 111a 和導電層 109a 分別具有的表面積

不同。就是說，導電層 109a 所具有的表面積大於導電層 111a 所具有的表面積。或者，導電層 111a 和導電層 109a 具有導電層 111a 和導電層 109a 重疊的區域、導電層 111a 和導電層 109a 不重疊的區域。

包含至少具有遮光性的導電層 111a 的區域作為閘極佈線，並且包含具有透光性的導電層 109a 的區域作為閘極電極。藉由使用透光材料以形成用作閘極電極的導電層 109a，在形成有閘極電極的部分也可以透光；因此，來可以提高像素的孔徑比率。另外，藉由使用遮光導電層以形成用作閘極佈線的導電層 111a，可以降低佈線電阻，且降低耗電。另外，因為使用遮光導電層以形成閘極佈線，所以可以對像素之間的空間進行遮光。另外，也可以提高對比度。

注意，雖然說明形成導電層 109a、109b 並接著形成具有遮光性的導電層 111a 的步驟，但是也可以將形成的順序反過來。就是說，在形成用作閘極佈線並具有遮光性的導電層 111a 之後，可以形成用作閘極電極的具有透光性的導電層 109a、109b（參照圖 7A 和 7C）。

另外，如圖 3C 和 3D 所示那樣，在與閘極佈線相同的方向上配置電容佈線。雖然在像素區中的部份電容佈線較佳地由具有透光性的導電層 109b 形成，但是，也可以藉由依序堆疊具有透光性的導電層 109b、具有遮光性的導電層 111b（參照圖 1A），以形成稍後要形成的與源極佈線相重疊的部份電容佈線。藉由採用這種結構，可以降

低電阻。

雖然在本實施例中說明將電容佈線的寬度和閘極佈線的寬度形成為相同寬度的實施例，但是也可以將電容佈線的寬度和閘極佈線的寬度形成為不同。較佳地將電容佈線的寬度形成為大於閘極佈線的寬度。可以將儲存電容部151a的表面積增加。

注意，在形成氧化物半導體層 103a、103b 之後、在形成閘極絕緣膜 104 之後、或在形成閘極電極之後，進行提高氧化物半導體層 103a、103b 的一部分的區域或全部的區域的導電率的處理。舉例而言，作為提高導電率的處理，可以舉出氫化處理等。藉由將包含氫的氮化矽設置在氧化物半導體層 103b 的上層，並且施加熱，來進行氧化物半導體層的氫化處理。或者，藉由在氫氣氛中施加熱，來使氧化物半導體層氫化。另外，如圖 6 所示那樣，藉由在與氧化物半導體層 103a 的通道形成區重疊的區域中形成通道保護層 127，可以在氧化物半導體層 103a 中形成選擇性地提高導電率的區域。

通道保護層 127 較佳由氧化矽形成。由此，可以抑制氫進入到氧化物半導體層 103a 的通道部中。注意，也可以在提高導電率的處理之後去除通道保護層 127。另外，通道保護層 127 也可以由光阻形成。在此情況下，較佳在氫化處理之後，去除光阻。如此，藉由對氧化物半導體層 103a、103b 進行提高導電率的處理，可以使電晶體的電流容易流過，因此可以降低電容器的電極的電阻。

在圖 6 中，雖然示出將通道保護層 127 設置為接觸氧化物半導體層 103a 的實施例，但是也可以將通道保護層 127 設置在閘極絕緣膜 104 上。另外，藉由調整通道保護層 127 和用作閘極電極的導電層 109a 的形狀，使通道保護層 127 大於導電層 109a，可以形成偏移區域。

接著，在形成作為層間絕緣膜的絕緣膜 112 以覆蓋導電層 109a、109b、閘極絕緣膜 104 之後，在絕緣膜 112 中形成到達氧化物半導體層的接觸孔，來使部份氧化物半導體層的表面露出（參照圖 3E 和 3F）。

絕緣膜 112 可以採用由如下材料構成的單層結構或疊層結構的膜：氧化矽、氮化矽、氧氮化矽、氮氧化矽等的具有氧或氮的絕緣膜、DLC（類金剛石碳）等包含碳的膜、環氧、聚醯亞胺、聚醯胺、聚乙烯苯酚、苯並環丁烯、丙烯酸樹脂等的有機材料或者如矽氧烷樹脂等矽氧烷材料。注意，絕緣膜 112 較佳具有透光性。

接著，在絕緣膜 112 上形成導電膜 113（參照圖 3G 和 3H）。

較佳由與形成導電膜 105 的材料實質相同的材料形成導電膜 113。與導電膜 105 實質相同的材料是指主要成分的元素與用於導電膜 105 的材料的元素相同。從雜質的觀點來看，有時含有的元素的種類、濃度等不同。像這樣，當藉由濺射法或蒸鍍，使用與導電膜 105 的材料實質相同的材料以形成導電膜 113 時，具有之優點為導電膜 105 與 113 可以共同使用材料。當可以共同使用材料時，可以使

用相同製造裝置，可以順利進行製造步驟，並可以提高產率，從而可以實現低成本化。

接著，在導電膜 113 上形成光阻掩罩 115a、115b，使用光阻掩罩 115a、115b 選擇性地蝕刻導電膜 113，來形成導電層 117a、117b（參照圖 4A 和 4B）。注意，在蝕刻之後，去除光阻掩罩 115a、115b。

接著，在導電層 117a、117b 及絕緣膜 112 上形成導電膜 114（參照圖 4C 和 4D）。

可以使用例如鋁（Al）、鎢（W）、鈦（Ti）、鉭（Ta）、鉬（Mo）、鎳（Ni）、鉑（Pt）、銅（Cu）、金（Au）、銀（Ag）、錳（Mn）、釹（Nd）等金屬材料、含有上述金屬材料中的任何材料作為主要成分的合金材料、或含有上述金屬材料中的任何材料作為其成分的氮化物，以單層或疊層形成導電膜 114。較佳使用例鋁等低電阻導電材料。

另外，導電膜 114 較佳由與形成導電膜 106 的材料不同的材料形成。另外，導電膜 114 較佳由與導電膜 106 不同的疊層結構形成。這是因為在很多情況下，在半導體裝置的製造製程中對導電膜 114 和導電膜 106 施加的熱的溫度不同的緣故。一般地，導電膜 106 傾向於具有更高溫度。因此，較佳地使用耐火的材料或疊層結構以形成導電膜 106。或者，較佳地使用不易發生小丘的材料或疊層結構以形成導電膜 106。或者，因為有時導電膜 114 包含於供應視頻信號的信號線中，所以，較佳地採用電阻比導電

膜 106 的佈線電阻更小的材料或疊層結構以形成導電膜 114。

與導電膜 106 形成於導電膜 106（或者導電層 109a、109b）上的情況同樣，當在導電膜 113（或者導電層 117a、117b）上形成導電膜 114 時，有時這二膜彼此反應。因此，在導電膜 114 形成於導電膜 113 的情況中，也較佳地在導電膜 113 和導電膜 114 之間夾有耐火材料。舉例而言，作為耐火材料的實施例，可以舉出鉬、鈦、鎢、鉭、鉻等。再者，較佳地，藉由在使用耐火材料形成的膜上，使用高導電率的材料，將導電膜 114 形成為多層膜。作為高導電率的材料，可以舉出鋁、銅、銀等。

接著，在導電膜 114 上形成光阻掩罩 118，使用光阻掩罩 118，蝕刻導電膜 114（參照圖 4E 和 4F）。蝕刻之後，去除光阻掩罩 118。因此，無光阻掩罩 118 形成於上的部份導電膜 114 被移除，而使導電層 117a 露出。由此，導電層 119a 和導電層 117a 分別具有的表面積不同。就是說，導電層 117a 所具有的表面積大於導電層 119a 所具有的表面積。或者，導電層 119a 和導電層 117a 具有導電層 119a 和導電層 117a 重疊的區域、導電層 119a 和導電層 117a 不重疊的區域。

包含至少具有遮光性的導電層 119a 的區域用作源極佈線，包含具有透光性的導電層 117a 的區域用作源極電極或汲極電極。藉由使用透光導電層形成用作源極電極或汲極電極的導電層 117a、117b，即使有源極電極或汲極

電極形成的部分也可以透光；因此，可以提高像素的孔徑比率。另外，藉由使用具有遮光導電層形成用作源極佈線的導電層 119a，可以降低佈線電阻，且降低耗電。另外，源極佈線因為由具有遮光性的導電層 119a 形成，所以可以對像素之間的空間進行遮光。換言之，借助於設在列方向上的閘極佈線、以及設在行方向上的源極佈線，即使不使用黑基質也可以對像素之間的空間進行遮光。

注意，雖然說明形成導電層 117a、117b、然後形成具有遮光性的導電層 119a 的步驟，但是也可以將形成的順序反過來。就是說，在形成用作源極佈線的具有遮光性的導電層 119a 之後，可以形成用作源極電極和汲極電極的具有透光性的導電層 117a、117b（參照圖 7A 和 7B）。

另外，在圖 4E 和 4F 中，導電層 117b 也用作儲存電容部 151a 的電極。在電容佈線中，儲存電容部 151a 包含閘極絕緣膜 104 和絕緣膜 112 作為介電體並由用作電極的氧化物半導體層 103b、導電層 109b 和導電層 117b 形成。藉由採用這種結構，可以降低電阻。

如此，藉由使用透光導電層以形成儲存電容部 151a，也可以使形成有儲存電容部 151a 的部分透光。因此，可以提高孔徑比率。另外，當使用透光材料以形成儲存電容部 151a 時，儲存電容部 151a 可以大。因此，即使電晶體關閉時，像素電極的電位保持特性仍然是有利的，因此，顯示品質是有利的。另外，可以使饋通電位低。

依此方式，可以形成電晶體 150a、儲存電容部 151a。另外，電晶體 150a 和儲存電容部 151a 可為透光元件。注意，在使用氧化物半導體層 103b 及閘極絕緣膜 104 作為介電體以形成儲存電容部的情況下，使用導電層 109b 形成的電容佈線的電位高於對置電極的電位（共同線的電位）。可以對氧化物半導體層 103b 感應電荷，因而氧化物半導體層 103b 可以用作儲存電容部的電極。另一方面，在不使用氧化物半導體層 103b 形成儲存電容部的情況下，或在藉由氫化處理等對氧化物半導體層 103b 進行提高導電率的處理的情況下，電容器佈線的電位可以與對置電極（共同電極）的電位相同。由此，可以減少佈線的數量。

接著，在形成絕緣膜 120 之後，在絕緣膜 120 上形成光阻掩罩（未圖示），以及，使用光阻掩罩對絕緣膜 120 進行蝕刻，以在絕緣膜 120 中形成接觸孔（參照圖 5A 和 5B）。絕緣膜 120 可以用作使形成有電晶體 150a、儲存電容部 151a 或佈線等的表面平坦的絕緣膜。因為可以將電晶體 150a、儲存電容部 151a 可以形成作為透光元件，所以它們所設置的區域也可以用作開口區。因此，有利於緩和導因於電晶體 150a、儲存電容部 151a 或佈線等的不均勻，使形成有這些元件的上部平坦。

另外，絕緣膜 120 可以用作保護電晶體 150a 免於雜質的絕緣膜。絕緣膜 120 可以由例如含有氮化矽的膜形成。含有氮化矽的膜阻擋雜質的效果高，所以是較佳的。

或者，絕緣膜 120 可以由含有有機材料的膜形成。作為有機材料的實施例，較佳地使用丙烯酸樹脂、聚醯亞胺、聚醯胺等。這些有機材料因為使凹凸平坦的效果高，所以是較佳的。因此，在絕緣膜 120 形成為具有含有氮化矽的膜和含有有機材料的膜的疊層結構的情況下，較佳地，在下側配置含有氮化矽的膜，在上側配置含有有機材料的膜。注意，在絕緣膜 120 形成為具有疊層結構的情況下，較佳地，各個膜的透光性充分高。另外，也可以採用感光性材料。在此情況下，不需要對絕緣膜 120 進行蝕刻形成接觸孔。

另外，絕緣膜 120 可以用作濾色片。藉由在基板 100 側設置濾色片，不需要在對置基板側設置濾色片。因此，不需要用於調整兩個基板的位置的寬容度，因此可以使面板的製造容易。注意，也可以不形成絕緣膜 120。也可以在與源極電極、源極佈線相同的層上形成像素電極。

接著，在絕緣膜 120 及接觸孔上形成導電膜 121（參照圖 5C 和 5D）。較佳地使用與形成導電膜 105 和導電膜 113 的材料實質相同的材料，形成導電膜 121。像這樣，當藉由濺射或蒸鍍，藉由使用與導電膜 105 及 113 實質相同的材料，以形成導電膜 121 的情況下，具有材料可以由導電膜 105 和導電膜 113 及導電膜 121 共同使用材料。藉由可以共同使用材料，可以使用相同製造裝置，這樣可以順利進行製造步驟，並可以提高產率，降低成本。

接著，在導電膜 121 上形成光阻掩罩（未圖示），使

用光阻掩罩選擇性地蝕刻導電膜 121，來形成導電層 122a、122b（參照圖 5E 和 5F）。注意，在蝕刻之後，去除光阻掩罩。

導電層 122a、122b 可以用作像素電極。或者，導電層 122a、122b 經由接觸孔而使源極佈線、源極電極、閘極佈線、閘極電極、像素電極、電容佈線、儲存電容部的電極等互相連接。因此，導電層 122a、122b 用作連接導體和導體的佈線。

如上所述，可以製造半導體裝置。根據本實施例中所示的製造方法，可以形成具有透光性的電晶體 150a 及具有透光性的儲存電容部 151a。由此，即使在像素內配置電晶體、儲存電容部的情況下，形成有電晶體、儲存電容部的部分也可以透光，因此提高孔徑比率。再者，由於連接電晶體和元件（例如別的電晶體）的佈線可以使用低電阻率且導電率高的材料形成，因此可以減少信號的波形畸變，而可以減少由於佈線電阻導致的電壓下降。

接著，使用圖 7A 至 7C 說明半導體裝置的另一實施例。注意，圖 7A 至 7C 所示的半導體裝置的很多部分與圖 1A 和 1B 共同。因此，在下面省略重複的部分，而說明不同之點。另外，圖 7A 是平面圖，圖 7B 是沿著圖 7A 中的線 A-B 截斷的截面圖，圖 7C 是沿著圖 7A 中的線 C-D 截斷的截面圖。

雖然圖 1A 和 1B 中顯示藉由在透光導電層上堆疊遮光導電層，以形成閘極佈線和源極佈線的實施例；但是也

可以按順序層疊遮光導電層、及透光導電層，以形成閘極佈線和源極佈線（參照圖 7A 至 7C）。作為閘極電極的具有透光性的導電層 109a 連接到用作閘極佈線的具有遮光性的導電層 111a。與閘極佈線同樣，用作源極電極或汲極電極的具有透光性的導電層 117a 連接到用作源極佈線的具有遮光性的導電層 119a。

接著，參考圖 8A 至 8C，說明半導體裝置的另一實施例。注意，圖 8A 至 8C 所示的半導體裝置的很多部分與圖 1A 和 1B 共同。因此，在下面省略重複的部分，而說明不同點。另外，圖 8A 是平面圖，圖 8B 是沿著圖 8A 中的線 A-B 截斷的截面圖，圖 8C 是沿著圖 8A 中的線 C-D 截斷的截面圖。

在圖 1A 和 1B 中，顯示藉由按順序層疊透光導電層、遮光導電層以形成閘極佈線及源極佈線的實施例；但是，可以使用遮光導電層以形成閘極佈線及源極佈線（參照圖 8A 至 8C）。作為閘極電極的具有透光性的導電層 109a 連接到用作閘極佈線的具有遮光性的導電層 111a。與閘極佈線同樣，用作源極電極或汲極電極的具有透光性的導電層 117a 連接到用作源極佈線的具有遮光性的導電層 119a。

另外，在閘極佈線上形成電晶體的情況下，電晶體的尺寸視電晶體的閘極佈線的寬度而定。但是在本實施例中，由於電晶體可以形成在像素內，所以電晶體的尺寸可以大。舉例而言，如圖 9 所示那樣，可以形成通道寬度 W

或通道長度 L 大於閘極佈線寬度的電晶體。藉由形成大電晶體，可以充分地提高其電流能力，且縮短對於像素的信號寫入時間。此外，可以減少截止電流，而降低閃爍等。因此，可以提供高清晰的顯示裝置。

注意，像素結構不局限於圖 1A 和 1B。舉例而言，如圖 10A 和 10B 所示那樣，也可以不設置電容佈線，而設置儲存電容，其中像素電極和相鄰的像素的閘極佈線隔著絕緣膜和閘極絕緣膜彼此重疊。

接著，使用圖 11A 至 11C 說明半導體裝置的另一實施例。圖 11A 至 11C 所示的半導體裝置的很多部分與圖 1A 和 1B 共同。因此，在下面省略重複的部分，而說明不同點。另外，圖 11A 是平面圖，圖 11B 是沿著圖 11A 中的線 A-B 截斷的截面圖。

圖 11A 和 11B 的與圖 1A 和 1B 不同之點是如下：使用包含於電容中具有透光性的導電層 109c 和用作源極電極或汲極電極的導電層 117c，以作為儲存電容部 151c 的電極，取代氧化物半導體層。因此，電容佈線可以處於與對置電極相同電位。另外，由於氧化物半導體層不用於儲存電容部 151c，所以電容值小；因此，圖 11A 和 11B 所示的導電層 109c 和導電層 117c 的表面積較佳地大於圖 1A 和 1B 所示的導電層 109c 和導電層 117b。儲存電容部 151c 的尺寸較佳為像素間距的 70%或以上、或 80%或以上。另外，在導電層 117c 上，像素電極接觸導電層 119b。下面，由於結構類似於圖 1A 和 1B 所示的結構，

所以省略詳細說明。

藉由採用這種結構，可以形成高透光率的大儲存電容部 151c。藉由形成大儲存電容部 151c，即使電晶體關閉，像素電極的電位保持特性仍然是有利的，因而顯示品質是有利的。另外，可以使饋通電位低。另外，即使在將儲存電容部 151c 形成為大的情況下，在形成有儲存電容部 151c 的部分，也仍然可以透光。因此可以提高孔徑比率且降低耗電。另外，即使像素電極的接觸孔的不均勻導致液晶的配向失序，也可以藉由具有遮光性的導電層 119b 來防止光洩露。

接著，使用圖 12 說明半導體裝置的另一實施例。圖 12 所示的半導體裝置的很多部分與圖 1A 和 1B 共同。因此，在下面省略重複的部分，而說明不同之點。另外，圖 12 是平面圖。

圖 12 說明以 EL 顯示裝置的像素結構作為像素結構的實施例。注意，圖 12 中所示的半導體裝置與圖 1A 和 1B 中的半導體裝置有很多共同部份。因此，省略共同部份的說明，而說明不同點。此外，圖 12 是平面圖。

在圖 12 中，EL 顯示裝置的像素結構被說明為像素結構的實施例。圖 12 所示的像素包含：藉由按順序層疊導電層 109a、導電層 111a 而形成的閘極佈線；藉由按順序層疊導電層 117a、導電層 119a 而形成的源極佈線；開關電晶體 150a；驅動電晶體 150c；儲存電容部 151d；以及，藉由按順序層疊導電層 117e 和導電層 119c 而形成的

電源線。

與圖 1B 所示的電晶體 150a 同樣，圖 12 所示的電晶體 150a 類似於圖 1B 所示的電晶體 150a，以及，在具有絕緣表面的基板上包含氧化物半導體層 103a；覆蓋氧化物半導體層 103a 的閘極絕緣膜；設置在閘極絕緣膜上的用作閘極電極的導電層 109a；覆蓋氧化物半導體層 103a 和導電層 109a 的絕緣膜；設置在絕緣膜上電連接到氧化物半導體層 103a 並用作源極電極或汲極電極的導電層 117a、117b。另外，驅動電晶體 150c 在具有絕緣表面的基板上包括：氧化物半導體層 103c；覆蓋氧化物半導體層 103c 的閘極絕緣膜；設置在閘極絕緣膜上用作閘極電極的導電層 109d；覆蓋氧化物半導體層 103c 和導電層 109d 的絕緣膜 112；設置在絕緣膜 112 上電連接到氧化物半導體層 103c 並用作源極電極和汲極電極的導電層 117e、117f。儲存電容部 151d 包含作為介電體的閘極絕緣膜和絕緣膜以及用作電極的氧化物半導體層 103d、導電層 109b 和導電層 117e。

雖然圖 12 所示的半導體裝置包含開關電晶體 150a、驅動電晶體 150c 等兩個電晶體，但是也可以在一個像素中設置三個或更多電晶體。

即使在一個像素中設置兩個或更多的電晶體的情況下，有電晶體形成的部分仍然可以透光，因此可以提高孔徑比率。

注意，在保護電路、閘極驅動器或源極驅動器等週邊

驅動電路部分中，不需要使電晶體部分透光。因此，在像素部中使用具有透光性的材料形成電晶體或電容元件，也可以使用遮光材料形成週邊驅動電路部分中的電晶體。

本實施例可以與任何其他實施例適當地組合。

[實施例 2]

在本實施例中，參考圖 13A 及 13B、14A 至 14F、15A 至 15D、16A 至 16D、17A 至 17D、18A 至 18D、19A1 至 19B2、20A 及 20B、21A 及 21B、及 22A 至 22B，說明半導體裝置的製程實施例。注意，根據本實施例的半導體裝置及其製程的很多部分與實施例 1 共同。因此，在下面省略重複的部分，而詳細地說明不同之點。

圖 13A 和 13B 顯示本實施例的半導體裝置。圖 13A 是平面圖，圖 13B 是沿著圖 13A 中的線 A-B 截斷的截面圖。

圖 13A 和 13B 與圖 1A 和 1B 不同點如下所述。在圖 1A 和 1B 中，形成用於電晶體 150a 的氧化物半導體層 103a 和用於儲存電容部 151a 的氧化物半導體層 103b，但是在圖 13A 和 13B 中，將電晶體 250 的氧化物半導體層和儲存電容部 251 的氧化物半導體層形成於一個島中。

藉由採用這種結構，用來形成氧化物半導體層的佈局可以簡單。另外，由於可以減少接觸孔的數量，所以可以減少接觸電阻。另外，可以減少接觸不良。

接著，使用圖 14A 至 14F、15A 至 15D、16A 至

16D、17A 至 17D、18A 至 18D、及 19A1 至 19B2，說明半導體裝置的製程的實施例。另外，在本實施例中，說明使用多色調光罩製造半導體裝置的情況。

首先，在具有絕緣表面的基板 200 上形成氧化物半導體層 203a、203b（參照圖 14A 和 14B）。

至於基板 200 的材料、氧化物半導體層 203a、203b 的材料及製造方法可以參照實施例 1 所示的基板 100、氧化物半導體層 103a、103b 的材料及製造方法。可以在具有絕緣表面的基板 200 上設置用作基底膜的絕緣膜。

接著，在氧化物半導體層 203a、203b 上形成閘極絕緣膜 204、導電膜 205、導電膜 206（參照圖 14C 和 14D）。

至於閘極絕緣膜 204、導電膜 205、導電膜 206 的材料及製造方法可以參照實施例 1 所示的閘極絕緣膜 104、導電膜 105 及導電膜 106 的材料及製造方法。

接著，在導電膜 206 上形成光阻掩罩 207a、207b。作為光阻掩罩 207a、207b，藉由使用多色調光罩，可以形成具有厚度不同的區域的光阻掩罩。藉由使用多色調光罩，可以減少所使用的光罩數量，而減少製造步驟數目，所以是較佳的。在本實施例中，可以在形成導電膜 205、206 的圖案的步驟和形成導電膜 213、214 的圖案的步驟中使用多色調光罩。

多色調光罩是指以多個等級的光量來執行曝光的光罩。典性地，以三個等級的光量來執行曝光：曝光區域、

半曝光區域以及未曝光區域。藉由使用多色調光罩，可以經由一個曝光步驟及一個顯影步驟，形成具有多個（代表性的為兩種）厚度的光阻掩罩。由此，藉由使用多色調光罩，可以減少光罩數量。

圖 19A1 及圖 19B1 是代表性的多色調光罩的截面圖。圖 19A1 顯示灰色調掩罩 403，圖 19B1 顯示半色調掩罩 414。

圖 19A1 所示的灰色調掩罩 403 在透光基板 400 上包含使用遮光層形成的遮光部 401、以及遮光層的圖案形成的衍射光柵部 402。

衍射光柵部 402 藉由使用設有等於或小於曝光的光的解析度極限的間隔之狹縫、點或網眼等，來控制光透過率。注意，槽縫、點或網眼以週期性間隔或非週期性間隔，設置在衍射光柵部 402 中。

作為透光性板 400，可以使用石英等。使用金屬膜，較佳地使用鉻或氧化鉻等，以產生形成遮光部 401 及衍射光柵部 402 的遮光層。

當以曝照光照射灰色調掩罩 403 時，，如圖 19A2 所示，與遮光部 401 重疊的區域的透光率為 0%，不設置遮光部 401 或衍射光柵部 402 的區域的透光率為 100%。此外，根據衍射光柵的狹縫、點或網眼、等等的間隔，衍射光柵部 402 的透光率可以被調整為大約 10%至 70%。

圖 19B1 所示的半色調掩罩 414 在透光基板 411 上包含半透光層形成的半透光部 412、以及遮光層形成的遮光

部 413。

半透光部 412 可以使用 MoSiN、MoSi、MoSiO、MoSiON、CrSi 等層形成。使用與灰色調掩罩的遮光層相同的金屬膜形成遮光部 413；較佳使用鉻或氧化鉻等。

在對半色調掩罩 414 照射曝照光的情況下，如圖 19B2 所示，重疊於遮光部 413 的區域的透光率為 0%，未設有遮光部 413 或半透光部 412 的區域的透光率為 100%。此外，半透光部 412 的透光率大約 10%至 70%以及可以根據形成的材料的種類或形成的膜厚等而調整。

用由於多色調光罩可以取得三等級的光曝照以取得曝光部分、半曝光部分、以及未曝光部分，所以，藉由一個曝光步驟及一個顯影步驟，可以形成具有多種（典型為兩種）厚度的光阻掩罩。由此，藉由使用多色調光罩，可以減少光罩數目。

圖 14E 和 14F 所示的半色調光罩包含設在透光基板 300 上的半透光層 301a、301b 及遮光層 301c。因此，在導電膜 206 上，在要成為儲存電容部 251 的電極之部份及要成為閘極電極的部份上，光阻掩罩 207a、207b 形成為薄的，以及，在要成為閘極佈線的部份上，光阻掩罩 207a 形成為厚的（參照圖 14E 和 14F）。

使用光阻掩罩 207a、207b，對導電膜 205、206 的不需要的部分選擇性地進行蝕刻以去除，來形成導電層 208a、209a、導電層 208b、209b（參照圖 15A 和 15B）。

接著，將光阻掩罩 207a、207b 以氧電漿灰化。藉由對光阻掩罩 207a、207b 進行氧電漿灰化，光阻掩罩 207b 被去除而使導電層 208b 露出。另外，光阻掩罩 207a 縮小，留下作為光阻掩罩 210（參照圖 15C 和 15D）。依此方式，藉由使用利用多色調光罩形成的光阻掩罩，不增加使用光阻掩罩，因而可以使製程簡化。

接著，使用光阻掩罩 210 對導電層 208a、208b 進行蝕刻（參照圖 16A 和 16B）。在蝕刻之後，去除光阻掩罩 210。結果，導電層 208b 被去除，而使導電層 209b 露出。此外，移除無光阻掩罩 210 形成於上的部分導電層 208a，因而使導電層 209a 露出。因此，導電層 208a 和導電層 209a 所具有的表面積彼此不同。換言之，導電層 209a 所具有的表面積大於導電層 208a 所具有的表面積。或者，導電層 208a 和導電層 209a 具有導電層 208a 和導電層 209a 重疊的區域以及導電層 208a 和導電層 209a 不重疊的區域。

至少包含遮光性的導電層 211a 的區域用作閘極佈線，以及包含透光性的導電層 209a 的區域用作閘極電極。藉由使用具有透光材料，形成用作閘極電極的導電層 209a，可以提高像素的孔徑比率。另外，藉由按順序層疊具有透光導電層、及遮光導電層，以形成用作閘極佈線的導電層 209a 和導電層 211a，可以降低佈線電阻，且降低耗電。另外，閘極佈線因為由遮光導電層形成，所以可以將像素之間的空間遮光。

另外，在與閘極佈線相同的方向上配置有電容佈線。雖然在像素區中的部份電容佈線較佳地由具有透光性的導電層 209b 形成，但是，也可以按順序層疊具有透光性的導電層 209b、具有遮光性的導電層 211b，以形成與稍後要形成的源極佈線重疊的部份電容佈線。

如此，藉由使用多色調光罩，可以以一個掩罩形成具有透光性的區域（高透光率的區域）和具有遮光性的區域（低透光率的區域）。因此可以不增加光罩數量，而形成透光區域（高透光率的區域）和遮光區域（低透光率的區域）。

接著，在形成用作層間絕緣膜的絕緣膜 212 以覆蓋導電層 209a、209b 及閘極絕緣膜 204 之後，在絕緣膜 212 中形成到達氧化物半導體層的接觸孔，來使氧化物半導體層的表面的一部分露出。至於絕緣膜 212 的材料及製造方法可以參照實施例 1 所示的絕緣膜 112。

接著，在絕緣膜 212 上形成導電膜 213、導電膜 214（參照圖 16C 和 16D）。至於導電膜 213、導電膜 214 的材料及製造方法可以參照實施例 1 所示的導電膜 113、導電膜 114。

接著，使用半色調掩罩在導電膜 214 上形成光阻掩罩 215a、215b（參照圖 17A 和 17B）。半色調掩罩包含設於透光基板 302 上的半透光層 303b 及遮光層 303a。因此，在導電膜 214 上，在要成為源極電極或汲極電極的部分上形成薄的光阻掩罩 215b，以及，要成為源極佈線的部分

上形成厚的光阻掩罩 215a。

使用光阻掩罩 215a、215b，對導電膜 213、214 的不需要的部分選擇性地進行蝕刻並去除，來形成導電層 216a、217a、導電層 216b 及 217b（參照圖 17C 和 17D）。

接著，對光阻掩罩 215a、215b 進行氧電漿灰化。藉由對光阻掩罩 215a、215b 進行氧電漿灰化，光阻掩罩 215b 被去除而使導電層 217b 露出。另外，光阻掩罩 215a 縮小，並因而留下作為光阻掩罩 218。如此，藉由使用利用多色調光罩形成的光阻掩罩，不增加使用光阻掩罩，因此可以使製程簡化。

接著，使用光阻掩罩 218 對導電層 216a、216b 進行蝕刻（參照圖 18A 和 18B）。結果，導電層 216b 被去除，而使導電層 217b 露出。此外，移除光阻掩罩 218 未形成於上的部分導電層 216a，來形成導電層 219a。由此，導電層 219a 和導電層 217a 的各別表面積顯著不同。換言之，導電層 217a 所具有的表面積大於導電層 219a 所具有的表面積。或者，導電層 219a 和導電層 217a 具有導電層 219a 和導電層 217a 重疊的區域以及導電層 219a 和導電層 217a 不重疊的區域。注意，在蝕刻之後，去除光阻掩罩 218。

至少包含遮光性的導電層 219a 的區域用作源極佈線，包含具有透光性的導電層 217a 的區域用作源極電極極或汲極電極。藉由使用透光導電層，形成用作源極電極

極和汲極電極的導電層 217a、217b，可以提高像素的孔徑比率。另外，藉由按順序層疊透光導電層及遮光導電層以形成用作源極佈線的導電層 217a 和導電層 219a，可以降低佈線電阻，且降低耗電。另外，源極佈線因為由具有遮光性的導電層 219a 構成，所以可以對像素之間的空間遮光。換言之，借助於設在列方向上的閘極佈線、以及設在行方向上的源極佈線，即使不使用黑基質也可以對像素之間的空間遮光。

另外，導電層 217a 也用作儲存電容部 251 的電極。在電容佈線中，儲存電容部 251 包含作為介電體的閘極絕緣膜 204 和絕緣膜 212 以及用作電極的氧化物半導體層 203b、導電層 209b 和導電層 217b。

如此，藉由使用透光導電層以形成儲存電容部 251，可以使有儲存電容部 251 形成的部分透光，而可以提高孔徑比率。另外，當使用透光導電材料以形成儲存電容部 251 時，儲存電容部 251 可以是大的。因此，即使電晶體關閉，像素電極的電位保持特性仍然是有利的，顯示品質因而是有利的。另外，可以使饋通電位低。

依此方式，形成電晶體 250、儲存電容部 251。另外，電晶體 250 和儲存電容部 251 可為透光元件。

接著，在形成絕緣膜 220 之後，在絕緣膜 220 上形成光阻掩罩（未圖示），使用光阻掩罩對絕緣膜 220 進行蝕刻，以在絕緣膜 220 中形成接觸孔。接著，在絕緣膜 220 及接觸孔上形成導電膜 221。至於絕緣膜 220、導電膜

221 的材料及製造方法可以參照實施例 1 的絕緣膜 120、導電膜 121。注意，也可以不形成絕緣膜 220。也可以在與源極電極、源極佈線相同的層上形成像素電極。

接著，在導電膜 221 上形成光阻掩罩（未圖示），使用光阻掩罩選擇性地蝕刻導電膜 221，來形成導電膜 222a、222b（參照圖 18C 和 18D）。注意，在蝕刻之後，去除光阻掩罩。

因此，可以形成半導體裝置。由於多色調光罩可以取得三等級的光曝照以取得曝光部分、半曝光部分、以及未曝光部分，所以，藉由一個曝光步驟及一個顯影步驟，可以形成具有多種（典型為兩種）厚度的光阻掩罩。由此，藉由使用多色調光罩，可以減少光罩數目。另外，藉由本實施例所示的製造方法，可以形成具有透光性的電晶體 250 及具有透光性的儲存電容部 251。因此，由於在像素中用於連接電晶體和元件（例如別的電晶體）的佈線可以使用低電阻率且導電率高的材料形成，因此可以減少信號的波形畸變，而可以減少由於佈線電阻導致的電壓下降。此外，由於電晶體 250 的半導體層和儲存電容部 251 的氧化物半導體層形成於一個島中，因此用來形成氧化物半導體層的佈局可以簡單。另外，因為可以減少接觸孔的數量，所以可以減少接觸電阻。另外，可以抑制接觸不良。注意，雖然在本實施例中，說明形成閘極佈線的步驟和形成源極佈線的步驟等二步驟使用多色調光罩的情況，但是也可以形成閘極佈線的步驟和形成源極佈線的步驟的任一

步驟中使用多色調光罩。

接著，使用圖 20A 和 20B 說明半導體裝置的另一實施例。注意，圖 20A 和 20B 所示的半導體裝置的很多部分與圖 1A 和 1B 共同。因此，在下面省略重複的部分，而說明不同之點。另外，圖 20A 是平面圖，圖 20B 是沿著圖 20A 中的線 A-B 截斷的截面圖。

圖 20A 和 20B 的與圖 1A 和 1B 不同之點是如下：在電容佈線中，按順序層疊具有透光性的導電層 109b、具有遮光性的導電層 111c，且具有遮光性的導電層 111c 的面積大於圖 1A 和 1B 所示的導電層 111b。另外，在電容佈線的具有遮光性的導電層 111c 上實現像素電極和導電層 117b 的接觸。由於結構類似圖 1A 和 1B 所示的結構同樣，所以省略詳細的說明。

藉由採用這種結構，可以使用電阻率低且導電率高的材料形成電容佈線，因此可以減少信號的波形畸變，而可以減少由於佈線電阻導致的電壓下降。另外，即使由於像素電極的接觸孔的不均勻導致液晶的配向失序，藉由電容佈線的具有遮光性的導電層 111c，可以防止光洩露。

注意，在保護電路、閘極驅動器或源極驅動器等週邊驅動電路部分中，不需要使電晶體部分透光。因此，在像素部中使用具有透光性的材料形成電晶體或電容元件，也可以使用具有遮光性的材料形成週邊驅動電路部分中的電晶體。

本實施例可以與其他實施例適當地組合。

[實施例 3]

在本實施例中，將說明在同一基板上形成設置於像素部份中的至少部份驅動電路和薄膜電晶體的實施例。

圖 21A 示出顯示裝置實施例的主動矩陣型液晶顯示裝置的方塊圖實施例。圖 21A 所示的顯示裝置在基板 5300 上包括：包含多個設有顯示元件的像素的像素部 5301；選擇像素的掃描線驅動電路 5302；以及控制輸入至被選擇的像素的視頻信號的輸入的信號線驅動電路 5303。

圖 21B 所示的發光顯示裝置在基板 5400 上包括：包含多個設有顯示元件的像素的像素部 5401；選擇像素的第一掃描線驅動電路 5402 及第二掃描線驅動電路 5404；以及控制輸入至被選擇的像素的視頻信號的輸入的信號線驅動電路 5403。

在輸入到圖 21B 所示的發光顯示裝置的像素的視頻信號為數位信號的情況下，藉由開／關電晶體，使像素發光或不發光。因此，可以採用面積比例灰度法或時間比例灰度法進行灰度顯示。面積比例灰度法是一種驅動法，其藉由將一個像素分割為多個子像素並根據視頻信號而獨立地驅動子像素，來進行灰度顯示。此外，時間比例灰度法是一種驅動法，其藉由控制像素發光期間，來進行灰度顯示。

因為發光元件的響應速度比液晶元件等高，所以與液晶元件相比，發光元件更適合於時間灰度法。在採用時間

比例灰度法進行顯示的情況下，將一個框週期分割為多個子框週期。然後，根據視頻信號，在各子框週期中使像素的發光元件處於發光或非發光狀態。藉由將一個框週分割為多個子框週期，可以利用視頻信號以控制一個框週期中像素真正發光的總時間長度，以致於可以進行灰度顯示。

在圖 21B 所示的發光顯示裝置中，當在一個像素中配置兩個開關 TFT 時，第一掃描線驅動電路 5402 產生輸入到作為開關 TFT 之一的閘極佈線的第一掃描線的信號，而使用第二掃描線驅動電路 5404 產生輸入到開關 TFT 中的另一 TFT 的閘極佈線的第二掃描線的信號 ；但是，一個掃描線驅動電路可以產生輸入到第一掃描線的信號和輸入到第二掃描線的信號。此外，舉例而言，視包含於一個像素中的開關 TFT 的數目，在各像素中設置多個用來控制開關元件的操作的掃描線。在此情況下，一個掃描線驅動電路可以產生輸入到多個掃描線的所有信號，或多個掃描線驅動電路產生輸入到多個掃描線的信號。

根據實施例 1 和實施例 2 中任一實施，形成配置在液晶顯示裝置的像素部中的薄膜電晶體。此外，因為實施例 1 及實施例 2 所示的薄膜電晶體是 n 通道型 TFT，所以在驅動電路中包含 n 通道型 TFT 的驅動電路的一部分形成在與像素部的薄膜電晶體相同的基板上。

此外，也在發光顯示裝置中，在驅動電路中包含 n 通道型 TFT 的驅動電路的一部分可以形成在與像素部的薄膜電晶體相同的基板上。或者，也可以僅使用與實施例 1

和實施例 2 中任一實施例中所示的 n 通道型 TFT，形成信號線驅動電路及掃描線驅動電路。

注意，在保護電路、閘極驅動器及源極驅動器等週邊驅動電路部分中，光不需要透射電晶體。因此，在像素部分中，光透射電晶體和電容元件，在週邊驅動電路部分中，光不需透射電晶體。

圖 22A 示出不使用多色調光罩以形成薄膜電晶體的情況，圖 22B 示出使用多色調光罩以形成薄膜電晶體的情況。在不使用多色調光罩以形成薄膜電晶體的情況下，可以使用遮光導電層以形成用作閘極電極的導電層 111a、以及用作源極電極或汲極電極的導電層 119a、119b（參照圖 22A）。在使用多色調光罩以形成薄膜電晶體的情況下，可以使用透光導電層和遮光導電層以分別形成閘極電極、以及源極電極和汲極電極。

此外，上述驅動電路不限於應用至液晶顯示裝置或發光顯示裝置，還可以用於使用電連接至開關元件的元件來驅動電子墨水的電子紙。電子紙也稱為電泳顯示裝置（電泳顯示器），並具有如下優點：實現與紙相同程度的可讀性、與其他的顯示裝置相比其耗電量小、可形成為薄且輕。

本實施例可以與其他實施例所示的結構適當地組合用。

[實施例 4]

接著，說明半導體裝置的實施例的顯示裝置的結構。在本實施例中，將包含利用電致發光的發光元件的發光顯示裝置作為顯示裝置說明。對利用電致發光的發光元件根據其發光材料是有機化合物還是無機化合物來進行區別。一般來說，前者被稱為有機 EL 元件，而後者被稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子和電洞從一對電極分別注入到含有發光有機化合物的層，以及，電流流動。然後，由於這些載流子（電子和電洞）的複合，發光有機化合物被激發。發光有機化合物從激發態回至到基態，藉以發光。根據這種機制，發光元件被稱為電流激勵型發光元件。

根據元件的結構，將無機 EL 元件分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件具有發光材料的粒子散佈在接合劑中有的發光層，且其發光機制是利用施主能階和受主能階的施主-受主複合型發光。薄膜型無機 EL 元件具有利用電介質層夾住發光層再被電極夾住的結構，並且其發光機制是利用金屬離子的內殼電子躍遷的局部型發光。注意，在此使用有機 EL 元件作為發光元件而進行說明。

接著，說明可應用數位時間比例灰度驅動的像素的結構及像素的操作。圖 23 是示出可以應用數位時間比例灰度驅動的像素的結構的實施例的圖。在此，示出在一個像素中使用以氧化物半導體層（In-Ga-Zn-O 為基礎的非單晶

膜）用於通道形成區域的二個 n 通道型電晶體的實施例。

像素 6400 包括：開關電晶體 6401、驅動電晶體 6402、發光元件 6404 以及電容元件 6403。在開關電晶體 6401 中，閘極連接於掃描線 6406，第一電極（源極電極及汲極電極中之一）連接於信號線 6405，第二電極（源極電極及汲極電極中的另一）連接於驅動電晶體 6402 的閘極。在驅動電晶體 6402 中，閘極經過電容元件 6403 連接於電源線 6407，第一電極連接於電源線 6407，第二電極連接於發光元件 6404 的第一電極（像素電極）。發光元件 6404 的第二電極對應於共同電極 6408。

將發光元件 6404 的第二電極（共同電極 6408）設置在低電源電位。注意，低電源電位是指以電源線 6407 所設定的高電源電位為基準而滿足低電源電位＜高電源電位的電位。作為低電源電位，舉例而言，可以設定為 GND、0V 等。高電源電位與低電源電位的電位差施加到發光元件 6404，以及，將電流供應至發光元件 6404。此處，為了使發光元件 6404 發光，每一電位被設定成高電源電位與低電源電位的電位差為發光元件 6404 的順向臨界值電壓或更高。

注意，可以使用驅動用電晶體 6402 的閘極電容代替電容元件 6403 而省略電容元件 6403。驅動電晶體 6402 的閘極電容可以形成於通道形成區與閘極電極之間。

這裏，在電壓輸入電壓驅動方法的情況下，視頻訊號輸入至驅動電晶體 6402 的閘極，以致於使驅動電晶體

6402 充分開啟或關閉。亦即，驅動電晶體 6402 在線性區域操作。由於驅動電晶體 6402 在線形區域進行工作，所以，將比電源線 6407 的電壓高的電壓施加到驅動電晶體 6402 的閘極。注意，對信號線 6405 施加大於或等於（電源線電壓+驅動電晶體 6402 的 Vth）的電壓。

另外，在使用類比灰度驅動以取代數位時間灰度驅動時，藉由以不同方式輸入信號，可以使用與圖 23 相同的像素結構。

在執行類比灰度驅動的情況下，對驅動電晶體 6402 的閘極施加大於或等於（發光元件 6404 的順向電壓+驅動電晶體 6402 的 Vth）的電壓。發光元件 6404 的順向電壓是指用於取得所希望的亮度時的電壓，至少包括順向臨界值電壓。注意，藉由輸入使驅動電晶體 6402 在飽和區中工作的視頻信號，可以將電流供應給發光元件 6404。為了使驅動電晶體 6402 在飽和區中操作，將電源線 6407 的電位設定為高於驅動電晶體 6402 的閘極電位。當視頻信號為類比信號時，將對應於視頻訊號的電流供應給發光元件 6404，以執行類比灰度驅動。

注意，本發明的像素結構不限於圖 23 所示的像素結構。舉例而言，開關、電阻元件、電容元件、電晶體或邏輯電路等可以加至圖 23 所示的像素。

接著，參照圖 24A 至 24C，說明發光元件的結構。以圖 12 所示的電晶體 150c 作為驅動 TFT 為例，說明像素的截面結構。類似於實施例 1 和實施例 2 所示的電晶體，製

造用於圖 24A、24B 和 24C 的半導體裝置的驅動 TFT 的 TFT7001、7011、7021，並且這些 TFT 是具有 In-Ga-Zn-O 為基礎的非單晶膜作為半導體層的具有有利電特性的薄膜電晶體。

為了從發光元件取出光，陽極及陰極中至少之一須要是透明的。在基板上形成薄膜電晶體及發光元件。發光元件具有頂部發光結構，從與基板側相反的面取出發光；底部發光結構，從基板側上的表面取出發光；或雙發光結構，經由與基板側基板相反的面及基板側上的表面取出發光。圖 23 所示的像素結構可以應用於具有任何這些發光結構的發光元件。

參照圖 24A，說明具有頂部發光結構的發光元件。

圖 24A 是驅動 TFT 的 TFT 7001 為圖 12 所示的電晶體 150c 並且光從發光元件 7002 發射至陽極 7005 側的情形中之像素的截面圖。在圖 24A 中，發光元件 7002 的陰極 7003 和驅動 TFT 的 TFT7001 電連接，並且在陰極 7003 上按順序層疊發光層 7004、陽極 7005。可以使用任何各種材料以形成陰極 7003，材料只要是功函數低且反射光的導電膜就可以。舉例而言，較佳採用 Ca、Al、CaF、MgAg、AlLi 等。發光層 7004 可以由單層或多層的疊層構成。在發光層 7004 由多層構成時，在陰極 7003 上按順序層疊電子注入層、電子傳輸層、發光層、電洞傳輸層、電洞注入層，以形成發光層 7004。注意，不需要形成所有這些層。使用透光導電材料形成陽極 7005，舉例而言，

透光導電材料可為含有氧化鎢的氧化銦、含有氧化鎢的氧化銦鋅、含有氧化鈦的氧化銦、含有氧化鈦的氧化銦錫、氧化銦錫（以下稱為 ITO）、氧化銦鋅、添加有氧化矽的氧化銦錫等透光導電膜。

由陰極 7003 及陽極 7005 夾有發光層 7004 的區域相當於發光元件 7002。在圖 24A 所示的像素中，如箭頭所示般，光從發光元件 7002 發射至陽極 7005 側。

注意，在驅動電路中，設置在氧化物半導體層上的閘極電極使用與陰極 7003 相同的材料形成，可以使製程簡化，這是較佳的。

接著，參照圖 24B 說明具有底部發光結構的發光元件。圖 24B 是驅動 TFT7011 是圖 12 所示的電晶體 150c 並且光從發光元件 7012 發射至光發射到陰極 7013 側的情況下的像素的截面圖。在圖 24B 中，在與驅動 TFT 7011 電連接的透光導電膜 7017 上形成發光元件 7012 的陰極 7013，並且在陰極 7013 上按順序層疊發光層 7014、陽極 7015。注意，在陽極 7015 具有透光性的情況下，可以形成用來反射光或遮光的遮光膜 7016，以覆蓋陽極。與圖 24A 的情況同樣，可以使用任何各種材料來形成陰極 7013，材料只要是功函數低的導電膜即可。注意，陰極 7013 形成至厚度允許光透射（較佳約為 5nm 至 30nm 左右）。舉例而言，可以將膜厚度為 20nm 的鋁膜用作陰極 7013。與圖 24A 同樣，發光層 7014 可以由單層或多層的疊層形成。陽極 7015 不需要透光，但是可以與圖 24A 同

樣使用具有透光導電材料形成。可以使用將光反射的金屬等作為遮光膜 7016；但是不局限於金屬膜。舉例而言，或者可以使用添加有黑色的顏料的樹脂等。

由陰極 7013 及陽極 7015 夾有發光層 7014 的區域相當於發光元件 7012。在圖 24B 所示的像素中，如箭頭所示般，光從發光元件 7012 光發射到陰極 7013 側。

注意，在驅動電路中，設置在氧化物半導體層上的閘極電極使用與陰極 7013 相同的材料形成，可以使製程簡化，這是較佳的。

接著，參照圖 24C，說明雙面發光結構的發光元件。在圖 24C 中，在與驅動 TFT 7021 電連接的透光導電膜 7027 上形成發光元件 7022 的陰極 7023，在陰極 7023 上按順序層疊發光層 7024、陽極 7025。與圖 24A 的情況同樣地，可以使用任何各種材料以形成陰極 7023，材料只要是功函數小的導電膜即可。注意，陰極 7023 形成至厚度為允許透光。舉例而言，可以將厚度為 20nm 的 Al 膜用作陰極 7023。與圖 24A 同樣地，發光層 7024 可以由單層或多個層的疊層形成。陽極 7025 可以與圖 24A 同樣地使用透光導電材料形成。

陰極 7023、發光層 7024 和陽極 7025 彼此重疊的區域相當於發光元件 7022。在圖 24C 所示的像素中，如箭頭所示般，光從發光元件 7022 發射到陽極 7025 側和陰極 7023 側。

注意，在驅動電路中，設置在氧化物半導體層上的閘

極電極使用與導電膜 7027 相同的材料形成，可以使製程簡化，這是較佳的。另外，在驅動電路中，藉由層疊與用於導電膜 7027 及陰極 7023 同樣的材料，以形成設置在氧化物半導體層上的閘極電極，可以使製程簡化，而且降低佈線電阻，這是較佳的。

注意，雖然在此描述了有機 EL 元件作為發光元件，但是也可以設置無機 EL 元件作為發光元件。

注意，雖然在本實施例中示出了控制發光元件的驅動的薄膜電晶體（驅動 TFT）和發光元件電連接的實施例；但是，可以採用在驅動 TFT 和發光元件之間連接用於電流控制的 TFT 的結構。

注意，本實施例所示的半導體裝置不局限於圖 24A 至 24C 所示的結構，而是可以根據所公開的技術思想，以各種方式修改。

接著，參照圖 25A 和 25B，說明相當於半導體裝置的一實施例的發光顯示面板（也稱為發光面板）的上面及截面。圖 25A 是面板的俯視圖，其中利用密封材料在第一基板與第二基板之間密封可以形成在第一基板上的薄膜電晶體及發光元件。圖 25B 相當於沿著圖 25A 的 H-I 的截面圖。

提供密封材料 4505 以圍繞設置在第一基板 4501 上的像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b。此外，在像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 上

設置有第二基板 4506。因此，像素部 4502、信號線驅動電路 4503a、4503b、以及掃描線驅動電路 4504a、4504b 與填料 4507 一起由第一基板 4501、密封材料 4505 和第二基板 4506 密封。像這樣，較佳地使用氣密性高且漏氣少的保護薄膜（貼合薄膜、紫外線固化樹脂薄膜等）及覆蓋材料，封裝（密封）像素部 4502、信號線驅動電路 4503a、4503b、以及掃描線驅動電路 4504a、4504b，以致於像素部 4502、信號線驅動電路 4503a、4503b、以及掃描線驅動電路 4504a、4504b 不會曝露至空氣。

此外，設置在第一基板 4501 上的像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 包括多個薄膜電晶體，在圖 25B 中，例示包括在像素部 4502 中的薄膜電晶體 4510 和包括在信號線驅動電路 4503a 中的薄膜電晶體 4509。可以使用實施例 1 至實施例 3 中任一實施例所示的包括用作半導體層的 In-Ga-Zn-O 為基礎的非單晶膜的高度可靠的薄膜電晶體，作為薄膜電晶體 4509、4510。

注意，在保護電路、例如閘極驅動器或源極驅動器等週邊驅動電路部分中，不需要使電晶體部分透光。因此，可以使用透光材料以形成像素部 4502 的電晶體和電容元件，並且可以使用遮光材料以形成週邊驅動電路部分的電晶體。

此外，代號 4511 代表發光元件。第一電極層 4517 是包含於發光元件 4511 中的像素電極，第一電極層 4517 與

薄膜電晶體 4510 的源極電極層或汲極電極層電連接。注意，雖然發光元件 4511 的結構是第一電極層 4517、電場發光層 4512、第二電極層 4513 的疊層結構，但是不局限於本實施例所示的結構。可以視從發光元件 4511 取出的方向等，適當地改變發光元件 4511 的結構。

使用有機樹脂膜、無機絕緣膜或有機聚矽氧烷形成分隔壁 4520。特別較佳的是，使用感光材料以形成分隔壁 4520 以在第一電極層 4517 上具有開口部，以致於開口部的側壁形成為具有連續曲率的傾斜面。

電場發光層 4512 既可以由單層構成，又可以由多個層的疊層構成。

可以在第二電極層 4513 及分隔壁 4520 上形成保護膜，以防止氧、氫、水分、二氧化碳等侵入到發光元件 4511 中。作為保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。

另外，各種信號及電位從 FPC4518a、4518b 供給到信號線驅動電路 4503a、4503b、掃描線驅動電路 4504a、4504b、及像素部 4502。

在本實施例中，連接端子電極 4515 由與包含於發光元件 4511 中的第一電極層 4517 導電膜相同的導電膜形成。端子電極 4516 由與薄膜電晶體 4509、4510 中所包含的源極電極層及汲極電極層相同的導電膜形成。

連接端子電極 4515 經過各向異性導電膜 4519 而與包含於 FPC 4518a 中的端子電連接。

位於從發光元件 4511 取出光的方向上的第二基板 4506 需要具有透光性。在此情況下，使用例如玻璃板、塑膠板、聚酯薄膜或丙烯酸樹脂薄膜等透光材料。

作為填料 4507，除了氮及氬等的惰性氣體之外，還可以使用紫外線固化樹脂或熱固化樹脂。舉例而言，可以使用 PVC（聚氯乙烯）、丙烯酸樹脂、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）、或 EVA（乙烯-醋酸乙烯酯）。

另外，若有需要，可以在發光元件的發光表面上適當地設置諸如偏光板、圓偏光板（包括橢圓偏光板）、相位差板（四分之一波片、二分之一波片）、彩色濾光片等光學薄膜。另外，偏光板或圓偏光板可以設有抗反射膜。舉例而言，可以進行抗眩光處理，該處理是利用表面的凹凸來散射反射光以降低眩光。

在分別製備的單晶半導體基板或絕緣基板上，使用單晶半導體膜或多晶半導體膜形成的驅動電路可以安裝作為信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b。此外，也可以分別地僅形成及安裝信號線驅動電路或其一部分、或者掃描線驅動電路或其一部分。本實施例不局限於圖 25A 和 25B 的結構。

藉由上述製程，可以以低成本製造發光顯示裝置。

本實施例可以與其他實施例所示的結構適當地組合。

[實施例 5]

接著，說明半導體裝置的實施例的顯示裝置的另一結構。在本實施例中，以包含液晶元件的液晶顯示裝置作為顯示裝置說明。

首先，使用圖 26A1、26A2 及 26B 說明液晶顯示裝置的一實施例的液晶顯示面板（也稱為液晶面板）的上面及截面。圖 26A1 和 26A2 是面板的俯視圖，其中，在第一基板 4001 和第二基板 4006 之間，使用密封材料 4005 密封薄膜電晶體 4010、4011 及液晶元件 4013，形成在第一基板 4001 上的薄膜電晶體 4010、4011 包括作為半導體層的實施例 1 至實施例 3 中任一實施例所示的 In-Ga-Zn-O 為基礎的非單晶膜，液晶元件 4013 形成於第一基底 4001 上。圖 26B 相當於沿著圖 26A1 和 26A2 的線 M-N 的截面圖。

設置密封材料 4005 以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004。在像素部 4002 和掃描線驅動電路 4004 上設置第二基板 4006。因此，像素部 4002 和掃描線驅動電路 4004 與液晶層 4008 一起由第一基板 4001、密封材料 4005 和第二基板 4006 密封。在分別製備的基板上，使用單晶半導體膜或多晶半導體膜形成的訊號驅動電路 4003 安裝在與第一基板 4001 上由密封材料 4005 圍繞的區域不同的區域中。

注意，對於分別形成的驅動電路的連接方法沒有特別的限制，可以採用 COG 方法、引線接合方法或 TAB 方法等。圖 26A1 是藉由 COG 方法安裝信號線驅動電路 4003

的實施例，圖 26A2 是藉由 TAB 方法安裝信號線驅動電路 4003 的實施例。

設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 包括多個薄膜電晶體。圖 26B 舉例顯示像素部 4002 所包括的薄膜電晶體 4010 和掃描線驅動電路 4004 所包括的薄膜電晶體 4011。在薄膜電晶體 4010、4011 上形成絕緣層 4021。使用包含作為半導體層的 In-Ga-Zn-O 為基礎的非單晶膜的實施例 1 至實施例 3 中任一實施例所示的薄膜電晶體，作為薄膜電晶體 4010、4011。

注意，在保護電路、例如閘極驅動器及源極驅動器等週邊驅動電路部分中，不需要在電晶體部分中透光。因此，可以使用透光材料形成像素部 4002 的電晶體和電容元件，可以使用遮光材料形成週邊驅動電路部分的電晶體。

包含於液晶元件 4013 中的像素電極 4030 與薄膜電晶體 4010 電連接。液晶元件 4013 的對置電極層 4031 形成在第二基板 4006 上。像素電極 4030、對置電極層 4031 和液晶層 4008 彼此重疊的部分相當於液晶元件 4013。注意，像素電極 4030、對置電極層 4031 分別設置有用作對準膜的絕緣層 4032、4033，且以絕緣層 4032、4033 夾著液晶層 4008，而以像素電極層 4030 和對置電極層 4031 介於其間。

在像素部 4002 中，格子狀的佈線部分不透過光，但是除其之外可以透光，因此可以提高孔徑比率。此外，像

素電極之間需要設置空間，電場不施加到空間部分中的液晶。因此，空間部分較佳地不透光。因此，將格子狀的佈線部分用作黑基質。

注意，作為第一基板 4001、第二基板 4006，可以使用玻璃、金屬（典型的是不銹鋼）、陶瓷、塑膠。作為塑膠，可以使用 FRP（玻璃纖維增強塑膠）板、PVF（聚氟乙烯）薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，還可以使用具有將鋁箔夾在 PVF 膜之間或聚酯膜之間的結構的薄片。

代號 4035 表示藉由對絕緣膜選擇性地進行蝕刻而得到的柱狀間隔件，並且它是為控制像素電極 4030 和對置電極層 4031 之間的距離（單元間隙）而設置的。或者，可以使用球狀間隔件。對置電極層 4031 與設置在與薄膜電晶體 4010 相同基板上的共同電位線電連接。使用共同連接部，對置電極層 4031 可以經由配置在一對基板之間的導電性粒子而電連接至共同電位線。注意，將導電性粒子包含在密封材料 4005 中。

或者，可以使用不需對準膜的呈現藍相的液晶。藍相是液晶相的一種，是指當使膽甾型液晶的溫度上升時即從膽甾相轉變到各向等性相之前產生的相。由於藍相只出現在較窄的溫度範圍內，所以為了改善溫度範圍而將混合有 5 重量%以上的手性試劑的液晶組成物用於液晶層 4008。呈現藍相的液晶和手性試劑的液晶組成物具有小響應時間，即為 10μs 至 100μs，並且由於其具有光學各向同性而

不需要配向處理，具有小的視角相依性。

雖然本實施例說明透射型液晶顯示裝置的實施例，但是，本發明的實施例也可以應用於反射型液晶顯示裝置或半透射型液晶顯示裝置。

在本實施例中，說明液晶顯示裝置的實施例，其中，在基板的外側（觀看者側）設置偏光板，並在內側依次設置色層、用於顯示元件的電極層；但是，也可以在基板的內表面上設置偏光板。偏光板和色層的疊層結構不局限於本實施例中所述的結構，可以根據偏光板和色層的材料或製造步驟的條件而適當地設定。另外，還可以設置用作黑基質的遮光膜。

在本實施例中，使用保護膜或平坦化絕緣膜的絕緣層 4021 覆蓋實施例 1 至實施例 3 中任一實施例得到的薄膜電晶體，以降低薄膜電晶體的表面粗糙度並提高薄膜電晶體的可靠性。絕緣層 4021 可以由一層、或兩層或更多層的疊層結構形成。注意，因為保護膜用來防止懸浮在大氣中的有機物、金屬物、水蒸氣等的污染雜質的侵入，所以較佳地採用緻密膜。利用濺射法並利用氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜或氮氧化鋁膜的單層或疊層而形成保護膜即可。

雖然在本實施例中示出利用濺射法形成保護膜的實施例，但是並不局限於此，而是可以使用例如電漿 CVD 法等不同方法。

形成具有疊層結構的絕緣層以作為保護膜。在形成疊

層結構的絕緣層的情況下，舉例而言，以濺射法形成氧化矽膜作為保護膜的第一層。使用氧化矽膜作為保護膜，可以有效防止用作源極電極層及汲極電極層的鋁膜的小丘。

另外，舉例而言，以濺射法形成氮化矽膜作為保護膜的第二層。使用氮化矽膜作為保護膜可以防止例如鈉離子等可移動離子進入到半導體區域中，藉以抑制使 TFT 的電特徵變化。

在形成保護膜之後，對半導體層進行退火（300℃至400℃）。另外，在形成保護膜之後，形成背閘極。

形成絕緣層 4021 作為平坦化絕緣膜。作為絕緣層 4021，可以使用具有耐熱性的有機材料如聚醯亞胺、丙烯酸樹脂、苯並環丁烯、聚醯胺、環氧等。除了上述有機材料之外，還可以使用低介電常數材料（low-k 材料）、矽氧烷為基礎的樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。注意，也可以藉由層疊多個由這些材料中的任何材料形成的絕緣膜，來形成絕緣層 4021。

注意，矽氧烷為基礎的樹脂是以矽氧烷材料為起始材料而形成的且具有 Si-O-Si 鍵的樹脂。矽氧烷為基礎的樹脂包含氟、烷基或芳基中的至少之一作為替代基、以及氫。

對絕緣層 4021 的形成方法沒有特別的限制，可以根據其材料而利用濺射法、SOG 法、旋塗、浸漬、噴塗、液滴噴射法（噴墨法、絲網印刷、膠版印刷等）、刮片、輥塗機、幕塗機、刮刀塗布機等，以形成絕緣層 4021。在

使用材料液形成絕緣層 4021 的情況下，也可以在焙燒步驟中執行半導體層的退火（300℃至 400℃）。絕緣層 4021 的焙燒步驟也作為半導體層的退火步驟，因此，可以有效地製造半導體裝置。

可以使用透光導電材料，形成像素電極 4030、對置電極層 4031，舉例而言，透光導電材料包含氧化鎢的氧化銦、包含氧化鎢的氧化銦鋅、包含氧化鈦的氧化銦、包含氧化鈦的氧化銦錫、氧化銦錫（此後稱為 ITO）、氧化銦鋅、添加有氧化矽的氧化銦錫等。

使用含有導電高分子（也稱為導電聚合物）的導電組成物以形成像素電極 4030、對置電極層 4031。使用導電組成物形成的像素電極具有的片電阻較佳地為 10000Ω/□或更小，並且其在波長 550nm 的透光率為 70%或以上。另外，導電組成物所含有的導電高分子的電阻率較佳地為 0.1Ω·cm 或更低。

關於導電高分子，可以使用所謂的 π 電子共軛類導電高分子。舉例而言，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者上述材料中的兩種以上的共聚物、等等。

另外，各種信號及電位從 FPC4018 供給到分別形成的信號線驅動電路 4003、掃描線驅動電路 4004、及像素部 4002。

在本實施例中，連接端子電極 4015 由與包含於液晶元件 4013 中的像素電極 4030 相同的導電膜形成，並且端

子電極 4016 由與薄膜電晶體 4010、4011 的源極電極層及汲極電極層相同的導電膜形成。

連接端子電極 4015 透過各向異性導電膜 4019 電連接到包含於 FPC4018 中的端子。

此外，雖然在圖 26A1、26A2 中顯示分別形成信號線驅動電路 4003 並將它安裝在第一基板 4001 上的實施例；但是本實施例不局限於此結構。可以分別形成且然後安裝掃描線驅動電路，或者，可以僅分別形成且然後安裝信號線驅動電路的一部分或掃描線驅動電路的一部分。

圖 27 顯示使用 TFT 基板 2600 來形成液晶顯示模組以作為半導體裝置的實施例。

圖 27 顯示液晶顯示模組的實施例，其中，利用密封材料 2602 以將 TFT 基板 2600 和對置基板 2601 後此固定，並在其間設置包括 TFT 等的像素部 2603、包括液晶層的顯示元件 2604、色層 2605。在進行彩色顯示時需要色層 2605，在 RGB 系統的情形中，對應於各像素設置有分別對應於紅色、綠色、藍色的色層。在 TFT 基板 2600 和對置基板 2601 的外側配置有偏光板 2606、偏光板 2607、散射板 2613。光源包含冷陰極管 2610 和反射板 2611，電路基板 2612 經由撓性線路板 2609 而連接至 TFT 基板 2600 的佈線電路部 2608，且包含例如控制電路及電源電路等外部電路。偏光板和液晶層相堆疊而以相位差板介於其間。

作為液晶顯示模組，可以採用 TN（扭曲向列）模

式、IPS（平面內轉換）模式、FFS（邊緣電場轉換）模式、MVA（多疇垂直取向）模式、PVA（垂直取向排列）模式、ASM（軸對稱排列微胞）模式、OCB（光學補償雙折射）模式、FLC（鐵電性液晶）模式、AFLC（反鐵電性液晶）模式等。

藉由上述製程，可以以低成本製造液晶顯示裝置。

本實施例可以與其他實施例所示的結構適當地組合。

[實施例 6]

接著，說明作為半導體裝置的實施例的電子紙。電子紙實現與紙相同等級的易讀性，與其他的顯示裝置相比其耗電量小、可形成為薄且輕的。

圖 28 顯示作為半導體裝置的實施例之主動矩陣型電子紙。以與上述實施例所示的像素部的薄膜電晶體類似的方式，製造用於半導體裝置的像素部的薄膜電晶體 581，其是包括用作半導體層的 In-Ga-Zn-O 為基礎的非單晶膜的薄膜電晶體。

圖 28 所示的電子紙是採用扭轉球（twist ball type）顯示系統之顯示裝置的實施例。扭轉球顯示系統是指一種方法，其中將分別塗成白色和黑色的球形粒子配置在用於顯示元件的電極層的第一電極層及第二電極層之間，並在第一電極層及第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

薄膜電晶體 581 是底閘極薄膜電晶體，並且源極電極

層或汲極電極層經由形成於絕緣層 585 中的開口而與第一電極層 587 接觸，藉以電連接至第一電極層 587。在第一電極層 587 和第二電極層 588 之間，設置球形粒子 589，球形粒子 589 具有黑色區 590a、白色區 590b、以及圍繞填充了液體的區域之空洞 594。球形粒子 589 的周圍由例如樹脂等填料 595 圍繞（參照圖 28）。

可以使用電泳元件代替扭轉球。使用直徑為 10μm 至 200μm 左右的微囊，該微囊中封入有透明液體、帶正電的白色微粒和帶負電的黑色微粒。在設置在第一電極層和第二電極層之間的微囊中，當在第一電極層和第二電極層之間施加電場時，白色微粒和黑色微粒向相反方向移動，從而可以顯示白色或黑色。應用這種原理的顯示元件就是電泳顯示元件。電泳顯示元件具有比液晶元件高的反射率，因而不需要輔助光源。此外，耗電量低，並且在昏暗的地方也能夠辨別顯示部。另外，即使不向顯示部供應電源，也能夠保持顯示過的影像。從而，即使使電源供給源（例如電波發送源）遠離電子紙，也能夠儲存顯示過的影像。

藉由上述製程，可以低成本地製造電子紙。

本實施例可以與其他實施例所示的結構適當地組合。

[實施例 7]

根據所公開的發明的半導體裝置可以應用於各種電子設備（包括遊戲機）。電子設備的實施例可以舉出電視裝

置（也稱為電視或電視接收機）、用於電腦等的監視器、數位照相機、數位攝影機、數位相框、行動電話手機（也稱為行動電話、行動電話裝置）、可攜式遊戲機、可攜式資訊終端、聲音再現裝置、彈珠機等大型遊戲機等。

圖 29A 示出可攜式資訊終端設備 9200 的實施例。可攜式資訊終端設備 9200 內置有電腦而可以進行各種資料處理。作為這種可攜式資訊終端設備 9200，可以舉出 PDA（個人數位助理）。

可攜式資訊終端設備 9200 具有外殼 9201 及外殼 9203 等兩個外殼。外殼 9201 和外殼 9203 由聯結部 9207 聯結，以致於可攜式資訊終端設備 9200 為可折疊方式。外殼 9201 嵌入有顯示部 9202，外殼 9203 具備有鍵盤 9205。當然，可攜式資訊終端設備 9200 的結構不局限於如上所述的結構，只要可攜式資訊終端設備 9200 至少包含具有背閘極電極的薄膜電晶體即可，以及，適當地設置增加的輔助設備。藉由在同一基板上形成驅動電路和像素部，可以低成本地製造包含具有有利的電特徵的薄膜電晶體的可攜式資訊終端設備。

圖 29B 示出數位攝影機 9500 的實施例。數位攝影機 9500 包含併入於外殼 9501 中的顯示部 9503 以及不同的操作部。無須多言，數位攝影機 9500 的結構未特別限於上述結構，只畏數位攝影機 9500 至少包含具有背閘極電極的薄膜電晶體的結構即可，以及，適當地設置增加的輔助設備。藉由在同一基板上形成驅動電路和像素部，可以

低成本地製造包含具有有利的電特徵的薄膜電晶體的數位攝影機。

圖 29C 示出行動電話手機 9100 的實施例。行動電話手機 9100 具有外殼 9102 及外殼 9101 等兩個外殼，並且它們由聯結部 9103 聯結，以致於行動電話手機 9100 為可折疊的。外殼 9102 嵌入有顯示部 9104，外殼 9101 具備有操作鍵 9106。無須多言，行動電話手機 9100 的結構未特別限於上述結構，只要行動電話手機 9100 至少包含具有背閘極電極的薄膜電晶體的結構即可，以及，適當地設置增加的輔助設備。藉由在同一基板上形成驅動電路和像素部，可以低成本地製造包含有利的電特徵的薄膜電晶體的行動電話手機。

圖 29D 示出可攜式電腦 9800 的實施例。電腦 9800 具備有自由外殼 9801 和外殼 9804 等二個外殼。外殼 9801 和外殼 9804 結合成可以打開及閉合可攜式電腦。外殼 9804 嵌入有顯示部 9802，外殼 9801 設有鍵盤 9803 等。無須多言，電腦 9800 的結構未特別限於上述結構，只要可攜式電腦 9800 至少包含具有背閘極電極的薄膜電晶體的結構即可，以及，適當地設置增加的輔助設備。藉由在同一基板上形成驅動電路和像素部，可以低成本地製造包含有利的電特徵的薄膜電晶體的可攜式電腦。

圖 30A 示出電視裝置 9600 的實施例。在電視裝置 9600 中，顯示部 9603 併入於外殼 9601 中。顯示部 9603 可以顯示影像。此外，此處，利用支架 9605 支撐外殼

9601。

可以藉由利用外殼 9601 的操作開關、或分開的遙控器 9610 進行電視裝置 9600 的操作。藉由利用遙控器 9610 的操作鍵 9609，可以控制頻道及音量，以致於可以控制顯示部 9603 上顯示的影像。此外，遙控器 9610 可以設有顯示部 9607，以顯示從遙控器 9610 輸出的資訊。

注意，電視裝置 9600 設有接收機、數據機等。藉由接收機，可以接收一般電視廣播。再者，藉由數據機連接到有線或無線方式的通信網路，從而進行單向（從發送者到接收者）或雙向（在發送者和接收者之間或在接收者之間等）的資訊通信。

圖 30B 示出數位相框 9700 的實施例。舉例而言，在數位相框 9700 中，外殼 9701 嵌入有顯示部 9703。顯示部 9703 可以顯示各種影像。舉例而言，藉由顯示使用數位相機等拍攝的影像資料，可以發揮與一般的相框同樣的功能。

注意，數位相框 9700 採用具備操作部、外部連接用端子（USB 端子、可以與 USB 電纜等的各種電纜連接的端子等）、記錄媒體插入部等。雖然它們可以設於設有顯示部的表面上，但是，較佳地將它們設置在側面或背面上來提高設計性。舉例而言，可以對數位相框的記錄媒體插入部插入儲存有由數碼相機拍攝的影像資料的記憶體，藉以傳送影像資料以及顯示於顯示部 9703 上。

數位相框 9700 可以無線地收發資料。可以使用以無

線的方式傳送要顯示之所希望的影像資料的結構。

圖 31A 示出與圖 29C 的行動電話手機不同的其他行動電話手機 1000 的實施例。行動電話手機 1000 設有併入於外殼 1001 中的顯示部 1002、操作按鈕 1003、外部連接埠 1004、揚聲器 1005、麥克風 1006 等。

圖 31A 所示的行動電話手機 1000 的顯示部 1002 可以由手指等觸摸，以輸入資訊至行動電話手機 1000。此外，可以用手指等觸摸顯示部 1002 來進行打電話或輸入電子郵件的操作。

顯示部 1002 的主要有三個螢幕模式。第一模式是以影像的顯示為主的顯示模式。第二模式是以文字等的資料的輸入為主的輸入模式。第三模式是顯示模式和輸入模式的兩個模式混合的顯示與輸入模式。

舉例而言，在打電話或輸入電子郵件的情況下，將顯示部 1002 設定為以文字輸入為主的文字輸入模式，以致於顯示於畫面上的文字可以被輸入。在此情況下，較佳的是，在顯示部 1002 的螢幕的幾乎所有面積上顯示鍵盤或號碼按鈕。

藉由在行動電話手機 1000 的內部設置具有陀螺儀和加速度感測器等檢測傾斜度的感測器的檢測裝置，藉由判斷行動電話手機 1000 的方向（行動電話手機 1000 於風景模式或人像模式處於垂直或水平的狀態），可以對顯示部 1002 的畫面顯示進行自動切換。

藉由觸摸顯示部 1002 或對外殼 1001 的操作按鈕

1003 進行操作，切換畫面模式。此外，還可以根據顯示在顯示部 1002 上的影像種類切換畫面模式。舉例而言，當顯示在顯示部上的視頻信號為動態影像的資料時，將畫面模式切換成顯示模式。當視頻信號為文字資料時，將畫面模式切換成輸入模式。

另外，在輸入模式中，當偵測到由顯示部 1002 中的光感測器所檢測的信號時，當在一定期間中沒有執行顯示部 1002 的觸摸操作輸入時，可以控制將畫面模式以從輸入模式切換成顯示模式的方式。

顯示部 1002 可以用作影像感測器。舉例而言，藉由用手掌或手指觸摸顯示部 1002，來拍攝掌紋、指紋等，而可以進行個人識別。此外，藉由在顯示部中設置發射近紅外光的背光燈或感測光源，也可以拍攝手指靜脈、手掌靜脈等。

圖 31B 示出行動電話手機的實施例。圖 31B 的行動電話手機設有顯示裝置 9410 及通信裝置 9400 顯示裝置 9410 在外殼 9411 中包含顯示部 9412 及操作按鈕 9413，通信裝置 9400 在外殼 9401 中包括掃描按鈕 9402、外部輸入端子 9403、麥克風 9404、揚聲器 9405 以及接電話時發光的發光部 9406。具有顯示功能的顯示裝置 9410 與具有電話功能的通信裝置 9400 可以向箭頭所示的兩個方向裝卸。因此，可以將顯示裝置 9410 和通信裝置的 9400 延著它們的短邊或長邊彼此附著。此外，當只需要顯示功能時，從通信裝置 9400 卸下顯示裝置 9410，而可以單獨使

用顯示裝置 9410。通信裝置 9400 和顯示裝置 9410 之間可以以無線通信或有線通信收發影像或輸入資訊，它們均具有能夠充電的電池。

本申請案基於 2008 年 12 月 5 日在日本專利局提交的日本專利申請序列號 2008-311146，在此引用其全部內容作為參考。

【符號說明】

100：基板

101：氧化物半導體膜

102a：光阻掩罩

103a：氧化物半導體層

103b：氧化物半導體層

103c：氧化物半導體層

103d：氧化物半導體層

103e：氧化物半導體層

104：閘極絕緣膜

105：導電膜

106：導電膜

107a：光阻掩罩

107b：光阻掩罩

109a：導電層

109b：導電層

109c：導電層

109d：導電層

110：光阻掩罩

111a：導電層

111b：導電層

111c：導電層

112：絕緣膜

113：導電膜

114：導電膜

115a：光阻掩罩

115b：光阻掩罩

117a：導電層

117b：導電層

117c：導電層

117e：導電層

117f：導電層

118：光阻掩罩

119a：導電層

119b：導電層

119c：導電層

120：絕緣膜

121：導電膜

122a：導電層

122b：導電層

126：接觸孔

127：通道保護層

150a：電晶體

150c：電晶體

151a：保持電容部

151c：保持電容部

151d：保持電容部

200：基板

203a：氧化物半導體層

204：閘極絕緣膜

205：導電膜

206：導電膜

207a：光阻掩罩

207b：光阻掩罩

208a：導電層

208b：導電層

209a：導電層

209b：導電層

210：光阻掩罩

211a：導電層

211b：導電層

212：絕緣膜

213：導電膜

214：導電膜

215a：光阻掩罩

215b：光阻掩罩

216a：導電層

216b：導電層

217a：導電層

217b：導電層

218：光阻掩罩

219a：導電層

220：絕緣膜

221：導電膜

222a：導電膜

222b：導電膜

250：電晶體

251：保持電容部

300：基板

301a：半透光層

301b：半透光層

301c：遮光層

302：基板

303a：遮光層

303b：半透光層

400：基板

401：遮光部

402：衍射光柵部

403：灰色調掩罩

411：基板

412：半透光部

413：遮光部

414：半色調掩罩

581：薄膜電晶體

585：絕緣層

587：電極層

588：電極層

589：球形粒子

594：空洞

595：填料

1000：行動電話手機

1001：外殼

1002：顯示部

1003：操作按鈕

1004：外部連接埠

1005：揚聲器

1006：麥克風

2600：TFT基板

2601：對置基板

2602：密封材料

2603：像素部

2604：顯示元件

2605：色層

2606：偏光板

2607：偏光板

2608：佈線電路部

2609：撓性線路板

2610：冷陰極管

2611：反射板

2612：電路基板

2613：散射板

590a：黑色區

590b：白色區

4001：基板

4002：像素部

4003：信號線驅動電路

4004：掃描線驅動電路

4005：密封材料

4006：基板

4008：液晶層

4010：薄膜電晶體

4011：薄膜電晶體

4013：液晶元件

4015：連接端子電極

4016：端子電極

4018：FPC

4019：各向異性導電膜

4021：絕緣層

4030：像素電極

4031：對置電極層

4032：絕緣層

4033：絕緣層

4501：基板

4502：像素部

4503a：信號線驅動電路

4503b：信號線驅動電路

4504a：掃描線驅動電路

4504b：掃描線驅動電路

4505：密封材料

4506：基板

4507：填料

4509：薄膜電晶體

4510：薄膜電晶體

4511：發光元件

4512：電場發光層

4513：電極層

4515：連接端子電極

4516：端子電極

4517：電極層

4518a：FPC

4519：各向異性導電膜

4520：分隔壁

5300：基板

5301：像素部

5302：掃描線驅動電路

5303：信號線驅動電路

5400：基板

5401：像素部

5402：掃描線驅動電路

5403：信號線驅動電路

5404：掃描線驅動電路

6400：像素

6401：開關電晶體

6402：驅動電晶體

6403：電容元件

6404：發光元件

6405：信號線

6406：掃描線

6407：電源線

6408：共同電極

7001：TFT

7002：發光元件

7003：陰極

7004：發光層

7005：陽極

7011：驅動 TFT

7012：發光元件

7013：陰極

7014：發光層

7015：陽極

7016：遮光膜

7017：導電膜

7021：驅動 TFT

7022：發光元件

7023：陰極

7024：發光層

7025：陽極

7027：導電膜

9100：行動電話手機

9101：外殼

9102：外殼

9103：聯結部

9104：顯示部

9106：操作鍵

9200：可攜式資訊終端設備

9201：外殼

9202：顯示部

9203：外殼

9205：鍵盤

9207：聯結部

9400：通信裝置

9401：外殼

9402：掃描按鈕

9403：外部輸入端子

9404：麥克風

9405：揚聲器

9406：發光部

9410：顯示裝置

9411：外殼

9412：顯示部

9413：操作按鈕

9500：數位攝影機

9501：外殼

9503：顯示部

9600：電視裝置

9601：外殼

9603：顯示部

9605：支架

9607：顯示部

9609：操作鍵

9610：遙控器

9700：數位相框

9701：外殼

9703：顯示部

9800：電腦

9801：外殼

9802：顯示部

9803：鍵盤

9804：外殼

申請專利範圍

1. 一種半導體裝置，其特徵為：

在基板上方具有半導體膜；

在該半導體膜上方具有第一絕緣膜；

在該第一絕緣膜上方具有第一導電膜；

在該第一導電膜上方具有包含有機材料的第二絕緣膜；

在該第二絕緣膜上方具有第二導電膜；

該第二導電膜具有：和具有遮光性之膜重疊的區域及和具有遮光性之膜不重疊的區域；

在該第二導電膜及該具有遮光性之膜之上方具有包含有機材料的第三絕緣膜；

在該第三絕緣膜之上方具有透光性的第三導電膜；

該半導體膜具有電晶體之通道形成區域；

該第二導電膜，係經由設置於該第一絕緣膜與該第二絕緣膜的接觸孔電連接於該半導體膜；

該第三導電膜，係電連接於該第二導電膜，且具有可以成為像素電極之功能；

從該基板上方觀察時，該第二導電膜具有與鄰接的像素間之該第三導電膜之間隙重疊的區域。

2. 一種半導體裝置，其特徵為：

在基板上方具有氧化物半導體膜；

在該氧化物半導體膜上方具有第一絕緣膜；

在該第一絕緣膜上方具有第一導電膜；

該第一導電膜具有：和具有遮光性之膜重疊的區域及和具有遮光性之膜不重疊的區域；

在該第一導電膜及該具有遮光性之膜之上方具有包含有機材料的第二絕緣膜；

在該第二絕緣膜上方具有第二導電膜；

在該第二導電膜之上方具有包含有機材料的第三絕緣膜；

在該第三絕緣膜之上方具有透光性的第三導電膜；

該氧化物半導體膜具有電晶體之通道形成區域；

該第二導電膜，係經由設置於該第一絕緣膜與該第二絕緣膜的接觸孔電連接於該氧化物半導體膜；

該第三導電膜，係電連接於該第二導電膜，且具有可以成為像素電極之功能；

從該基板上方觀察時，該第二導電膜具有與鄰接的像素間之該第三導電膜之間隙重疊的區域。

3. 一種半導體裝置，其特徵為：

在基板上方具有半導體膜；

在該半導體膜上方具有第一絕緣膜；

在該第一絕緣膜上方具有第一導電膜；

在該第一導電膜上方具有包含有機材料的第二絕緣膜；

在該第二絕緣膜上方具有積層構造之第二導電膜；

該第二導電膜具有：和具有遮光性之膜重疊的區域及和具有遮光性之膜不重疊的區域；

在該第二導電膜及該具有遮光性之膜之上方具有包含有機材料的第三絕緣膜；

在該第三絕緣膜之上方具有透光性的第三導電膜；

該半導體膜具有電晶體之通道形成區域；

該第二導電膜，係經由設置於該第一絕緣膜與該第二絕緣膜的接觸孔電連接於該半導體膜；

該第三導電膜，係電連接於該第二導電膜，且具有可以成為像素電極之功能；

從該基板上方觀察時，該第二導電膜具有與鄰接的像素間之該第三導電膜之間隙重疊的區域。

4. 一種半導體裝置，其特徵為：

在基板上方具有半導體膜；

在該半導體膜上方具有第一絕緣膜；

在該第一絕緣膜上方具有第一導電膜；

該第一導電膜具有：和具有遮光性之膜重疊的區域及和具有遮光性之膜不重疊的區域；

在該第一導電膜及該具有遮光性之膜之上方具有包含有機材料的第二絕緣膜；

在該第二導電膜之上方具有包含有機材料的第三絕緣膜；

在該第三絕緣膜之上方具有透光性的第三導電膜；

在該第三導電膜上方具有利用電致發光的有機發光層；

該半導體膜具有電晶體之通道形成區域；

該第二導電膜，係經由設置於該第一絕緣膜與該第二絕緣膜的接觸孔電連接於該半導體膜；

該第三導電膜，係電連接於該第二導電膜，且具有可以成為像素電極之功能；

從該基板上方觀察時，該第二導電膜具有與鄰接的像素間之該第三導電膜之間隙重疊的區域。

5. 一種半導體裝置，其特徵為：

在基板上方具有半導體膜；

在該半導體膜上方具有第一絕緣膜；

在該第一絕緣膜上方具有第一導電膜；

該第一導電膜具有：和具有遮光性之膜重疊的區域及和具有遮光性之膜不重疊的區域；

在該第一導電膜及該具有遮光性之膜之上方具有包含有機材料的第二絕緣膜；

在該第二絕緣膜上方具有第二導電膜；

在該第二導電膜之上方具有包含有機材料的第三絕緣膜；

在該第三絕緣膜之上方具有透光性的第三導電膜；

在該第三導電膜上方具有液晶層；

該半導體膜具有電晶體之通道形成區域；

該第二導電膜，係經由設置於該第一絕緣膜與該第二絕緣膜的接觸孔電連接於該半導體膜；

該第三導電膜，係電連接於該第二導電膜，且具有可

以成為像素電極之功能；

從該基板上方觀察時，該第二導電膜具有與鄰接的像素間之該第三導電膜之間隙重疊的區域。

圖式

圖1A

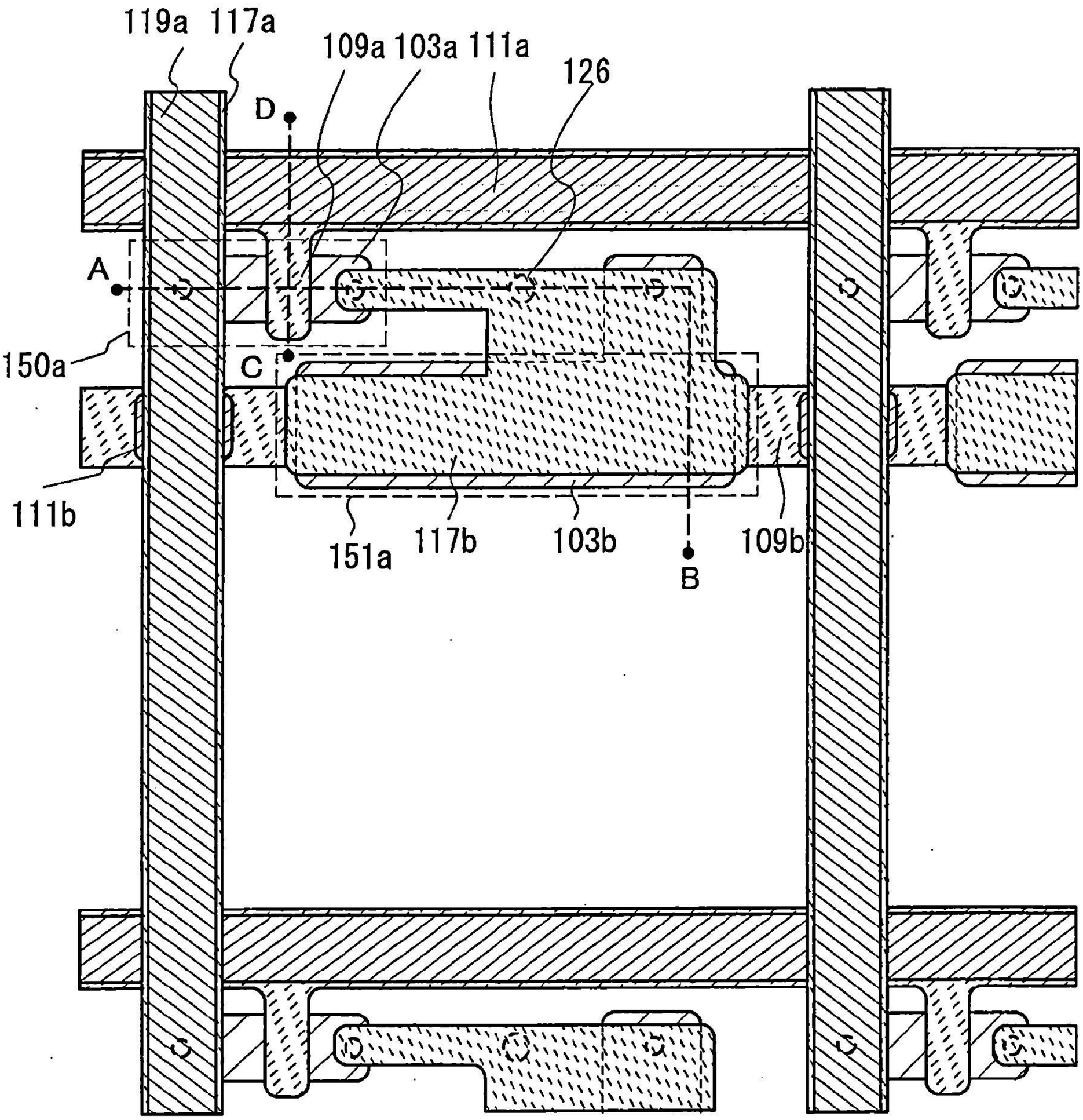

119a
117a
109a
103a
111a
126
D
A
150a
C
111b
151a
117b
103b
B
109b

圖1B

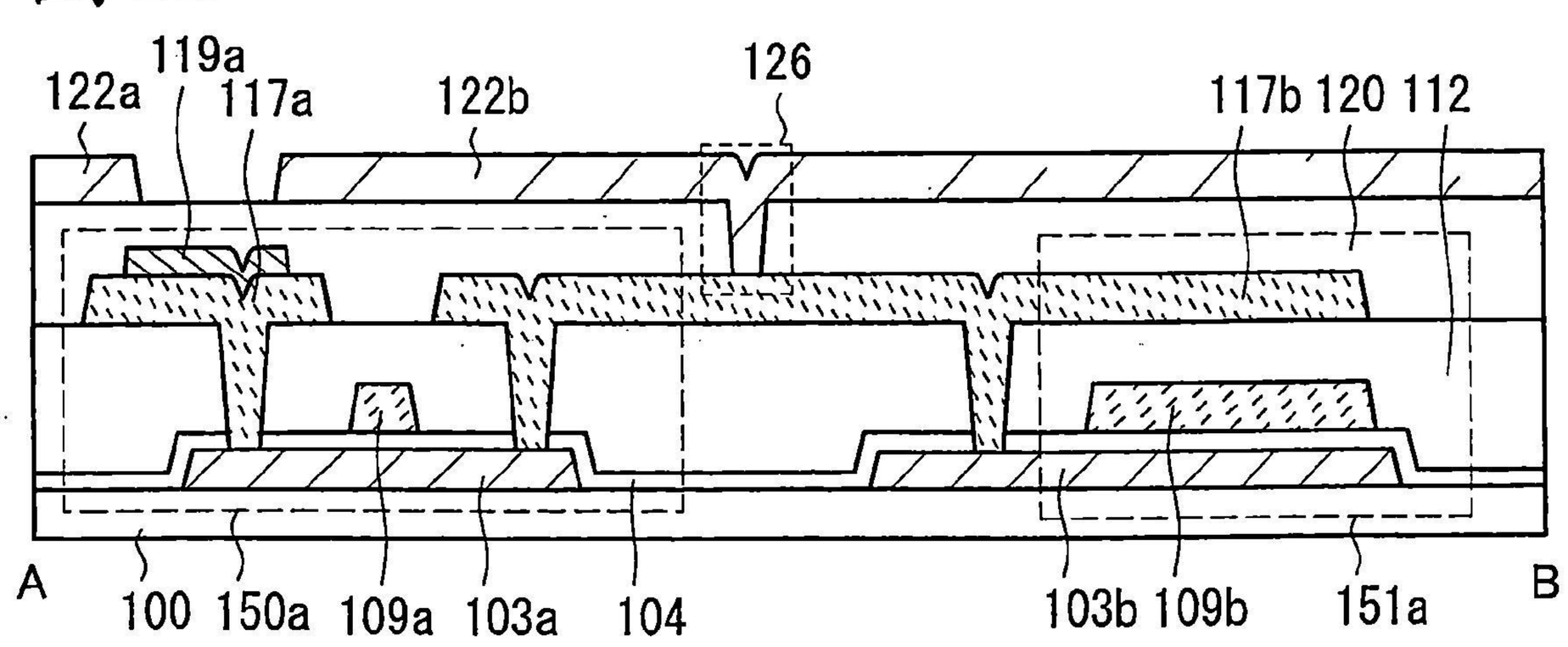

122a
119a
117a
122b
126
117b
120
112
A
100
150a
109a
103a
104
103b
109b
151a
B

圖2A

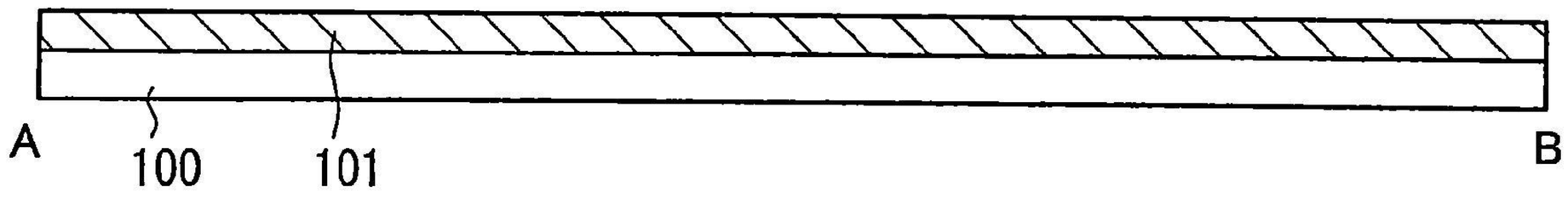


圖2B

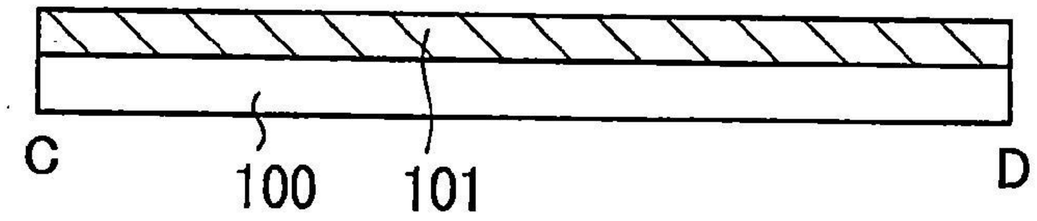


圖2C

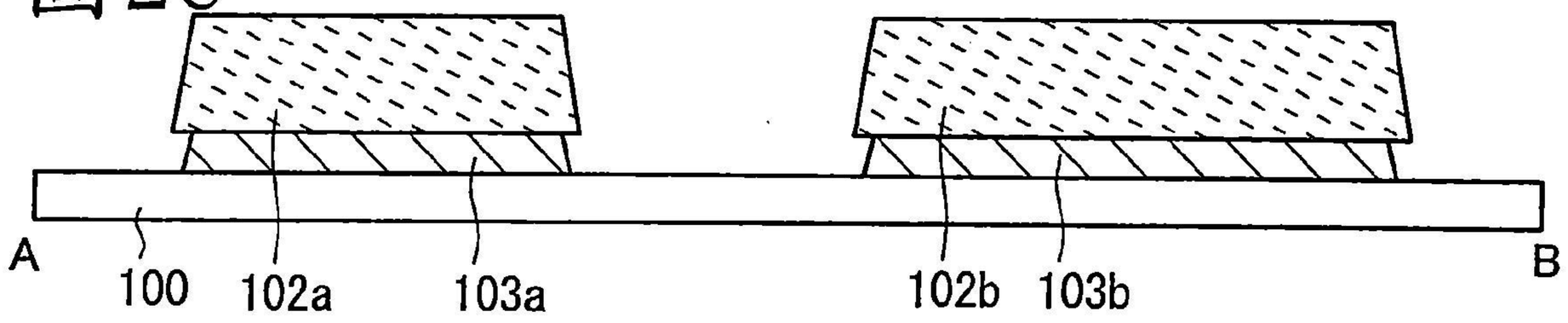


圖2D

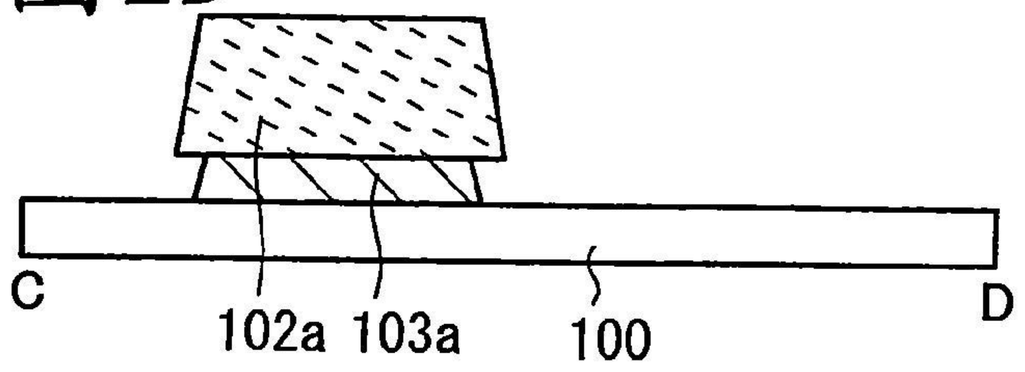


圖2E

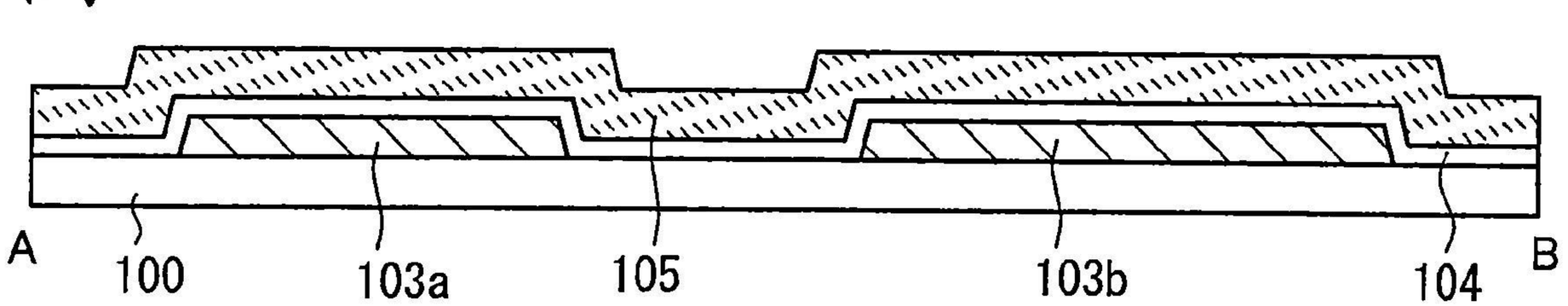


圖2F

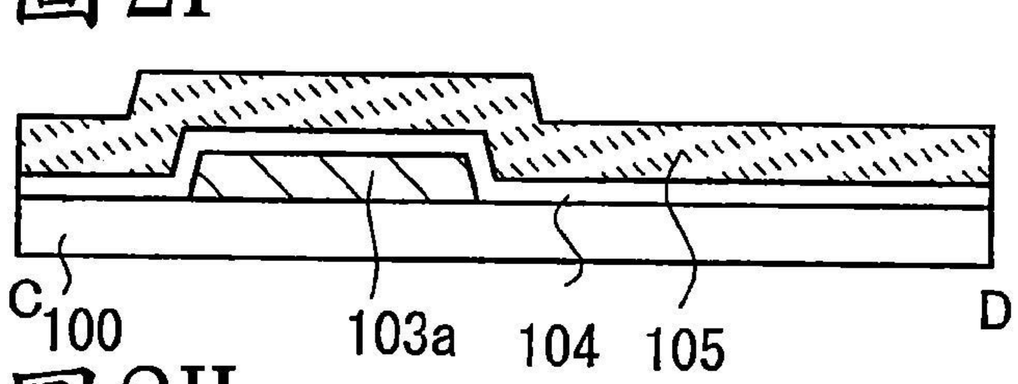


圖2G

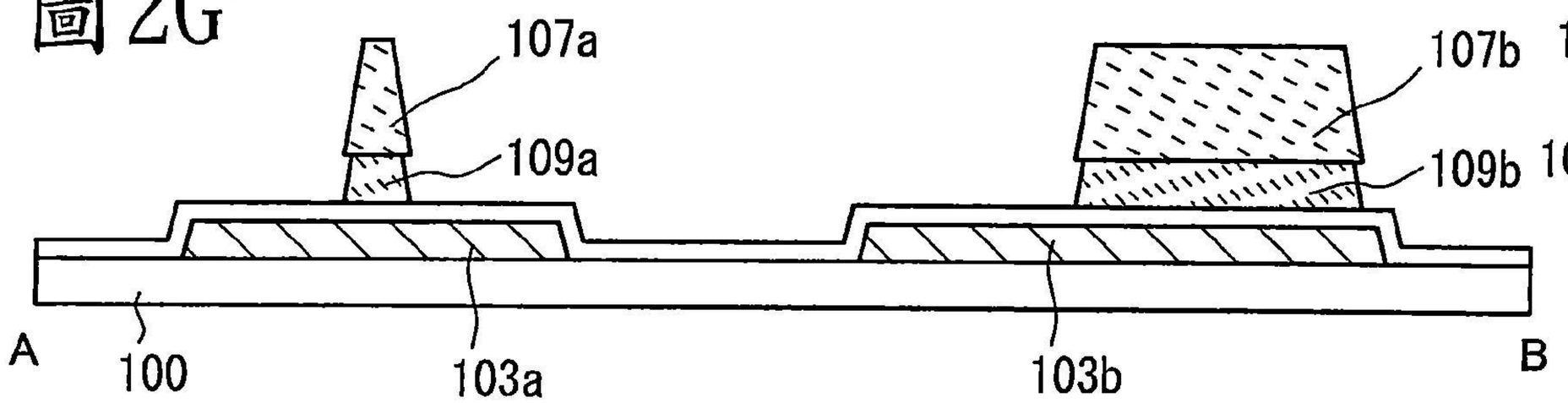


圖2H

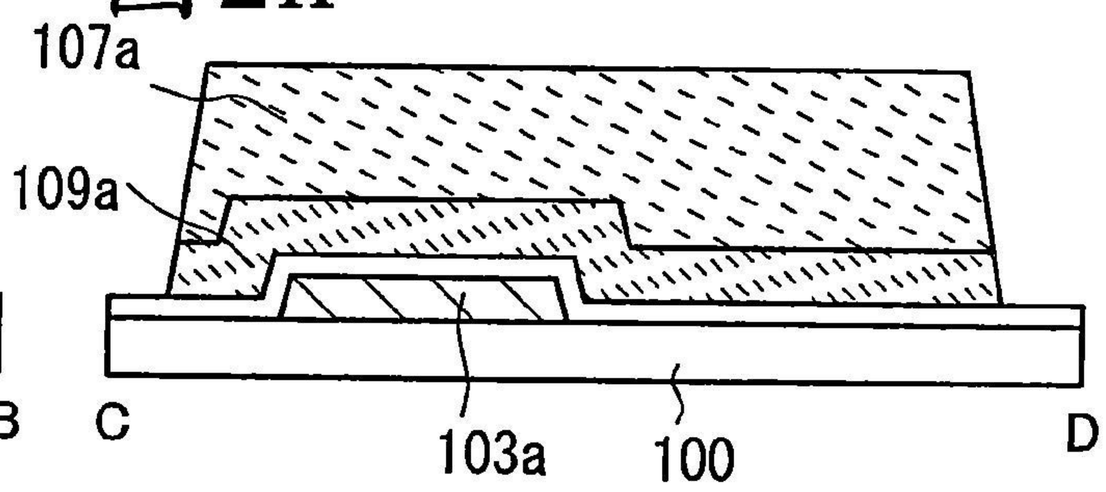


圖3A

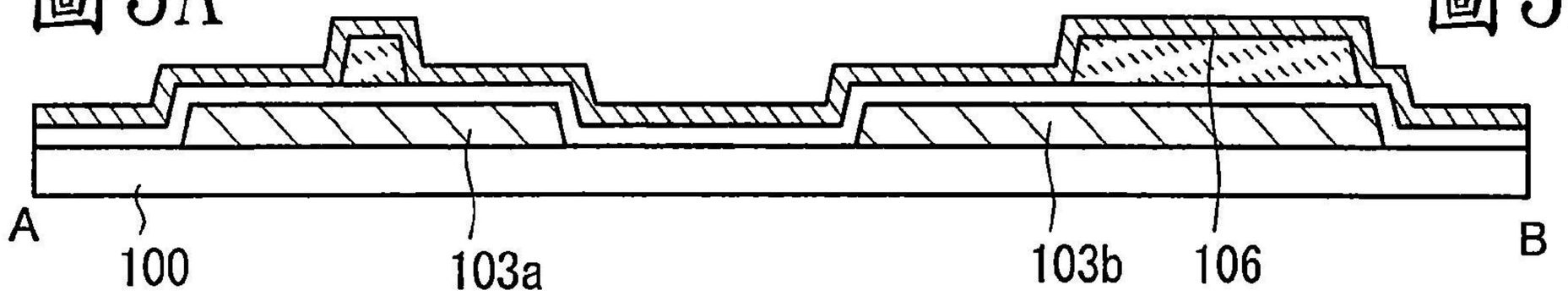


圖3B

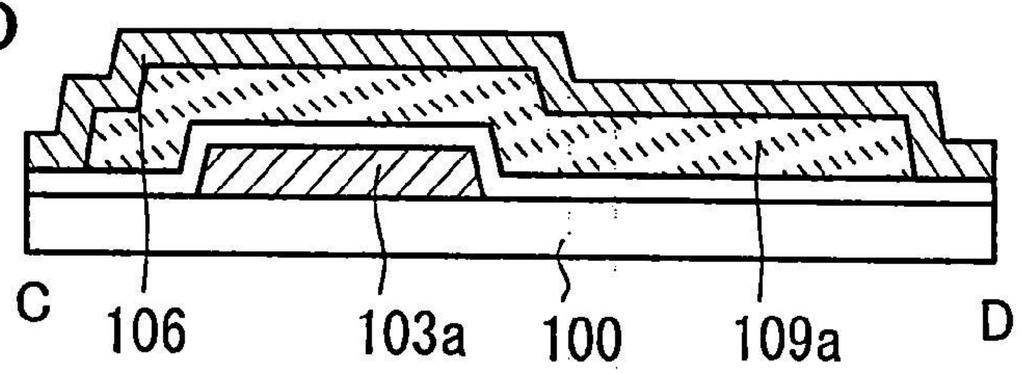


圖3C

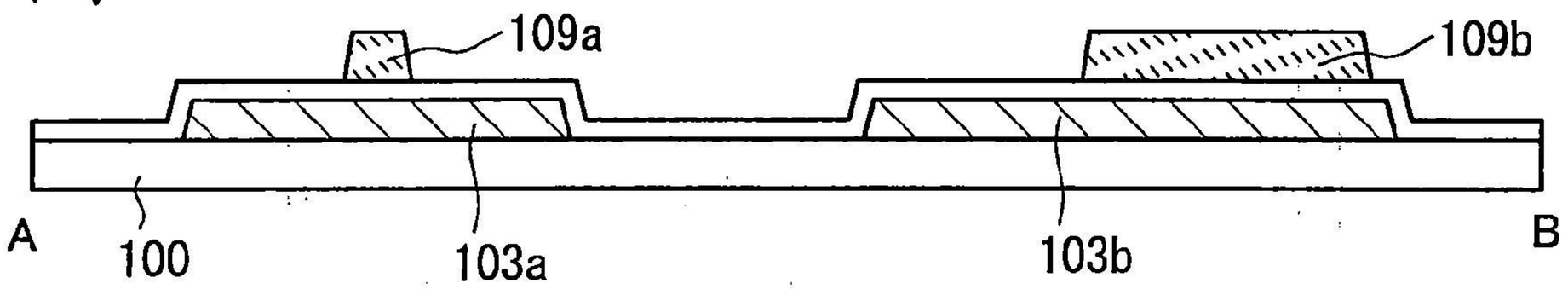


圖3D

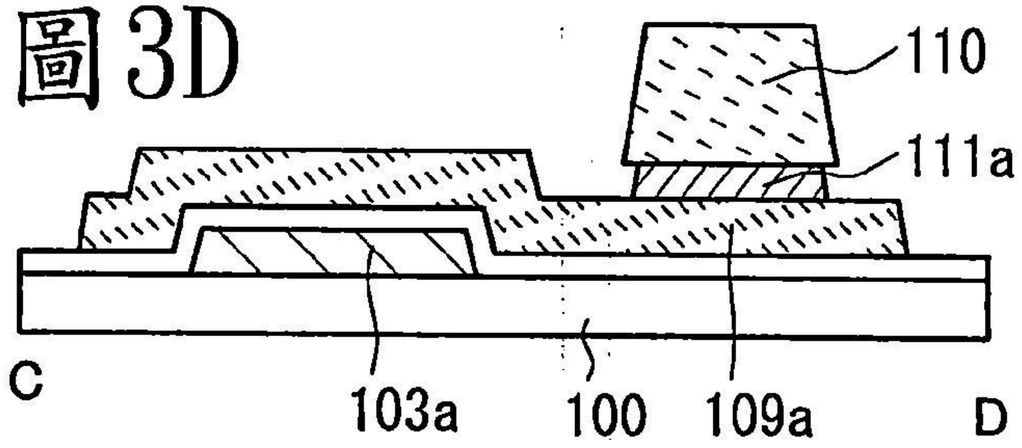


圖3E

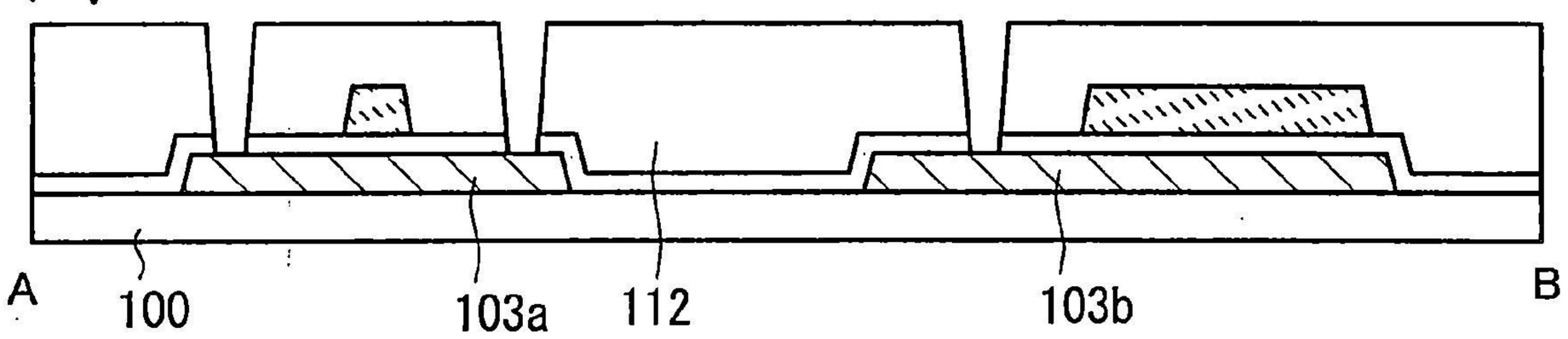


圖3F

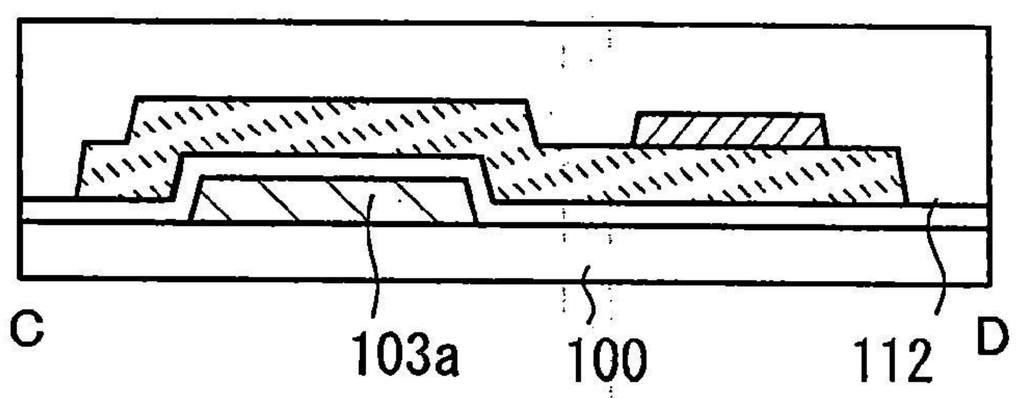


圖3G

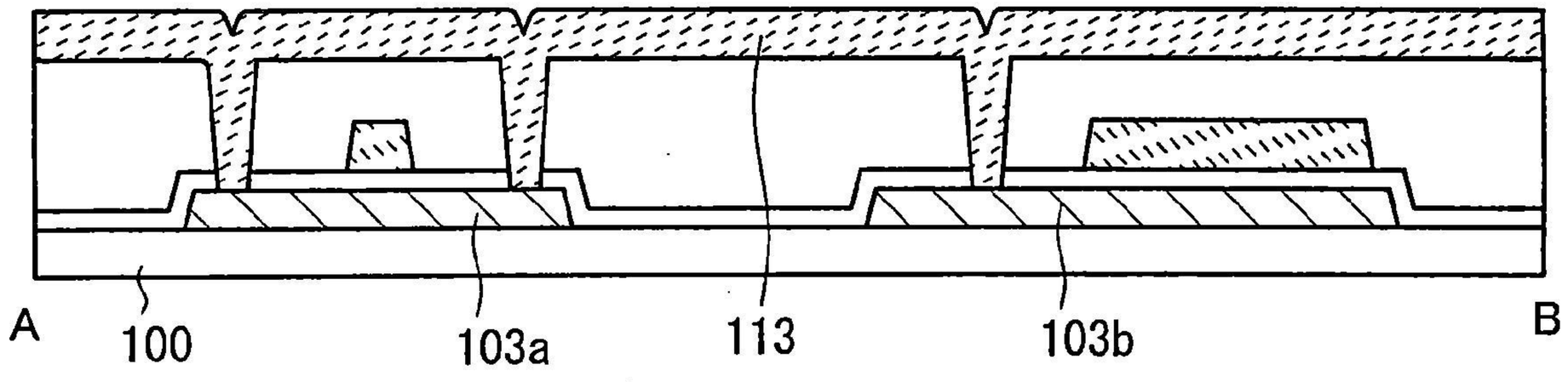


圖3H

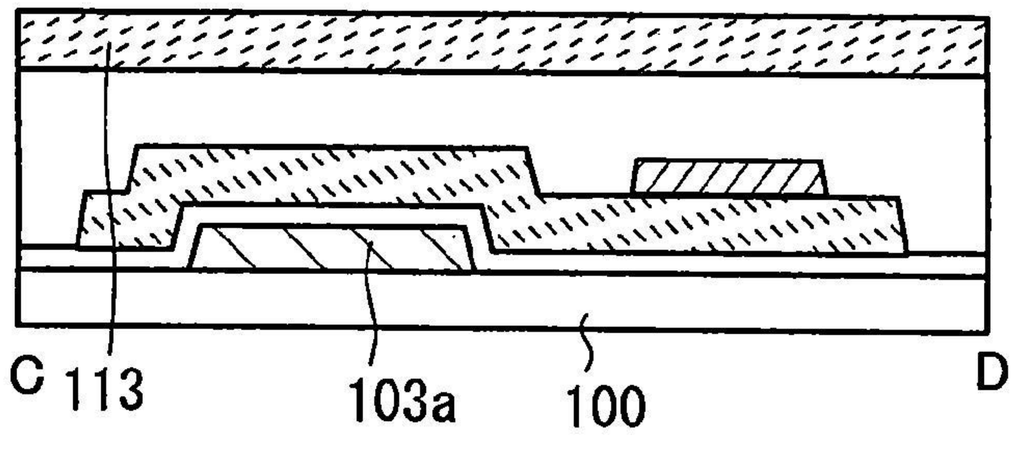


圖4A

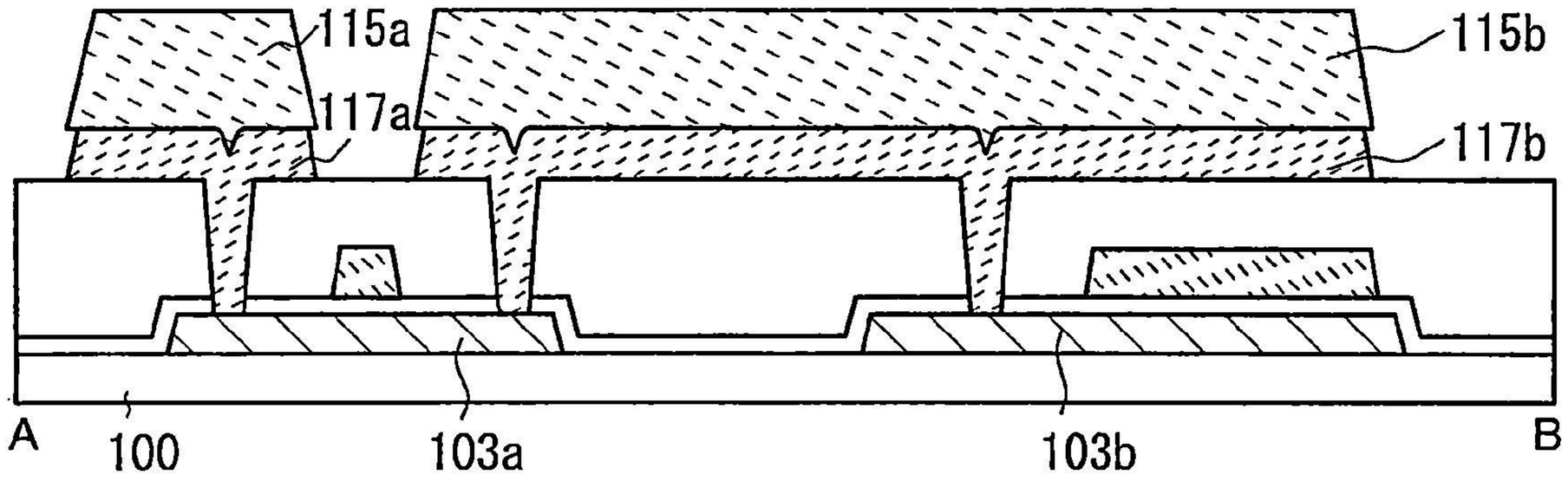


圖4B

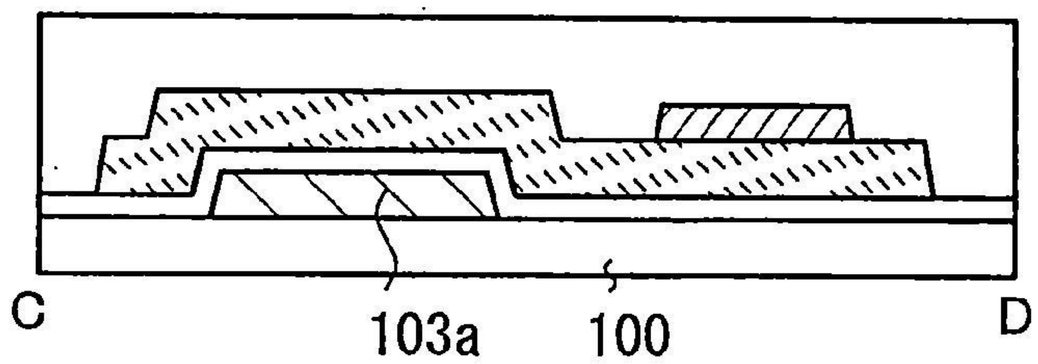


圖4C

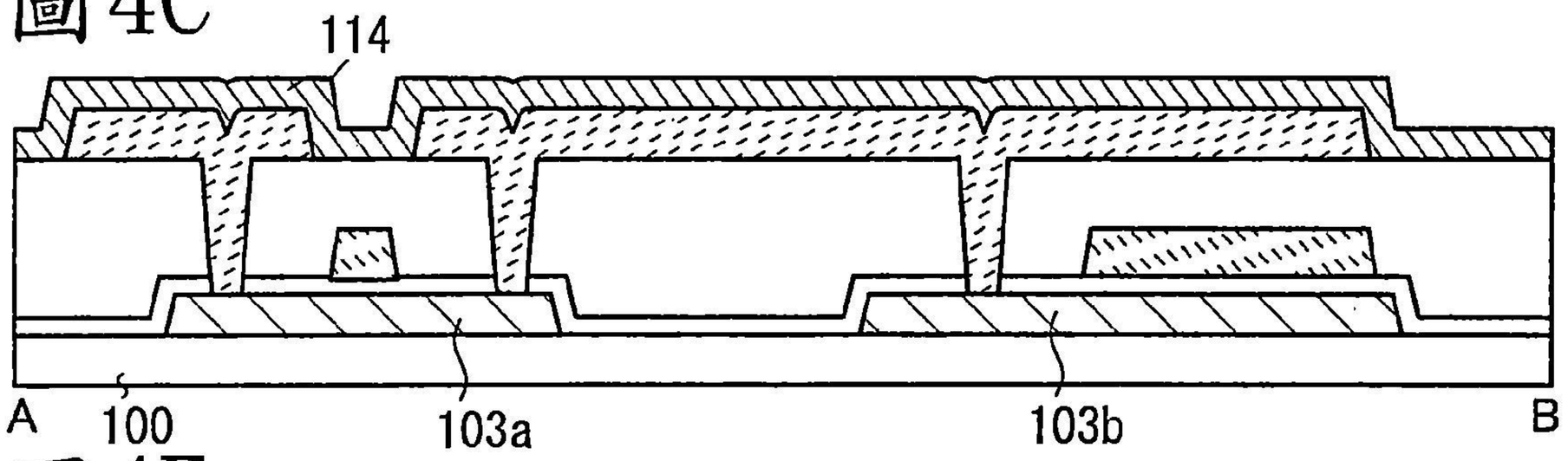


圖4D

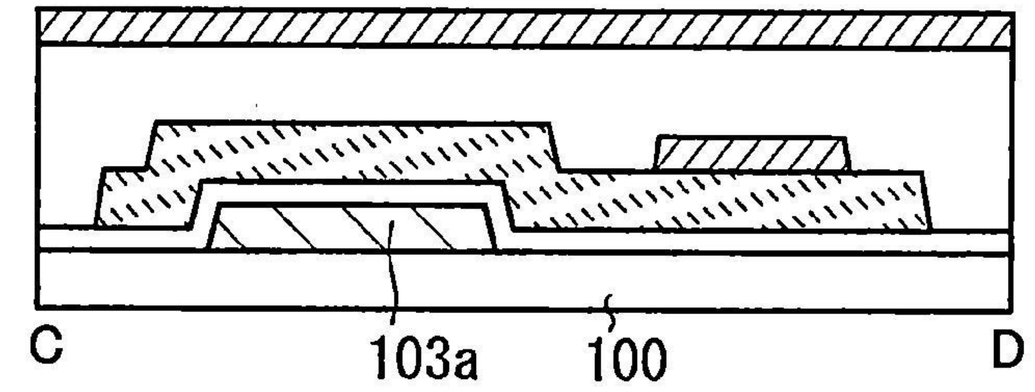


圖4E

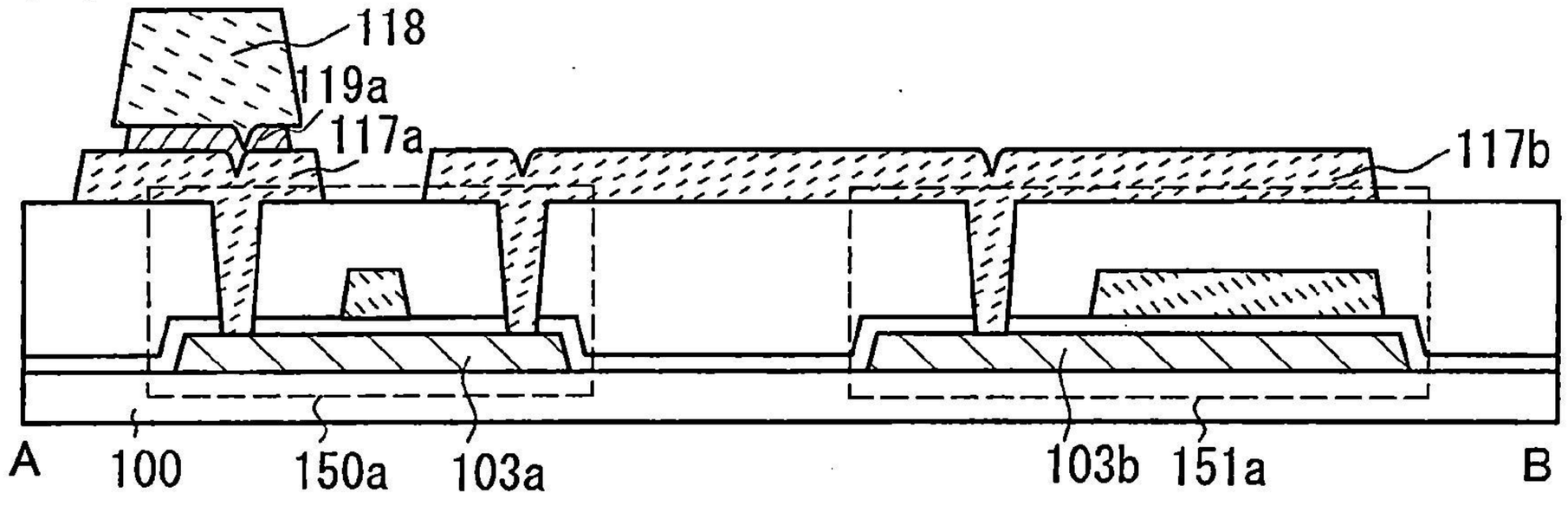


圖4F

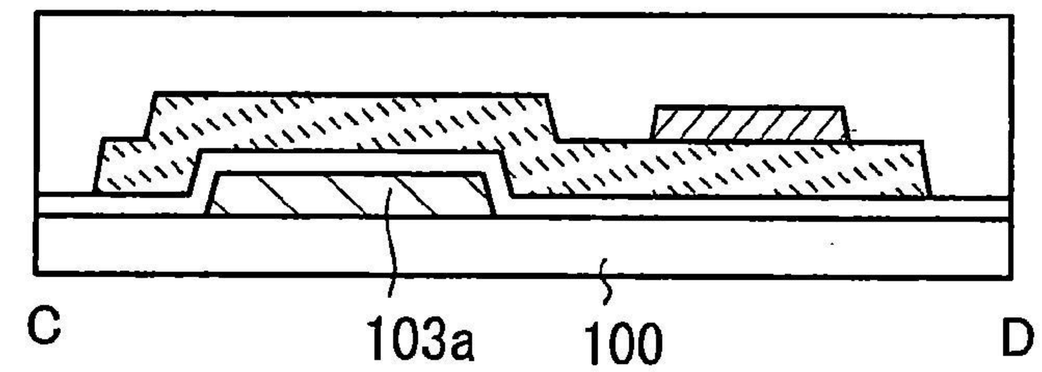


圖5A

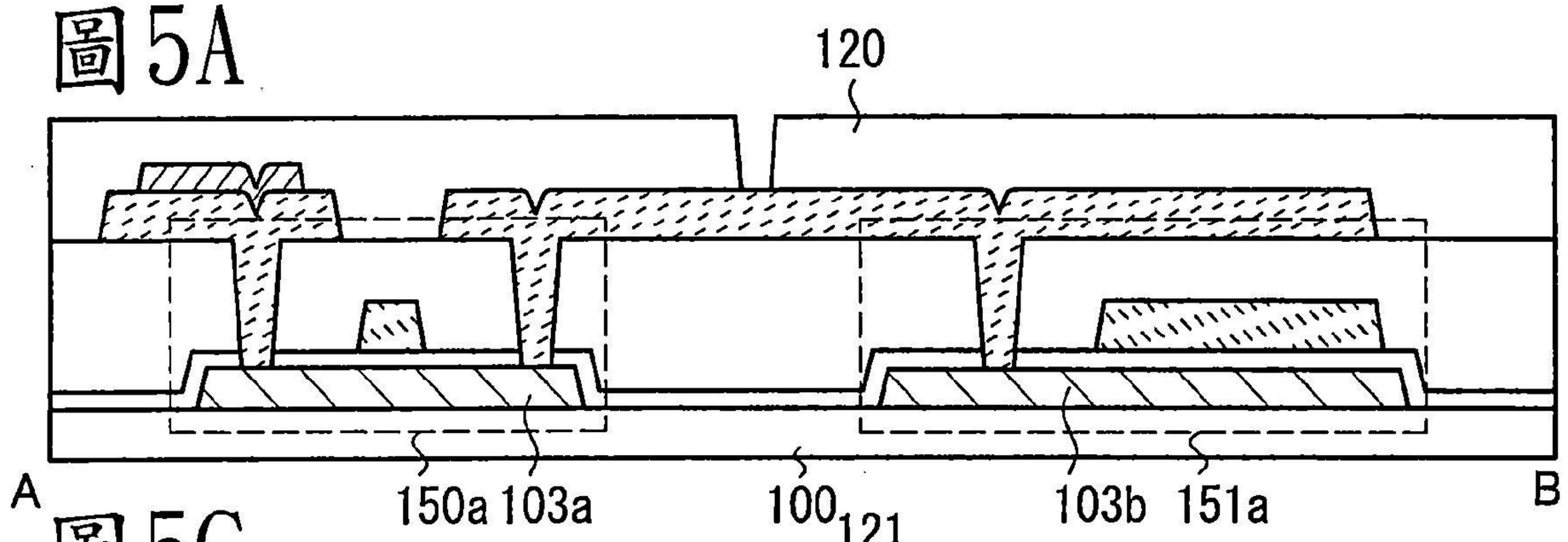


圖5B

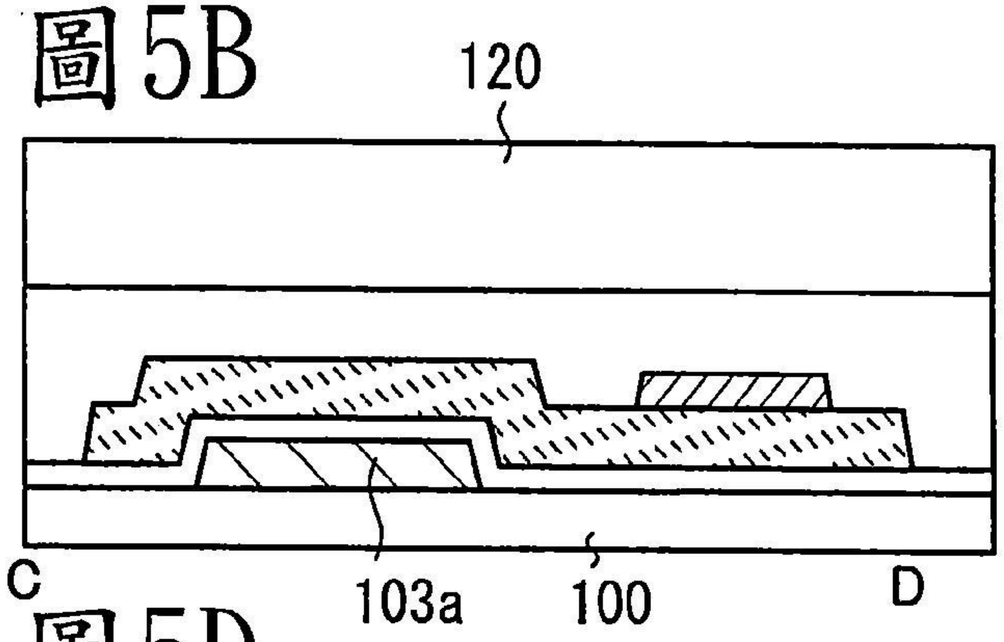


圖5C

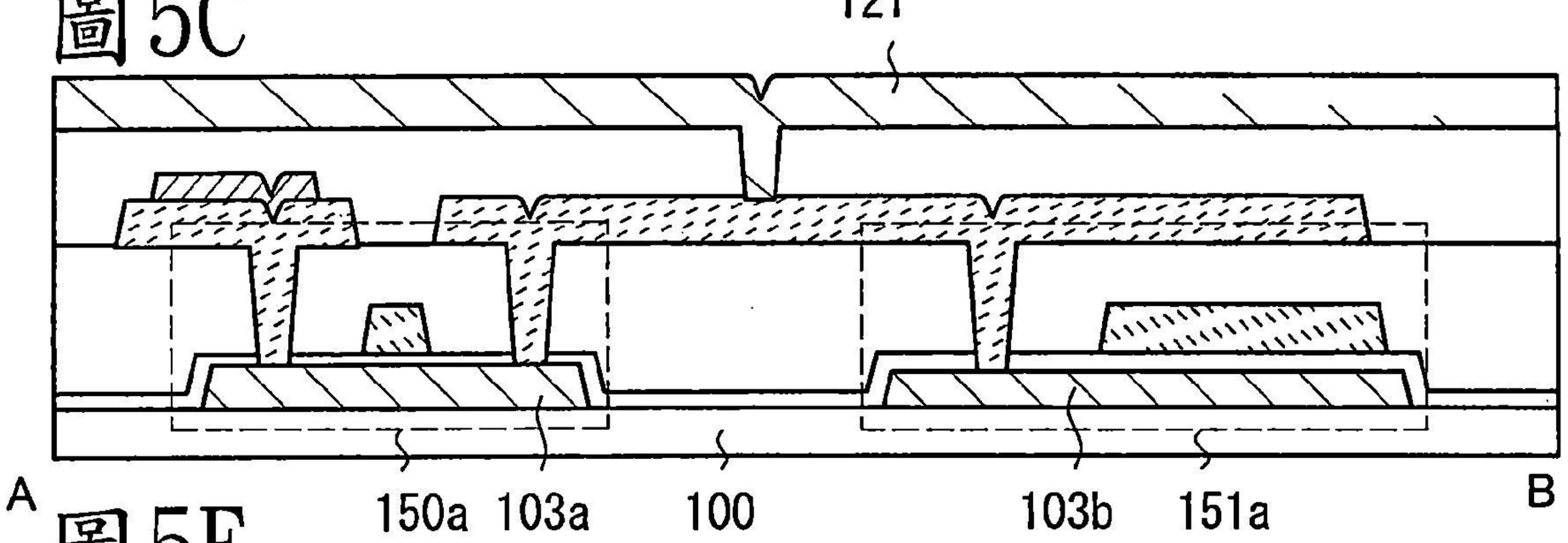


圖5D

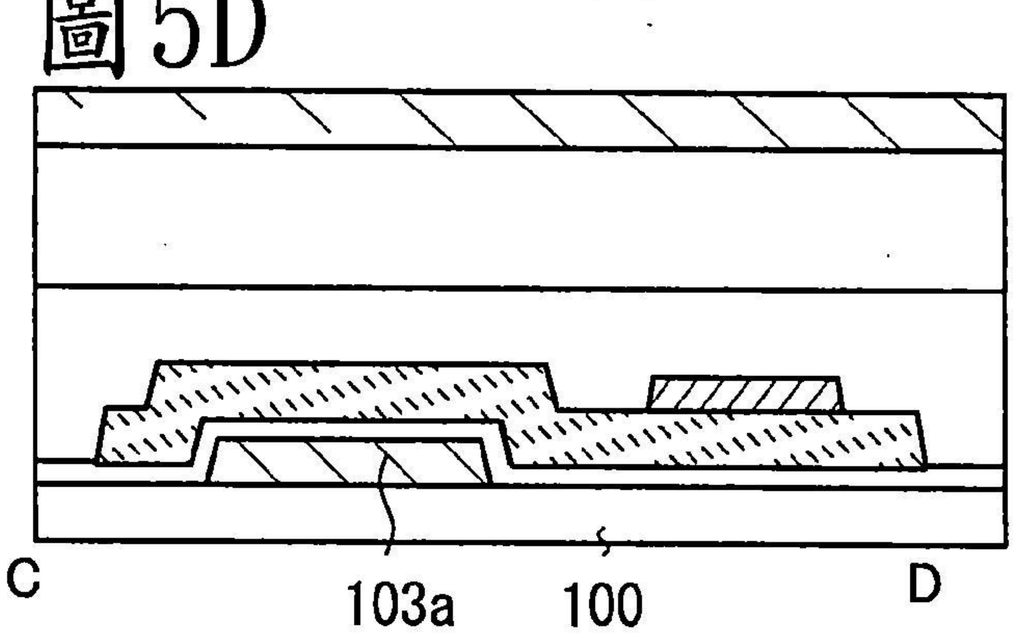


圖5E

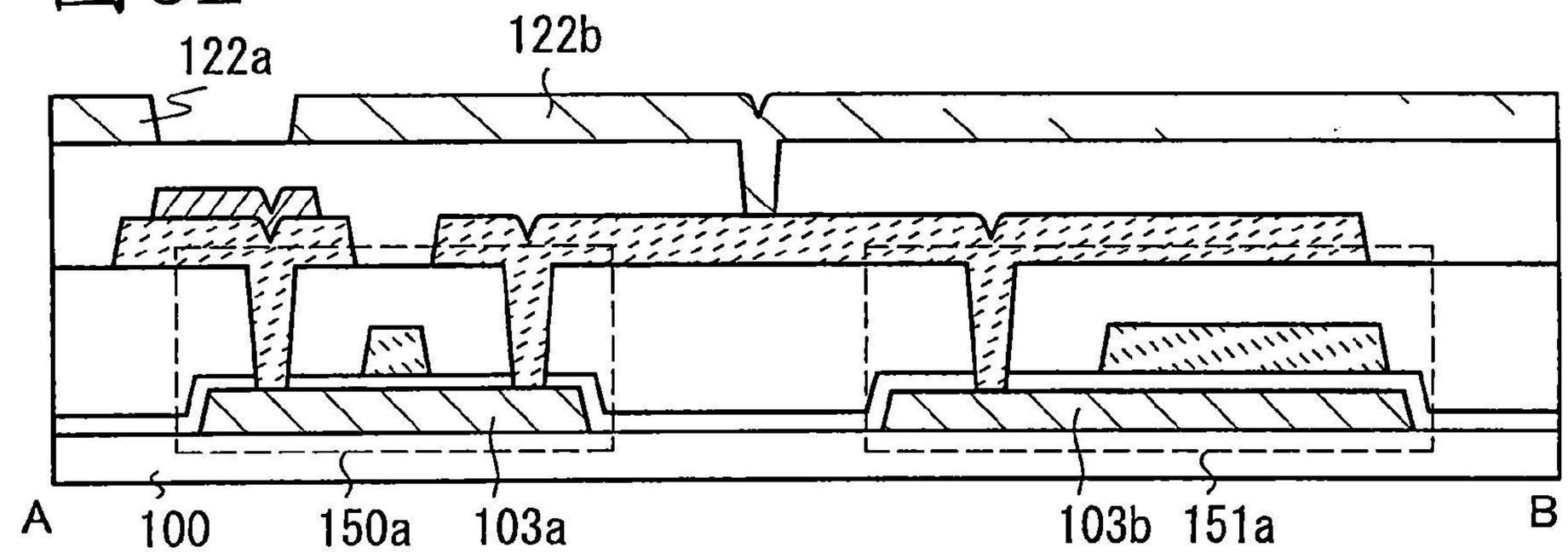


圖5F

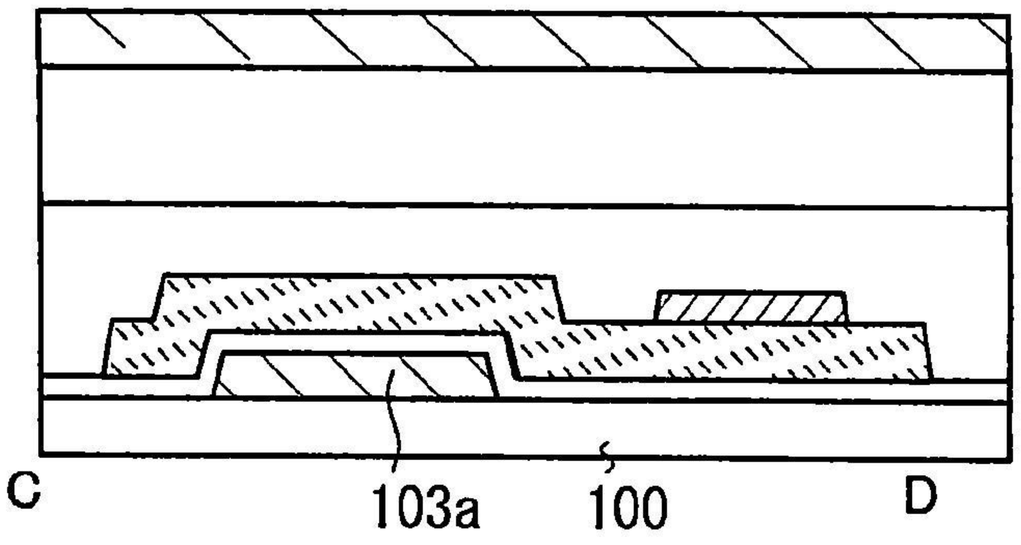


圖6

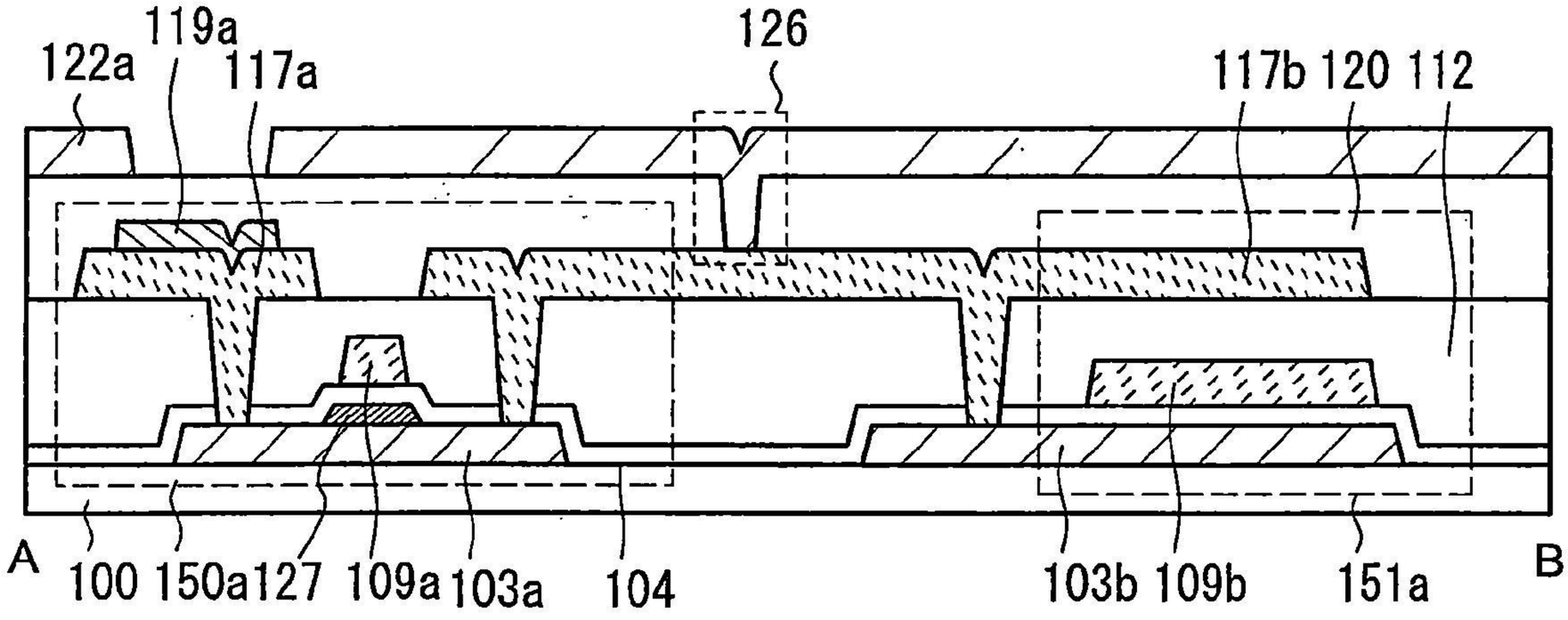

122a
119a
117a
126
117b
120
112
A
100
150a
127
109a
103a
104
103b
109b
151a
B

圖7A

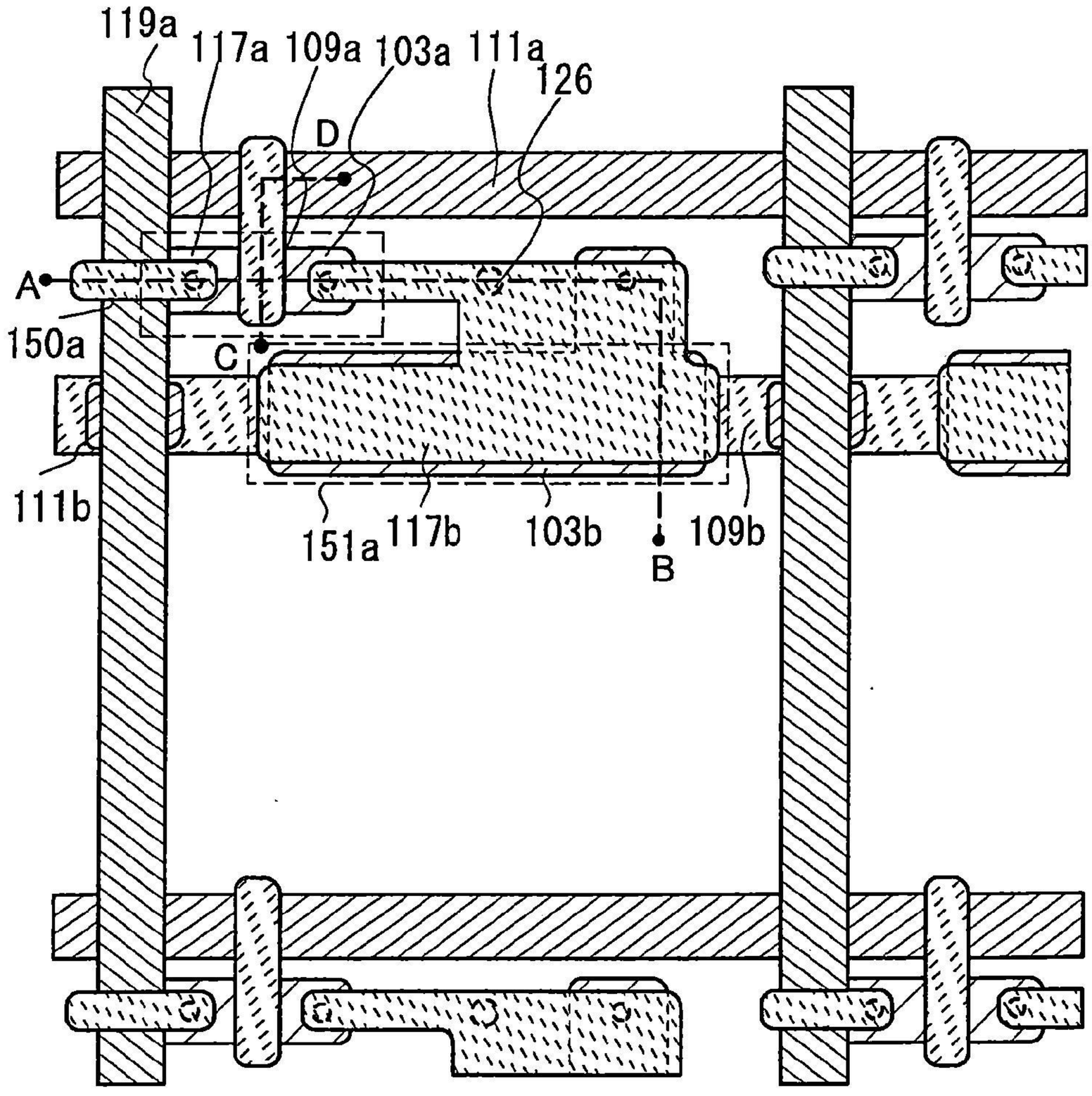

119a
117a
109a
103a
111a
126
D
A
150a
C
111b
151a
117b
103b
B
109b

圖7B

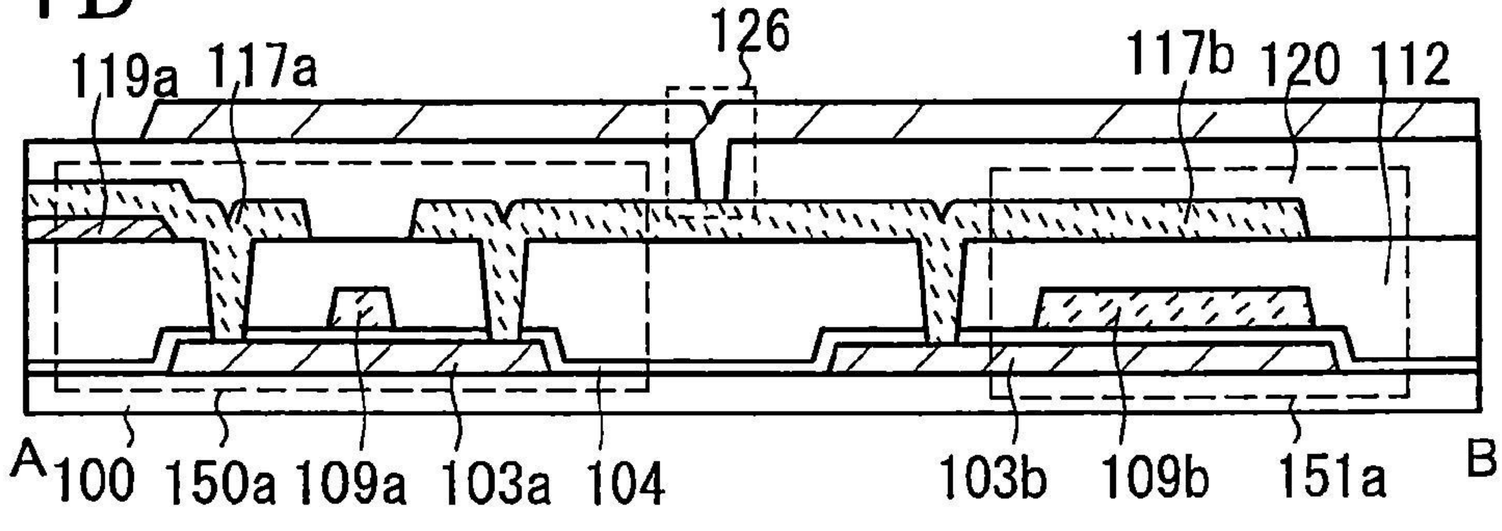

126
119a
117a
117b
120
112
A
100
150a
109a
103a
104
103b
109b
151a
B

圖7C

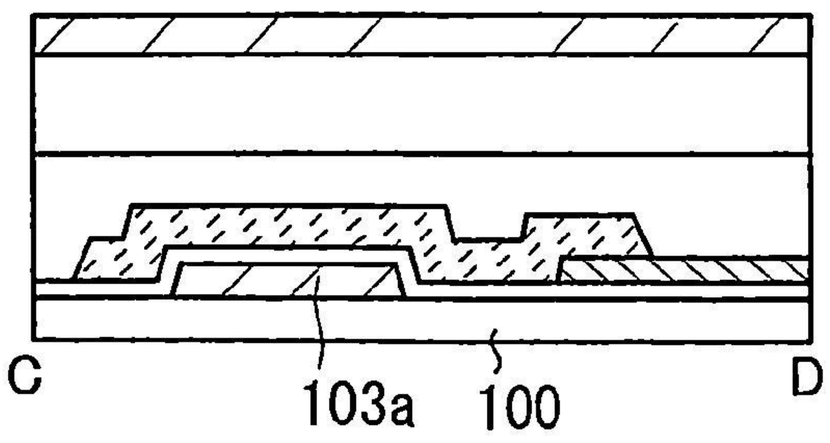

C
103a
100
D

圖8A

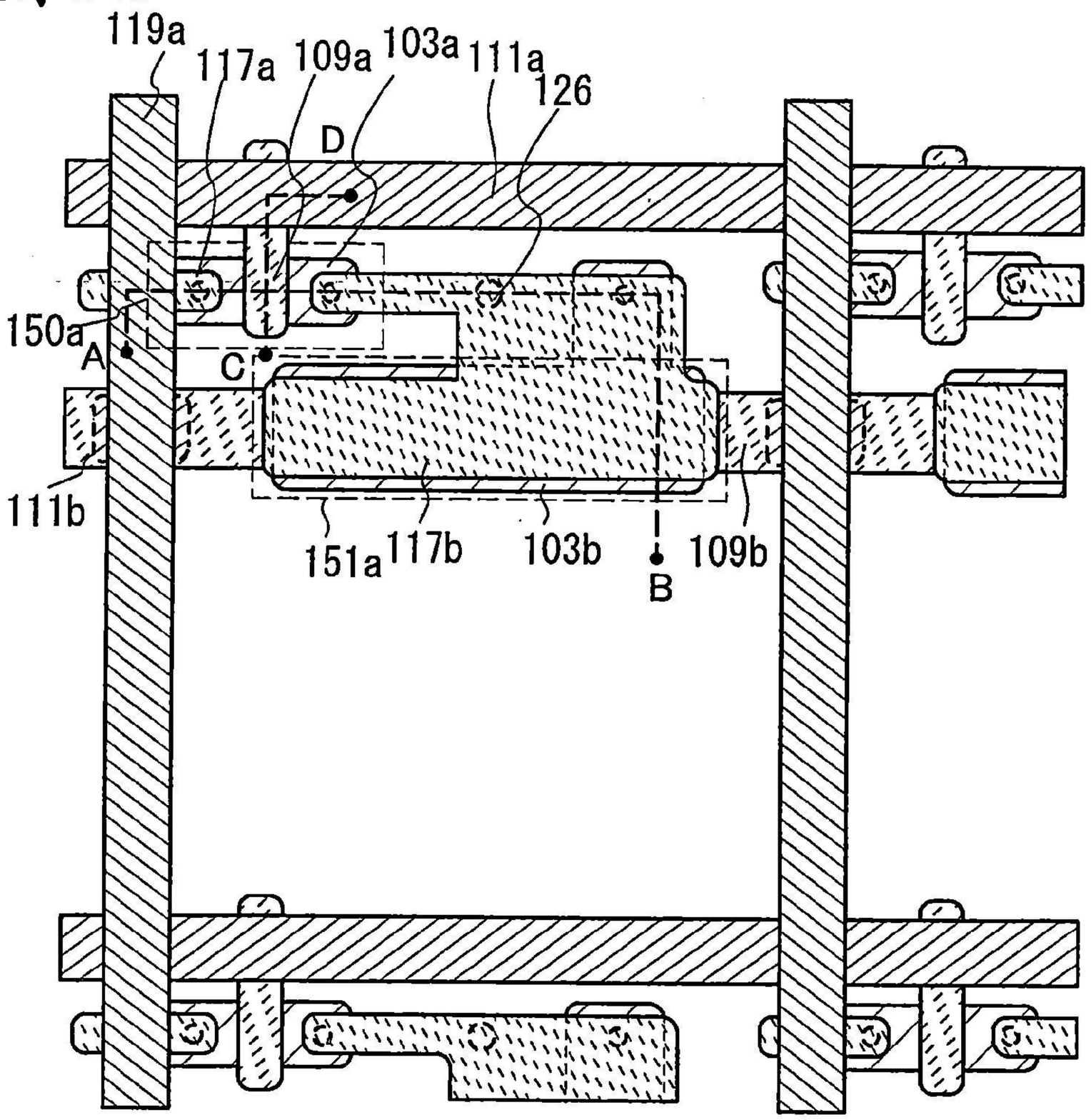

119a
117a
109a
103a
111a
126
D
150a
A
C
111b
151a
117b
103b
B
109b

圖8B

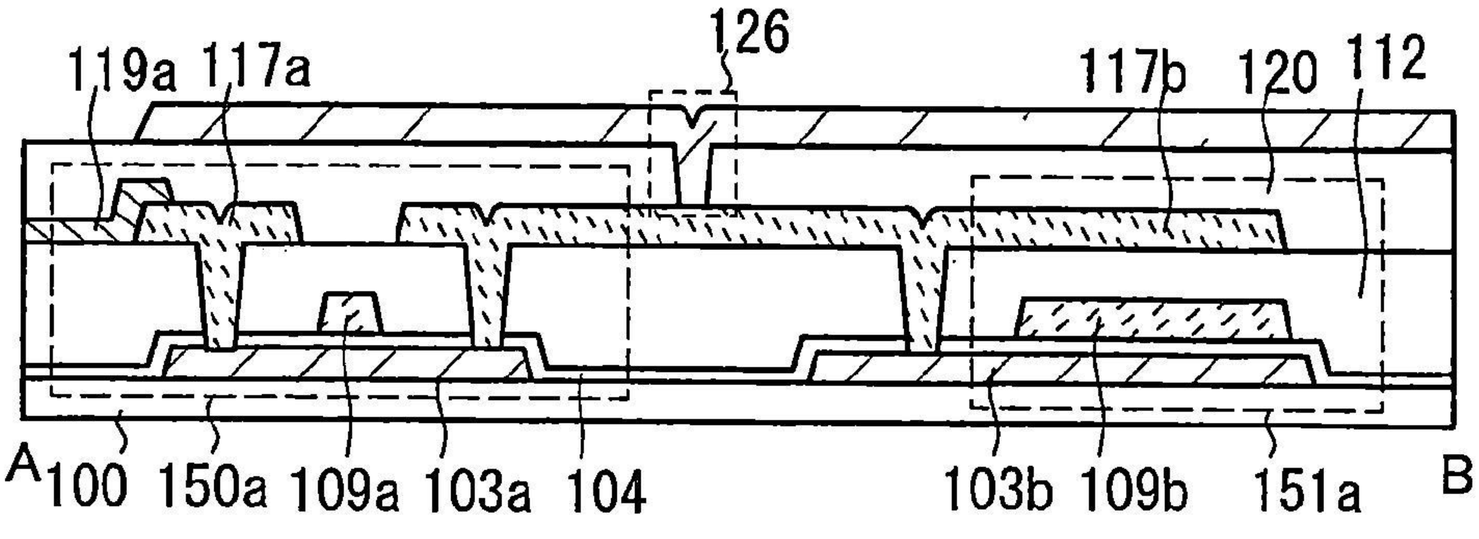

126
119a
117a
117b
120
112
A
100
150a
109a
103a
104
103b
109b
151a
B

圖8C

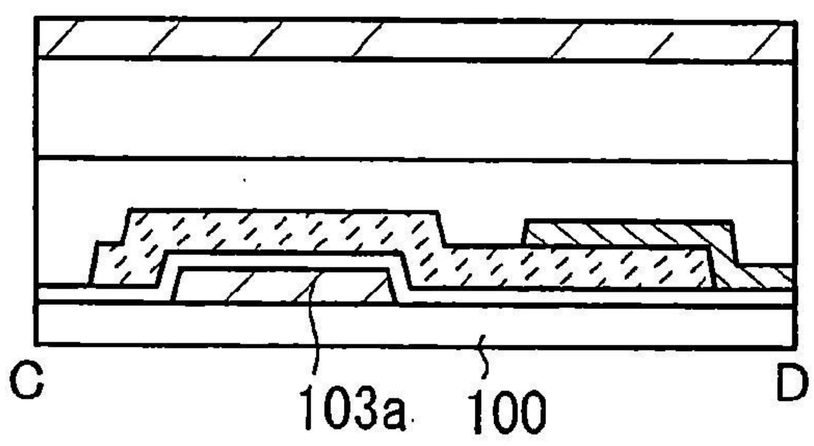

C
103a
100
D

圖9

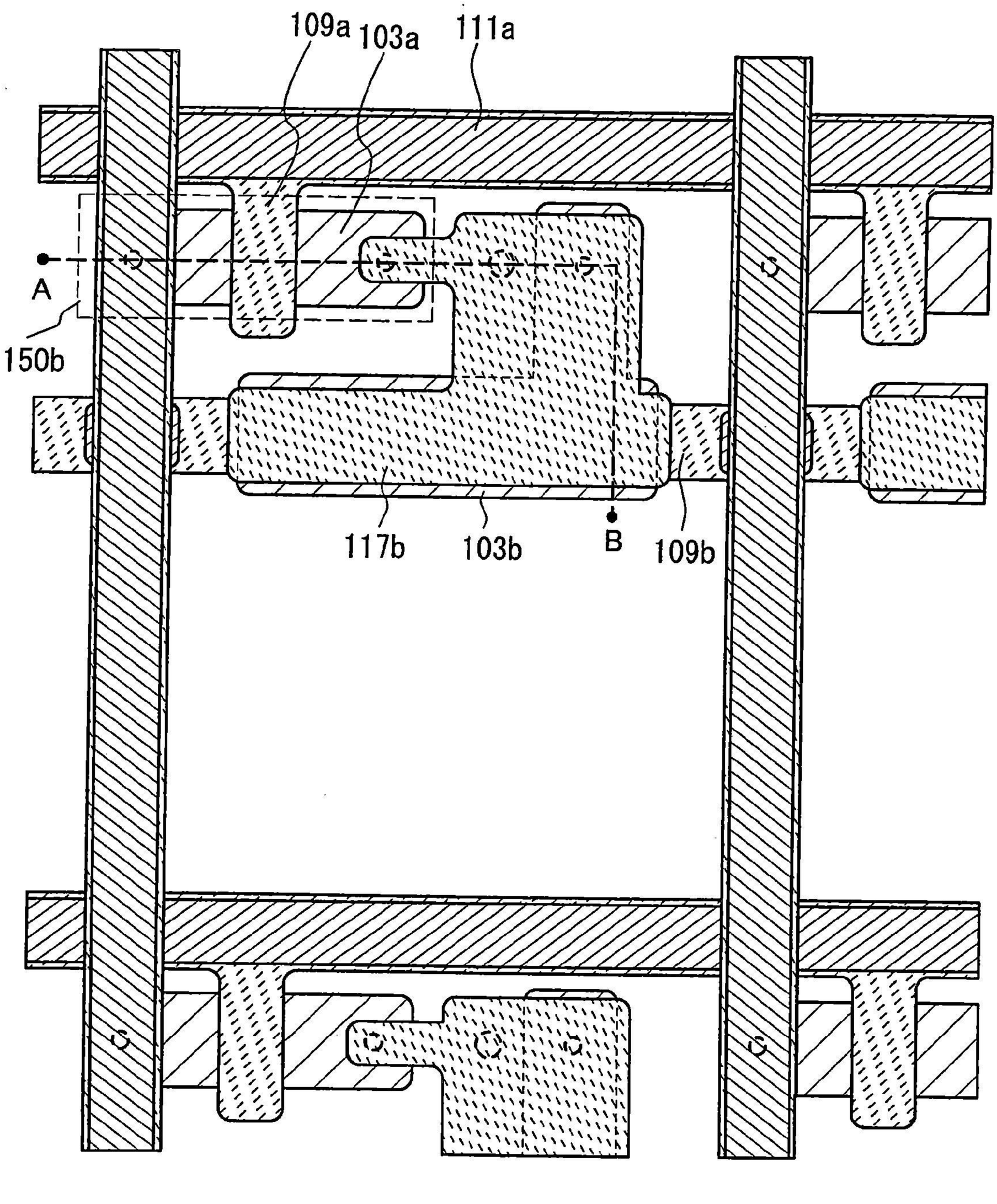


圖10A

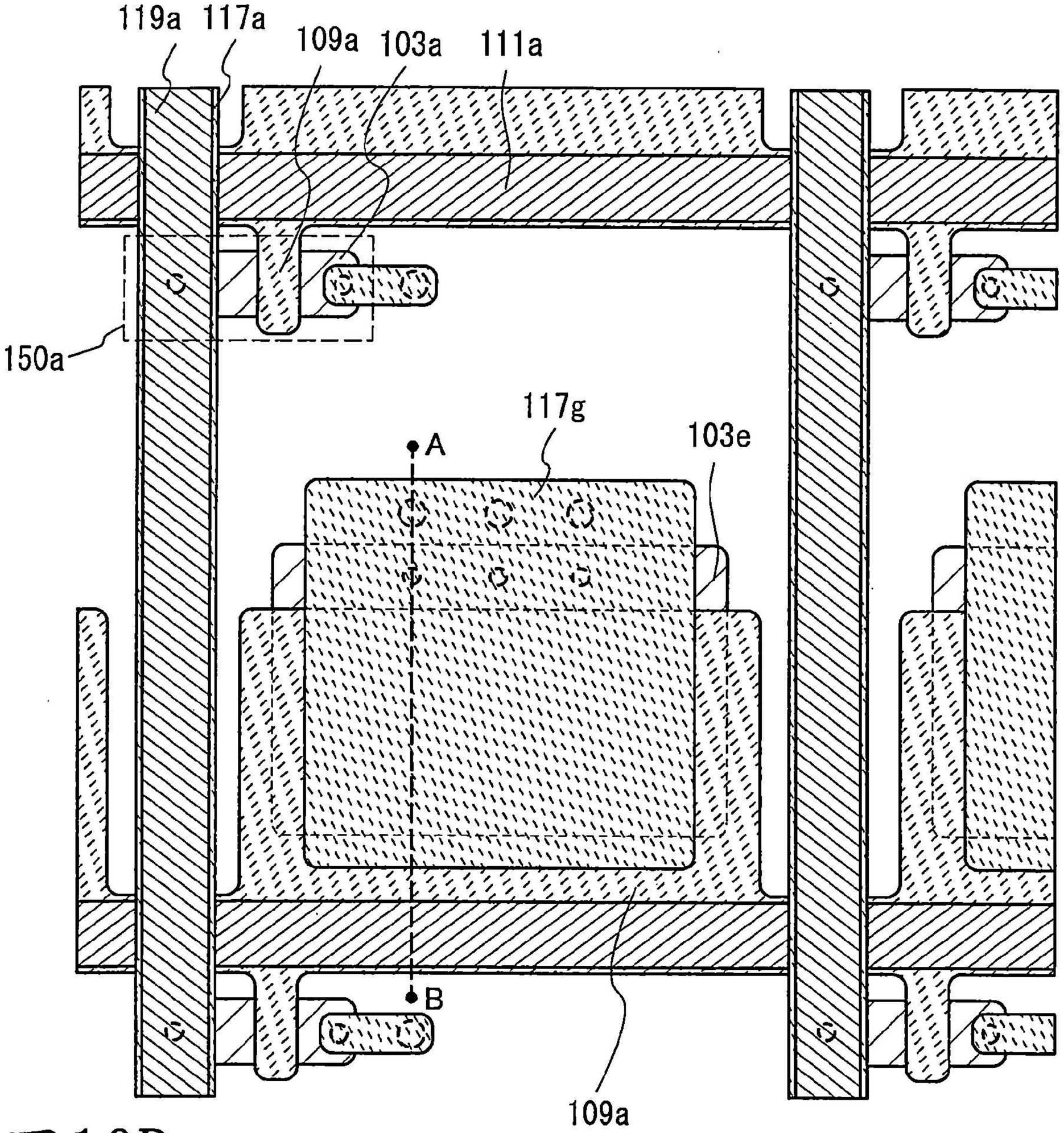

119a
117a
109a
103a
111a
150a
117g
A
103e
B
109a

圖10B

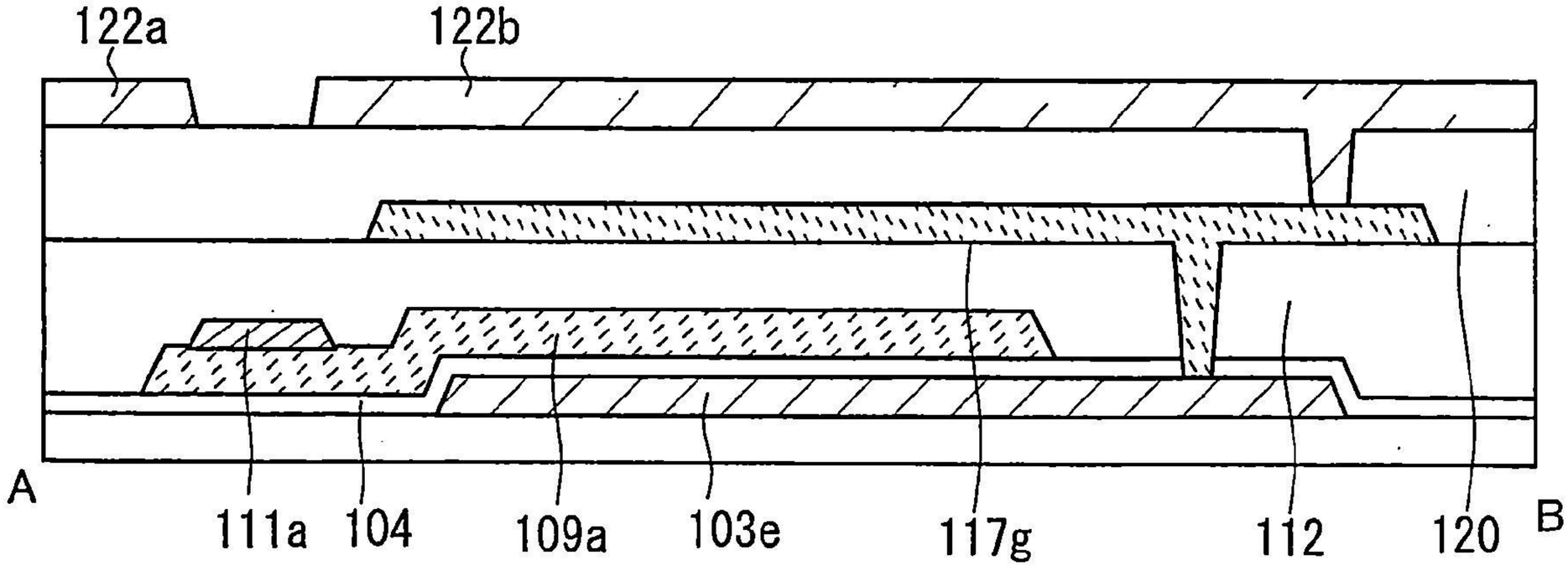

122a
122b
A
111a
104
109a
103e
117g
112
120
B

圖11A

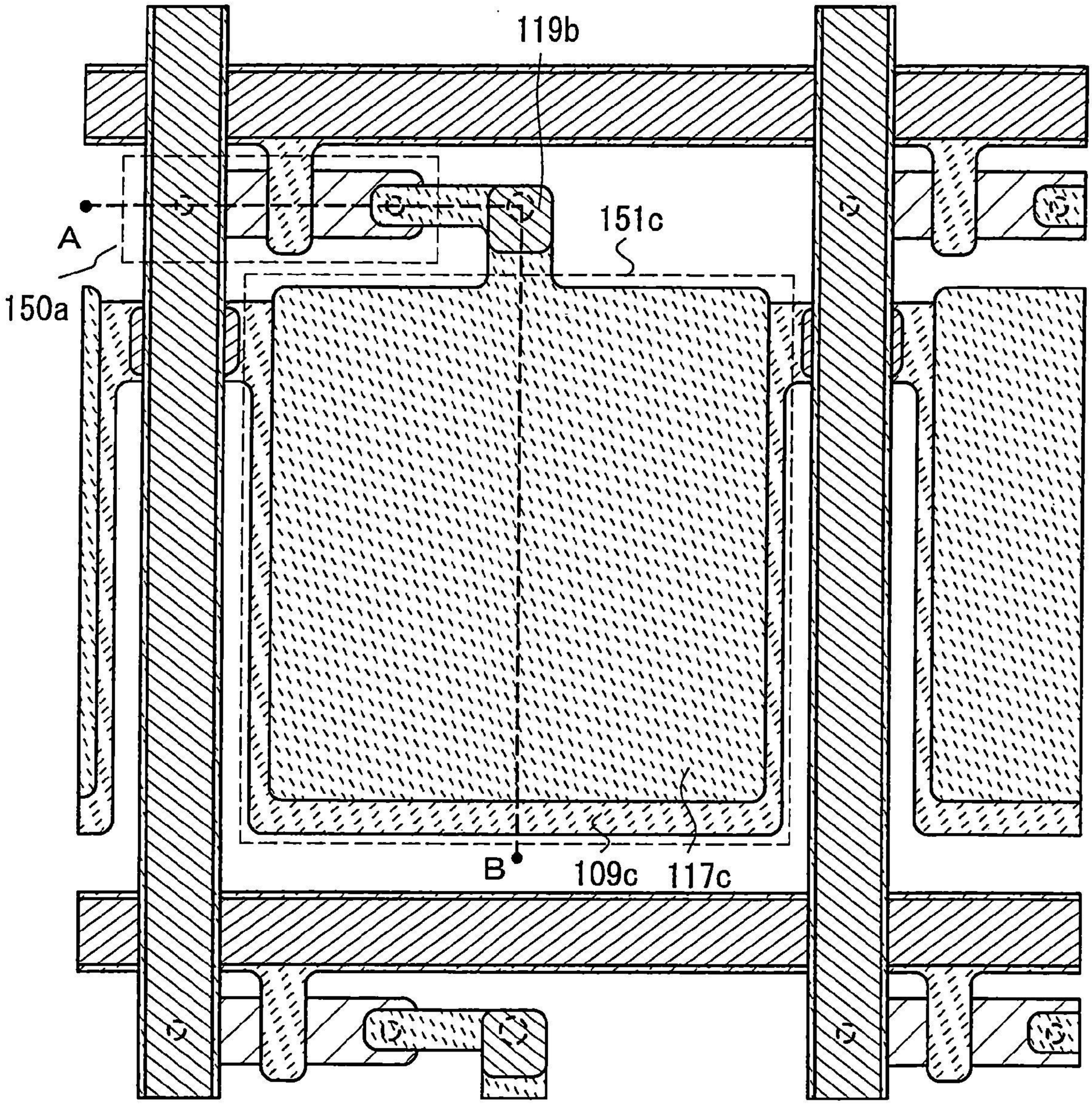

119b
151c
A
150a
B
109c
117c

圖11B

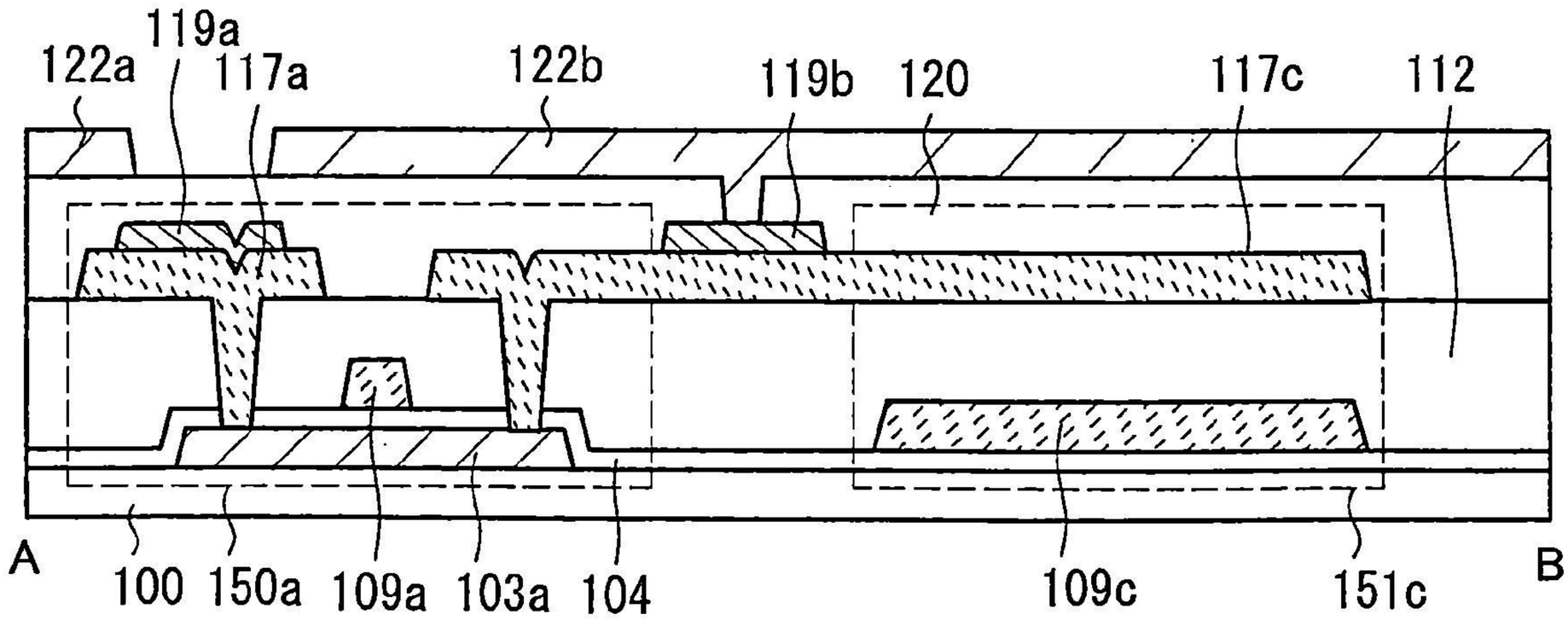

119a
122a
117a
122b
119b
120
117c
112
A
100
150a
109a
103a
104
109c
151c
B

圖12

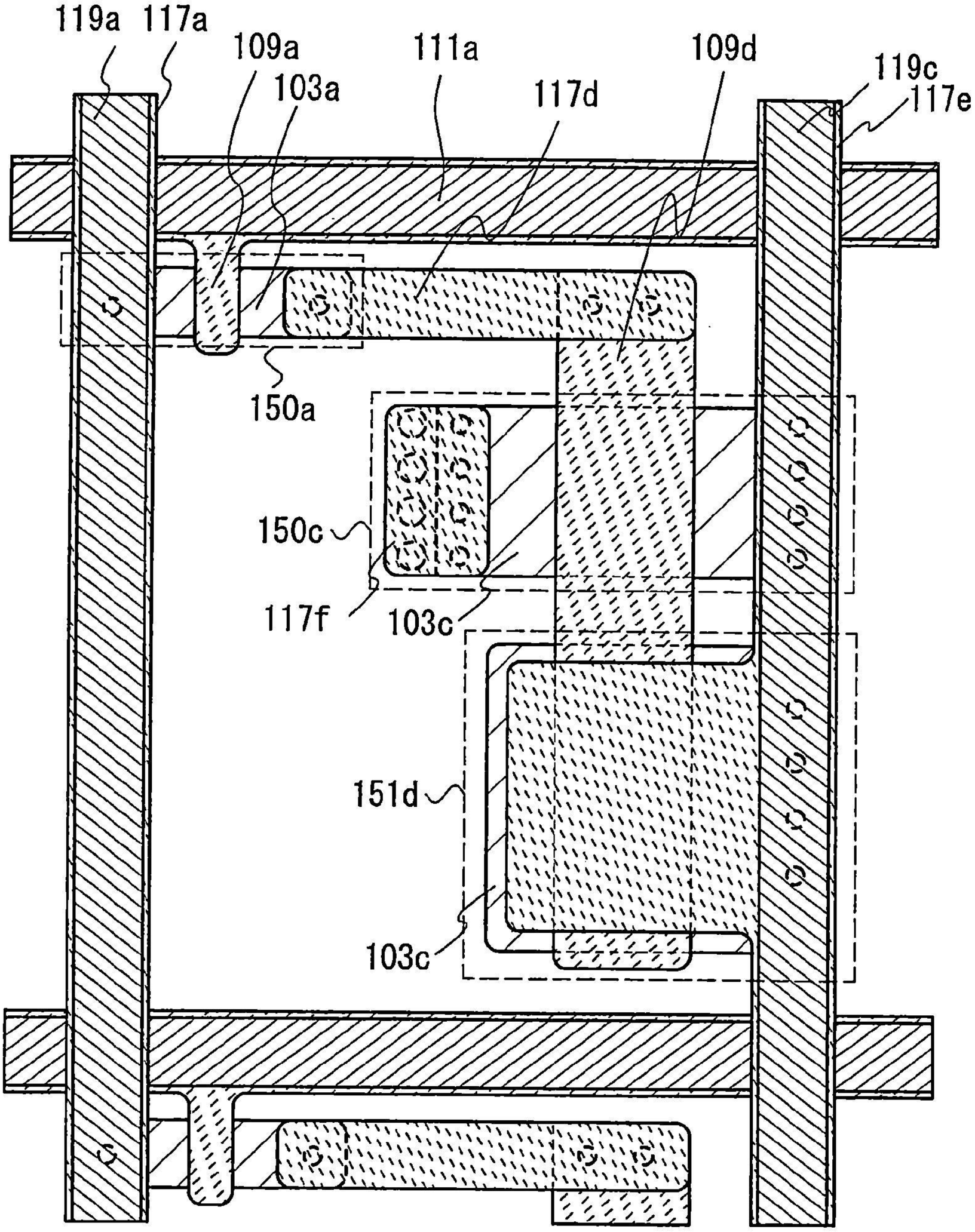

119a
117a
109a
103a
111a
117d
109d
119c
117e
150a
150c
117f
103c
151d
103c

圖13A

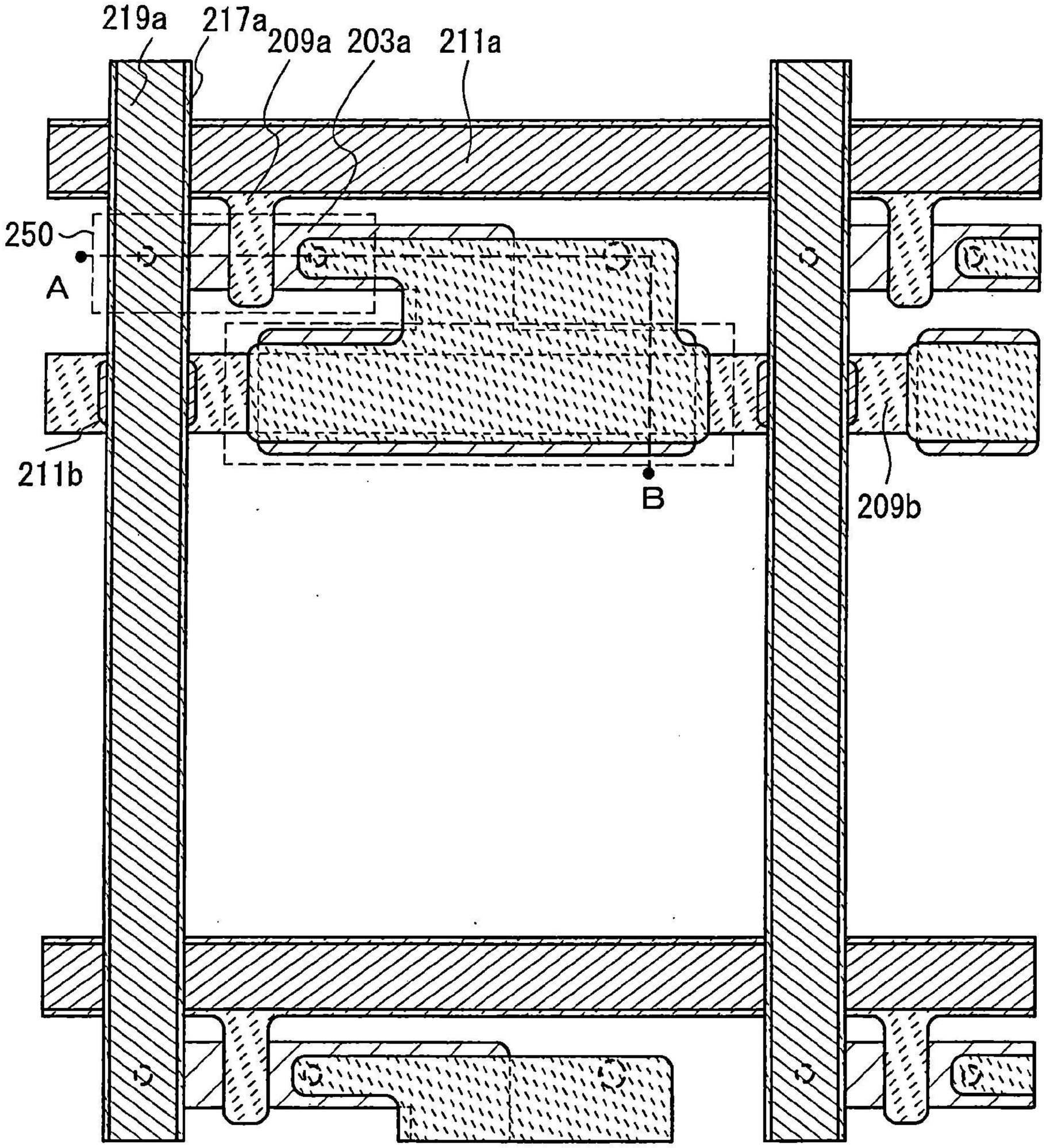

219a
217a
209a
203a
211a
250
A
B
211b
209b

圖13B

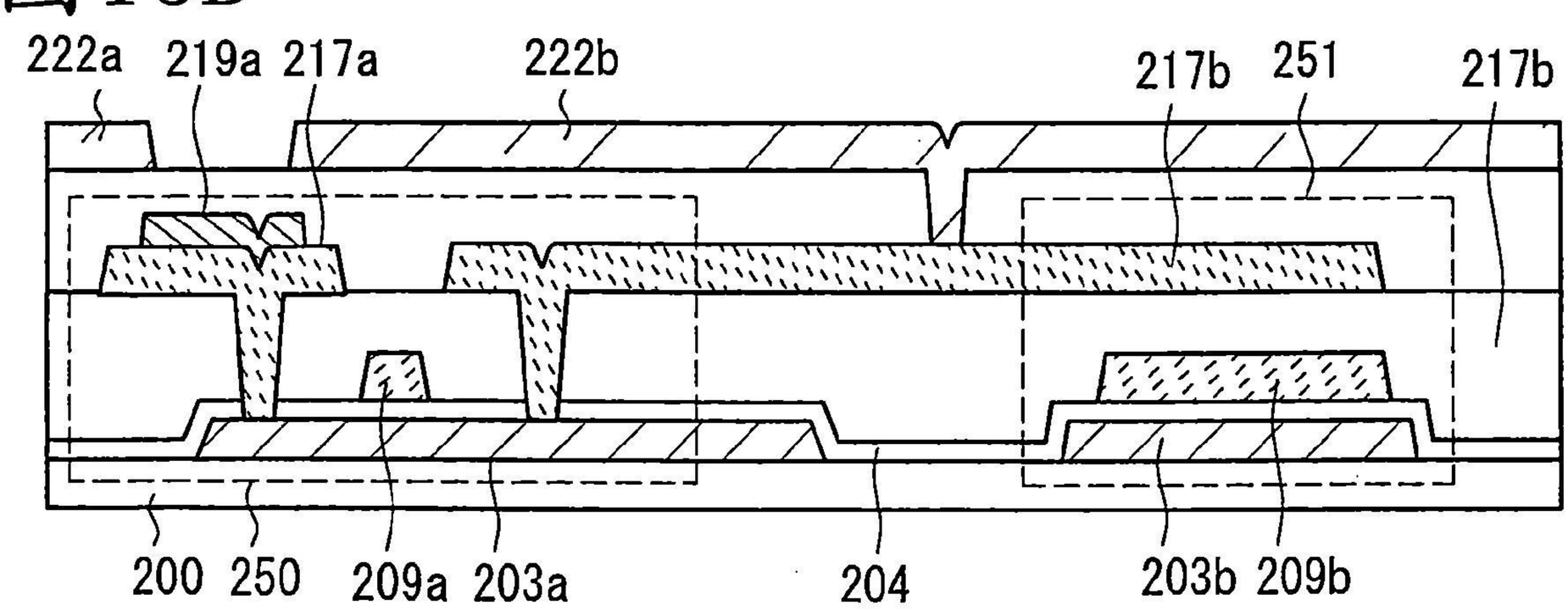

222a
219a
217a
222b
217b
251
217b
200
250
209a
203a
204
203b
209b

圖14A

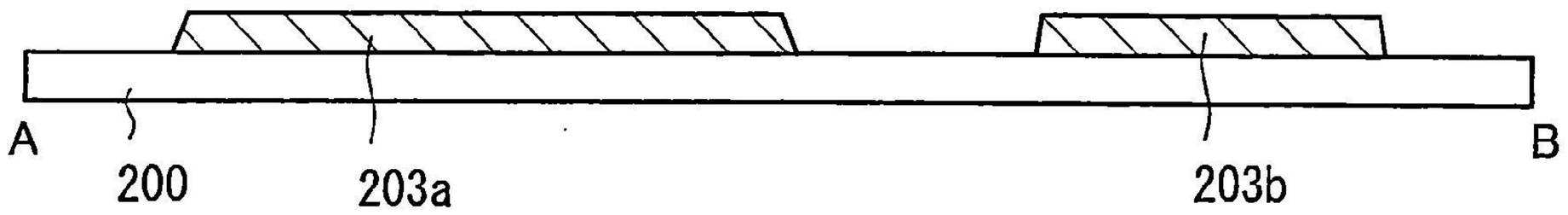


圖14B

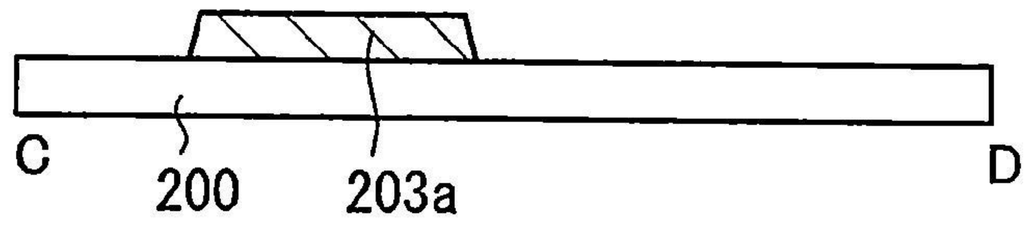


圖14C

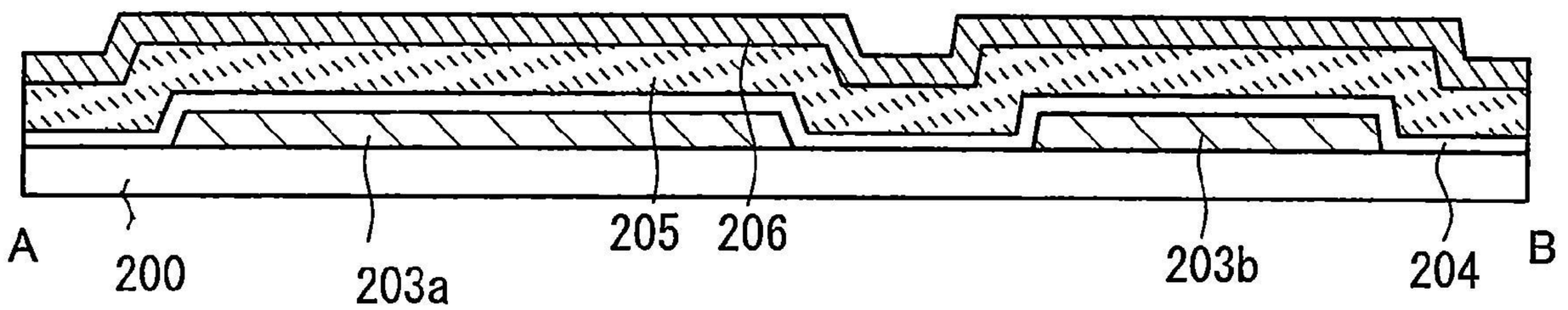


圖14D

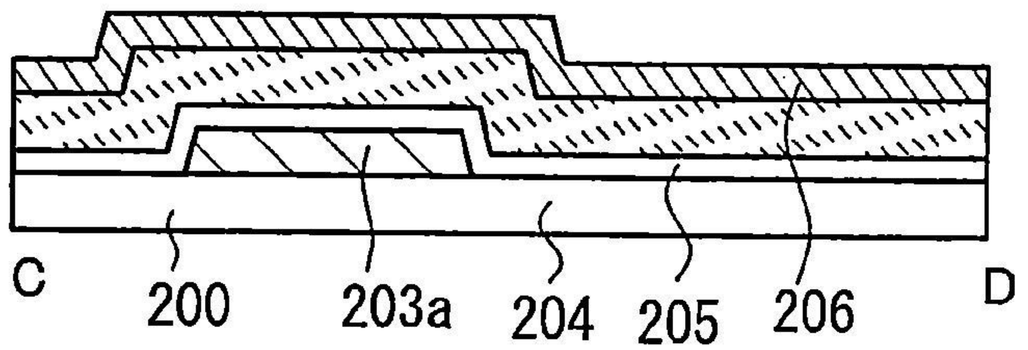


圖14E

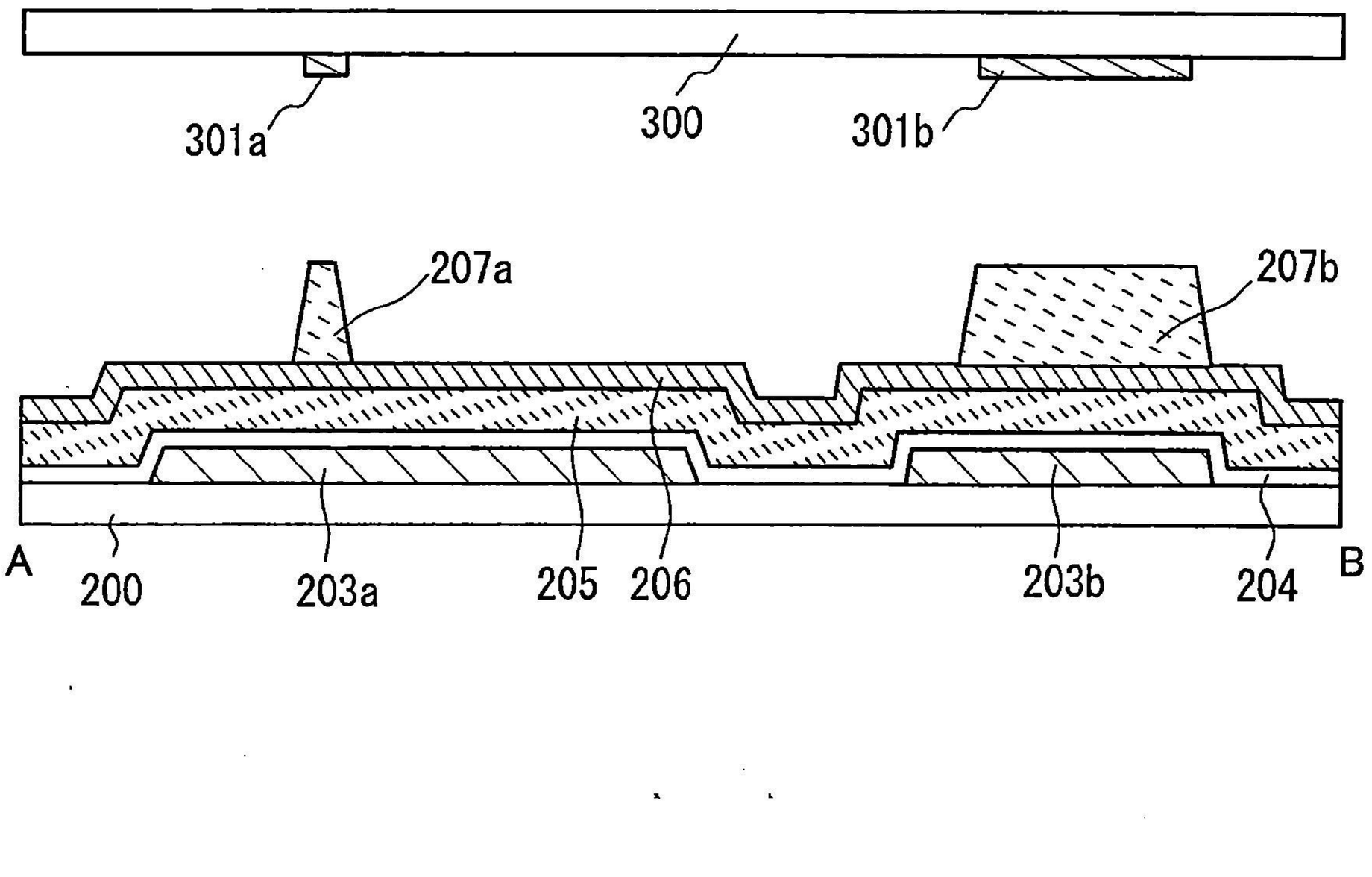
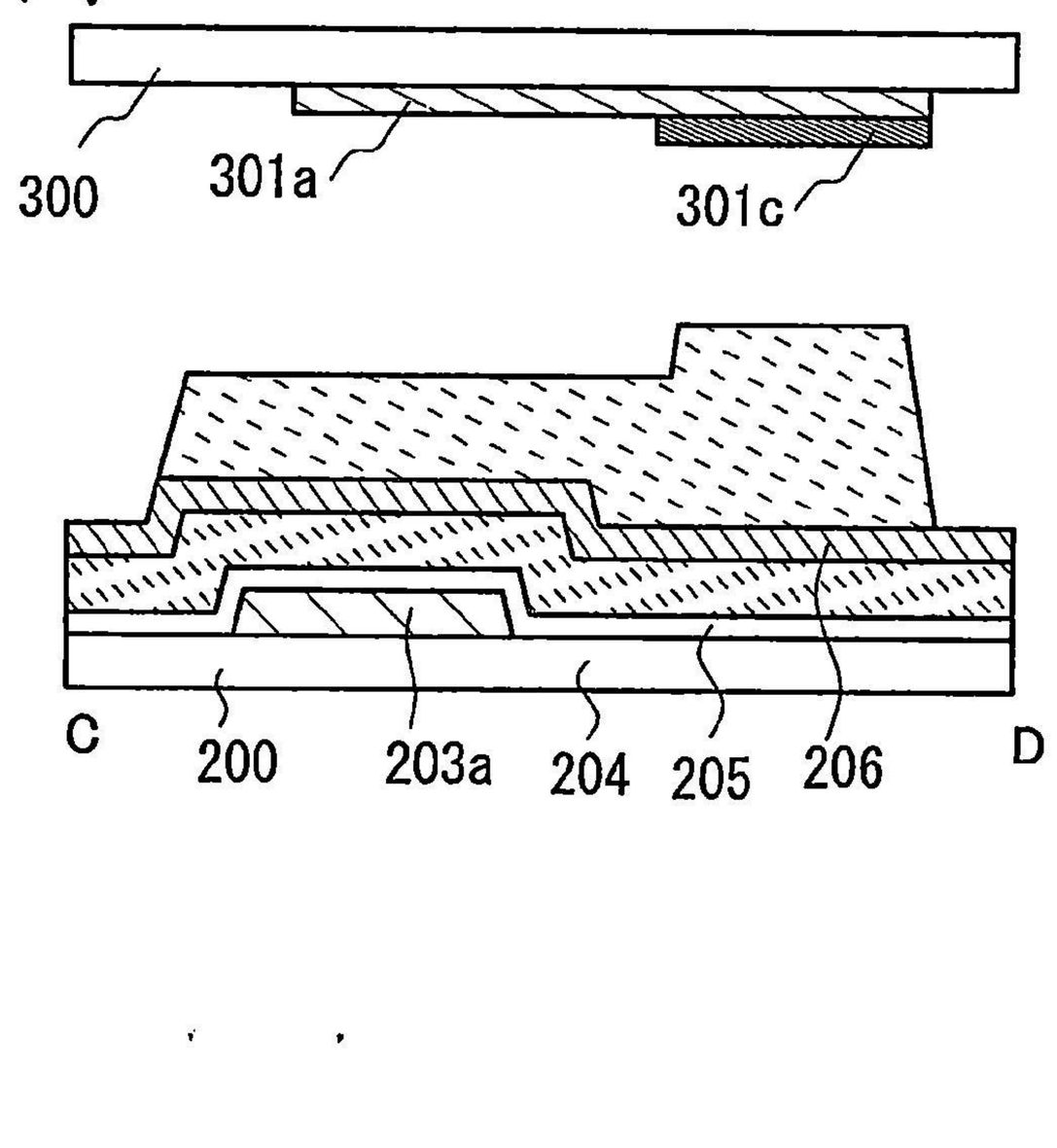


圖14F



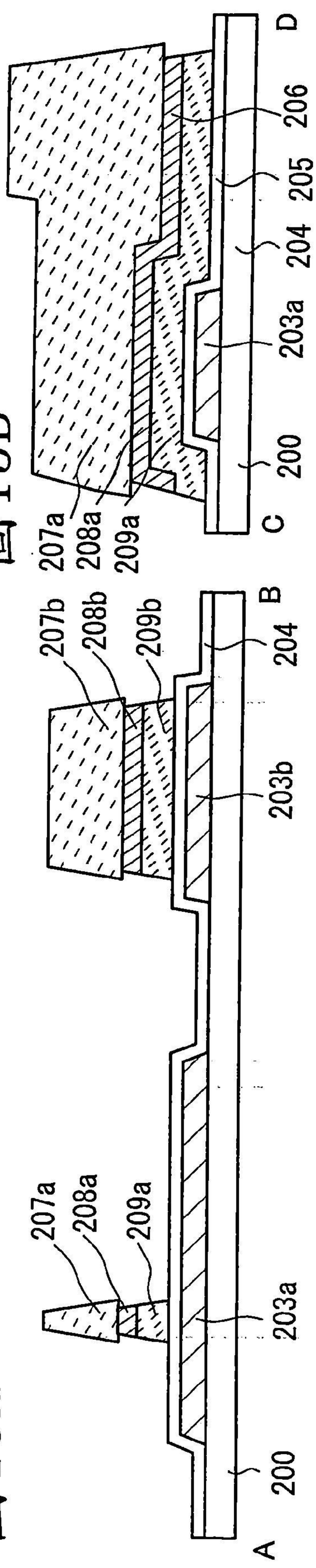


圖15A 圖15B

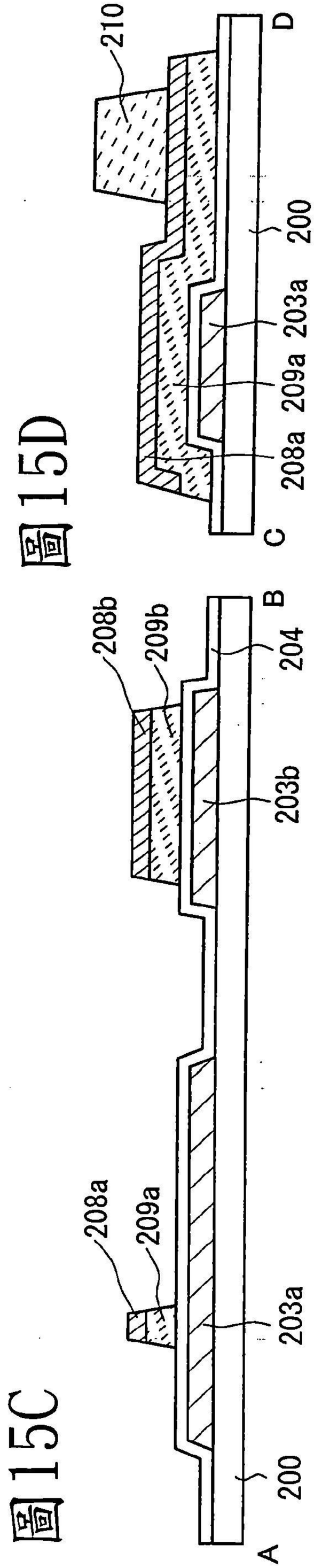


圖15C 圖15D

圖16A

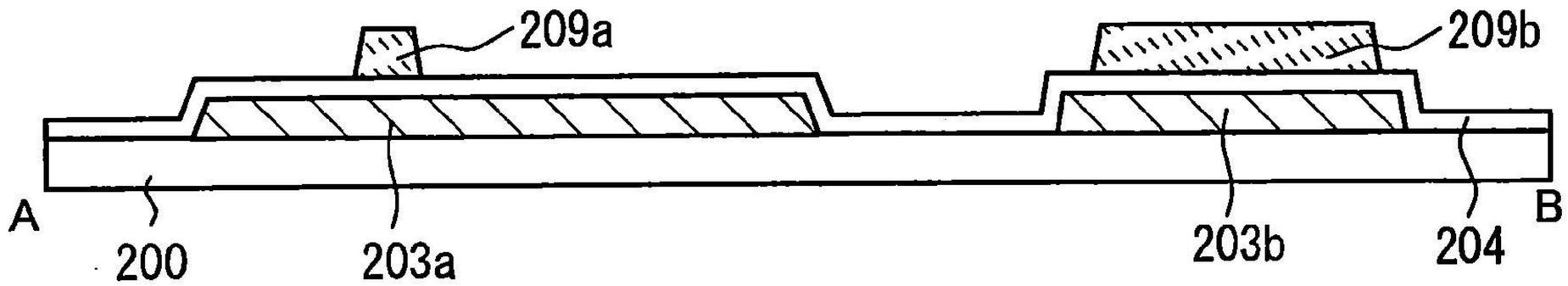


圖16B

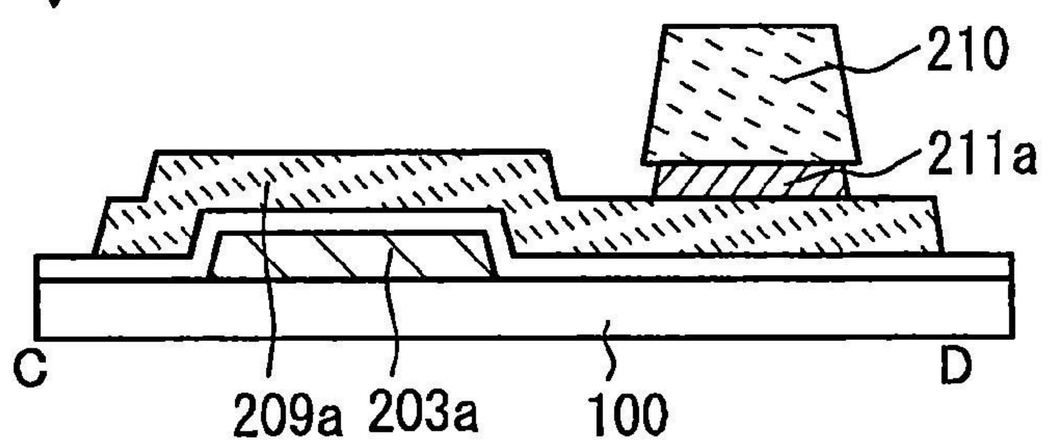


圖16C

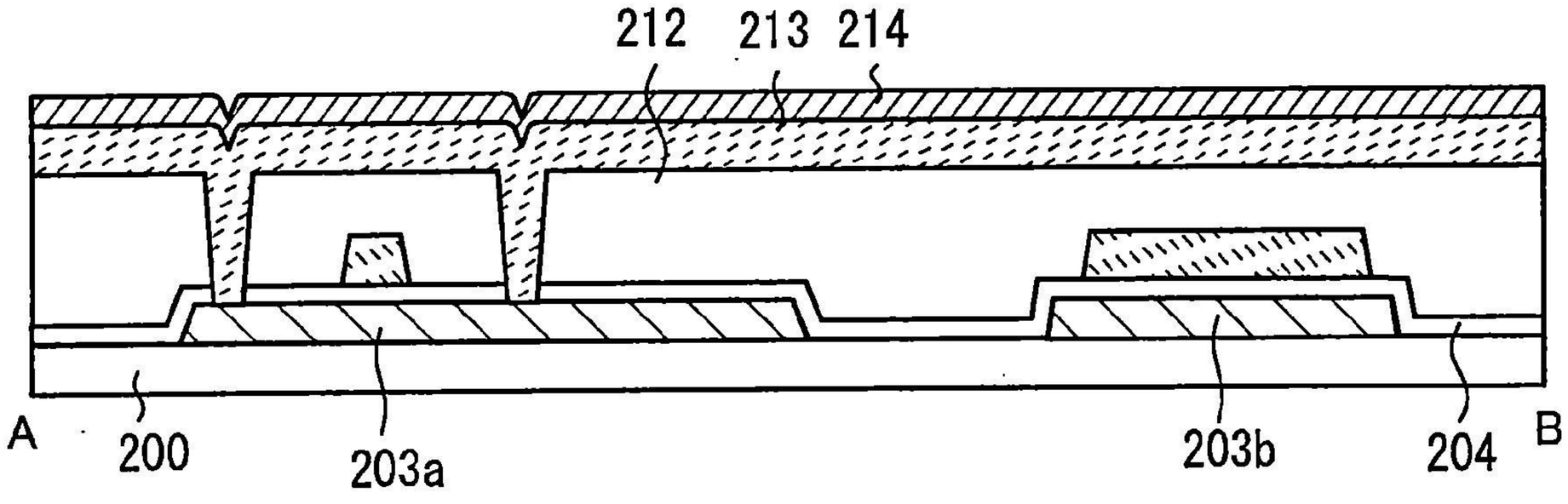


圖16D

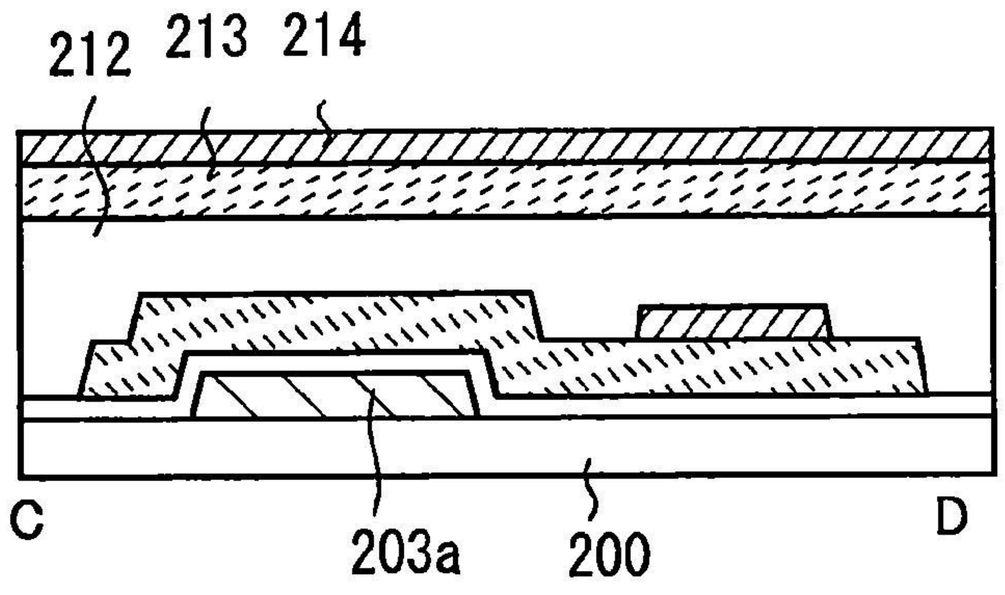


圖17A

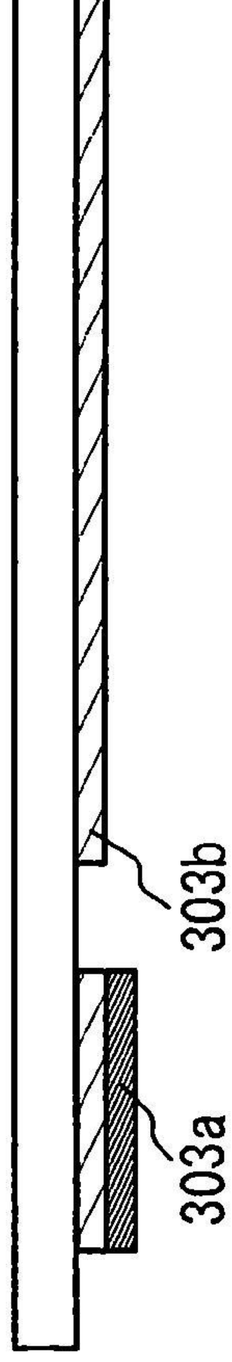


圖17B

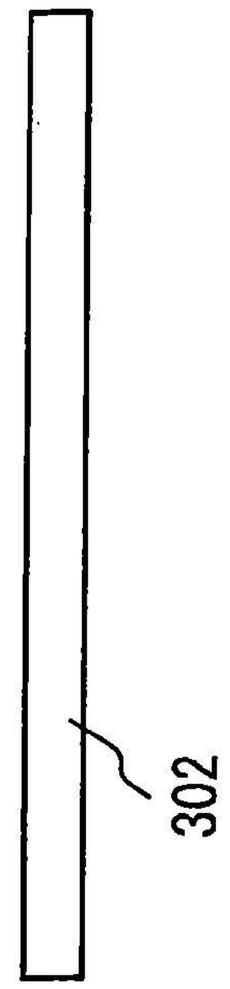


圖17C

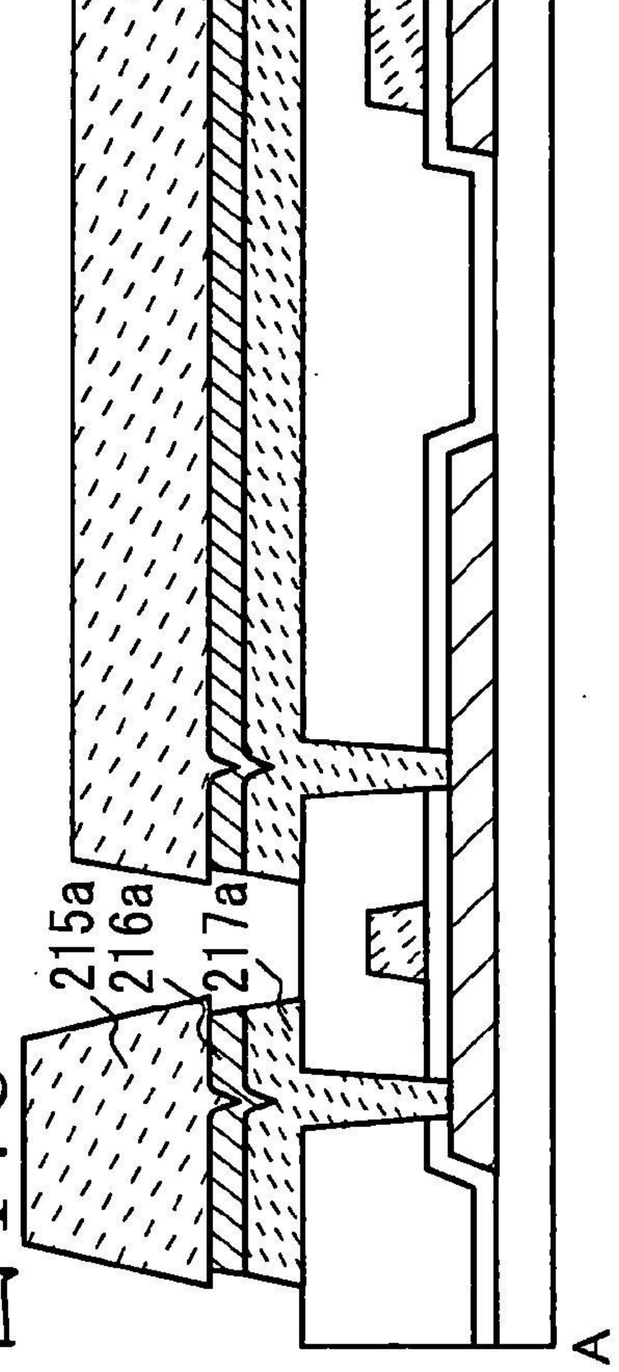
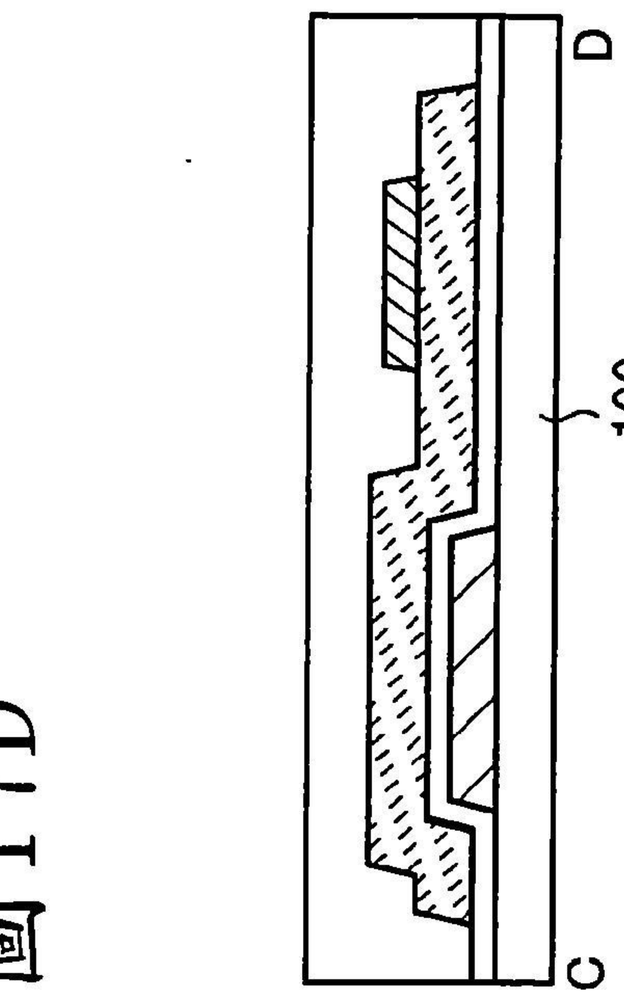


圖17D



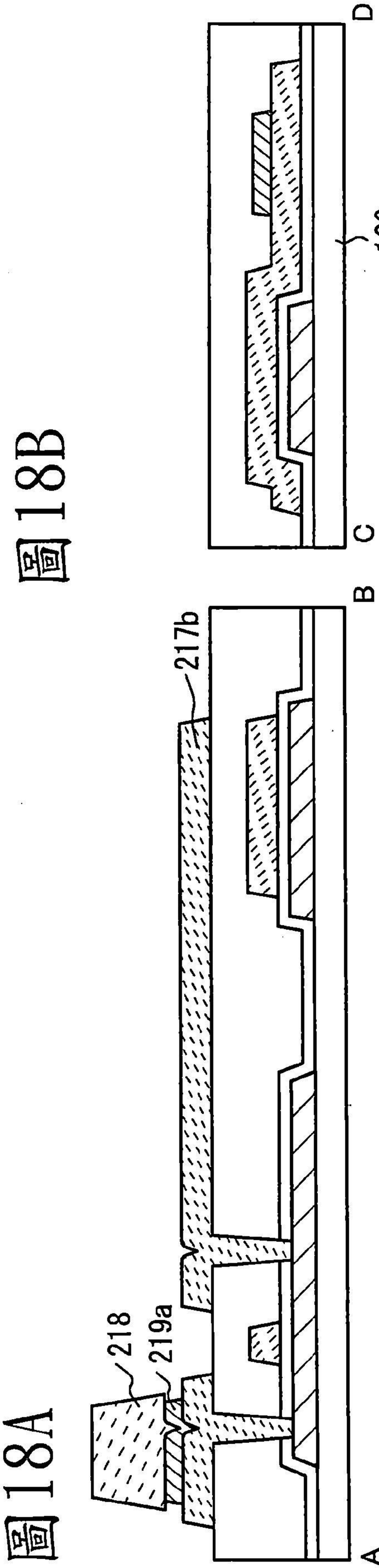


圖 18B

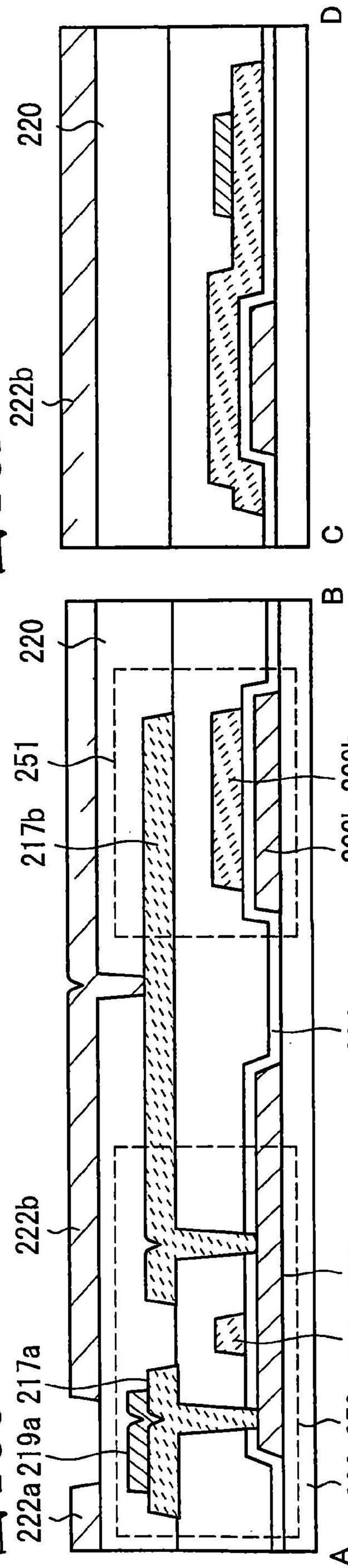


圖 18D

圖 18A

圖 18C

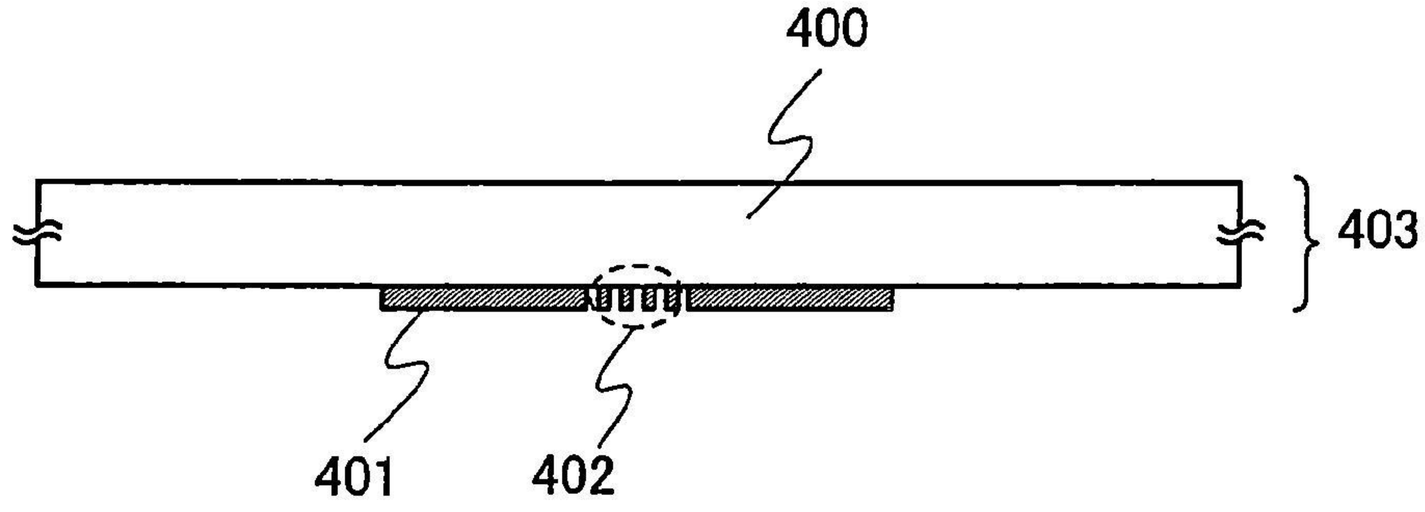


圖19A1

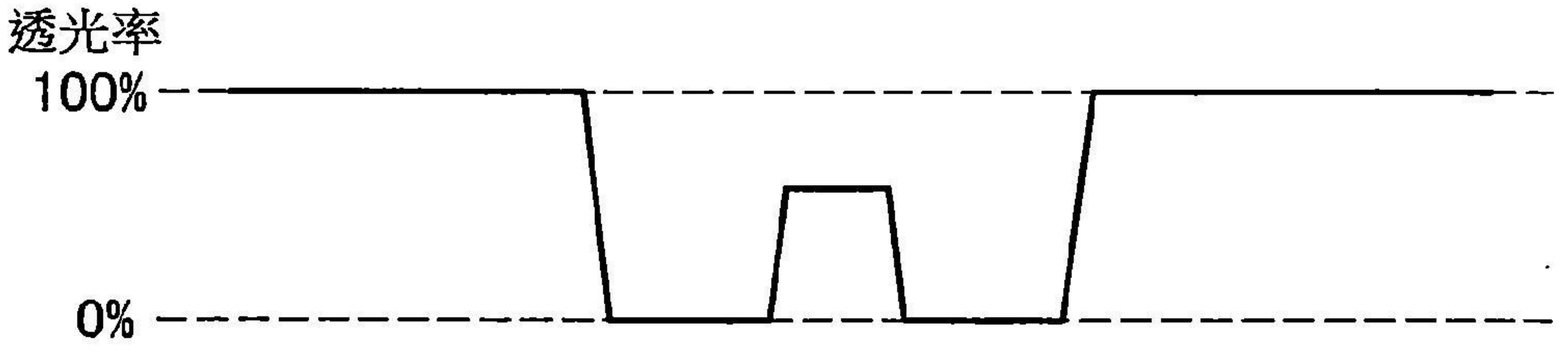


圖19A2

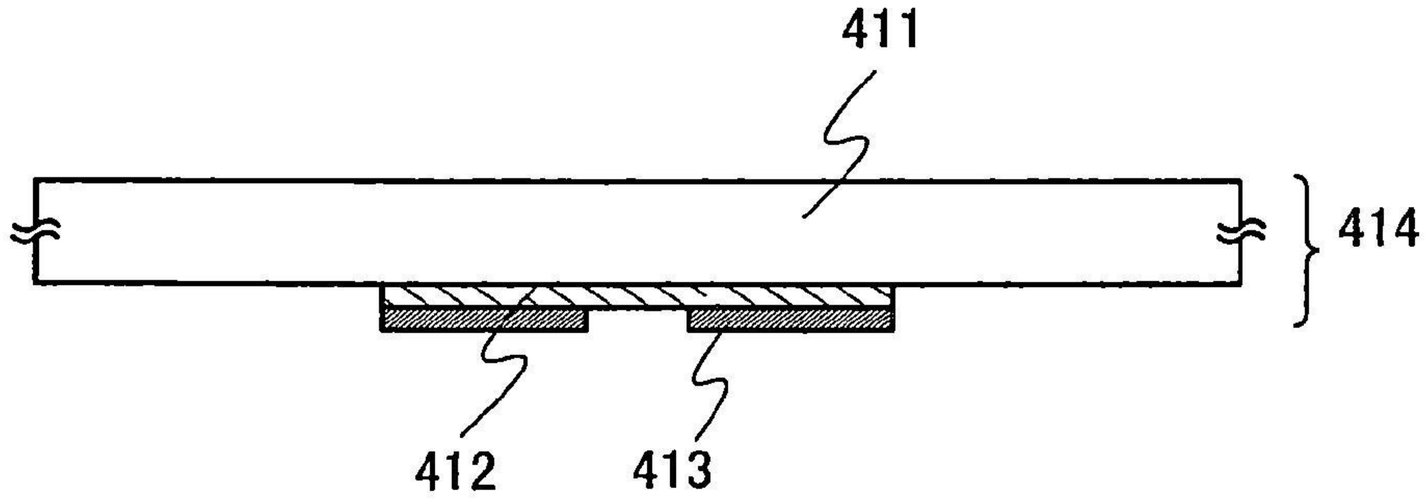


圖19B1

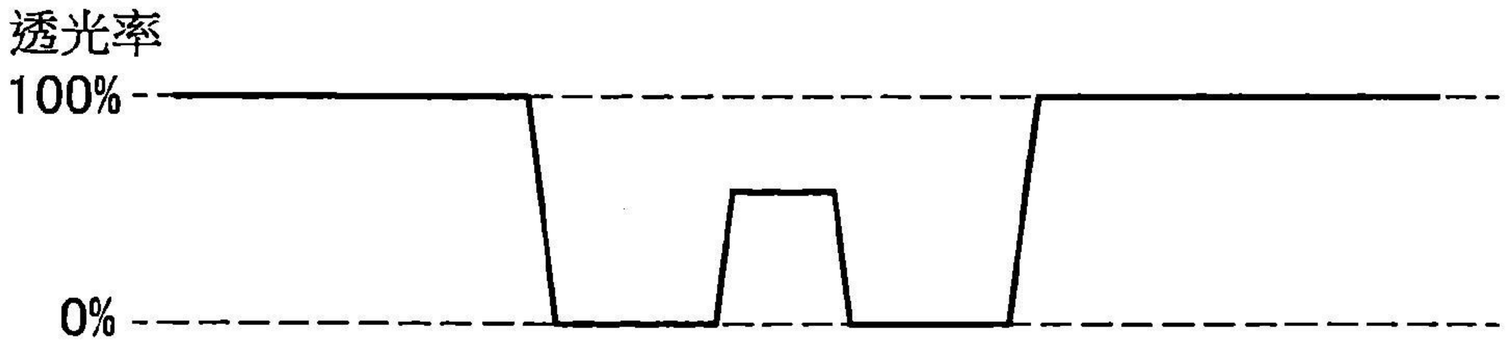


圖19B2

圖20A

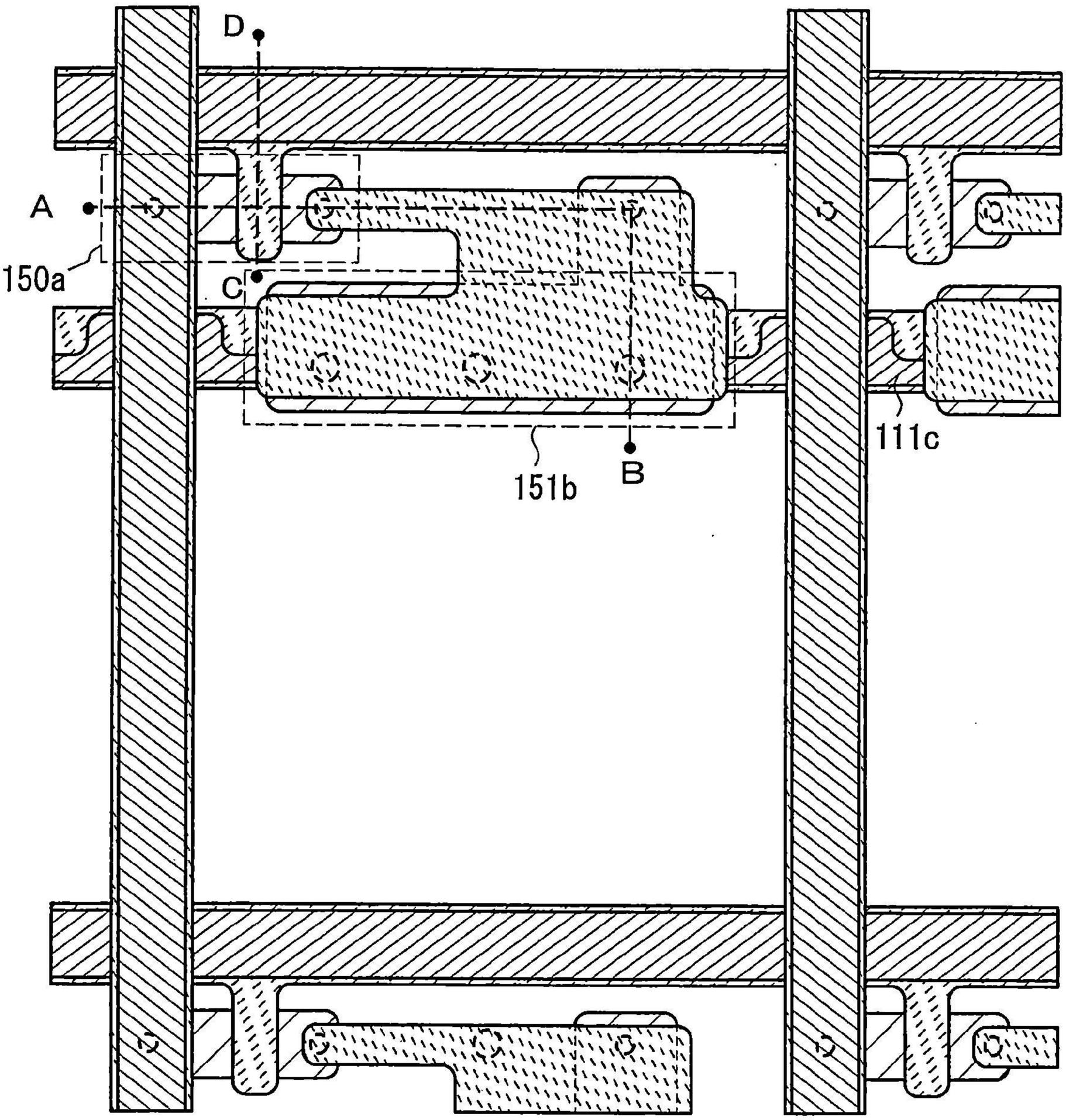

D
A
150a
C
151b
B
111c

圖20B

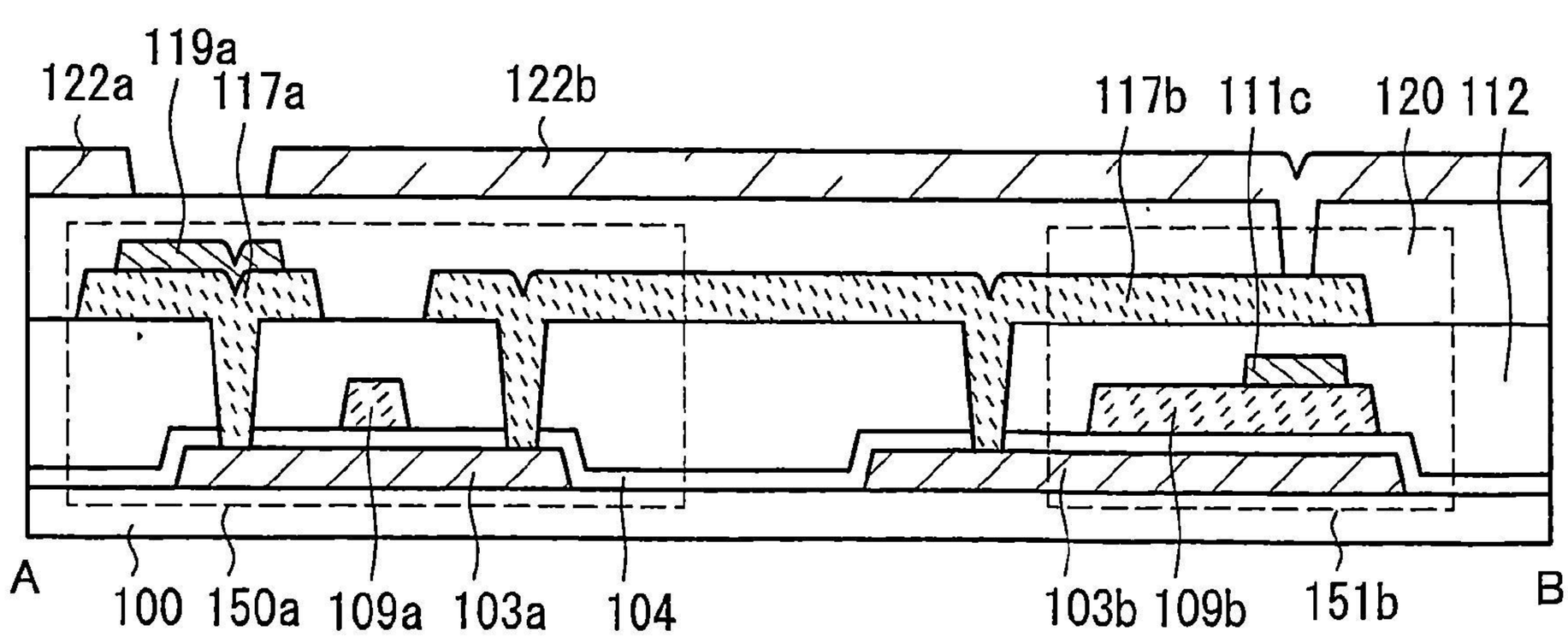

122a
119a
117a
122b
117b
111c
120
112
A
100
150a
109a
103a
104
103b
109b
151b
B

圖21A

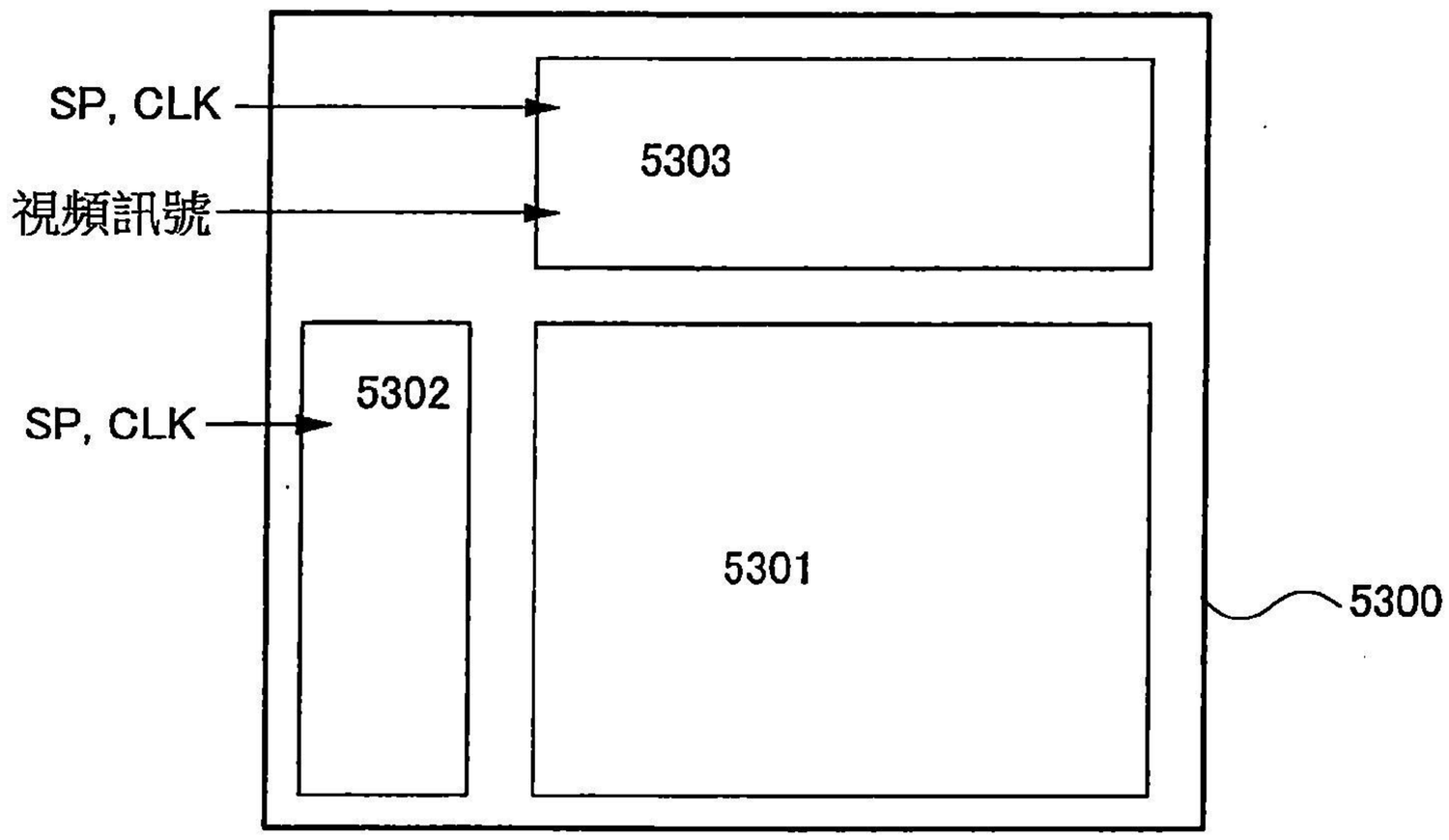

SP, CLK
視頻訊號
5303
SP, CLK
5302
5301
5300

圖21B

SP, CLK
SP, CLK
視頻訊號
5403
5400
SP, CLK
5402
5401
5404

圖22A

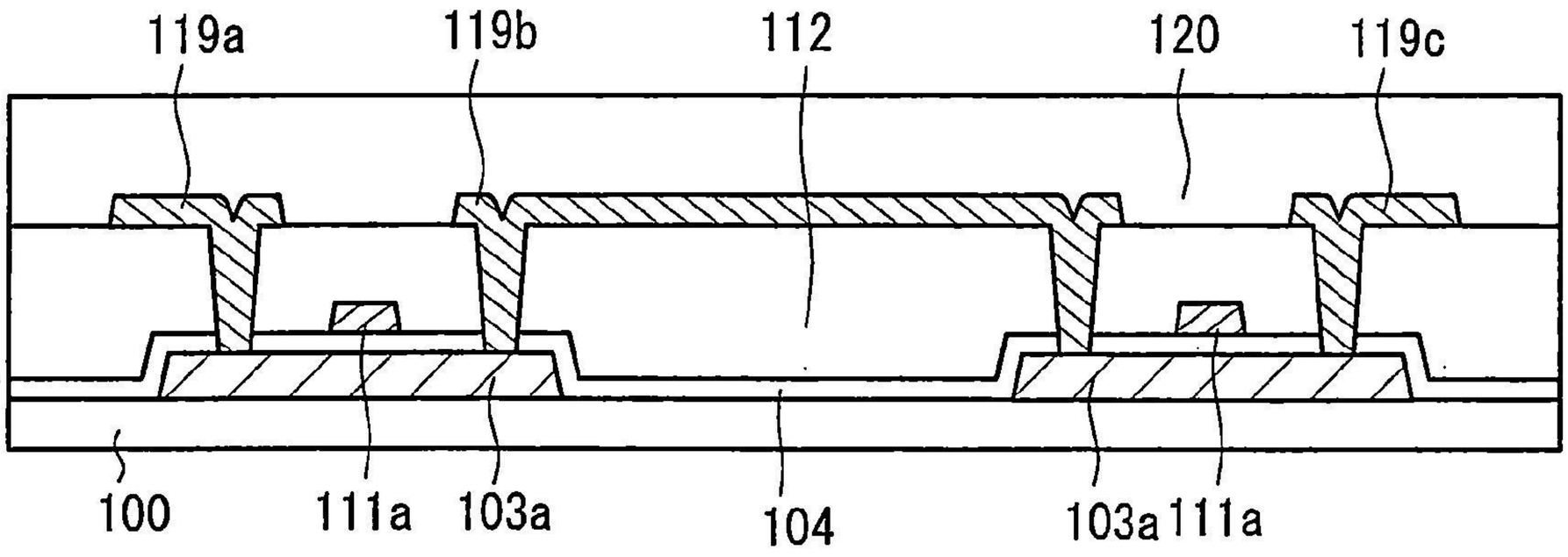

119a
119b
112
120
119c
100
111a
103a
104
103a
111a

圖22B

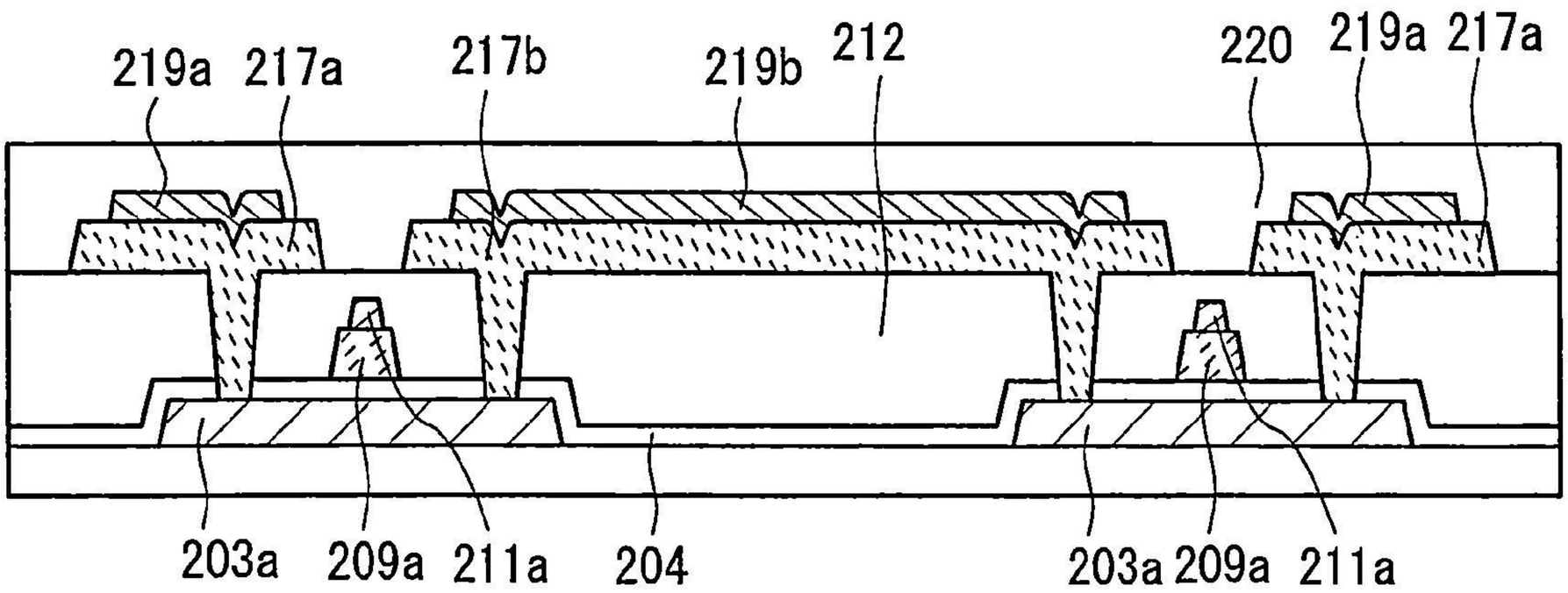

219a
217a
217b
219b
212
220
219a
217a
203a
209a
211a
204
203a
209a
211a

圖23

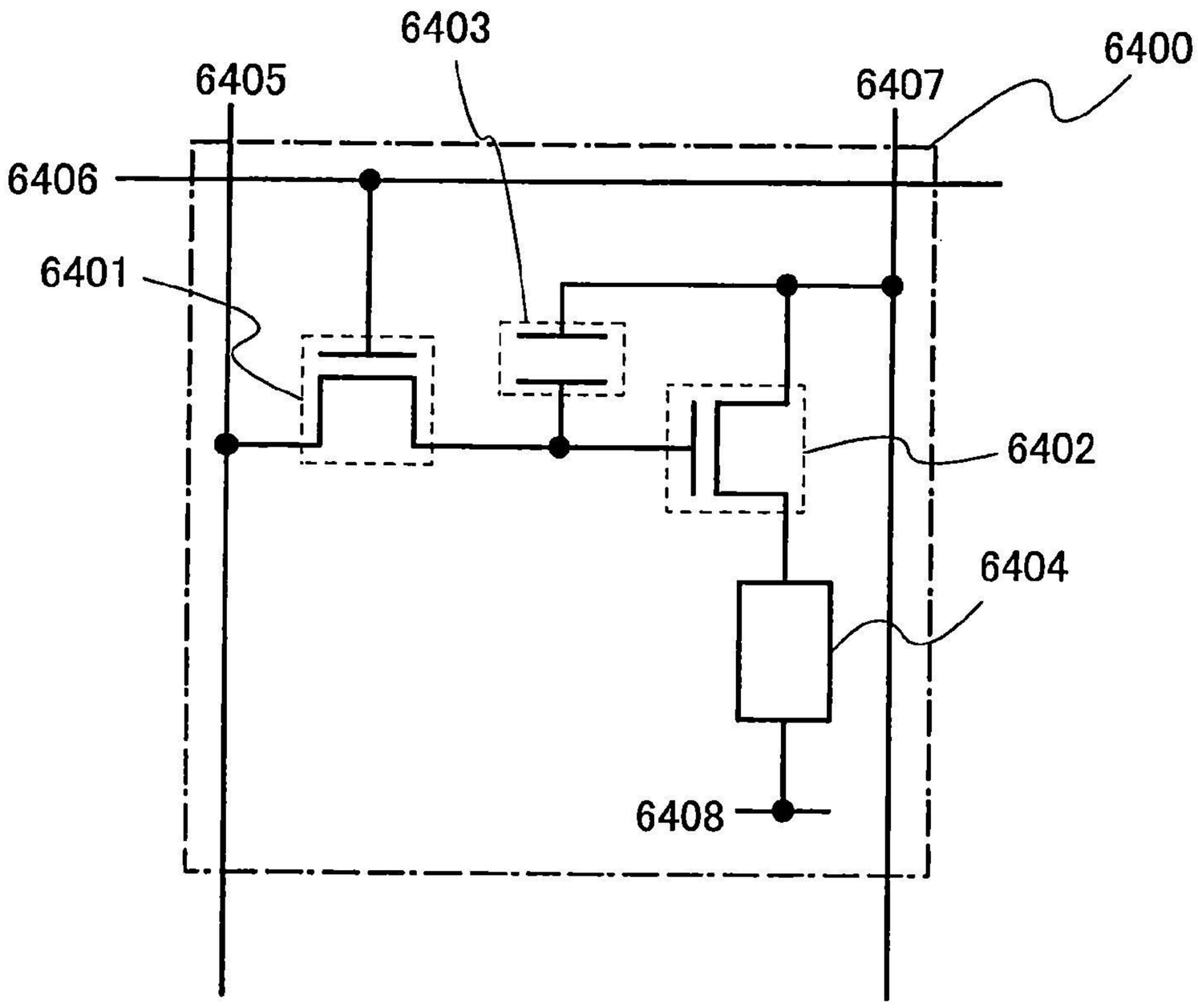


圖24A

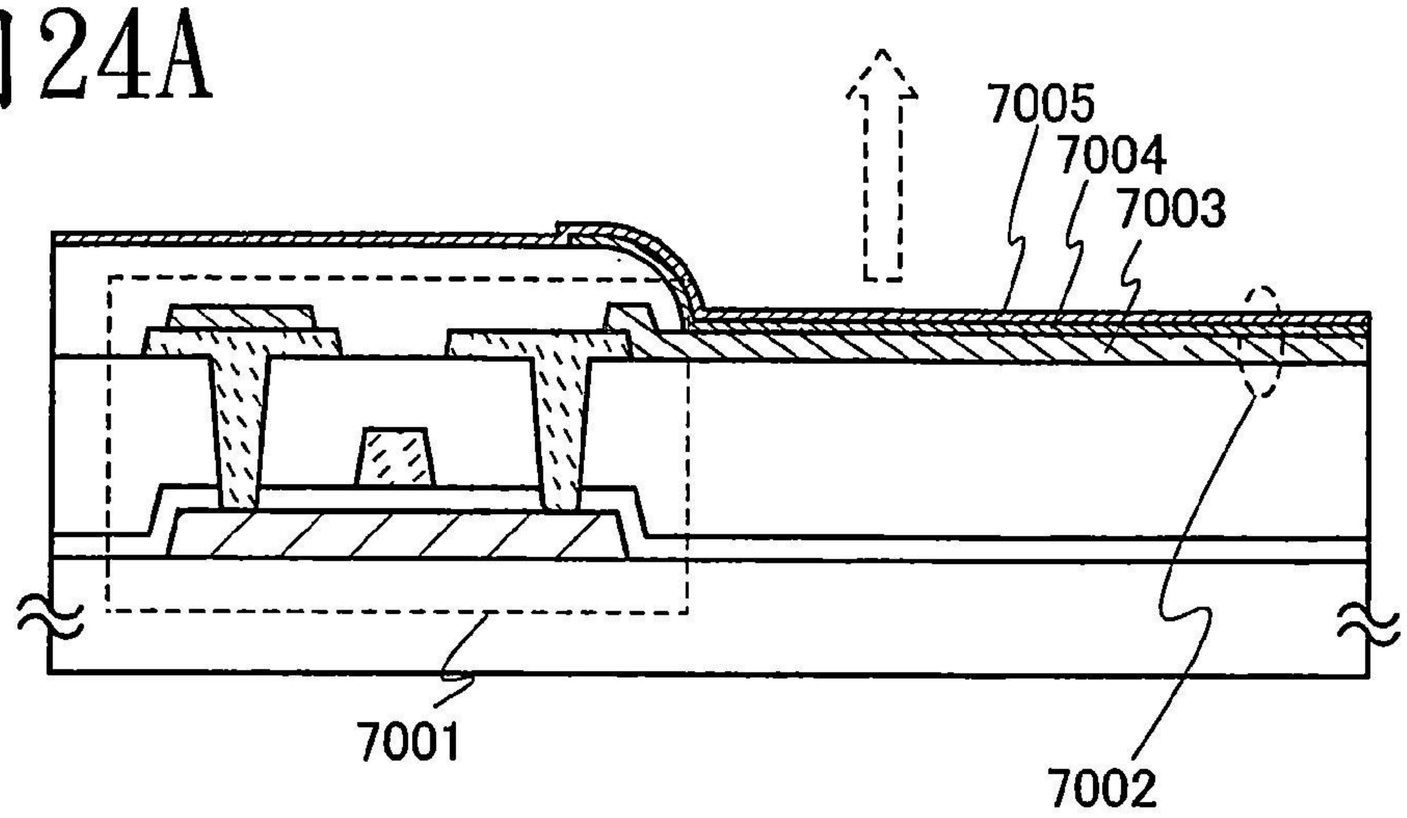


圖24B

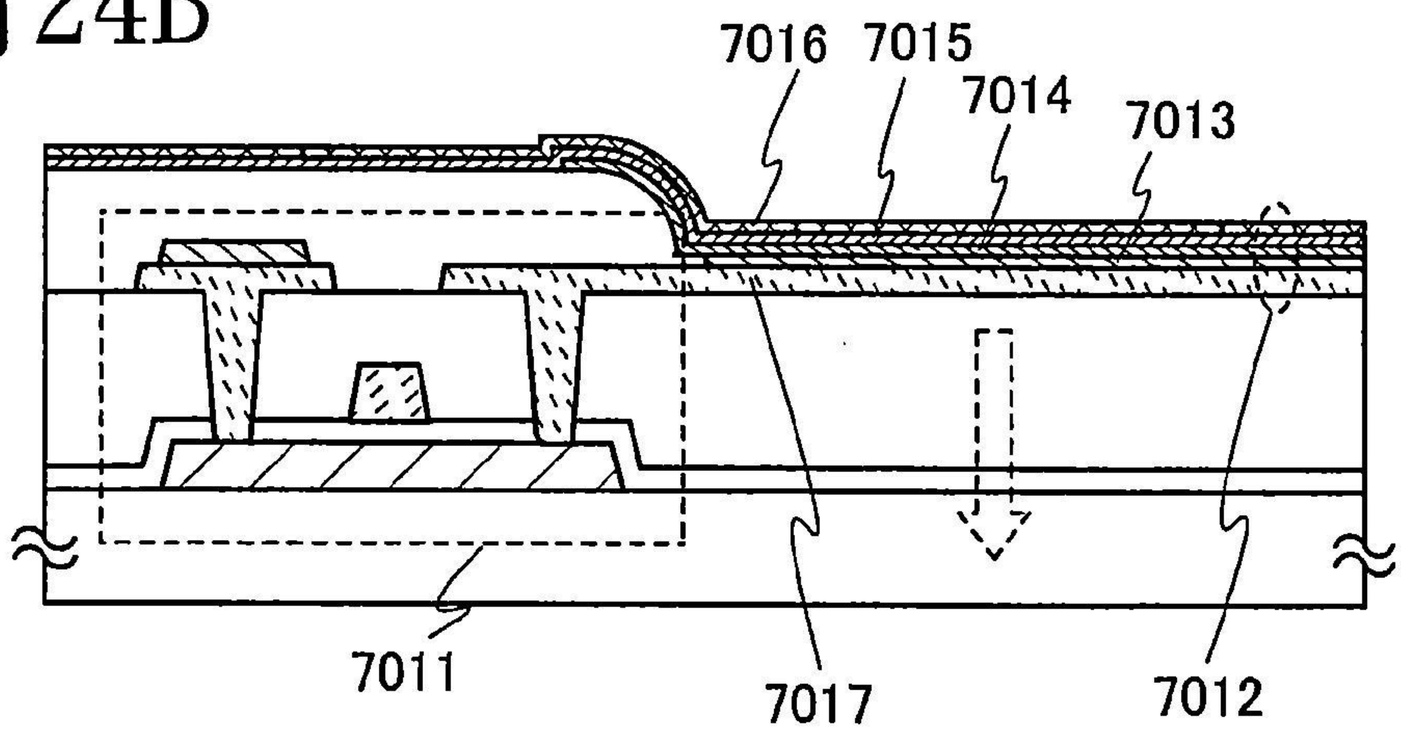
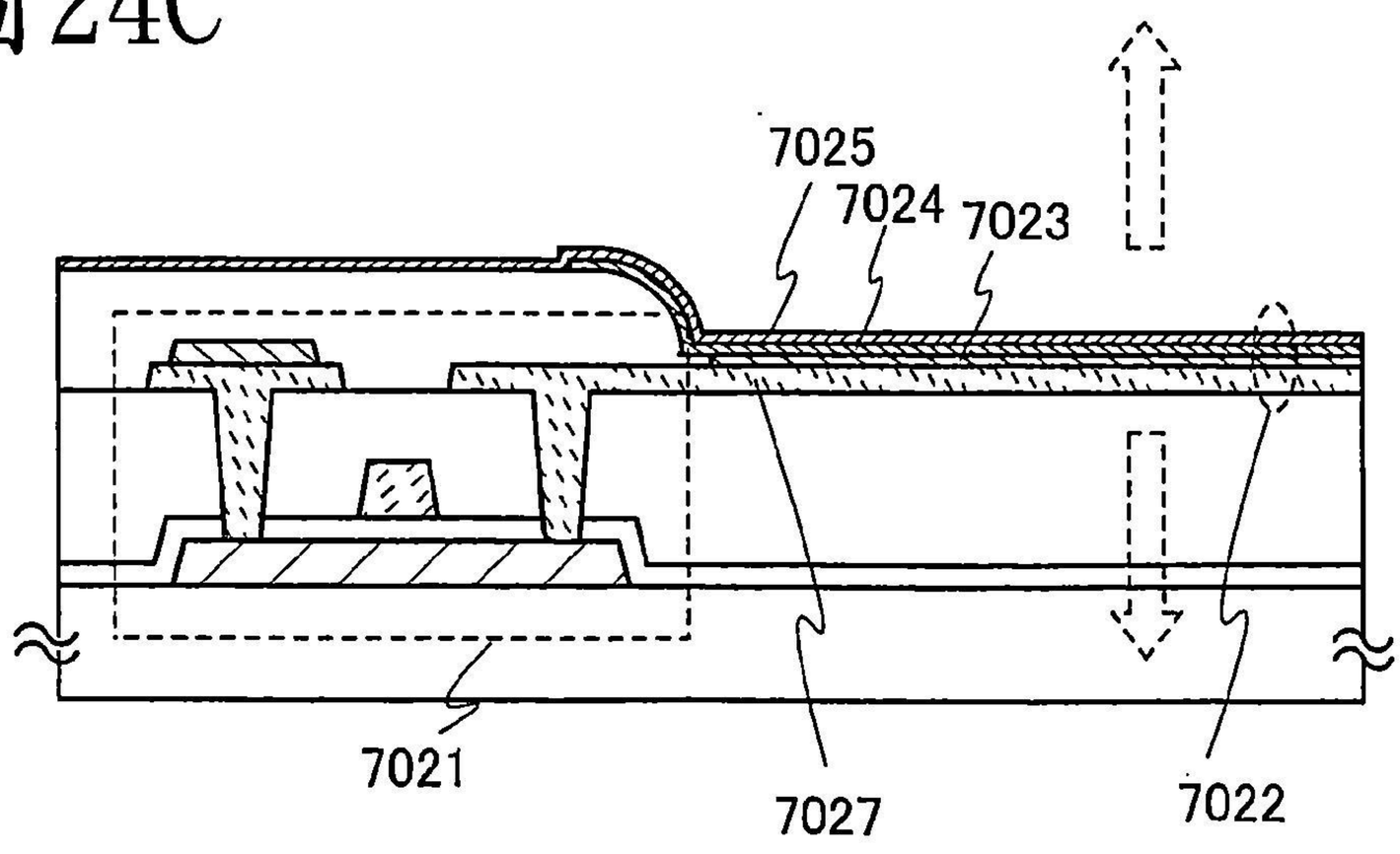


圖24C



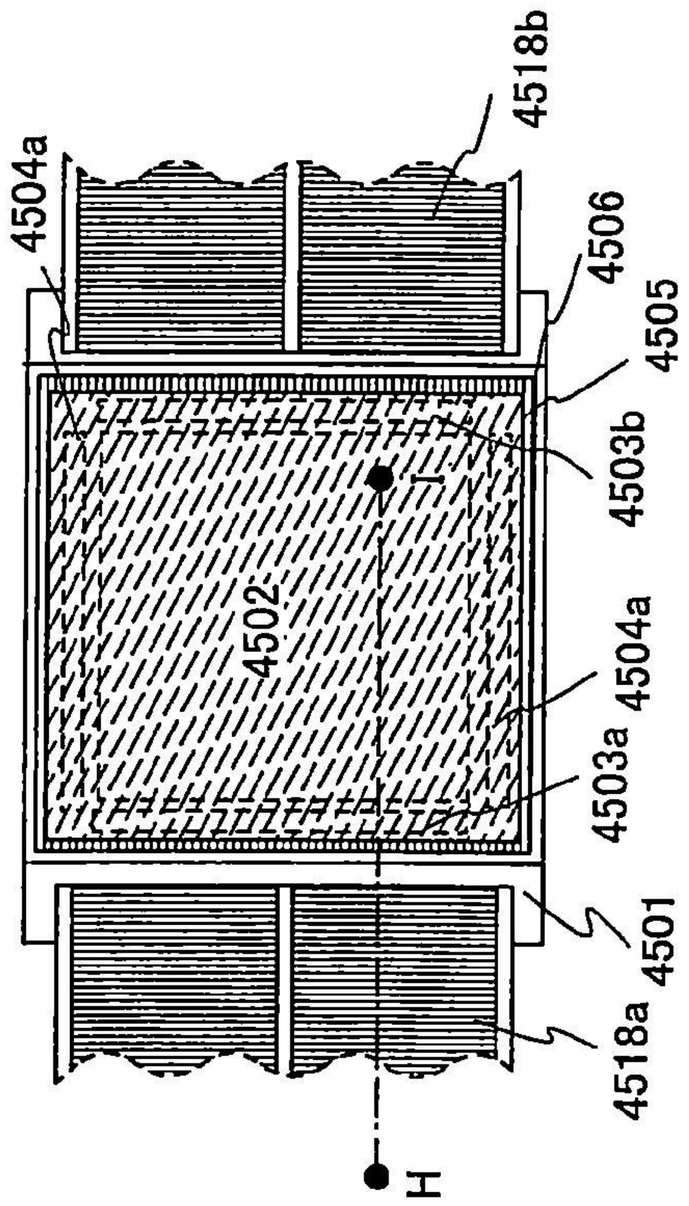

4504a
4518b
4506
4505
4503b
4502
4504a
4503a
4501
4518a
H

圖25A

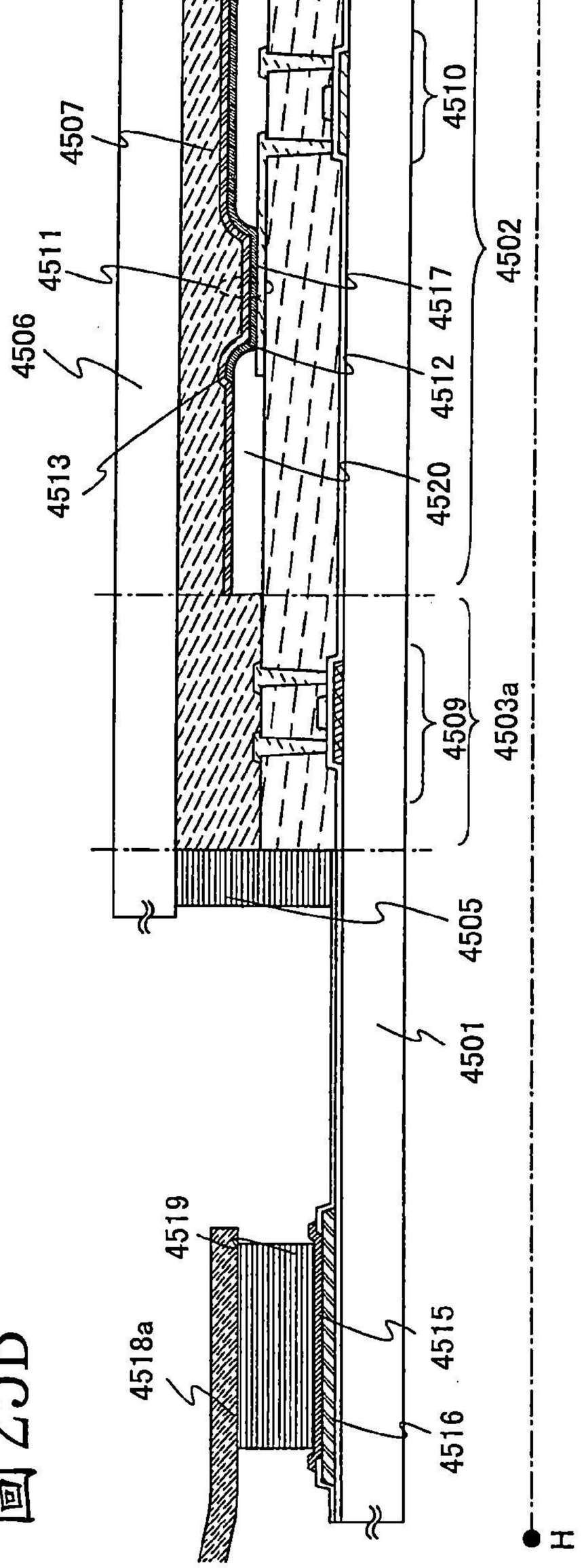
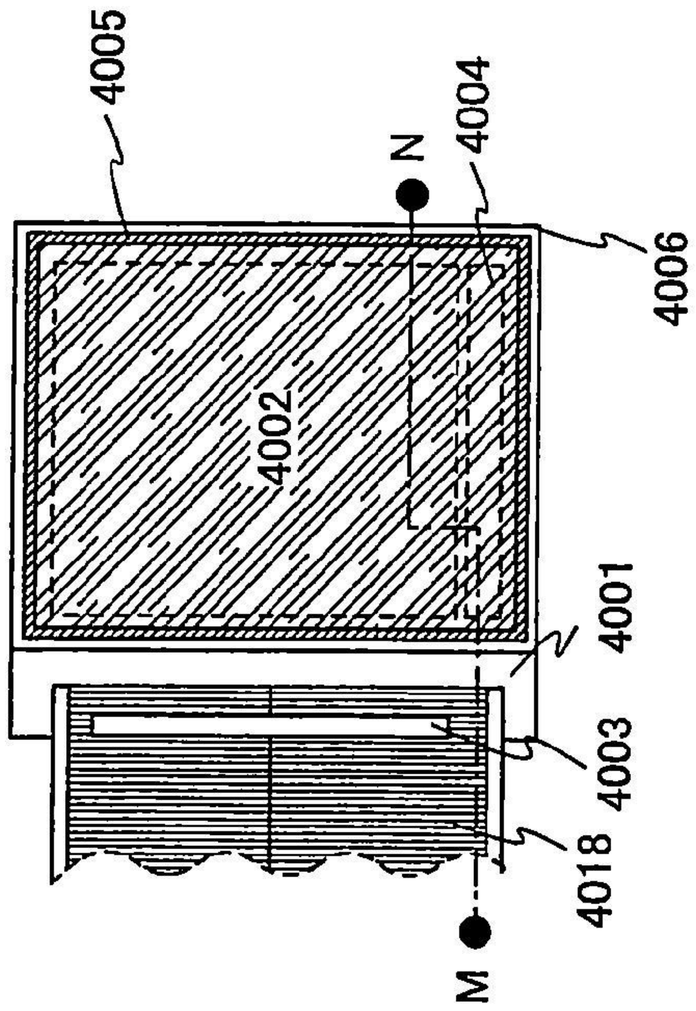

4507
4511
4506
4513
4510
4517
4512
4520
4502
4509
4503a
4505
4501
4519
4518a
4515
4516
H

圖25B

圖26A2



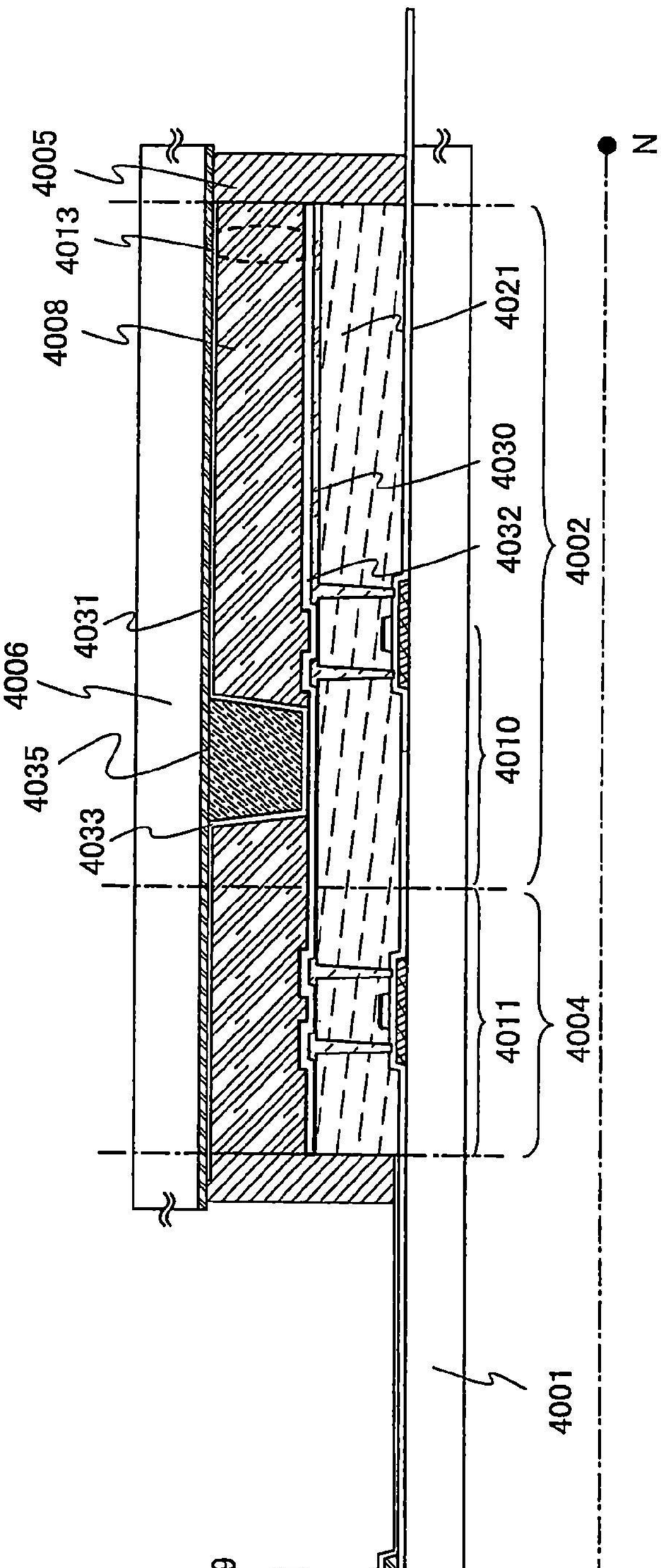


圖26A1

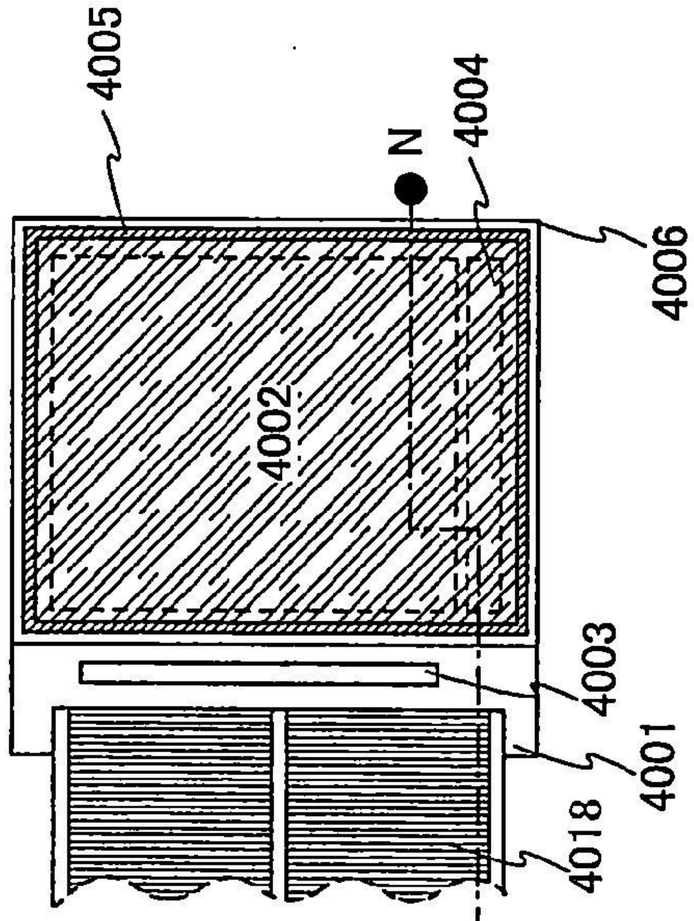


圖26B

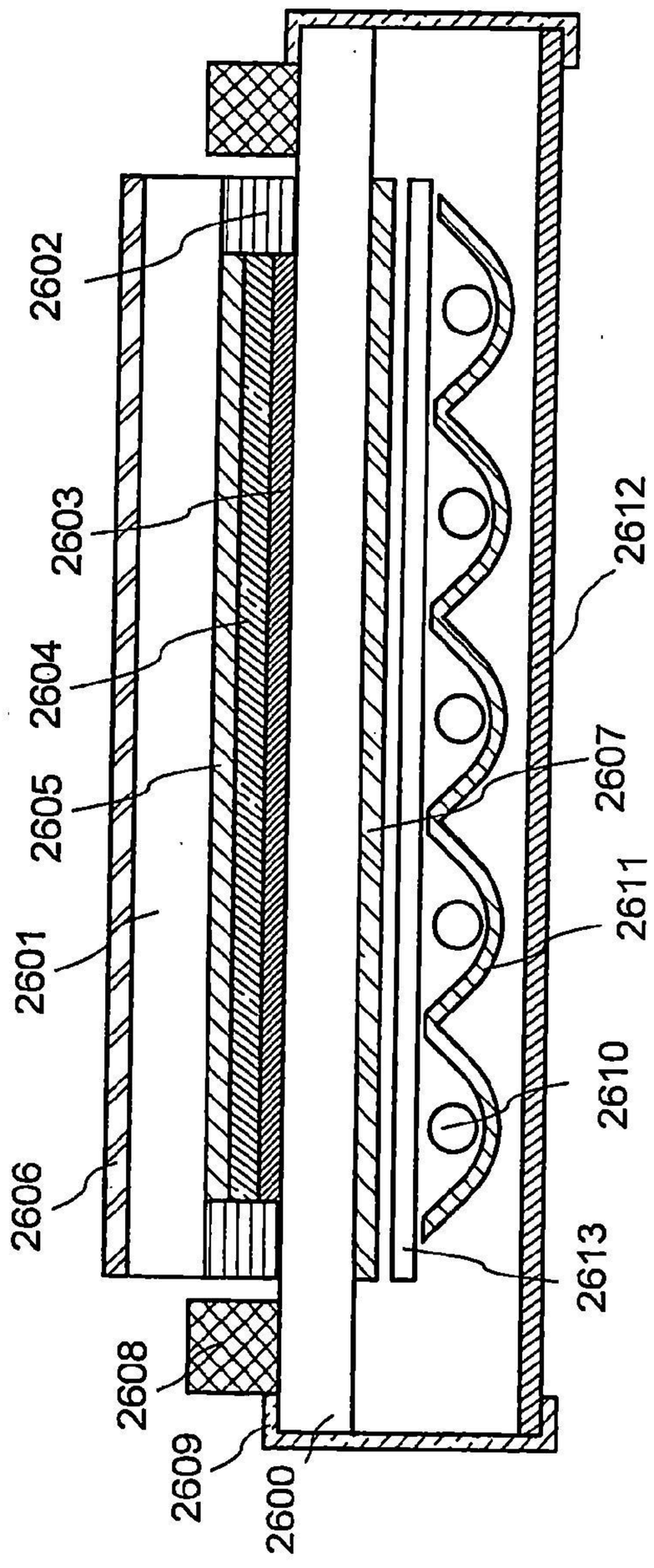

2602
2603
2604
2605
2601
2606
2608
2609
2600
2612
2607
2611
2610
2613

圖27

圖28

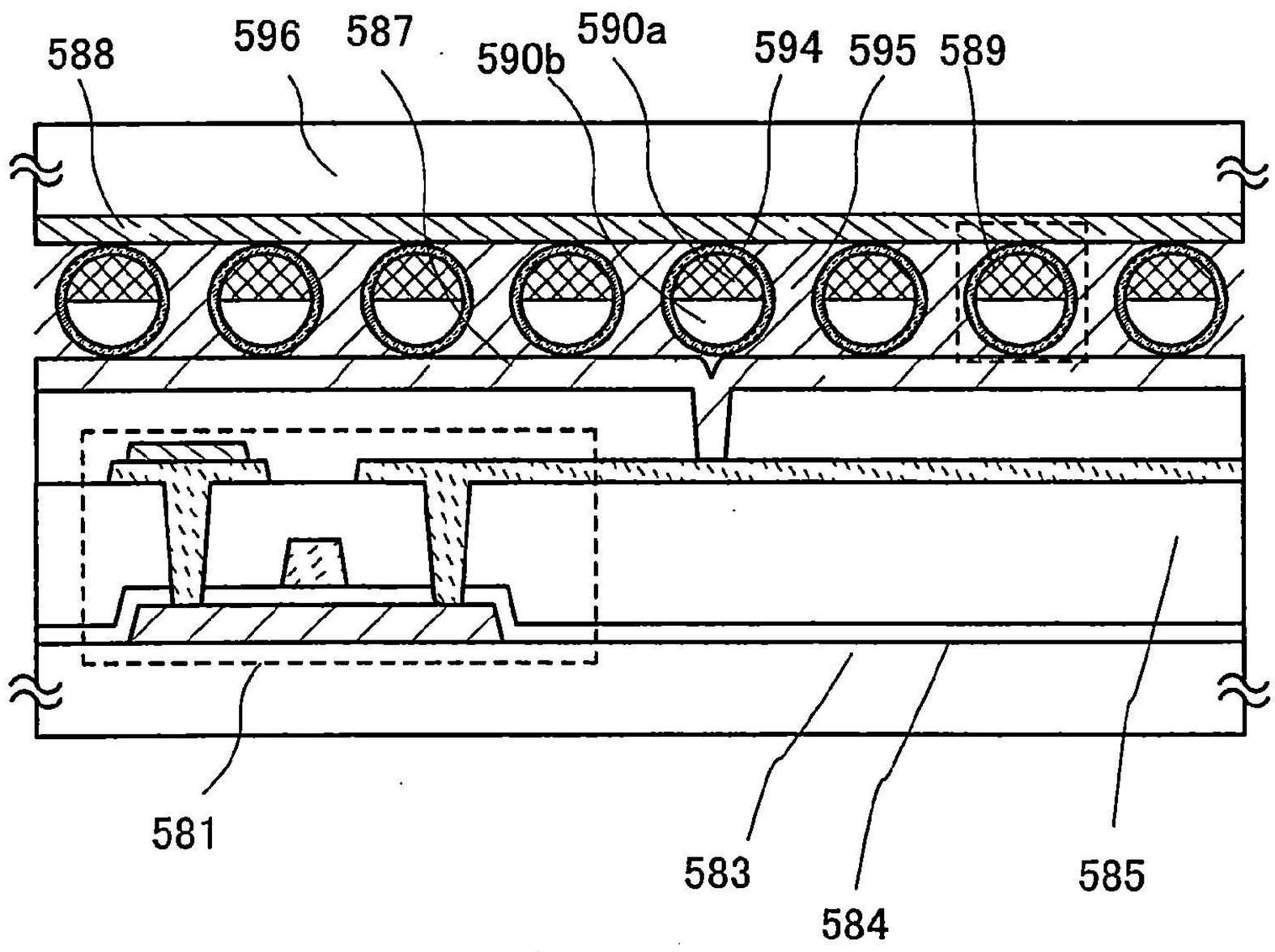


圖29A

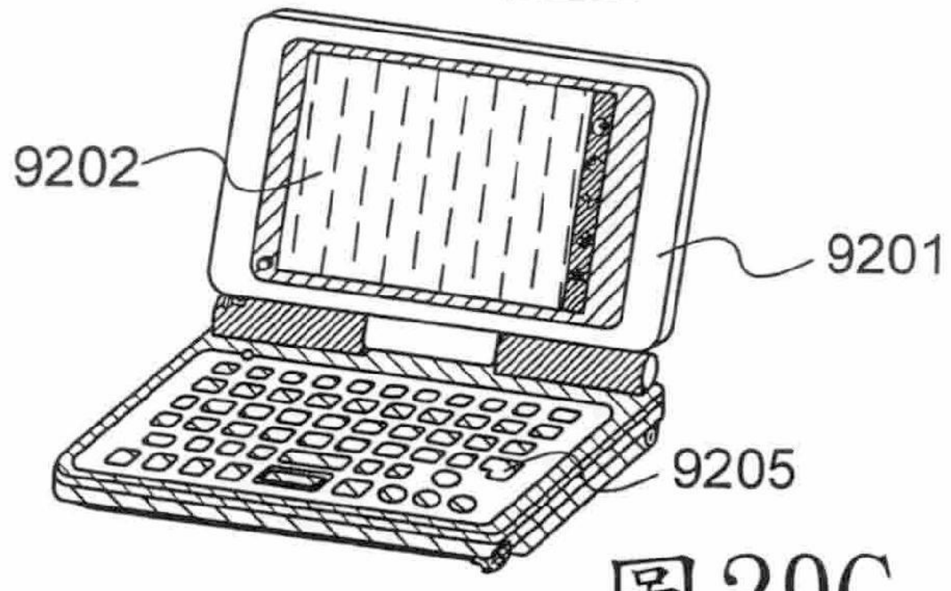


圖29B

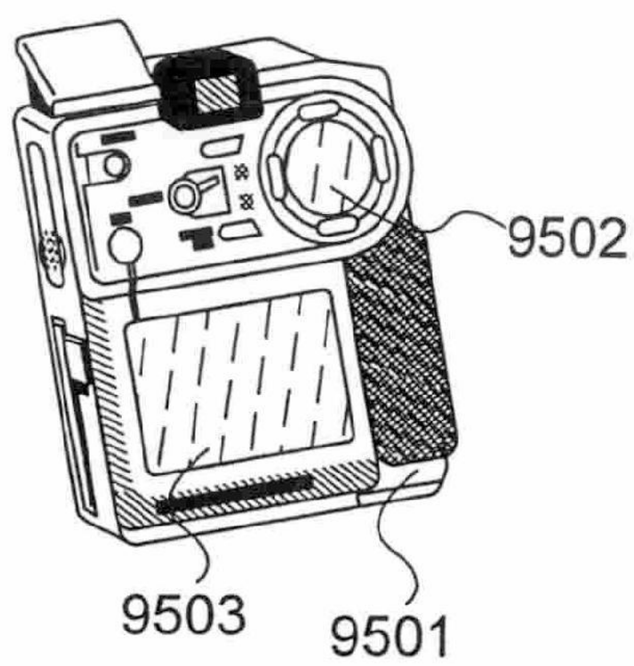


圖29C

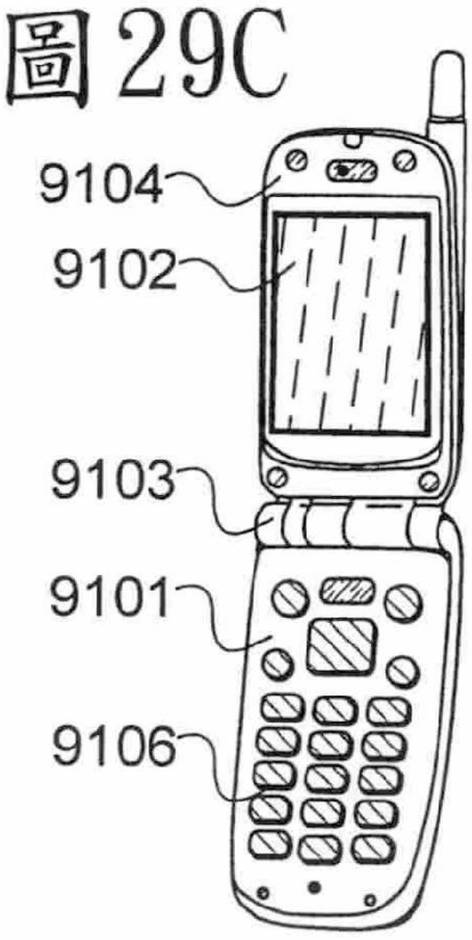


圖29D

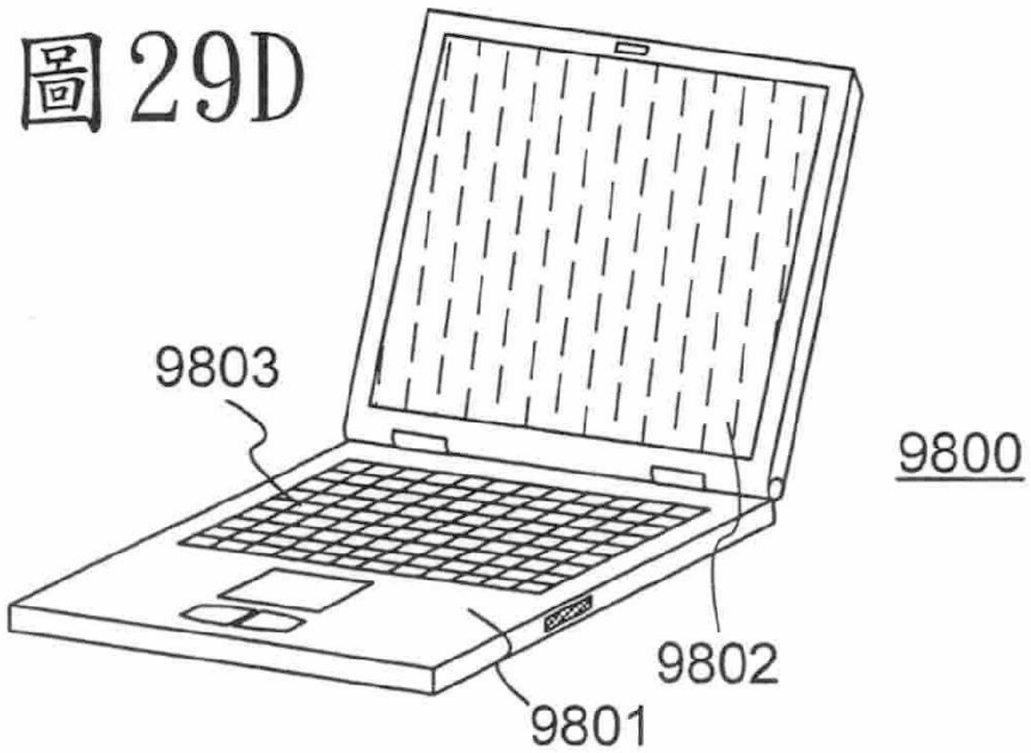


圖30A

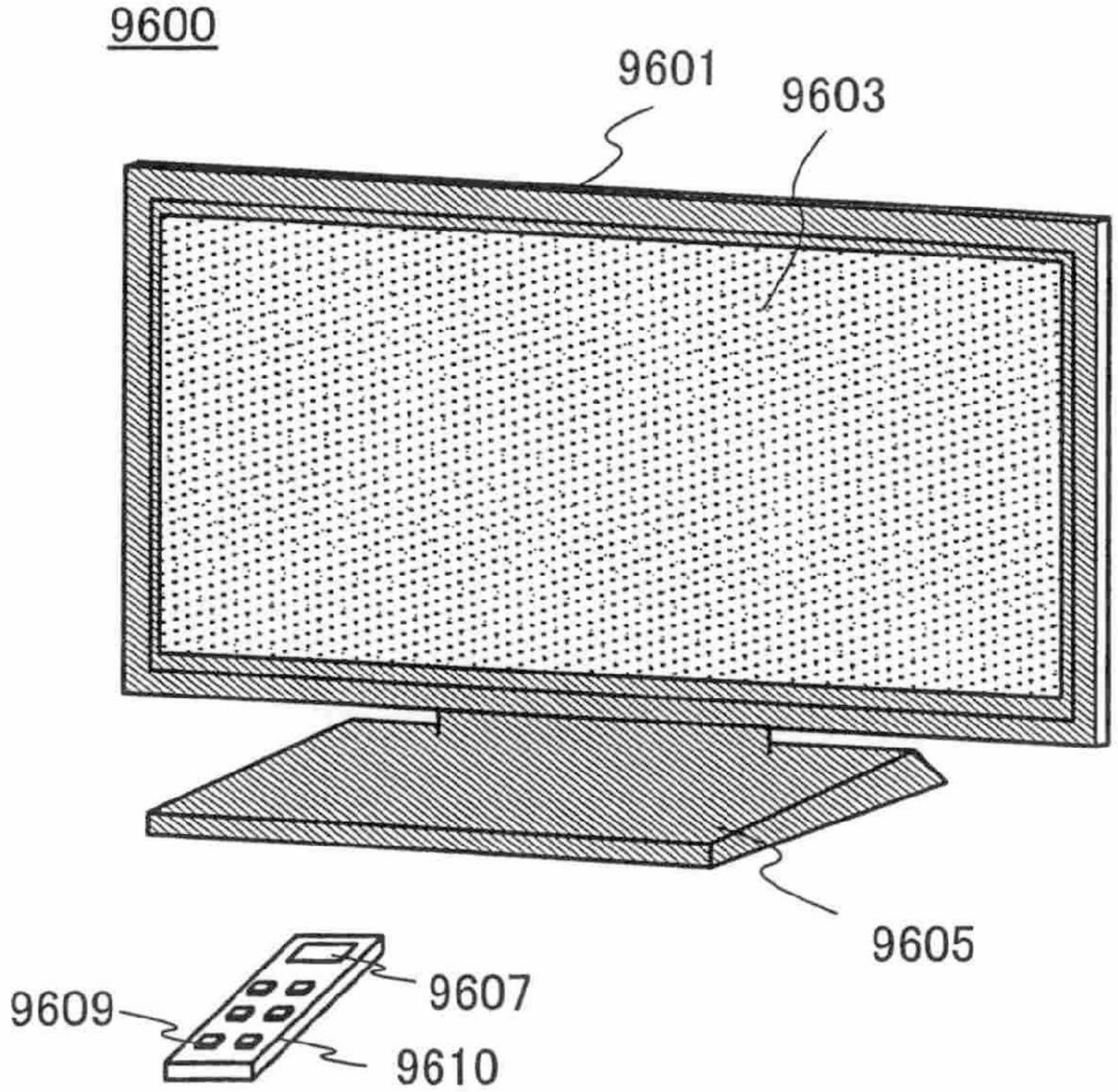


圖30B

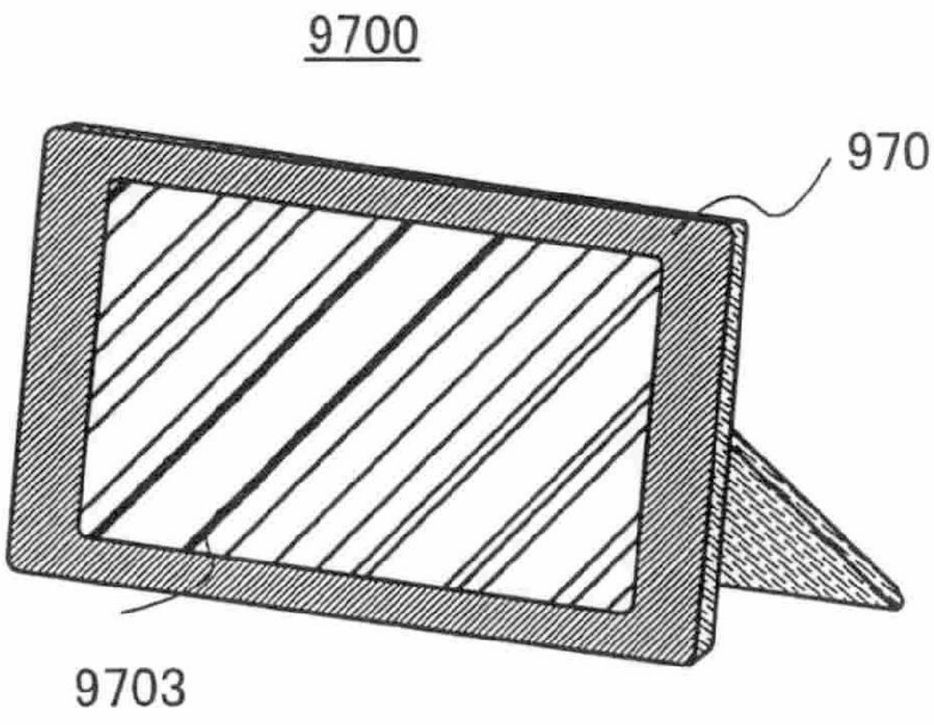


圖31A

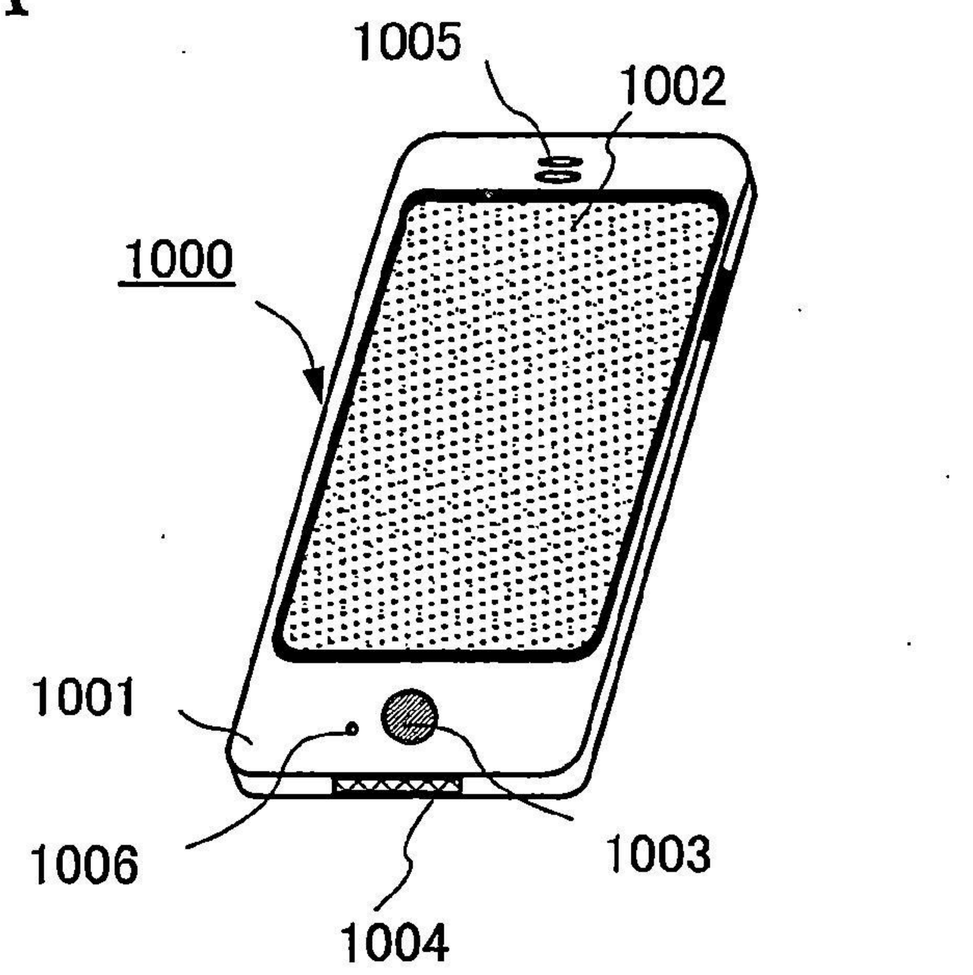
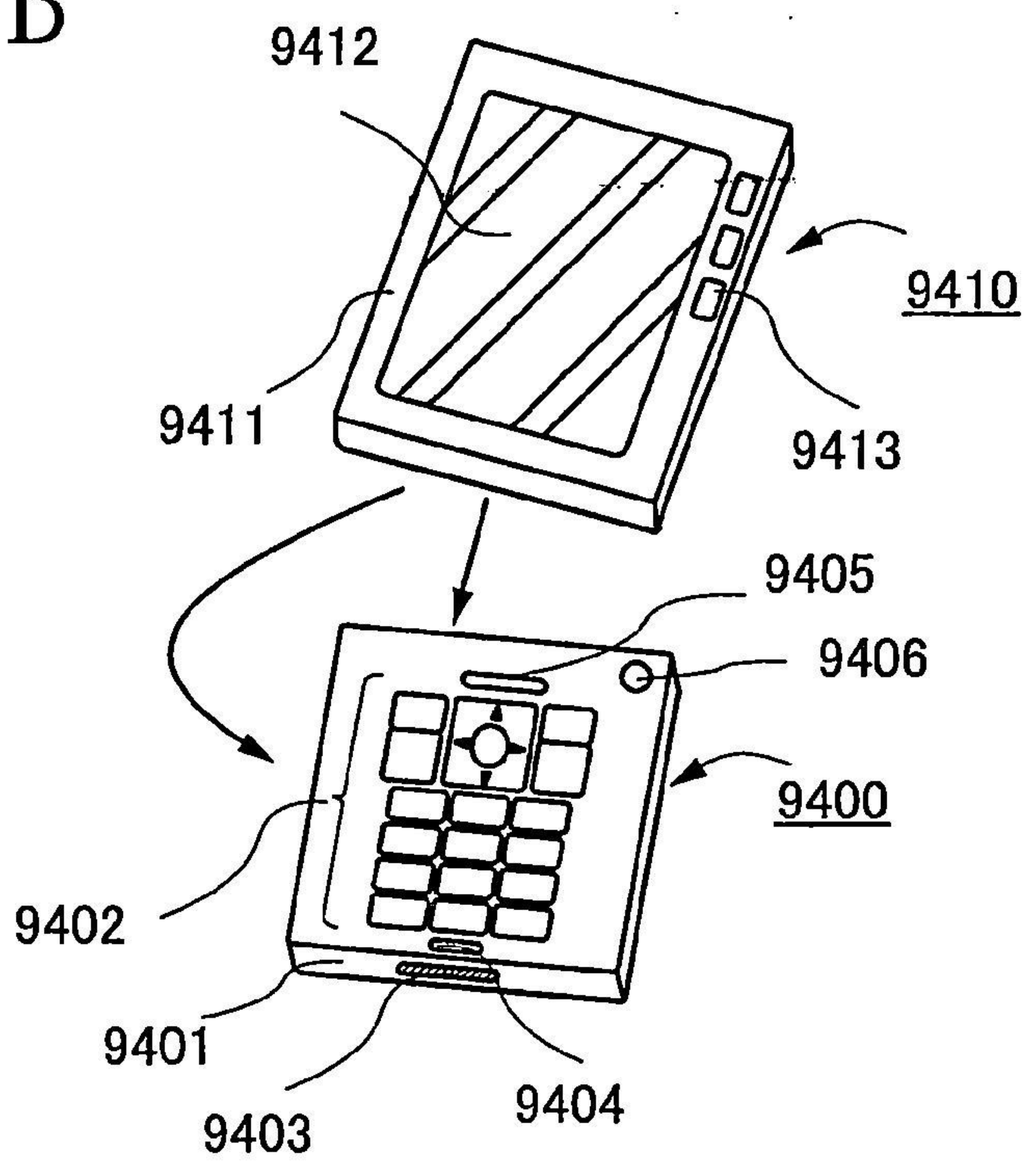

1005
1002
1000
1001
1006
1003
1004

圖31B


9412
9410
9411
9413
9405
9406
9400
9402
9401
9403
9404