



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I601217 B

(45)公告日：中華民國 106 (2017) 年 10 月 01 日

(21)申請案號：106103767

(22)申請日：中華民國 106 (2017) 年 02 月 06 日

(51)Int. Cl. : H01L21/48 (2006.01)

H01L21/56 (2006.01)

H01L23/49 (2006.01)

H01L23/498 (2006.01)

H01L23/538 (2006.01)

(30)優先權：2016/02/10 美國

15/040,881

(71)申請人：高通公司(美國) QUALCOMM INCORPORATED (US)

美國

(72)發明人：魏弘博 WE, HONG BOK (KR)；李載植 LEE, JAE SIK (KR)；金東旭 KIM, DONG WOOK (KR)

(74)代理人：李世章

(56)參考文獻：

US 2009/0016033A1

US 2009/0090541A1

審查人員：于若天

申請專利範圍項數：30 項 圖式數：14 共 57 頁

(54)名稱

包含積體電路(IC)封裝體之間的可撓連接件的積體裝置

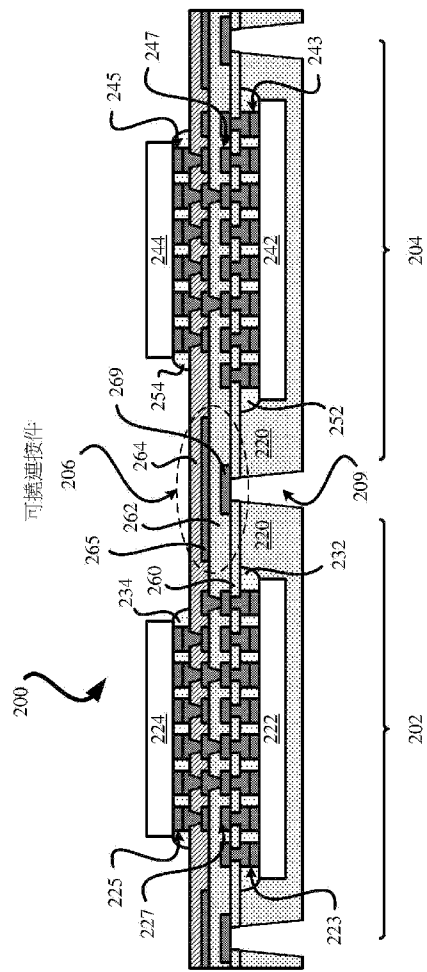
INTEGRATED DEVICE COMPRISING FLEXIBLE CONNECTOR BETWEEN INTEGRATED CIRCUIT (IC) PACKAGES

(57)摘要

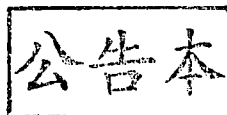
一些特徵涉及一種積體裝置，該積體裝置包括第一積體電路（IC）封裝體、可撓連接件以及第二積體電路（IC）封裝體。第一積體電路（IC）封裝體包括第一晶粒、複數個第一互連件、以及對第一晶粒進行封裝的第一電介質層。可撓連接件耦合到第一積體電路（IC）封裝體。可撓連接件包括第一電介質層、以及互連件。第二積體電路（IC）封裝體耦合到可撓連接件。第二積體電路（IC）封裝體包括第一電介質層、以及複數個第二互連件。第一積體電路（IC）封裝體、第二積體電路（IC）封裝體、以及可撓連接件經由第一電介質層的至少一部分（例如，連續部分）耦合在一起。在一些實施方式中，可撓連接件包括虛設金屬層。

Some features pertain to an integrated device that includes a first integrated circuit (IC) package, a flexible connector and a second integrated circuit (IC) package. The first integrated circuit (IC) package includes a first die, a plurality of first interconnects, and a first dielectric layer encapsulating the first die. The flexible connector is coupled to the first integrated circuit (IC) package. The flexible connector includes the first dielectric layer, and an interconnect. The second integrated circuit (IC) package is coupled to the flexible connector. The second integrated circuit (IC) package includes the first dielectric layer, and a plurality of second interconnects. The first integrated circuit (IC) package, the second integrated circuit (IC) package, and the flexible connector are coupled together through at least a portion (e.g., contiguous portion) of the first dielectric layer. In some implementations, the flexible connector comprises a dummy metal layer.

指定代表圖：



2



申請日: 106. 2. 6.

IPC分類: H01L 21/48 (2006.01)
H01L 21/56 (2006.01)
H01L 23/49 (2006.01)

【發明摘要】

【中文發明名稱】 包含積體電路(IC)封裝體之間的可撓連接件的積體裝置

【英文發明名稱】 INTEGRATED DEVICE COMPRISING FLEXIBLE

CONNECTOR BETWEEN INTEGRATED CIRCUIT (IC) PACKAGES

【中文】

一些特徵涉及一種積體裝置，該積體裝置包括第一積體電路（IC）封裝體、可撓連接件以及第二積體電路（IC）封裝體。第一積體電路（IC）封裝體包括第一晶粒、複數個第一互連件、以及對第一晶粒進行封裝的第一電介質層。可撓連接件耦合到第一積體電路（IC）封裝體。可撓連接件包括第一電介質層、以及互連件。第二積體電路（IC）封裝體耦合到可撓連接件。第二積體電路（IC）封裝體包括第一電介質層、以及複數個第二互連件。第一積體電路（IC）封裝體、第二積體電路（IC）封裝體、以及可撓連接件經由第一電介質層的至少一部分（例如，連續部分）耦合在一起。在一些實施方式中，可撓連接件包括虛設金屬層。

【英文】

Some features pertain to an integrated device that includes a first integrated circuit (IC) package, a flexible connector and a second integrated circuit (IC) package. The first integrated circuit (IC) package includes a first die, a plurality of first interconnects, and a first dielectric layer encapsulating the first die. The flexible connector is coupled to the first integrated circuit (IC) package. The flexible connector includes the first dielectric layer, and an interconnect. The second integrated circuit (IC) package is

申請案號：

coupled to the flexible connector. The second integrated circuit (IC) package includes the first dielectric layer, and a plurality of second interconnects. The first integrated circuit (IC) package, the second integrated circuit (IC) package, and the flexible connector are coupled together through at least a portion (e.g., contiguous portion) of the first dielectric layer. In some implementations, the flexible connector comprises a dummy metal layer.

【指定代表圖】第（ 2 ）圖。

【代表圖之符號簡單說明】

2 0 0	積 體 裝 置	2 4 2	第 三 晶 粒
2 0 2	第 一 封 裝 體	2 4 3	第 一 互 連 件
2 0 4	第 二 封 裝 體	2 4 4	第 四 晶 粒
2 0 6	可 撓 連 接 件	2 4 5	互 連 件
2 0 9	空 腔	2 4 7	第 一 互 連 件
2 2 0	第 一 電 介 質 層	2 5 2	底 層 填 料
2 2 2	第 三 電 介 質 層	2 5 4	底 層 填 料
2 2 3	第 一 互 連 件	2 6 0	第 二 電 介 質 層
2 2 4	第 二 晶 粒	2 6 2	第 三 電 介 質 層
2 2 5	第 一 互 連 件	2 6 4	阻 焊 層
2 2 7	第 一 互 連 件	2 6 5	互 連 件
2 3 2	底 層 填 料	2 6 9	虛 設 金 屬 層
2 3 4	底 層 填 料		

【特徵化學式】

無

【發明說明書】

【中文發明名稱】包含積體電路(IC)封裝體之間的可撓連接件的積體裝置

【英文發明名稱】INTEGRATED DEVICE COMPRISING FLEXIBLE
CONNECTOR BETWEEN INTEGRATED CIRCUIT (IC) PACKAGES

【技術領域】

【0001】 本專利申請案主張享有於2016年2月10日向美國專利商標局提交的非臨時申請案第15/040,881號的優先權和權益。

【0002】 各種特徵可以係關於積體裝置，更具體而言，係關於包括積體電路（IC）封裝體之間的可撓連接件的積體裝置。

【先前技術】

【0003】 行動設備（例如，智慧型電話、平板、物聯網路（IoT）等等）需要大量的組件、晶片組等等。通常，在具有一或多個積體電路的印刷電路板上提供這些組件。將這些組件一起封裝到產品中變得越來越具有挑戰性，特別是在具有奇怪形狀或彎曲形狀的設備中。為了適應這些奇怪形狀或彎曲形狀，使用可撓連接件將包括晶片（例如，晶粒）的若干個印刷電路板耦合在一起。

【0004】 圖1圖示積體裝置100，該積體裝置100包括第一積體電路（IC）封裝體102、第二積體電路（IC）封裝體104、以及可撓連接件106。第一積體電路（IC）封裝體102包括印刷電路板（PCB）120和第一晶片122（例如，晶粒、晶粒封裝體）。第二積體電路（IC）封

裝體 104 包括印刷電路板 (PCB) 140 和第二晶片 142 (例如, 晶粒、晶粒封裝體)。

【0005】 第一積體電路 (IC) 封裝體 102 經由可撓連接件 106 耦合到第二積體電路 (IC) 封裝體 104。可撓連接件 106 是印刷電路板 (PCB) 連接件。可撓連接件 106 包括複數條導線 160、第一 PCB 介面 162、第二 PCB 介面 164、以及覆蓋件 166。覆蓋件 166 環繞複數條導線 160。複數條導線 160 耦合到第一 PCB 介面 162 和第二 PCB 介面 164。第一 PCB 介面 162 耦合到第一 PCB 120 的表面。第二 PCB 介面 164 耦合到第二 PCB 140 的表面。

【0006】 如圖 1 中所示出的, 積體裝置 100 包括三個不同的組件: 第一積體電路 (IC) 封裝體 102、第二積體電路 (IC) 封裝體 104 以及可撓連接件 106。單獨地製造這些組件並且隨後進行組裝以形成積體裝置 100。製造不同的組件並且隨後對它們進行組裝的程序是昂貴的程序, 並且產生可能太大以至於無法放入小的設備中的封裝體。期望減小封裝體的大小、高度及/或空間, 使得將這些封裝體放置到較小的設備中。理想情況下, 此類封裝體將具有更佳的形狀因數, 製造起來更便宜, 而同時滿足行動設備、物聯網路 (IoT) 設備及/或可穿戴設備的需求。

【發明內容】

【0007】 各種特徵可以涉及積體裝置, 更具體而言, 涉及包括積體電路 (IC) 封裝體之間的可撓連接件的積體裝置。

【0008】 一些特徵涉及一種積體裝置，該積體裝置包括第一積體電路（IC）封裝體、可撓連接件以及第二積體電路（IC）封裝體。該第一積體電路（IC）封裝體包括第一晶粒、複數個第一互連件、以及對該第一晶粒進行封裝的第一電介質層。該可撓連接件耦合到該第一積體電路（IC）封裝體。該可撓連接件包括該第一電介質層、以及互連件。該第二積體電路（IC）封裝體耦合到該可撓連接件。該第二積體電路（IC）封裝體包括該第一電介質層、以及複數個第二互連件。該第一積體電路（IC）封裝體、該第二積體電路（IC）封裝體、以及該可撓連接件經由該第一電介質層的至少一部分（例如，連續部分）耦合在一起。

【0009】 一些特徵涉及一種積體裝置，該積體裝置包括第一積體電路（IC）封裝體、用於進行電連接的單元以及第二積體電路（IC）封裝體。該第一積體電路（IC）封裝體包括第一晶粒、複數個第一互連件、以及對該第一晶粒進行封裝的第一電介質層。該用於進行電連接的單元耦合到該第一積體電路（IC）封裝體。該第二積體電路（IC）封裝體耦合到該可撓連接件。該第二積體電路（IC）封裝體包括該第一電介質層、以及複數個第二互連件。該第一積體電路（IC）封裝體、該第二積體電路（IC）封裝體、以及該用於進行電連接的單元經由該第一電介質層的至少一部分（例如，連續部分）耦合在一起。

【0010】 一些特徵涉及一種用於製造積體裝置的方法。該方法提供第一積體電路（IC）封裝體，其中提供該第一積體電路（IC）封裝體包括：提供第一晶粒；形成複數個第一互連件；及形成對該第一晶粒進行封裝的第一電介質層。該方法形成可撓連接件，使得該可撓連接件耦合到該第一積體電路（IC）封裝體，其中形成該可撓連接件包括形成該第一電介質層，以及形成互連件。該方法提供第二積體電路（IC）封裝體，使得該第二積體電路（IC）封裝體耦合到該可撓連接件，其中提供該第二積體電路（IC）封裝體包括：形成該第一電介質層；形成複數個第二互連件。該第一積體電路（IC）封裝體、該第二積體電路（IC）封裝體、以及該可撓連接件被形成為使得該第一積體電路（IC）封裝體、該第二積體電路（IC）封裝體、以及該可撓連接件經由該第一電介質層的至少一部分耦合在一起。

【圖式簡單說明】

【0011】 經由結合附圖來考慮以下闡述的詳細描述，各種特徵、本質和優點可以變得顯而易見，在附圖中，相似的元件符號始終進行相應標識。

【0012】 圖1圖示包括經由可撓連接件耦合在一起的兩個封裝體的裝置的視圖。

【0013】 圖2圖示包括經由可撓連接件耦合在一起的兩個封裝體的裝置的輪廓圖。

【0014】圖3圖示包括經由可撓連接件耦合在一起的兩個封裝體的裝置的輪廓圖。

【0015】圖4圖示包括經由可撓連接件耦合在一起的兩個封裝體的裝置的輪廓圖。

【0016】圖5圖示包括經由可撓連接件耦合在一起的兩個封裝體的裝置的輪廓圖。

【0017】圖6圖示包括經由可撓連接件耦合在一起的兩個封裝體的裝置的輪廓圖。

【0018】圖7（其包括圖7A-圖7F）圖示用於製造包括經由可撓連接件耦合在一起的兩個封裝體的裝置的序列的實例。

【0019】圖8圖示用於製造包括經由可撓連接件耦合在一起的兩個封裝體的裝置的示例性方法的流程圖。

【0020】圖9圖示可以包括本文所描述的各种積體裝置、積體裝置封裝體、半導體裝置、晶粒、積體電路及/或封裝體的各种電子設備。

【實施方式】

【0021】在以下描述中，提供特定的細節以提供對本案內容的各个態樣的透徹理解。然而，本發明所屬領域中具有通常知識者將理解，可以不用這些特定細節來實施各態樣。例如，可以用方塊圖示出電路以便避免在不必要的細節上混淆各態樣。在其他例子中，可以不詳細地示出公知的電路、結構和技術以便不混淆本案內容的各个態樣。

【0022】 一些特徵關於一種積體裝置，該積體裝置包括第一積體電路（IC）封裝體、可撓連接件以及第二積體電路（IC）封裝體。第一積體電路（IC）封裝體包括第一晶粒、複數個第一互連件、以及對第一晶粒進行封裝的第一電介質層。可撓連接件耦合到第一積體電路（IC）封裝體。可撓連接件包括第一電介質層、以及互連件。第二積體電路（IC）封裝體耦合到可撓連接件。可撓連接件可以用於在兩個封裝體之間進行電連接的單元。第二積體電路（IC）封裝體包括第一電介質層、以及複數個第二互連件。第一積體電路（IC）封裝體、第二積體電路（IC）封裝體、以及可撓連接件經由第一電介質層的至少一部分耦合在一起。在一些實施方式中，第一電介質層的由第一積體電路（IC）封裝體、第二積體電路（IC）封裝體、以及可撓連接件共享的部分共享第一電介質層的連續部分。在一些實施方式中，可撓連接件包括虛設金屬層。在一些實施方式中，第一電介質層包括聚醯亞胺（PI）層。在一些實施方式中，第一電介質層包括若干個電介質層。在一些實施方式中，第一電介質層被配置為：機械地並且結構地耦合第一積體電路（IC）封裝體和第二積體電路（IC）封裝體。在一些實施方式中，可撓連接件（例如，用於進行電連接的單元）的互連件被配置為：電耦合第一積體電路（IC）封裝體和第二積體電路（IC）封裝體。

【0023】 在一些實施方式中，互連件是裝置或封裝體的元件或組件，該元件或組件允許或促進兩個點、元件及/或組件之間的電連接。在一些實施方式中，互連件可以包括跡線、通孔、焊盤、柱、再分佈金屬層及/或凸點下金屬化（UBM）層。在一些實施方式中，互連件是可以被配置為向信號（例如，資料信號、接地信號、功率信號）提供電路徑的導電金屬。互連件可以是電路的一部分。互連件可以包括一個以上元件或組件。

包括封裝體之間的可撓連接件的示例性積體裝置

【0024】 圖2圖示積體裝置200（例如，積體電路（IC）裝置），該積體裝置200包括第一封裝體202（例如，第一積體電路（IC）封裝體）、第二封裝體204（例如，第二積體電路（IC）封裝體）以及可撓連接件206（例如，用於在兩個封裝體之間進行電連接的單元）。第一封裝體202經由可撓連接件206耦合到第二封裝體204。如下面將進一步描述的，可撓連接件206被配置為：將第一封裝體202電耦合及/或機械地耦合到第二封裝體204。

【0025】 在一些實施方式中，可撓連接件206嵌入在第一封裝體202和第二封裝體204中。可撓連接件206至少包括與第一封裝體202和第二封裝體204共享的電介質層。因此，亦在第一封裝體202和第二封裝體204中形成可撓連接件206的電介質層。

【0026】如圖2中所示出的，第一封裝體202包括第一電介質層220、第一晶粒222、第二晶粒224、第二電介質層260、第三電介質層262、複數個第一互連件227、底層填料232、底層填料234、以及阻焊層264。在一些實施方式中，第一電介質層220、第二電介質層260、以及第三電介質層262是一個電介質層。第一電介質層220對第一晶粒222進行封裝。第一電介質層220、第二電介質層260、以及第三電介質層262可以包括聚醯亞胺(PI)層。

【0027】在一些實施方式中，第一晶粒222及/或第二晶粒224是晶粒封裝體(例如，晶片級封裝體)。第一晶粒202可以是封裝體層疊(POP)裝置。第一晶粒222包括第一主動側(例如，包括複數個第一互連件223的側)和第一非主動側。第二晶粒224包括第二主動側(例如，包括複數個第一互連件225的側)和第二非主動側。如圖2中所示出的，第一晶粒222的第一主動側面向第二晶粒224的第二主動側。

【0028】第一晶粒222經由複數個互連件223耦合到複數個第一互連件227。複數個第一互連件227包括跡線、焊盤及/或通孔。複數個互連件223包括焊盤及/或凸點(例如，銅柱)。在一些實施方式中，可以使用一或多個焊接互連件(例如，焊球)將複數個互連件223耦合到複數個第一互連件227。底層填料232至少部分地環繞複數個互連件223。複數個第一互連件227可以形成在電介

質層（例如，第一電介質層220、第二電介質層260、第三電介質層262）中及/或上。阻焊層264形成在第三電介質層262之上並且經由複數個第一互連件227互連。

【0029】 圖2圖示第二晶粒224是表面安裝的晶粒。第二晶粒224耦合（例如，安裝）到阻焊層264。第二晶粒224經由複數個第一互連件225耦合到複數個第一互連件227。複數個第一互連件225包括焊盤及/或凸點（例如，銅柱）。在一些實施方式中，可以使用一或多個焊接互連件（例如，焊球）將複數個第一互連件225耦合到複數個第一互連件227。底層填料234至少部分地環繞複數個第一互連件225。

【0030】 如圖2中所示出的，第二封裝體204包括第一電介質層220、第三晶粒242、第四晶粒244、第二電介質層260、第三電介質層262、複數個第一互連件247、底層填料252、底層填料254、以及阻焊層264。在一些實施方式中，第一電介質層220、第二電介質層260、以及第三電介質層262是一個電介質層。第一電介質層220對第三晶粒242進行封裝。第一電介質層220、第二電介質層260、以及第三電介質層262可以包括聚醯亞胺（PI）層。

【0031】 在一些實施方式中，第三晶粒242及/或第四晶粒244是晶粒封裝體（例如，晶片級封裝體）。第二封裝體204可以是封裝體層疊（PoP）裝置。

【0032】 第三晶粒242包括第一主動側（例如，包括複數個第一互連件243的側）和第一非主動側。第四晶粒244包括第二主動側（例如，包括複數個互連件245的側）和第二非主動側。如圖2中所示出的，第三晶粒242的第一主動側面向第四晶粒244的第二主動側。

【0033】 第三晶粒242經由複數個互連件243耦合到複數個第一互連件247。複數個第一互連件247包括跡線、焊盤及/或通孔。複數個互連件243包括焊盤及/或凸點（例如，銅柱）。在一些實施方式中，可以使用一或多個焊接互連件（例如，焊球）將複數個互連件243耦合到複數個第一互連件247。底層填料252至少部分地環繞複數個互連件243。複數個第一互連件247可以形成在電介質層（例如，第一電介質層220、第二電介質層260、第三電介質層262）中及/或上。阻焊層264形成在第三電介質層262之上並且經由複數個第一互連件247互連。

【0034】 圖2圖示第四晶粒244是表面安裝的晶粒。第四晶粒244耦合（例如，安裝）到阻焊層264。第四晶粒244經由複數個互連件245耦合到複數個第一互連件247。複數個互連件245包括焊盤及/或凸點（例如，銅柱）。在一些實施方式中，可以使用一或多個焊接互連件（例如，焊球）將複數個互連件245耦合到複數個第一互連件247。底層填料254至少部分地環繞複數個互連件245。

【0035】 可撓連接件206（例如，用於在兩個封裝體之間進行電連接的單元）包括第二電介質層260、第三電介質層262（在一些實施方式中，第三電介質層262是可撓連接件206的第一電介質層）、阻焊層264、互連件265、以及虛設金屬層269。在一些實施方式中，經由在第一電介質層220中形成及/或建立空腔209來形成可撓連接件206。可以使用鐳射製程來形成空腔209。虛設金屬層269被用作後止動件，以防止鐳射在第一電介質層220、第二電介質層260及/或第三電介質層262中進一步建立空腔。在一些實施方式中，虛設金屬層（例如，虛設金屬層269）被配置為不發送電信號，或者不用作用於電信號的電路徑。

【0036】 在一些實施方式中，第二電介質層260和第三電介質層262是相同的電介質層。在一些實施方式中，第一電介質層220、第二電介質層260、以及第三電介質層262是相同的電介質層。

【0037】 在一些實施方式中，第一封裝體202、第二封裝體204、以及可撓連接件206共享第一電介質層220、第二電介質層260、第三電介質層262、阻焊層264、以及互連件265。在一些實施方式中，第一電介質層220、第二電介質層260、第三電介質層262及/或阻焊層264被配置為：在第一封裝體202、可撓連接件206和第二封裝體204之間提供機械及/或結構耦合。在一些實施方式

中，互連件265被配置為：在第一封裝體202、可撓連接件206、以及第二封裝體204之間提供電耦合。

【0038】 在一些實施方式中，由第一積體電路（IC）封裝體、第二積體電路（IC）封裝體、以及可撓連接件共享的電介質層（例如，第一電介質層220、第二電介質層260、第三電介質層262）的一或多個部分（例如，用於在兩個封裝體之間進行電連接的單元）是電介質層的連續部分。

【0039】 電介質層的連續部分可以穿過部分（例如，實質部分）或整個第一封裝體202及/或第二封裝體204。

【0040】 要注意的是，圖2圖示具有一層互連件265的可撓連接件206。互連件265可以包括複數個互連件。在一些實施方式中，可撓連接件206可以包括在不同金屬層上形成的若干層互連件265。類似地，可撓連接件206可以包括電介質層的若干不同的層。

【0041】 可撓連接件的上述特徵和實施方式提供了相對於封裝體之間的其他連接的若干技術優勢。下面進一步描述這些技術優勢。

【0042】 第一，第一封裝體202、可撓連接件206以及第二封裝體206共享電介質層（例如，聚醯亞胺（PI）層）及/或互連件提供了用於第一封裝體202與第二封裝體204之間的連接或耦合的更緊湊的形狀因數。由於第一封裝體202、可撓連接件206、以及第二封裝體204共享材料，因此不需要添加額外的介面來機械地耦合第一封裝體

202、可撓連接件206以及第二封裝體204。與圖1形成對比，其中圖1圖示單獨地製造並機械地組裝在一起的三個(3)單獨的組件(第一積體電路(IC)封裝體102、第二積體電路(IC)封裝體104、以及可撓連接件106)；在一些實施方式中，第一封裝體202、可撓連接件206以及第二封裝體204可以被視為一個連續主體(例如，包括第一封裝體202、可撓連接件206以及第二封裝體204的單體式封裝體)。

【0043】 第二，與第一封裝體202、可撓連接件206以及第二封裝體204共享電介質層(例如，聚醯亞胺(PI)層)及/或互連件意味著第一封裝體202、可撓連接件206以及第二封裝體204可以一起製造，這降低了第一封裝體202、可撓連接件206以及第二封裝體204的整體製造成本。

【0044】 第三，與第一封裝體202和第二封裝體204一起實現或嵌入可撓連接件206意味著在第一封裝體202與第二封裝體204之間更準確和精確的連接，這是由於可撓連接件206、第一封裝體202以及第二封裝體204的互連件是在相同的製造程序期間形成的。在一些實施方式中，使用相同的製造程序來製造可撓連接件206、第一封裝體202以及第二封裝體204意味著連接之間錯位(misalignment)的可能性更小。通常來說，組件的機械組裝(其用於組裝圖1的積體裝置100)更易於錯位。

【0045】 第四，可撓連接件206的互連件（例如，互連件265）具有比其他互連件更細的間距和更細的間隔，並且因此在第一封裝體202與第二封裝體204之間提供了更高密度的連接。在一些實施方式中，這是可能的，因為可撓連接件206的互連件（例如，互連件265）是使用與第一封裝體202的互連件以及第二封裝體204的互連件相同的製造程序來形成的。

【0046】 第五，積體裝置200提供了全功能的積體裝置而不需要印刷電路板（PCB）及/或主機板。在一些實施方式中，上面的示例性積體裝置200被配置為：允許第一封裝體202電耦合到第二封裝體204而不需要印刷電路板（PCB）。亦即，例如，一或多個電信號（例如，輸入/輸出信號）可以在第一封裝體202與第二封裝體204之間穿過而不穿過印刷電路板（PCB）。因此，在一些實施方式中，電信號可以在第一封裝體與第二封裝體之間穿過並且即使印刷電路板（PCB）存在及/或機械地耦合到積體裝置亦繞過印刷電路板（PCB）。

【0047】 在一些實施方式中，上面的技術優勢可以適用於本案內容中所描述的其他積體裝置（例如，300、400、500、600）。

包括封裝體之間的可撓連接件的示例性積體裝置

【0048】 圖3圖示積體裝置300（例如，積體電路（IC）裝置），該積體裝置300包括第一封裝體202（例如，第一積體電路（IC）封裝體）、第二封裝體304（例如，

第二積體電路（IC）封裝體）以及可撓連接件206（例如，用於在兩個封裝體之間進行電連接的單元）。第一封裝體202經由可撓連接件206耦合到第二封裝體304。可撓連接件206被配置為：將第一封裝體202電耦合到第二封裝體304。

【0049】圖3類似於圖2，不同之處在於第二封裝體304與圖2的第二封裝體204不同。具體而言，圖3的第二封裝體304不包括第四晶粒244。

【0050】如圖3中所示出的，第二封裝體304包括第一電介質層220、第三晶粒242、第二電介質層260、第三電介質層262、複數個第一互連件247、底層填料252以及阻焊層264。在一些實施方式中，第一電介質層220、第二電介質層260、以及第三電介質層262是一個電介質層。第一電介質層220對第三晶粒242進行封裝。第一電介質層220、第二電介質層260、以及第三電介質層262可以包括聚醯亞胺（PI）層。在一些實施方式中，第三晶粒242是晶粒封裝體（例如，晶片級封裝體）。

【0051】在一些實施方式中，第一封裝體202、第二封裝體304、以及可撓連接件206共享第一電介質層220、第二電介質層260、第三電介質層262、阻焊層264、以及互連件265。在一些實施方式中，第一電介質層220、第二電介質層260、第三電介質層262及/或阻焊層264被配置為：在第一封裝體202、可撓連接件206以及第二封裝體304之間提供機械及/或結構耦合。在一些實施方

式中，互連件265被配置為：在第一封裝體204、可撓連接件206、以及第二封裝體304之間提供電耦合。

【0052】 在一些實施方式中，由第一積體電路（IC）封裝體、第二積體電路（IC）封裝體、以及可撓連接件共享的電介質層（例如，第一電介質層220、第二電介質層260、第三電介質層262）的一或多個部分是電介質層的連續部分。電介質層的連續部分可以穿過部分（例如，實質部分）或整個第一封裝體202及/或第二封裝體304。包括封裝體之間的可撓連接件的示例性積體裝置

【0053】 圖4圖示積體裝置400（例如，積體電路（IC）裝置），該積體裝置400包括第一封裝體202（例如，第一積體電路（IC）封裝體）、第二封裝體404（例如，第二積體電路（IC）封裝體）以及可撓連接件206。第一封裝體202經由可撓連接件206（例如，用於在兩個封裝體之間進行電連接的單元）耦合到第二封裝體404。可撓連接件206被配置為：將第一封裝體202電耦合到第二封裝體404。

【0054】 圖4類似於圖2，不同之處在於第二封裝體404與圖2的第二封裝體204不同。具體而言，圖4的第二封裝體404不包括第四晶粒244。

【0055】 如圖4中所示出的，第二封裝體404包括第一電介質層220、第四晶粒244、第二電介質層260、第三電介質層262、複數個第一互連件247、底層填料254以及阻焊層264。在一些實施方式中，第一電介質層220、

第二電介質層260、以及第三電介質層262是一個電介質層。第一電介質層220、第二電介質層260、以及第三電介質層262可以包括聚醯亞胺(PI)層。在一些實施方式中，第四晶粒244是晶粒封裝體(例如，晶片級封裝體)。

【0056】 第四晶粒244是表面安裝的晶粒。第四晶粒244耦合(例如，安裝)到阻焊層264。第四晶粒244經由複數個互連件245耦合到複數個第一互連件247。複數個互連件245包括焊盤及/或凸點(例如，銅柱)。在一些實施方式中，可以使用一或多個焊接互連件(例如，焊球)將複數個互連件245耦合到複數個第一互連件247。底層填料254至少部分地環繞複數個互連件245。

【0057】 在一些實施方式中，第一封裝體202、第二封裝體404、以及可撓連接件206共享第一電介質層220、第二電介質層260、第三電介質層262、阻焊層264、以及互連件265。在一些實施方式中，第一電介質層220、第二電介質層260、第三電介質層262及/或阻焊層264被配置為：在第一封裝體202、可撓連接件206以及第二封裝體404之間提供機械及/或結構耦合。在一些實施方式中，互連件265被配置為：在第一封裝體204、可撓連接件206、以及第二封裝體404之間提供電耦合。

【0058】 在一些實施方式中，由第一積體電路(IC)封裝體、第二積體電路(IC)封裝體、以及可撓連接件共享的電介質層(例如，第一電介質層220、第二電介質層260、第三電介質層262)的一或多個部分是電介質層

的連續部分。電介質層的連續部分可以穿過部分（例如，實質部分）或整個第一封裝體202及/或第二封裝體404。

【0059】 要注意的是，在一些實施方式中，第二封裝體404中的第一電介質層220及/或第二電介質層260是可選的（如用虛線輪廓指示的）。

包括封裝體之間的可撓連接件的示例性積體裝置

【0060】 圖5圖示積體裝置500（例如，積體電路（IC）裝置），該積體裝置500包括第一封裝體502（例如，第一積體電路（IC）封裝體）、第二封裝體504（例如，第二積體電路（IC）封裝體）以及可撓連接件206。第一封裝體202經由可撓連接件206（例如，用於在兩個封裝體之間進行電連接的單元）耦合到第二封裝體504。可撓連接件206被配置為：將第一封裝體502電耦合到第二封裝體504。

【0061】 圖5類似於圖2，不同之處在於(i)第一封裝體502與第一封裝體202不同，以及(ii)第二封裝體504與圖2的第二封裝體204不同。具體而言，圖5的第一封裝體502和第二封裝體504不包括表面安裝的晶粒。

【0062】 在一些實施方式中，第一封裝體502、第二封裝體504、以及可撓連接件206共享第一電介質層220、第二電介質層260、第三電介質層262、阻焊層264、以及互連件265。在一些實施方式中，第一電介質層220、第二電介質層260、第三電介質層262及/或阻焊層264被配置為：在第一封裝體502、可撓連接件206以及第二

封裝體 504 之間提供機械及 / 或結構耦合。在一些實施方式中，互連件 265 被配置為：在第一封裝體 502、可撓連接件 206、以及第二封裝體 504 之間提供電耦合。

【0063】 在一些實施方式中，由第一積體電路（IC）封裝體、第二積體電路（IC）封裝體、以及可撓連接件共享的電介質層（例如，第一電介質層 220、第二電介質層 260、第三電介質層 262）的一或多個部分是電介質層的連續部分。電介質層的連續部分可以穿過部分（例如，實質部分）或整個第一封裝體 502 及 / 或第二封裝體 504。

【0064】 圖 2 - 圖 5 圖示包括兩個封裝體的積體裝置。然而，在一些實施方式中，積體裝置可以包括兩個以上封裝體。圖 6 圖示包括三個封裝體（第一封裝體 502、第二封裝體 504、以及第二封裝體 204）的積體裝置 600。第二封裝體 204 可以是封裝體層疊（PoP）裝置。

【0065】 第一封裝體 502 經由可撓連接件 206 耦合（例如，電耦合及 / 或機械地耦合）到第二封裝體 504。第二封裝體 504 經由可撓連接件 606 耦合（例如，電耦合及 / 或機械地耦合）到第二封裝體 204。可撓連接件 606（例如，用於在兩個封裝體之間進行電連接的單元）可以類似於可撓連接件 206。要注意的是，可以由本案內容中所描述的封裝體中的任何封裝體來形成積體裝置 600。

用於製造包括封裝體之間的可撓連接件的積體裝置的示例性序列

【0066】 在一些實施方式中，提供/製造包括嵌入式可撓連接件的積體電路（IC）裝置包括若干個程序。圖7（其包括圖7A-圖7F）圖示用於提供/製造包括嵌入式可撓連接件的積體電路（IC）裝置的示例性序列。在一些實施方式中，圖7A-圖7F的序列可以用於製造包括圖2的嵌入式可撓連接件的積體電路（IC）裝置及/或本案內容中所描述的其他積體電路（IC）裝置。現在將在提供/製造圖2的積體電路（IC）裝置的上下文中描述圖7A-圖7F。

【0067】 應當注意的是，圖7A-圖7F的序列可以組合一或多個階段，以便簡化及/或闡明用於提供包括嵌入式可撓連接件的積體電路（IC）裝置的序列。在一些實施方式中，可以改變或修改各程序的順序。

【0068】 圖7A的階段1，圖示所提供的載體700。可以由供應商提供或製造載體700。載體700可以是黏合層。

【0069】 階段2圖示在載體700上形成的第二電介質層260。第二電介質層260可以包括聚醯亞胺（PI）層。在一些實施方式中，經由在載體700上提供液體電介質並且隨後被固化來形成第二電介質層260。

【0070】 階段3圖示在第二電介質層260中形成的空腔702和空腔704。不同的實施方式可以以不同方式形成空腔（例如，空腔702、空腔704）。在一些實施方式中，使用鐳射製程及/或光蝕刻製程（例如，當第二電介質層260是可光蝕刻時）來形成空腔。

【0071】 階段4圖示在第二電介質層260和載體700之上形成的晶種層710。在一些實施方式中，晶種層710可以遵循第二電介質層260的形狀及/或輪廓。晶種層710可以包括金屬層（例如，銅層）。

【0072】 階段5圖示在晶種層710之上形成的層壓層720。層壓層720可以是光阻（PR）層。

【0073】 圖7B的階段6，圖示在第二電介質層260中及/或上形成的複數個互連件703和複數個互連件707。在一些實施方式中，在層壓層720的開口中形成複數個互連件703和複數個互連件707。階段6圖示在已形成複數個互連件703和複數個互連件707之後移除層壓層720。

【0074】 階段7圖示從第二電介質層260、複數個互連件703以及複數個互連件707解耦合（decouple）（例如，脫離、移除）載體700。

【0075】 階段8圖示第一晶粒222經由複數個第一互連件223耦合到複數個互連件703。階段8亦圖示第三晶粒242經由複數個第一互連件243耦合到複數個互連件707。在一些實施方式中，可以使用焊接互連件（例如，焊球）（未圖示）將複數個互連件703耦合到複數個第一互連件223。類似地，在一些實施方式中，可以使用焊接互連件（例如，焊球）（未圖示）將複數個互連件707耦合到複數個第一互連件243。

【0076】 階段9圖示在第一晶粒222與第二電介質層260之間形成的底層填料232。底層填料232至少部分地

環繞複數個互連件703和複數個第一互連件223。階段9圖示在第三晶粒242與第二電介質層260之間形成的底層填料252。底層填料252至少部分地環繞複數個互連件707和複數個第一互連件243。要注意的是，底層填料是可選的。

【0077】 階段10圖示在第一晶粒222、第三晶粒242、以及第二電介質層260之上形成的第一電介質層220。第一電介質層220可以至少部分地對第一晶粒222和第三晶粒242進行封裝。第一電介質層220可以包括聚醯亞胺（PI）層。第一電介質層220可以與第二電介質層260相同（例如，二者可以是一個電介質層）。

【0078】 圖7C的階段11圖示在第二電介質層260之上形成的層壓層730。層壓層720可以是光阻（PR）層。

【0079】 階段12圖示在層壓層730中形成的複數個空腔731和複數個空腔735。不同的實施方式可以以不同方式形成空腔。在一些實施方式中，使用鐳射製程及/或光蝕刻製程來形成空腔。

【0080】 階段13圖示在第二電介質層260上形成的複數個互連件733和複數個互連件737。階段13亦圖示在第二電介質層260之上形成的虛設金屬層269。在一些實施方式中，在層壓層730的空腔/開口中形成複數個互連件733、複數個互連件737以及虛設金屬層269。階段13圖示在已形成複數個互連件733、複數個互連件737以及虛設金屬層269之後移除層壓層730。

【0081】 階段14圖示在第二電介質層260之上形成的第三電介質層262。在一些實施方式中，第三電介質層262包括聚醯亞胺（PI）層。在一些實施方式中，第三電介質層262、第二電介質層260以及第一電介質層220是一個電介質層。

【0082】 圖7D的階段15圖示在第三電介質層262中形成的複數個空腔743和複數個空腔745。不同的實施方式可以以不同方式形成空腔。在一些實施方式中，使用鐳射製程及/或光蝕刻製程來形成空腔。

【0083】 階段16圖示在晶種層710之上形成的層壓層750。層壓層750可以是光阻（PR）層。層壓層750可以包括空腔及/或開口。不同的實施方式可以以不同方式形成空腔。在一些實施方式中，使用鐳射製程及/或光蝕刻製程來形成空腔。

【0084】 階段17圖示在第三電介質層262中及/或上形成的複數個互連件753和複數個互連件757。階段17亦圖示在第三電介質層262之上形成的互連件265。在一些實施方式中，在層壓層750的空腔/開口中形成複數個互連件753、複數個互連件757以及互連件265。階段17圖示在已形成複數個互連件753、複數個互連件757以及互連件265之後移除層壓層750。

【0085】 圖7E的階段18圖示在第三電介質層262和互連件265之上形成的阻焊層264。

【0086】 階段19圖示在阻焊層264中及/或上形成的複數個互連件763和複數個互連件767。在一些實施方式中，複數個互連件703、733、753及/或763可以是複數個第一互連件227。類似地，在一些實施方式中，複數個互連件707、737、757及/或767可以是複數個第一互連件247。

【0087】 階段20圖示第二晶粒224經由複數個第一互連件225耦合到複數個互連件763。階段20亦圖示第四晶粒244經由複數個互連件245耦合到複數個互連件767。在一些實施方式中，可以使用焊接互連件（例如，焊球）將複數個第一互連件225耦合到複數個互連件763。在一些實施方式中，可以使用焊接互連件（例如，焊球）將複數個互連件245耦合到複數個互連件767。

【0088】 圖7F的階段21圖示在第二晶粒224與阻焊層264之間形成的底層填料234。階段21亦圖示在第四晶粒244與阻焊層264之間形成的底層填料254。

【0089】 階段22圖示在至少第一電介質層220中形成的空腔209和空腔709。在一些實施方式中，使用鐳射製程來形成空腔209和空腔709。在一些實施方式中，在第一電介質層220中形成空腔209直至虛設金屬層269，該虛設金屬層269充當後止動件以防止鐳射進一步對電介質層進行鑽孔。在一些實施方式中，形成空腔209建立了可撓連接件206（例如，用於在兩個封裝體之間進行電連接的單元），其允許在第一封裝體與第二封裝體之間的可

撓及/或可彎曲連接。在一些實施方式中，可撓連接件206包括第一電介質層220、第二電介質層260、第三電介質層262、阻焊層264、互連件265以及虛設金屬層269。

【0090】 階段23圖示第一封裝體202經由可撓連接件206耦合到第二封裝體204，如圖2中所描述的。階段23圖示對第三電介質層262和阻焊層264的切割及/或切片以切割封裝體。在一些實施方式中，可以使用鐳射製程及/或機械製程（例如，鋸子）來進一步切割第三電介質層262和阻焊層264。

用於製造包括封裝體之間的可撓連接件的積體裝置的示例性方法

【0091】 在一些實施方式中，提供/製造包括嵌入式可撓連接件的積體電路（IC）裝置包括若干個程序。圖8圖示用於提供/製造包括嵌入式可撓連接件的積體電路（IC）裝置的方法800的示例性流程圖。在一些實施方式中，圖8的方法可以用於製造包括圖2-圖6的嵌入式可撓連接件的積體電路（IC）裝置及/或本案內容中所描述的其他積體電路（IC）裝置。現在將在製造圖2的積體電路（IC）裝置的上下文中描述圖8。

【0092】 應當注意的是，圖8的流程圖可以組合一或多個程序，以便簡化及/或闡明用於提供積體電路（IC）裝置的方法。在一些實施方式中，可以改變或修改各程序的順序。

【0093】 該方法（在805處）在載體（例如，載體700）上形成電介質層（例如，電介質層260）。載體可以是黏合層。電介質層可以包括聚醯亞胺（PI）層。

【0094】 該方法（在810處）在電介質層中及/或上形成複數個互連件。複數個互連件可以是複數個互連件703和705。在一些實施方式中，可以使用包括形成晶種層的光刻製程、層壓製程、曝光製程、顯影製程、電鍍製程、剝離製程以及蝕刻製程（例如，晶種蝕刻製程）來形成複數個互連件。

【0095】 該方法（在815處）從電介質層（例如，260）和複數個互連件（例如，703）解耦合載體（例如，700）。在一些實施方式中，解耦合載體包括脫離及/或移除載體。

【0096】 該方法（在820處）將第一晶粒（例如，222）耦合到複數個互連件（例如，703）。在一些實施方式中，可以使用焊接互連件將第一晶粒耦合到複數個互連件。

【0097】 該方法（在825處）形成至少部分地對第一晶粒（例如，第一晶粒222）進行封裝的至少一個電介質層（例如，第一電介質層220）。電介質層可以包括聚醯亞胺（PI）層。

【0098】 該方法（在830處）形成虛設金屬層（例如，虛設金屬層269），其被配置為操作為後止動件以防止鐳射在電介質層中進一步鑽孔。可以在可撓連接件中形成虛設金屬層。

【0099】 在一些實施方式中，形成虛設金屬層亦可以包括：在電介質層中形成複數個互連件，例如形成互連件265。在一些實施方式中，可以使用包括形成晶種層的光刻製程、層壓製程、曝光製程、顯影製程、電鍍製程、剝離製程以及蝕刻製程（例如，晶種蝕刻製程）來形成複數個互連件。

【0100】 該方法（在835處）在電介質層（例如，第三電介質層262）之上形成阻焊層（例如，阻焊層264）。

【0101】 該方法隨後（在840處）將第二晶粒（例如，第二晶粒224）耦合到阻焊層（例如，264）。在一些實施方式中，可以使用焊接互連件將第二晶粒耦合到複數個互連件（例如，763）。在一些實施方式中，耦合一或多個晶粒包括使用表面安裝技術（SMT）製程來安裝晶粒。

【0102】 該方法（在845處）在電介質層（例如，第一電介質層220）中形成空腔（例如，空腔209）以形成可撓連接件206，該可撓連接件206被配置為將第一封裝體（例如，第一封裝體202）電地、機械地以及結構地耦合到第二封裝體（例如，第二封裝體204）。

示例性電子設備

【0103】 圖9圖示可以與前面提到的積體裝置、半導體裝置、積體電路、晶粒、內插器、封裝體或封裝體層疊（PoP）一起積體的各種電子設備。例如，行動電話設備902、膝上型電腦設備904、固定位置終端設備906、可穿戴設備908可以包括如本文所描述的積體裝置900。積

體裝置900可以是例如以下各項中的任意項：積體電路、晶粒、積體裝置、積體裝置封裝體、積體電路裝置、裝置封裝體、積體電路（IC）封裝體、本文所描述的封裝體層疊裝置。圖9中所示出的設備902、904、906、908僅僅是示例性的。亦可以以積體裝置900為特徵的其他電子設備包括但不限於一組設備（例如，電子設備），其包括：行動設備、手持個人通訊系統（PCS）單元、諸如個人數位助理之類的可攜式資料單元、具有全球定位系統（GPS）功能的設備、導航設備、機上盒、音樂播放機、視訊播放機、娛樂單元、諸如儀錶讀數裝置之類的固定位置資料單元、通訊設備、智慧型電話、平板電腦、可穿戴設備（例如，手錶、眼鏡）、物聯網路（IoT）設備、伺服器、路由器、實現在機動車輛（例如，自主車輛）中的電子設備、或者儲存並取回資料或電腦指令的任何其他設備、或者其任意組合。

【0104】圖2、3、4、5、6、7A-7F、8及/或9中所示出的組件、程序、特徵及/或功能中的一或多個可以重新排列或組合成單個組件、程序、特徵或功能或者包含在若干個組件、程序或功能中。在不偏離本案內容的情況下亦可以添加額外的要素、組件、程序及/或功能。亦應當注意的是，圖2、3、4、5、6、7A-7F、8及/或9及其在本案內容中的相應描述不限於晶粒及/或IC。在一些實施方式中，圖2、3、4、5、6、7A-7F、8及/或9及其相應描述可以用於製造、建立、提供及/或生產積體裝置。

在一些實施方式中，裝置可以包括晶粒、積體裝置、晶粒封裝體、積體電路（IC）、裝置封裝體、積體電路（IC）封裝體、晶片、半導體裝置、封裝體層疊（PoP）裝置及/或內插器。

【0105】本文中使用的詞語「示例性」表示「用作實例、例子或說明」。本文中描述為「示例性」的任何實施方式或態樣不一定解釋為比本案內容的其他態樣優選或有利。類似地，術語「態樣」不要求本案內容的所有態樣包括所論述的特徵、優勢或操作模式。本文中使用的術語「耦合」來代表兩個物件之間的直接或間接耦合。例如，若物件A實體地接觸物件B，並且物件B接觸物件C，則仍可認為物件A和C是彼此耦合的—即使它們彼此並沒有實體地接觸。

【0106】此外，要注意的是，可以將本文所包含的各種揭示內容描述為程序，該程序被圖示為流程圖、流程圖表、結構圖或方塊圖。儘管流程圖可以將操作描述為順序的程序，但是許多操作可以並行或併發地執行。另外，可以重新排列操作的順序。程序可以在其操作完成時終止。

【0107】在不偏離本案內容的情況下，可以在不同的系統中實現本文所描述的本案內容的各種特徵。應當要注意的是，本案內容的前述態樣僅是實例，並且不應被解釋為限制本案內容。本案內容的各態樣的描述意欲是說明性的，並非要限制請求項的範疇。因此，本教導可以容易地應用於其他類型的裝置，並且對於本發明所屬領域中具有

通常知識者而言許多替代方案、修改和變型將是顯而易見的。

【符號說明】

【 0 1 0 8 】

- 1 0 0 積體裝置
- 1 0 2 第一積體電路 (I C) 封裝體
- 1 0 4 第二積體電路 (I C) 封裝體
- 1 0 6 可撓連接件
- 1 2 0 印刷電路板 (P C B)
- 1 2 2 第一晶片
- 1 4 0 印刷電路板 (P C B)
- 1 4 2 第二晶片
- 1 6 0 導線
- 1 6 2 第一 P C B 介面
- 1 6 4 第二 P C B 介面
- 1 6 6 覆蓋件
- 2 0 0 積體裝置
- 2 0 2 第一封裝體
- 2 0 4 第二封裝體
- 2 0 6 可撓連接件
- 2 0 9 空腔
- 2 2 0 第一電介質層
- 2 2 2 第三電介質層
- 2 2 3 第一互連件

2 2 4 第二晶粒
 2 2 5 第一互連件
 2 2 7 第一互連件
 2 3 2 底層填料
 2 3 4 底層填料
 2 4 2 第三晶粒
 2 4 3 第一互連件
 2 4 4 第四晶粒
 2 4 5 互連件
 2 4 7 第一互連件
 2 5 2 底層填料
 2 5 4 底層填料
 2 6 0 第二電介質層
 2 6 2 第三電介質層
 2 6 4 阻焊層
 2 6 5 互連件
 2 6 9 虛設金屬層
 3 0 0 積體裝置
 4 0 0 積體裝置
 4 0 4 第二封裝體
 5 0 0 積體裝置
 5 0 2 第一封裝體
 5 0 4 第二封裝體
 6 0 0 積體裝置

6 0 6 可 撓 連 接 件
7 0 0 載 體
7 0 2 空 腔
7 0 3 互 連 件
7 0 4 空 腔
7 0 7 互 連 件
7 0 9 空 腔
7 1 0 晶 種 層
7 2 0 層 壓 層
7 3 0 層 壓 層
7 3 1 空 腔
7 3 3 互 連 件
7 3 5 空 腔
7 3 7 互 連 件
7 4 3 空 腔
7 4 5 空 腔
7 5 0 層 壓 層
7 5 3 互 連 件
7 5 7 互 連 件
7 6 3 互 連 件
7 6 7 互 連 件
8 0 0 方 法
8 0 5 方 塊
8 1 0 方 塊

815 方塊

820 方塊

825 方塊

830 方塊

835 方塊

840 方塊

845 方塊

900 積體裝置

902 設備

904 設備

906 設備

908 設備

【生物材料寄存】

【0109】 國內寄存資訊（請依寄存機構、日期、號碼順序註記）

無

【0110】 國外寄存資訊（請依寄存國家、機構、日期、號碼順序註記）

無

【發明申請專利範圍】

【第1項】 一種積體裝置，包括：

一第一積體電路（IC）封裝體，包括：

一第一晶粒；

複數個第一互連件；及

對該第一晶粒進行封裝的一第一電介質層；

耦合到該第一積體電路（IC）封裝體的一可撓連接件，其中該可撓連接件包括：

該第一電介質層；

一虛設金屬層；及

一互連件；及

耦合到該可撓連接件的一第二積體電路（IC）封裝體，其中該第二積體電路（IC）封裝體包括：

該第一電介質層；及

複數個第二互連件，

其中該第一積體電路（IC）封裝體、該第二積體電路（IC）封裝體、以及該可撓連接件經由該第一電介質層的至少一部分耦合在一起。

【第2項】 根據請求項1之積體裝置，其中該第一電介質層的由該第一積體電路（IC）封裝體、該第二積體電路（IC）封裝體、以及該可撓連接件共享的部分共享該第一電介質層的一連續部分。

106年5月25日

【第3項】 根據請求項1之積體裝置，其中該虛設金屬層被配置為不發送一電信號。

【第4項】 根據請求項1之積體裝置，其中該虛設金屬層被配置為：阻止一鐳射穿透到該第一電介質層的一部分中。

【第5項】 根據請求項1之積體裝置，其中該第二積體電路（IC）封裝體包括位於該第一電介質層內的一第二晶粒。

【第6項】 根據請求項1之積體裝置，其中該第二積體電路（IC）封裝體包括位於該第一電介質層之上的一第二晶粒。

【第7項】 根據請求項1之積體裝置，其中該第一積體電路（IC）封裝體包括位於該第一電介質層之上的一第二晶粒。

【第8項】 根據請求項7之積體裝置，其中該第一晶粒是一第一晶粒封裝體並且該第二晶粒是一第二晶粒封裝體，並且其中該第一積體電路（IC）封裝體包括一封裝體層疊（POP）裝置。

【第9項】 根據請求項1之積體裝置，其中該第一電介質層包括一聚醯亞胺（PI）層。

【第10項】 根據請求項1之積體裝置，其中該第一電介質層包括複數個電介質層。

106年5月25日修正替換頁

106年 05月 25日 修正替換頁

【第11項】 根據請求項1之積體裝置，其中該可撓連接件是一封裝體至封裝體連接件。

【第12項】 根據請求項1之積體裝置，其中該可撓連接件被配置為：允許一電信號在該第一積體電路（IC）封裝體與該第二積體電路（IC）封裝體之間穿過，同時繞過一印刷電路板（PCB）。

【第13項】 根據請求項1之積體裝置，其中該積體裝置被併入從由以下各項組成的群組中選擇的一設備：一音樂播放機、一視訊播放機、一娛樂單元、一導航設備、一通訊設備、一行動設備、一行動電話、一智慧型電話、一個人數位助理、一固定位置終端、一平板電腦、一電腦、一可穿戴設備、一物聯網路（IoT）設備、一膝上型電腦、一伺服器、以及一機動車輛中的一設備。

【第14項】 一種裝置，包括：

一第一積體電路（IC）封裝體，包括：

一第一晶粒；

複數個第一互連件；及

對該第一晶粒進行封裝的一第一電介質層；

耦合到該第一積體電路（IC）封裝體的用於進行電連接的單元，其中該用於進行電連接的單元包含：

該第一電介質層；

106年5月5日修正替換頁

106年 05月 25日 修正替換頁

一 虛設金屬層；及

一 互連件；及

耦合到該用於進行電連接的單元的一第二積體電路（IC）封裝體，其中該第二積體電路（IC）封裝體包括：

該第一電介質層；及

複數個第二互連件，

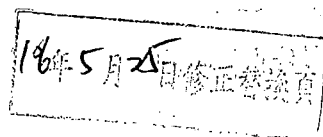
其中該第一積體電路（IC）封裝體、該第二積體電路（IC）封裝體、以及該用於進行電連接的單元經由該第一電介質層的至少一部分耦合在一起。

【第15項】 根據請求項14之裝置，其中該第一電介質層的由該第一積體電路（IC）封裝體、該第二積體電路（IC）封裝體、以及該用於進行電連接的單元共享的部分共享該第一電介質層的一連續部分。

【第16項】 根據請求項14之裝置，其中該虛設金屬層被配置為不發送一電信號。

【第17項】 根據請求項14之裝置，其中該虛設金屬層被配置為：阻止一鐳射穿透到該第一電介質層的一部分中。

【第18項】 根據請求項14之裝置，其中該第二積體電路（IC）封裝體包括位於該第一電介質層內的一第二晶粒。



【第19項】 根據請求項14之裝置，其中該第二積體電路（IC）封裝體包括位於該第一電介質層之上的一第二晶粒。

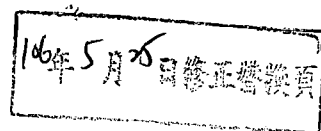
【第20項】 根據請求項14之裝置，其中該第一積體電路（IC）封裝體包括位於該第一電介質層之上的一第二晶粒。

【第21項】 根據請求項14之裝置，其中該第一電介質層包括一聚醯亞胺（PI）層。

【第22項】 根據請求項14之裝置，其中該用於進行電連接的單元是一封裝體至封裝體連接件。

【第23項】 根據請求項14之裝置，其中該用於進行電連接的單元被配置為：允許一電信號在該第一積體電路（IC）封裝體與該第二積體電路（IC）封裝體之間穿過，同時繞過一印刷電路板（PCB）。

【第24項】 根據請求項14之裝置，其中該裝置被併入從由以下各項組成的群組中選擇的一設備：一音樂播放機、一視訊播放機、一娛樂單元、一導航設備、一通訊設備、一行動設備、一行動電話、一智慧型電話、一個人數位助理、一固定位置終端、一平板電腦、一電腦、一可穿戴設備、一物聯網路（IoT）設備、一膝上型電腦、一伺服器、以及一機動車輛中的一設備。



【第25項】 一種用於製造積體裝置的方法，包括以下步驟：

提供一第一積體電路（IC）封裝體，其中提供該第一積體電路（IC）封裝體包括以下步驟：

提供一第一晶粒；

形成複數個第一互連件；及

形成對該第一晶粒進行封裝的一第一電介質層；

形成一可撓連接件，使得該可撓連接件耦合到該第一積體電路（IC）封裝體，其中形成該可撓連接件包括以下步驟：

形成該第一電介質層；

形成一虛設金屬層；及

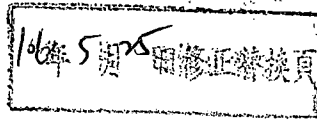
形成一互連件；及

提供一第二積體電路（IC）封裝體，使得該第二積體電路（IC）封裝體耦合到該可撓連接件，其中提供該第二積體電路（IC）封裝體包括以下步驟：

形成該第一電介質層；及

形成複數個第二互連件，

其中該第一積體電路（IC）封裝體、該第二積體電路（IC）封裝體、以及該可撓連接件被形成以使得該第一積體電路（IC）封裝體、該第二積體電路（IC）



封裝體、以及該可撓連接件經由該第一電介質層的至少一部分耦合在一起。

【第26項】 根據請求項25之方法，其中該第一電介質層的由該第一積體電路（IC）封裝體、該第二積體電路（IC）封裝體、以及該可撓連接件共享的部分共享該第一電介質層的一連續部分。

【第27項】 根據請求項25之方法，其中該虛設金屬層被配置為不發送一電信號。

【第28項】 根據請求項25之方法，其中該虛設金屬層被配置為：阻止一鐳射穿透到該第一電介質層的一部分中。

【第29項】 根據請求項25之方法，其中形成該第一電介質層包括形成一聚醯亞胺（PI）層。

【第30項】 根據請求項25之方法，其中該可撓連接件被配置為：允許一電信號在該第一積體電路（IC）封裝體與該第二積體電路（IC）封裝體之間穿過，同時繞過一印刷電路板（PCB）。

【發明圖式】

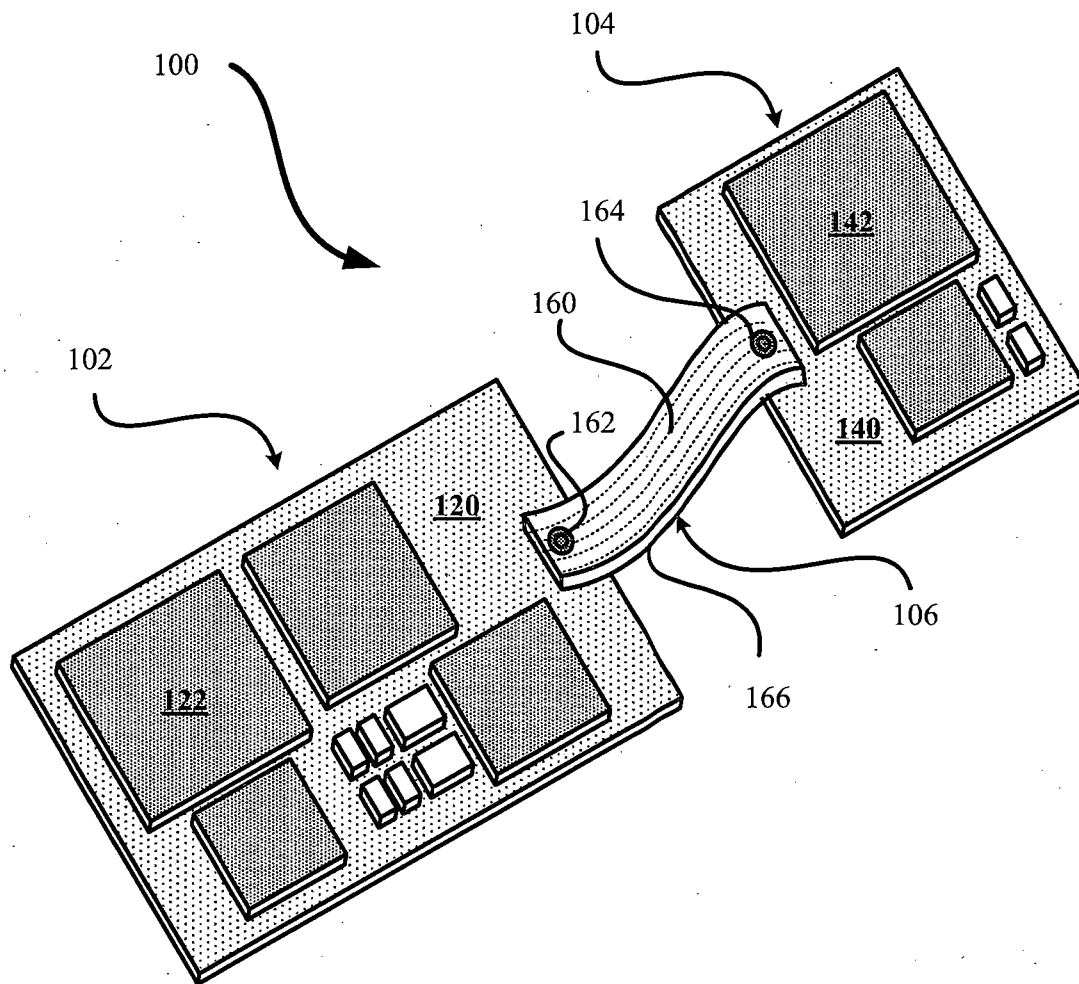


圖1

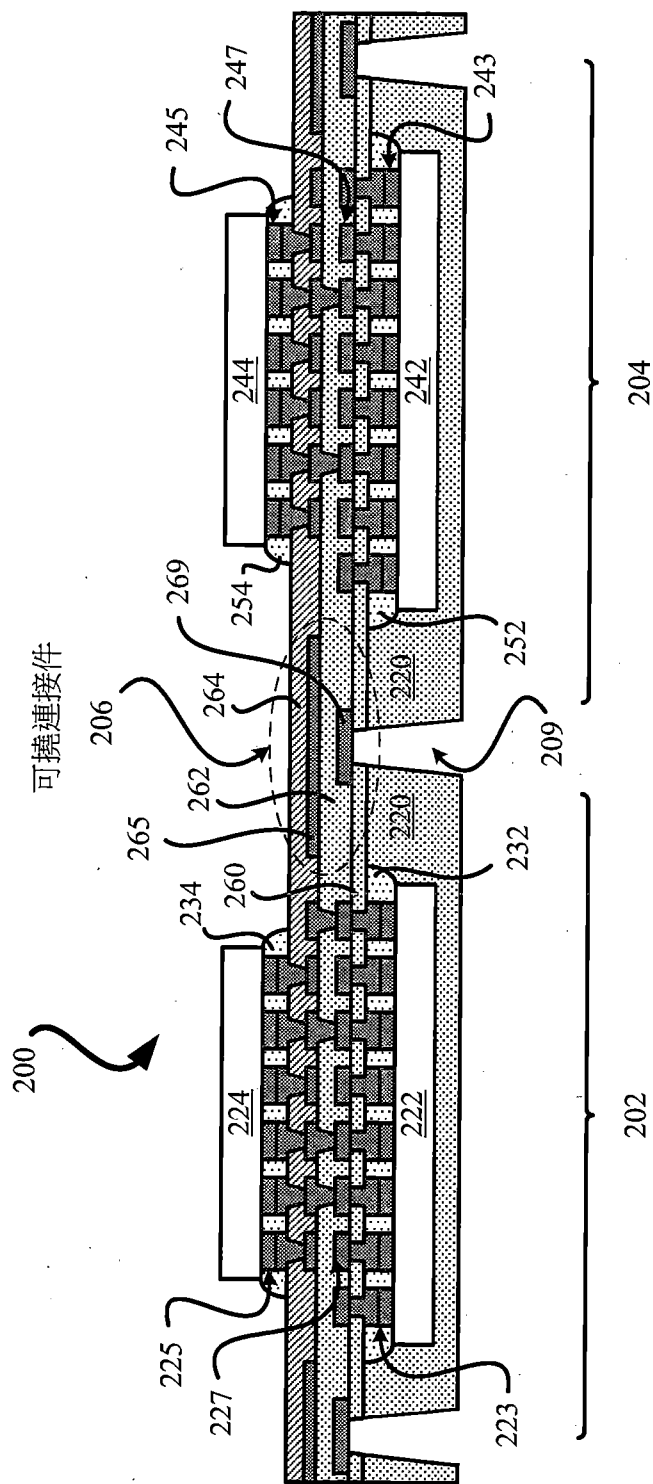


圖2

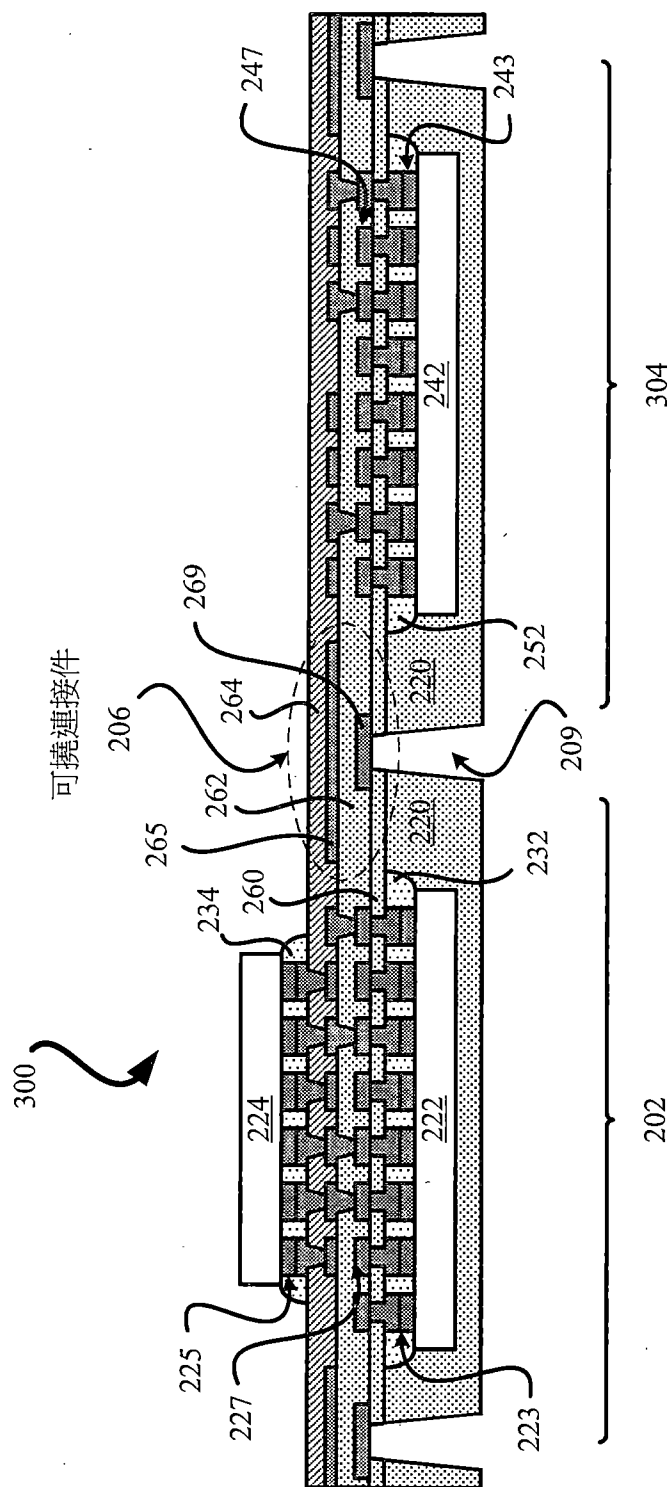


圖3

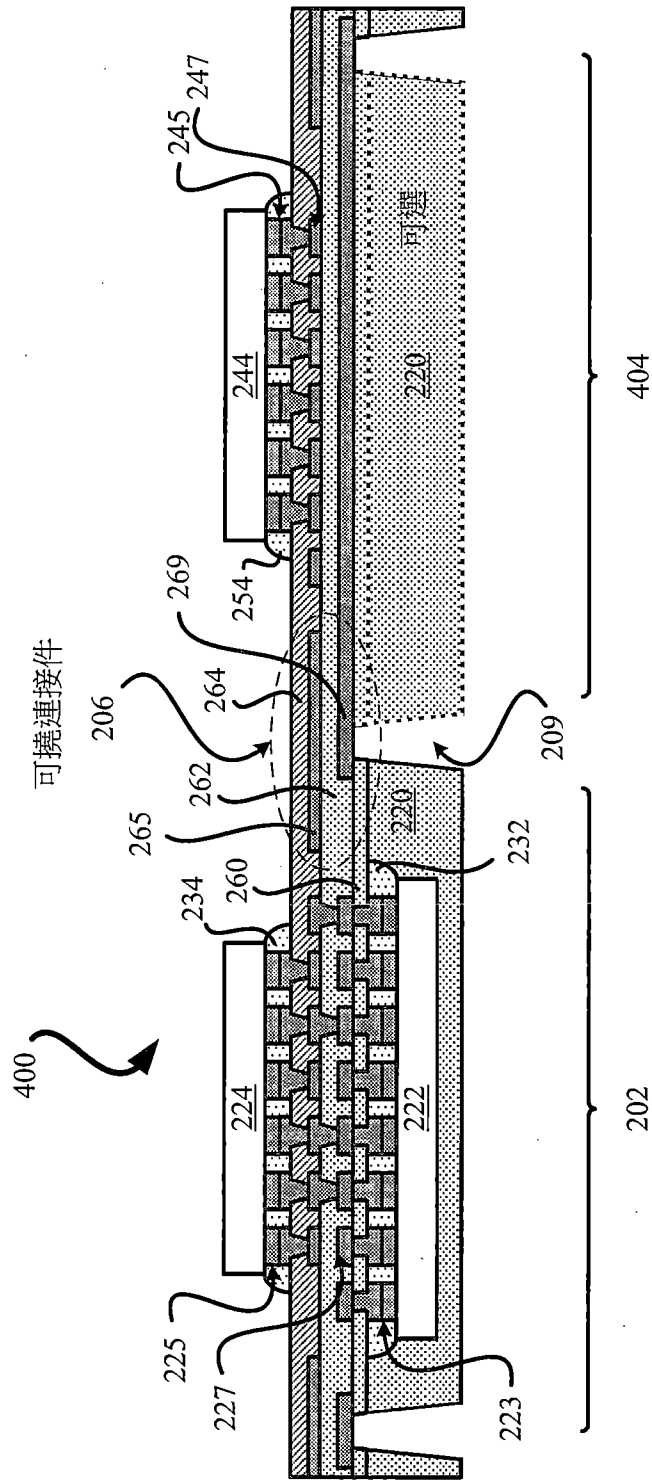


圖4

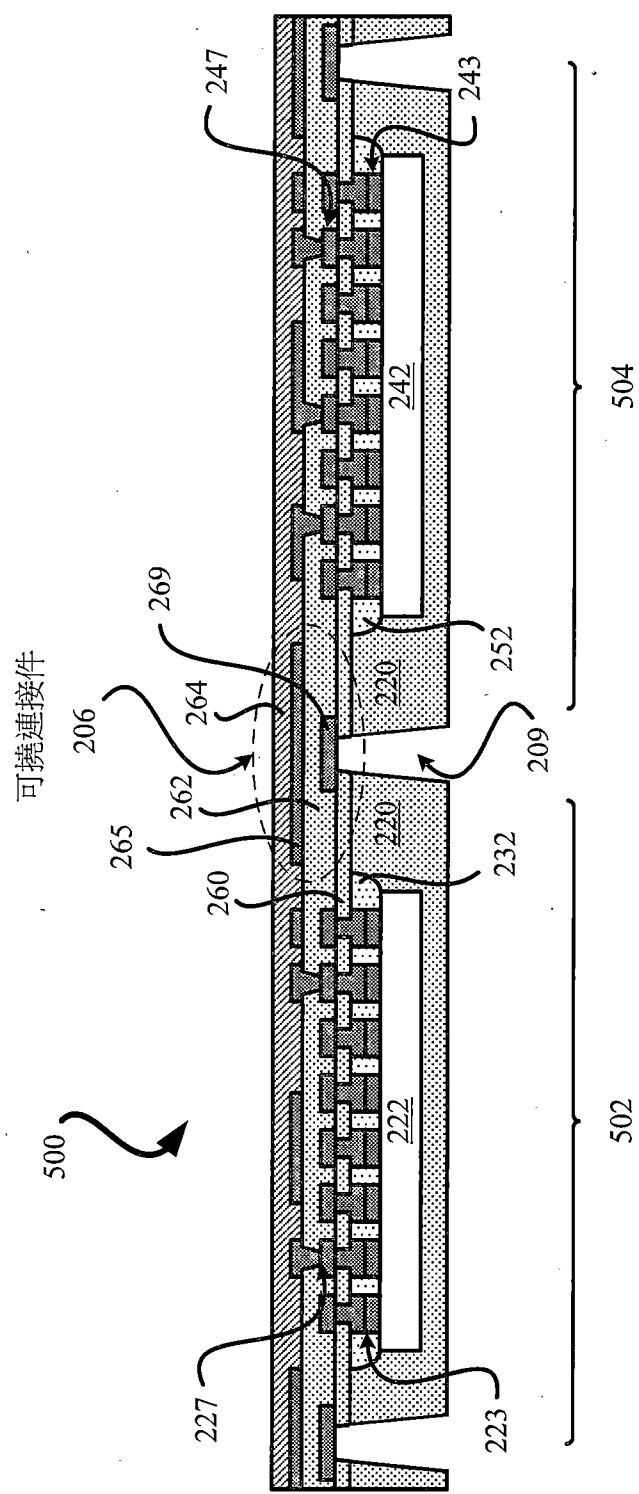


圖5

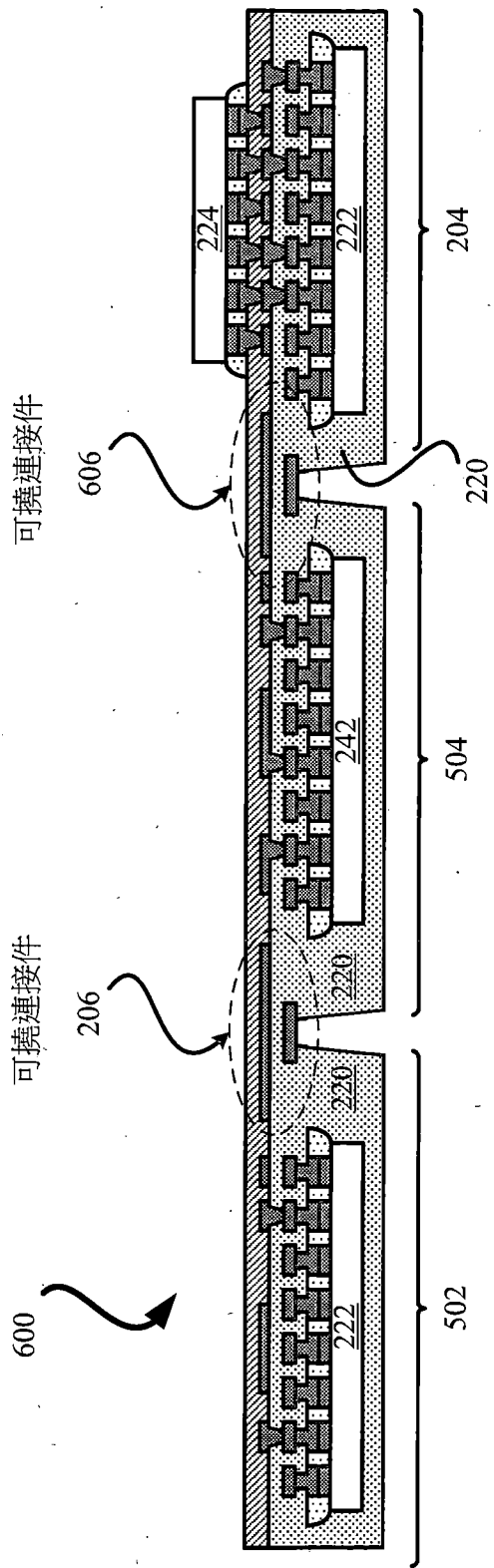


圖6

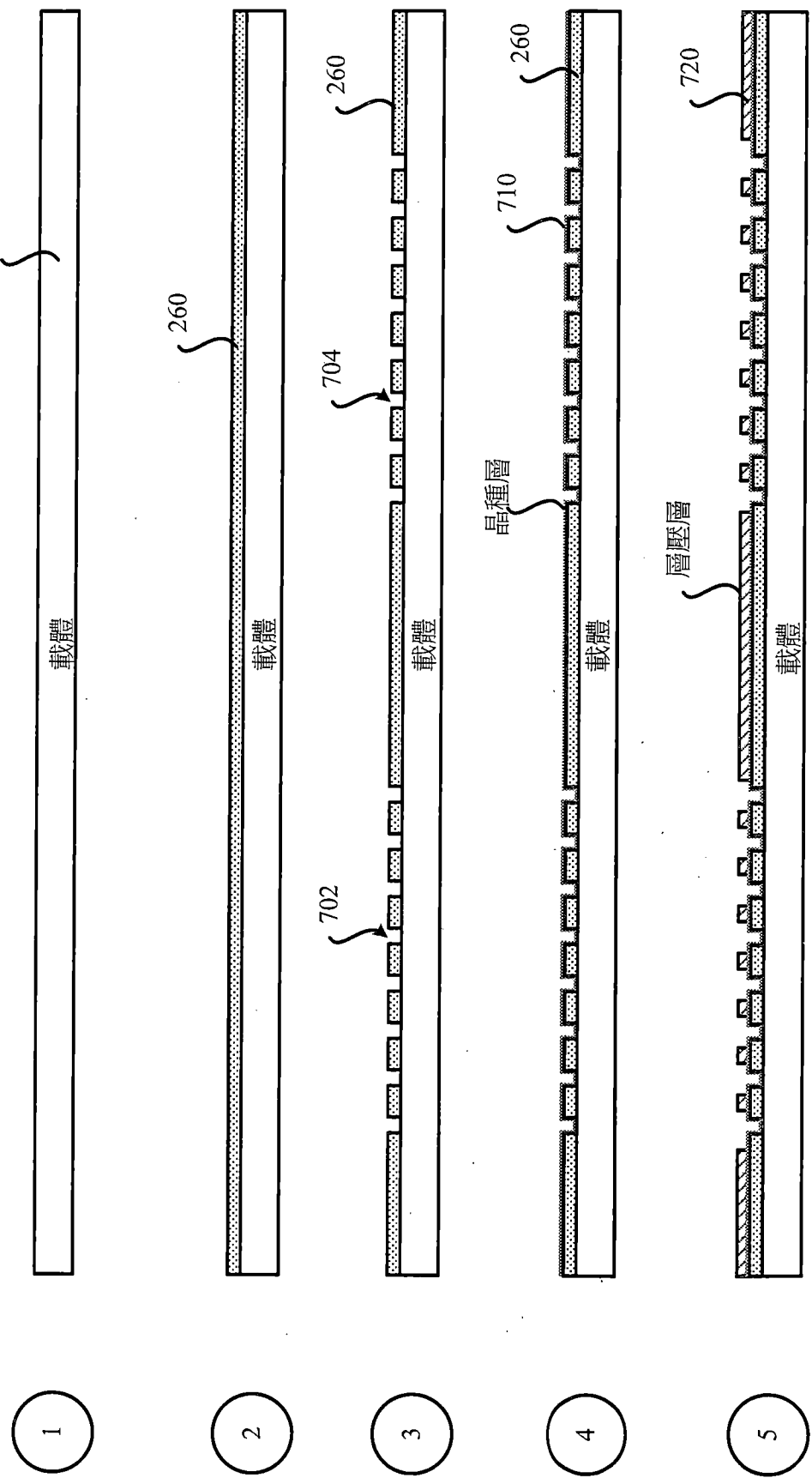
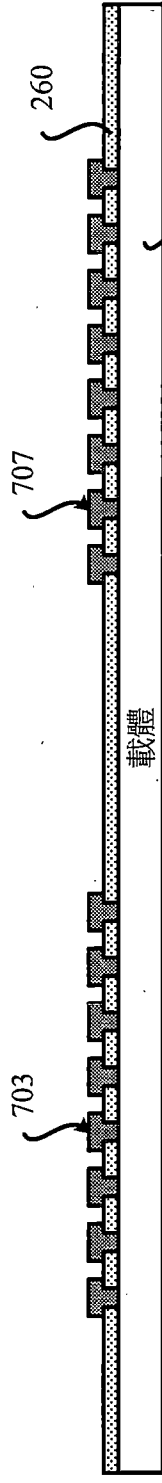
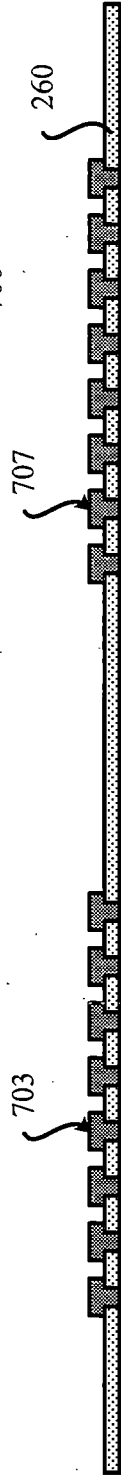


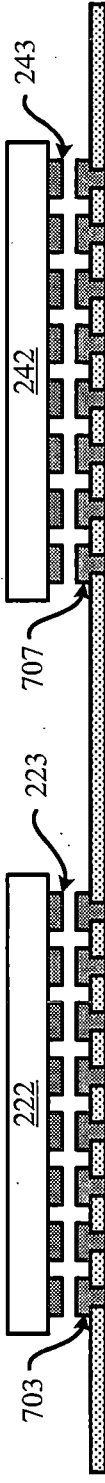
圖7A



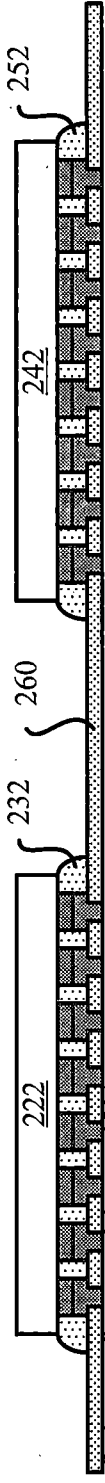
6



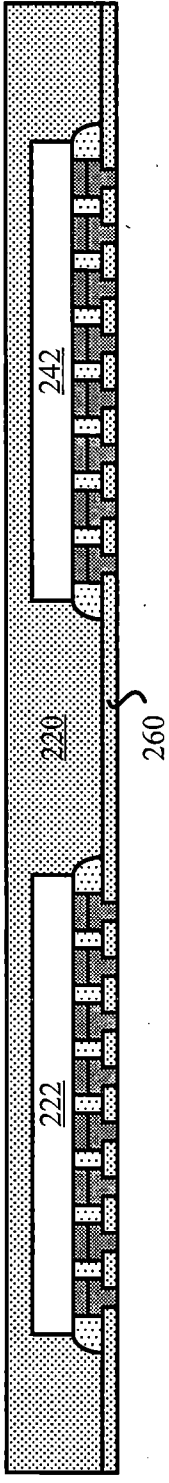
7



8



9



10

圖7B

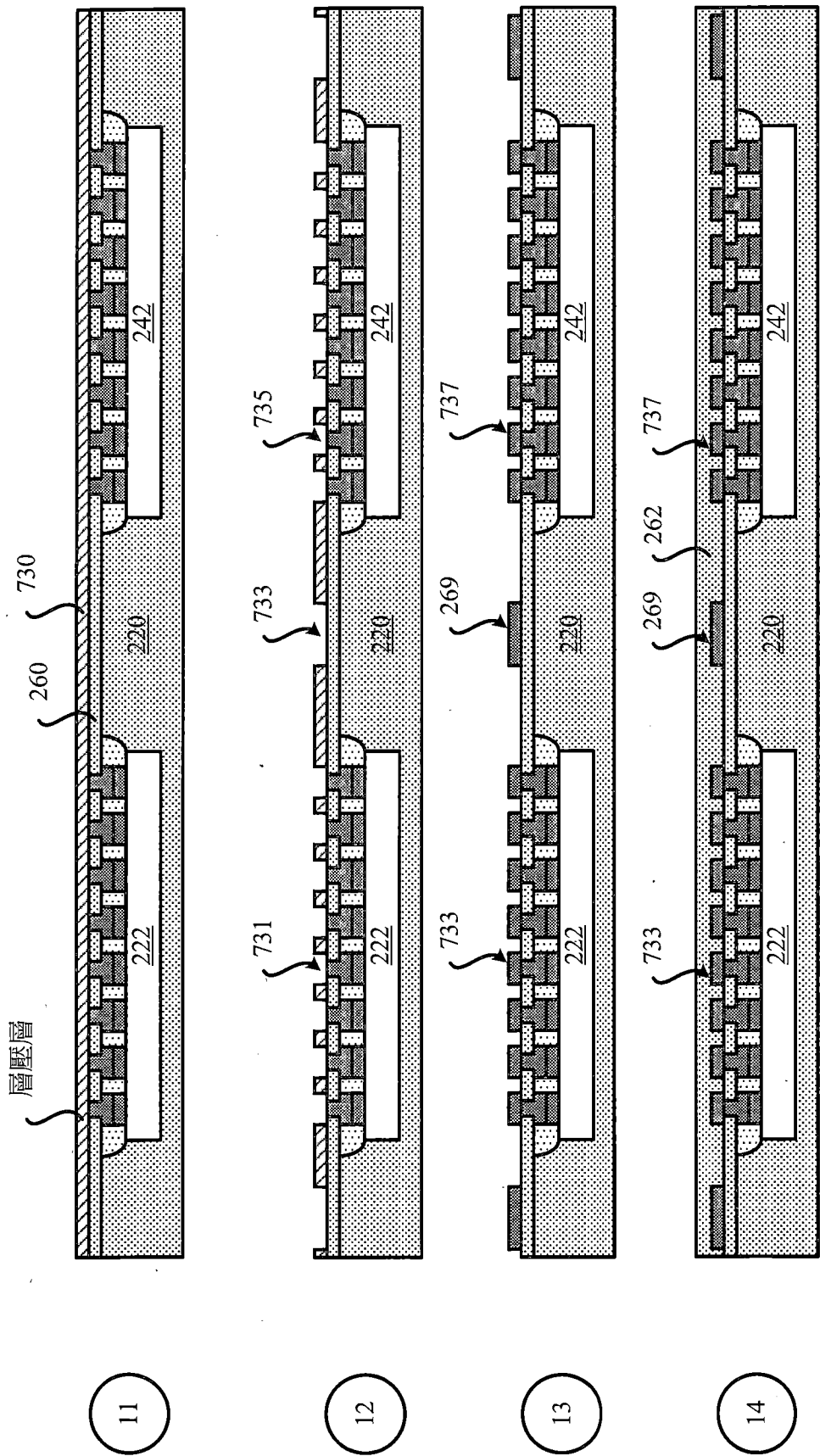
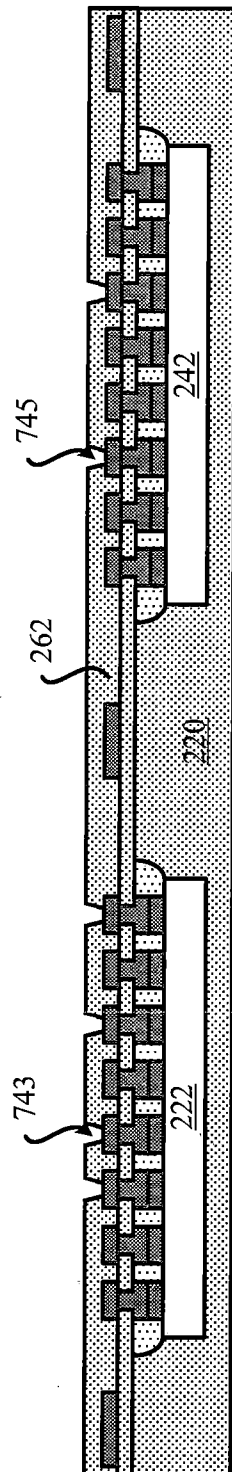
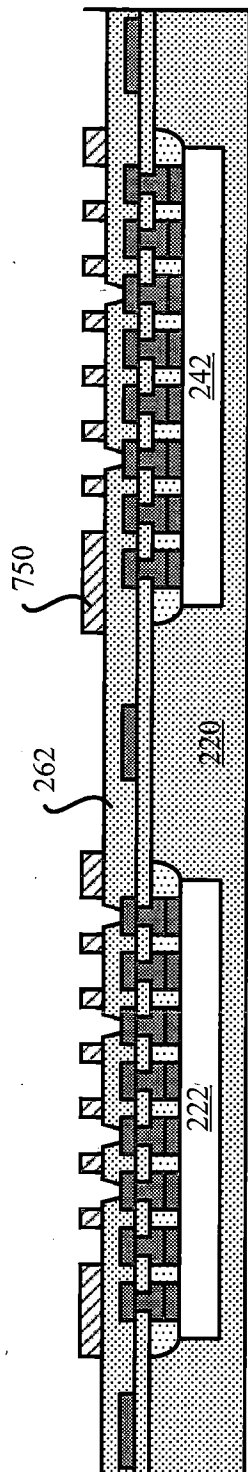


圖7C

15



16



17

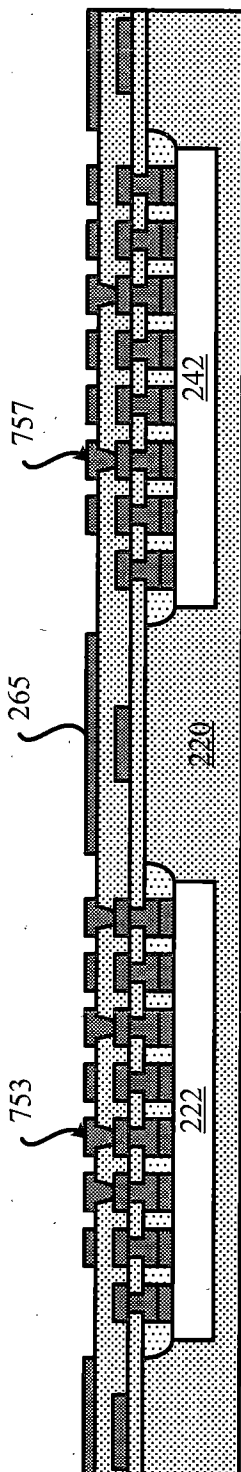
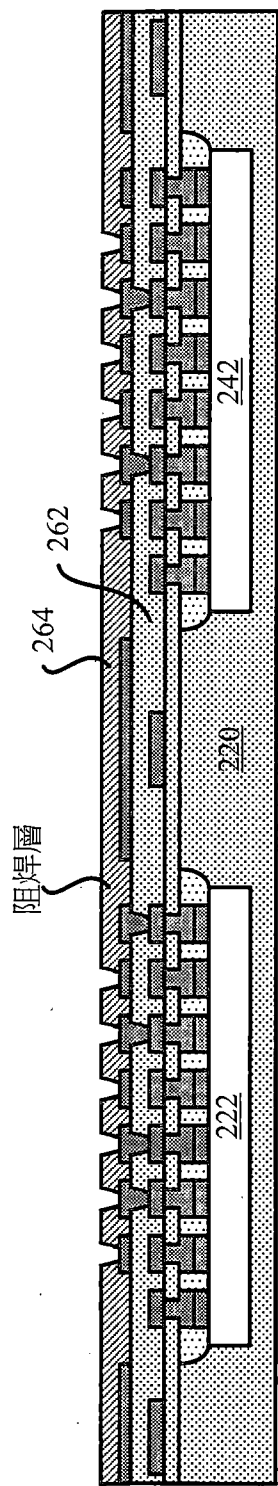
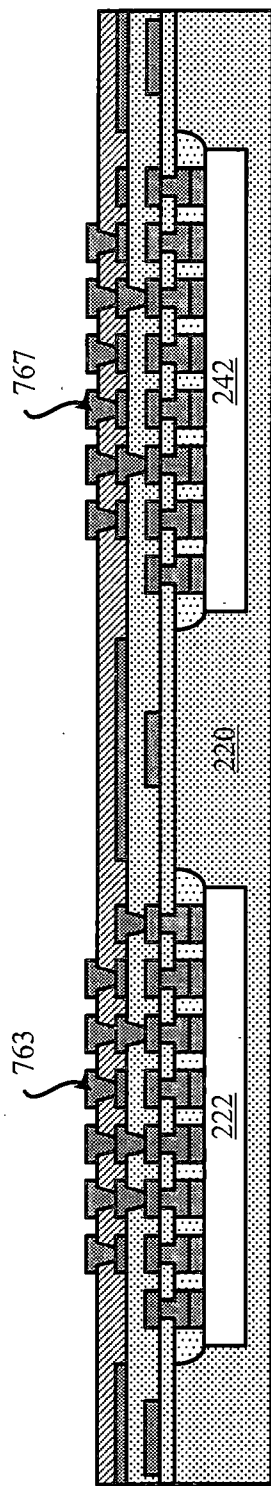


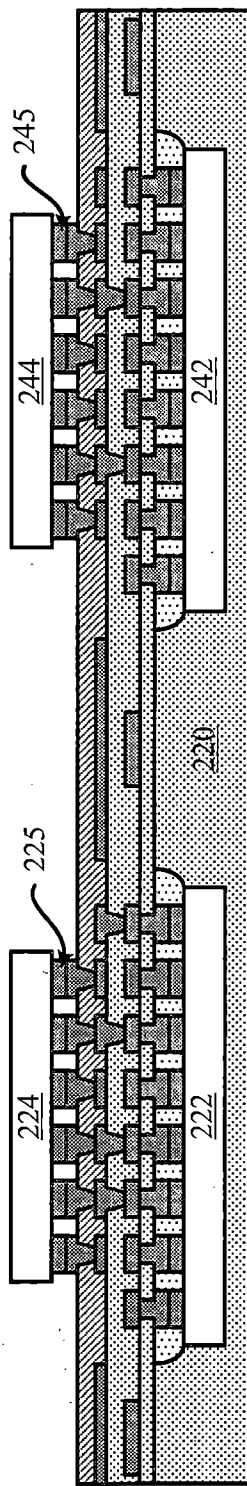
圖 7D



18



19



20

圖7E

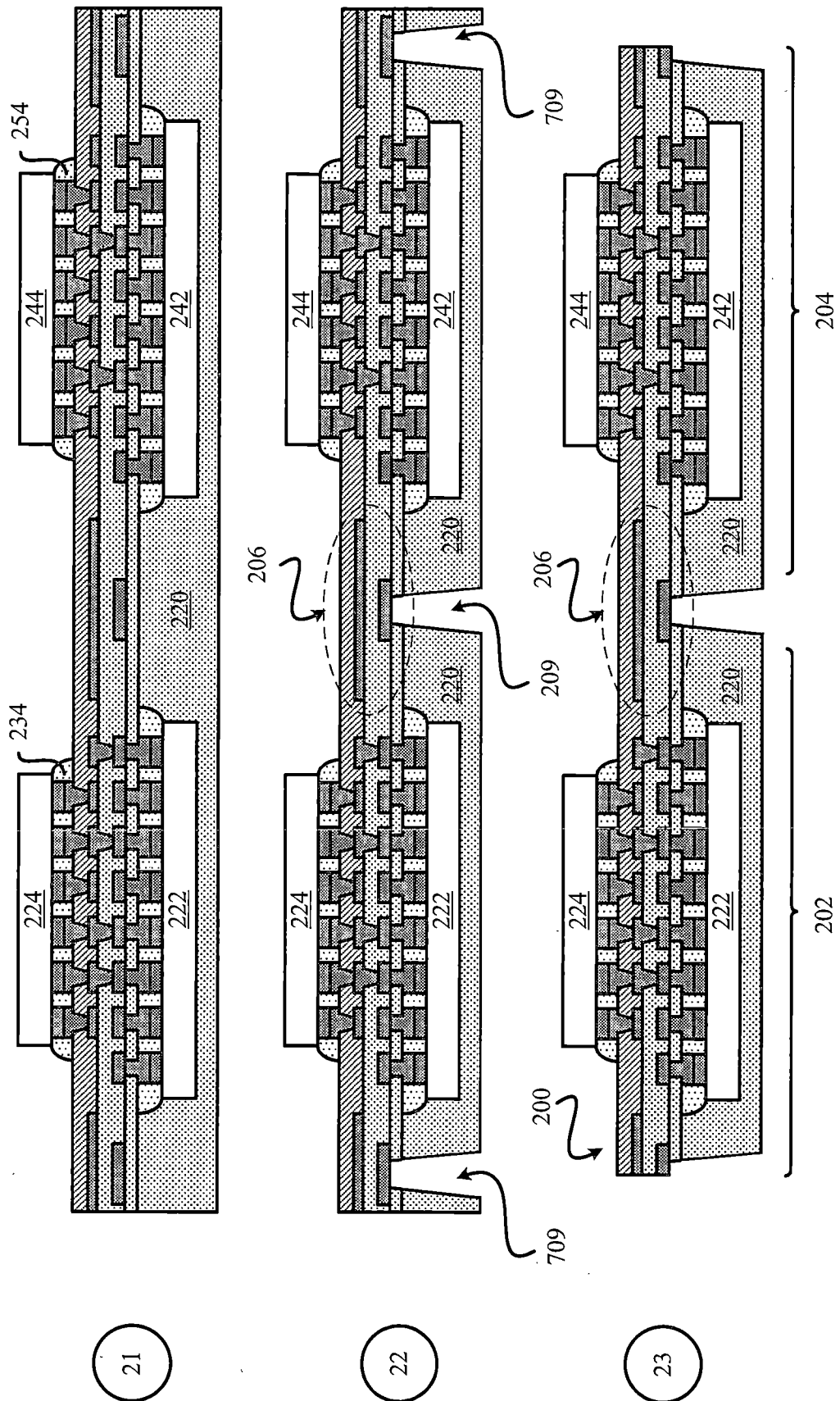


圖 7F

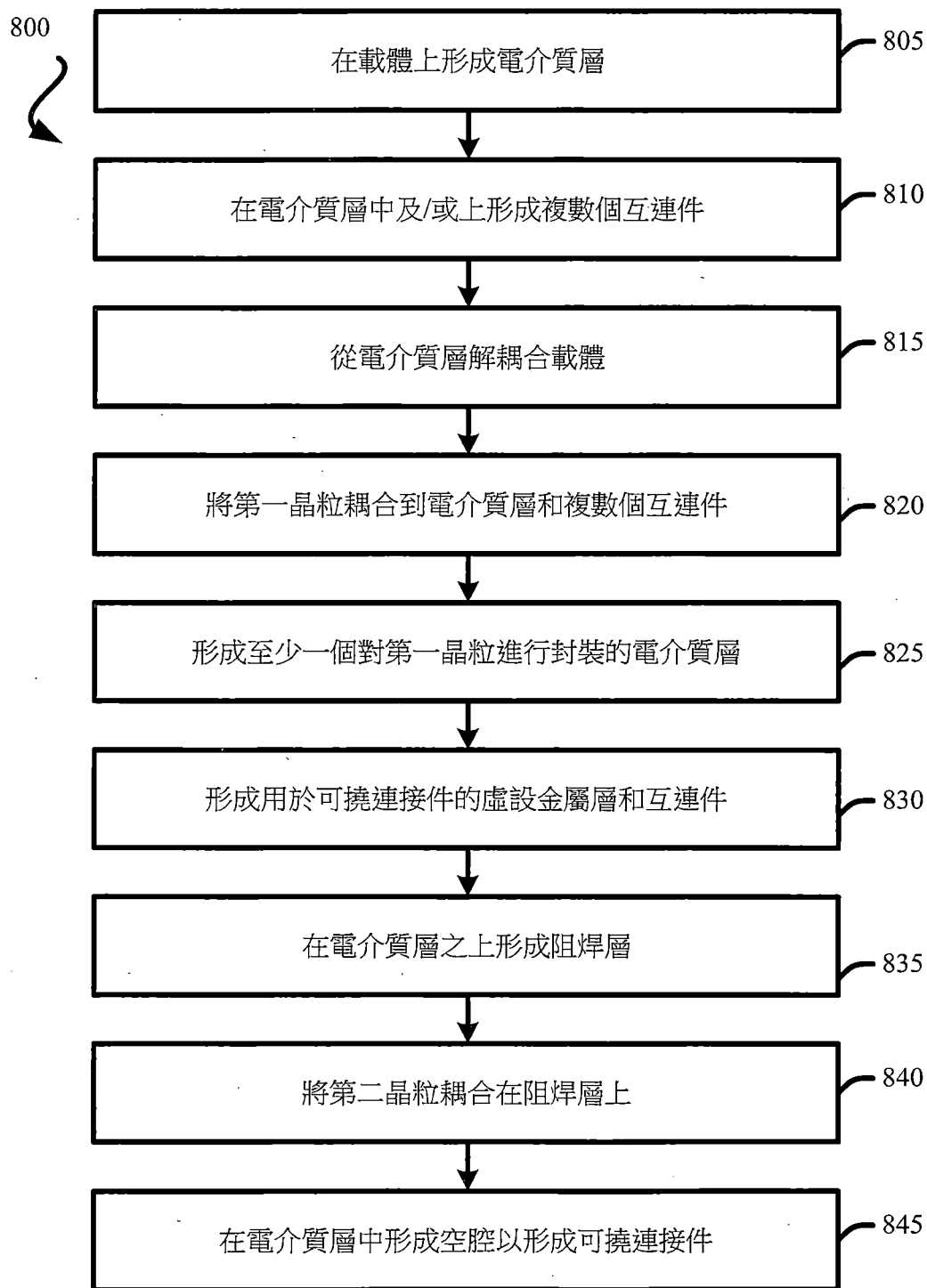


圖8

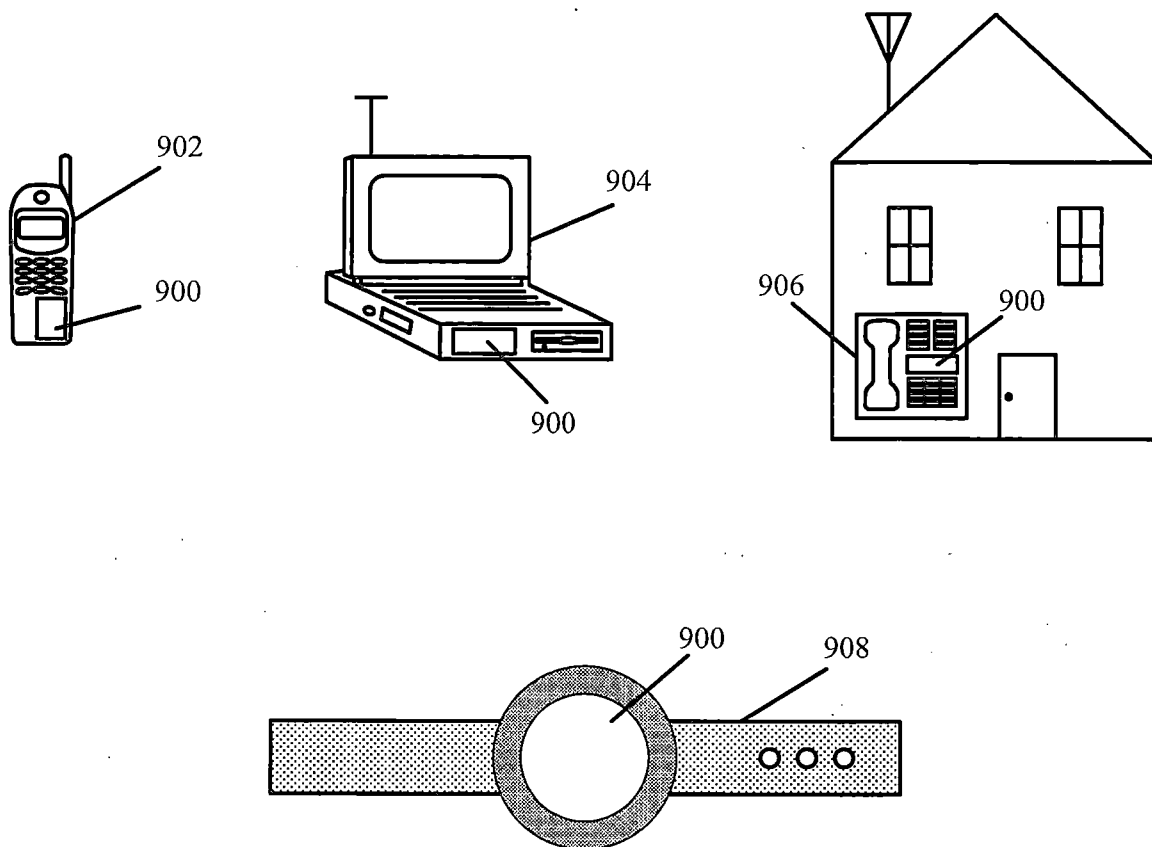


圖9